

行政院國家科學委員會專題研究計畫成果報告

以準分子雷射退火技術製作低溫複(單)晶矽薄膜電晶體元件

Fabrication of Low Temperature Poly (Single) – Crystalline Silicon TFTs by Excimer Laser Annealing Technology

計畫編號：NSC 89-2215-E-009-108

執行期限：89年8月1日至90年7月31日

主持人：鄭晃忠 國立交通大學電子研究所

計畫參與人員：林敬偉、曾章和、常鼎國、張原熏、朱芳村
國立交通大學電子研究所

一、中文摘要

本計劃利用準分子雷射退火以及低溫薄膜沉積技術，搭配製程及元件結構設計，製作出具有簡化製程及自我對準之濃度遞減輕摻雜汲極(LDD)結構之高性能低溫複晶矽薄膜電晶體。此種低溫複晶矽薄膜電晶體具有低漏電流、高載子移動率、高開/關電流比、高崩潰電壓、不錯的飽和電流特性、以及高可靠度等優良電特性，因此非常適用於玻璃基板上主動矩陣式液晶顯示器積體化電路系統之應用。

關鍵詞：準分子雷射退火、低溫複晶矽薄膜電晶體、自我對準之濃度遞減輕摻雜汲極(LDD)結構

Abstract

This project utilized excimer laser annealing and low temperature thin film deposition technology accompanying with process and device structure design to fabricate high performance low temperature poly-Si (LTPS) thin film transistors (TFTs) with self-aligned graded (SAG) lightly doped drain (LDD) structure adopting a simplified process. The LTPS TFTs made by these processes exhibited low leakage current, high mobility, high on/off current ratio, high breakdown voltage, good saturation current characteristics, and high reliability. Consequently, they are very suitable for use in active matrix liquid crystal display (AMLCD) system with integrated circuits on glass applications.

Keywords: excimer laser annealing, low temperature poly-Si TFTs, self-aligned graded LDD (SAGLDD) structure

二、緣由與目的

低溫複晶矽薄膜電晶體技術已在主動矩陣驅動液晶顯示器的應用上被廣泛的研究中。相較於傳統非晶矽薄膜電晶體技術，低溫複晶矽薄膜電晶體具有較高的載子移動率，因此該技術採用時，周邊電路系統可與主動矩陣陣列同時製作於同一玻璃基板，如此一來，不但顯示器的製作成本可以降低，顯示器的解析度與可靠度亦可以提高。然而低溫複晶矽薄膜電晶體技術的主要缺點為其較為複雜的製程技術，這可能導致生產良率的降低及生產成本的增加。再者，較高的漏電流也是複晶矽薄膜電晶體的一大問題，常見的解決方式為採用LDD或是offset的元件結構來降低汲極端附近的電場。然而，為了形成這種結構，通常需要施加額外的製程步驟，例如微影、蝕刻及離子植入等，而這將間接使製作成本增加。而微影製程中所產生的錯位也可能造成元件電性的不對稱性。雖然LDD結構可以降低漏電流及增進元件的可靠度，但由於在LDD區域所形成的大串聯電阻，將導致元件驅動電流的降低。

本計劃主要目的在利用準分子雷射退火技術製作高性能的低溫複晶矽薄膜電晶體元件。除了開發相關低溫製程技術外，也利用準分子雷射退火的特點設計出適合

該技術的低溫製作流程與特殊薄膜電晶體元件結構。

其中我們以最高製程溫度為 450°C 製作出具有簡化製程及自我對準之濃度遞減輕摻雜汲極(LDD)結構之高性能低溫複晶矽薄膜電晶體。此一製程特點在於利用準分子雷射退火技術來達成低溫下複晶矽薄膜的再結晶與植入離子活化，並在離子活化同時，令離子做橫向擴散。而製作出的低溫複晶矽薄膜電晶體將具有低漏電流、高載子移動率、高開/關電流比、高崩潰電壓、不錯的飽和電流特性、以及高可靠度等優良電特性。

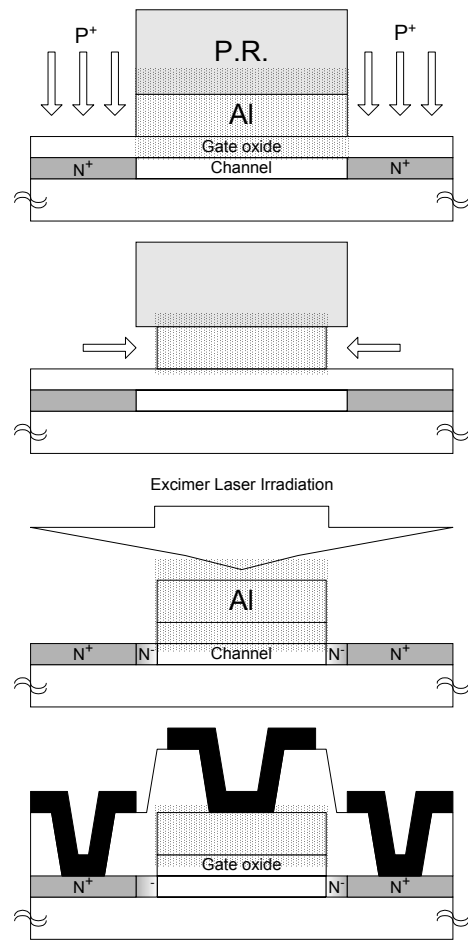
三、結果與討論

圖(一)所示為低溫複晶矽薄膜電晶體元件製作的主要流程。其中最高製程溫度為 450°C。

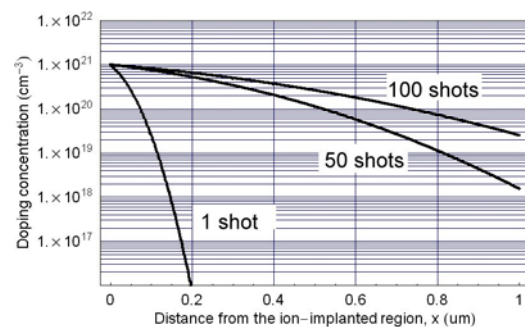
其中準分子雷射退火技術除了用來使非晶矽薄膜再結晶，以形成高品質之複晶矽薄膜電晶體元件之通道區域外，亦同時作為使離子雜質活化及橫向擴散的工具，因此不需要額外的微影、蝕刻及離子植入，即可形成具有 LDD 結構的低溫複晶矽薄膜電晶體元件，而且非常適用於低溫製程中。

原則上，橫向的離子雜質分布可用擴散定律配合適當的邊界條件、離子雜質於熔融矽中的擴散係數($\sim 10^{-4} \text{ cm}^2/\text{s}$)、以及熔融時間($\sim 100 \text{ ns/pulse}$)來加以估算。又固態中離子雜質的擴散係數遠小於液態中，因此極短時間內的固態擴散可以忽略。圖(二)所示為經由不同脈波數之準分子雷射照射下，估算出的離子雜質分布。

圖(三)所示為製作出之低溫複晶矽薄膜電晶體元件之轉移特性曲線，其中亦同時比較不同長度之濃度遞減輕摻雜汲極對於電特性所造成的影響。由圖中可得知低溫複晶矽薄膜電晶體的漏電流可藉由利用濃度遞減輕摻雜汲極結構將其顯著地降低，而不會嚴重犧牲元件的驅動電流能力，且隨著濃度遞減輕摻雜汲極長度上的

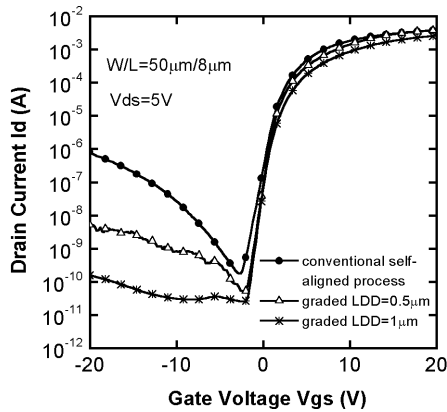


圖(一) 低溫複晶矽薄膜電晶體製作的主要流程

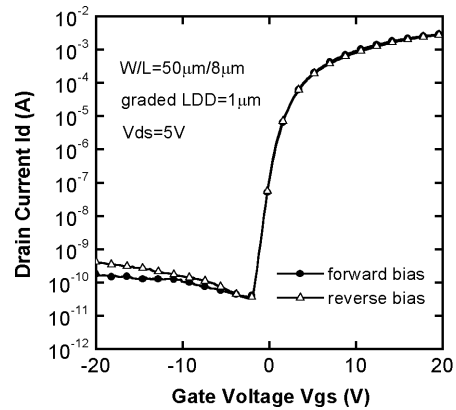


圖(二) 不同脈波數之準分子雷射照射下，估算出的離子雜質分布

增加，漏電流的抑制效果亦隨之增加。此乃由於汲極端附近的高電場可在濃度遞減輕摻雜汲極區域內做大幅的減輕，且減輕的程度亦可隨濃度遞減輕摻雜汲極的長度而增加，加以濃度遞減輕摻雜汲極所造成的串聯電阻又較傳統均勻分布之輕摻雜汲



圖(三) 不同長度之濃度遞減輕摻雜汲極下，低溫複晶矽薄膜電晶體元件之轉移特性曲線

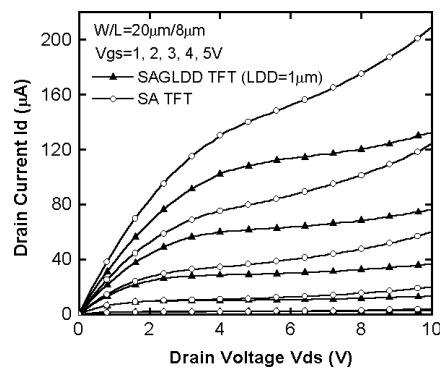


圖(四) 濃度遞減輕摻雜汲極低溫複晶矽薄膜電晶體之對稱轉移電性曲線

極為低。就濃度遞減輕摻雜汲極為 1 微米長之低溫複晶矽薄膜電晶體而言，在未氫化的狀況下，其漏電流在汲極電壓為 5 伏特的狀態下可降低至 $1\text{pA}/\mu\text{m}$ 以下，且開關電流比可提昇至 10^7 以上。表(一)則列出低溫複晶矽薄膜電晶體元件的典型電特性。

圖(四)所示為濃度遞減輕摻雜汲極低溫複晶矽薄膜電晶體在順偏壓及逆偏壓模式下之轉移特性曲線。對稱的電特徵乃源於其自我對準之獨特製程。

圖(五)所示為傳統結構低溫複晶矽薄膜電晶體與濃度遞減輕摻雜汲極低溫複晶矽薄膜電晶體輸出特性曲線之比較圖。圖中可發現傳統結構之低溫複晶矽薄膜電晶體在較高的汲極偏壓下電流出現不正常的



圖(五) 傳統結構低溫複晶矽薄膜電晶體與濃度遞減輕摻雜汲極低溫複晶矽薄膜電晶體之輸出特性曲線

增加現象，此乃由於汲極端附近的高電場造成累增崩潰效應增強所致。而濃度遞減

表(一) 低溫複晶矽薄膜電晶體元件的典型電特性

W/L=50μm/8μm	Threshold Voltage V_T (V)	Subthreshold Swing (mV/dec)	Ioff (A) at $V_{ds} = 5\text{V}$, $V_{gs} = -10\text{V}$	On/Off Current Ratio at $V_{ds} = 5\text{V}$	Mobility ($\text{cm}^2/\text{V}\cdot\text{s}$)
Conventional self-aligned TFT	0.04	550	2.67×10^{-8}	1.42×10^5	168
TFT with 0.5-μm graded LDD	0.2	520	8.35×10^{-10}	4.54×10^6	164
TFT with 1-μm graded LDD	0.27	480	3.07×10^{-11}	8.40×10^7	140

輕摻雜及極低溫複晶矽薄膜電晶體中由於將及極端附近的電場予以降低緩和，因此所呈現出的飽和電流特性較佳。

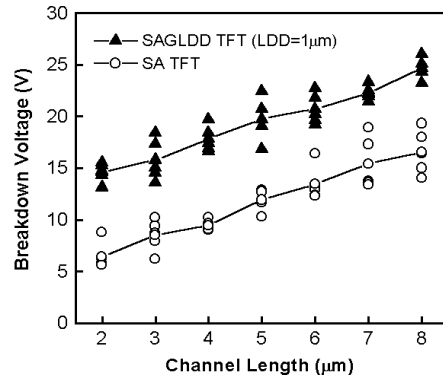
圖(八)所示為在不同通道長度下傳統結構低溫複晶矽薄膜電晶體與濃度遞減輕摻雜及極低溫複晶矽薄膜電晶體崩潰電壓之比較圖。濃度遞減輕摻雜及極低溫複晶矽薄膜電晶體之崩潰電壓遠較傳統結構之低溫複晶矽薄膜電晶體來得高，此同樣源於及極端附近的電場可藉由濃度遞減輕摻雜及極結構予以降低之故。較高的崩潰電壓亦暗示濃度遞減輕摻雜及極低溫複晶矽薄膜電晶體非常適用於高速數位電路中之小尺寸元件。

圖(九)及圖(十)分別為傳統結構低溫複晶矽薄膜電晶體與濃度遞減輕摻雜及極低溫複晶矽薄膜電晶體在熱載子可靠度測試下之臨界電壓變化量及最大轉移電導變化量。其中可靠度測試條件為及極偏壓 15 伏特、閘極偏壓 7 伏特，元件通道長度為 8 微米，測試時間為 10000 秒。圖中可發現在相同的測試條件下濃度遞減輕摻雜及極低溫複晶矽薄膜電晶體之電特性變化量較小，亦即其具有較高的可靠度。其原因亦同樣為及極端附近的電場降低之故，故可以降低高電場下所產生之熱載子效應，因而提高元件的可靠度。

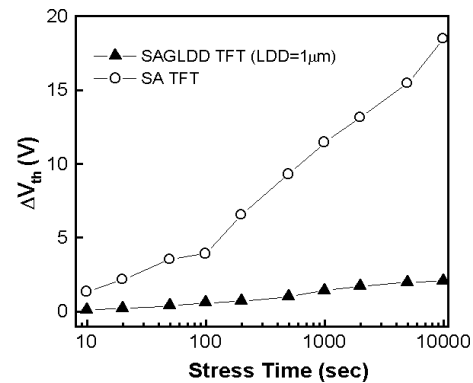
四、計畫成果自評

原計畫之主要目標為利用準分子雷射退火技術製作出高性能之低溫複晶矽薄膜電晶體，而本研究內容亦針對該項技術，發揮其於製程上獨特的優點，進而製作出具簡化製程的高性能低溫複晶矽薄膜電晶體，是故研究內容與原計畫十分相符，且亦達成預期之目標。研究之成果十分具有學術上及應用上之價值，可推廣研究成果至 TFT-LCD 產業界，提昇其製程技術能力與生產成本競爭優勢，而該研究內容將於學術期刊中發表，專利亦在申請中。

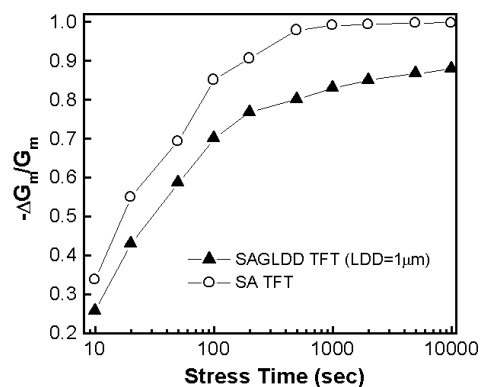
五、參考文獻



圖(八) 不同通道長度下傳統結構低溫複晶矽薄膜電晶體與濃度遞減輕摻雜及極低溫複晶矽薄膜電晶體崩潰電壓之比較圖



圖(九) 熱載子可靠度測試下之臨界電壓變化量



圖(十) 熱載子可靠度測試下之最大轉移電導變化量

[1] Huang-Chung Cheng et al., *ECS Lett.*, **5**, (1) 1-0 (2002).
 [2] S. D. Brotherton et al., *Thin Solid Films*, **337**, 188 (1999).