

行政院國家科學委員會補助專題研究計畫  成果報告  
 期中進度報告

GeSbTe 薄膜之摻雜、電性質分析及其應用於相變化記憶體 (PRAM) 元件之

研究 (1/3)

計畫類別： 個別型計畫  整合型計畫

計畫編號：NSC 97-2221-E-009-029-MY3

執行期間：97 年 08 月 01 日至 98 年 07 月 31 日

計畫主持人：謝宗雍

共同主持人：

計畫參與人員：蔡旻鎔、黃郁仁

成果報告類型(依經費核定清單規定繳交)： 精簡報告  完整報告

本成果報告包括以下應繳交之附件：

赴國外出差或研習心得報告一份

赴大陸地區出差或研習心得報告一份

出席國際學術會議心得報告及發表之論文各一份

國際合作研究計畫國外研究報告書一份

處理方式：除產學合作研究計畫、提升產業技術及人才培育研究計畫、列管計畫及下列情形者外，得立即公開查詢

涉及專利或其他智慧財產權， 一年  二年後可公開查詢

執行單位：國立交通大學 材料科學與工程學系

中 華 民 國 98 年 05 月 31 日

## 一、 中文摘要

本年度計劃內容以自組之電性量測系統，X 光繞射分析 (X-ray Diffraction, XRD)，電子顯微鏡 (Transmission Electron Microscopy, TEM)，和 X 光發射光譜儀 (X-ray Photoemission Spectroscopy, XPS) 觀察鍺銻碲 ( $\text{Ge}_2\text{Sb}_2\text{Te}_5$ , GST) 和摻雜鉬 (Mo) 與氮 (N) 之 GST 相變化記憶體薄膜之相變化行為。結果顯示鉬摻雜降低了 GST 薄膜非晶態的電阻率，而氮摻雜則同時提升了 GST 薄膜在非晶態與結晶態之電阻率。XRD 和 TEM 分析顯示鉬和氮的摻雜均有穩定非晶態 GST 之效果，同時也會抑制 GST 薄膜之晶粒成長，兩者的摻雜亦提昇了 GST 薄膜之再結晶溫度 (Recrystallization Temperature,  $T_m$ ) 與相變化活化能 (Activation Energy,  $E_a$ )。各種 Percolation 理論模型與 Johnson-Mehl-Avrami (JMA) 分析顯示異質成核行為存在於 GST 薄膜相轉換過程中，且會在外在氣氛與試片交界面處先發生成核，並沿垂直表面方向以層狀方式往內部成長。

**關鍵詞：**鍺銻碲、相轉換、電氣性質量測。

**Abstract :** The 1<sup>st</sup>-year study includes the investigation of phase-change behaviors of  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  (GST) thin films and those doped with molybdenum (Mo) or nitrogen (N) were by utilizing the *in-situ* electrical property measurement, x-ray diffraction (XRD), transmission electron microscopy (TEM) and x-ray photoelectron spectroscopy (XPS). It was found that the Mo-doping mainly reduces the resistivity level of amorphous GST while the N-doping raises both the resistivity levels of amorphous and crystalline GST. XRD and TEM analyses revealed that the element doping stabilizes the amorphous state of GST and suppresses the grain growth in GST films. This resulted in the increase of recrystallization temperature ( $T_m$ ) and activation energy ( $E_a$ ) of amorphous-to-crystalline phase transition in GST layers, as indicated by the calculation in terms of Kissinger's theory. The results of data fitting into various percolation models and Johnson-Mehl-Avrami (JMA) analysis revealed the heterogeneous feature of phase-transition process in GST layers that the nucleation first occurs at the ambient/sample interface and the recrystallization front advances into the interior of sample in a layer-by-layer manner along the direction of surface normal.

**Keyword:** GeSbTe, phase transition, electrical property measurement.

## 二、 緣由與目的

近年來，相變化記憶體 (PRAM) 的研究日趨熱絡，因為其有當今兩大主流記憶體的優點，其一為快速的寫入速度媲美動態隨機存取記憶體 (Dynamic Random Access Memory, DRAM)；另一為資料非揮發的特性與快閃記憶體 (Flash Memory) 相似。相變化記憶體所使用的材料大多為硫族金屬合金，記錄的方式是以電流加熱材料，控制其形成結晶相或淬火形成非晶相，而達到零與一的儲存。其中尤其以計量比化合物  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  (GST) 因具有快速結晶和在非晶態及晶態間優越的光/電對比的特性，因此最常被研究。事實上，GST 已被廣泛的用在可覆寫之光儲存媒體，同時亦被視為是最有可能被應用在下世代 PRAM 的材料之一 [1]。

然而在 PRAM 被量產之前，微型化的過程中仍存在一些問題需要被解決。其中最重要的就是降低寫入電流。摻雜額外的元素，如氮[2]、氧(O)[3]、矽(Si)[4]和銀(Ag)[5]進入 GST

薄膜中已被證實可以增加非晶相穩定度及降低 PRAM 的寫入能量耗損。因此很多研究致力於探討各式摻雜物在 GST 薄膜的相變化機制中所扮演的角色。光反射是最常被用來觀察 GST 薄膜再結晶過程的方法[6-8]，對相變化記憶體而言，由於其在電氣性質上的劇烈反應，電阻率的量測是最適合用來分析其結晶動力學的方法。除此之外，前人亦提及在這類硫族金屬化合物在加熱過程中會有混合相存在，因此會有 Percolation 現象的導電行為，電阻率和結晶分率也會存在一些非線性的關係[9-10]。

瞭解相變化材料的性質則是發展時必須的知識，本年度研究內容係沿以電性量測進行 GST 及摻雜鉬與氮之 GST 薄膜之成核成長的機制研究，並以 XRD、TEM、XPS 等分析其性質與結構之變化關聯，以對此一材料做為 PRAM 記錄層之應用有所了解。

### 三、實驗方法

試片製備於一自組的濺鍍系統進行，背景壓力小於  $1 \times 10^{-6}$  torr，工作壓力為 3 mtorr，使用射頻磁控濺鍍 (RF Magnetron Sputtering)，功率為 40 或 60 W，將 GST 薄膜濺鍍沉積在經氧化的矽晶片上。本實驗共進行鉬與氮元素之摻雜，鉬之摻雜以貼靶法 (Target Attachment Method) 進行，摻雜量以貼在 GST 靶上的鉬片總面積決定之，鉬片面積約為 GST 靶面積的 1% (經 Inductively Coupled Plasma-Mass Spectrometer 分析其成份約為 3.2 at.%)，此類試片以 GSTM 稱呼之；氮之摻雜是以控制  $N_2/Ar$  流量來調整，本實驗  $N_2/Ar$  比例為 3% (經 XPS 分析其成份約為 2.93 at.%)，此類試片以 GSTN 稱呼之。即時 XRD 量測係在國家同步輻射中心 (National Synchrotron Radiation Research Center, NSRRC) 量測，X 光光束線為 BL01C2 (X 光光源波長為 0.1033 nm)。試片被放置在通有氬氣 (Ar) 之自組加熱載台，入射角度為  $1^\circ$ ，接收角度範圍為 0 至  $72^\circ$ 。變溫量測之加熱速率維持在  $1^\circ C/min$ ，每 30 秒截取一次數據。傳統 X 光繞射儀分析是以  $Cu-K\alpha$  輻射光，入射角度為  $1^\circ$ ，掃描角度範圍為 20 至  $60^\circ$ ，掃描速度每分鐘  $2^\circ$  進行之。電子顯微鏡 (TEM) 亦被用來觀察其微結構。變溫及恆溫之電氣性質量測是以自組之電性量測系統觀察 GST 薄膜之電阻率之變化。變溫實驗數據代入 Kissinger 分析[11]計算相變化活化能 ( $E_a$ )；恆溫實驗量測所得代入 Johnson-Mehl-Avrami (JMA) 方程式[12-13]分析其相變化過程之結晶相之成長機制，並比較摻雜氮與鉬對 GST 薄膜之電性與相變化行為的影響。除此之外，我們同時利用 Percolation 理論裡的不同模型[9-10]，將電性結果轉換成結晶分率，討論結晶相的成長行為。

### 四、結果與討論

圖一所示為 GST、GSTM 和 GSTN 薄膜之電阻率及其微分曲線對溫度之變化。即時電氣量測結果顯示以金屬鉬元素摻雜會造成非晶態 GSTM 薄膜電阻率的降低，結晶態 GSTM 之電阻值則變化不大；以氮摻雜則同時提高非晶態和結晶態 GSTN 薄膜的電阻率，這兩種摻雜之 GST 薄膜的非晶態與晶態之電阻率仍保持相當的差距，故能符合 PRAM 元件應用之需求。此外，從圖一中觀察到添加鉬與氮皆使得  $T_m$  隨之提升，此有利 PRAM 記錄資料之保存。由圖二 XPS 分析結果可知，具有高電負度的氮摻雜與週遭之原子產生較大的電負度差，而使得 GSTN 薄膜具有更強的原子鍵結組態，導電粒子之運動因而被侷限，故 GSTN 之電傳導特性被抑制。圖三之 XRD 和圖四之 TEM 兩項分析結果證實鉬和氮元素的摻雜均具有穩定

非晶態的效果，同時導致在再結晶過程中晶粒細化的現象，此亦解釋了  $T_m$  之提升。圖三 (d) XRD 的分析結果中顯示鉬和氮的摻雜抑制了六方最密堆積 (HCP) 結構的生成，使成為從非晶態轉換到面心最密堆積 (FCC) 結構的一階段相變化過程，而非原先 GST 薄膜之兩階段相變化行為 (Amorphous-FCC-HCP)。

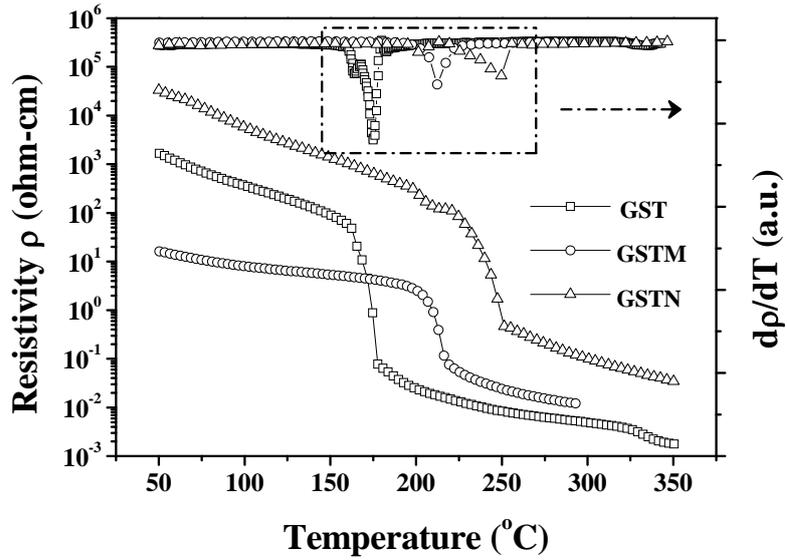
表一所示之 Kissinger 分析結果顯示 GSTM 與 GSTN 薄膜在相轉化過程中之  $T_m$  和  $E_a$  亦隨之增加，此結論和 XRD 和 TEM 分析結果相符合。本研究亦利用 Percolation Model 來推論其成長方向，其中以 Wiener Upper Bound Model 最接近如圖五所示之實驗數值所計算出來的結果。進一步由 JMA 理論計算所得之 Avrami 指數 ( $n$ ) 與 Appropriate 活化能 ( $\Delta H$ ) 數值 (見表二) 觀之，當添加鉬和氮後  $n$  值呈現下降的趨勢，即呈現成長維度下降的結果，此結果顯示異質成核現象的存在。綜合上述之結果，可歸納出摻雜的物質增加了異質成核的機會，同時外在氣氛與試片的界面為預先成核之位置，且接著隨著垂直試片表面方向往內部一層一層的成長。

## 五、計畫成果自評

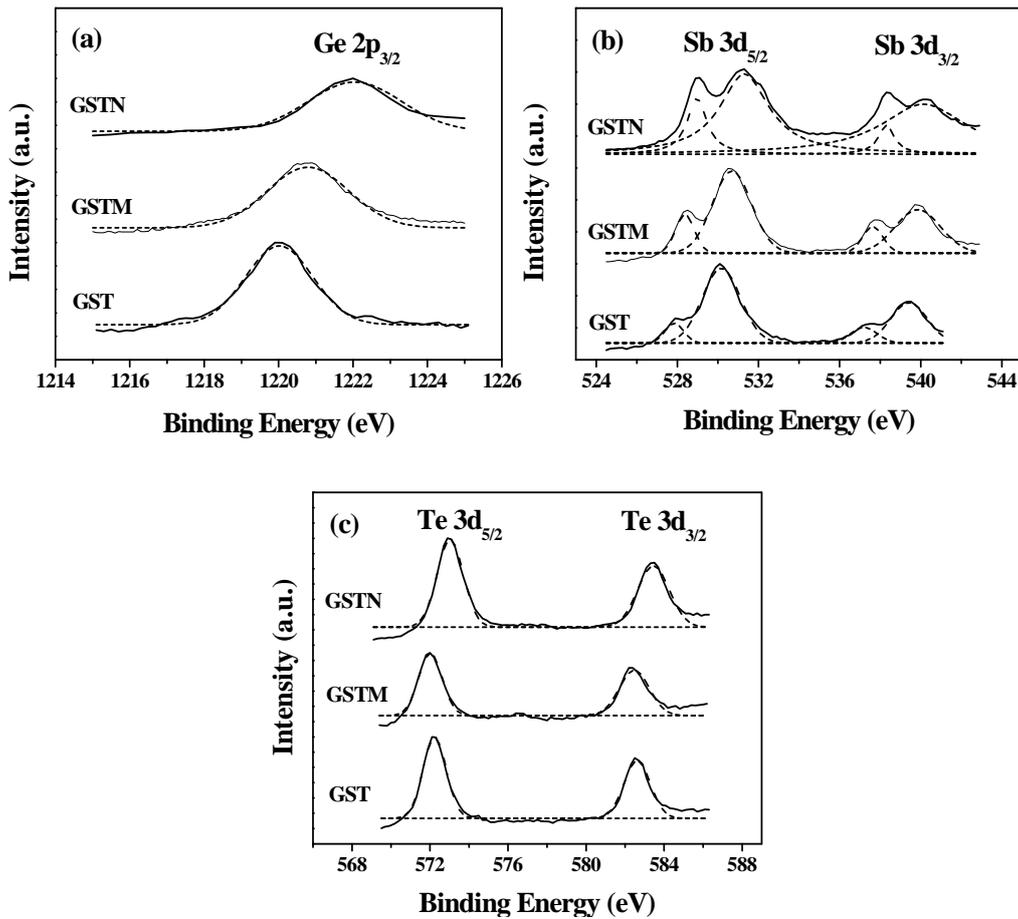
本年度以第一年已完成即時電氣量測系統之測試，且能正確地量測硫族合金薄膜之變溫及恆溫電阻率變化。同時亦針對鉬和氮摻雜 GST 薄膜之即時電氣性質、結構變化和相變化行為之深入探討，其成果已投稿 Journal of Applied Physics。此外，根據第一年所建立的量測設備及探討相變化機制的結果上，目前已進行各種硫族合金奈米複合薄膜，如 AgInSbTe (AIST) -SiO<sub>2</sub> 與 InGeSbTe (IGST) -SiO<sub>2</sub> 等系統和其他摻雜物 (如鈹 (Pd)、鈮 (Nb) 等) 之薄膜性質研究，且部份已在整理撰寫期刊論文中。並冀望以第一年之研究成果建立評估硫族合金薄膜之特性，以提供下年度計劃更完整之研究成果。

## 六、參考文獻

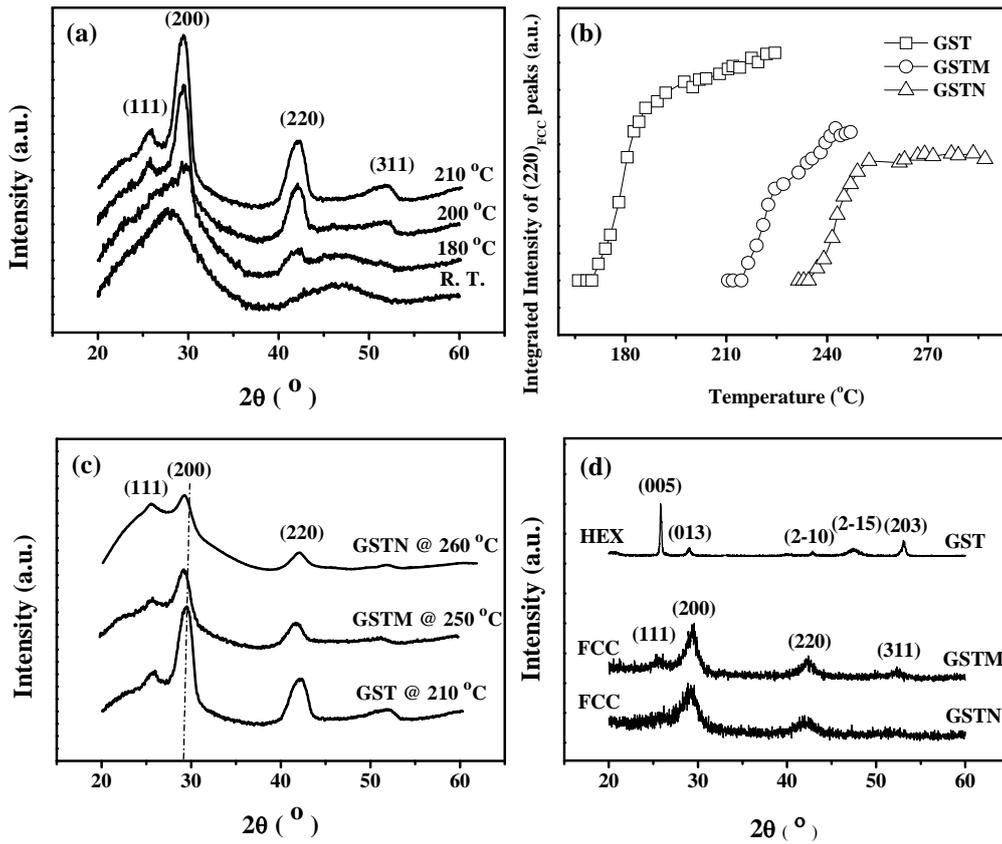
- [1] Fai Yeung, et al., *Jpn. J. Appl. Phys.*, **44**, 2691 (2005).
- [2] Y. Lai, et al., *J. Elec. Mater.*, **34**, 176 (2005).
- [3] N. Matsuzaki, et al., Tech. Dig.-Int. Electron Devices Meeting, 2005, 738 (2005).
- [4] Y. Ling, et al., *Jpn. J. Appl. Phys.*, **45**, 349 (2006).
- [5] C. T. Lie, et al., *Jpn. J. Appl. Phys.*, **42**, 1026 (2006).
- [6] V. Weidenhof, et al., *J. Appl. Phys.*, **89**, 3168(2001), p.3168.
- [7] H. Seo, et al., *Jpn. J. Appl. Phys.*, **39**, 745(2000).
- [8] G. Ruitenber, et al., *J. Appl. Phys.*, **92**, 3116(2002).
- [9] C.R. Rodríguez, et al., *J. Appl. Phys.*, **96**, 1040 (2004).
- [10] Dae-Hwang Kim, et al., *J. Appl. Phys.*, **97**, 083538 (2005).
- [11] H.E. Kissinger, *Anal. Chem.*, **29**, 1702 (1957).
- [12] J. W. Christian, *The Theory of Transformations in Metals and Alloys, PART I, Equilibrium and General Kinetic Theory*, 2<sup>nd</sup> ed., (Pergamon Press, Oxford, 1975), p.525.
- [13] A. K. Jena and M. C. Chaturvedi, *Phase Transformation in Materials*, (Prentice-Hall Inc., New Jersey, 1992), p.247.



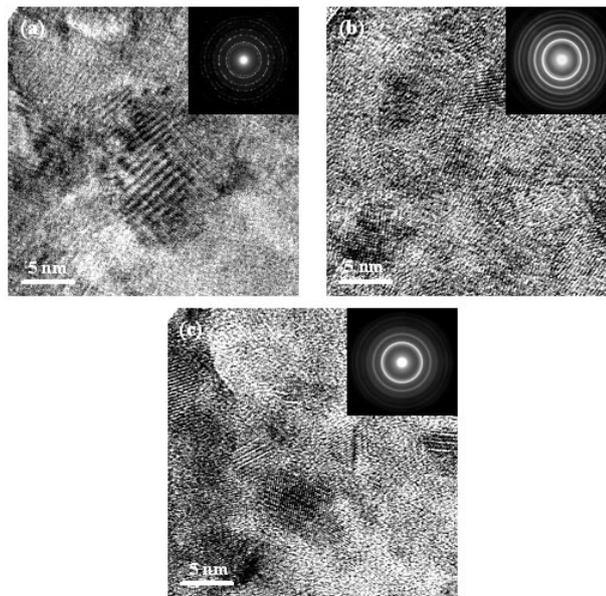
圖一、GST、GSTM 和 GSTN 薄膜之電阻率及其微分曲線對溫度之變化。(升溫速度 = 5°C/min)



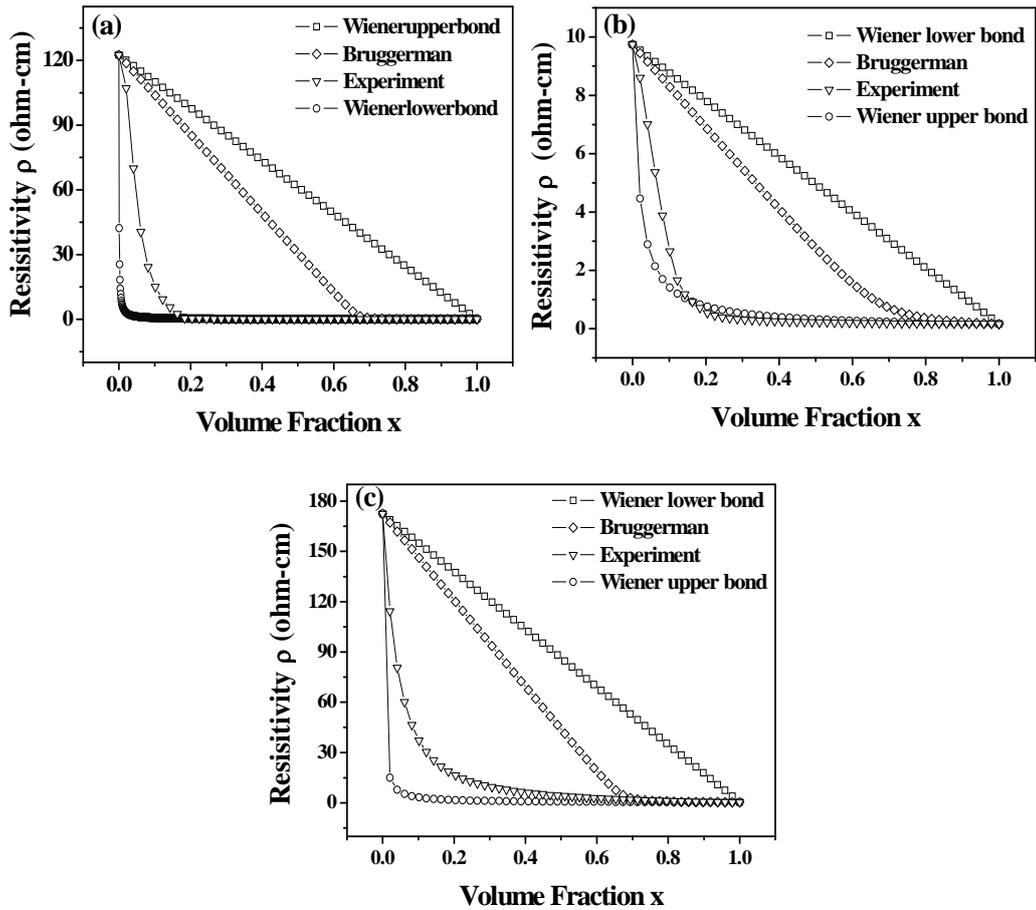
圖二、GST 在 170°C 與 GSTM 和 GSTN 經 230°C 退火一小時後所得 (a) Ge2p (b) Sb3d (c) Te3d XPS 圖譜。



圖三、(a) GST 之即時 XRD 圖譜。(b) 即時 XRD 分析所得，針對(220)<sub>FCC</sub> 峰所做積分值對溫度之關係圖。(c) GST、GSTM 和 GSTN 試片結晶相之 XRD 圖譜。(d) GST、GSTM 和 GSTN 試片經 350°C 退火一小時之 XRD 圖譜。



圖四、(a) GST 在 170°C，(b) GSTM 在 230°C 和 (c) GSTN 經 230°C 退火一小時後之 TEM 微觀結構。



圖五、(a) GST、(b) GSTM 和 (c) GSTN 實驗值與其他三種 Percolation 模式之數值計算之比較圖。

表一、Kissinger 理論所求得 GST、GSTM 和 GSTN 之  $E_a$  值。

試樣	GST	GSTM	GSTN
$E_a$ (eV)	2.55	4.28	3.77

表二、JMA 理論所求得 GST、GSTM 和 GSTN 之  $n$  和  $\Delta H$  值。

試樣	GST	GSTM	GSTN
$n$	2.48	1.64	1.65
$\Delta H$ (eV)	2.99	4.92	4.55

# 可供推廣之研發成果資料表

可申請專利

可技術移轉

日期：98年05月\_\_日

<p><b>國科會補助計畫</b></p>	<p>計畫名稱：GeSbTe 薄膜之摻雜、電性質分析及其應用於相變化記憶體 (PRAM) 元件之研究 (1/3)</p> <p>計畫主持人：謝宗雍</p> <p>計畫編號：NSC 97-2221-E-009-029-MY3 學門領域：金屬與陶瓷</p>
<p><b>技術/創作名稱</b></p>	<p>GeSbTe 薄膜之摻雜及提升資料保存時限的方法</p>
<p><b>發明人/創作人</b></p>	<p>謝宗雍、蔡旻錚、黃郁仁</p>
<p><b>技術說明</b></p>	<p>中文： 以鉬及氮對 GeSbTe 薄膜進行摻雜，在各約 3 at.%之摻雜量時，其可穩定 FCC 相之 GeSbTe 薄膜並造成晶粒細化之作用，此能提高 GeSbTe 薄膜之再結晶溫度 (<math>T_m</math>)，應用於 PRAM 之製作時能提升記錄資料保存時限。</p> <p>英文： In the GeSeTe thin films doped with about 3 at.% of Mo or N, the FCC GeSbTe phase is stabilized and their recrystallization temperatures (<math>T_m</math>) can be increased. When implanting such doped GeSbTe films in PRAM devices, the duration of data storage can be effectively extended.</p>
<p><b>可利用之產業 及 可開發之產品</b></p>	<p>PRAM 元件、非揮發性記憶體元件、記憶體產業</p>
<p><b>技術特點</b></p>	<p>以摻雜之簡易技術即可完成 GeSbTe 薄膜之特性改質，並可輕易地整合於濺鍍之製程應用於 PRAM 元件之製作。</p>
<p><b>推廣及運用的價值</b></p>	<p>可運用於非揮發性記憶體元件及記憶體產業，改善現有 PRAM 相關產品之性能。</p>

※ 1. 每項研發成果請填寫一式二份，一份隨成果報告送繳本會，一份送 貴單位研發成果推廣單位 (如技術移轉中心)。

※ 2. 本項研發成果若尚未申請專利，請勿揭露可申請專利之主要內容。

※ 3. 本表若不敷使用，請自行影印使用。