

行政院國家科學委員會補助專題研究計畫  成果報告  
 期中進度報告

GeSbTe 薄膜之摻雜、電性質分析及其應用於相變化記憶體 (PRAM) 元件之

研究 (2/3)

計畫類別： 個別型計畫  整合型計畫

計畫編號：NSC 97-2221-E-009-029-MY3

執行期間：98 年 08 月 01 日至 99 年 07 月 31 日

計畫主持人：謝宗雍

共同主持人：

計畫參與人員：黃郁仁、黃胤誠

成果報告類型(依經費核定清單規定繳交)： 精簡報告  完整報告

本成果報告包括以下應繳交之附件：

- 赴國外出差或研習心得報告一份
- 赴大陸地區出差或研習心得報告一份
- 出席國際學術會議心得報告及發表之論文各一份
- 國際合作研究計畫國外研究報告書一份

處理方式：除產學合作研究計畫、提升產業技術及人才培育研究計畫、  
列管計畫及下列情形者外，得立即公開查詢

涉及專利或其他智慧財產權， 一年  二年後可公開查詢

執行單位：國立交通大學 材料科學與工程學系

中 華 民 國 99 年 05 月 27 日

## 一、 中文摘要

本年度計劃研究主要探討應用於相變化記憶體 (Phase-change Random Access Memories, PRAM) 之成長型相變化材料 AgInSbTe (AIST) 與 85 wt.% AIST-15 wt.% SiO<sub>2</sub> 奈米複合 (85A15S Nanocomposite) 薄膜之相變化動力學與微結構特徵, 亦同時製作了 PRAM 元件來評量自製元件之動、靜態電特性。即時 *X* 光繞射 (*In-situ X-ray Diffraction*, *In-situ XRD*) 分析結果顯示添加 SiO<sub>2</sub> 造成 AIST 薄膜結晶溫度 (Recrystallization Temperature,  $T_x$ ) 之提昇。進一步由 XRD 和穿透式電子顯微鏡 (Transmission Electron Microscopy, TEM) 分析顯示 SiO<sub>2</sub> 的添加抑制 AIST 薄膜之晶粒成長。Kissinger 理論計算顯示添加 SiO<sub>2</sub> 提昇了相變化的活化能 (Activation Energy,  $E_a$ ), 此結果亦佐證了 AIST 在奈米複合薄膜中產生了晶粒細化的效應。Johnson-Mehl-Avrami (JMA) 分析顯示 Avrami Exponent ( $n$ ) 在奈米複合薄膜中有下降的趨勢, 結果亦解釋了散佈在 SiO<sub>2</sub> 中的 AIST 之異質成核行爲的增加。PRAM 元件之靜態  $I-V$  特性曲線和動態 Set/Reset 轉換不只印證了在薄膜基本特性的分析結果, 同時也證明了 AIST 和 85A15S 奈米複合薄膜應用在 PRAM 的可行性。

**關鍵詞**: 銀銮銻碲、相轉換、相變化記憶體。

**Abstract**: The researches included in this year are the phase transition kinetics and microstructure evolutions of AgInSbTe (AIST) and 85 wt.% AIST-15 wt.% SiO<sub>2</sub> (85A15S) nanocomposite layers applied to phase-change random access memories (PRAM). The PRAM devices were also fabricated to evaluate its static and dynamic electrical characteristics. *In-situ x-ray diffraction* (XRD) indicated that the SiO<sub>2</sub> addition causes the increase of recrystallization temperature ( $T_x$ ) of AIST phase. Further, XRD and transmission electron microscopy (TEM) revealed the refinement of AIST grains in nanocomposite sample. Kissinger's analysis found that SiO<sub>2</sub> incorporation increases the activation energy ( $E_a$ ), denoting AIST grain refinement in nanocomposite. Johnson-Mehl-Avrami analysis showed the decrease of Avrami exponent ( $n$ ), implying that the dispersed SiO<sub>2</sub> particles promote the heterogeneous phase transition of AIST in the samples. Static  $I-V$  characteristics and a typical reversible binary switching of PRAM devices not only confirmed the analytical results obtained by electrical property and microstructure characterizations, but also illustrated the feasibility of AIST and 85A15S nanocomposite layer for PRAM fabrication.

**Keyword**: AgInSbTe, phase transition, phase-change random access memory.

## 二、 緣由與目的

由於 PRAM 因具有較好的微縮特性、快速寫入速度、高記憶密度、高覆寫次數且和目前半導體製程整合度高, 因次被認為是下世代具潛力的記憶體技術, 其可應用於各種可攜式數位記憶產品以及相關資訊儲存產品[1-2]。目前被應用在 PRAM 之硫族金屬合金, 可分為二類, 第一類是以計量比 GeSbTe (GST) 為主的成核型硫族金屬合金, 二元 Sb<sub>2</sub>Te 合金則是被分類為成長型硫族金屬合金[3]。實際上, 為改善 Sb<sub>2</sub>Te 合金的物理特性通常會加入一些特定的金屬元素。其中在 Sb<sub>2</sub>Te 合金中加入銀 (Ag) 和銮 (In) 成為 AIST 是最常被使用的四元合金[4-5]。早期在 DVD 光碟的研究上即被提及 AIST 具有高記憶密度和高資料

傳輸速度[6]，這些特性也意謂著 AIST 也有機會成爲應用於 PRAM 記錄層的材料之一。而之前有研究發表在 GST 材料中加入 SiO<sub>2</sub> 能有效地增加非晶態 GST 的穩定度，也能降低 PRAM 元件的 Reset 電流[7-8]。本實驗室在光儲存研究領域亦發表了以貼靶和製作 AIST-SiO<sub>2</sub> 奈米複合靶來製備 AIST-SiO<sub>2</sub> 奈米合薄膜[9]。研究結果發現 SiO<sub>2</sub> 的存在阻礙了 AIST 晶粒的成長。這也意謂合成 AIST-SiO<sub>2</sub> 奈米複合薄膜在微結構及相變化行爲的調變上是一種可行的方式。

本階段研究內容係基於第一年之評價相變化薄膜特性之基礎，以即電性量測進行 AIST 及 85A15S 奈米複合薄膜針對不同維度下之成核成長的機制研究，並自組動、靜態測試設備及建立 PRAM 測試元件。結合第一、二期計劃所建立之系統與評估方式，建立對 PRAM 記錄層材料更完整的觀察設備與實驗流程，同時期望對往後應用於 PRAM 之相變化材料研究能有更多方向和深入的了解。

### 三、實驗方法

本實驗以射頻磁控濺鍍 (RF Magnetron Sputtering) 製備純 AIST 及 85A15S。試片製備於背景壓力小於  $5 \times 10^{-6}$  torr，工作壓力爲 3 mtorr 時，以功率 50 W，將薄膜厚度爲 30、50、100 與 150 nm 之初鍍薄膜沉積在經氧化過的矽晶片上。AIST (Ag : In : Sb : Te = 2 : 7 : 64 : 27) 靶材與 85A15S 複合靶材 (Composite Target) 係由光洋科技公司提供。

即時 XRD 量測係在國家同步輻射中心 (National Synchrotron Radiation Research Center, NSRRC) 量測，X 光光束線爲 BL01C2 (X 光光源波長爲 0.1033 nm)。試片被放置在通有氬氣 (Ar) 之自組加熱載台以 1°C/min 加熱速率昇溫條件下進行。JEOL JEM 2100FX 電子顯微鏡亦被用來觀察其微結構。此外，利用在第一年計劃所架構之變溫及恆溫之電氣性質量測系統，觀察 AIST 及 85A15S 薄膜之電阻率之變化。在變溫實驗中，藉由 Kissinger 分析[10]求得  $E_a$ 。在恆溫實驗中，則將量測所得並代入 JMA 方程式[11-12]分析其相變化過程之結晶相之成長機制，並比較 AIST 與 85A15S 奈米複合薄膜之電性與相變化行爲的影響。本期計劃亦製作 PRAM 元件搭配自行組裝之動、靜態測試機以便更具體評估 AIST 與 85A15S 運用於相變化記憶體之可行性，其元件結構、尺寸與動、靜態測試機之示意圖，如圖一所示。

### 四、結果與討論

本年度計劃先以即時電氣量測系統觀察 AIST 和 85A15S 奈米複合薄膜相變化行爲，再配合於第二年度自組之動、靜態測試系統量測 PRAM 元件之靜態電壓-電流特性及動態 Set/Reset 轉換。圖二所示爲 AIST 和 85A15S 薄膜之電阻率及其微分曲線對溫度之變化。即時電氣量測結果顯示添加 SiO<sub>2</sub> 提高 AIST 薄膜非晶態和晶態的電阻率，但卻仍保持和 AIST 薄膜相當的非晶態與晶態的四個數量級電阻率的差距。此外從圖二中觀察到添加 SiO<sub>2</sub> 使得  $T_x$  隨之提昇。AIST 具有兩階段變化，但在添加 SiO<sub>2</sub> 後呈一階段陡降之曲線。圖三之 XRD 和圖四 TEM 兩項分析結果具體證實了添加 SiO<sub>2</sub> 進入 AIST 導致在再結晶過程中晶粒細化的現象。圖三 XRD 的分析結果中顯示 AIST 並沒第二種相的存在，AIST 和 85A15S 均爲 Sb<sub>2</sub>Te 之六方最密堆積 (HCP) 結構，而 SiO<sub>2</sub> 的添加僅抑制第一段曲線的變化。表一

所示之 Kissinger 分析結果亦顯示 AIST 薄膜在相轉化過程中之  $T_x$  和  $E_a$  亦隨  $\text{SiO}_2$  之添加及膜厚減少而隨之增加，此結論亦證實了試片維度影響相變化之過程。在相同膜厚時，奈米複合薄膜具有較高的  $E_a$  值。此結果亦指出  $\text{SiO}_2$  的添加確實限制了 AIST 晶粒的成長。此結論和 XRD 和 TEM 分析結果相符合。進一步由 JMA 理論計算所得之數值（如表二所示）來看，當添加  $\text{SiO}_2$  後  $n$  值呈現下降的趨勢，即呈現成長維度下降的結果，結果證實異質成核存在的證據。此外，在不同膜厚的比較上可發現， $n$  值隨膜厚減小而減小。換句話說，膜厚的減少亦減少晶粒成長空間迫使成長行為從膜厚較厚的三維成長轉變成膜厚較薄的二維成長模式。圖五靜態電壓-電流測試結果顯示 AIST 和 85A15S 均具有 PRAM 元件特有的 Ovonic 曲線反轉特性，且添加  $\text{SiO}_2$  後提昇了反轉電壓，同時也降低了反轉電流值。而電壓的提昇亦印證了上述薄膜特性中添加  $\text{SiO}_2$  穩定了非晶態 AIST 的論述。圖六之動態測試亦證明了 AIST 和 85A15S 具備 Set/Reset 轉換的能力，此亦證明其具有成為 PRAM 記錄層的可行性。

## 五、計畫成果自評

本年度已完成動、靜態 PRAM 元件量測系統之建立與測試，且已能穩定量測 PRAM 元件之電壓—電流及 Set/Reset 之轉換。同時亦針對 AIST 及 85A15S 奈米複合薄膜之即時電氣性質、結構變化和不同維度之相變化行為之深入探討，其成果已投稿 Journal of Electrochemistry Society (JECS) 並已發表於 2010 MRS Spring Meeting。此外，根據第一、二年所建立的量測設備及探討相變化機制的基礎上，目前並已進行 GST 與 SbTe 合金摻雜過渡金屬元素之薄膜性質研究，電極特性及電遷移特性研究、PRAM 記錄通道縮小之研究，且部份已在整理撰寫期刊論文中。冀望以第一、二年之研究成果建立評估硫族金屬薄膜基本特性和 PRAM 之動、靜態測試之實驗成果，以提供第三年度計劃更完整實驗依據。

## 六、參考文獻

- [1] Y. Yin, H. Sone, and S. Hosaka, *J. Appl. Phys.*, **102**, 064503 (2007).
- [2] N. Matsuzaki, K. Kurotsuchi, Y. Matsui, O. Tonomura, N. Yamamoto, Y. Fujisaki, N. Kitai, R. Takemura, K. Osada, S. Hanzawa, H. Moriya, T. Iwasaki, T. Kawahara, N. Takaura, M. Terao, M. Matsuoka, M. Moniwa, *IEDM Tech. Dig.*, 758 (2005).
- [3] L. van Pieterson, M. H. R. Lankhorst, M. van Schijndel, A. E. T. Kuiper, and J. H. J. Roosen, *J. Appl. Phys.*, **97**, 083520, (2005).
- [4] T. Ohta, in the joint international symposium on optical memory and optical data storage (SPIE), p. 188, Kauai, Hawaii (1999).
- [5] N. Yamada, T. Matsunaga, European Phase Change and Ovonic Symposium (EPCOS), p. 7, Lugano, Switzerland (2003).
- [6] M. Shinotsuka, N. Onagi, and M. Harigaya, *Jpn. J. Appl. Phys.*, Part 1 **39**, 976 (2000).
- [7] S. Privitera, E. Rimini, R. Zonca, *Appl. Phys. Lett.*, **85**, 3044 (2004).
- [8] S.W. Ryu, J.H. Oh, B.J. Choi, S.Y. Hwang, S.K. Hong, C.S. Hwang, and H.J. Kim *Electrochem. and Solid-State Lett.*, **9**, G259 (2006).
- [9] H. C. Mai and T. E. Hsieh, *Jpn. J. Appl. Phys.*, **46**, 5834 (2007); *ibid.* **47**, 6029 (2008).

- [10] H.E. Kissinger, *Anal. Chem.*, **29**, 1702 (1957).  
 [11] J. W. Christian, *The Theory of Transformations in Metals and Alloys, PART I, Equilibrium and General Kinetic Theory*, 2nd ed., (Pergamon Press, Oxford, 1975), p.525.  
 [12] A. K. Jena, M. C. Chaturvedi, *Phase Transformation in Materials*, (Prentice- Hall Inc., New Jersey, 1992), p.247.

表一、由 Kissinger 理論所求得不同厚度 AIST 與 85A15S 試片之  $T_x$  與  $E_a$  值。

Sample thickness (nm)	AIST		85A15S	
	$T_x$ ( $^{\circ}\text{C}$ ) <sup>a</sup>	$E_a$ (eV) <sup>b</sup>	$T_x$ ( $^{\circ}\text{C}$ ) <sup>a</sup>	$E_a$ (eV) <sup>b</sup>
30	199	2.5	253	3.2
50	195	2.2	237	2.5
100	195	2.1	234	2.3
150	193	2.1	226	2.3

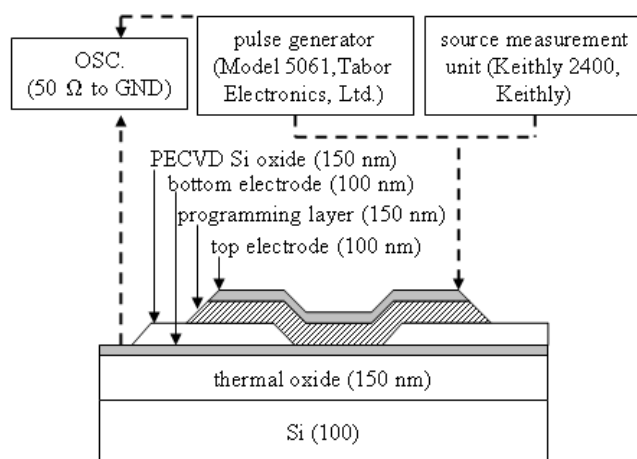
<sup>a</sup>表中  $T_x$  為在昇溫速率=  $5^{\circ}\text{C}/\text{min}$  所量得

<sup>b</sup>Kissinger's analysis 中的  $E_a$  是藉由昇溫速率= 1, 2.5, 5, 7.5, 10 及  $12.5^{\circ}\text{C}/\text{min}$  所計算出。

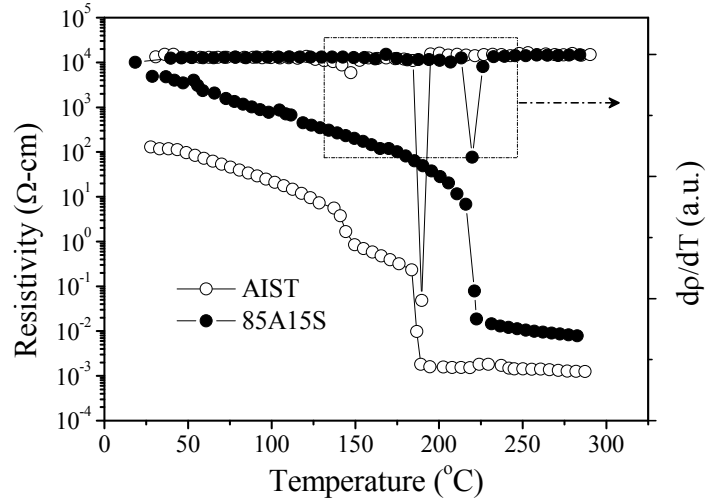
表二、由 JMA 理論所求得 AIST 和 85A15S 在不同膜厚所得之  $n$  和  $\Delta H$  值。

Sample thickness (nm)	AIST		85A15S	
	$n^*$	$\Delta H$ (eV)	$n^*$	$\Delta H$ (eV)
30	2.9	3.7	2.5	3.9
50	2.9	4.4	2.6	4.8
100	3.2	4.5	2.8	5.2
150	3.3	4.9	2.9	5.3

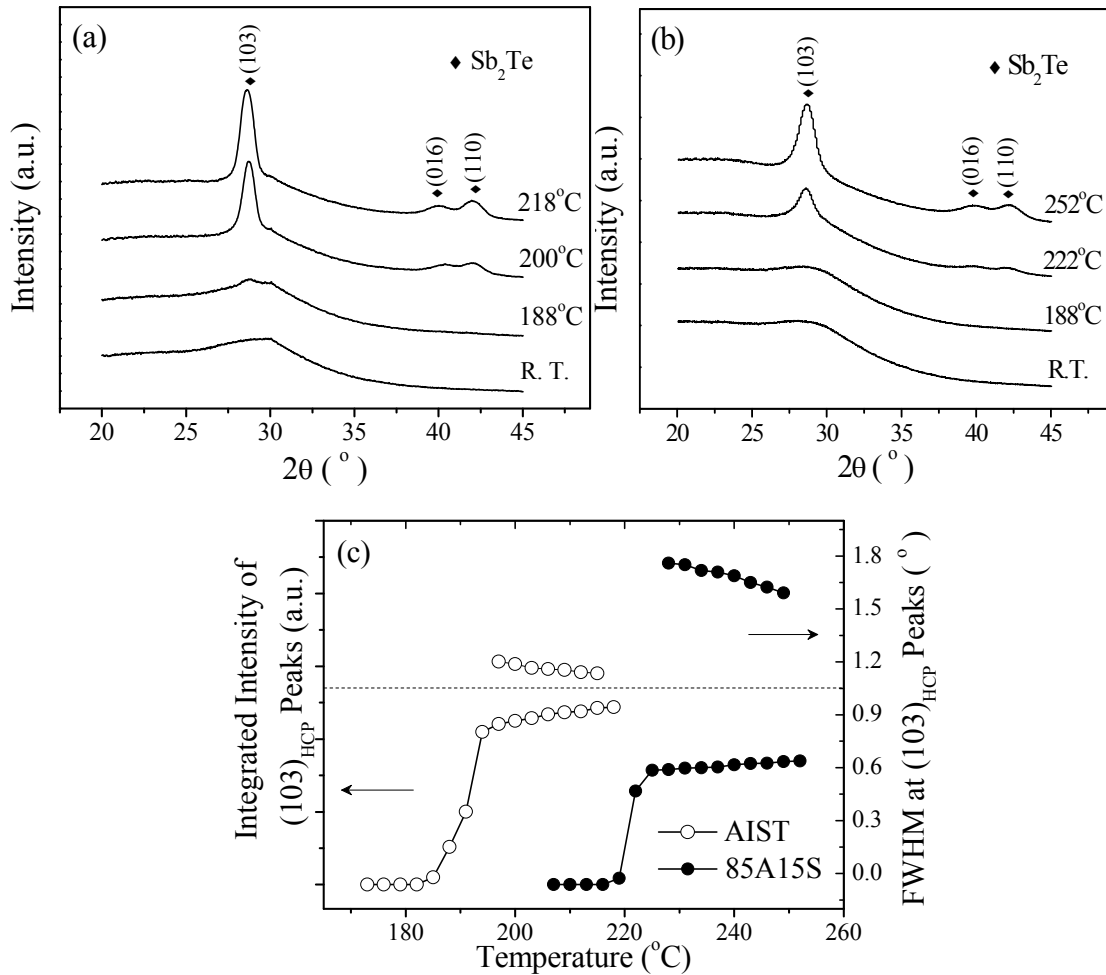
\* $n$  值已依 J.W. Christian 之討論[11]：薄膜試片所得之 Avrami 指數值須加 1 以弭補維度效應。



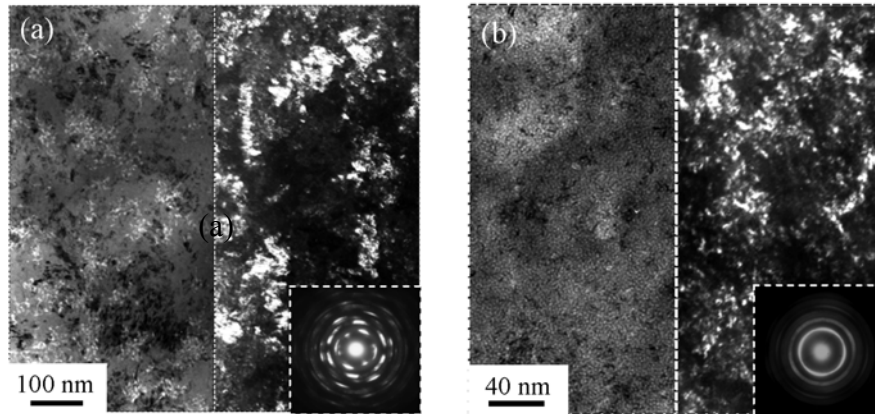
圖一、PRAM 測試元件剖面及尺寸及動、靜態測試系統示意圖。



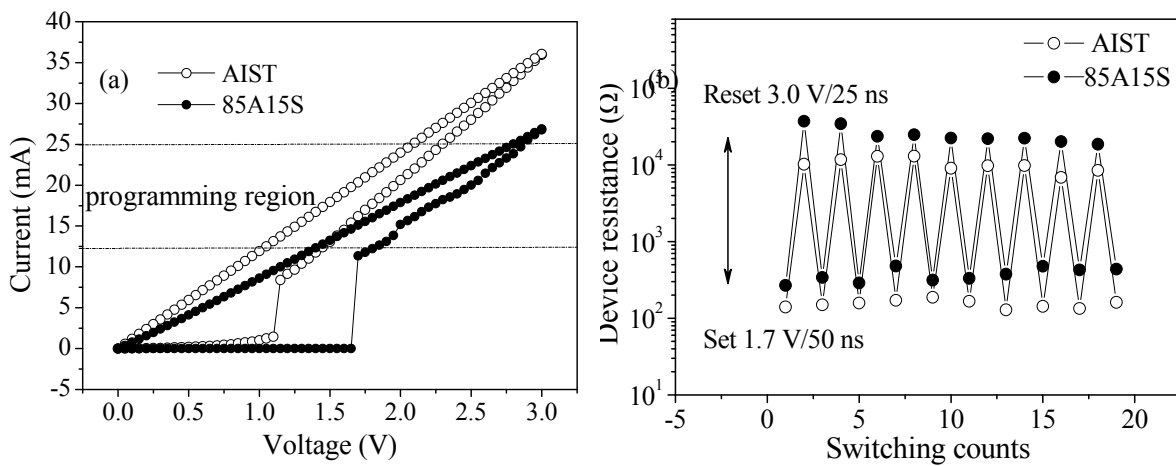
圖二、在膜厚 150 nm 下 AIST 和 85A15S 薄膜之電阻率及其微分曲線對溫度之變化。(升溫速度 = 1°C/min)。



圖三、(a) AIST與 (b) 85A15S之即時變溫XRD分析圖。(c) 將即時XRD分析所得，針對(103)<sub>HCP</sub>繞射峰所做積分值與半高寬 (FWHM) 對溫度之關係圖。



圖四、經 250，1 小時退火之之 (a) AIST 和 (b) 85A15S 薄膜試片之 TEM 形貌；左邊圖為明視野影像，右邊圖為暗視野影像，右下角圖為繞射圖。



圖五、以 AIST 與 85A15S 為記錄層之 PRAM 元件之 (a) 靜態測試之電壓-電流曲線圖與 (b) Set/Reset 動態切換行為圖。

# 可供推廣之研發成果資料表

可申請專利

可技術移轉

日期：99年05月\_\_日

<p><b>國科會補助計畫</b></p>	<p>計畫名稱：GeSbTe 薄膜之摻雜、電性質分析及其應用於相變化記憶體 (PRAM) 元件之研究 (2/3)</p> <p>計畫主持人：謝宗雍</p> <p>計畫編號：NSC97-2221-E-009-029-MY3 學門領域：金屬與陶瓷</p>
<p><b>技術/創作名稱</b></p>	<p>成長型 AgInSbTe (AIST) 薄膜於 PRAM 之應用與提升資料保存時限的方法</p>
<p><b>發明人/創作人</b></p>	<p>謝宗雍、黃郁仁、黃胤誠</p>
<p><b>技術說明</b></p>	<p>中文： 以約 15 wt.%SiO<sub>2</sub> 之摻雜於成長型 AIST 相變化薄膜形成 AIST-SiO<sub>2</sub> 奈米複合薄膜，其可造成 AIST 晶粒細化，並提高其再結晶溫度 (<math>T_x</math>)，應用於 PRAM 之製作時能提升記錄資料保存時限；靜態與動態電性量測並驗證 AIST-SiO<sub>2</sub> 奈米複合薄膜於 PRAM 之應用可行性。</p> <p>英文： Incorporation of 15 wt.%SiO<sub>2</sub> with growth-dominated AIST phase-change alloy to form AIST-SiO<sub>2</sub> nanocomposite thin films may cause the grain refinement and increment of recrystallization temperatures (<math>T_x</math>) for AIST. This may improve the duration of data storage of PRAM devices. Static and dynamic electrical characterizations also confirmed the feasibility of AIST-SiO<sub>2</sub> nanocomposite thin films to PRAM devices.</p>
<p><b>可利用之產業及可開發之產品</b></p>	<p>PRAM 元件、非揮發性記憶體元件、記憶體產業</p>
<p><b>技術特點</b></p>	<p>以奈米複合薄膜技術調變成長型 AIST 相變化材料之物理特性，並驗證其於 PRAM 元件之應用可行性。</p>
<p><b>推廣及運用的價值</b></p>	<p>可運用於非揮發性記憶體元件及記憶體產業，改善現有 PRAM 相關產品之性能。</p>

- ※ 1. 每項研發成果請填寫一式二份，一份隨成果報告送繳本會，一份送 貴單位研發成果推廣單位（如技術移轉中心）。
- ※ 2. 本項研發成果若尚未申請專利，請勿揭露可申請專利之主要內容。
- ※ 3. 本表若不敷使用，請自行影印使用。