

(計畫名稱)

低電阻率金屬矽化物奈米元件及其特性研究

計畫類別： 個別型計畫 整合型計畫

計畫編號：NSC 97-2218-E-009-027-MY3

執行期間：97年8月1日至100年7月31日

執行機構及系所：國立交通大學 材料科學與工程學系

計畫主持人：吳文偉

共同主持人：

計畫參與人員：辛正倫、余思縈、王俊文、黃浚璋、梁育馨、邱鈺潔、朱釜萱、

高振顏、蔡政佑、許善淳、邱崇樺

成果報告類型(依經費核定清單規定繳交)： 精簡報告 完整報告

本計畫除繳交成果報告外，另須繳交以下出國心得報告：

赴國外出差或研習心得報告

赴大陸地區出差或研習心得報告

出席國際學術會議心得報告

國際合作研究計畫國外研究報告

處理方式：除列管計畫及下列情形者外，得立即公開查詢

涉及專利或其他智慧財產權，一年二年後可公開查詢

中 華 民 國 100 年 10 月 25 日

目錄

一、前言	1
二、研究目的及文獻探討	1
1. 低電阻率矽化物奈米線異質結構及其元件特性研究	1
2. 製備多重且規則之矽化物/矽/矽化物奈米線異質結構及其界面研究	6
3. 應變矽於矽化物/矽/矽化物奈米線異質結構中之電性研究及影響	9
4. 利用矽鍺合金奈米線製備矽化物/矽鍺合金/矽化物之奈米線異質結構，及鍺成分對電性影響之研究	12
5. 在矽晶及矽鍺合金上成長規則性金屬矽化物奈米線及其電性之研究	14
三、參考資料	18
附件二 國科會補助專題研究計畫成果報告自評表	21
附件三 國科會補助計畫衍生研發成果推廣資料表	23
附件四 國科會補助專題研究計畫項下出席國際學術會議心得報告	24
附件五 國科會補助專題研究計畫項下赴國外(或大陸地區)出差或研習心得報告	27
附件六 國科會補助專題研究計畫項下國際合作研究計畫國外研究報告	28

中文摘要

一維的奈米結構，如奈米管和奈米線等，為奈米電子研究中最具吸收力的基礎材料。因其形貌、尺寸和電學性質，使它們適用於主動奈米元件及元件與元件間的內連通路。以矽化物奈米線為基礎的奈米晶體被廣泛的研究，矽化物奈米線被視為具有取代傳統平面型金屬-氧化物-半導體場效電晶體（金氧半場效電晶體）的潛力，以及為大型可撓式電子元件及高敏感生物感測元件的發達帶來新的契機。為了證實其潛力，我們對矽化物/矽奈米線的異質結構進行了研究。本研究將探討矽化物奈米結構的電性及光學性質，並將著重於下列的主題：

1. 低電阻率矽化物奈米線異質結構及其元件特性研究
2. 製備多重且規則之矽化物/矽/矽化物奈米線異質結構及其界面研究
3. 應變矽於矽化物/矽/矽化物奈米線異質結構中之電性研究及影響
4. 利用矽鍍合金奈米線製備矽化物/矽鍍合金/矽化物之奈米線異質結構，及鍍成分對電性影響之研究
5. 在矽晶及矽鍍合金上成長規則性金屬矽化物奈米線及其電性之研究

關鍵字：低電阻率金屬矽化物，奈米線，異質結構，奈米元件，電性，單晶，應變矽，自組裝，奈米點，矽鍍合金。

英文摘要

One-dimensional nanostructures, such as nanotubes and nanowires, are attractive building blocks for nanoelectronics since their morphology, size, and electronic properties make them suitable for fabricating both active nanodevice elements and device-to-device interconnects. In particular, substantial efforts have been made for the development of nanoscale transistors based on silicon nanowires due to their potential to replace conventional planar metal-oxide-semiconductor field-effect transistors (MOSFET) in integrated circuits or to open new opportunities in flexible macroelectronics and highly sensitive biosensors. To realize this potential, the formation of silicide/Si nanowire heterostructures has been studied.

The research will be conducted on the investigation on nanostructured metal silicides and their electrical and optical properties. The emphases will be placed on the following topics,

1. Low-resistivity metal silicide nanowire heterostructures and their device properties.
2. Fabrication of multiple and periodic NiSi/Si heterostructure and analysis of interface structures.
3. Effects of strained Si on electrical properties in the NiSi/Si/NiSi nanowire heterostructure.
4. Fabrication of Silicide/SiGe/Silicide nanowire heterostructures using SiGe nanowires and the Ge concentration effect on the electrical properties.
5. Self-assembled low-resistivity metal silicide nanowires on Si and SiGe alloys.

Keywords : low-resistivity metal silicides, nanowires, heterostructures, nanodevices, electrical properties, single crystalline, strained Si, self-assemble, nanodots, SiGe alloys

一、前言

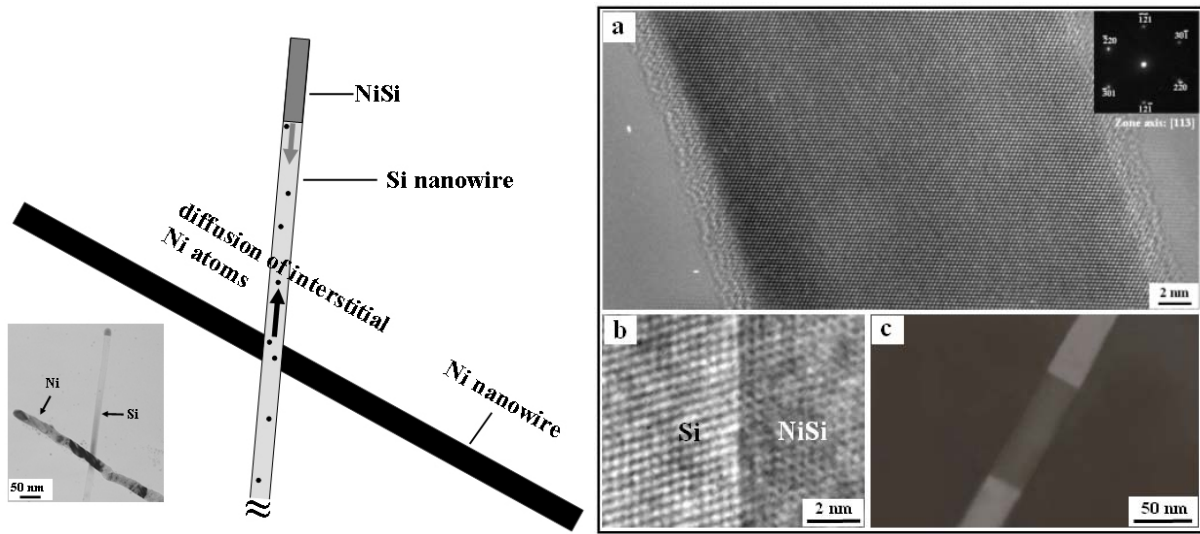
近年來電子元件微小化的發展，使得具奈米尺度之功能性材料結構及其光電特性益受重視。在新世代奈米元件中，奈米點可望應用於單電子電晶體、高密度記憶體、半導體雷射[1]。而一維奈米結構則被看好應用於導線及具發光特性之奈米元件[2-9]。尤其以矽奈米線為基礎，應用於微電子奈米元件之研究，一直是各個相關領域相當重視的研究方向[10-13]。在矽晶上，自動對準低電阻率金屬矽化物仍為下一世代電子元件所需之重要材料。近年來許多矽化物奈米線之研究亦由於在新世代奈米元件中可望取代金屬導線而成為重要焦點[14-21]。在此趨勢下，更發展出利用矽奈米線製作奈米尺度之電晶體，使其具有取代積體電路上金氧半電晶體之潛力，並對微電子工程及高敏度的生物檢測器帶來新的契機[22,23]。為了達成此目標，矽化物/矽奈米線異質結構(heterostructure)成為重要的研究課題。另一方面，自組裝技術(Self-assemble)亦成為未來最具潛力之奈米製程。利用自組裝技術，可望控制其形狀、尺寸、密度，並成長規則性之金屬矽化物量子點及奈米線[16,24-26]。在相關金屬矽化物奈米線之研究領域中，近年來有許多重要的成果刊登於知名頂尖期刊，顯見其重要性。而近期，本研究團隊亦在此領域發表幾項重要研究成果[16-19,24-26]，也在世界上居於領先的地位，並且持續往更深入與重要的主題進行研究。本研究計畫擬分五子題，為期三年進行，各子題間不但相互關聯，也分別有先前研究所累積的基礎、經驗與初步成果，相信很多研究都能在期間內有效率地做出好的結果，以期能對微電子產業的製程及應用上帶來更多的彈性。以下分別說明五個子計畫之相關內容。

二、研究目的及文獻探討

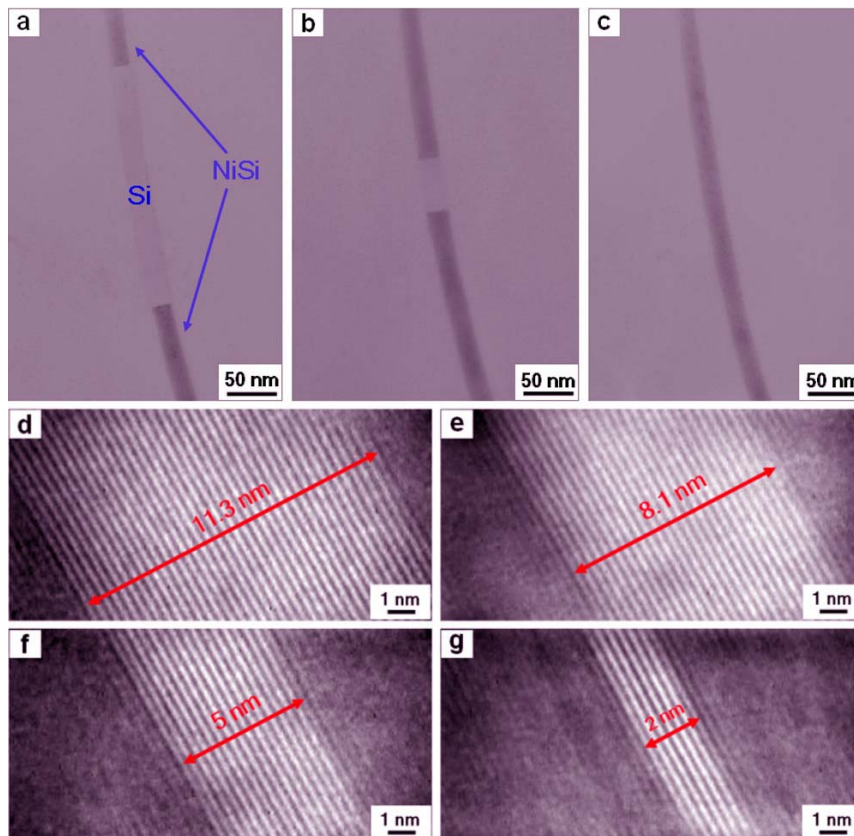
1. 低電阻率矽化物奈米線異質結構及其元件特性研究

低電阻率金屬矽化物在電子元件中扮演著重要的角色，特別是製程上較受重視的二矽化鈷(CoSi_2)，二矽化鈦(TiSi_2)以及矽化鎳(NiSi)具自行對準特性之金屬矽化物[3-10]。近來研究發現 NiSi 奈米線其電阻率低，可靠度高，極有希望在微小元件中取代現有的金屬導線而引起重視。另外，異質界面是快速元件與光電元件的關鍵構成要素[27]。而 NiSi/Si/NiSi 之奈米線異質結構(nanowire heterostructures)可望於微電子製程中取代傳統奈米金氧半場效電晶體(metal-oxide-semiconductor field-effect transistors, MOSFET)[28,29]。部分研究亦證實 NiSi/Si/NiSi 可應用於生物檢測器[30]。在先前的研究中，利用鎳金屬與矽奈米線之點接觸反應(point contact reaction)可生成 NiSi/Si/NiSi 奈米線異質結構[17,18]，(如圖一所示，矽奈米線與鎳金屬奈米線形成點接觸，在加熱時由於鎳金屬為主要擴散物種，因此造成鎳擴散製矽奈米線中生成矽化鎳，只要持續地加熱，矽化鎳將持續的成長。值得一提的是由於矽奈米線外層包附薄氧化層，導致矽化物生成時直徑受到限制，矽化物將和矽生成尺寸均勻之奈米線異質結構)。並且可精準地在穿透式電子顯微鏡下臨場控制矽的間隙大小到 2 nm，並生成原子級平整之金屬/半導體界面(如圖二)[14,17,18]。此技術得以克服奈米製程中最具困難及挑戰之課題—控制及再現。製備好之 NiSi/Si/NiSi 奈米線異質結構可進一步做電子傳輸特性之分析，並利用電子顯微鏡觀察其原子結

構，譬如磊晶關係、晶體缺陷、氧化層.....。此外，利用此一技術，亦可製備出其他具有低電阻率之矽化物奈米線及矽化物/矽之異質結構。本研究將進一步針對低電阻率二矽化鎳做結構及元件特性之研究，值得一提的是此矽化物異質結構，目前尚無任何研究報導。而本研究目前已成功製備出 $\text{CoSi}_2/\text{Si}/\text{CoSi}_2$ 奈米線異質結構，將對其特性、結構及成長動力學做深入的研究探討。



圖一：矽與鎳奈米線之點接觸反應。鎳原子擴散到矽奈米線內，並於矽奈米線端點成核成長鎳矽化物。
[17]



圖二：矽化鎳/矽/矽化之奈米線鎳異質結構。於穿透式電子顯微鏡中加熱觀察其反應及結構分析，中間的矽間距可隨機停止加熱，進而控制其大小。[18]

研究方法

1. 利用VLS方法在高溫真空爐管成長品質好的單晶矽奈米線。
2. 利用陽極氧化鋁模板填入金屬，並將模板移除，得到尺寸均一之金屬奈米線。
3. 將單晶矽奈米線與金屬奈米線混合，可使得金屬與矽奈米線相交並形成點接觸(如圖一所示)。
4. 在真空下退火，金屬原子將從接觸點擴散至矽奈米線，而與矽反應生成矽化物，一旦矽化物在矽奈米線中生成，將形成矽化物/矽之異質界面。
5. 持續加熱使其持續反應，矽化物將從矽奈米線兩端成長並靠近，形成一個矽化物/矽/矽化物奈米線異質結構。
6. 在臨場超高真空穿透式電子顯微鏡下，可邊加熱邊觀察，進而控制未反應矽的間隙大小及應變。
7. 利用 TEM 觀測分析矽化物生成，轉換及熱穩定性。
7. 能量分析光譜 (EDX)分析。
8. 電性量測:電阻率、電流-電壓曲線分佈、失效電流密度、電晶體效應，並研究電子傳輸特性與間隙大小之關係。

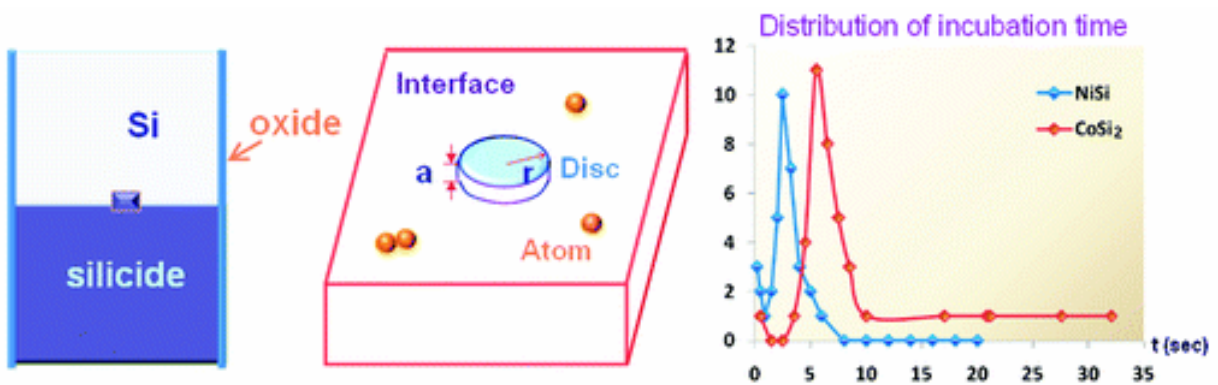
結果與討論

根據上述實驗設計及方法，我們的研究成果成功發表於國際期刊。

Homogeneous Nucleation of Epitaxial CoSi_2 and NiSi in Si Nanowires

Yi-Chia Chou*, Wen-Wei Wu*, Lih-Juann Chen and King-Ning Tu

在成核成長的擴散理論中，均質的成核相當少見，我們利用高解析穿透電子顯微鏡來觀測鈷及鎳元素與矽奈米線進行擴散之行為，二矽化鈷及矽化鎳的生成是經由重複性的均質成核所形成，這是由於氧化物/矽及氧化物/矽化物的介面處，為非可逆的行為使整個成核行為並非異質成核所主導。實驗中，我們可以決定均質成核的時間，而成核的速率則可以經由量測和計算所得知。我們並利用 Zeldovich 因子估算出分子中的臨界原子數大概是 10 個。而整體均質成核的形成則會發生在過飽和的條件下。



均質成核位置及成核所需時間示意圖

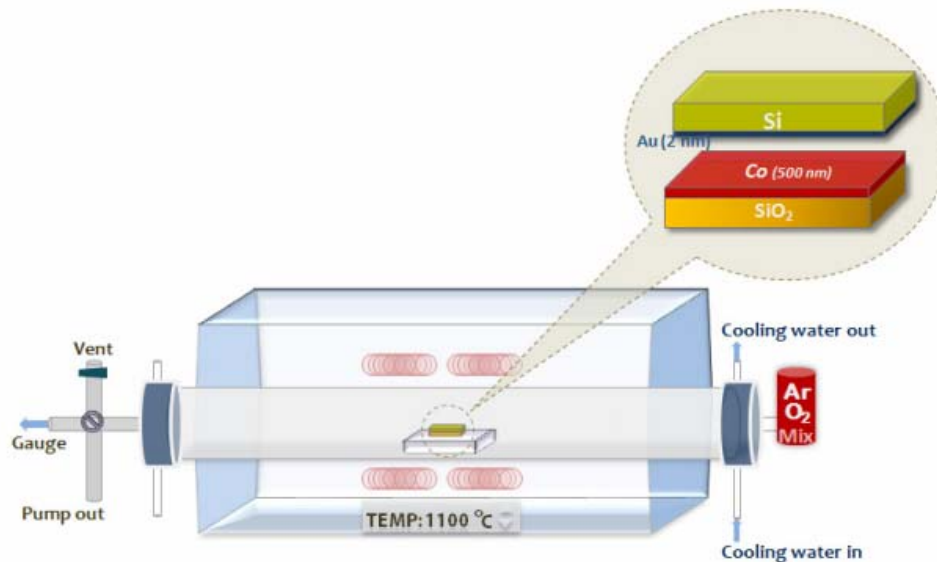
Yi-Chia Chou*, Wen-Wei Wu*, Lih J. Chen and K. N. Tu, "Homogeneous Nucleation of Epitaxial CoSi_2 and NiSi in Si Nanowires," Nano Lett. 9, 2337 (2009)

*Corresponding author (通訊作者)

Cobalt Silicide Nanocables Grown on Co Films: Synthesis and Physical Properties

Cheng-Lun Hsin, Shih-Ying Yu and **Wen-Wei Wu**

利用氣相—液相—固相的機制於鍍覆氧化矽及鈷薄膜的矽基材上，製備出單晶矽化鈷/氧化矽的奈米索。奈米索包含中心的矽化鈷及外層的氧化矽其長度可達數十微米。實驗過程我們在大氣下退火 900 °C 施行一個小時，包覆於氧化矽內的矽化鈷結構穩定且可任意堆疊沉積。藉此外層氧化矽並可以改善矽化物的熱穩定性問題，進而形成奈米索的結構。在此我們並針對矽化鈷奈米索對於薄膜做電性上比較，相較之下奈米索擁有較高的電流密度。此矽化鈷/氧化矽奈米索將可關鍵的應用在奈米電子學中的矽酸鹽奈米線及連結磁性單元之間。



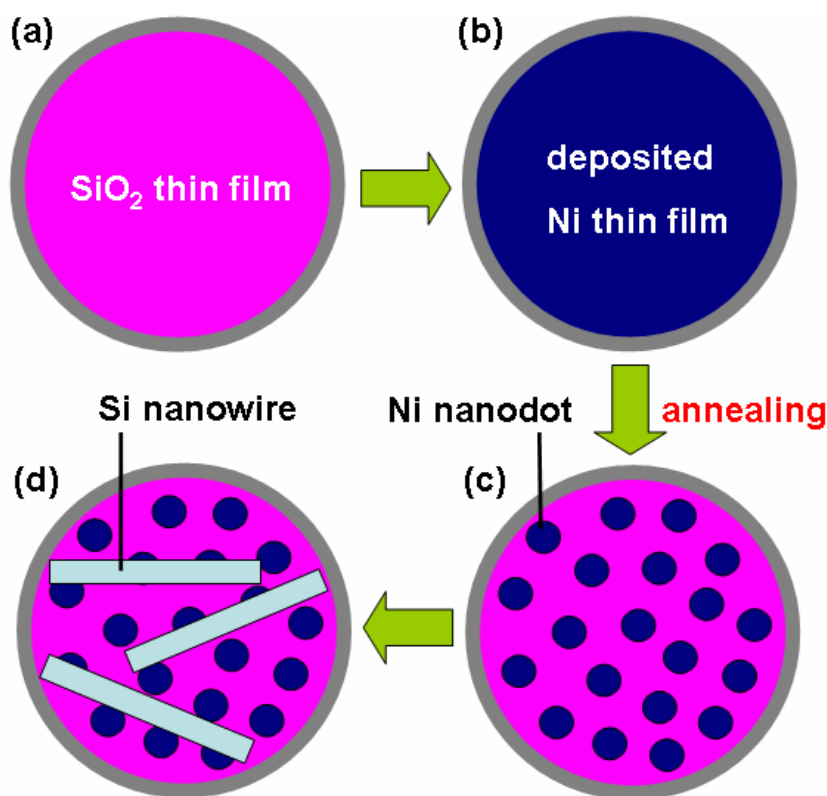
實驗設置示意圖

C. L. Hsin, S. Y. Yu and **W. W. Wu***, "Cobalt silicide nanocables grown on Co films: synthesis and physical properties," Nanotechnology 21, 485602 (2010)

*Corresponding author (通訊作者)

2. 製備多重且規則之矽化物/矽/矽化物奈米線異質結構及其界面研究

相較於研究上之元件製作，在實際的微電子製程上，元件的製作是複雜且精密的。但隨著元件尺寸日益短小，製程技術也面臨日益嚴重的挑戰。如何能用簡單的技術做出複雜且微小的結構也是重要的研究課題。本研究延續第一項主題，可望製備出多節矽化物/矽/矽化物奈米線異質結構，如圖三所示，作為運用於複雜邏輯元件中之基礎。利用金屬奈米點與矽奈米線做點接觸反應，由於同一根奈米線容易與多顆金屬奈米點接觸，因此鎳原子從各接觸點擴散至矽奈米線並與其反應，如此將形成多重矽化鎳/矽/矽化鎳之特殊奈米結構。此一方法提供了簡單且容易得到的特殊結構製程，本研究亦將更進一步利用規則排列之金屬奈米點模板，生成具規則性之多節矽化物/矽/矽化物奈米線異質結構。此結構對於日益微小且複雜之積體電路可望提供簡單、實用且可靠之技術。多層介面結構的形成對於材料研究而言，亦是相當重要及有趣的主题，特別是在成分及原子級平整的界面生成上，本研究亦計劃利用原子級解析度之 EELS 精確分析界面之原子排列及鍵結。亦可對此有趣之結構做進一步的特性分析及量測。



圖三:製備多重矽化物/矽/矽化物之示意圖。

研究方法

1. 進一步嘗試做出規則且多節的矽化物/矽/矽化物奈米線異質結構。
2. 將 polystyrene 奈米球以單層緊密堆積方式排列於生成 SiO₂ 的 Si 基版上。
3. 利用 O₂ plasma 將球的尺寸縮小使球與球之間得到適當空隙。
4. 再鍍上金屬使金屬可以鍍進球和球之間的空隙形成網狀的結構。
5. 將矽奈米線滴在這些網狀的結構上，可形成奈米線與金屬做等距離且週期性之接觸。
6. 加熱反應可望形成整齊且多節的矽化物/矽/矽化物奈米線異質結構。
7. 利用穿透式電子顯微鏡(TEM)來分析此多重奈米線異質結構化學成分。
8. 利用原子級解析度之 EELS 分析異質結構之界面組成及鍵結。
9. 另外，也對此特殊結構做電性量測並探討其電性與結構之關係。

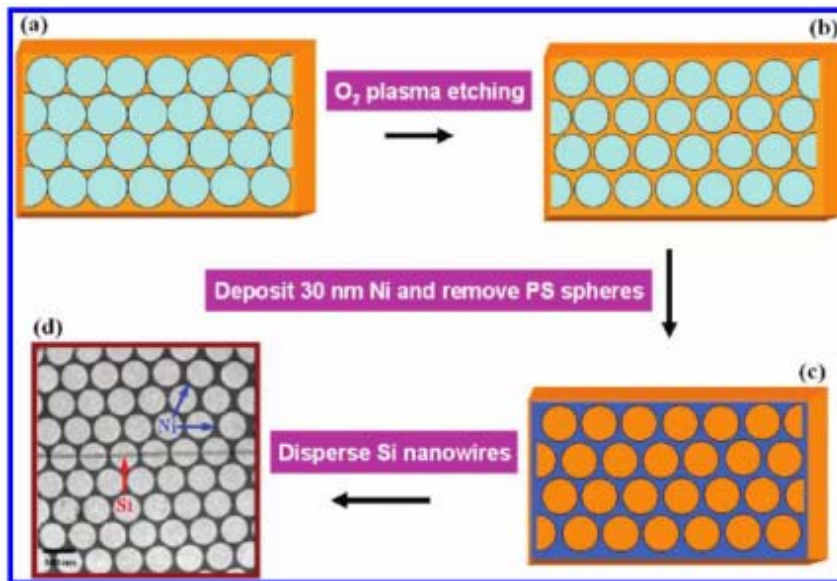
結果與討論

根據上述實驗設計及方法，我們的研究成果成功發表於國際期刊。

Growth of Multiple Metal/Semiconductor Nanoheterostructures through Point and Line Contact Reactions

W. W. Wu*, K. C. Lu, C. W. Wang, H. Y. Hsieh, S. Y. Chen, Y. C. Chou, S. Y. Yu, L. J. Chen and K. N. Tu

在未來的奈米科技中，若要合成具功能性的電子元件之基礎材料，需要系統性地探索奈米尺寸下的固態化學反應。在此，我們發表兼具效率與獨特的方法，利用點接觸與線接觸和矽奈米線反應可以製造高品質與大量的矽化鎳/矽複合奈米異質結構，並在奈米尺寸下探討矽化鎳的成長。在臨場穿透式電子顯微鏡下，利用數個鎳奈米粒子和矽奈米線間的特點接觸反應，可以製備具明顯介面的單晶矽化鎳與矽的多重異質結構。受限於點接觸反應的鎳原子供給，甘蔗狀矽化鎳晶粒於兩個鎳奈米粒子與矽奈米線接觸點的中間開始成核與成長。此反應藉由鎳原子在接觸點溶入矽奈米線中，並伴隨著在空隙中擴散。當鎳奈米粒子中的鎳原子消耗殆盡，矽化鎳隨即停止成長。此外，利用 PS 奈米球定義的鎳奈米陣列與矽奈米線的線接觸反應，我們可製備具備週期性的複合矽化鎳/矽異質奈米線結構，其可促進電路組件在奈米尺寸電子元件的發展。相較於點接觸反應，利用線接觸反應時，矽化物將在接觸點開始成長。對於點與線接觸反應的差異造成不同的矽化物成長模式也作深入的比較分析。



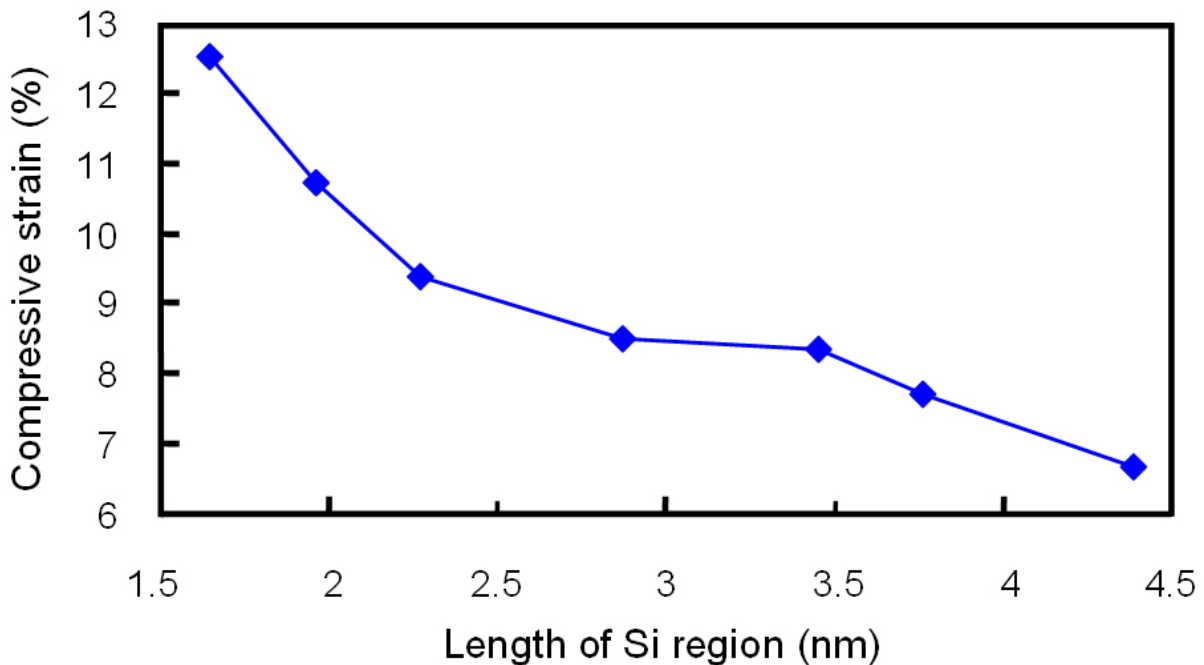
在規則性奈米結構下成長金屬矽化物/矽奈米線異質結構

W. W. Wu*, K. C. Lu, C. W. Wang, H. Y. Hsieh, S. Y. Chen, Y. C. Chou, S. Y. Yu, L. J. Chen and K. N. Tu "Growth of Multiple Metal/Semiconductor Nanoheterostructures through Point and Line Contact Reactions," Nano Lett. 10, 3984 (2010)

*Corresponding author (通訊作者)

3. 應變矽於矽化物/矽/矽化物奈米線異質結構中之電性研究及影響

當矽和鎳反應生矽化鎳時，體積將會膨脹。在先前的研究中發現，當金屬矽化物由矽奈米線之兩端逐漸往中間成長時，矽化物受到薄氧化物層之限制，致使原本應等向膨脹的體積改由軸向膨脹。兩端的矽化物因為軸向膨脹進而壓縮到中間尚未反應的矽晶格，使其成為應變矽，如圖六所示[18]，當兩邊矽化物越接近時(矽的間隙越小)，受到的壓縮應變越大，甚至可超過 12%。由於應變矽在電子傳輸時將影響其電子遷移率(mobility)，不同的間隙將有不同程度的應變，若可經由統計發現間隙與應變之關係，便可利用控制中間矽的間隙大小進而控制應變程度。將不同間隙的矽化鎳/矽/矽化鎳進一步做電性上之量測，可發現不同應變程度對元件特性之影響。尤其在奈米尺度下預期將會有重要之發現。另外，不同的矽化物，其導電性及體積膨脹率不同，尤其部分之矽化物生成時體積將會收縮，這將使未反應的矽受到兩端矽化物的拉伸應變，矽的晶格被拉大亦可望在電子傳輸特性上有相當程度之表現。藉由此研究可深入了解應變矽在奈米尺度下對電性之影響，期盼對日益微小化之半導體元件有實質應用上之貢獻。



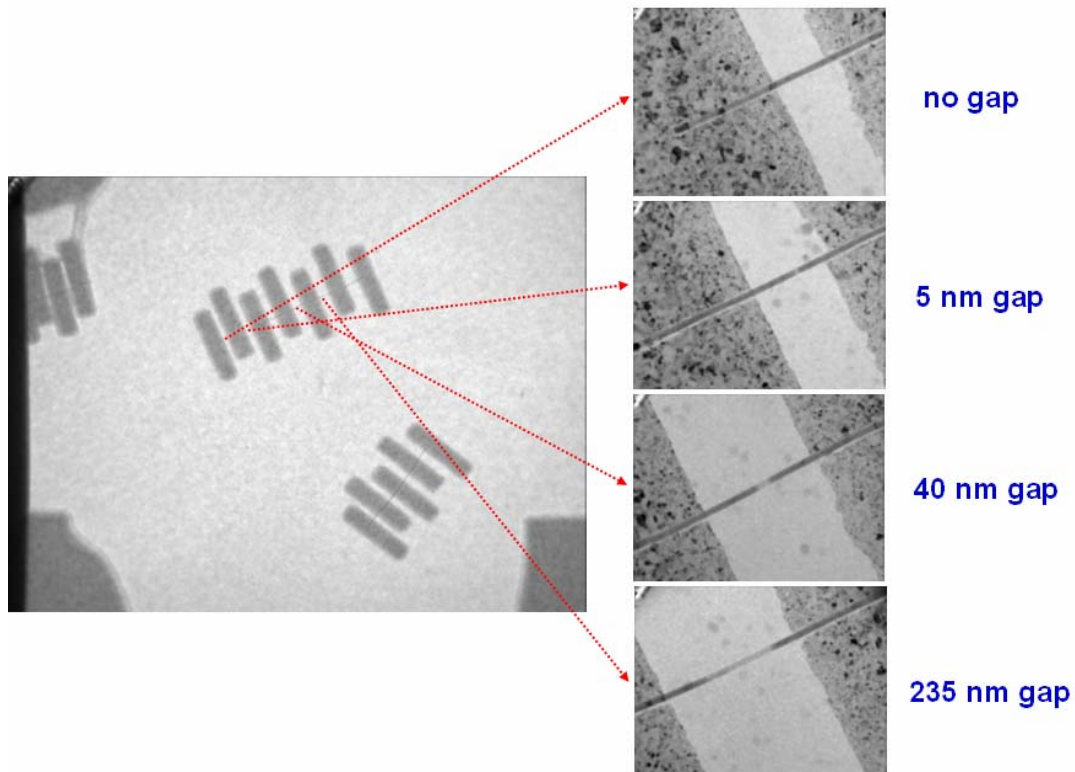
圖四：鎳矽化物/矽/鎳矽化物奈米線異質結構中，矽晶格所受壓縮應變與期間隙大小之趨勢。[18]

研究方法

重點在研究應變矽於矽化物/矽/矽化物奈米線異質結構中之電子傳輸特性及其影響，並與目前應變矽薄膜研究做比較。

1. 利用電子束微影術(E-beam lithography)方式在矽奈米線上鍍上金屬電極。
2. 金屬電極將與矽奈米線接觸，此時可量測矽奈米線之電子傳輸特性。
3. 將試片在真空下加熱，由於電極與矽奈米線接觸，因此加熱時金屬原子將擴散至矽奈米線中與矽反應生成金屬矽化物，並形成矽化物/矽/矽化物之異質結構。
4. 持續加熱使其持續反應，矽化物將從金屬電極兩端成長並靠近。
5. 由於電極距離不一，形成的奈米線異質結構間隙也將不一(如圖五所示)。

6. 間隙不一使得每一個矽化物/矽/矽化物異質結構中，未反應的矽所承受的應變也不一樣。
7. 在臨場超高真空穿透式電子顯微鏡下，一邊加熱一邊以原子影像觀察，可隨時量測晶格受到的應變，並可隨時停止加熱，使應變受到控制。
8. 分析矽化物生成，轉換及熱穩定性。
9. 電性量測:電阻率、電流-電壓曲線分佈、失效電流密度、電晶體效應，並研究電子傳輸特性與應變大小之關係，進而評估應變矽於場效電晶體中可扮演之角色極其可能之應用性。
10. 將結果與應變矽薄膜做比較並探討。



圖五:在矽奈米線上以不同間距之金屬電極定位，並將之退火，使其生成不同間距之矽化物/矽/矽化物奈米異質結構，此試片可進一步做相關電性量測。

結果與討論

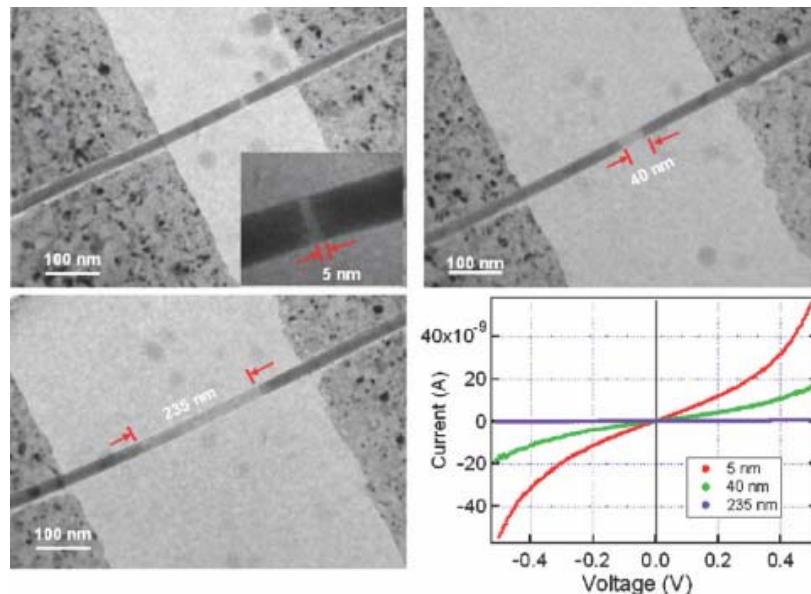
根據上述實驗設計及方法，我們的研究成果成功發表於國際期刊。

APPLIED PHYSICS LETTERS

Controlled Large Strain of Ni Silicide/Si/Ni Silicide Nanowire Heterostructures and Their Electron Transport Properties

W. W. Wu, K. C. Lu, K. N. Chen, P. H. Yeh, C. W. Wang, Y. C. Lin and Yu Huang

在超高真空穿透式電子顯微鏡下，我們利用點接觸方法觀察矽和鎳奈米線的固態反應，其中將會有大量壓縮形變在矽化鎳與矽的奈米異質結構中產生，其形變量甚至可達到 10%。我們已分析矽化物奈米線的成長速率及形變量與矽奈米線區域間隔的關係。基於此，我們將可控制矽奈米線區域至適當間隔。由於一維奈米異質結構在奈米電子元件上擁有前瞻性的應用，形變對於矽奈米線區域中的載子遷移率及壓電阻係數的影響更顯重要。電性量測結果顯示，此奈米異質結構之電流輸出情形主要和矽奈米線長度及壓縮形變有關。



不同尺度及應變狀態之金屬矽化物/矽奈米異質結構與電壓電流曲線圖

W. W. Wu*, K. C. Lu, K. N. Chen, P. H. Yeh, C. W. Wang, Y. C. Lin, and Yu Huang “Controlled large strain of Ni silicide/Si/Ni silicide nanowire heterostructures” Appl. Phys. Lett. 97, 203110 (2010)

*Corresponding author (通訊作者)

4. 利用矽鍺合金奈米線製備矽化物/矽鍺合金/矽化物之奈米線異質結構，及鍺成分

對電性影響之研究

將上述主題所使用之矽奈米線改為矽鍺合金奈米線，其製備方法是將矽鍺基材以金屬催化蝕刻的方式做成。金屬奈米線與矽鍺合金奈米線經由點接觸及加熱反應，可形成矽化物/矽鍺合金/矽化物之奈米線異質結構。由於矽鍺合金在半導體製程上可應用於高速元件，因此也增加了研究之重要動機。先前的研究發現，金屬在矽鍺合金上反應生成矽鍺化物(germosilicide)時，金屬偏好與矽反應，如此將造成鍺偏析(Ge segregation)現象，被排出的鍺將分布在尚未反應的矽鍺合金中，導致鍺濃度更高，尤其矽鍺合金間隙越小，鍺濃度將越高。因此不同之矽鍺間距除了應變不同之外，鍺成分也將不同。本研究可與上一研究主題做比較，並將上一研究主題所得到之應變對電性影響之趨勢放進此研究中當做對照，如此便可知鍺成分所扮演之影響程度為何。由相關文獻報導已知，鍺成分之多寡將影響其電子遷移率，勢必表現於元件特性上。同時也可利用此材料與不同金屬反應，生成不同之矽化物或製備出多節之奈米線異質結構，並相互比較及分析，期盼此研究結果將可為奈米矽鍺高速元件製作提供一可靠之參考及依據，相信亦相當值得進行深入探討。

研究方法

重點在及利用矽晶及矽鍺合金上成長規則性金屬矽化物奈米線。並配合自動對準生成 TiSi_2 , CoSi_2 , NiSi 與 FeSi_2 奈米結構作製程整合研究，進而解決相關問題。

1. 將矽鍺合金基板利用金屬催化蝕刻方式得到單晶矽鍺奈米線。
2. 將單晶矽鍺奈米線與金屬奈米線混合，可使得金屬與矽鍺奈米線相交並形成點接觸。
3. 在真空下退火，金屬原子將從接觸點擴散至矽鍺奈米線，但金屬偏好與矽反應生成矽化物，造成鍺偏析，導致未反應區域之鍺濃度上升，而矽化物也在矽鍺奈米線中生成矽化物/矽鍺合金之異質界面。
4. 持續加熱使其持續反應，矽化物將從矽鍺奈米線兩端成長並靠近，間隙越小，鍺偏析程度越明顯，鍺濃度也將越高。
5. 利用TEM觀測分析矽化物生成，及未反應區鍺濃度的變化，並得到濃度與間隙的關係。

結果與討論

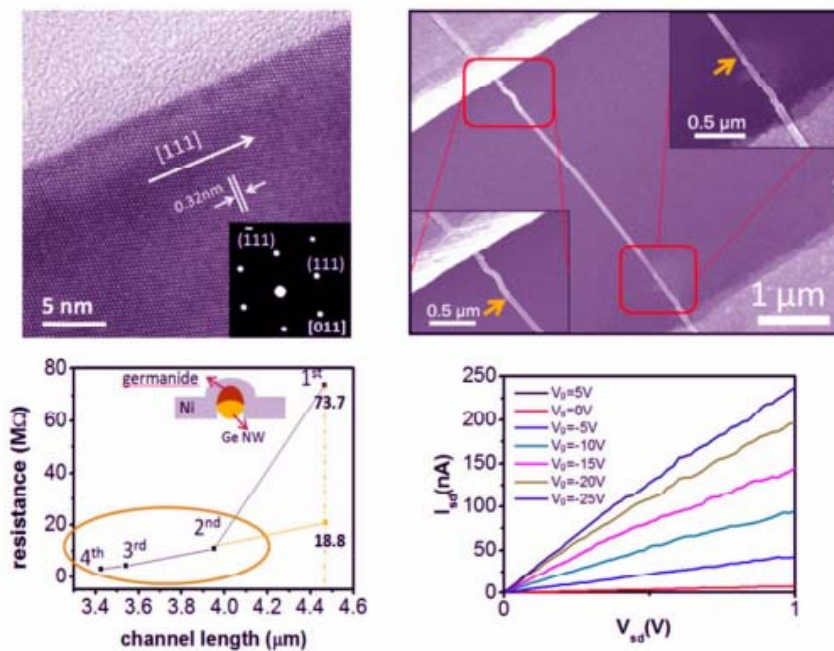
根據上述實驗設計及方法，我們的研究成果成功發表於國際期刊。

CrystEngComm

Growth and Properties of Single-Crystalline Ge Nanowires and Germanide/Ge Nano-Heterostructure

Cheng-Yu Tsai, Shih-Ying Yu, Cheng-Lun Hsin, Chun-Wei Huang, Chun-Wen Wang, and **WenWei Wu**

利用氣相—液相—固相的機制於鍍覆金薄膜的矽基材上，製備出單晶鍺奈米線。並利用高解析電子顯微鏡及傅立葉轉換技術定義出此單晶鍺奈米線沿[111]方向成長，並對鍺奈米線進行場效電晶體的研究，結果顯示為電洞遷移率 $44.3 \text{ cm}^2\text{V}^{-1}$ 的 P 型半導體。另外利用快速退火反應使單晶鍺奈米線，形成鍺化二鎳/鍺/鍺化二鎳的奈米異質結構，並對其結構進行電性量測，發現其電阻率相較於塊狀鍺低了許多，我們並對此結構做光感測的實驗，在光波段 462 奈米處，有明顯光感測的行為發生。



鍺與鍺化物/鍺異質結構的成長與電性量測

Cheng-Yu Tsai, Shih-Ying Yu, Cheng-Lun Hsin, Chun-Wei Huang, Chun-Wen Wang, and **Wen-Wei Wu*** "Growth and properties of single-crystalline Ge nanowires and Germanide/Ge nano-heterostructure,"

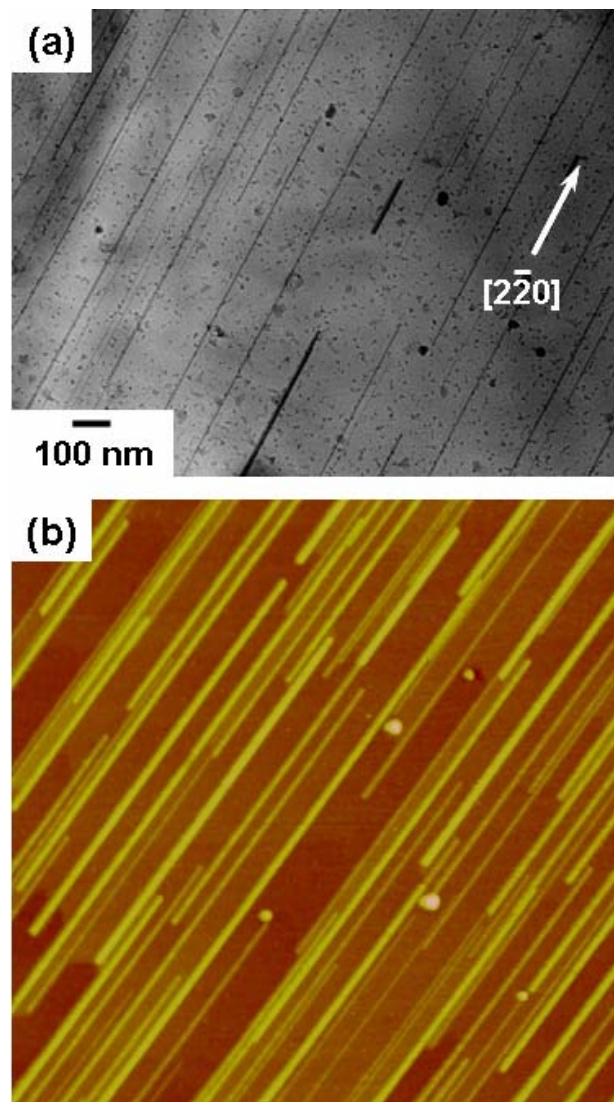
CrystEngComm DOI: 10.1039

*Corresponding author (通訊作者)

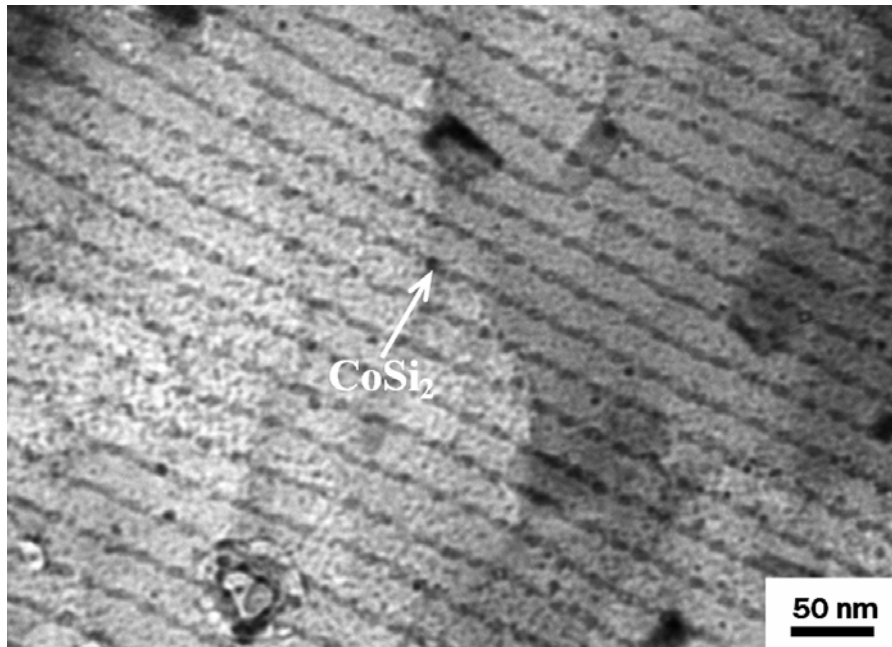
5. 在矽晶及矽鍺合金上成長規則性金屬矽化物奈米線及其電性之研究

隨著元件尺寸微小化，除具有奈米結構(如奈米點、奈米線)之低電阻金屬矽化物逐漸受到重視外，自組裝奈米製程亦為當前重要課題。本研究擬結合奈米結構及自組裝製程，配合既有的研究基礎，在矽晶及矽鍺合金上生成具規則性且大小均一的低電阻金屬矽化物奈米點及奈米線。

近來研究發現，利用矽與金屬矽化物在特定成長方向的磊晶關係，以及不同維度的成長速率差異，可生成具一維規則性之奈米線(如圖五) [16]。另外，矽鍺合金之表面具特殊之規則性一維層級會聚(Step Bunching)結構。以此表面結構作為模板，可成長具有一維規則性之奈米點(如圖六)。增加金屬之披覆量，可望使這些一維排列之奈米點連結成線，如此便可生成具有規則性方向之矽化物奈米線。此方法有利於自組裝奈米製程[2]。本研究期望利用此兩種特性，持續進行成長具規則性之其他金屬矽化物或半導體量子點與線，並更進一步探討表面結構對奈米尺度矽化物生成之影響。另一方面，其結果亦可相互比較及分析，以期對成長機制有更深入的了解，進而找出最佳條件。在電性量測上，可利用掃描式電子顯微鏡搭配之探針，對奈米線之電子傳輸特性做詳盡的研究及探討。

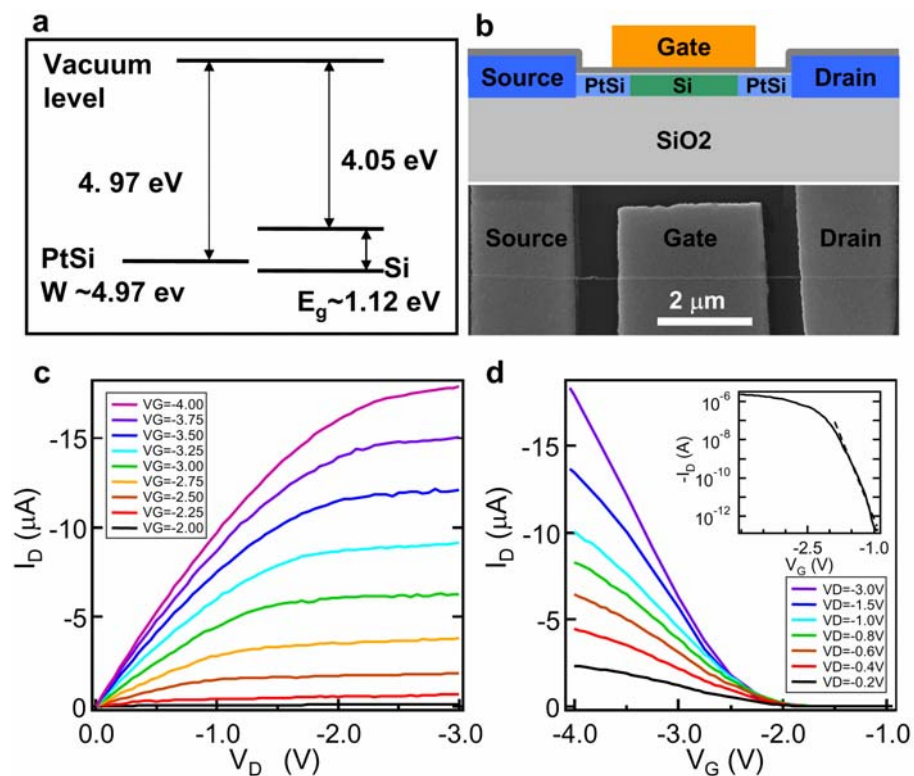


圖七：於矽晶上成長高長寬比之二鈦化矽奈米線。[16]



圖六：於矽鍺合金上成長具一維規則性之矽化物奈米點。

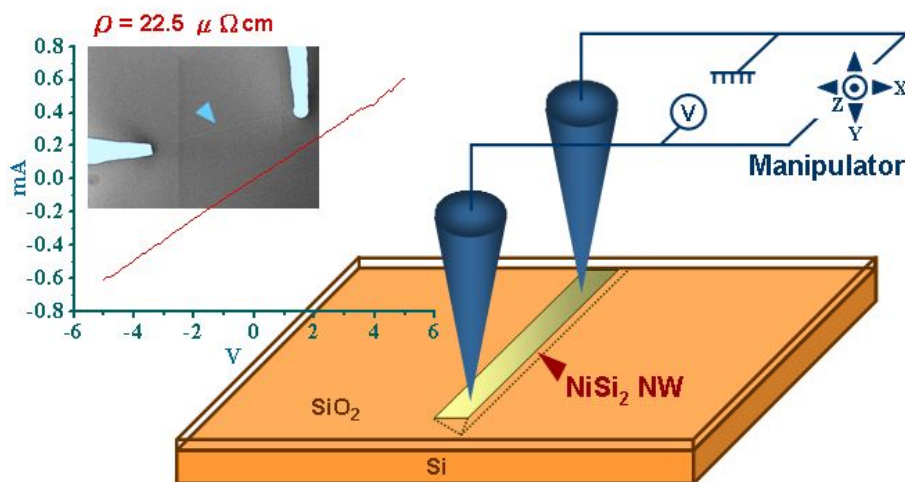
本研究團隊在先前之研究中，除成功製備出 PtSi/Si/PtSi 奈米線異質結構，並進一步利用此結構製作成奈米線電晶體元件，也詳盡地做了各種電性與結構之分析及探討，如圖七[19]，顯見已具備成熟之技術與經驗做上述相關主題之研究。亦可望能得到更新及更重要的研究成果。



圖七：利用矽奈米線製備 PtSi/Si/PtSi 奈米線異質結構，並量測相關之電子傳輸性質，及對特性與結構做深入分析與探討。[19]

研究方法

1. 將不同鍍濃度的矽化物/矽鍍合金/矽化物做電性量測並探究電子傳輸特性與鍍濃度之關係。
2. 另外，也將應變對電性影響之趨勢放進此研究中當做對照，並深入探討。
3. 接下來進行矽晶及矽鍍合金上自組裝金屬矽化物奈米線之研究。
4. 在矽晶上蒸鍍與矽具有特定磊晶關係矽化物之金屬，並在高真空及適當溫度下退火，可成長具一維方向性之矽化物奈米線。
5. 在利用矽鍍合金當作模板成長矽化物奈米結構上，首先利用分子束磊晶技術(MBE)或超高真空化學氣相沉積方法(UHV-CVD)成長矽鍍合金磊晶層。
6. 沉積非晶質矽作為反應消耗層。
7. Ni, Co, Ti 金屬薄膜之蒸鍍：利用超高真空電子槍蒸鍍方法蒸鍍 15-150 埃之 Ni, Co, Ti 金屬薄膜。
8. 利用擴散爐或快速熱退火設備在氮氣中退火。
9. 利用 SEM 及 TEM 觀測分析矽化物生成、結構、熱穩定性及晶體缺陷。
10. 利用原子力顯微鏡分析矽化物奈米線與表面形貌之關係。
11. 利用 SEM 下附屬之探針以兩點式壓住奈米線兩端，並施加電壓，量測單一矽化物奈米線之電阻率(如圖八所示)，並與先前所分析之結構加以對照並探討。



圖八:利用掃描式電子顯微鏡附屬之探針，量測單一奈米線之電性。

結果與討論

根據上述實驗設計及方法，我們的研究成果成功發表於國際期刊。

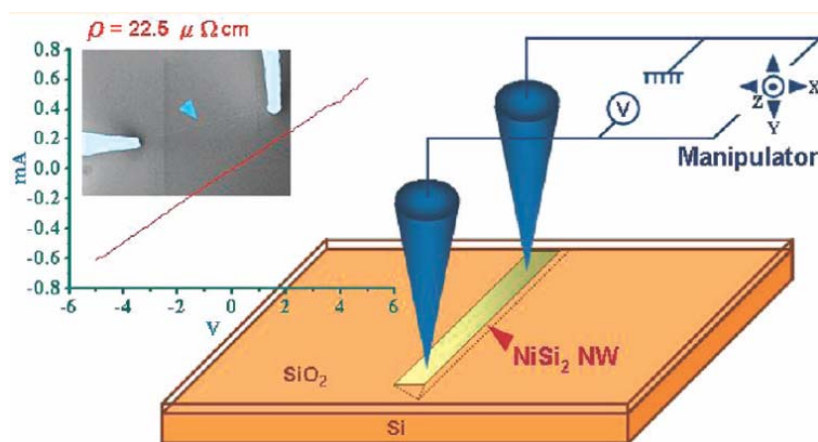


Low Resistivity Metal Silicide Nanowires with Extraordinarily High Aspect Ratio for Future Nanoelectronic Devices

Sheng-Yu Chen, Ping-Hung Yeh, **Wen-Wei Wu**, Uei-Shin Chen, Yu-Lun Chueh, Yu-Chen Yang, Shangir Gwo, and Lih-Juann Chen

摘要:

尋找出合適的內連線材料為超越當前積體電路的一大挑戰。因鎳的矽化物擁有金屬矽化物中最低的電阻率，故在 45 奈米元件中有廣泛的應用。然而，當奈米元件的尺寸更為縮小時，鎳的矽化物操作溫度的穩定性將受到質疑。在此，我們證明合成出的高品質二矽化鎳奈米線為一種熱穩定相，並且具有低的電阻率，適用於次世代電子元件。此二矽化鎳奈米線電阻率低的原因已被證實是因其具有無缺陷的單晶結構，而非表面和尺寸效應所致。



電性量測設置示意圖

Sheng-Yu Chen, Ping-Hung Yeh, **Wen-Wei Wu***, Uei-Shin Chen, Yu-Lun Chueh, Yu-Chen Yang, Shangir Gwo, and Lih-Juann Chen " *Low Resistivity Metal Silicide Nanowires with Extraordinarily High Aspect Ratio for Future Nanoelectronic Devices*," ACS Nano DOI: 10.1021

*Corresponding author (通訊作者)

三、參考資料

- [1] F. M. Ross, P. A. Bennett, R. M. Tromp, J. Tersoff, and M. Reuter, "Growth kinetics of CoSi₂ and Ge islands observed with in situ transmission electron microscopy," *Micron* **30**, 21-32 (1999).
- [2] Younan Xia, Peidong Yang, Yugang Sun, Yiyang Wu, Brian Mayers, Byron Gates, Yadong Yin, Franklin Kim, and Haoquan Yan, "One-dimensional nanostructures: synthesis, characterization, and applications," *Adv. Mater.* **15**, 353-387 (2003).
- [3] P. L. McEuen, M. S. Fuhrer, and H. Park, "Single-walled carbon nanotube electronics," *IEEE Trans. Nanotechnol.* **1**, 78-85 (2002).
- [4] P. Avouris, "Molecular electronics with carbon nanotubes," *Acc. Chem. Res.* **35**, 1026-1034 (2002).
- [5] A. Javey, J. Guo, Q. Wang, M. Lundstrom, and H. J. Dai, "Ballistic carbon nanotube field-effect transistors," *Nature* **424**, 654-657 (2003).
- [6] Y. Huang, and C. M. Lieber, "Integrated nanoscale electronics and optoelectronics: Exploring nanoscale science and technology through semiconductor nanowires," *Pure Applied Chemistry* **76**, 2051-2068 (2004).
- [7] P. Yang, "The chemistry and physics of semiconductor nanowires," *MRS Bulletin* **30**, 85-91 (2005).
- [8] Z. L. Wang, "Nanopiezotronics," *Adv. Mater.* **19**, 889-892 (2007).
- [9] W. Lu, and C. M. Lieber, "Nanoelectronics from the bottom up," *Nature Mater.* **6**, 841-850 (2007).
- [10] Y. Cui, and C. M. Lieber, "Functional nanoscale electronic devices assembled using silicon nanowire building blocks." *Science* **291**, 851-853 (2001).
- [11] M. Leong, B. Doris, J. Kedzierski, K. Rim, and M. Yang, "Silicon device scaling to the sub-10-nm regime," *Science* **306**, 2057-2060 (2004).
- [12] Y. Cui, X. Duan, J. Hu, and C. M. Lieber, "Doping and electrical transport in silicon nanowires," *J. Phys. Chem. B* **104**, 5213-5216 (2000).
- [13] G. Zheng, W. Lu, S. Jin, and C. M. Lieber, "Synthesis and fabrication of high-performance n-type silicon nanowire transistors," *Adv. Mater.* **16**, 1890-1893 (2004).
- [14] Y. Wu, J. Xiang, C. Yang, W. Lu, and C. M. Lieber, "Single-crystal metallic nanowires and metal/semiconductor nanowire heterostructures," *Nature*. **430**, 61-65 (2004).

- [15] W. M. Weber, L. Geelhaar, A. P. Graham, E. Unger, G. S. Duesberg, M. Liebau, W. Pamler, C. Cheze, H. Riechert, P. Lugli, and F. Kreupl, "Silicon-nanowire transistors with intruded nickel-silicide contacts," *Nano Lett.* **6**, 2660-2666 (2006).
- [16] H. C. Hsu, W. W. Wu, H. F. Hsu, and L. J. Chen, "Growth of high-density titanium silicide nanowires in a single direction on a silicon surface," *Nano Lett.*, **7**, 885-889 (2007).
- [17] K. C. Lu, K. N. Tu, W. W. Wu, L. J. Chen, B. Y. Yoo, and N. V. Myung, "Point contact reactions between Ni and Si nanowires and reactive epitaxial growth of axial nano-NiSi/Si," *Appl. Phys. Lett.* **90**, 253111-1-3 (2007).
- [18] K. C. Lu, W. W. Wu, H. W. Wu, G. M. Tanner, J. P. Chang, L. J. Chen, and K. N. Tu, "In-situ control of atomic-scale Si layer with huge strain in the nano-heterostructure NiSi/Si/NiSi through point contact reaction," *Nano Lett.* **7**, 2389-2394 (2007).
- [19] Yung-Chen Lin, Kuo-Chang Lu, Wen-Wei Wu, Jingwei Bai, Lih J. Chen, K. N. Tu, and Yu Huang, (2008) "Single Crystalline PtSi Nanowires, PtSi/Si/PtSi Nanowire Heterostructures, and Nanodevices," *Nano Lett.* **8**, (online)
- [20] B. Liu, Y. Wang, S. Dilts, T. S. Mayer, and S. E. Mohny, "Silicidation of silicon nanowires by platinum," *Nano Lett.* **7**, 818-824 (2007).
- [21] Y. L. Chueh, M. T. Ko, L. J. Chou, L. J. Chen, C. S. Wu, and C. D. Chen, "TaSi₂ nanowires: a potential field emitter and interconnect," *Nano Lett.* **6**, 1637-1644 (2006).
- [22] F. Patolsky, B. P. Timko, G. Zheng, and C. M. Lieber, "Nanowire-based nanoelectronic devices in the life sciences," *MRS Bulletin* **32**, 142-149 (2007).
- [23] F. Patolsky, G. Zheng, O. Hayden, M. Lakadamyali, X. Zhuang, and C. M. Lieber, "Electrical detection of single viruses," *Proc. Natl. Acad. Sci.*, **101**, 14017-14022 (2004).
- [24] W. W. Wu, J. H. He, S. L. Cheng, S. W. Lee and L. J. Chen, "Self-assembled NiSi quantum dot arrays on epitaxial Si_{0.7}Ge_{0.3} on (001)Si," *Appl. Phys. Lett.* **83**, 1836-1838 (2003).
- [25] S. Y. Chen, and L. J. Chen, "Nitride-mediated epitaxy of self-assemble NiSi₂ nanowire on (001) Si," *Appl. Phys. Lett.* **87**, 253111-1-3 (2005).
- [26] S. Y. Chen, H. C. Chen, and L. J. Chen, "Self-assembled Endotaxial a-FeSi₂ Nanowires with Length Tunability Mediated by a Thin Nitride Layer on (001)Si," *Appl. Phys. Lett.* **88**, 193114-1-3 (2006)

- [27] S. M. Sze, "Semiconductor Devices Physics and Technology", JOHN WILEY & SONS, (2002).
- [28] Y. Huang, X. Duan, Y. Cui, L. Lauhon, K. Kim, and C. M. Lieber, "Logic gates and computation from assembled nanowire building blocks," *Science*, **294**, 1313-1317 (2001).
- [29] Z. Zhong, D. Wang, Y. Cui, M. W. Bockrath, and C. M. Lieber, "Nanowire crossbar arrays as address decoders for integrated nanosystems," *Science*, **302**, 1377-1379 (2003).
- [30] F. Patolsky, G. Zheng and C. M. Lieber, "Fabrication of silicon nanowire devices for ultrasensitive, label-free, real-time detection of biological and chemical species," *Nat. Protocols*, **1**, 1711-1724 (2006).

國科會補助專題研究計畫成果報告自評表

請就研究內容與原計畫相符程度、達成預期目標情況、研究成果之學術或應用價值（簡要敘述成果所代表之意義、價值、影響或進一步發展之可能性）、是否適合在學術期刊發表或申請專利、主要發現或其他有關價值等，作一綜合評估。

1. 請就研究內容與原計畫相符程度、達成預期目標情況作一綜合評估

達成目標

未達成目標（請說明，以 100 字為限）

實驗失敗

因故實驗中斷

其他原因

說明：

2. 研究成果在學術期刊發表或申請專利等情形：

論文：已發表 未發表之文稿 撰寫中 無

專利：已獲得 申請中 無

技轉：已技轉 洽談中 無

其他：（以 100 字為限）

3. 請依學術成就、技術創新、社會影響等方面，評估研究成果之學術或應用價值（簡要敘述成果所代表之意義、價值、影響或進一步發展之可能性）（以500字為限）

近年來，隨著積體電路的微小化，在 IC 製成的元件都已趨向奈米等級，金屬矽化物在 IC 元件內的重要性日與俱增，近期更隨著奈米線被廣泛的研究，將奈米線引進 IC 元件製成不再是空泛的理想，目前已有許多國際知名學者開始著手研究，而其中就以矽奈米線研究最為成熟。

矽奈米線與其他金屬如:Ti ,Ni ,Co ,Pt 進行固態反應，形成矽化物/矽/矽化物奈米異質結構又更具應用於 IC 元件的潛力。本研究團隊利用臨場穿透式電子顯微鏡，觀察研究這些固態反應形成之機制，及特殊之看法已於國際知名期刊 **Nano Letters** 發表多篇論文，我們所觀測及證明之現象將成為奈米線取代一般 IC 製成的重要參考;不僅僅對於一般製程上的突破，對於部分先進須靠模擬來推測的電性及物理性質，都可以經由臨場穿透式電子顯微鏡，來做最有利及直接的重要證據。

國科會補助計畫衍生研發成果推廣資料表

日期：__年__月__日

<p>國科會補助計畫</p>	<p>計畫名稱： 計畫主持人： 計畫編號： 領域：</p>		
<p>研發成果名稱</p>	<p>(中文)</p>		
	<p>(英文)</p>		
<p>成果歸屬機構</p>		<p>發明人 (創作人)</p>	
<p>技術說明</p>	<p>(中文) (200-500字)</p>		
	<p>(英文)</p>		
<p>產業別</p>			
<p>技術/產品應用範圍</p>			
<p>技術移轉可行性及預期 效益</p>			

註：本項研發成果若尚未申請專利，請勿揭露可申請專利之主要內容。

國科會補助專題研究計畫項下出席國際學術會議心得報告

日期：99_年 12_月 15_日

計畫編號	NSC 97-2218-E -009 -027 -MY3		
計畫名稱	低電阻率金屬矽化物奈米元件及其特性研究		
出國人員 姓名	吳文偉	服務機構 及職稱	交大材料系 助理教授
會議時間	99年11月28日 至99年12月3日	會議地點	美國 波士頓
會議名稱	(中文)2011年材料研究學會秋季會議 (英文)2011 MRS Fall Meeting		
發表論文 題目	(中文)二矽化鎳在矽奈米線[110]方向之異質與均質磊晶成長 (英文) Heterogeneous and Homogeneous Nucleation of Epitaxial NiSi ₂ in Si Nanowires Grown in [110] Direction		

一、參加會議經過

Materials Research Society Fall Meeting 是一個每年在波士頓舉辦的大型國際會議。參加者來自世界各國。綜觀近幾屆的參加人數至少都有千人以上，此次亦不例外。這次 2010 MRS Fall Meeting 從十一月二十八日到十二月三日一連六天，共有近 60 個 symposium，領域涵蓋電子，化學，材料及物理。我所參加的是 “Nanowires--Growth and Device Assembly for Novel Applications” 的 symposium，在會議中是以海報方式發表。

發表的時間則是安排在十二月一日，內容是「Heterogeneous and Homogeneous Nucleation of Epitaxial NiSi₂ in Si Nanowires Grown in [110] Direction」，會場也跟同領域的學者做了一些交流。另外我也對另一個 symposium: In Situ Transmission Electron Microscopy and Spectroscopy 有相當大的興趣，因此也在那裡聽了好幾場演講，不但給了我一些研究上的訊息，同時也因此激發了一些靈感。而對於跟 in situ TEM 相關的 liquid cell 方面的研究也讓我獲益良多，因為本身也開始規劃往這方面結合生醫相關的主題進行 in situ TEM 方面的研究。而在這次會議中很高興能有機會一睹好幾個站在世界學術頂端的研究學者的風采，尤其是 C. M. Lieber 因為聽了他兩場演講(包括 11/28 晚上的 Plenary talk)，更是讓人印象深刻。另外，有許多來自台灣的教授，包括本校甚至本系的教授。在會議中也給了幾場精彩的演講，在這幾天的議程中，不但聽了好幾場跟自己研究領域有關的演講，也見到許多國際知名學者，會場中熱絡交流，感覺相當充實。

二、 與會心得

這次參加2011 MRS Fall Meeting可說是獲益良多，看到了各個領域的研究成果，也認識了許多來自世界各國的學者、研究生、教授、及當地人，不僅拓展了自己的視野，也充實了部份的知識，因此對於這次能夠有機會參加如此盛會，個人除了感到相當榮幸之外，也特別要感謝國科會在經費上的補助。

三、 考察參觀活動(無是項活動者略)

無

四、 建議

出國開會可以讓自己視野更開闊，也可以看到來自各國學者的研究成果及優點，把別人好的一面帶回國內，提升國內研究水準。另一方面，也把自己好的研究成果帶出去，展現豐厚的研究實力，提高國際知名度，對國家形象亦有正面的幫助，因此鼓勵學者及學生出國開會，可說是一個對國內學術發展有正面幫助且是在必行的一項政策。幾年前曾經因為教育部及國科會沒有經費補助，造成出國開會人數大幅減少，因此希望政府相關單位能一本初衷，繼續支持、贊

助博士班學生及研究學者出國開會，提升國內研究風氣及國際知名度。

五、攜回資料名稱及內容

1. 大會議程表
2. 論文摘要集

國科會補助專題研究計畫項下赴國外(或大陸地區)出差或研習心得 報告

日期：__年__月__日

計畫編號	NSC — — — — —		
計畫名稱			
出國人員 姓名		服務機構 及職稱	
出國時間	年 月 日至 年 月 日	出國地點	

一、國外(大陸)研究過程

二、研究成果

三、建議

四、其他

國科會補助專題研究計畫項下國際合作研究計畫國外研究報告

日期：__年__月__日

計畫編號	NSC — — — — —		
計畫名稱			
出國人員 姓名		服務機構 及職稱	
合作國家		合作機構	
出國時間	年 月 日至 年 月 日	出國地點	

一、國際合作研究過程

二、研究成果

三、建議

四、其他