行政院國家科學委員會補助專題研究計畫 ■ 成 果 報 告

薄膜熱傳導性質量測及其應用之研究

計畫類別:■個別型計畫 □整合型計畫 計畫編號:NSC 98- 2221 - E - 009 - 037 - MY2

執行期間: 2009 年 08 月 01 日至 2011 年 07 月 31 日

執行機構及系所:國立交通大學 材料科學與工程學系

計畫主持人: 謝宗雍

共同主持人:

計畫參與人員:黃郁仁、黃胤誠、麥宏全、王炯鑫、鍾子欽、張鴻鐘

成果報告類型(依經費核定清單規定繳交):□精簡報告 ■完整報告

本計畫除繳交成果報告外,另須繳交以下出國心得報告:

- □赴國外出差或研習心得報告
- □赴大陸地區出差或研習心得報告
- □出席國際學術會議心得報告
- □國際合作研究計畫國外研究報告
- 處理方式:除列管計畫及下列情形者外,得立即公開查詢 ■涉及專利或其他智慧財產權,□一年■二年後可公開查詢

中華民國100年9月日

中文摘要

本計劃組裝30法(3-omega Method)之薄膜熱傳導量測設備,進行鍺銻碲 (Ge₂Sb₂Te₅,GST)相變化合金薄膜熱傳導係數之量測。以此設備先對二氧化 矽(SiO₂)薄膜進行量以驗證其可靠性,再對GST與掺雜Ce之GST(GST-Ce) 進行熱傳導係數之量測,同時也利用自組之即時電性系量測統分析GST試片之交 流阻抗(AC Impedance)性質,並搭配等效電路模型模擬分析GST試片中晶粒與 晶界對電與熱性質影響之比重。計畫研究結果顯示,結晶態GST之熱傳導係數(約 0.8 W/m·°K)值皆較非晶態GST高(約0.35 W/m·°K),Ce掺雜則降低了GST的 熱傳導係數。阻抗分析顯示GST試片中之晶界為電阻性質變化之主要貢獻者,此 由X光繞射分析顯示Ce掺雜導致晶粒細化,原子尺寸之差異亦引發應力場而成為 晶粒成長之阻礙,從而造成相變化溫度與活化能之提高而獲得驗證。正切損失 (Tangent Loss)特徵峰值對溫度之變化分析顯示Ce掺雜強化了界面極化 (Interfacial Polarization)效應,晶界散射係數計算亦顯示GST-Ce中之細化晶粒 結構造成較大程度的電子散射,從而降低了熱傳導係數與提高電阻特性。

關鍵詞:薄膜、熱傳導性質、界面熱阻、3 omaga 法、硫屬金屬材料。

英文摘要

This project investigates the thin-film thermal conduction properties of Ge₂Sb₂Te₅ (GST) phase-change alloys by utilizing a self-assembly apparatus based on the 3-omaga (3ω) method. First, the thermal conduction of silicon dioxide (SiO₂) was measured in order to identify the reliability of experimental tools. The pristine GST and cerium-doped GST (GST-Ce) thin films were then prepared and their thermal conductivities were measured by the 3ω apparatus. The AC impedance properties of these chalcogenide layers were also evaluated by an in-situ electrical measurement system. The data obtained were then implanted in an equivalent circuit model in order to distinguish the characteristics of grain and grain boundary in the electrical and thermal conduction properties of chalcogenide layers. Analytical results indicated that the intrinsic thermal conductivity of amorphous GST (= $0.35 \text{ W/m} \cdot ^{\circ}\text{K}$) was lower than that of crystalline GST (= $0.8 \text{ W/m} \cdot ^{\circ}\text{K}$) and the Ce doping causes the decrease of thermal conductivity in comparison with the GST of the same microstructure. Electrical analysis revealed grain boundary is the major contributor to the resistance property of GST. This was further confirmed by the grain refinement in GST-Ce sample as revealed by x-ray diffraction analysis as well as the increase of phase-change temperature and activation energy of doped GST layer caused by the stress-induced barrier due to the incorporation of alien atoms in the sample. An analysis on the characteristic tangent loss peak shift as a function of temperature showed that Ce doping amplifies the interfacial polarization in GST. A calculation of grain-boundary scattering coefficient illustrates the fine grain structure in GST-Ce induces a severe electron scattering, leading to the decrease of thermal conductivity and increase of electrical resistance property.

Keywords: Thin films, thermal conduction property, interfacial thermal resistance, 3 omaga method, chalcogenides.

目	錄
4	361

英文摘要]	Π
目 錄	Π
第一章 前 言	1
第二章 研究目的	2
第三章 文獻探討	3
3-1、微觀熱傳導現象	3
3-2、薄膜熱傳導係數量測方法	.3
3-3、3ω法	.4
3-4、界面熱阻抗(Interfacial Thermal Resistance)	.6
3-4-1、聲異理論模式	7
3-4-2、散異理論模式	7
3-4-3、散射聲異理論模式	.8
3-5、交流阻抗分析(AC Impedance Analysis)	9
第四章 實驗方法及步驟1	3
4-1、實驗流程1	3
4-2、試片製備1	3
4-2-1、電性量測試片1	3
4-2-2、3ω法熱傳導係數量測試片1	4
4-3、電性量測與分析1	5
4-4、薄膜熱傳導係數量測與分析1	6
4-5、XRD 分析1	6
第五章 結果與討論1	7
5-1、Au/Cr 薄膜之 TCR 測定1	7
5-2、XRD 結構分析1	8
5-3、雷性分析1	8
5-3-1、交流阻抗分析量測退火試片1	8
5-3-2、即時雷性分析	20
5-4、熱傳導係數分析	5
第六章 結 論	9
參考文獻	29

第一章

前言

傳統巨觀現象的傅立葉熱傳導定律(Fourier Law of Heat Conduction)隨著元件尺寸縮小與運算速度增加已不再適用於討論微奈米尺寸的熱傳導性質,近年來微觀熱傳(Micro-scale Heat Transfer)理論逐漸興起,在微尺度下,熱傳導係數與薄膜的微結構、成份鍵結、基材以及阻障層種類相關,故薄膜的熱傳導分析為微觀熱傳理論指標性的實驗項目。

本計畫依據 3-omega (3ω) 法之薄膜熱傳導係數量測原理,利用鎖相放大器 (Lock-in Amplifier)、訊號濾波電路、LabVIEW 電腦監控程式及其週邊設備, 建立一套 3ω法薄膜熱傳導係數量測系統,並確立一可靠之標準化量測方法。所 完成之系統被應用於量測硫族合金 (Chalcogenides) 薄膜,即眾所周知的相變化 記錄材料 (Phase-change Materials)之熱傳導係數 (Thermal Conductivity, k), 同時利用即時交流阻抗分析 (*In-situ* AC Impedance Analysis)量測硫族合金薄膜 的電阻與交流阻抗隨溫度之變化,分析其等效電路模型並提出一簡易數值分析以 闡明其相變化之電性特徵,X光繞射(X-ray Diffraction, XRD)則被使用以分析 相種類與晶粒尺寸。本實驗以成核型鍺-錦-鍗(Ge₂Sb₂Te₅, GST) 合金薄膜為主 要探討對象,另製備掺雜 Ce 的 GST (GST-Ce) 試片一併討論硫族合金薄膜結構 與組成對其電性與熱傳導係數之影響。

計畫研究結果顯示GST-Ce試片因Ce原子之固溶及其在晶界可能之偏析使晶 粒成長之活化能障增加,從而衍生較高的電阻值、相變化溫度與活化能;交流阻 抗分析亦證實晶界為電性質變化的主要貢獻者,且GST-Ce之晶界電阻值恆高於 GST之值。Ce的負電性造成空間電荷分布的差異,從而反映在正切損失(Tangent Loss)特性上,此一結果顯示Ce摻雜強化了GST的界面極化(Interfacial Polarization)機制。以3ω法量測GST與GST-Ce之熱傳導係數顯示其結晶態之熱 傳導係數值皆較非晶態高,界面熱阻(Grain Boundary Resistance)在相變化後則 有降低的趨勢;GST-Ce之熱傳導係數皆較純GST低,晶界電子散射係數之計算 顯示其細化之晶粒結構造成較大程度的電子散射,故導致GST-Ce具有較高的電 阻與較低的熱傳導係數值。

1

第二章

研究目的

薄膜熱傳導特性有諸多量測方法,本計畫研究採用3ω法建構薄膜熱傳導係 數量測系統,乃考量其熱傳導係數數值取得的直接性,以及熱源衍生熱度與熱損 較低兩種特徵。系統建構完成後,並將3ω法應用於硫族金屬材料薄膜的熱傳導 係數量測。選用應用於PCM的GST合金系統為討論主題,乃因目前GST薄膜的記 錄特性均以通電加熱產生相變化,然而目前GST材料的熱傳導係數之相關特性仍 援引自塊材,對於薄膜之熱物理特性仍未完備。故本計畫研究期望釐清GST薄膜 及其相變化之微觀熱物理特性(如熱傳導係數、界面熱阻等),以期了解PCM 元件之熱穩定性。並利用即時交流阻抗分析(In-situ AC Impedance Analysis)量 測GST薄膜其電阻與交流阻抗隨溫度之變化,以探討其等效電路模型並提出一簡 易數值分析模型,討論GST薄膜結構與組成對電性與熱傳導係數之影響,以期對 硫屬合金在相變化記憶體(PRAM)之應用特性能有更進一步的了解。

第三章

文獻探討

3-1、微觀熱傳導現象

微奈米尺寸的材料物理性質,物質與能量的傳輸均發生在有限的微小結構 內,其間相互作用涉及的能量轉換,所衍生的熱性質已無法使用傳統的傅立葉熱 傳導定律(Fourier Law of Heat Conduction)描述。1993年,Majumdar提出聲子 幅射熱傳方程式(Equation of Phonon Radiative Transfer, EPRT)[1],指出物質 在微奈米尺度下,材料的物理性質如熱傳導係數已不再是材料本質上的參數,材 料的尺寸、幾何形狀、熱傳方向均會對其造成影響。當材料尺寸約為聲子的平均 自由徑(Mean Free Path)時,熱傳導係數隨著系統尺寸縮小明顯降低,此即為 尺寸效應(Size Effect)。若一物理系統的特徵長度約與平均自由路徑或鬆弛長度 接近,聲子在薄膜內可能沒有發生碰撞,只在邊界處發生散射,將無法定義局部 熱力平衡(Local Thermodynamic Equilibrium),此時必須運用統計傳輸理論。 相反地,當特徵長度遠大於平均自由路徑與鬆弛時間,且特徵時間遠大於平均自 由時間與鬆弛時間,將可定義局部熱力平衡。故欲使巨觀理論成立,在熱傳的過 程中物理模型的尺寸須有足夠晶格振盪效應的時間與量,在此條件下物理模型才 能達到局部熱力平衡狀態,反之,則須從微觀理論考慮。

薄膜熱傳導係數對於微結構而言,為一獨具指標性意義的熱物理參數。由於 微奈米尺度之薄膜的熱物理性質與塊材(Bulk)不同,除了其緻密性之差異外, 當薄膜厚度小至微奈米尺度時,熱的傳遞載子-聲子(Carrier-Phonon)與自由電 子(Free Electron)之散射效應(Scattering)增強,熱邊界效應(Thermal Boundary Effect)所佔的影響比重,將使薄膜之有效熱傳導係數(Effective Thermal Conductivity)降低。

3-2、薄膜熱傳導係數量測方法

薄膜熱傳導係數量測法的機制可分成二類:熱擴散法(Thermal Diffusivity Method)與熱傳導法(Thermal Conductance Method)。

熱擴散法是先量測出熱擴散係數(Diffusivity),再藉由量測材料的密度、比 熱及熱擴散係數,進而計算熱傳導係數,是較間接的計算法;熱傳導法則是直接 量取熱傳導係數數值。依照熱源亦可分為兩類:第一乃以光為熱源,簡稱熱反射 法(Thermal Reflectance),優點為非接觸式,缺點是以雷射加熱容易造成熱損失 (Heat Loss);第二是以交流電產生熱源,優點是交流電源其產生熱度低,對流 及輻射逸散至外界的熱損小,缺點是單層受測材料必須為非導體,若要量測導 體,須另在受測物與電極間鍍一層電性阻絕層。近年來薄膜熱傳導係數量測法之 機制以及熱源演進簡列於表一。

年代	量測方法	類 型	熱源	參考文獻
1961	閃爍方法(Flash Method)	熱擴散法	光	[2]
1985	交流熱量計方法(AC Calorimetric Method)	熱擴散法	電	[3-4]
1989	調節雷射技術(Modulated Laser Technique)	熱擴散法	光	[5]
1990	3ω Method	熱傳導法	電	[6]
1994	熱反射法(Thermal Reflectance)	熱傳導法	光	[7]
1995	即時相位影像法(Instantaneous Phase Portrait Method)	熱擴散法	光	[8]
1997	行進波法(The Traveling Wave Method)	熱擴散法	光	[9-10]

表一、熱傳導係數量測之演進。

3-3、3の法

3 Omega 法 (3ω Method)為相當簡便且準確性亦高的方法之一。該方法首 見於 D. G. Cahill 於 1990 年發表的論文[6],係利用電性加熱及感溫技術所發展 出的熱傳導法。3ω 法原理為利用沉積於薄膜之上細長金屬線作為加熱線,提供 週期性正弦波的電流變化,同時該金屬線亦為溫度感測線 (3ω 法待測樣品如圖 一所示[6])。由於金屬線之電阻值隨著溫度升高而升高,因此當金屬線輸入一個 固定頻率的正弦波電流時,其本身的溫度將包含有 1ω 及 2ω 的振盪變化,其中 2ω 相關的溫度值,又與金屬線兩端所檢測出來的 3ω 電壓訊號有關,因此本量測方 法被通稱為 3ω 法。



圖一、3 Omega 法量測樣品結構示意圖[6]。

由於沉積之金屬長約 1000µm,線寬為 10~60µm,線的長寬比相當大,而待 測膜厚約在數百至數千 Å 左右,晶圓厚度約為 550µm,所以線寬在此遠大於待 測之薄膜厚度。因此當金屬線通入週期性電流之後,就薄膜本身而言,溫度傳遞 為直角座標的 1-D 模式,就矽基板而言,由於加熱之溫度於適當週期時間內, 所能侵入晶圓的深度 (Penetration Depth) $\frac{1}{q}$ 遠大於金屬線寬 2b,其能量傳遞可 視為一條線熱源對矽基板做週期性加熱,溫度暫態分佈呈現一維徑向分佈。而本 方法之金屬線結構功能,一方面為提供溫度的加熱線,另一方面利用金屬線本身 之熱阻變化,同時也可量測其本身之溫度值(如圖二所示[11])。3ω 法利用加熱 線本身之熱阻變化預算出其本身之溫度值,該溫度亦為薄膜上側之溫度。之後經 由一維熱傳模式推導出薄膜另一側之溫度值,將薄膜兩側之溫度差ΔT代入(3) 式,即可推算薄膜之熱傳導係數。



圖二、(a)金屬加熱線寬遠小於線長,而熱波侵入晶圓深度遠大於線寬,因此溫度 分佈可視為一維徑向分佈。(b)線寬大於膜寬,因此在薄膜的溫度傳遞上 可視為一維直角座標分佈。[11]。

在金屬線溫度計算方面,Birge 等人[12]提供了理論方法。由於金屬線輸入頻 率為ω之週期性電流,經過數學理論推導,金屬加熱線之溫度可被表示成

$$\Delta T_{2\omega} = \frac{2V_{3\omega}}{\alpha V_0} \tag{1}$$

α 為金屬線之 TCR 值 (Temperature Coefficient of Resistance)

代入金屬線之 TCR 值 (α),並利用鎖相放大器 (Lock-in Amplifier) 擷取 V_0 和 $V_{3\omega}$ 項,便可求出金屬線與 2 ω 頻率相關之溫度分項,亦即薄膜與金屬線接觸 側之溫度。

而薄膜與基材介面之溫度值求解方面,我們假設金屬線逸散至外界空氣之熱 逸散量(Heat Loss)被忽略不計,亦即金屬線所產生的熱量傳遞,被視為單方向穿 過待測薄膜而完全傳遞至矽基板上。經由求解暫態二維熱傳導方程式之後,溫度 值可被表示成

$$\Delta T_{2\omega} = \frac{P}{1\pi k_s} \int_0^\infty \frac{\sin^2(kb)}{(k_b b)^2 (k^2 + q^2)^{1/2}} dk \quad \forall \quad q^2 = \frac{i2\omega}{D_s}$$
(2)

(2) 式可經由數值計算分析,整理出

$$\Delta T_{2\omega} = \frac{P}{1\pi k_s} \left[\frac{1}{2} \ln(\frac{D_s}{b_2}) - \frac{1}{2} \ln(2\omega) + \eta \right]$$
(3)

(3)式中η建議值為0.923~1.05。

(2) 式為薄膜上側之溫度,(3) 式為薄膜矽基板側之溫度值,(2) 式與(3) 式相減即為薄膜兩側之溫度 ΔT ,代入(4)式,即可推算薄膜之熱傳導係數 Λ_f 為

$$k_f = \frac{P \cdot d}{2b \cdot L \cdot \Delta T} \tag{4}$$

3-4、界面熱阻抗 (Interfacial Thermal Resistance, R_{TBR})

除了尺寸效應使薄膜之有效熱傳導係數降低以外,界面的材料不連續更是阻 礙了聲子的傳輸,薄膜之熱邊界效應(Thermal Boundary Effect)以及聲子、自 由電子之散射效應增強,如圖三,聲子穿過界面處,因材料晶格發生變化產生散 射現象,有部分聲子穿透界面,另一部份則會發生反射,因而在界面處產生溫降 (Temperature Drop);定義界面熱阻抗(*R*_{TBR})為:

$$R_{TBR} = \frac{\Delta T}{q} \tag{5}$$

其中 ΔT 為界面兩端的溫度差,q為單位面積的熱通量。



圖三、界面熱阻示意圖。

界面熱阻抗概念之演進如表二所示,以下將就不同的界面熱阻理論加以說 明,其中包括聲異理論模式之彈性與非彈性散射,散異理論模式之彈性與非彈性 散射,以及散射聲異理論模式。

	年代	理論模型
	1959	聲異理論模型(Acoustic Mismatch Model, AMM)
	1989	散異理論模型(Diffuse Mismatch model, DMM)
	1992	界面層模型 (Interfacial Layer Model, ILM)
Ī	2001	散射聲異理論模型(Scattering Mediated Acoustic Mismatch Model, SMAMM)

表二、界面熱阻抗概念之演進。

3-4-1、聲異理論模式[13]

聲異理論模式 (Acoustic Mismatch Model、簡稱AMM)是由Little[13]於1959 年提出,他假設界面為一平滑界面,界面熱阻全由吸收所造成,僅考慮穿透與反射,不考慮散射效應。且入射角與折射角遵循幾何光學中的Snell定律:

$$\frac{\sin\theta_1}{v_1} = \frac{\sin\theta_2}{v_2} \tag{6}$$

界面反射率和穿透率表示如下:

$$R_{12}(\mu_1) = \left| \frac{Z_1 \mu_1 - Z_2 \mu_2}{Z_1 \mu_1 + Z_2 \mu_2} \right|^2 \tag{7}$$

$$\tau_{12}(\mu_1) = \frac{4Z_1 Z_2 \mu_1 \mu_2}{\left(Z_1 \mu_1 + Z_2 \mu_2\right)^2} \tag{8}$$

其中 μ_i 為方向餘弦, $Z_i = \rho_i v_i$ 為材料的聲阻抗(Acoustic Impedance), ρ_i 為材料 密度(Density), v_i 為材料聲子群速。

3-4-2、散異理論模式[14]

散異理論模式(Diffuse Mismatch Model,簡稱DMM)是由Swartz等人[14] 於1989年提出,和AMM模式不同,假設所有聲子在邊界上為無方向性的散射, 且散射後狀態與散射前的狀態無關,其穿透率及反射率符合下述關係式:

$$\tau_{12} = R_{21} = 1 - \tau_{21} \tag{9}$$

並假設聲子受到細緻平衡(Detail Balance)的限制,於單位時間、單位體積 下擁有相同能量ħω的聲子,離開介質1的聲子數目必須等於離開介質2的聲子數 目:

$$\sum_{m} v_{1m} N_{1m}(\omega, T) \tau_{12}(\omega) = \sum_{m} v_{2m} N_{2m}(\omega, T) \tau_{21}(\omega)$$
(10)

其中*v_{im}*是在介質某模態下聲子的行進速度,模態*m*有橫向(Transverse)和 縱向(Longitudinal)兩種,*N_{im}*則是在相同溫度下*i*介質中單位體積聲子的數量。

3-4-3、散射聲異理論模式[15]

散射聲異理論模式(Scattering-mediated Acoustic Mismatch Model,簡稱 SMAMM)由Prasher和Phelan[22]比較EPRT和ERT的不同處,進一步修正AMM 模式於2001年提出。他們認為除了AMM模式指出吸收造成的界面熱阻外,仍有 散射效應造成的界面熱阻需考慮。

$$\frac{d^2y}{dt^2} + \frac{1}{9}\frac{dy}{dt} = \frac{d^2y}{dx^2}$$
(11)

由上述波動方程式(11)式求解波函數,其中9為阻泥係數,單位為秒,重 新定義一等效速度(Effective Velocity) v如下:

$$\widetilde{v} = \frac{v}{\sqrt{1 + \frac{i}{9\omega}}} = \frac{v}{a' + ib'}$$
(12)

$$\ddagger \Psi \mathcal{G} = \frac{\tau}{\sqrt{1 + \left(\frac{1}{2\tau\omega}\right)^2}} , \ a' = \sqrt{1 + \left(\frac{1}{2\tau\omega}\right)^2} , \ b' = \frac{1}{2\tau\omega}$$
(13)

入射角與折射角依然遵循Snell定律:

$$\tilde{v}_1 \sin \theta_2 = \tilde{v}_2 \sin \theta_1 \tag{14}$$

折射角θ,以入射角θ,表示:

$$\frac{\cos\theta_2}{\tilde{v}_2} = \sqrt{\left(\frac{1}{\tilde{v}_2}\right)^2 - \left(\frac{1}{\tilde{v}_1}\right)^2 \sin^2\theta_1}$$
(15)

SMAMM的穿透率及反射率如下表示:

$$R(\theta_{1}) = \frac{\left[\frac{\cos\theta_{1}}{\rho_{1}v_{1}}a'_{1} - \frac{A}{\rho_{2}}\right]^{2} + \left[\frac{\cos\theta_{1}}{\rho_{1}v_{1}}a'_{1} + \frac{B}{\rho_{2}}\right]^{2}}{\left[\frac{\cos\theta_{1}}{\rho_{1}v_{1}}a'_{1} + \frac{A}{\rho_{2}}\right]^{2} + \left[\frac{\cos\theta_{1}}{\rho_{1}v_{1}}a'_{1} - \frac{B}{\rho_{2}}\right]^{2}}$$
(16)
$$\tau(\theta_{1}) = 1 - R(\theta_{1})$$
(17)

其中A和B分別是(17)式的實數和虛數部分。

3-5、交流阻抗分析 (AC Impedance Analysis)

交流阻抗分析經常被使用於研究材料傳導性質或其表面電化學反應[26],以 其不同頻率範圍對應不同的電性特性,分析晶界、晶域邊界、晶粒與電極與其它 異質結構的導電行為,進而得知材料的整體極化程度。以下將就簡單的等效電路 模型分別描述:

(1) 若為單一電阻元件,如圖四(a),其阻抗值為:Z=R,遵守歐姆定律,V=
 IR、θ=0,其阻抗值等於本身之電阻值,與頻率無關。

(2) 若為單一電容元件,如圖四(b),其阻抗值為:
$$Z = \frac{1}{j\omega C}$$
,相位角 $\theta = -\frac{\pi}{2}$,

阻抗值與頻率有關,其中C即為電容值。

(3) 當電阻與電容串聯,如圖四(c),總阻抗值為各元件之加成:

$$Z = Z_1 + Z_2 = R - \frac{1}{j\omega C} = R + \frac{j}{\omega C}$$
(18)

(4)當一電阻與一電容並聯,如圖四(d),總阻抗值之倒數為各元件阻抗值倒 數之加成:

$$\left(Z' - \frac{R}{2}\right)^2 + \left(Z'' - 0\right)^2 = \left(\frac{R}{2}\right)^2 \tag{19}$$

經計算後等效電路的阻抗值為一帶複數的圓方程式,橫軸為實部,縱軸為虛 部,此半圓圓心為 $(\frac{R}{2},0)$,半徑為 $\frac{R}{2}$,而 $\omega=0$ 的點對應(R,0),當 ω 趨近無 窮大的點則對應原點(0,0)。

(5) 串聯兩個並聯的RC電路時,其阻抗值如式

令
$$\omega_1 = (R_1C_1)^{-1}$$
、 $\omega_2 = (R_2C_2)^{-1}$, R_1C_1 、 R_2C_2 之阻抗分別為 Z_1 與 Z_2

$$Z_{1} = \frac{R_{1}(1 - \omega/\omega_{1})}{1 + (\omega/\omega_{1})^{2}}$$
(20)

$$Z_{2} = \frac{R_{2}(1 - \omega/\omega_{2})}{1 + (\omega/\omega_{2})^{2}}$$
(21)

電路的總阻抗為Z=Z1+Z2,如(2-53)式所示:

$$Z = \frac{R_1(1 - \omega/\omega_1)}{1 + (\omega/\omega_1)^2} + \frac{R_2(1 - \omega/\omega_2)}{1 + (\omega/\omega_2)^2} = Z' + Z''$$
(22)

$$Z' = \frac{R_1}{1 + (\omega/\omega_1)^2} + \frac{R_2}{1 + (\omega/\omega_2)^2}$$
(23)

$$Z'' = -\frac{R_1(\omega/\omega_1)}{1 + (\omega/\omega_1)^2} - \frac{R_2(\omega/\omega_2)}{1 + (\omega/\omega_2)^2}$$
(24)

$$\left(Z' - \frac{R_2}{2}\right)^2 + \left(Z'' - 0\right)^2 = \left(\frac{R_2}{2}\right)^2$$
(25)

由上式可知在 $\omega > \omega_1$ 時其阻抗值表現出來的圖形為一圓心為 $(\frac{R_2}{2}, 0)$,半徑為 $\frac{R_2}{2}$ 的半圓。當 $\omega = \omega_2$ 時, $(Z', -Z'') = (\frac{R_2}{2}, \frac{R_2}{2})$ 。 (2)當 $\omega_2 > \omega > \omega_1$ 時, $\omega/\omega_1 \rightarrow \infty$ 、 $\omega/\omega_2 \rightarrow \infty$,

$$Z' = R_2 \cdot Z'' = 0$$

(3) 當 ω₂ > ω 且 ω ~ ω₁時, ω/ω₂ → ∞ 故
 經過代數變換即可得到下式:

$$\left(\left(Z' - R_2 \right) - \frac{R_1}{2} \right)^2 + \left(Z'' - 0 \right)^2 = \left(\frac{R_1}{2} \right)^2$$
(26)

由上式可知在 $\omega/\omega_2 \to \infty$ 時其阻抗值表現出來的圖形為一圓心為 $(R_2 + \frac{R_1}{2}, 0)$,半徑為 $\frac{R_1}{2}$ 的半圓。當 $\omega = \omega_1$ 時, $(Z', -Z'') = (R_2 + \frac{R_1}{2}, \frac{R_1}{2})$ 。

綜合此三者可得圖五,為兩半圓構成之阻抗特徵圖譜。在多晶材料中, 如圖六示,視晶界與晶粒之串聯如多個平行板電容器串聯而成,若以晶界對 應的等效電路元件為 R_1 及 C_1 ,以晶粒對應的等效電路元件為 R_2 及 C_2 ,即可由 其等效電路圖中得到晶界與晶粒的電阻與電容,此即為van Dijk與Verkerk所 提出的Brick Layer模型[27、28]。



圖四、交流阻抗之基本等效電路模型。



圖五、串聯兩並聯的 RC 電路之阻抗圖譜。



第四章

實驗方法及步驟

4-1、實驗流程

實驗方法及步驟如圖七所示。



圖七、實驗流程圖。

4-2、試片製備

4-2-1、電性量測試片

對於(100)、*n*-type 矽晶圓先以溼氧化法(Wet Oxidation)長成氧化層,以做為GST 薄膜試片濺鍍之基板,此乃防止後續量測電性之漏電流產生。GST 薄膜 製備乃使用射頻磁控濺鍍法(RF Magnetron Sputtering),濺鍍製程條件列表於 表三,濺鍍背景壓力小於 3×10⁻⁶ torr。



表三、電性試片製程條件。

4-2-2、3ω法熱傳導係數量測試片

加熱線的部分則使用金(Au),但由於Au的附著能力較差,故先沉積20nm 的络(Cr)作為黏著層,再濺鍍100nm的Au,加熱線圖形(見圖八)以微影製 程(Photolithography)製於矽晶基板上,本實驗使用1500μm的加熱線線長、搭 配10與20μm兩種加熱線線寬,濺鍍製程條件列於表四。

	ZnS-SiO ₂	GST	GST-Ce	Cr	Au					
工作壓力 (mtorr)	5	3								
工作氣體/流量(sccm)	Ar/15	Ar/10								
RF/DC	RF	RF	RF	DC	DC					
濺鍍功率 (W)	150	60	50	100	200					
薄膜厚度(nm)	80	150	150	20	100					

表四、熱傳導係數試片製程條件。



為了驗證 3ω法系統之正確性,同時量測電漿輔助化學氣相沉積(Plasma Enhanced Chemical Vapor Deposition, PECVD)鍍著二氧化矽(Silicon Dioxide, SiO₂)薄膜之熱傳導係數,並與既往研究報導比對;亦須先完成單層 ZnS-SiO₂ 薄膜之熱傳導係數之量測,單層薄膜之熱傳導係數量測試片結構如圖九所示。



圖九、單層薄膜之熱傳導係數量測試片結構。

4-3、電性量測與分析

電性量測分為退火電性量測與即時升溫電性量測兩部分,兩者皆於自組之即時電性量測系統(*in-situ* Electrical Measurement System)完成,架構見圖十。



圖十、即時電性量測系統架構。

4-4、3ω法薄膜熱傳導係數量測與分析

本實驗之薄膜熱傳導係數量測係以 3m 法概念建構,自組之 3m薄膜熱傳導係 數量測系統架構圖示於圖十一。



圖十一、3ω法薄膜熱傳導係數量測系統架構。

300量測方法乃將製備完成之熱傳導試片串聯於系統中,由鎖相放大器輸出 一頻率為00振盪的交流電流,使其分別通過外加電阻(Additional Resistor, R_s) 以及熱傳導試片上的加熱線,將兩訊號通入訊號濾波電路,藉LabVIEW程控調 變濾波電路內之輸出倍數,使兩訊號回傳至S850相消時僅剩V₃₀訊號。以此訊號 輸出、加以計算即可得到待測物之熱傳導係數值。

4-5、XRD 分析

將已鍍製完之試片利用5°C/min的升溫速率,升溫至不同退火溫度後做之試 片置於X光繞射儀 (Bruker Instruments D8 DISCOVER System)進行結構分析, 實驗參數為:電壓/電流 = 40 kV/40 mA; Cu- K_{α} Radiation; λ = 0.154056 nm; Anti Scatter Slit = 0.2 mm; Secondary Optics Soller = 0.35; Beam Size = 0.8 mm; 入射 角度 = 2°; 掃描角度範圍 = 20°~80°; 掃描速度 = 0.04°/sec。

第五章

結果與討論

5-1、Au/Cr 薄膜之 TCR 測定

TCR量測係因3ω法之進行須先了解Au/Cr加熱線之電阻熱性質,以利後續之 數據處理。當材料受到環境溫度之變化時,其電阻值會隨著溫度變化而有所改 變,此一材料特性可以TCR值(α)之大小描述之;電阻與溫度變化之關係可用 下式表示:

$$\alpha = \frac{1}{R_0} \frac{dR}{dT} \tag{27}$$

(27) 式中 dR dT 代表電阻值隨溫度變化之斜率。

圖十二所示為量測之平均結果;如圖十二所示,求取其TCR值如下: $\alpha_{Al} = \frac{1}{R_0} \frac{dR}{dT} = \frac{1}{56.2336} \times 0.10155 = 0.001806 \,^{\circ}\text{C}^{-1}$ $\alpha_{Au-Cr} = \frac{1}{R_0} \frac{dR}{dT} = \frac{1}{27.51057} \times 0.06295 = 0.002275 \,^{\circ}\text{C}^{-1}$



圖十二、Al與Au-Cr之電阻隨溫度之變化圖。

5-2、XRD 分析

圖十三(a)顯示 GST 在 200°C 以上轉為 FCC 相,升溫至 350°C 時轉為 HCP 相,其繞射峰隨退火溫度之升高愈見顯著,此意味著結晶性愈好。圖十三(b) 顯示 GST-Ce 在初始相同退火溫度條件下,依舊是處在非晶態的狀態下,自 250°C 以後始見結晶相,在高溫下亦未見轉變為 HCP 相,此結果顯示摻雜提升了相變 化溫度,有助穩定非晶態 GST,亦可抑制 HCP 相的生成。比對圖十三(a)與十 三(b) 可知 GST-Ce 較 GST 的繞射峰有較寬的半高寬、隨退火溫度的變化程度 亦微,顯示摻雜 Ce 具有細化晶粒之效果。



十三、(a)GST(b)GST-Ce 試片於不同退火溫度下所得之 XRD 繞射圖譜。

5-3、電性分析

5-3-1、退火 GST 試片之交流阻抗分析

實驗發現 GST 的晶界半圓發生在 160°C、GST-Ce 則發生在 275°C 的退火溫度。在此援引 Brick Layer 模型[16-17]之觀念,視晶界與晶粒之幾何結構如多個 平行板電容器串聯而成,其等效電路模型如圖十四所示。圖中 R_g 為起始串聯電 阻, R_{gb} 與 C_{gb} 為晶界貢獻的電阻與電容值, R_{g} 與 C_{g} 為晶粒貢獻的電阻與電容值。



圖十四、Brick Layer 等效電路模型[16-17]。

圖十五顯示 GST 的晶界半圓發生在 160°C,隨著退火溫度漸升電阻值急遽 遞減,圖十六之 GST-Ce 的晶界半圓發生在 275°C,雖然由 XRD 結果已然確認 250°C 以後始有結晶相產生,惟可能晶界特徵仍不明顯,故晶界與晶粒之阻抗特 徵遲至較高溫度始出現。等效電路模擬數值示於表五與表六,可發現隨退火溫度 變化,特性主要反應在 R_{gb} 值上,其在相變化溫度後急遽遞減,相較電阻的變化, Cgb值則趨於一近似值, Rg 與 Cg 隨溫度變化的程度亦低,以此推論經不同溫度退 火的 GST 試片之電性主要反映在 Rgb上。圖十七即為純 GST 與 GST-Ce 的 tanδ 值對應頻率之圖,可發現隨著退火溫度上升,GST 峰值有往高頻偏移的趨勢, 且弛豫效應(Relaxation)亦使頻率範圍隨退火溫度升高而漸增大。相較之下, GST-Ce 的共振頻率則發生在 30 kHz 左右,弛豫的頻率範圍亦較 GST 為寬;共 振頻率的發生位置即為晶界與晶粒阻抗光譜特徵曲線之轉換點。



圖十五、GST 試片之(a) 晶界與(b) 晶粒之交流阻抗特徵圖。



圖十六、GST-Ce 試片之(a) 晶界與(b) 晶粒之交流阻抗特徵圖。

溫度(℃)	160	180	200	225	250	275	300	325	350
R_s	46.76	47.01	44.35	41.47	41.96	41.49	47.13	47.7	48.18
R_g	9.52	8.861	10.26	8.983	9.375	8.885	5.421	9.1	10.07
C_g (nF)	3.33×10 ⁻⁵	3.01×10 ⁻⁵	3.76×10 ⁻⁵	3.71×10 ⁻⁵	3.76×10 ⁻⁵	3.54×10 ⁻⁵	3.62×10 ⁻⁵	3.65×10 ⁻⁵	3.74×10 ⁻⁵
R_{gb}	101000	37050	23861	2957	3055	1545	231.9	182	9254
C_{gb} (nF)	2.35	2.43	2.33	2.38	2.32	2.29	2.91	2.3	2.36
R_{gb}/R_g	10609.24	4181.24	2325.63	329.1	325.87	173.89	42.78	19.9671	918.97
C_{g}/C_{gb}	1.42×10 ⁻⁵	1.24×10 ⁻⁵	1.61×10 ⁻⁵	1.56×10 ⁻⁵	1.62×10 ⁻⁵	1.55×10 ⁻⁵	1.24×10 ⁻⁵	1.57×10^{-5}	1.58×10 ⁻⁵
X_{gb}	4.25×10^{-5}	3.72×10^{-5}	4.84×10^{-5}	4.68×10 ⁻⁵	4.86×10 ⁻⁵	4.64×10^{-5}	3.73×10^{-5}	4.70×10^{-5}	4.75×10^{-5}
$tan\delta$	8.12	6.33	5.78	4.32	3.06	2.99	2.99	2.30	0.81646
f(Hz)	37600	37600	47850	77600	137600	147600	150100	232600	560100

表五、退火 GST 試片在各退火溫度下之等效電路模擬值。

表六、退火 GST-Ce 試片在各退火溫度下之等效電路模擬值。

溫度 (℃)	275	300	325	350
R_s	56.74	54.66	51.01	58.6
R_g	13.08	9.173	11.76	14.27
C_g (nF)	5.27×10^{-5}	3.06×10^{-5}	5.42×10^{-5}	5.83×10^{-5}
R_{gb}	193030	68028	64990	37794
C_{gb} (nF)	1.96	2.87	2.57	1.637
R_{gb}/R_g	14757.6	7416.11	5526.36	2648.49
C_g/C_{gb}	2.69×10^{-5}	1.07×10^{-5}	2.11×10^{-5}	3.56×10 ⁻⁵
X_{gb}	8.07×10^{-5}	3.20×10^{-5}	6.33×10^{-5}	1.07×10^{-4}
tan δ	9.43	7.16	5.73	2.29
f(Hz)	28600	37600	39200	40100

5-3-2、GST 試片之即時電性分析

圖十八顯示 GST-Ce 有較高的電阻值與相變化溫度(以曲線之微分可得 T_C = 176.16°C,高於 GST 的 T_C =153.47°C);以相變化點對應電阻之值,對應圖十九 之阻抗分析,顯見晶界貢獻的半圓圖形首見於相變化溫度之後,此代表結晶相生成,比較晶界貢獻的半圓,以 GST-Ce 阻抗值較大,半圓亦首見於較高的溫度。



圖十七、不同溫度退火之(a) GST 與(b) GST-Ce 之 $\tan\delta$ 值對應頻率關係圖。



圖十八、GST與GST-Ce之電阻對溫度關係圖。



圖十九、GST與GST-Ce試片之交流阻抗對溫度關係圖,右上角插圖為高溫部分 數據之放大圖。

將圖十九之阻抗數據以圖十四之等效電路模型模擬,對應 GST 與 GST-Ce 試片的電容與電阻數值列於表七與表八,其數值隨溫度變化亦分別繪於圖二十。 比較晶界貢獻的 R_{gb} (圖二十 (a)) 在相變化點附近急遽下降後即幾乎不再隨溫 度變化,此數值模擬結果與相關之物理在後段有進一步討論。另,晶粒貢獻的 R_g (圖二十 (b) 亦隨溫度上升而下降,惟在 300°C 以上有漸增趨勢,推測可能 是自 FCC 相轉變為 HCP 相所致;惟無論是晶界或晶粒,GST-Ce 之阻值皆高於 純 GST。

溫度(℃)	25	100	150	175	200	225	250	275	300	325	350
R_s	46.39	57.71	71.9	84.08	88	98.19	92.93	82.8	70.49	100	94.73
R_g	22.7	19.0	14.28	12.75	12.78	11.72	10.43	9.144	8.181	NA	NA
C_g (nF)	5.38×10 ⁻³	1.12×10^{-3}	1.21×10^{-4}	7.06×10 ⁻⁵	5.80×10 ⁻⁵	4.31×10 ⁻⁵	3.44×10 ⁻⁵	3.40×10 ⁻⁵	4.17×10 ⁻⁵	NA	NA
R_{gb}	1.29×10 ⁷	3.21×10 ⁶	648490	5254	2520	1512	800.1	399.8	288.8	113.5	78.87
C_{gb} (nF)	2.01	2.01	2.02	2.30	2.26	2.48	2.59	3.02	3.09	3.04	3.11
R_{gb}/R_g	5.68×10 ⁵	1.69×10 ⁵	4.54×10 ⁴	412	197	129	76.7	43.7	35.3	NA	NA
C_g/C_{gb}	2.67×10^{-3}	5.58×10^{-4}	5.99×10 ⁻⁵	3.07×10^{-5}	2.57×10^{-5}	1.74×10^{-5}	1.33×10^{-5}	1.13×10 ⁻⁵	1.35×10^{-5}	NA	NA
X_{gb}	8.01×10^{-3}	1.67×10^{-3}	1.80×10^{-4}	9.21×10 ⁻⁵	7.70×10^{-5}	5.21×10^{-5}	3.99×10 ⁻⁵	3.38×10 ⁻⁵	4.05×10 ⁻⁵	NA	NA
tanδ	NA	NA	NA	2.81	1.91	1.46	1.06	0.74	0.65	0.36	0.31
$F(\mathrm{Hz})$	NA	NA	NA	75092	100090	127587	192580	277572	370063	985001	995000

表七、即時加熱 GST 試片在各溫度下之等效電路模擬值。

表八、即時加熱 GST-Ce 試片在各溫度下之等效電路模擬值。

溫度(℃)	25	100	150	175	200	225	250	275	300	325	350
R_s	68.99	82.9	102.1	109.3	117.8	112.6	131.9	125.5	94.56	82.98	91.12
R_g	22.0	20.4	13.76	13.82	12.16	11.8	8.747	6.775	8.79	10.74	1.987
$C_g(\mathbf{nF})$	2.23×10^{-3}	9.56×10 ⁻⁴	8.93×10 ⁻⁵	6.58×10 ⁻⁵	3.41×10 ⁻⁵	3.19×10 ⁻⁵	1.65×10^{-5}	1.03×10 ⁻⁵	2.25×10^{-5}	4.06×10 ⁻⁵	7.65×10 ⁻⁵
R_{gb}	1.29×10 ⁷	5.70×10 ⁶	2.48×10 ⁶	283710	6432	2553	1266	570	424	303	171
C_{gb} (nF)	2.01	1.94	2.10	2.10	2.31	2.48	2.67	2.93	2.97	2.97	3.04
R_{gb}/R_g	5.86×10 ⁵	2.80×10 ⁵	1.81×10 ⁵	2.05×10 ⁴	529	216	145	84.1	48.2	28.2	86.1
C_g/C_{gb}	1.11×10 ⁻³	4.93×10 ⁻⁴	4.25×10 ⁻⁵	3.13×10 ⁻⁵	1.48×10^{-5}	1.29×10 ⁻⁵	6.19×10 ⁻⁶	3.52×10 ⁻⁶	7.58×10 ⁻⁶	1.37×10 ⁻⁵	2.52×10^{-5}
X_{gb}	3.32×10^{-3}	1.48×10^{-3}	1.28×10^{-4}	9.39×10 ⁻⁵	4.43×10^{-5}	3.86×10 ⁻⁵	1.86×10^{-5}	1.06×10 ⁻⁵	2.27×10^{-5}	4.10×10^{-5}	7.55×10^{-5}
$tan\delta$	NA	NA	NA	NA	15.69	2.75	1.76	1.24607	0.78	0.68	0.45
$F(\mathrm{Hz})$	А	NA	NA	NA	22597	57594	85091	132586	262573	355065	617538



圖二十、等效電路模型中 GST 與 GST-Ce 晶界之(a) R_{gb} 值與 C_{gb} 值(b) R_{g} 值 與 C_{g} 值隨溫度變化趨勢圖。

對於等效電路之電容值 C,晶界之 C_{gb} (圖二十(a)) 隨溫度上升而上升, 晶粒之 C_g (圖二十(b)) 則隨溫度上升而漸減。傳統陶瓷材料多以晶粒與晶界 電容之比值描述晶界所佔的體積分率。對於 GST 而言,相變化前後的晶粒與晶 界電容比值差了兩個數量級,而在相變化後,晶粒與晶界電容比值約固定在 10⁻⁵ 倍,以等效電路觀念模擬所得之電阻值亦有相同趨勢,且其在相變化前後的晶粒 與晶界比值更為顯著。

tanδ值對頻率之變化如圖二十一所示,隨著溫度上升GST與GST-Ce之正切 損失特徵峰值皆有往高頻偏移的趨勢,GST的共振頻率發生在75kHz至1MHz 之間,GST-Ce的共振頻率則較GST低,發生在22kHz至600KHz之間,且在相 同的溫度下,GST-Ce之tanδ值皆較GST高。無論先經退火或以即時量測,GST-Ce 試片之tanδ值皆較高,此顯示摻雜阻滯了電偶極(Electric Dipole)隨交流電場之 運動,在空間極化為主導之機制下,此意味著摻雜增強了相鄰電偶極之相干性 (Coherency),與前述GST-Ce 中晶界聚集之電荷引發較強的界面極化效應之 結論,其均驗證了摻雜對界面極化效應確實有所影響。

比較圖十六與二十一可知,無論試片種類為何,即時量測實驗所得之 $\tan\delta$ 值皆較低,因 $\tan\delta = \frac{\sigma}{\varepsilon'\omega}$,電阻性質與頻率皆會影響 $\tan\delta$ 值,GST 材料之半導體 特徵與電阻量測實驗顯示即時升溫所量得之電阻值係於高溫量得,故其低於退火 再降至室溫試片之電阻值,故退火量測實驗似有較高的 $\tan\delta$ 值。

圖十六(a)與二十一(a)亦顯示純 GST 試片之 tan 8值峰值皆往高頻漂移, 退火再降至室溫試片約在 30 至 550 kHz,即時量測則發生於較高的 75 kHz 至 1 MHz 範圍,比較電阻與頻率變化的數量級可知頻率應為主導 tan 8值之因素,故 即時量測實驗所得之 tan 8值皆較低;另,即時量測之環境溫度較高,亂度效應降 低了對電偶極運動之阻滯,故即時量測之正切損失發生在較高且較寬的頻率範 圍。 但對 GST-Ce 試片而言,圖十六(b)顯示先經退火之試片的 tanδ值峰值不 隨頻率變化,圖二十一(b)則顯示即時量測之 tanδ值峰值則往高頻漂移,此一 現象之成因除了摻雜引發較強的界面極化效應及相干性之外,因先經退火之試片 均在室溫進行量測,即時量測則在不同溫度下進行量測,故推測另一成因可能為 溫度對電偶極運動之阻滯效應的差異,惟其真正成因仍有待更進一步之探討。

以圖二十一之結果取 $\tan\delta$ 特徵峰值之頻率, 擷取頻率偏移之值, 根據 Arrhenius 方程式的概念,依頻率對數對溫度倒數 $(\ln f \propto \frac{1}{T})$ 作圖計算相變化活 化能,結果示於圖二十二,GST 之活化能為 4.86 eV,GST-Ce 之活化能為 6.21 eV; 因成核速率與電阻率及活化能皆有相關性,故以下將以電阻描述相變化特徵之變 化。



圖二十一、(a) GST 與(b) GST-Ce 試片即時在各溫度下量得之 $\tan \delta$ 值對應頻 率關係圖,右上角插圖為 100 Hz 至 1.5×10^7 Hz 頻率範圍圖形之放大。



圖二十二、依 Arrhenius 方程式計算所得之 GST 與 GST-Ce 活化能。

5-4、熱傳導係數分析

在量測 GST 與 GST-Ce 的本質熱傳導係數之前,ZnS-SiO₂介電層之熱傳導 係數 ($k_{ZnS-SiO_2}$)須先行量出以供後續之數據計算,在此援用熱傳導試片之製程條 件,分別量測 50、80、100、200 與 300 nm 厚的 ZnS-SiO₂ 薄膜之熱傳導係數, 以熱阻對應膜厚進行迴歸求其本質熱傳導係數;實驗結果如圖二十三所示, ZnS-SiO₂ 之本質熱傳導係數為 0.71 W/m·°K, R_{TBR} 為 6.22×10⁻⁹ m²·°K/W。



圖二十三、 $ZnS-SiO_2 \ge R_{th}$ 對應膜厚之關係圖。

之後量測含 GST 與 GST-Ce 薄膜之熱傳導試片,實驗所得之原始數值為試片 整體熱傳導係數值 k_{total},應用熱阻概念,將多層薄膜的熱阻視為串聯:

$$\frac{t_{ZnS-SiO_2} + t_{GST} + t_{ZnS-SiO_2}}{k_{total}} = \frac{t_{ZnS-SiO_2}}{k_{ZnS-SiO_2}} + \frac{t_{GST}}{k_{GST}} + \frac{t_{ZnS-SiO_2}}{k_{ZnS-SiO_2}}$$
(28)

(28) 式中 t_{GST} 的厚度分別為 50、100、150 與 200 nm,而試片中 t_{ZnS-SiO2} 厚度為 80 nm。對於 80 nm 之 ZnS-SiO₂ 試片實驗量測之熱傳導係數值 k_{ZnS-SiO2} = 0.67 W/m·°K,與圖二十四線性迴歸換算得到之值相同,以此數值代入(28)式, 減去 ZnS-SiO₂ 的項次後進行數值迴歸,即可求得 GST 與 GST-Ce 的本質熱傳導 係數。圖二十四與圖二十五分別表示 GST 與 GST-Ce 的本質熱傳導係數與 R_{TBR} 對應溫度的關係。

圖二十四顯示 GST 的本質熱傳導係數皆高於 GST-Ce,結晶態之熱傳導係數 值皆大於非晶態之熱傳導係數值,熱傳導係數值轉折區間大抵對應相變化溫度區 間,而 GST 在 350°C 時已轉變為 HCP 相,其熱傳導係數值亦較 FCC 相之熱傳 導係數值高。圖二十五為 GST 與 GST-Ce 之 R_{TBR} 與溫度的關係,隨著 GST 與 GST 之退火溫度升高, R_{TBR} 有降低的趨勢,在此 R_{TBR} 指 GST 或 GST-Ce 與 ZnS-SiO₂ 的界面所產熱阻。已知 k_{ZnS-SiO2}為 0.67 W/m.°K,以圖二十五對應圖二十 四之數值,推論 R_{TBR} 的降低發生於 GST 與 GST-Ce 的本質熱傳導係數值趨近於 k_{ZnS-SiO2} 數值之時,因界面兩邊的熱傳導係數值相近,界面的差異被消弭了,在 能量的傳遞上可視為連續,損耗也較低,此現象反映在 R_{TBR} 值之降低。而對於 圖中相變化前 GST 之 R_{TBR} 較 GST-Ce 高,相變化後則正好相反,推斷在相變化 後,相對 GST 而言,GST-Ce 的熱傳導係數值即使與 ZnS-SiO₂相近,惟因摻雜 衍生的效應在熱傳上的機制較未摻雜者複雜,須要克服的能障較大,反映在整體 與 ZnS-SiO₂ 的界面上,故有較高的 R_{TBR}值。



圖二十四、GST 與 GST-Ce 之本質熱傳導係數與溫度的關係。



圖二十五、GST與GST-Ce之 R_{TBR} 隨溫度變化的關係。

表九、GST與GST-Ce之本質熱傳導係數與界面熱阻對應溫度的關係。

GST												
退火温度(°C)	25	100	150	175	200	225	250	275	300	325	350	
熱傳導係數(W/m·°K)	0.36	0.41	0.51	0.64	0.69	0.78	0.80	0.82	0.81	0.85	0.93	
$R_{TBR}(\times 10^{-8} \text{ m}^2/\text{W}\cdot^{\circ}\text{K})$	4.53	3.85	4.9	1.00	2.87	1.42	0.19	0.55	0.6.3	0.16	0.29	
GST-Ce												
退火溫度(°C)	25	100	150	175	200	225	250	275	300	325	350	
熱傳導係數(W/m·°K)	0.31	0.32	0.39	0.40	0.49	0.50	0.58	0.60	0.62	0.65	0.64	
界面熱阻(×10 ⁻⁸ m ² /W·°K)	3.18	1.71	4.53	2.63	1.54	3.47	3.23	1.45	0.41	0.74	0.56	

第六章

結 論

- (1) 本計畫利用3ω法自組之薄膜熱傳導系統經驗證能精確量測微奈米尺度 薄膜的熱傳導係數,並可藉由迴歸計算得知待測材料之本質熱傳導係數(k_i) 與界面熱阻(R_{TBR})。
- (2) 以3ω法量測GST與GST-Ce熱傳導係數,顯示結晶態之熱傳導係數(約 0.8 W/m·°K)值皆較非晶態高(約0.35 W/m·°K),顯示GST相變化後有較好 的電導性與較佳的熱傳性質。Ce掺雜則將使GST的熱傳導係數降低(非晶態 約約0.3 W/m·°K;結晶態約約0.55 W/m·°K),藉由計算晶界散射係數,驗 證晶粒細化甚劇的GST-Ce具有較高的晶界密度與較大電子的散射程度,從 而導致較低的熱傳係數與較高的電阻值。
- (3) 在GST與GST-Ce的相確認上,由於XRD圖譜中並無觀察到介金屬相的 繞射峰,故推測摻雜的Ce乃以原子型態固溶於GST之晶粒或偏析於晶界中, 因原子尺寸的差異引發的應力場及對晶界運動之釘栓效應形成晶粒成長的 障礙,欲克服此一障礙須要較高的活化能,此性質亦反映在電阻對溫度的變 化上,GST-Ce有較高的Tc與較大的ΔT範圍。
- (4) 利用自組之即時升溫電性系量測統,合併直流與交流阻抗分析,在變溫條件下同步觀察電阻對溫度的變化,搭配等效電路模型模擬,從而得知GST 與GST-Ce電阻性質主要來自晶界的貢獻,且GST-Ce之晶界電阻值高於GST 之值。利用tand特徵峰值隨溫度之變化計算的活化能的結果顯示Ce摻雜提高 了GST相變化的活化能(由4.86 eV增加至6.21 eV),亦改變了其界面極化 機制,推測乃摻雜元素因原子尺寸的差異造成晶格扭曲,且因Ce的負電性導 致空間電荷分布的差異,增加了電子傳導過程之阻礙,從而導致較高的電 阻、較大的界面極化特徵及正切損失。

- A. Majumdar, "Microscale Heat Conduction in Dielectric Thin Films", ASME J. Heat Transfer, <u>115</u>(1993), p.7.
- [2] W.J. Parker, R.J. Jenkins, C.P. Butler, and G.L. Abbott, "Flash Method of Determining Thermal Diffusivity, Heat Capacity, and Thermal Conductivity", J. *Appl. Phys.*, <u>32</u>(1961), p.1679.
- [3] T. Yao, "Thermal Properties of AlAsr/GaAs Superlattices", Appl. Phys. Lett., <u>51</u>(1987), p.1798.
- [4] I. Hatta, "Thermal Diffusivity Measurement of Thin Films by Means of an AC Calorimetric Method", *Rev. Sci. Instrum.*, <u>56</u>(1985), p.1643.
- [5] S.B. Lang, "Technique for the Measurement of Thermal Diffusivity based on the Laser Intensity Modulation Method (LIMM)," *Ferroelectrics*, <u>93</u>(1989), p.87.
- [6] D.G. Cahill, "Thermal Conductivity Measurements from 30K-750K: The 3 Omega Method", *Rev. Sci. Instrum.*, <u>61</u>(1990), p.802.
- [7] O.W. Käding, H. Shurk, and K.E. Goodson, "Thermal Conduction in Metallized Silicon-Dioxide Layers on Silicon", *Appl. Phys. Lett.*, <u>65</u>(1994), p.1629.
- [8] B.V. Seleznev, A.A. Blyablin, A.V. Gavrilov, A.M. Popov, N.V. Suetin, A.V. Knadidov, and A.T. Rakhimov, "Thermal Diffusivity Measurements by "Instantaneous Phase Portrai" Method", *Diamond Relat. Mater.*, <u>4</u>(1995), p.1360.
- [9] G. Chen, C.L. Tien, X. Wu, and J.S. Smith, "Thermal Diffusivity Measurement of GaAs/AlGaAs Thin-Film Structures", ASME J. Heat Transfer, <u>116</u>(1994), p.325.
- [10] S.L. Wei and L.C. Chen, "Traveling Wave Method for Measurement of Thermal Conductivity of Thin Films", *Rev. Sci. Instrum.*, <u>68</u>(1997), p.4180.
- [11] http://djao.pme.nthu.edu.tw/Publications/Local%20conference/Yao_TAM03.pdf
- [12] N. O. Birge, S. R. Nagel, "Wide-Frequency Specific Heat Spectrometer", *Rev. Sci. Instrum.*, <u>58</u>(1987), p1464.
- [13] P.E. Phelan, "Application of Diffuse Mismatch Theory to the Prediction of Thermal Boundary Resistance in Thin-Film High-T_c Superconductors," ASME J. Heat Transfer, <u>120</u>(1998), p.37.
- [14] E.T. Swartz and R.O. Pohl, "Thermal Boundary Resistance," *Rev. Modern Phys.*, <u>61</u>(1989), p.605.
- [15] R.S. Prasher and P.E. Phelan, "A Scattering-Mediated Acoustic Mismatch Model for the Prediction of Thermal Boundary Resistance," ASME J. Heat Transfer, <u>123</u>(2001), p.105.
- [16] T. van Dijk and A.J. Burggraaf, "Grain Boundary Effects on Ionic Conductivity in Ceramic GdxZr1-xO2-(x/2) Solid Solutions", *Phys. Stat. Sol.* (a), <u>63</u>(1981),

229.

[17] M.J. Verkerk, B.J. Middlehuis, and A.J. Burggraaf, "Effect of Grain Boundaries on the Conductivity of High-Purity Zirconium Oxide-Yttrium Oxide Ceramics", *Solid State Ionics*, <u>6</u>(1982), 159.