

# 行政院國家科學委員會專題研究計畫 成果報告

## 設計、製作 CMOS 製程相容之微機械邏輯閘及其 IC 電源管理技術之應用(III) 研究成果報告(精簡版)

計畫類別：個別型  
計畫編號：NSC 98-2221-E-009-011-  
執行期間：98年08月01日至99年07月31日  
執行單位：國立交通大學機械工程學系(所)

計畫主持人：陳宗麟

計畫參與人員：碩士班研究生-兼任助理人員：彭浩源  
碩士班研究生-兼任助理人員：陳新民  
碩士班研究生-兼任助理人員：陳彥廷  
碩士班研究生-兼任助理人員：李倫勳  
博士班研究生-兼任助理人員：蔡俊胤

處理方式：本計畫可公開查詢

中華民國 99 年 10 月 27 日

設計、製作 CMOS 製程相容之微機械邏輯閘及其 IC 電源管理技術之  
應用(III)

計畫類別：個別型計畫 整合型計畫

計畫編號：NSC 98-2221-E-009-011-

執行期間：98年08月01日至99年07月31日

執行機構及系所：交通大學 機械工程學系

計畫主持人：陳宗麟 副教授

計畫參與人員：蔡俊胤

成果報告類型(依經費核定清單規定繳交)：精簡報告 完整報告

處理方式：除列管計畫及下列情形者外，得立即公開查詢

涉及專利或其他智慧財產權，一年二年後可公開查詢

中華民國 99 年 10 月 29 日

## I、中文摘要

可攜式裝置(mobile devices)的盛行，代表續航能力的要求提高，因此半導體元件一直存在的漏電流及偏壓電流功率損耗問題也逐漸被重視，相關的研究也陸續被提出，如微波微機械開關(RF MEMS Switch)的研究即是其中之一。微波微機械開關具有低耗能(low power consumption)、高絕緣性(high isolation)、低耗損(low insertion loss)、可批次製造等優點，然而其僅具“開／關”功能，應用上易受局限。因此本篇論文研發具邏輯功能之微機械開關，此元件結合微機械開關的優點與IC邏輯閘的布林運算( Boolean algebra)功能，冀望能藉由與傳統IC邏輯閘之輸出輸入的相匹配，進而直接取代傳統邏輯線路中部分之IC邏輯閘。因此預期此元件將能導入電源管理系統(power management)以改善因漏電流所產生之功率耗損等問題。

為了達成此一目標，本研究團隊設計一全新的微機械邏輯閘，其特點為元件尺寸小，且可使用相同的機械結構來同時實現NAND閘與NOR閘的邏輯功能。目前所設計出的微機械邏輯閘為一靜電力驅動的翹翹板懸浮結構，由於機械結構設計簡潔，其對製程能力及電性能力的需求高於一般的微機電元件，其特殊需求包括：金屬-金屬接觸、在一懸浮機構上實現多重電性、與CMOS製程整合能力等。常見的微機電製程無法同時滿足上述要求。因此本研究分別再利用兩種微機電金屬製程：CMOS MEMS製程設計及自行開發的低溫金屬接觸製程，來實現此一元件。此離型元件的尺寸大小為長250  $\mu\text{m}$ ，寬100  $\mu\text{m}$ 並擁有3.97  $\mu\text{m}$ 的間隙。實驗的結果表示元件可操作在25/-25 V、頻率100Hz，並完成所要求的邏輯功能。此外相關的元件特性皆完成實驗量測包含：功率損耗、開/關的接觸電阻、及系統頻寬(共振頻率)、元件壽命、等。

**關鍵詞：**微機械切換器、邏輯功能、電源管理設計

## II 、 Abstract

Due to the widely spreading of the mobile devices in recent years, the existing problems “leakage current” and bias current consumption in semiconductor components are getting more attentions. The researches of investigating RF MEMS switches have been developed as one of the major approaches to solve this problem. Those RF MEMS switches often work with circuits that are composed of solid-state devices, and are responsible for only a small portion of the circuit functions because they are equipped only with on/off functions. Due to their limited capability, their applications are also constrained. The MEMS logic gates are MEMS devices that can perform Boolean algebra. They can identically function like the logic gates that are composed of solid-state transistors (FET, BJT). With this computation capability, MEMS logic gates are expected to be used in “power management” circuits to reduce the leakage current of IC transistors.

In order to achieve this goal, the research team designed a new micro-mechanical logic gates . The new proposed MEMS logic gate was designed from different angle, not only carries out small size but also performs NAND or NOR gate functions with the same mechanical structure. Due to its special ability of accomplishing universal gates, this design can realize any basic digital signal circuits. This design imposed three requirements on its fabrication process: carrying two voltage levels on a suspended plate, metal-to-metal contact between shuttle electrodes and fixed electrodes; and low temperature process. Most of the existing MEMS fabrication process can not meet these requirements simultaneous. For the achievement of the MEMS logic gate, this study proposed two kinds of process designs, including CMOS MEMS process design and metal-to-metal in-house developed process design. In a prototype design, the fabricated device is  $250 \mu\text{m}$  long,  $100 \mu\text{m}$  wide and of  $3.97 \mu\text{m}$  gap. Experimental results show that the device can operate at  $25/-25 \text{ V}$  and  $100 \text{ Hz}$ , and achieve the proposed logic functions. In addition, several properties of this device are experimentally evaluated, including power consumption, on/off resistance, lifetime and resonant frequency.

**Keywords:** MEMS switch 、 Logic functions 、 Power management, MEMS logic gates

## 一、前言

所有的數位邏輯電路都可以藉由 NAND 閘及 NOR 閘組合而成，因此若能研發出微機械式之 NAND 閘及 NOR 閘，我們將可用此微機械邏輯閘來實現複雜的數位邏輯電路。基於這樣的理由，本研究致力於研發具邏輯功能之微機械開關，並冀望藉由一與 CMOS 製程相容的製程來實現該元件，目的在於能與傳統 IC 邏輯閘直接替換，使其有更廣泛的應用。

## 二、研究目的

在先前的研究中，本研究團隊所設計出的微機械邏輯閘為一靜電力驅動的翹翹板 (seesaw) 懸浮結構 (suspended structure)，其特點為元件尺寸小，且可使用相同的機械結構來同時實現 NAND 閘與 NOR 閘的邏輯功能。為實現此一結構，其製程的特殊需求包括：必須能在一塊懸浮平板上同時承載不同的電性訊號、必須實現懸浮平板與其他電極間的金屬—金屬接觸，以降低接觸電阻、必須為一低溫製程，方便日後與 CMOS 製程相整合。

初步的原型製程設計是採用參雜的複晶矽 (doped polysilicon) 來當主體結構層、導線及接觸電極，並使用氮化矽 (silicon nitride) 來當懸浮結構的絕緣層，使其能承載不同電性訊號[1]。此舉雖可以元件的動態特性來驗證其邏輯功能，但是參雜的複晶矽電阻值過大，使得元件在「on」的狀態時其接觸電阻 (contact resistance) 過大，大部分的電壓降都發生在復晶矽導線及上下電極接觸點上，無法有電性訊號輸出。此外，由於沉積複晶矽為一高溫製程，所以不易與 IC 製程相整合。為了改善上述的缺點，因此本研究分別再利用兩種微機電金屬製程：CMOS MEMS 製程設計及自行開發的低溫金屬接觸製程，來實現此一元件，並探討所遭遇到的製程問題及解

決方法，已利相關的關鍵製程參數掌握及元件製作。

## 三、文獻探討

微機械邏輯閘的概念最早是由 Hirata et al 等作者們[2]所提出，他們利用微機械邏輯閘取代了在電源管理(IC power management)系統中的傳統微開關，並成功的將微機械邏輯閘嵌入在電源管理電路中，降低了功率消耗(power consumption)。在他們的設計裡是利用同一個機械結構，再採取不同大小的驅動面積來達到微機械”AND”閘或微機械”OR”閘。之後，Lee et al 作者們[3]嘗試利用微機電標準製程 (PolyMUMPs)來設計微機械邏輯閘，根據 Lee 作者所提出的概念，他們能夠利用微機電標準製程設計出一個 NMOS-like 的機械結構電晶體 (mechanical transistor)，但是若要達到 NOR 閘或者是 NAND 閘，則需要四個以上的微結構串聯才能達成。由上述的文獻探討可發現，文獻中所提出的微機械邏輯閘設計概念，若要達到 NOR 閘或 NAND 閘的功能，則皆需要四個以上的微結構串聯才能達到目的地，如此將會有增加佈局(layout)面積的問題。因此為了解決上述的問題，本研究團隊所設計出的微機械邏輯閘，其特點除了元件尺寸小外，又可使用相同的機械結構來同時實現 NAND 閘與 NOR 閘的邏輯功能，而能達到佈局面積小又擁有邏輯功能的目標。

## 四、研究方法

先前的研究中已驗證了具金屬—金屬接觸、CMOS 製程相容的微機械邏輯閘的可行性。也發現為

了使得製程必須能與 CMOS 製程整合，所以設計的製程其溫度上限為 400°C，此作法不可避免的造成沉積薄膜的殘留應力(residual stress)[4]，進而使得懸浮結構在釋放後產生結構翹曲，若此翹曲量過大，所設計的元件將因此喪失邏輯功能。因此懸浮結構的設計必需為三層式薄膜的結構，然後盡可能控制／設計每一層的殘留應力，將結構的翹曲量降至最低。因此在本計畫中將採用了兩種製程方式來製作三層式薄膜的元件結構，其研究方法分述如下：

#### 4.1 TSMC CMOS-MEMS 製程技術

採用該製成的兩大挑戰在於：(1) 金屬層鋁容易氧化，邏輯閘可能無電性訊號輸出；(2) 微機械邏輯閘需要一特殊的絕緣層設計；(3) 如何透過結構的設計來有效消除平板的殘留應力，該製程可能無法製作出所需要的邏輯閘。針對第一項挑戰，我們設計了利用金屬鎢(Tungsten)來當作訊號接觸電極。在第二項挑戰中，採用金屬鋁當犧牲層，利用二氧化矽當作絕緣層的設計。第三項挑戰中，我們提出一種新穎的元件設計，圖 1 為元件製作流程圖，其製程步驟詳述如下：

Step a：設計 PAD 光罩圖形

1. 利用 Pad Mask 先把 M4 層上的保護層去除，以方便金屬犧牲層的去除。值得注意的是有別於先前的設計,此次 type out 的元件是同時把 M4 及 M2 皆當作犧牲層；

Step b：設計 RLS 光罩圖形

1. 定義平板的形狀及蝕刻孔大小。

Step c：採用溼式蝕刻來釋放元件

1. 同時把元件中的 M4 及 M2 的金屬犧牲層完全去除

Step d：使接觸端的金屬可以露出在元件結構外面

1. 微浸潤一下氟化物蝕刻液，如 BOE 或 HF 稀釋液使得接觸端的金屬外露在元件結構外側。

2. 最後利用雷射(laser)切割系統或探針刮除 Anchor 端上的殘餘氧化矽層，使其底下的導電層 M3 露出，即完成元件的懸浮實作。

有別於之前的元件的平板結構是由一層保護層、兩層金屬層及兩層氧化層所組成。此次元件的平板結構是只採用兩種主要材料來組成類三明治的結構，分別為氧化矽、金屬鋁及氧化矽。利用這種三明治的結構設計，能使得結構內的殘留應力產生往上或互相抵消平衡的力矩，進而提升元作製作的成功率。

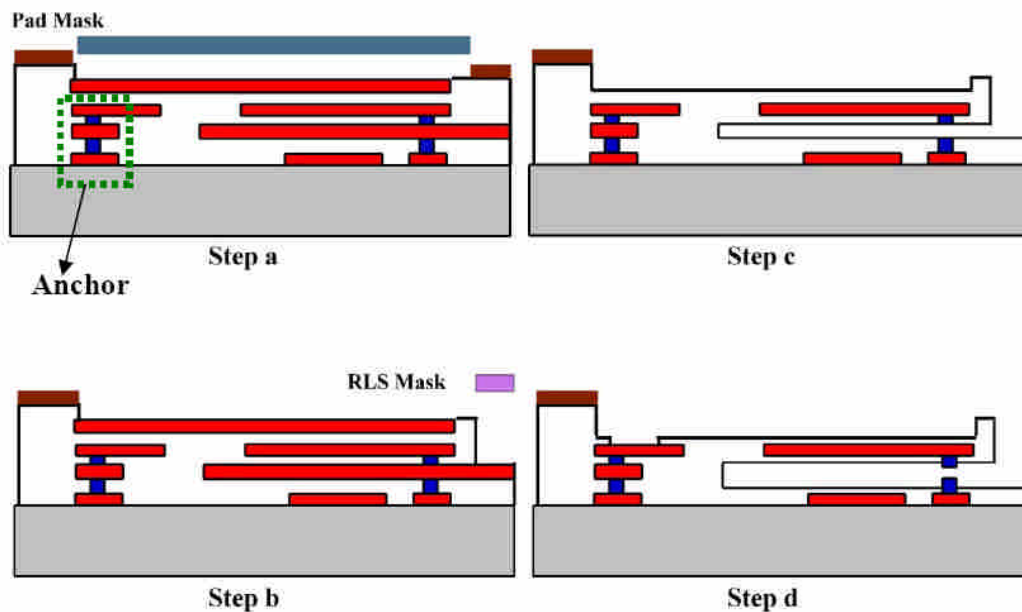


圖 1 CMOS MEMS 元件的製程設計及後製程流程圖

#### 4.2 Au 金屬—金屬接觸之微機電製程

圖 2 為本研究所製作出的微機械邏輯閘。如圖所示，中間透明層為不導電的介質材料 (oxide)，其作用為在一懸浮結構上，電性隔離左右兩側電極。圖中懸浮結構的最上層的左右兩側為鋁薄膜，其目的有二：做為蝕刻過程的「硬質罩幕層」(hard mask)；用來抵消懸浮結構的殘餘應力 (residual stress)，使之不致於過度翹曲。懸浮結構下方 (無法由本圖看見) 為使用 Au/Al 所定義的上下電極，其目的在避免氧化，並降低電極接觸時的接觸電阻。以下將分段論述每一步驟的目地及其關鍵的製程參數。圖 3 為所提出的製程步驟示意圖，其製程步驟詳述如下：

Step 1: 製作元件與矽基底的絕緣層並製作金屬導線及下電極

A1. 在 (100) N-type 矽基底上成沉積乾氧化層 (dry oxide) 及氮化矽。

A2. 利用 AZ-5214 反轉光阻定義電極圖樣。

A3. 利用熱蒸鍍法沉積黏著層及 0.1 微米的 Au，再利用光阻剝落法 (lift off) 得到所需要的金屬圖樣。

Step 2: 製作犧牲層作為懸浮結構與基底間的空隙 (air gap)

B1. 以 PECVD 沉積非晶矽 3 微米做為犧牲層。

B2. 在犧牲層上利用非等向性乾蝕刻定義出凹槽 結構，做出 dimple 結構及懸浮結構的支撐樑。

Step 3: 製作金屬導線及上電極

C1. 利用 AZ-5214 反轉光阻定義電極圖樣。

C2. 利用熱蒸鍍法沉積黏著層、0.1 微米的 Au、0.25 微米的鋁，再利用光阻剝落法得到所需的金屬圖樣。

Step 4: 製作懸浮結構層。

D1. 以 PECVD 沉積二氧化矽 3 微米，一來做為懸浮結構層；二來回填 (refill) 支撐樑兩側的溝渠，回填的目的在於保護非晶矽所製作的支撐樑。

Step 5: 製作金屬鋁的「硬質罩幕層」

E1. 以濺鍍的方式沉積金屬鋁，鋁薄膜厚度的設定請參考[5]。

Step 6: 釋放懸浮結構 (release)

F1. 以非等向性乾蝕刻技術定義蝕刻孔，使用等向性蝕刻技術掏空犧牲層。

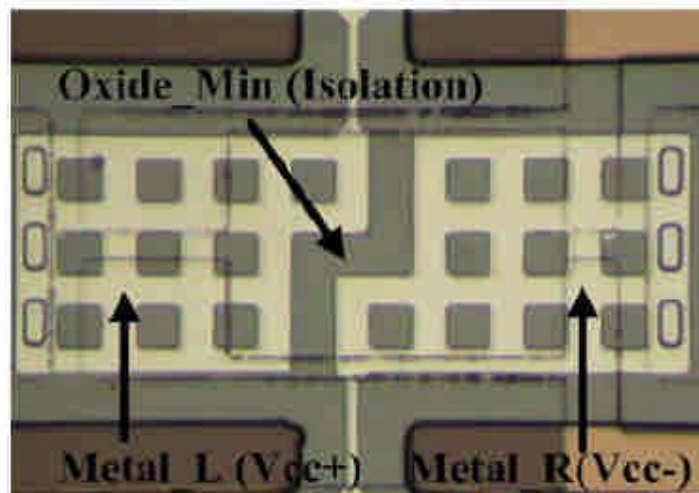


圖 2 微機械邏輯閘實體 (上視圖)



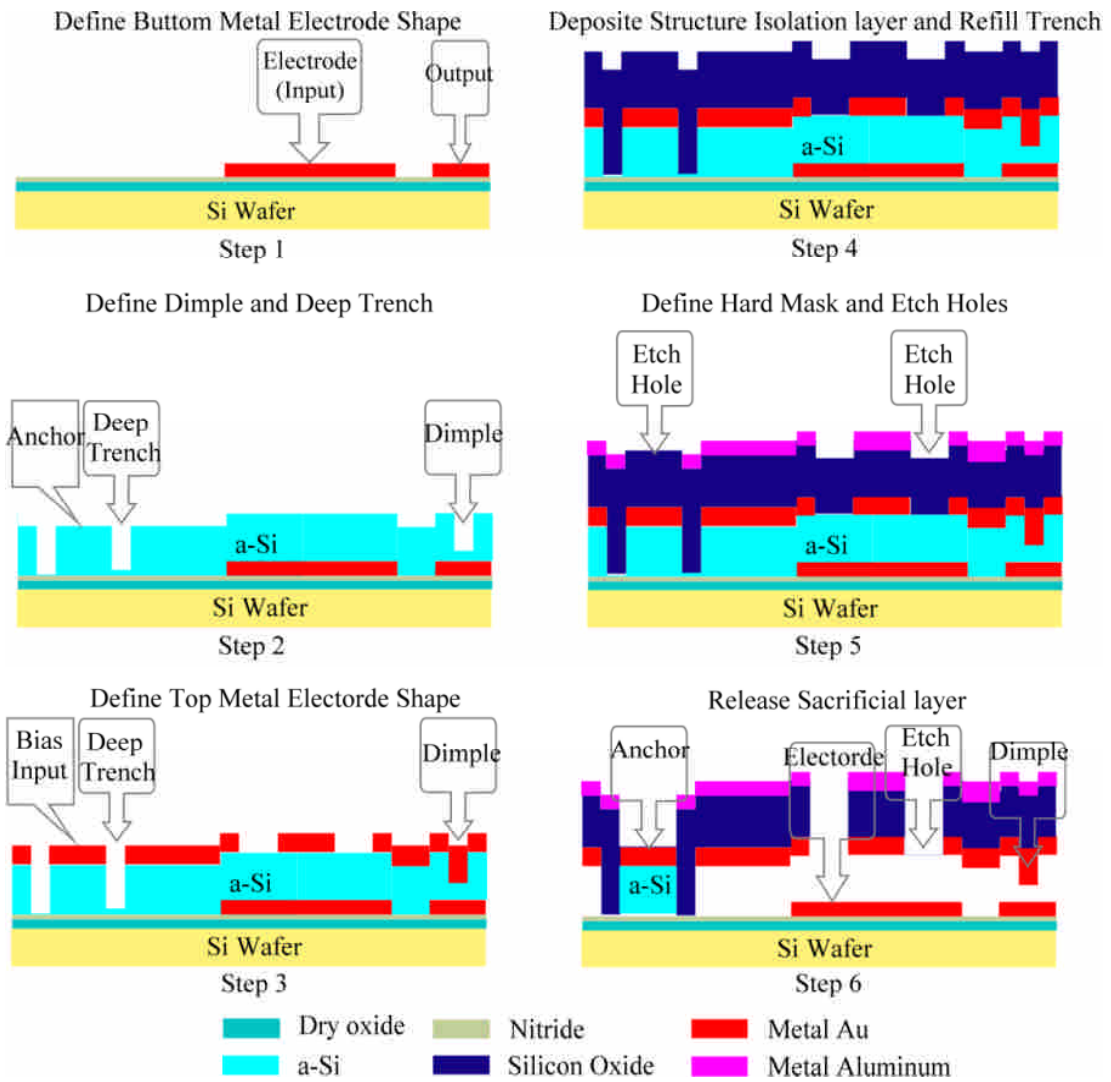


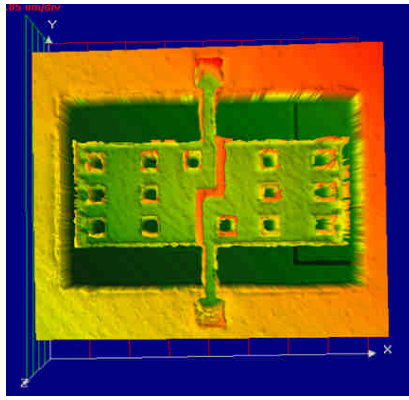
圖 3 Au 金屬-金屬接觸製程流程圖

## 五、 結果與討論

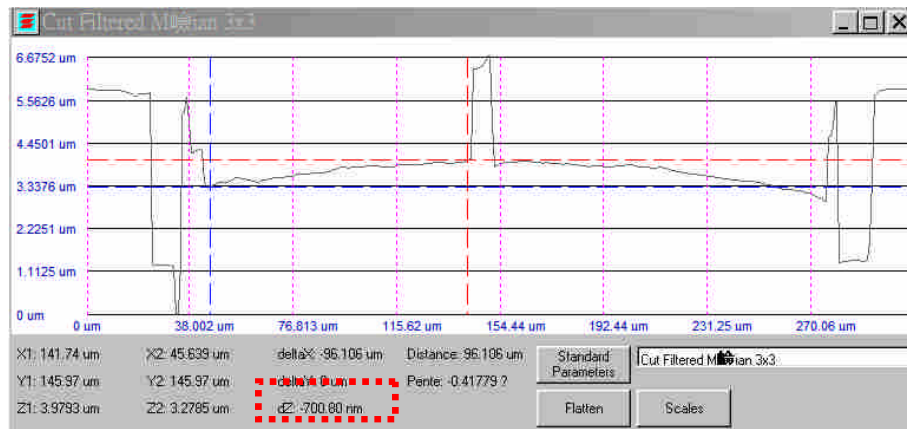
為了實現具金屬—金屬接觸、CMOS 製程相容的微機械邏輯閘，本計畫採用了兩種製程方式來製作，其研究成果分述如下：

### 5.1 TSMC CMOS-MEMS 製程結果及討論

在解決殘留應力問題方面：如圖 4 所示，實驗結果發現懸浮後的三明治結構透過白光干涉儀所量測得到的形變量只有 0.7um，符合結構形變的容許範圍內。



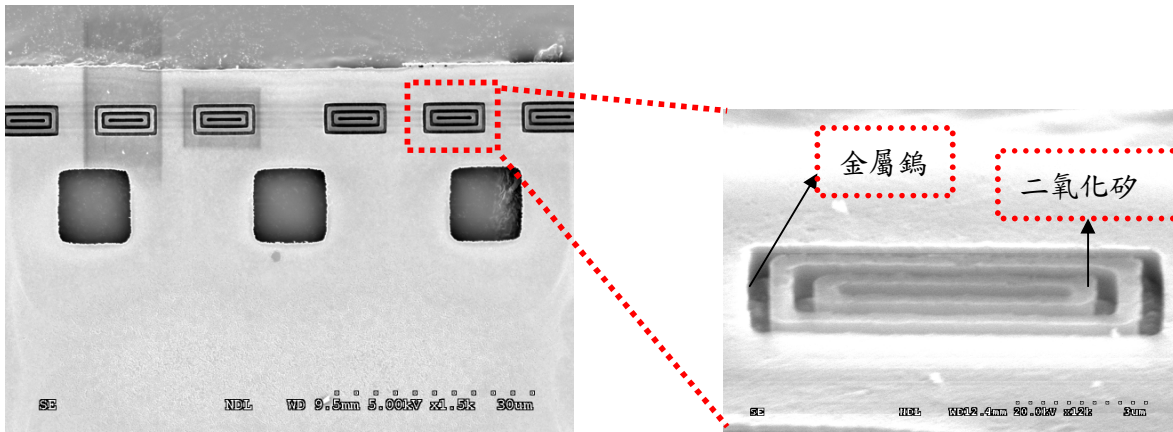
(a) 白光干涉儀所量測出的 3D 結構圖



(b) 微機械邏輯閘的 profile 圖

圖 4 白光干涉儀所量測得到的平板形變圖。經過特別設計後，平板端點處只稍微往下彎曲 0.7um。

在後製程-溼蝕刻實作方面：此元件的 M2 犧牲層包含了三種金屬材料，其材料主要有金屬鋁、金屬鈦及氮化鈦三種材料。根據先前的實驗結果發現使用鹼性蝕刻液 AD-10(TMAH2.38%+界面活性劑)雖然能溼刻大部分的金屬材料，包含金屬鋁及金屬鈦，而讓元件懸浮的效果最佳且不會蝕刻二氧化矽的隔絕層，但是接下來在蝕刻氮化鈦犧牲層時卻遇到相當大的挑戰，由於目前能蝕刻氮化鈦的蝕刻液對氮化鈦及金屬鎢的選擇比皆太低，造成蝕刻時間無法控制，如圖 5 所示，原先凹孔處的金屬鎢皆被蝕刻殆盡，使得元件無法有金屬對金屬接觸的功能。

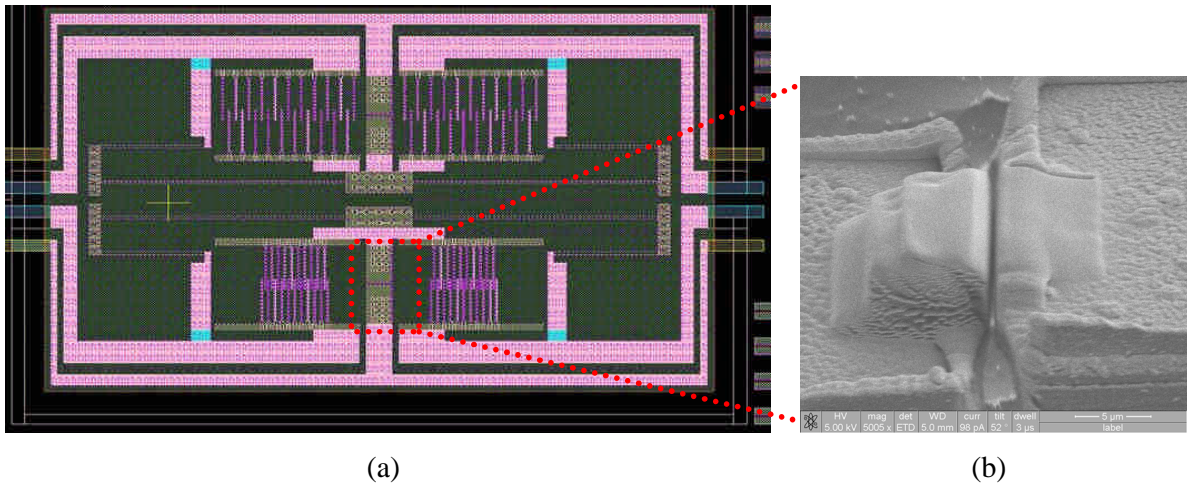


(a) 平板結構背面圖

(b) 溼蝕刻後，接觸端的金屬鎢部分受到嚴重的破壞

圖 5 溼蝕刻後，平板接觸端的蝕刻情況

目前仍在尋求更適合的金屬蝕刻液。或者重新設計一梳狀式的微機械邏輯閘元件如圖 6(a)所示，並利用聚焦離子束與電子束顯微系統(FIB)，在接觸端的金屬鋁上微加工一層白金 Pt 金屬如圖 6(b)所示，除了可以避開溼蝕刻選擇比不佳的問題外，因為在接觸端有不易氧化的金屬做為訊號傳遞的媒介，因此將有助於改善金屬氧化及接觸電阻過大的問題。惟可能的問題在於微加工的白金尺寸大小、厚度及附著力仍有待實驗分析，其可行性，仍在審慎評估中。



(a)

(b)

圖 6 梳狀式的微機械邏輯閘元件 (a) 元件示意圖 (b) 在接觸端白金金屬沉積情況

## 5.2 Au 金屬—金屬接觸之微機電製程結果及討論

### 5.2.1 元件結構觀測

圖 7 為利用白光干涉儀量測懸浮結構在釋放後的翹曲量。如圖所示，在調整懸浮結構內部殘留應力前，結構由金與二氧化矽所組成，釋放後的懸浮微結構有 2.7 微米的翹曲量，因為釋放前懸浮結構與下電極之間的空隙僅剩 1.8 微米，因此判斷此結構已與下電極接觸，元件喪失邏輯功能。而在利用

鋁膜及最佳化二氧化矽層的殘留應力後，如圖 7(b)所示，懸浮結構的翹曲量約為 0.85 微米，所剩餘的空氣隙約為 1 微米，元件仍可正常工作。

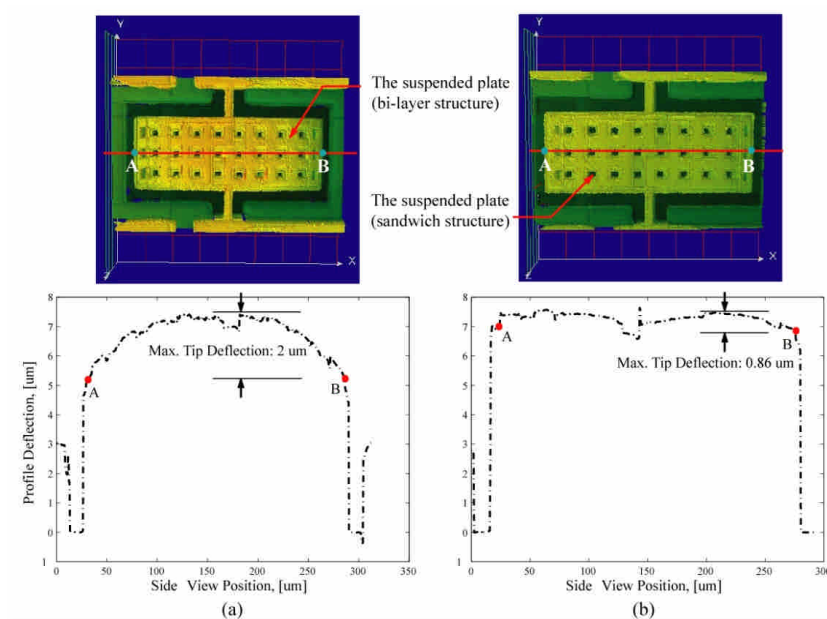


圖 7 結構釋放後，兩種懸浮結構的翹曲量比較圖；(a) 雙層式結構的翹曲量(不包含 Aluminum hard mask) (b) 三層式結構的翹曲量(包含 Aluminum hard mask)

### 5.2.2 邏輯功能測試

經由雷射都卜勒測試得知，微機械邏輯閘的共振頻率為 39.25KHz。如圖 8 所示若輸入操作電壓  $(V_{cc+}, V_{cc-}) = (25V, -25V)$ ，則元件具有 NOR 閘的邏輯功能。接觸電阻經量測為 100 歐姆。若要使得元件具有 NAND 閘的邏輯功能，只要將輸入操作電壓反接即可，如此即可達到在同一結構中實現兩種邏輯閘的設計。

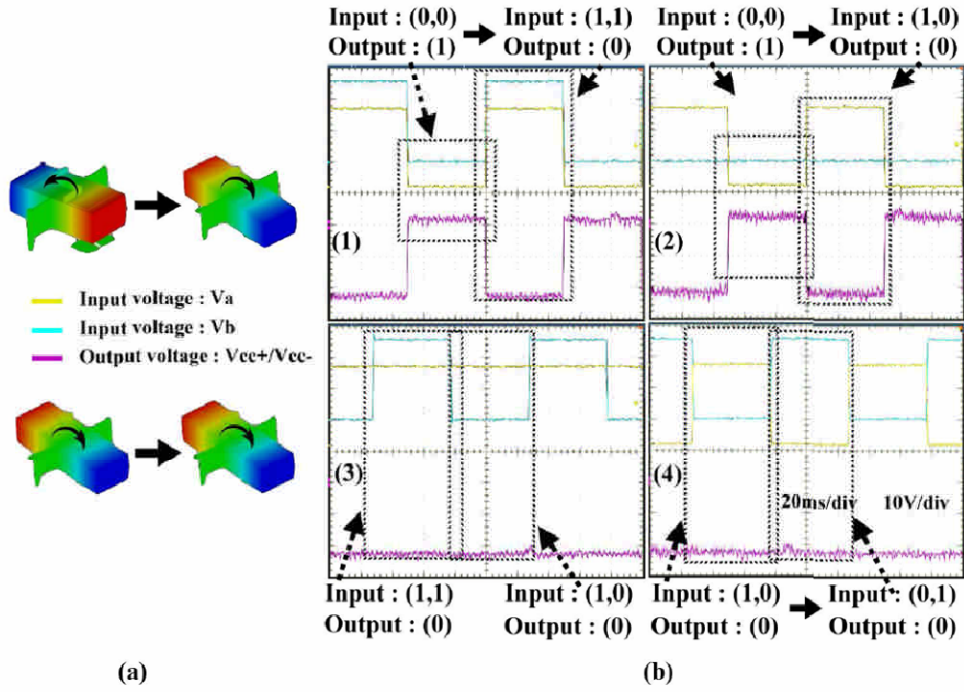


圖 8 NOR 閘的邏輯功能訊號量測 (a) 有限元素分析模擬元件邏輯功能的動態轉換 (b) (1) Input: (0,0) to (1,1) → output: 1 to 0 (clockwise rotation). (2) Input: (0,0) to (1,0) → output: 1 to 0 (clockwise rotation). (3) Input: (1,1) to (1,0) → output: 0 to 0 (no rotation). (4) Input: (1,0) to (0,1) → output: 0 to 0 (no rotation).

### 5.2.3 功率損耗測試

圖 9(a)為測試功率損耗的電路配置圖，利用這樣的電路組合可以求得元件在導通時(turn on stage)的整體功率消耗

$$\begin{aligned}
 J_{sw} &= \int_0^{t_s} V_{sw}(t) I_{sw}(t) dt \\
 &= \int_0^{t_s} (V_s - V_r) \frac{V_r}{R_{ext}} dt
 \end{aligned}$$

在此  $t_s$  為上升時間， $R_{ext}$  是外加的電阻， $V_r$  則是通過  $R_{ext}$  的電壓降，透過量測到的時變電壓  $V_r$ ，如圖 9(b)所示，元件的整體功率消耗即可求得為 1.482nJ，而元件的整體能量消耗來自於三方面：儲存在扭轉彈簧上的  $J_{elastic}$ ，電流通過接觸電阻時的能量損耗  $J_{resistor}$  及阻尼阻力的能量消耗  $J_{damping}$ 。這三種能量的損耗可表示為：

$$\begin{aligned}
 J_{elastic} &= \frac{K_t \theta_{max}^2}{2}, \\
 J_{resistor} &= \int_0^{t_s} I_{sw}(t) R_{int} dt, \\
 J_{damping} &= \int_0^{t_s} \zeta \dot{\theta}(t) \theta(t) dt
 \end{aligned}$$

在此  $K$  是扭轉彈簧的剛性， $\theta$  是平板傾斜角度， $\theta_{\max}$  為最大旋轉角度， $R_{\text{int}}$  是接觸電阻。經由上述的三個公式可分別得到 31.64pJ、0.85pJ 及 1.1nJ。因此可發現大部分的能量並不儲存在元件的扭轉彈 (torsional spring) 上，而是大部分消耗在阻尼阻力 (damping forces) 上。

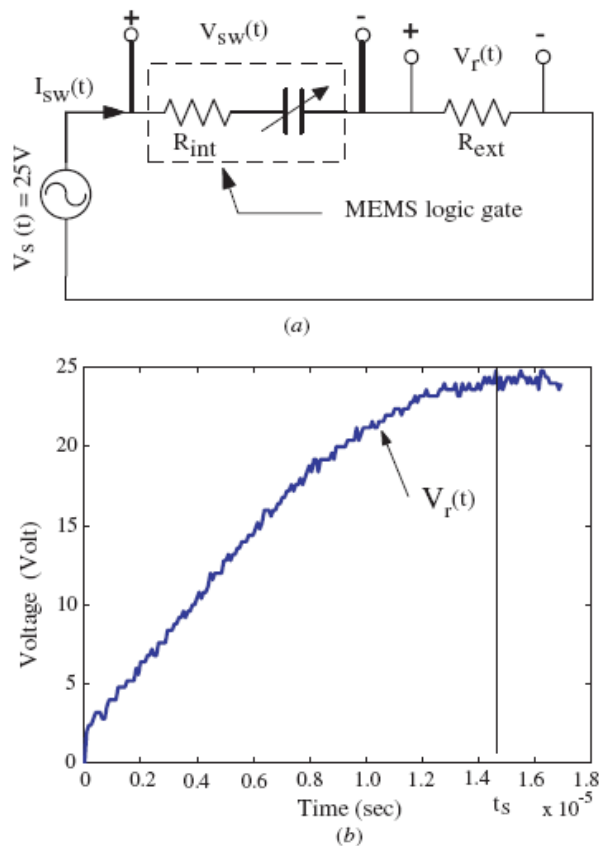


圖 9 (a) 為測試功率損耗的電路配置圖 (b) 元件在導通時 (turn on stage) 的暫態電壓變化。上升時間  $t_s$  約為  $14.8 \mu\text{s}$ 。

#### 5.2.4 Lifetime 測試

實驗中發現元件在開關作動超過 24,000 次後，非常容易發生金屬接觸端黏住 (stiction) 的問題，使得元件的作動失效。因此，我們利用 SEM 及 AFM 儀器針對接觸表面做調查。如圖 10 所示，透過 AFM 對 Dimple 及 Contact 電極 (Pad) 做掃描，可發現表面結構形狀在開關前後並無太大的變化，唯有其表面粗糙度有略不同，明顯在過了 24,000 次的接觸後，表面皆變平滑。SEM 下發現 Dimple 電極在發生 stiction 問題後，表面材料會有剝離或破裂的現象，如圖 11 所示。因此我們推測會造成金屬接觸端黏住的問題可能在於驅動電壓過大 ( $\pm 25\text{V}$ )，在超過 24,000 次的開關次數後會容易誘發接觸電極產生 electromigration 的現象，而造成金屬接觸端黏住 (stiction) 的主因，詳細接觸端電極的物性變化，可能需要更深入研究及探討後才能夠了解。

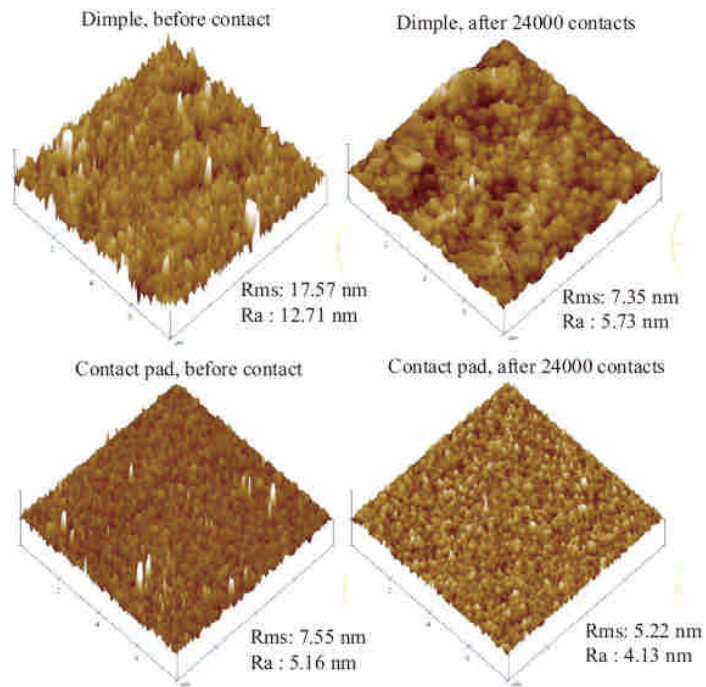


圖 10 Dimple 及 Contact 電極的在接觸前後其表面粗糙度量測結果

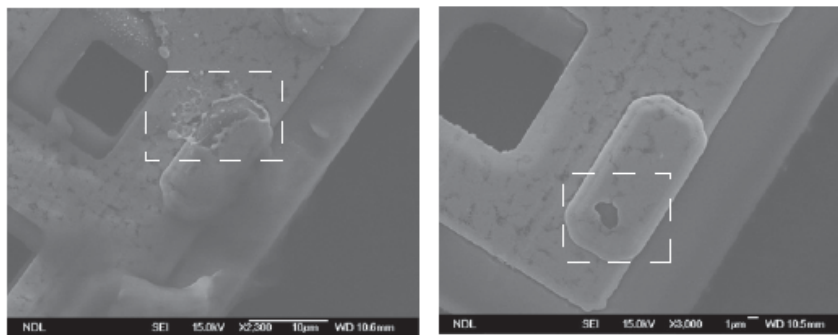


圖 11 元件在開關作動超過 24,000 次後，Dimple 電極表面材料會有剝離或破裂的現象

## 六、參考文獻

- [1] Tsai C-Y, Kuo W-T, Lin C-B and Chen T-L 2008 Design and fabrication of MEMS logic gates J. Micromech. Microeng. 18 045001
- [2] Hirata A, Machida K, Kyuragi H and Maeda M 2000 A electrostatic micromechanical switch for logic operation in multichip modules on Si Sensors Actuators A 80 119 - 25
- [3] Lee S W, Johnstone R W and Parameswaran A M 2005 MEMS mechanical logic units: design and fabrication with micragem and polymumps Proc. Canadian Conf. on Electrical and Computer Engineering (Saskatoon, Canada, 1-4 May 2005) pp 1513 - 6

- [4] Hill M, O' Mahony C, Duane R and Mathewson A 2003 Performance and reliability of post-CMOS metal/oxide MEMS for RF application J. Micromech. Microeng. 13 S131 – 8
- [5] Fang W and Wickert J A 1995 Comments on measuring thin-film stresses using bi-layer micromachined beams J. Micromech. Microeng. 5 276 – 81



## 七、 附錄

### **JOURNAL PUBLICATIONS**

發表刊物名稱: Journal of Micromechanics and Microengineering,(JMM)

論文題目: Design, fabrication and calibration of a novel MEMS logic gate

卷期: Volume 20, Number 9

出版日期: 2010/7 月

補助計畫編號: NSC 98-2221-E-009-011

## 國科會補助專題研究計畫成果報告自評表

請就研究內容與原計畫相符程度、達成預期目標情況、研究成果之學術或應用價值（簡要敘述成果所代表之意義、價值、影響或進一步發展之可能性）、是否適合在學術期刊發表或申請專利、主要發現或其他有關價值等，作一綜合評估。

1. 請就研究內容與原計畫相符程度、達成預期目標情況作一綜合評估

- 達成目標
- 未達成目標（請說明，以 100 字為限）
- 實驗失敗
- 因故實驗中斷
- 其他原因

說明：

受到製程機台的限制無法完整實現出原先預期的元件設計因此無法真正整合到電源管理系統中，但元件的機械特性（共振頻率、運動振幅）及電性特性（驅動電壓、邏輯功能..等）已有完整的測試結果，因此其可行性仍可由初步的實驗中得到證明。

2. 研究成果在學術期刊發表或申請專利等情形：

- 論文：已發表 未發表之文稿 撰寫中 無
- 專利：已獲得 申請中 無
- 技轉：已技轉 洽談中 無
- 其他：（以 100 字為限）

3. 請依學術成就、技術創新、社會影響等方面，評估研究成果之學術或應用價值

本計劃已成功運用低溫的 MEMS 製程製作出一微小 250umx100um 之機械邏輯元件。因為此元件能與傳統 IC 邏輯閘直接作替換，所以突破了傳統式的微機械開關的應用侷限，使其有更廣泛的應用。相關成果已發表在期刊論文中。所累積之研究成果與經歷將有助於非線性動態系統分析及 CMOS MEMS 製程設計的開發。

# 國科會補助計畫衍生研發成果推廣資料表

日期 2010年10月27日

<p>國科會補助計畫</p>	<p>計畫名稱: 設計、製作CMOS製程相容之微機械邏輯閘及其IC電源管理技術之應用(III)                  計畫主持人: 陳宗麟                  計畫編號: 98 -2221-E -009 -011 - 學門領域: 其他 - 機械工程技術</p>		
<p>研發成果名稱</p>	<p>(中文) 設計、製作CMOS製程相容之微機械邏輯閘及其IC電源管理技術之應用(III)                  (英文)</p>		
<p>成果歸屬機構</p>	<p>國立交通大學</p>	<p>發明人 (創作人)</p>	<p>陳宗麟, 許齡元</p>
<p>技術說明</p>	<p>(中文) 一種車輛姿態估測系統，是設置於一車輛上，該系統包括：一運算單元；一懸掛系統位移感測器，電連接至該運算單元，並用以產生一懸掛系統位移數據予該運算單元；以及一全球衛星定位系統，電連接至該運算單元，並用以產生該車輛的絕對姿態予該運算單元，其中，該運算單元透過該絕對姿態與該懸掛系統位移數據而得到該車輛的相對姿態。車輛的絕對姿態係指車輛姿態相對於一固定於地球表面一點的座標；車輛的相對姿態係指車輛姿態相對於一固定於道路表面且隨道路表面角度變化的座標。                  (英文)</p>		
<p>產業別</p>	<p>機械製造業；電機及電子機械器材業；運輸工具製造業</p>		
<p>技術/產品應用範圍</p>			
<p>技術移轉可行性及預期效益</p>			

註：本項研發成果若尚未申請專利，請勿揭露可申請專利之主要內容。

98 年度專題研究計畫研究成果彙整表

計畫主持人：陳宗麟		計畫編號：98-2221-E-009-011-					
計畫名稱：設計、製作 CMOS 製程相容之微機械邏輯閘及其 IC 電源管理技術之應用(III)							
成果項目		量化			單位	備註（質化說明：如數個計畫共同成果、成果列為該期刊之封面故事...等）	
		實際已達成數（被接受或已發表）	預期總達成數(含實際已達成數)	本計畫實際貢獻百分比			
國內	論文著作	期刊論文	0	0	100%	篇	
		研究報告/技術報告	0	0	100%		
		研討會論文	1	0	100%		
		專書	0	0	100%		
	專利	申請中件數	0	0	100%	件	
		已獲得件數	1	0	100%		
	技術移轉	件數	0	0	100%	件	
		權利金	0	0	100%	千元	
	參與計畫人力 (本國籍)	碩士生	4	0	100%	人次	
		博士生	1	0	100%		
		博士後研究員	0	0	100%		
		專任助理	0	0	100%		
國外	論文著作	期刊論文	1	0	100%	篇	
		研究報告/技術報告	0	0	100%		
		研討會論文	2	0	100%		
		專書	0	0	100%		章/本
	專利	申請中件數	0	0	100%	件	
		已獲得件數	0	0	100%		
	技術移轉	件數	0	0	100%	件	
		權利金	0	0	100%	千元	
	參與計畫人力 (外國籍)	碩士生	0	0	100%	人次	
		博士生	0	0	100%		
		博士後研究員	0	0	100%		
		專任助理	0	0	100%		

<p style="text-align: center;">其他成果</p> <p>(無法以量化表達之成果如辦理學術活動、獲得獎項、重要國際合作、研究成果國際影響力及其他協助產業技術發展之具體效益事項等，請以文字敘述填列。)</p>	<p style="text-align: center;">無</p>
---	--------------------------------------

	成果項目	量化	名稱或內容性質簡述
科 教 處 計 畫 加 填 項 目	測驗工具(含質性與量性)	0	
	課程/模組	0	
	電腦及網路系統或工具	0	
	教材	0	
	舉辦之活動/競賽	0	
	研討會/工作坊	0	
	電子報、網站	0	
	計畫成果推廣之參與(閱聽)人數	0	



# 國科會補助專題研究計畫成果報告自評表

請就研究內容與原計畫相符程度、達成預期目標情況、研究成果之學術或應用價值（簡要敘述成果所代表之意義、價值、影響或進一步發展之可能性）、是否適合在學術期刊發表或申請專利、主要發現或其他有關價值等，作一綜合評估。

1. 請就研究內容與原計畫相符程度、達成預期目標情況作一綜合評估

達成目標

未達成目標（請說明，以 100 字為限）

實驗失敗

因故實驗中斷

其他原因

說明：

2. 研究成果在學術期刊發表或申請專利等情形：

論文： 已發表  未發表之文稿  撰寫中  無

專利： 已獲得  申請中  無

技轉： 已技轉  洽談中  無

其他：（以 100 字為限）

3. 請依學術成就、技術創新、社會影響等方面，評估研究成果之學術或應用價值（簡要敘述成果所代表之意義、價值、影響或進一步發展之可能性）（以 500 字為限）

設計製作一微機械邏輯閘，該邏輯閘為一全新設計，並發表於該領域的知名期刊 Journal of Micromechanics and Microengineering (JMM)。該設計可解決 IC 漏電流的問題，因此極具商業價值。該設計的專利以申請並獲通過。