



晶片系統國家型科技計畫
第二期 97 年度成果報告

NSC 97-3113-P-009-001

計畫總主持人：吳重雨 校長
計畫共同主持人：陳良基 教授

中華民國九十八年二月二十七日

目 錄

晶片系統國家型科技計畫成果摘要報告.....	1
晶片系統國家型科技計畫成果效益事實報告.....	31
晶片系統國家型計畫辦公室 97 年行事曆.....	94
 <u>附錄</u>	
附件一、經濟部技術處成果效益事實報告.....	99
附件二、經濟部工業局成果效益事實報告.....	141
附件三、教育部成果效益事實報告.....	188
附件四、國科會工程處成果效益事實報告.....	215
附件五、國科會自由軟體暨成果效益事實報告.....	242
附件六計畫績效評估報告(第三者評估).....	267
晶片系統國家型科技計畫 97 年度辦公室運作計畫活動及國外差旅報告.....	277

97 年度國家型科技計畫成果摘要報告

計畫名稱：第二期晶片系統國家型科技計畫

執行期間：95 年 1 月至 99 年 12 月

參與部會 (計畫名稱)	97 規劃數 (千元)	97 預算數 (千元)	97 年 1~12 月 執行數 (千元)	執行率 (%)
經濟部技術處 (發展晶片關鍵技術及設計驗證中程 綱要計畫)	1,052,430	1,041,404	983,706	94 %
經濟部工業局 (晶片系統產業發展計畫)	315,000	307,092	292,315	95%
教育部 (前瞻晶片系統設計人才培育先導計畫)	210,000	210,000	211,833	100%
國科會工程處 (晶片系統技術研究發展中程綱要計畫)	380,000	380,000	364,422	95%
國科會自由軟體 (嵌入式系統暨自由軟體學術研發應 用計畫)	98,000	98,000	96,791	98%
總 計	2,055,430	2,036,496	1,949,067	96%

註：經費執行數截至於行政院施政系統 1~12 月執行情形。

國家型科技計畫成果摘要報告

計畫名稱：晶片系統國家型科技計畫

主管部會：國家科學委員會

參與部會署：經濟部技術處、工業局、國科會工程處、教育部、國科會自由軟體

97年計畫金額：2,036,496 仟元

全程計畫金額：11,271,071 仟元

壹、計畫簡介 (應含計畫發展之重點技術(或措施)與國際之比較)

「矽導計畫-晶片系統國家型科技計畫」已進入第二期(第一期92~94年;第二期95~99年)，二期計畫執行重點在於延續及落實第一期的努力與成果，以協助台灣產業的第二次躍昇，第二期計畫實施重點為：

●分項計畫

- ◆ 以創新產品為導向之系統技術(Innovative SoC Product Integration)
- ◆ 以前瞻技術為導向之晶片技術(Advanced SoC Design Integration)
- ◆ 前瞻SoC人才養成與人才環境(Advanced SoC Design Infrastructure)

●專案推動

- ◆ 射頻與混合訊號電路設計 (RF and Mixed Signal Circuit Design)
- ◆ 嵌入式軟體 (Embedded Software)
- ◆ 異質整合技術 (SiP/MEMS/Sensor Integration)

計畫將以「矽晶圓製造為根，晶片系統設計為幹，創造優質生活為果」的基本精神推動，發展台灣完善的晶圓半導體產業為根基，建構高效率的晶片設計技術與環境，利用系統晶片的實體產出，推動跨領域創造優質生活的創新產品開花結果，掌握與開發SoC技術核心與建立國際一流的研發環境，成為台灣未來於國際市場競爭中的新核心競爭力。

●國際之比較

技術處

- 1.全球最低功耗的數位電視 RF Tuner IC：開發完成 0.18μm CMOS 的 DVB-T Tuner 技術，突破限制成為全球產品中功耗最低(<300mW)的矽晶數位電視調諧器(DTV Silicon Tuner)，將大幅提升數位電視訊號接收品質，此項產品除靈敏度(Sensitivity)與高效能(Performance)均符合國際標準外，小於 300mW 的超低功耗，更遙遙領先全球其他公司仍需 1W 的產品。

2. PAC DSP：致力於發展支援 Programmable Multi-standard Baseband Solution 的高效能低功耗 Programmable Multimedia Processors，以 Multi-core、Multi-thread DSP 架構來進一步增強 DSP Processing Capability，以提供未來 Multimedia Portable Device 在無線通訊與 Triple Play 服務之下 Multimedia Streaming 和擁有無限可能之 Web2.0 新應用之需求，並搭配完整開發環境和多元豐富的應用軟體等，使得產品差異化或客製化更容易且快速地完成，符合分眾市場的特殊要求以及協助國內廠商進攻總產值達數十億美元規模之新應用（PxD）市場。更重要的是將國內關鍵元件的技術層次，推升至與世界頂尖廠商齊頭並進的地位，讓台灣在國際舞台展露頭角。

貳、重要執行成果及價值

截至 97 年 12 月止重要執行成果如下：

技術處

一、WiMAX 個人行動數位機關鍵技術發展分項：

- 協助 DVB-H RF Tuner IP 技術移轉廠商-台灣創毅公司完成中國大陸 CMMB 規格之 Silicon Proof，預訂該公司產品將於今年底前量產上市。
- 完成 SISO AGC，MIMO Outer 及 MIMO core(CE/STBC/SD)等核心功能之 RTL code 撰寫及初步測試；並進行整合 MIMO PHY Top Control and Integration。
- 完成 PACDSP V3.3e 低功耗微架構：包括多重操作電壓設定、subsettable cache lines 與 configurable memory banks 等設計，並搭配 Cadence CPF 建議流程，進行驗證及晶片實現。
- 進行 MIMO NXP RF EVB 與 MIMO NXPAD/DA MB 介面整合。將 SISO NXP RF EVB 設計成 MIMO 電路，未來將與 ADI 的 ADC/DAC IC 及 STC Base Band FPGA 電路進行整合，以量測整個 MIMO 系統特性。

二、資訊與通訊領域環境建構細部計畫-晶片設計與驗證環境實驗室建構分項：

- 進行單一功率格式流程建立：使用 TSMC 90G library，以 nano CPU 為 Trial Run 電路，完成 Synthesis，Floorplan，Placement，Clock Tree Synthesis，Routing，MMMC Analysis 等實做流程，建立相關之 Power-Aware Design Methodology。下半年 PAC Duo 將以此流程來實現，以縮短設計時間。

三、數位家庭無線通訊技術發展計畫：

- 完成數位感知環境與資料擷取平台與共通感應資訊處理平台之需求分析與系統規劃。

- 由資策會、工研院與中科院共同協助經濟部技術處，推動在 WIT CLUB 下成立「智慧生活產業聯盟」，於 6/5 由技術處杜紫軍處長及 WIT 許勝雄會長，在 300 位來賓見證下，共同啟動。

四、嵌入式感測網路處理機技術：

- 完成即時運算處理加速運算核心 Multi-Issue PAB, 並於 FPGA 平台測試板測試高倍率影像壓縮程式，目前正整合 CX32 WSN SoC 影像感測器介面，以進行監控影像資料於 WSN 感測節點即時壓縮功能測試。
- 進行 Secure Access Control on WSN 相關資料之研究及規劃，並針對國際標準 OASIS 之 XACML specification / schema 進行研究。

五、學界科專：

- 完成 UniCore VisoMTt 處理器建構：國內第一個多執行緒多核心媒體處理器，關鍵技術包含一個具全世界最低能量消耗指標的資料比對硬體核心，發展能於國內學術界自行開發的處理器 UniRISC 運行的 Linux 版本。
- 10 Gbps 之晶片傳輸鏈架構及平台，可支援 SoC 內部高速傳輸匯流排之需求及 Embedded CPU 及記憶體模組高速連接，其技術亦可延伸至晶片間之串列連接，並實現出一組 10GS/s 4-bit 的 ADC 和 DAC，其中 10GS/s ADC 是目前全世界用 pure CMOS 製程中做到最高速的 non-interleave ADC。
- 達成兩項「雙電壓設計軟體」及「細胞元式功率閘設計」（世界首例）可嵌入於 IC 設計環境之成果（第二項為世界首例）；完成國內第一個無線雙向傳輸生醫訊號檢測與刺激之微刺激器系統，及超低功率心電訊號檢測系統。

六、業界科專：

- 在推動成立 SoC 業界科專計畫方面，已有朋程、印通 2 案通過技審。另有虹晶、睿緻等 2 案業界科專已送件審查，目前尚在排審中。

工業局

一、半導體學院計畫

(一)計畫規劃分項

1. 完成半導體產業人才需求調查報告 1 份。瞭解半導體產業人才供需狀況及用人需求。

2. 完成人才職能調查與分析報告 1 份，結合產學研技術專家與人資顧問意見，進行半導體人才職能調查，使學員更瞭解企業甄選人才需求，作為半導體人才訓練發展之依據。
3. 完成嵌入式軟體、IC 封裝領域職涯發展學習地圖規劃報告各 1 份，作為專業人才職涯發展與專業學程規劃參考。
4. 結合國內產學研資源，邀請設計、製造、封裝及測試領域課程規劃委員，共召開 4 場課程規劃會議，完成 98 年度半導體人才培訓各領域之學程修訂。
5. 邀請開班單位、學業界先進，完成舉辦課程說明會 4 場，推廣半導體人才培訓課程資訊及整體服務。

(二) 推動與管理分項

1. 為提供半導體產業完整之人才發展服務，設置半導體學院推動辦公室，依據整體計畫推動目標與策略，進行整體計畫規劃、推動與管理。
2. 彙整半導體相關之人才發展與培訓服務，提供產業界對於半導體科技人才與技術發展提升之單一服務窗口。
3. 完成 97 年度人才培訓開班單位作業規範 1 份，據以作為開班作業執行及管理依據。
4. 進行人才培訓相關作業管理，定期進行開班進度追蹤及中長期班媒合進度追蹤管理，以隨時有效掌控學員媒合進度，並提供必要協助。

(三) 人才培訓分項

1. 完成短期班專業人才開班培訓共 97 班，2,543 人次；完成中長期養成人才開班培訓共 16 班，406 人。
2. 完成 50 門課共計 50 小時數位化教材課程，累計達 104 門線上課程，全年學習人次達 650 人次以上，推動力晶、瑞晶、矽品、日月光四家企業納入網路學院數位化教材成為企業內部訓練教材。
3. 舉辦「60GHz Radio 2008」國際課程 1 場，吸引 142 位業學界專家學者一同參與。
4. 舉辦公開說明會 1 場與遴選會議 3 場，完成開班單位遴選作業，建立涵蓋 24 個開班單位的學院開班網絡。
5. 舉辦溝通協調會、期中及期末座談會各一場，及時與開班單位進行溝通，促使計畫能順利達成目標。
6. 完成 96 年度中長期班學員就業追蹤報告與企業任用滿意度調查報告各 1 份。

(四) 輔導就業分項

1. 與企業人資合作，不定期彙整並即時遞送培訓學員履歷，協助企業優先面試培訓學員，進而促進學員媒合。

- 2.配合中長期班結訓及求職時程，舉辦學員成果展及交流活動 3 場，提升學員與企業間的媒合效益。
- 3.舉辦企業體驗活動 4 場，使學員提前了解企業文化與環境，並對未來工作職務內容與環境有初步認識，了解在企業工作之情況，幫助學員就業後更能迅速熟悉職場。
- 4.舉辦培訓學員與企業面試活動 5 場，提供培訓學員現場與企業直接面談機會，增加媒合成效。

二、半導體產業發展推動計畫

(一)掌握產業脈動與提供產業情報

- 1.針對我國及全球半導體產業之發展態勢進行資訊蒐集與研析，並完成全球 450mm 晶圓製程發展之相關資訊蒐集與分析，以提供政府相關單位作為制定產業發展策略及政策之依據。
- 2.調查研析我國與鄰近國家之招商優惠措施比較，包含韓國、印度、新加坡及中國大陸等國，以供政府作為未來研擬招商政策之重要參考，進而建構更為強化之產業發展策略。
- 3.每季針對國內半導體產業之營運狀況進行產銷調查分析，以有效掌握我國與國際半導體產業之發展狀況，冀使各項策略規劃工作在執行層面，更能符合廠商之實際需求與市場趨勢。
- 4.藉由發行半導體產業推動辦公室電子化專刊，並透過半導體產業推動辦公室網站 E 平台之建置，強化辦公室推廣能量，冀使有效掌握我國與國際半導體產業之發展狀況，以利各界對半導體產業相關知識能量之有效擴增。

(二)提升產業技術能量與建構產業競爭優勢

- 1.舉辦各種國際性展覽與技術交流研討會，以促進國內外廠商在半導體相關技術之相互交流，進而誘發商機並據此拓展我國半導體產業之國際視野。
- 2.藉由半導體設備零組件技術交流座談會之舉辦，針對半導體耗材及零組件之短中長期可自行開發高附加價值項目等關鍵議題作出具體規劃，期藉由增強台灣設備零組件之自給率，進而強化我國半導體產業競爭優勢。
- 3.為強化半導體產業鏈之完整性，舉辦台日半導體產業論壇與產業菁英圓桌會議，同時期望藉此交流平台邀集國內產官學研菁英提出前瞻性規劃藍圖與策略方針，以利下世代半導體產業政策之研擬與實踐。
- 4.協助促成先進堆疊系統與應用研發聯盟(Advanced Stacked-System Application Consortium, Ad-STAC)以及 SSD 聯盟(Solid State Drive Alliance)之成立，加速推動產業標準化與成熟化之相關佈局，據此建構下世代產業競爭優勢，進而鞏固我國全球地位

5.透過產業菁英圓桌會議之舉辦，由業界領袖提出針對開放赴大陸投資、擬定產業發展政策、協助記憶體產業轉型，以及配合搭橋專案之兩岸交流平台建置等議題，提出前瞻性建議以作為政府決策參考。

(三)促進投資與排除投資障礙

- 1.持續推動產業進行重大投資，截至今(97)年底我國 12 吋晶圓廠計有 18 座量產，6 座建置中，另有 16 座規劃中，已成為全球 12 吋晶圓廠密度及效能最高之地區。
- 2.協助廠商解決各種投資障礙，在今(97)年度共計排除日月光中壢廠用電、竹科三五路土地徵收、台塑勝高麥寮 12 吋長晶廠用水案、南亞科用電等 4 件投資障礙，以促使廠商在台順利投資建廠，間接造就廣泛就業機會與平衡台灣城鄉發展之社會效益。
- 3.在促進國內投資金額部分，97 年度共計促進台積電 F14(第三期)及聯電 F12B 之 12 吋晶圓廠的投入量產，使國內投資金額達新台幣 1,000 億元以上。
- 4.在促進外商在台投資金額部分，97 年度共計協助促進台灣大日印光罩、瑞晶電子、台塑勝高，以及其他外商在台投資金額達新台幣 442.17 億元。

三、晶片系統產業發展計畫

(一)協助進行產業策略規劃與研究

- 1.完成「國內 IC 設計產業目前發展 SoC 之現況調查研究分析一份」，內容包括：台灣 IC 應用市場趨勢、國內 IC 設計產業營運現況、國內 IC 設計產業技術發動態等，其中由國內終端應用產品對應用 IC 之需求，勾勒國內應用 IC 市場之形貌，進而探討國內 IC 設計重要廠商之營運狀況以及相關產業技術的發展議題，包括多核心、低耗能、嵌入式系統與晶圓封裝測試等。
- 2.舉辦「推動 SoC 產業發展策略座談會」，邀請業界人士包括明基、渠成、聯發科、揚智等高階主管，以及工研院與資策會多名與談代表，針對「行動上網下之系統與晶片產業發展機會」進行座談，分析國內產業在行動上網趨勢下之商機，以提供政府參考。
- 3.舉辦「SoC 產業技術與市場交流研討會」，假南港展覽館會議室舉辦大型研討會，主題為：「數位匯流下 IC 產業發展機會探索」，共發表三場演講，包括「數位匯流下的 3C 產品趨勢與 IC 產業商機」、「行動多媒體匯流下的多核心晶片發展與應用」、「晶片整合發展趨勢」等。
- 4.提出「國際間 SoC 發展相關指標、技術發展趨勢分析一份」，內容包括：全球 IC 應用市場趨勢、IC 設計產業發展動態分析、國際大廠發展態勢分析、國際 SoC 技術發展分析、半導體技術議題分析等，由全球終端產品對應用 IC 之需求，觀察相關 IC

之市場動態，進而探討整體 IC 設計產業、國際大廠之發展態勢，並從中發掘相關晶片整合、SoC 技術之進展態勢與分析指標，且分析整體半導體產業重要之技術議題，以提供業界與政府參考。

- 5.完成「我國 SoC 發展現況與可行之策略方案期末報告一份」，針對在國內 IC 設計產業、國際 IC 產業在相關 SoC 與晶片整合等技術、市場應用之研究，進一步分析我國在晶片相關 SoC 等產業發展之優劣勢，並據此探討我國產業之機會與挑戰，藉此提供政府與產業界於策略擬定之參考。
- 6.配合 NSoC 國家辦公室之議題需求，共進行四場簡報，簡報主題包括數位家庭發展前景與技術發展趨勢剖析、Android 平台趨勢與發展議題分析、全球 WiMax 產品與晶片發展現況分析以及熱門產品嵌入式系統市場發展趨勢等。並於大展後（CES 與 MWC）即時至國家辦公室進行相關產品、設計、應用與技術發展趨勢之分享。

(二)南港 IC 設計研發育成中心

1.促進產業高值化與產品多元化

- 培育二家進駐公司(京潤、優加)使用先進製程 90nm，及三家進駐公司(康銘華、湯銘、新瀚穎)各有一項研發產品達試產與量產階段，提升育成中心進駐公司技術能量。
- 育成中心協助進駐公司擎力所研發之 AC/DC 同步整流、ICMOSFET 場效電晶體、ESD & Latch up 靜電防護產品及進駐公司京潤所研發之 5TV1310/1312/ 1314 產品，提供國內系統廠商台達電、奇美電、友達、正文、友勁 5 家次使用，證實產品技術能力獲得肯定並得到實際的應用機會，加速 IC 設計業由資訊領域擴展至高附加價值產品。

2.促進產業群聚化

- 於 5/4~5/12 至矽谷辦理招商說明會 (1 場次)，共計 11 家廠商參與個別面談，促成 2 家海外公司(洋芋、ENet)回台參訪，洋芋並於 9/18 通過進駐審查會，期引進前瞻技術及促進廠商回台投資，並進駐南港 IC 設計育成中心。
- 南港 IC 設計育成中心新增三家進駐公司(智富、盈碩、優加)，洋芋半導體於 9/18、信德科技於 9/19 通過進駐審查會；南部育成中心新增一家進駐廠商玻邑科技，推動各公司進駐育成中心或擴大營運規模，目前進駐率平均達 73.5% (計畫目標 70%)。

3.促成產業合作

- 育成中心與設計服務公司、創投及業界建立合作平台，促進進駐公司與國內外業界公司合作 3 案次(京潤-GUC、京潤-國晟科技、優加-正文)，加快研發速度，讓產品能順利進至量產階段，增加產品競爭力。

4.促進廠商投資與協助突破資金障礙

- 扶植各進駐公司營運發展，新進駐公司智富、盈碩、優加、玻邑共計投資 1 億 3,700 萬元，已進駐公司康銘華、湯銘、信億、凱鈺共增資 1 億 1,100 萬元，進駐公司投資達 2.47 億元。

5.推廣 ESW 或奈米 SoC 技術業界應用 2 案次

- 育成中心提供「數位電路合成面積最佳化方法」與進駐公司湯銘建立技術合作，以縮小晶片面積，降低研發成本。
- 育成中心與進駐公司新瀚穎建立「設計規則檢查(DRC)及電路與佈局圖比對(LVS)程序」技術合作，以降低晶片 re-spin 機率，加速產品上市時程。

6.專利

- 南港育成中心輔導進駐公司優加申請國內發明專利 2 件，專利名稱分別為「行動通訊平台跟越異質平台之多媒體傳輸系統」與「具無線連網應用服務之資料存取裝置」，保護產品之發明與創作，將專利發明品或技術充分落實於產業上，以促進產業發展。
- 南部育成中心輔導進駐公司玻邑科技申請台灣發明專利 1 件，專利名稱：利用無線射頻辨識之電子名片及電子名片系統，並協助玻邑科技開發 RFID 晶片，並結合軟體，設計 RFID 電子名片產品，對發展 RFID 另項殺手級應用領域，極具貢獻。

7.促成產學研合作，注入學術研發能量

- 促成一品半導體與中山大學電機系超大型積體電路設計實驗室合作，雙方進行「Low-Noise LDO 電路設計」之研發。成果預期將可大幅提高原晶片的運作效率、縮短未來開發類比電路所需之時間與成本。
- 促成凱鈺科技與中山大學微處理器發展實驗室合作，雙方將進行「實現具快速內部記憶體資料傳輸之可參數化 DDR2 記憶體控制器 IP 設計」之研發。成果將可提供自動化之定址功能，能減少 CPU 的負荷，並可支援各種不同 DDR2 記憶體相關產品應用，可減低產品開發時對記憶體溝通介面設計上的時間花費，而控制器所支援的 internal fast memory transfer 功能則能夠增進記憶體的存取效率。

8.提供國內 IC 設計公司相關資訊與知識分享

- 完成技術文件專區系統建置及內容架構與權限管理辦法，內容包含：EDA 技術文件(1102 篇)、標準技術文件(7 篇)、焦點報告(6 篇)、計畫文件(20 篇)，與會員共享 IC 設計相關技術文件與經驗。
- 育成中心與知名產研單位合作，以 IC 設計產業為主題，完成八期電子報發放，目前會員數約 6500 人(含瑞昱半導體、Nvidia、威盛電子、慧榮科技、聯詠科技、凌

陽科技等公司)，內容包含：產業新聞、焦點報告、招才資訊、新聞分析、育成中心活動時程、育成公司簡介與動態內容，發送予所有會員，協助潛在客戶獲得所需之資訊。

- 維護南區 SoC 學界研發能量資料庫：新增 65 間 IC 設計領域實驗室；更新 47 筆實驗室(教授指導之實驗室名稱更新、或實驗室的指導教授更迭)；新增 412 筆實驗室研發成果。

(三)促進產學研參與國際前瞻標準組織

1.電子系統層級設計方法(ESL)標準工作小組

- 參與該領域代表性國際研討會 DAC(Design Automation Conference)1 人次國際標準會議，並參與完成 TLM 2.0 國際標準發表，並於 12/11 舉辦結合學研業界(成、清、台、創意、工研院)之共同研究成果發表會 1 場次，參加人數約 100 人。
- 由業界代表蘇培陞博士參與完成於 12 月中發表 SystemC Synthesizable Subset v1.2 Draft 國際標準，此標準將為世界 EDA 公司發展電子層級合成軟體之基礎，並會產生高階設計方法之變革。

2.消費性電子記憶體介面標準工作小組

- 透過台灣半導體產業協會會訊發送參與 JEDEC 會議帶回之資料及解讀資料給半導體廠商。
- 爭取到 2010 Jedec 來台舉辦，藉此可提升國內廠商對該標準制定組織及相關活動之參與意願。

3.寬頻通訊晶片設計與互通標準參與

- 目前已與 WiMAX Forum 測試案例開發團隊取得聯繫，預計於 FY98，參與 ETSI 開發 WiMAX 測試案例，以期加速國內外 WiMAX 產品互通性測試。
- 於 11 月 20 日台大醫院國際會議中心舉辦新世代 WiMAX (IEEE 802.16m)暨 WiMAX Forum 標準與技術研討會，結合最新 WiMAX Forum 最新標準資訊及 ETSI 開發測試案例經驗及工研院晶片中心無線寬頻技術組之相關技術研究成果，發表於業界，以利相關從業人員即早取得技術開發先機，創造產業效益。

4. 3DIC 設計標準與規格探索先期研究 (計畫變更項目)

- 完成 3DIC 先進封裝技術研究報告及相關標準之美國專利資料報告共 2 份及 3DIC Memory 標準 IMIS 解譯與分析報告 1 份，並於 11 月 27 日舉行 3DIC 設計標準國內論壇 1 場，參加人數 230 人次，將研究成果與業界進行溝通交流，充分達到計畫成果資訊分享的目的。

(四)鼓勵前瞻應用主導性新產品(補助)計畫

1. 進行申請廠商之書面財務分析及與銀行往來紀錄之徵信；針對核定通過之廠商，每季進行票信、債信之追蹤。
2. 針對計畫執行中進行現場訪視，確保政府資源妥善運用。97 年度共計進行財務查訪 17 次。
3. 受理新申請案計畫審查，完成執行中計畫 8 件計畫變更、9 項計畫技術查訪等作業。
4. 本分項計畫自 93 年起至 97 年 12 月底止，共受理 75 件申請案，獲計畫核定案件數計 37 件。核定研發總經費約 20.97 億元，包括政府提供補助款 6.69 億元，促進民間投資計約 14.28 億元。

教育部

教育部前瞻晶片系統設計人才培育先導型計畫推動的思維，是希望透過學校教學實驗環境及課、學程教材內容的建置及改進，協助學校提昇其教學品質，進而培養出產業所需，具國際競爭力的人才。本計畫依循此推動理念，將推動經費主要投入在「教材的發展與推廣」及「學校教學資源的充實」二項工作上，其推動成果及效要摘要說明如下。

一、教材的發展與推廣

97 年本計畫補助發展 4 門前瞻專業課程，累計(自 91 年開始)發展 60 門課程教材及 5 門通識課程教材，並全數收錄至 SOC 聯盟教材資料庫，供全國大學院校相關教師下載使用。97 年度新增註冊使用本教材資料庫的教師共有 61 人，並有 437 人次完成教材下載，累計(93 至 97 年)有 566 位教師註冊使用本教材資料庫，3,604 人次完成相關課程教材下載。
(資料庫網址：http://vlscicdb.cs.nthu.edu.tw/main_all.htm)

本計畫補助發展的教材係由以聯盟跨校核心師資合作開發，這些結合跨師資發展出來的上課及實習教材，透過聯盟教材資料庫的分享機制，以及聯盟辦理的各項短期研習課程的推廣，得以訊速及全面性地讓國內相關教師在最短時間內獲得已經消化、彙整之相關資訊及教材，並能在較短的時間內，熟悉了解這些前瞻議題，應用於各校相關教學、研討上。各校師生直接獲益，影響層面擴及全國，極具推動效益。

二、學校教學資源的充實

在 SoC 前瞻技術領域專業教學方面，本計畫推動「SoC 學程計畫」，96 及 97 年度補助 40 大學校院 58 系所推動 SoC 相關學程共 74 案，充實大學院校相關課/學程教學軟硬體實驗設備，共有 50,544 修課人次；在跨領域整合教學方面，本計畫推動「高科技專利取得與攻防課程推廣計畫」，補助 31 大專院校開授本項課程，累計(94 至 97 年)共有 4,734 修課人次。

透過上述各項課/學程推廣計畫的推動，本計畫協助全國各相關系所在各校開授 SoC 領域專業及跨領域課程，並藉由聯盟各項短期研習課程及聯盟教材資料庫的推廣分享機制，將聯盟發展出的教材典範廣泛地落實於國內各大學校院正規教學活動上，不但加速學校在 SoC 領域的教學能量的建立，也全面提昇國內大學校院 SoC 領域的教學品質，對於 SoC 領域博碩士人才的培育確有很大的貢獻。

國科會工程處

- 一、配合矽導師資及大量研究生之投入，培養博碩士高階研發人力近千人。
- 二、在電子系統層級(ESL)設計，通訊 CMOS 傳輸 SoC、生醫應用 IC，EDA 技術、多媒體 IC、軟性電子 TFT 電路、SoC 測試，多核心嵌入式系統等關鍵 SoC 技術均已有團隊投入研發，對國內產業界未來之發展提供堅強之後盾。

參、成果效益(應含已有之重大突破及影響)

一、學術技術面

技術處

(一) WiMAX 個人行動數位機關關鍵技術發展分項：

- 97年上半年完成專利獲證7件；專利申請18件；發表論文5篇；技術文件21篇。於著名之學術期刊（如 IEEE Electronic Letters, SoC Technical Journal）、研討會（如 ISSCC, RFIC, VLSI/TSA etc.），以擴散及展現創新想法與技術研發成果。
- 工研院晶片中心與CIC之合作，將PAC PMP平台成功推廣給學校單位，並提供完整的訓練教材與光碟，使教授與學生能儘速熟悉平台之運作與功能，進一步在此平台之上開發各式軟體與應用。

(二)資訊與通訊領域環境建構細部計畫-晶片設計與驗證環境實驗室建構分項：

- 97年上半年完成專利獲證3件；專利申請3件；發表論文7篇；技術文件14篇。於著名之學術期刊（如 IEEE TIM, TCAD, SoC Technical Journal, 電子月刊）、研討會（如 IEW, ETS, GLSVLSI etc.），以擴散及展現創新想法與技術研發成果。

(三)數位家庭無線通訊技術發展計畫：

- 與台灣大學資訊工程研究所合作，開發基於無線感測網路技術之行動節點支援技術，預期將可應用於人體行動與姿勢判定、醫療保健、安全監控等需要穿戴式裝置之應用情境中。

- 與清華大學資訊工程研究所合作，開發利用資料前置處理技術，以資料壓縮減量之方式來降低在一大型感測網路中之封包碰撞，以提高傳輸品質，增進網路整體流量。

(四)嵌入式感測網路處理機技術：

- 完成論文四篇，並刊登於電腦與通訊月刊 123 期。
- 完成高效能即時運算處理加速運算核心 Multi-Issue PAB，提供 CX32 WSN SoC 影像感測節點於 66MHz 下，24fps / QCIF 之即時壓縮能力。

(五)學界科專：

- 計畫的研究成果已受到國際肯定，研究成果並發表於國際期刊 TODES、Journal of Supercomputing、TACO、LNCS、JNCA、IJEE、Journal of VLSI Signal Processing 和國際研討會 CPC、LCTES、ASP-DAC、ISCAS、ICME、WMPI、ICIP、CTHPC...等，97 年 1~6 月共計 67 篇。
- 置式處理器軟式矽智財(soft silicon intellectual property; Soft SIP)及各項有助於產業界加速 SOC 產品之技術整合並取得技術領先地位之 SOC 開發的軟體/電路/多媒體應用等關鍵設計技術。預期對國內研究機構或大學進行未來大型之 SOC 設計可建立完整之設計技術基礎。

工業局

(一)專利

協助進駐廠商申請國內或國外之專利 3 件數

公司	日期	申請證號	專利名稱
優加	97/5/21	097118791	行動通訊平台跟越異質平台之多媒體傳輸系統
優加	97/5/21	097208867	具無線連網應用服務之資料存取裝置
玻邑	97/9/25	097136963	利用無線射頻之電子名片及電子名片系統

(二)辦理海內外招商活動 1 場次

於 5/4~5/12 至矽谷辦理招商說明會 (1 場次)，共計 11 家廠商參與個別面談，促成 2 家海外公司(洋芋、ENet)回台參訪，洋芋並於 9/18 通過進駐審查會。

註：洋芋半導體

- 由美帶回專利，加入經濟部工業局 2008 智慧財產流通運用計畫，IP 授權價約 1,000 萬以上

●參加經濟部中小企業處第 7 屆新創事業獎進入複審階段

(三)研究報告

撰寫研究報告，包括「國內 IC 設計產業目前發展 SoC 之現況調查研究報告」、「國際間 SoC 發展相關指標、技術發展與次世代產品趨勢分析報告」、「我國 SoC 發展現況與可行之策略方案建議」等，分別提供產業界、政府有關單位如經濟部與 NSoC 國家計畫辦公室，作為產業發展、技術開發與政策規劃之重要參考，增加各界在決策過程中之資訊透明程度，減低決策之風險。

(四)技術活動

舉行研討會一場次、座談會一場次、對 NSoC 國家辦公室簡報四場次。因應 NSoC 國家辦公室、產業界與政府在相關產業資訊的需求，提供產業訊息與分析結果，達成研究成果擴散與技術交流，以減低產業界、政府與 NSoC 國家辦公室在策略擬定過程中的風險程度。

國科會工程處

經由本計畫之執行我國學術界於 ISSCC 國際研討會上發表論文的數量可為一指標，其數量由 2003 年 2 篇，2004 年 4 篇，提升到 2005 年 12 篇，而在 2006, 2007, 2008, 2009 年則分別有 16, 17, 12, 13 篇，論文數量僅次於美日，與韓國約在伯仲之間。此外本國學術界在設計自動化領域的 DAC/ICCAD 於今年的論文數亦有大幅成長。ITC 及 VTS 等測試技術領域指標型研討會之論文數也穩定成長，由上說明顯示學術上之研發水準已在各相關領域獲致全面性之提升。

2002		2003		2004		2005		2006		2007		2008		2009	
Country	Papers	Country	Papers	Country	Papers										
USA	84	USA	80	USA	82	USA	93	USA	117	USA	88	USA	96	USA	72
Japan	30	Japan	37	Japan	45	Japan	45	Japan	40	Japan	27	Japan	35	Japan	33
Korea	12	Korea	19	Korea	17	Korea	17	Taiwan	17	Korea	25	Korea	14	Taiwan	18
Holland	8	Holland	13	Holland	11	Taiwan	15	Korea	16	Taiwan	20	Taiwan	13	Korea	15
Germany	6	Germany	10	Germany	8	Holland	10	Germany	13	Germany	12	Italy	12	Holland	14
Belgium	4	Italy	5	Belgium	7	Swiss	10	Holland	8	Italy	10	Holland	12	Belgium	9
Finland	4	Canada	4	Taiwan	6	Italy	8	Italy	8	Holland	10	Belgium	12	Italy	8
Italy	3	Swiss	4	Swiss	5	Canada	7	Austria	6	Swiss	9	France	8	Germany	7
Canada	2	France	4	Italy	4	France	6	Swiss	5	Belgium	7	Germany	7	Swiss	4
Ireland	1	Belgium	3	France	3	Germany	4	Canada	4	Austria	6	Canada	6	France	3
China	0	Taiwan	3	Canada	2	Belgium	4	Belgium	4	France	5	Swiss	5	Austria	3
Taiwan	0	Ireland	1	Ireland	2	Ireland	4	India	2	Canada	3	UK	5	Sweden	2
Swiss	0	China	0	Finland	1	Finland	1	Singapore	2	Finland	3	Austria	3	Canada	2
France	0	Finland	0	China	0	China	1	China	1	UK	3	Hong Kong	2	Finland	2

國科會自由軟體

- (一)在無線寬頻通訊、多核心晶片系統、智慧行動終端、車載資通訊、數位生活等領域的嵌入式系統軟體及相關應用軟體技術已發表 264 篇學術論文，其中包括國際期刊 68 篇、國內期刊 5 篇、國內會議 76 篇與國際會議 115 篇。
- (二)在上述領域共產出 140 個自由軟體元件供產學研各界下載使用，合計被下載次數 13,708 次；其中關於 zigbee 軟體元件被下載次數達 2639 次、在異質網路上打造一安全 U 化之環境軟體元件被下載次數達 1350 次、WiMAX 無線通訊系統軟體與工具開發軟體元件被下載次數達 1268 次，甚受肯定。另專利獲得 7 件及申請 21 件，技術成就亦佳。
- (三)推動 CMMI 導入自由軟體專案品質管理，並運用自由軟體鑄造廠平台進行專案管理，有效提昇學術界研發計畫的執行品質。
- (四)成立台北科技大學及雲林科技大學兩個自由軟體研發中心及補助成立 6 件整合型研究計畫團隊，對提升學術界之自由軟體研發實力有相當大的貢獻。

二、經濟面效益

技術處

- (一) WiMAX 個人行動數位機關鍵技術發展分項：
- 工研院晶片中心於 2008 WiMAX Expo，以 Mobile WiMAX Silicon IP Solution 為主題，參與展出 WiMAX Baseband FPGA demo、WiMAX RF & AD/DA、以及 PAC Platform 與 Android Google Map on Android platform 等；藉此廣宣本計畫可移轉之技術、IP 與 business model 等，期盼能與業界廠商創造進一步的合作機會，以帶動整體產業發展。
 - 藉由先期投入研發 MIMO Mobile WiMAX RF Transceiver IC 晶片組電路設計技術，可協助國內無線通訊 IC 設計業者提昇 RF 研發設計能力，提供 MIMO Mobile WiMAX 整體解決方案，並協助廠商快速切入蓬勃之 WiMAX 市場，以從事高附加價值之新應用與創新，擴大整體產業效益。
- (二)資訊與通訊領域環境建構細部計畫-晶片設計與驗證環境實驗室建構分項：
- 完成 M 公司特定專利所有權讓與一案，其應用專利名稱為「ESD protection circuit with whole-chip ESD protection」，簽約金額為 22,000 仟元。工研院協助 M 公司佈局專利保護網，讓廠商具有專利保護功能，並具備攻擊與保護的專利網建置，有效及快速提昇企業之競爭力。
- (三)數位家庭無線通訊技術發展計畫：

- 以技術移轉方式協助世和數位進行南港三期大樓之人員定位系統及環境感測系統開發作業，並實際在本案中負責進行無線感測骨幹網路節點之佈建規劃。目前已開始進行簽約流程及系統先期規劃工作。
- 與台大地震中心合作河川水位監測系統技轉案，利用強化發送功率之 WSN 通訊模組進行河川與下水道水位之資料收集，以便於做到長期資料統計研究以及洪水預警之雙重功用。本專案目前已完成簽約，簽約金額為 900 仟元。系統開發也已經於六月份完成，目前正進行實地佈建測試，預計第三季可完成驗收。

(四) 嵌入式感測網路處理機技術：

- 本計畫 CX32 WSN 之即時運算感測處理器將可結合國內 802.15.4 晶片開發廠商，自主掌握 WSN SoC 完整關鍵元件與技術能力，進而帶動國內智慧型無線感測器裝置產業之發展。
- 建立適用於無線感測網路之 Generic Security Access Control 相關安全技術，從 node security 至 intra/inter security 安全技術，做一整合性的整合發展，並與 Home Message 整合，此系統將可應用於居家安全監控系統。

(五) 學界科專：

- 由於 DSP Market 到 2007 年產值預估將達 130 億美金(資料來源:Forward Concepts)，計畫積極建立一自製平台，若在國際上佔一席之地 (如 15%)，即可達約 20 億美金的產值，未來的潛力值得重視。
- 計畫亦與工研院晶片中心密切合作，開發系統晶片功率與雜訊分析平台，協助設計流程之建立；同時與擁有前瞻製程技術與應用之產業界聯電、台積電、智原、智微、其樂達等積極聯絡促成產學聯盟，以利計畫各分項前瞻製程之取得與應用，並提早和產業界開發未來之技術，協助業界提升技術層次，目前已協助 5 間公司共增加約數千萬元之產值。

(六) 業界科專：

- 業界科專/高速彩色雷射 MFP 處理器技術開發計畫，擬開發一整合列印、掃瞄、傳真及複印等多功能高速雷射處理器之控制與處理晶片自有解決方案，採用 0.13 微米製程 SoC 技術，計畫主要包含演算法的開發與驗證技術、硬體開發技術及系統整合與驗證技術三大部分，可提供下世代龐大之數位事務機市場需求及提升產品之附加價值。本計畫完成後，除可提供下世代龐大之數位事務機市場需求及提升產品之附加價值外，更可擴展國內關鍵自主性 IC 的領域及促進提升整體 IC 產業之產業價值。

工業局

(一) 協助促進國內外廠商在台投資，以促成產業經濟發展

- 在促進國內投資金額部分，97 年度共計促進台積電 F14(第三期)及聯電 F12B 之 12 吋晶圓廠的投入量產，使國內投資金額達新台幣 1,000 億元以上。
- 在促進外商在台投資金額部分，97 年度共計協助促進台灣大日印光罩、瑞晶電子、台塑勝高，以及其他外商在台投資金額達新台幣 442.17 億元。
- 扶植各進駐公司營運發展，新進駐公司智富、盈碩、優加、玻邑共計投資 1 億 3,700 萬元，已進駐公司康銘華、湯銘、信億、凱鈺共增資 1 億 1,100 萬元，進駐公司投資達 2.47 億元。
- 廠商因執行鼓勵前瞻應用主導性新產品(補助)計畫，97 年度引發廠商直接研發投資約 241,190 千元。

(二)協助建構產業競爭優勢，進而鞏固我國全球地位

- 持續推動產業進行重大投資，截至 97 年底我國 12 吋晶圓廠計有 18 座量產，6 座建置中，另有 16 座規劃中，已成為全球 12 吋晶圓廠密度及效能最高之地區。

(三)推動產業聯盟活動，建立國內半導體產業上中下游之交流互動平台

- 協助促成先進堆疊系統與應用研發聯盟(Advanced Stacked-System Application Consortium, Ad-STAC)之成立，並據此成為串聯台灣半導體產業垂直分工體系之虛擬機制，突破 3D IC 技術研發非由單一次產業可獨立完成之侷限性。
- 協助辦理 SSD 聯盟成立大會，集結產業力量，將此目前唯一由國內業者針對標準測試所發起組成之聯盟，加速其產業標準之建立與成熟化之相關佈局。

(四)協助國內產學研界與國際進行實質交流，進而促進產業合作

- 藉由台日國際論壇之舉辦，促成台日雙方在 3D IC 技術分享與觀念交流，以擴增台日半導體產業之合作利基，進而拓展技術合作與實質商業交流之潛在機會。

(五)強化半導體產業鏈之完整性，以提升產業技術能量

- 藉由半導體設備零組件技術交流座談會之舉辦，針對半導體耗材及零組件之短中長期可自行開發高附加價值項目等關鍵議題作出具體規劃，進而強化我國半導體產業競爭優勢。

(六)協助進行產業政策規劃與研究，健全產業經濟體質之發展

- 除透過產業菁英圓桌會議彙集各界前瞻性政策建議，以縮減政策研擬之落差外，亦因應新政府上任後產業政策的重新調整，完成調查研析我國與鄰近國家之招商優惠措施。
- 為協助建構赴大陸投資之有效管理機制與配套措施，97 年度完成半導體產業開放赴大陸投資分析等多項攸關產業規劃與配套措施之分析，以作為日後相關政策之研擬參考。

(七)協助提升我國產業全球地位或產業競爭力

- 培育二家進駐公司(京潤、優加)使用先進製程 90nm，及三家進駐公司(康銘華、湯銘、新瀚穎)各有一項研發產品達試產與量產階段，提升育成中心進駐公司技術能量。
 - ◆京潤：整合 Soft ARM1136IP，推出 TSMC90nm 產品

(八)促進育成中心進駐公司與國內外業界合作 3 案次

- 育成中心與設計服務公司、創投及業界建立合作平台，促進進駐公司與國內外業界公司合作 3 案次，加快研發速度，讓產品能順利進至量產階段，增加產品競爭力。
 - ◆優加-正文 共同合作優加數位相框平台服務
 - ◆京潤-國晟 COMPUTEX TAIPEI 2008 展示應用「高品質網路經驗」專利之 802.11n P2P Gear 網路整流器
 - ◆京潤-創意 使用創意之 MPW 後端設計服務，成功下線 90nm SoC，應用於網路通訊等領域。

(九)推動促成 SoC 領域產學合作 2 件次

- 促成一品半導體與中山大學合作，雙方進行「Low-Noise LDO 電路設計」之研發。成果預期：將可大幅提高原晶片的運作效率。
- 促成凱鈺科技與中山大學合作，雙方進行「實現具快速內部記憶體資料傳輸之可參數化 DDR2 記憶體控制器 IP 設計」之研發。成果預期：將可大幅降低凱鈺 IP 授權成本。

國科會工程處

(一) IC 設計產業在目前及未來均為為我國最重要產業之一，目前在無晶圓廠 IC 設計產業我國雖居世界第二，但因國內廠商眾多且主力產品類似、晶片系統設計技術落後及缺乏關鍵性 IP 與系統整合能力，使整個產業發展受到相當大的限制。經由本計畫之執行已使我國學術界設計環境為世界最佳，同時使用先進製程之障礙最低，經本計劃經費之支柱與參與計畫師生的努力，不但研究成果已逐漸顯現，同時已培育出甚多優質的 SoC 設計人才，將可使我國 IC 產業持續保有競爭力以期能永續發展。

(二)藉由本計畫之執行引導國內廠商跳脫既有跟隨者的傳統產業模式，提高相關業者的發展前景與機會。

國科會自由軟體

(一)在無線寬頻通訊、多核心晶片系統、智慧行動終端、車載資通訊、數位生活等領域的成果已促成技術移轉 6 件，金額 211 萬元，促成廠商投資 689 萬元。

(二)提供產學研各界技術諮詢服務達 375 件數，有助於自由軟體元件之實用化。

(三)鼓勵自由軟體研發計畫優先使用國產之嵌入式系統晶片與平台，並由國家實驗研究院晶片設計中心提供教育訓練，有助於國內廠商產品的普及應用。

三、社會面效益

技術處

(一) WiMAX 個人行動數位機關鍵技術發展分項：

- 結合國內外產、官、學界等單位共同研發 SoC 相關技術，培養國內優秀 SoC、EDA、低功耗、軟硬體與系統整合等關鍵人才。以現有計畫架構及資源，培養國內 Embedded software 技術人才，開發自有手持式行動裝置之嵌入式軟體技術。
- 可在 Multi-core DSP 執行的輕薄型操作系統與開發自有系統層與應用層之 DVFS API，提昇國內 DVFS 技術。

(二)資訊與通訊領域環境建構細部計畫-晶片設計與驗證環境實驗室建構分項：

- 以整合式低功耗/設計流程技術協助國內業者首先於 90 奈米開發完成通訊方面 A/D、D/A 的 IP，可運用於使用奈米先進製程的無線通訊產品，降低欲開發的廠商在先進製程與低壓設計開發的成本，縮短開發的時程。

(三)數位家庭無線通訊技術發展計畫：

- 展示科專成果，包括無線感測網路通訊協定、異質網路橋接與骨幹網路技術、環境感測與定位技術等。
- 推動國內發展無線感測智慧空間產業鏈。包括晶圓廠商、模組廠商、設備廠商、系統廠商與應用廠商。促進國內電子資訊產品廠商投入開發新一代無線感測網路產品，並進行初期小規模之量產。廠商包括達盛、台達電、明泰、中興保全、世和數位等。

(四)嵌入式感測網路處理機技術：

- 智慧型無線感測器裝置之普及，將促進國內個人居家及社區之生活品質提升及社會安全網之強化。
- 整合 E-Security、E-Health、E-Message 等 WSN 新興應用服務，可為人們生活帶來便利性，增進生活品質之提升。

(五)學界科專：

- 計畫執行過程中所研發之相關設計、整合、驗證、測試、軟體系統等技術將有助於產業界加速 DSP 相關 SoC 產品之技術整合，對於目前國內之高科技資訊產業的進步與提升將有極大的幫助與關鍵性的影響，並同時培育具備新材料及新製程的基礎學術及應用研究實力之人才，有效提升國內在此一領域研究人力的質與量，協助國內產業界建立世界性領導地位。

- 計畫所研發之「UniCore/UniRISC 處理器」有著較豐富的指令集架構，因此可用於較複雜的晶片控制系統中。再者加入許多媒體加速計算指令，具高度整合及可調整彈性之設計特色，實用性與商業價值相當高，有利於台灣多媒體產業的發展；並可減少產業界額外付出的權利金，降低生產成本。

(六)業界科專：

- 業界科專/車用發電機電壓調節器 SoC 與模組發展計畫，本計畫擬開發車用調節器專用之 IC，將所有複雜功能設計於單一晶片中，以提升產品可靠度及大量生產效能，降低電壓調節器成本為目標，並發展調節器模組，將調節器 IC 應用於模組中實際驗證功能，全程掌握 IC、機構、模組設計、到組裝生產等關鍵技術。本計畫所開發之高階 IC 具耐高壓特性，並融合各車廠各機種所有功能，整合於單一 IC 內部，以 IC 代替傳統電路設計，簡化設計及生產流程，將可提高產品可靠度、降低成本，可率先為國內汽車電子產業建立以耐高壓製程開發車用 IC 之技術能量。

工業局

(一)人才培育

- 半導體產業為政府推動之「晶片系統國家型科技計畫第二期」重點產業之一，而半導體學院計畫正是為半導體產業持續彌補專業人才缺口，培育具國際競爭力之人才，本年度解決半導體產業人才不足問題，提供先進技術及專業課程培訓 2,543 人次，另藉由長期養成訓練引領有意進入半導體產業之社會大眾投入半導體產業，計 406 人，以提升半導體產業競爭力。

(二)協助解決廠商投資障礙，間接促成社會效益

- 在 97 年度共計排除日月光中壢廠用電、竹科三五路土地徵收、台塑勝高麥寮 12 吋長晶廠用水案、南亞科用電等 4 件投資障礙，進而促使廠商在台順利投資建廠，間接造就廣泛就業機會與平衡台灣城鄉發展之社會效益。

(三)提供產官學研半導體產業相關資訊分享

- 除藉由廣泛蒐集國際半導體市場與技術相關資訊，以及發行半導體產業推動辦公室電子化專刊外，亦透過半導體產業推動辦公室網站 E 平台之建置，強化推廣能量。

(四)輔導廠商

- 97 年度執行鼓勵前瞻應用主導性新產品(補助)計畫廠商，中小企業所獲之年度補助經費約占年度總補助經費 55%；大型企業所獲之年度補助經費約占年度總補助經費 45%。

國科會工程處

(一)計畫執行過程中所研發之相關設計、整合、驗證、測試、軟體系統等技術將有助於產

業界加速相關 SOC 產品之技術整合，對於目前國內之高科技資訊產業的進步與提升將有極大的幫助與關鍵性的影響。

- (二)計畫中通訊技術與生醫照護技術的發展，可加速國人生活便利性，提升國人生活品質。
- (三)適合華語之助聽器演算法與電路架構完成可協助解決本國甚多老年人之需求。

國科會自由軟體

(一)人才培育達 416 人，其中包括博士生 104 人及碩士生 303 年，有助於國內高階軟體人才之供應。

(二)推廣自由軟體研發及應用模式，有助於國內智慧財產權的分享及流通。

四、其它效益(科技政策管理及其它)

工業局

(一)參與標準

1.電子系統層級設計方法(ESL)標準工作小組

- 參與該領域代表性國際研討會 DAC(Design Automation Conference)1 人次國際標準會議，並參與完成 TLM 2.0 國際標準發表，並於 12/11 舉辦結合學研業界(成、清、台、創意、工研院)之共同研究成果發表會 1 場次，參加人數約 100 人。
- 由業界代表蘇培陞博士參與完成於 12 月中發表 SystemC Synthesizable Subset v1.2 Draft 國際標準，此標準將為世界 EDA 公司發展電子層級合成軟體之基礎，並會產生高階設計方法之變革。

2.消費性電子記憶體介面標準工作小組

- 透過台灣半導體產業協會會訊發送參與 JEDEC 會議帶回之資料及解讀資料給半導體廠商。
- 爭取到 2010 Jedec 來台舉辦，藉此可提升國內廠商對該標準制定組織及相關活動之參與意願。

3.寬頻通訊晶片設計與互通標準參與

- 目前已與 WiMAX Forum 測試案例開發團隊取得聯繫，預計於 FY98，參與 ETSI 開發 WiMAX 測試案例，以期加速國內外 WiMAX 產品互通性測試。
- 於 11 月 20 日台大醫院國際會議中心舉辦新世代 WiMAX (IEEE 802.16m)暨 WiMAX Forum 標準與技術研討會，結合最新 WiMAX Forum 最新標準資訊及 ETSI 開發測案例經驗及工研院晶片中心無線寬頻技術組之相關技術研究成果，發表於業界，以利相關從業人員即早取得技術開發先機，創造產業效益。

4. 3DIC 設計標準與規格探索先期研究 (計畫變更項目)

- 完成 3DIC 先進封裝技術研究報告及相關標準之美國專利資料報告共 2 份及 3DIC

Memory 標準 IMIS 解譯與分析報告 1 份，並於 11 月 27 日舉行 3DIC 設計標準國內論壇 1 場，參加人數 230 人次，將研究成果與業界進行溝通交流，充分達到計劃成果資訊分享的目的。

教育部

本計畫推動的理念是希望透過計畫的推動，協助國內大學校院建立並提昇其在前瞻晶片系統設計的教學能量，進而培養出產業所需人才。因此，除本計畫量化成果統計(詳附件 1)，本部並於 97 年度委託國立中興大學張振豪教授進行本計畫「推動成效調查分析」。調查結果顯示，在與本計畫推動有直接關聯的指標，如「課程規劃」、「教學品質」、「軟硬體實驗設備」、「人才培育」、「學生素質」等方面，相關教師都給予極高的肯定，顯示本計畫的推動確極具效益，對大學校院 SoC 教學推動及對業界所需人才的養成都有很大的助益。相關成果效益調查結果描述如下。

依據 97 年度辦理本計畫「推動成效調查分析」的結果，針對 179 名大學校院前瞻晶片系統設計領域相關教師所做之問卷調查 (發出 268 份問卷，收回 179 份，回覆率約 7 成) 顯示，80% 以上的教師認為經過本部 VLSI/SoC 人才培育計畫 91 至 96 年間的推動，其服務學校在「人才培育」、「課程規劃」、「教學品質」、「軟硬體實驗設備」等 4 方面都有極大或大幅的改進 (詳表 1)。另依據教師本身的觀察， 65% 以上教師認為業界對 SoC 領域畢業學生素質可達「極滿意」或「滿意」的程度。其中，在碩士畢業生的部分滿意度更高達 80%；多數教師並肯定畢業學生在各方面的觀念皆較往年提昇 (詳表 2)。這個部分，在本次調查分析計畫中，對聯發科技、奇景光電、聯詠科技、智原科技、瑞昱半導體等 5 家公司所進行的業界訪談中，也獲得一定程度的印證。受訪的 5 家公司表示，近 5 年來 SoC 領域學生在專業知識及經驗上比較好。

	人才訓練	課程規劃	教學品質	軟硬體實驗設備	產學合作
極大	34.08%	34.08%	29.05%	50.84%	5.03%
大	53.63%	50.84%	50.84%	32.40%	32.96%
普通	7.82%	10.06%	14.53%	11.17%	32.40%
小	1.12%	1.68%	1.68%	2.23%	11.73%
極小	1.12%	1.12%	0.56%	1.12%	7.26%
無法評估	2.23%	2.23%	3.35%	2.23%	10.61%

表 1、問卷題目「您認為 VLSI 教改計畫補助前與補助後對於貴單位的改進幅度如何？」統計一覽表 (針對 SoC 領域教師問卷統計)

	博士	碩士	學士	專科
極滿意	18.99%	12.57%	13.86%	0.00%
滿意	58.02%	67.95%	52.56%	24.14%
普通	4.99%	12.57%	21.9%	17.22%
不滿意	2%	2.51%	3.65%	6.91%
極不滿意	0.00%	0.00%	0.73%	3.46%
無法評估	16%	4.4%	7.3%	48.27%

表 2、問卷題目「就您觀察，目前業界對於您所教育出來的畢業生之人
才素質滿意度如何？」統計一覽表（針對 SoC 領域教師問卷統計）

肆、整體計畫進度（截至 97 年 12 月止）

一、經費運用情形：

總預定/實際執行進度差異(%)	4.3%	總支用數(%)	95.7%
-----------------	------	---------	-------

二、人力運用情形：

97 年 1-12 月	技術處	工業局	教育部	國科會工程處	國科會自由軟體	總計
博士	30.69	1.95	69	265	104	470.6
碩士	101.14	22.46	114	230	303	770.6
其他	81.68	10.59	8	920	9	1029.6
總計(人年)	213.51	35	191	1415	416	2270.5

伍、績效指標

一、近年重點量化成果

績效指標	單位	93 年		94 年		95 年		96 年		97 年	
論文發表	篇數	911		1,188		639		909		1,206	
博碩士培育	人數	500		750		2,784		2,966		2,993	
專利獲得	件數	60		95		88		73		69	
技術移轉	件數	32		27		76		33		45	
	簽約數(千元)	30,360		87,970		108,751		71,567		94,461	
促進廠商投資	投資額(千元)	2,103,000		1,544,000		1,383,200		3,742,000		102,253,000	

二、本年主要成果

部會	產出晶片	國際會議論文	國際期刊論文	國內會議論文	國內期刊論文	專利項數				技術移轉(專利)				專門技術數	技術報告(篇)	產學合作		促進廠商投資			
						國內		國外		件數		簽約金				件數	投金額(千元)	家數	投資額(百萬)		
						申請中	取得	申請中	取得	國內	國外	授權金(千元)	權利金(千元)								
經濟部技術處	27	130	69	30	27	69	17	108	24	28	0	71,623	11,668	15	90	330	22	14,078	24	1,755	
經濟部工業局	-	-	-	-	-	19		14		-	-	-	-	-	-	9	2		18	100488	
國科會工程處	1,352	340	206	126	14	57	7	32	14	11	0	8,100	960	4	5	22	35	24,390	5	9.6	
國科會自由軟體		115	68	76	5	19	5	2	2	6		2,110					11	6,892			
總計	1,379	585	343	232	46	164	29	156	40	45	0	81,833	12,628	19	95	361	70	45,360	47	102,253	

註：工業局半導體推動產業計畫促進台積電F14(第三期)及聯電F12B 之12 吋晶圓廠的投入量產，使國內投資金額達新台幣1,000 億元以上。

部會	學術成就	其他效益	專業人才培育						形成教材(門)		修課人次	活動			
			人才培訓		養成人數							競賽		研討會	
	研究團隊養成	標準制定(件數)	短期	中長期	博士	碩士	其他	新增	累積	場次		人次	場次	人次	
經濟部技術處	13	-	-	-	-	-	-	-	-	-	-	-	-	18	132,167
經濟部工業局	-		2,543	406	-	-		-	-	-	-	-	-	8	1017
國科會工程處	22	1	-	-	-	-						30	694	57	1,548
國科會自由軟體	6	-	-	-	-	-		-	-	-	-		-		
教育部顧問室	6	-	-	-	333	2,660	N/A	新增 5 門課程及 7 模組	累計 61；累計跨領域課程 5 門	25,085	3	2,372	65	6,317	
總計	47	1	2,543	406	333	2,660	0	5	61	25,085	33	3,066	148	141,049	

陸、計畫之實際執行情形與預期工作之差異分析

工業局

一、半導體學院計畫

計畫項目	差異分析	調整理由	規格、功能、效益增減說明
一、計畫規劃分項計畫			
(三)整體課程規劃			
3-1 舉辦設計、製造、封裝與測試領域課程規劃委員會各 1 場，每場至少各有 5 家廠商，8 位委員參與。	3-1 舉辦設計、製造、封裝與測試領域課程規劃委員會各 1 場，每場至少 8 位(含)以上委員參與。	因應課程規劃除廠商意見外，學界意見也應受到重視，故擬調整參與委員比例，務求達到產官學界均衡。	調整學界業界委員參與比例，使課程規劃會議更能廣納產官學研意見，規劃出更切符合學員需求之課程。
(四)課程說明			
4-1 舉辦 3 場課程說明會，每場至少 20 人參與。	4-1 舉辦 3 場(含)以上課程說明會，每場至少 20 人參與。	依照人才培訓開班狀況調整課程說明會場次。	為促使更多對半導體產業有興趣者報名培訓課程，擬調整人才培訓課程說明會場次，以達培訓目標。
三、人才培訓分項計畫			
(五)製作 50 小時數位化教材，推廣 600 人次上網學習			
5-1 完成 50 門課程共 50 小時之數位化教材。	5-1 完成 50 門課程共 50 小時(含)以上之數位化教材。	依照講師實際規劃課程，調整線上課程時數。	調整數位化教材時數，提供多元化訓練管道，輔助產業界在職人士透過網路學習獲得技術新知。
5-2 完成推廣 600 人次上網學習。	5-2 完成推廣 600 人次(含)以上上網學習。	搭配線上課程時數，調整網路學習人次。	調整網路學習人次，促使更多對半導體技術新知有興趣之人士，能利用網路學習，提升其專業能力。
(六)完成短期專業培訓班開班事宜			
6-1 培訓班數 61 班。	6-1 培訓班數 61 班(含)以上。	依照企業所需動態調整短期專業訓練班培訓班數。	因參加培訓課程者踴躍，故調整短期專業訓練班培訓班數及人次，以提升更多在職工程師之能
6-2 培訓人數 1,830 人	6-2 培訓人數 1,830 人	依照企業所需動態調整培訓人數。	

計畫項目	差異分析	調整理由	規格、功能、效益增減說明
次，且各學員上課出席率須達 8 成以上。	次(含)以上，且各學員上課出席率須達 8 成以上。	整短期專業訓練班培訓人次。	力，強化半導體產業之競爭優勢。

(七)完成中長期養成班人才培訓開班事宜

7-1 培訓班數 16 班。	7-1 培訓班數 16 班(含)以上。	依照企業所需動態調整中長期養成班培訓班數。	調整中長期養成班培訓班數及人數，以解決半導整體產業擴充所需的基礎工程師之人力供給。
7-2 培訓人數 400 人，且各學員上課出席率須達 5 成以上。	7-2 培訓人數 400 人(含)以上，且各學員上課出席率須達 5 成以上。	依照企業所需動態調整中長期養成班培訓人數。	

四、輔導就業

(一)成果發表及媒合

1-2 舉辦學員成果展及交流活動共 3 場。	1-2 舉辦學員成果展及交流活動 3 場(含)以上。	因應媒合成效，調整學員成果及交流活動場次。	透過企業與學員面對面之成果發表與展示，提升學員與企業間之媒合效益。
------------------------	----------------------------	-----------------------	-----------------------------------

二、半導體產業發展推動計畫

計畫項目	差異分析	調整理由	規格、功能、效益增減說明
掌握產業脈動與提供產業情報分項	刪除原規劃執行 1 人次國外參訪活動並提出報告，於 97 年 6 月 6 日取得工業局核准文號：工電字 09700389460 號。	由於日本福岡縣產業科技技術振興團(FIST)已於 97 年 2 月下旬來台參訪，且預定於 5 月份再度參訪，故原定前往日本拜訪半導體廠商與學研界之出國計畫，擬以刪除。	台日雙方仍保持密切的合作態度，且具體延續 96 年 ITRI 與 FIST 共同簽署備忘錄之合作效益。
	原規劃完成 4 期半導體產業推動辦公室專刊更改為電子化專	本專刊自發行以來深獲各界先進認同，此次變更將改採發電子化方式發行專刊，以利半導體產業相關知識能量之廣泛擴增，並收撙節成本之綜	改採電子化方式發行專刊，經濟效益亦可以有效擴增。

計畫項目	差異分析	調整理由	規格、功能、效益增減說明
	刊,於 97 年 6 月 6 日取得工業局核准文號：工電字第 09700389460 號。	效。	
提升產業技術能量與建構產業競爭優勢分項	刪除原推動 450mm 晶圓製程聯盟, 改為推動 3D IC 聯盟, 於 97 年 6 月 6 日取得工業局核准文號：工電字第 09700389460 號。	鑑於 450mm 晶圓製程發展屬於較為長期之規劃, 且 3D IC 領域屬於中短期之應用層面, 因此本計畫擬以舉辦 3D IC 相關活動作為探究未來市場成長與技術發展趨勢之敲門磚。	3D IC 領域在可預見的未來將會是 IDM、晶圓廠及封裝廠共同競爭之局面, 加之以現階段少量 CIS 模組開始量產出貨, 且記憶體預計在 97 年度有較明顯之出貨量。因此, 本計畫將深入研析 3D IC 在堆疊厚度、封裝體面積、整體效能、成本節省(待技術成熟時)等優勢所帶來之產業效益與發展趨勢。

三、晶片系統產業發展計畫

計畫項目	差異分析	調整理由	規格、功能、效益增減說明
協助進行產業發展策略規劃與研究分項	本分項原為自行辦理變改為分包, 並改由資策會執行, 計畫內容不變。於 97 年 4 月 3 日取得工業局核准文號：工電字第 09700227880 號。	本院產經中心因政策重點方向改變, 從現行的產業分析規畫與研究, 改變為前瞻趨勢分析, 故將協助進行產業發展策略規劃與研究分項自行辦理變更為分包, 並委由資策會執行。	無
促進產學研參與國際前瞻標準組織	本分項原定超高速 I/O ESD 保護電路標準工作小組參與國際標準會議等相關工作改	1. 因應計畫經費解凍, 而大部份凍結工作項目有其連貫性, 目前之解凍時機已無法執行完整之工作項目。2. 並鑑於超高速 I/O	原定工作項目減少： 1. 超高速 I/O ESD 保護電路標準工作小組之維運及相關技術及標準研究之推廣工作 2. 參與國際標準組織會議 1 人次 3. 工作小組會議 1 場

計畫項目	差異分析	調整理由	規格、功能、效益增減說明
	為 3D IC 設計標準與規格探索先期研究。於 97 年 9 月 22 日取得工業局核准文號：工電字第 09700763710 號	ESD 保護電路標準工準與規格探索作小組已於 96 年底提出積體電路之電路板層級元件充電模式靜電放電測試標準提案草案，由台灣靜電放電防護學會接續該標準提案之制定推動工作，本工作小組工作告一段落。3. 另為因應業界對晶片體積小、整合度高、效率高、耗電量及成本更低的要求，以符合數位電子輕薄短小發展趨勢，新增晶片立體堆疊的整合模式- 3DIC 之相關研究，先期掌握規格和專利優勢，以鞏固台灣半導體於全球領先地位	4. 國際前瞻標準說明會 1 場 5. 技術標準成果報告 1 份 變更後工作項目增加： 1.3DIC 設計標準與規格探索之先期研究 2.3DIC 現有市場及技術報告、成功案例等報告 1~2 份 3.3DIC 國際標準組織了解與參與 4.3DIC 現有國際標解譯及及國際標準組織參與評估報告 1~2 份 5.3DIC 設計標準國內論壇 1 場

四、鼓勵前瞻應用主導性新產品(補助)計畫

截至 97 年 12 月份底止，已請款 122,405 千元，係因部份案件計畫展延，辦理經費保留，計畫經費將至 98 年發生。

註：其他部會計畫之執行情形與預期工作皆無差異！

七、目前所遭遇之困難與因應對策

技術處

一、執行困難與問題：

(一) System software 如 tool chain, compiler 在計畫中佔重要因素，然國內缺乏系統面之軟體開發人才。

(二) DSP 的發展需與應用做連結(非 general purpose)。目前 target 的 multimedia 應用解決方案眾多，DSP 僅是其中之一，因此會面臨不易取代既有 solution 或商品化/產品化的困境。

(三)國內欠缺 basestation 相關技術，發展 CPE 端晶片等相關技術時，不易做最佳化。

二、因應對策與建議：

- (一)本計畫積極尋找專業系統軟體人才，並結合學/研等資源，共同致力於無線多媒體系統晶片關鍵技術之研發。
- (二)搭配 Android 計畫發展完整的解決方案，增加進入多媒體晶片市場的機會。
- (三)規劃『4G Femtocell 基地台仿真器技術』計畫，研發 Femtocell BS 仿真器技術，可作為國內開發 4G CPE 端產品先期驗證測試平台，同時帶動國內廠商快速切入 4G Femtocell BS 產品領域，以提供終端系統技術研發測試所需之基礎訊號，進行完整無線接取技術系統先期驗證。

工業局

一、半導體學院計畫

全球景氣急凍，短期在職訓練受到企業成本考量緊縮影響，待業學員養成則受到學員經濟困難與企業人才需求緊縮的雙重影響。建議提高在職訓練的補助比例，鼓勵企業投入在職訓練經費，降低無薪假負面影響與裁員可能性；人才養成應納入太陽能、光電等基於半導體製程技術的培訓課程，並開放給在職員工參與，協助半導體人才良性流動，延續半導體產業競爭力。

二、半導體產業發展推動計畫

- (一)由於全球金融風暴嚴重衝擊總體經濟環境，故應更為積極主動，深入瞭解半導體產業與週邊支援性產業之實際需求與期待，並協助廠商持續進行相關投資計畫，以有效抵減金融風暴對於投資計畫造成停滯之負面效應。
- (二)面對全球半導體大廠日益重視在中國市場布局之國際趨勢，如何實現開放國內半導體產業赴大陸投資，已成為必要政策選項；因此，建構有效管理機制與配套措施，亦將成為政府須要儘速正視之關鍵課題。
- (三)近年來全球半導體業者莫不對立體堆疊晶片 (3 Dimension Stacked IC, 3D IC) 技術的發展保持高度關注，將積極透過先進堆疊系統與應用研發聯盟(Advanced Stacked-System Application Consortium, Ad-STAC)之相關運作，以落實整合 3D IC 技術研究資源，勾勒台灣半導體下世代發展之美好願景。

三、晶片系統產業發展計畫

- (一)長期技術研發投入常具高度風險，且常有專家意見分歧之情形，目前缺乏系統性的方法彙整市場客觀資訊與專家主觀意見，重大決策恐存在較高之風險。建議導入新技術與新產品之篩選方法，以系統性方式彙整並分析市場資訊與專家意見，形成政策投入的優先順序，以為相關單位參考，減低決策風險。
- (二)因全球經濟衝擊，經濟活動衰退，創投與融資凍結，新創公司資金壓力嚴峻，開源節流後，租金亦成重大開支。將持續與創投聯繫，希具公股之創投增加對新創公司投資，以活絡資金流動；並因應大環境變化，反應市場現況，調整園區租金計價公式，降低進駐公司資金需求；評估育成中心之未來經營模式，以利後續規劃與發展。
- (三)業界對國際標準需求甚強，卻不了解如何參加或討論，多半業界公司產品僅能符合較低階標準需求，對高階設計雖抱持樂觀態度，但如何利用高階設計手法而能達到更精準產品設計，甚至達到時程縮減及效能提升，則完全茫然無助，對於相關標準希望能有更實際的訓練和牽引。先以鼓勵派員參予各自了解的國際標準，同時利用教育推廣方式，讓相關標準技術能深耕人心，並能帶回在日常工作中發揮。也會聯合學界及部份資深技術人員力量，建立可行之設計參考流程及方法，同樣也利用教育推廣方式深植人心，以期在設計技術和方法上能漸漸提昇水準，更進而能追隨，甚至訂定更高階國際標準。

教育部

對於提升領域內師生之國際競爭力相關推動，因在行政層面限制較為繁複、誘因少，加上參與教師需要投入的時間與精力十分龐大，推動上稍顯薄弱。未來推動宜積極協調，降低行政藩籬，以提供投入相關推動的教師一個可專心推動核心工作的行政環境，進而提昇領域教師參與的意願。

國科會工程處

近年來由於製程進步且設計日益複雜，因此製作 IC 所需經費膨脹非常快。尤其是內含處理器的 SoC 所需面積大，經費更是驚人，因此晶片製作費用日益不足。目前 CIC 已朝多個設計案共用一嵌入式核心處理器(MP-SoC)的方式降低所需經費。

政府科技計畫成果效益報告

壹、基本資料：

計畫名稱：晶片國家型計畫辦公室

主持 人：吳重雨

審議編號：_____

計畫期間(全程)：95 年 1 月 1 日至 99 年 12 月 31 日

年度經費：2,036,496 千元 全程經費規劃：11,271,071 千元

執行單位：經濟部技術處、工業局、教育部、國科會工程處、國科會自由軟體

貳、計畫目的、計畫架構與主要內容

一、計畫目的：

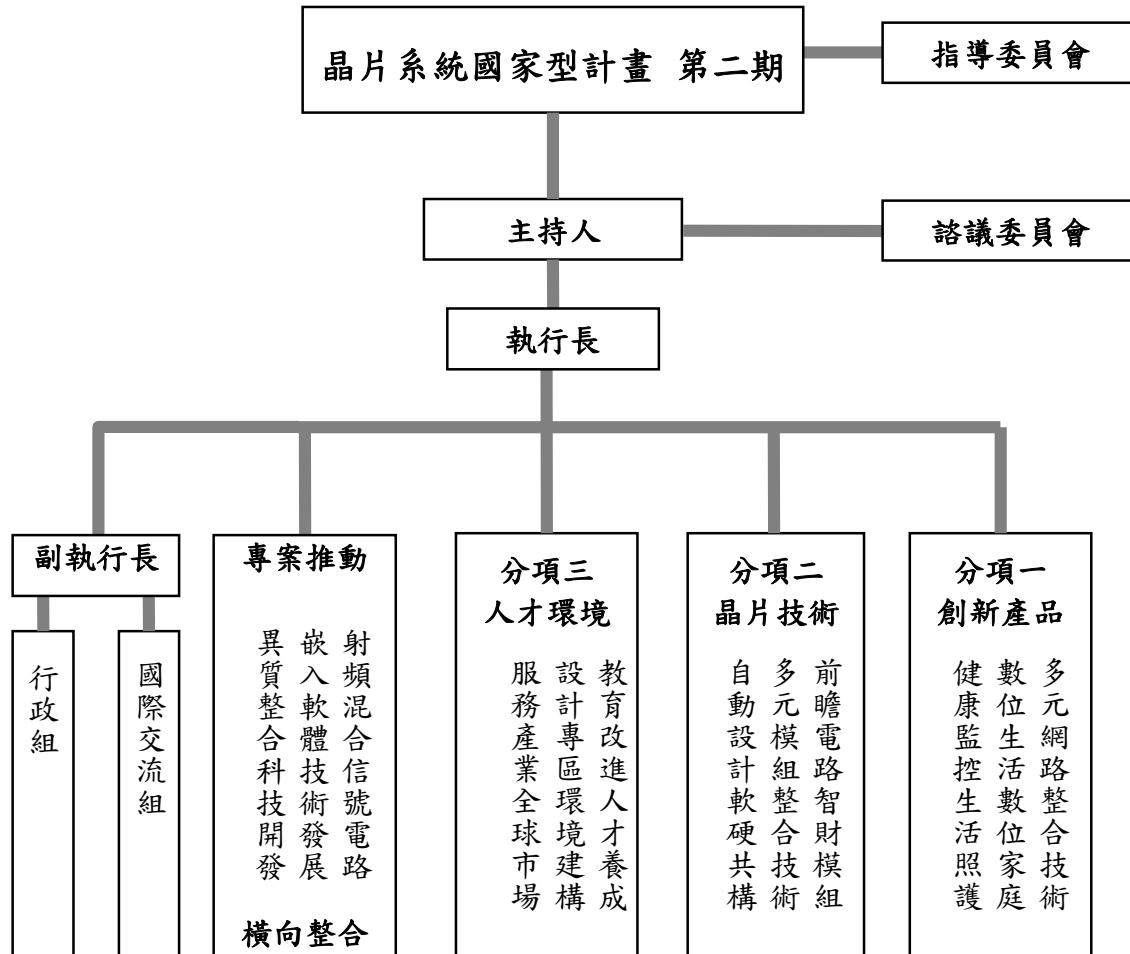
台灣半導體產業，二十餘年來創立了全球獨特且最有效率的水平分工、垂直整合的產業結構，堪稱二十世紀的台灣奇蹟。近來大陸與印度，正挾其低成本的製造，逐漸複製並侵蝕台灣過去成功的利基。因此，台灣半導體產業必須轉型，並建立新的國際競爭優勢，開發以 IC 設計與創新為主體的新興產業，厚植其核心競爭力。

第一期晶片系統國家型科技計畫於民國 92 年至 94 年止，由國立交通大學前校長張俊彥擔任總主持人，總經費 5,605,439 仟元，已執行完畢。第一期計畫全面推廣 SoC 技術。人才培育方面，促成跨校六大聯盟，開發 16 門複雜度極高的 SoC 課程。前瞻技術方面，提升前瞻電路之設計能力，於全球積體電路設計領域最具代表性之 ISSCC 指標性會議論文篇數由平均每年不足一篇增加到 94 年的 15 篇，相同等級的研討會論文，並成長到 96 年 20 篇，97 年 13 篇，98 年 18 篇，全球排名第三。設計技術方面，透過科專計劃建立由 CPU、DSP 處理器到 RF 與類比混合信號之全面性的電路模組，並整合成 ADSL、WiFi、WCDMA、UWB 等系統晶片。技術弱項方面，透過國際合作，外國先進研發中心、引進國外技術，加強我國不足之處。

然而一個能影響全球的產業技術，需長期深耕，因此，第二期計畫從 95 年元月接續啟動以五年為規劃(95 年~99 年)，自 96 年 4 月 1 日起由國立交通大學校長吳重雨接任總主持人，以『創造優質生活之兆級多元整合技術』為執行主軸。目標在以推動半導體產業升級為手段，達成建立優質生活家園的目標。96 年度晶片系統國家型科技計畫投入經費總計

為新台幣 2,036,816 仟元，經費執行 1,915,982 仟元，執行率達 94%；今年經費執行總計為新台幣 1,949,067 仟元，執行率達 95.71%，較去年成長 1.71%。

二、計畫架構(含樹狀圖)：



三、計畫主要內容

本計畫之主要目標在於創新產品的開發、前瞻技術的整合、與人才環境的全球化，居於「矽晶圓製造為根，晶片系統設計為幹，創造優質生活為果」的基本精神，因而規劃三個分項，作為長期努力的目標，另規劃三個專案作為橫向整合，以滿足短期技術的需求。如下所述：

(一)分項一：以創新產品為導向之系統整合技術

●多元網路整合技術 (Heterogeneous Network Integration)

異質網路整合與上層應用整合，作到 Seamless Applications、IP Mobility，與 Ubiquitous Networking。

- 數位生活數位家庭 (e-Life and Digital Home)

迎接數位家庭，圍繞 Media Center 開發相關多媒體產品技術，豐富娛樂教育內涵。

- 健康監控生活照護 (e-Health, Health Monitoring and Life Care)

發展健康監控與居家照護系統並結合網路系統開創 e-Health、e-Life 的新應用。

(二) 分項二：以前瞻技術為導向之晶片整合技術

- 前瞻電路智財模組(Advanced IP Technology)

開發多元網路與數位家庭的關鍵智財模組，作為系統晶片整合的基礎。由政府投入資源，引導開發先進製程設計技術，以順利促成技術升級。

- 多元模組整合技術 (Heterogeneous Integration - CMOS/MEMS/SiP, D/A/RF)

整合數位、類比、射頻模組，降低能耗、減少成本、提升 IC 產品附加價值，並進一步整合微機電與感測元件，以開創健康監控與生活照護的新應用。

- 自動設計軟硬共構(EDA and Hardware/Software Co-Design Platform)

厚植嵌入式軟體技術，開發其發展系統平台與週邊相關應用軟體工具鏈。

引進先進 EDA 技術，開發共時軟硬體驗證流程，以縮短設計流程。

(三) 分項三：前瞻 SoC 設計人才養成與環境建構

- 晶片系統教育改進與人才養成計畫

以「前瞻晶片系統設計人才培育先導計畫」，培育電機資訊相關科系學生為具國際競爭力的晶片系統軟硬體設計之高級人才。為工程師再教育與轉業之培訓，以系統晶片產業人才培訓為延伸。以訓練具國際觀與國際知名度之設計人才，提升我國技術的能見度為規劃內容。

- 設計專區設計與環境建構

推動 IP 使用成為台灣 SoC 設計的主流模式，並建構完整之 IP 商業整合環境。推動設計驗證前瞻 SoC 產品設計所需之設計環境。

- 服務產業與全球市場

推動參與國際 SoC/IC 組織與標準會議，引進國外主流產品技術。專人專職參與國際標準組織，引進前瞻標準技術，並學習市場調查與分析方法。

(四) 專案一：射頻與混合信號電路設計 (RF and Mixed Signal Circuit Design)

- 系統架構與標準規範 (分項一)

- RF/MSD 前瞻電路模組設計 (分項二)

- 射頻與混合訊號電路教育改進聯盟 (分項三)

(五) 專案二：嵌入式軟體 (Embedded Software)

- 嵌入式軟體應用平台 (分項一)

- 嵌入式軟體設計平台（分項二）
- 嵌入式軟體教育改進聯盟（分項三）

(六)專案三：異質整合技術 (SiP/MEMS/Sensor Integration)

- 生醫晶片系統開發（分項一）
- 系統封裝、微機電、感測元件之設計與整合（分項二）
- 異質整合技術人才培育（分項三）

參、計畫經費與人力執行情形

一、計畫經費執行情形：

(一)計畫經費

計畫名稱	97 年度經費(仟元)						執行率	
	預算數			決算數				
	經常門	資本門	合計	經常門	資本門	合計		
經濟部技術處	1000,304	41,100	1,041,404	942,580	41,126	983,706	94%	
經濟部工業局	307,092	0	307,092	292,315	0	292,315	95%	
教育部顧問室	90,000	120,000	210,000	79,999	131,834	211,833	100%	
國科會工程處	285,000	95,000	380,000	283,022	81,400	364,422	95%	
國科會自由軟體	84,000	14,000	98,000	83,702	13,089	96,791	98%	
總計	1,766,396	270,100	2,036,496	1,681,618	267,449	1,949,067	96%	

(二) 計畫人力

姓名	計畫職稱	投入人年數及工作重點	學、經歷及專長		
吳重雨	總主持人	1人年 計畫總主持人	學歷	國立交通大學電子研究所博士	
			經歷	傳爾布萊特(Fulbright) 國際學者 (2004) 國立交通大學電機資訊學院 院長 (2002 ~ 現在) 伊利諾大學香檳校區 電機資訊工程系 學期專任教授 (2003) 國立交通大學 研發長 (1995 ~ 1998) 國科會工程技術發展處 處長 (1991 ~ 1995) 國立交通大學電子工程系所 所長 (1989 ~ 1991) 國立交通大學電子工程學系 系主任 (1986 ~ 1989) 國立交通大學電子工程學系 教授 (1983 ~ 現在) 波特蘭州立大學電機工程系 副教授 (1984 ~ 1986) 國際電機電子工程學會院士 (IEEE Fellow)	
			專長	積體電路與系統 半導體物理與元件 類神經網路	
陳良基	共同主持人	1人年 計畫共同主持人	學歷	國立成功大學電機工程博士 美國 AT&T 貝爾實驗室及華盛頓大學研究	
			經歷	國立台大電機系教授 國立台大電機系研究所所長 國立台大系統晶片中心主任 國際電機電子工程學會院士 (IEEE Fellow)	
			專長	多媒體數位信號處理演算法 超大型積體電路 (VLSI) 設計 數位訊號處理及視訊編碼系統設計	
周景揚	執行長	1人年 計畫執行長	學歷	美國伊利諾大學香檳校區計算機科學博士	
			經歷	台灣聯合大學系統副校長 國立交通大學電工系教授 國家實驗研究院國家晶片系統設計中心主任 國際電機電子工程學會院士 (IEEE Fellow) 台灣積體電路設計學會理事長 美國 AT&T 貝爾實驗室研究 美國吉悌電信公司(GTE)中央實驗室資深研究員	
			專長	電腦輔助設計 積體電路與系統 計算機結構	

姓名	計畫職稱	投入人年數及工作重點	學、經歷及專長		
陳巍仁	副執行長	0.42 人年 計畫副執行長	學歷	國立交通大學電子研究所博士	
			經歷	國立交通大學電子工程系副教授 IEEE 固態電路學會台北分會主席	
			專長	混合信號積體電路設計 高頻電路設計 通訊系統	
柯明道	召集人	1 人年 負責國際交流活動 行政業務	學歷	國立交通大學電子研究所博士	
			經歷	國科會博士後副研究員 工研院電通所積體電路產品工程部 部門經理 交通大學電子工程學系助理教授/副教授/正教授 交通大學電機資訊學院產業研發碩士專班主任 國際電機電子工程學會院士 (IEEE Fellow) 中華民國靜電放電防護工程學會創會理事長 中華民國第 41 屆十大傑出青年	
			專長	奈米電子與晶片系統 積體電路設計及可靠度 靜電放電防護電路	
闕志達	召集人	1 人年 負責分項一 創新產品	學歷	美國加州理工學院電機博士	
			經歷	國立台灣大學電機工程所所長 國立台灣大學電機工程學系教授	
			專長	通信積體電路設計 高速積體電路設計	
周世傑	召集人	1 人年 負責分項二 晶片技術	學歷	國立交通大學電子研究所博士	
			經歷	國立交通大學電子工程系教授兼主任 國立中央大學電機工程系教授 國立中央大學研發處研推組組長 Agere Systems, USA ; Visiting Research Consultant 美國伊利諾大學香檳分校,Visiting Associated Professor	
			專長	數位/混合訊號積體電路與系統 通訊積體電路 計算機電腦輔助設計	

姓名	計畫職稱	投入人年數及工作重點	學、經歷及專長		
許炳堅	召集人	1人年 負責分項三 人才環境	學歷	美國加州柏克萊大學電機博士	
			經歷	國立交通大學(院長級)校務策略顧問、榮譽教授 電機資訊學院代理副院長、講座教授 國立聯合大學電子工程系兼任客座教授 美國南加州大學電機系教授及生物工程系教授 美國南加州大學超大型積體電路信號處理實驗室主任 美國南加州大學電機系電物晶片研究所副主任、主任 傅爾布萊特國際資深學者 (Fulbright Senior Scholar) 國際電機電子工程學會院士 (IEEE Fellow) 國際電機電子學會 電路與系統學術會 副總裁、備位總裁 國際電機電子學會 電路與系統學術會 總裁、資深總裁 新思科技公司(Synopsys)研發處長 台灣積體電路製造公司(TSMC)設計暨技術平台專案處長	
			專長	積體電路與系統包括設計,分析,自動化 訊號處理 多媒體 類神經網路	
李政崑	召集人	1人年 負責專案二 嵌入式軟體 技術發展	學歷	美國印地安那大學博士	
			經歷	清華大學資訊工程教授兼副系主任	
			專長	平行語言設計 物件為主語言 編譯器設計	
邱俊誠	召集人	1人年 負責專案三 異質整合 科技開發	學歷	美國科羅拉多大學航空太空博士	
			經歷	國立交通大學 電機與控制工程學系教授兼系主任	
			專長	微機電系統 結構之動力分析與控制 微快速成型系統 伺服控制系統	

人年算法：1人參與計畫幾個月除以 12 個月

與原計畫規劃差異說明：

原柯明道副執行長因應學校人事之調動，改由陳巍仁教授擔任副執行長之職位。

肆、計畫已獲得之主要成就與量化成果(output)

部會	產出晶片	國際會議論文	國際期刊論文	國內會議論文	國內期刊論文	專利項數				技術移轉(專利)					專門技術數	技術報告(篇)	產學合作		促進廠商投資	
						國內		國外		件數		簽約金		先期技轉(家)		件數	投入金額(仟元)	家數	投資額(佰萬)	
						申請中	取得	申請中	取得	國內	國外	授權金(仟元)	權利金(仟元)							
經濟部技術處	27	130	69	30	27	69	17	108	24	28	0	71,623	11,668	15	90	330	22	14,078	24	1,755
經濟部工業局		-	-	-	-	19		14		-	-	-	-	-	-	9	2		18	100488
國科會工程處	1,352	340	206	126	14	57	7	32	14	11	0	8,100	960	4	5	22	35	24,390	5	9.6
國科會自由軟體		115	68	76	5	19	5	2	2	6		2,110					11	6,892		
總計	1,379	585	343	232	46	164	29	156	40	45	0	81,833	12,628	19	95	361	70	45,360	47	102,253

註：以統計量化表示，評估項目由各部會附件中表示！

註：工業局半導體推動產業計畫促進台積電F14(第三期)及聯電F12B 之12 吋晶圓廠的投入量產，使國內投資金額達新台幣1,000 億元以上。

部會	學術成就	其他效益	專業人才培育						形成教材(門)		修課人次	活動				
	研究團隊養成	標準制定(件數)	人才培訓		養成人數							競賽		研討會		
			短期	中長期	博士	碩士	其他	新增	累積	場次		人次	場次	人次		
經濟部技術處	13	-	-	-	-	-	-	-	-	-	-	-	-	18	132,167	
經濟部工業局	-	2,543	406	-	-	-	-	-	-	-	-	-	-	8	1,017	
國科會工程處	22	1	-	-	-	-	-					30	694	57	1,548	
國科會自由軟體	6	-	-	-	-	-	-	-	-			-				
教育部顧問室	6	-	-	-	333	2,660	N/A	新增 5門 課程 及7 模組	累計 61 門；累 計跨領 域課程 5門	25,085	3	2,372	65	6,317		
總計	47	1	2,543	406	333	2,660	0	5	61	25,085	33	3,066	148	141,049		

(請就主要成就依學術成就 (科技基礎研究)、技術創新成就 (科技整合創新)、經濟效益 (經濟產業促進)、社會影響 (社會福祉提升、環保安全)、其它效益 (政策管理及其它)方面，擇主要之成就填報。)(如學術成就代表性重要論文、技術移轉經費/項數、技術創新項數、技術服務項數、重大專利及項數、著作權項數等項目，含量化與質化部分，請將本計畫之實際產出重要之績效項目先勾選表一，再依序填寫已勾選之各項績效成果，填寫說明詳如表二，本作業可至政府研究資訊系統《網址：<http://www.grb.gov.tw>》填報績效表格，選取列印後將產出表格貼入)

表二 請依上表勾選合適計畫評估之項目填寫初級產出、效益及重大突破(填寫說明如表格內容)

績效指標	初級產出量化值	效益說明	重大突破
學術成就(科技基礎研究)	<p>◆技術處：</p> <p>期刊：96 篇 論文：160 篇 國際會議/期刊論文：199 篇 國內會議/期刊論文：57 篇</p> <p>◆國科會：</p> <p>國際會議論文 340 篇 國際期刊論文 206 篇 國內會議論文 126 篇 國內期刊論文 14 篇</p>	<p>◆晶片中心：</p> <p>論文發表可提昇技術研發品質，對外分享技術研發之成果，增進研發技術能見度。</p> <p>資策會：</p> <p>相關研究成果發表於國內外期刊、研討會，讓學界/業界了解本計畫研發內容與成果。</p> <p>資通所：</p> <p>論文預計產出 3 篇，實際產出 4 篇，達成率 133%</p> <p>學界：</p> <p>於國際一流期刊及會議發表成果，增加我國在相關技術領域之國際地位與知名度。</p> <p>◆國科會工程處：</p> <p>1.IF:3.569 (27/146) 2.發表論文於 IEEE 等重要期刊與國際學術會議。 3.整合子計畫一與子計畫二之初步成果，開發出光感測元件及微線圈陣列結合之本研究陣列晶片之主要構成單元。 4.所產出的成果已發表在 IEEE 國際期刊或等同價值的國際及期刊。 5.第八屆旺宏金矽獎銅獎。 6.第三屆鳳凰盃 IC 設計競賽佳作獎。 7.3rd TSMC Outstanding Research Award 銅獎。 8.2008 沈文仁教授紀念獎年度論文獎。 9.2008 嵌入式系統設計競賽軟體整合組特優獎。 10.IEEE Trans. on Circuits and Systems for Video Technology 及 Trans. on Multimedia 為影像處理中最頂尖的期刊，影響係數分別為 1.685 及 1.518 11.Biosensors and Bioelectronics 為電化學領預排名第一的期刊，影響係數為 5.016 12.Journal of Nanoscience and Nanotechnology 為排名前百分之 20，其影響係數為 2 左右；其他的期刊排名皆在前百分之 50 以內。期刊 IEICE 影響係數為 0.508。 13.Biosensors and Bioelectronics 為電化學領預排名第一的期刊，影響係數為 5.016；。 14.於 2008 IEEE Asia Pacific</p>	<p>◆晶片中心：</p> <p>1.本計畫除致力於技術研發外，亦積極產出相關論文等技術資料等成果；重要研討會論文 9 篇。 2.以晶片設計與驗證環境實驗室建構為例，建立 Multiple Mode/Multiple Corner (MM/MC) 分析方式，解決不同 Power 模式以及不同時序限制的收斂問題，建立自動化分析環境，避免人為疏失，同時可加快分析時間 2~3 倍。</p> <p>◆資策會：</p> <p>於國內知名資訊雜誌發表「建構無線感知網路環境 -- 從計畫到實作」相關期刊論文三個月連載專刊，獲得多家業者好評。</p> <p>◆資通所：</p> <p>在國際研討會發表論文 1 篇。 "an-Taiwan Joint Research on Cryptography and Information Security towards Next IT-society，名稱" 線感測網路中防止儲存受限攻擊者之金鑰建立方法" 篇，達成率 133%</p> <p>學界：</p> <p>於國際一流期刊及會議發表成果，增加我國在相關技術領域之國際地位與知名度。</p> <p>◆國科會工程處：</p> <p>1.全域繞線器 (NTHU-Route 2.0) 獲得 2008 International Symposium on PhysicalDesign (ISPD) Global Routing Contest 第一名。 2.其中一篇論文獲獎 (ASPDAC 2009 Special Feature Design Award) 3.將目前之 SVC 編碼器的影像品質再做提升。 4.以電子系統層級概念與工具完成一可在時間域與空間域重新取樣之影像成像系統。</p>

績效指標	初級產出量化值	效益說明	重大突破
	<p>❖ 國科會自由軟體： 407 篇論文</p> <p>❖ 國科會自由軟體： 已發表 264 篇學術論文，其中包括國際期刊 68 篇、國內期刊 5 篇、國內會議 76 篇與國際會議 115 篇。</p>	<p>Conference on Circuits and Systems (APCCAS 2008) 獲得 outstanding student paper award。</p> <p>14. 論文發表在國際上重要研討會 Symposium on VLSI Circuits。</p> <p>15. 並於 IEEE Journal of Solid-State 發表 LCD panel 的重要 IP MDLL。</p> <p>16. 這些論文著重在 GDSII 到光學微影模擬的系統發展，為一個結合學術與實務的 EDA 成品。</p> <p>17. 一般視訊壓縮方法中使用 SAD 計算移動估測，利用 NCC 的特性可以在影像變化區域得到更準確的估測，運用在超高畫質電視的視訊，可以提升壓縮視訊畫質。</p> <p>11. 兗餘接點安插 (redundant via insertion) 技術與已知方法 (皆為 heuristic) 相較，不但速度快且保證求出最佳解；此外能與 wire bending 技術結合，進一步提升安插率。</p> <p>12. 全域繞線器 (NTHU-Route 2.0) 獲得 2008 International Symposium on PhysicalDesign (ISPD) Global Routing Contest 第一名。</p> <p>13. 可透過『自我測試電路』來自動調整靜態記憶體內部之時序的技術，以確保在奈米製程下的操作，提高良率。</p> <p>14. 一個含佈局圖產能能力的靜態記憶體編譯器。</p> <p>15. <i>Biosensors and Bioelectronics</i> 期刊的審查委員給予的評價 “The utilization of copolymer composition is a fascinating approach developing difference in the recognition sites (and thus extremely potential for multiplexing).”。</p> <p>16. Instant Formation of Molecularly Imprinted Poly(ethylene-co-v inyl alcohol)/Quantum Dot Composite Nanoparticles。</p>	<p>5. 成功利用 LTPS 技術開發出陣列晶片之主要構成單元。</p> <p>6. 提出自行合成之螢光性單體成功製備出對肌酸酐具高選擇性之感測層材料。</p> <p>7. 首度提出利用 PEDOT/CNT 修飾電極於改測亞硝酸鹽感測應用。</p> <p>8. 論文產出方面包括植入式與圓極化天線的創新，還有 CMOS 溫度感測器的研製在生醫遙測上的應用，最後還包含生醫無線傳能系統的實現。</p> <p>8. 44th ISSCC/DAC SDC Award。</p> <p>9. 14th ASP-DAC University LSI design contest Award: 2</p> <p>10. 3rd TSMC Outstanding Research Award 銅獎</p>

績效指標	初級產出量化值	效益說明	重大突破
			<p>17.全 TFT 之 LCD gate driver 及 source driver</p> <p>18.利用 on-chip TFT PLL 減少 gate driver 面積</p> <p>19.本系統稱之為 MaYas, 為國內學術界含工業界第一個可以將佈局圖與光學微影結合的系統。</p> <p>20.利用 normalized cross correlation 提升移動估測的結果。</p> <p>❖國科會自由軟體：其中一篇參加國內研討會獲傑出論文獎。</p>
B 研究團隊 養成	<p>❖教育部： 成立 6 跨校合作團隊</p> <p>國科會工程處： 63 團隊</p> <p>國科會自由軟體： 6 組</p>	<p>❖晶片中心：</p> <ol style="list-style-type: none"> 培養眾多優秀之無線通訊及寬頻多媒體處理器系等相關軟硬體技術研發人才，相繼投入相關技術領域。 以低功耗為主軸之研發團隊 以超低電壓設計為主之研發團隊 以類比數位轉換器為主之研發團隊 <p>❖教育部：</p> <p>形成 6 個跨校聯盟中心，整合跨校師資，蓄積了許多跨校的教學能量，奠定本計畫推動的基礎。</p> <p>❖國科會工程處：</p> <ol style="list-style-type: none"> 完成聲學實驗室無響箱及相關量測設備建制。建立如回授路徑量測等的實驗程序。為研究團隊跨入人因聲學領域提供實驗保障。 藉由計畫組成研究團隊並充實研究設備。 由各計畫主持人及相關研究人員及組織建構成個”Biolab-on-IC”之研究團隊。 持續申請與執行跨學門研究案。 羅錦興老師與黃弘一老師(無線生醫晶片與天線實驗室)。 培養為一個跨校(高雄大學及中山大學)並且整合 8 個不同的實驗室團隊，進行軟體硬體整合型團隊開發。 本計畫結合本系四位優秀的 VLSI/CAD 相關老師：(黎靖教授, 田子坤教授, 王立洋教授, 唐經洲教授)。 	<p>❖晶片中心：</p> <ol style="list-style-type: none"> 暨 PACDSP 研發團隊投入凌陽之新創事業後，本計畫亦積極進行 MIMO WiMAX 新創事業之推動，透過技術與人才擴散，持續進行商品化之開發進而創造產值。 建立 Power-aware Design Methodology，採用單一功率格式，整合分析、驗證及實現平台，縮短設計流程往返時間 以特殊八角鏤空之電路佈局技巧，完成低寄生電容的 RF ESD 防護設計。其寄生電容值僅有 27.16 fF，單位電容之 ESD 耐受度更是傳統設計的 1.5 倍，高達 75 V/fF，可有效降低 ESD 防護電路之負載對高頻電路特性的影響。 <p>❖國科會工程處：</p> <ol style="list-style-type: none"> 建立跨校(交大、成大)跨組織(大學與醫院)研究之跨領域團隊。 跨校合作團隊 成功整合校內外研究單位的資源及研發技術。 獲頒經濟部第二屆大學產業經濟貢獻獎-團隊獎。 <p>❖國科會自由軟體：</p> <ol style="list-style-type: none"> 研究團隊與台灣大哥大股份有限公司進行產學合作與技術移轉，主要合作主軸以定位為基礎之系統優化方案與異質

績效指標	初級產出量化值	效益說明	重大突破
		<p>8. 本計劃與清大張克正教授，與成大陳寬任教授形成一個光罩設計團隊。</p> <p>9. 本計劃與成大鄧君豪教授，高師大郭榮升也形成一個光學微影模擬，各個團隊目前都保持高度合作關係，希望對於光罩設計可以提供更好的技術。</p> <p>◆國科會自由軟體：形成 2 個研究中心；4 個大型群體計畫。</p>	<p>網路整合平台之開發，研究的成果充分應用至產業界。與順煜科技股份有限公司進行可攜式數位電視天線與 USB 介面接收盒支整合設計，研究成果表現傑出。</p> <p>2. 嵌入式網路通訊裝置評比技術與工具之研發，與 D-Link、ZyXEL 和 Davicom 公司有技術轉移的產學合作，並且參加微軟/Imagine Cup 舉辦的比賽，排名全球前十五名，在論文發表也表現傑出。</p> <p>3. 多核心共用平台上之系統軟體研發計畫，與工研院和產業界有產學合作，並且參加財團法人資訊工業策進會獲技能金盾獎，論文成果表現亦十分傑出。</p>
C 博碩士培育	<p>◆教育部：</p> <p>培養博碩士人才共約 2,993 人。</p>		
D 研究報告	<p>◆半導體學院計畫：</p> <p>1. 半導體產業人才需求調查報告 1 份</p> <p>2. 半導體產業職能地圖規劃報告 2 份</p> <p>晶片系統產業發展計畫：</p> <p>撰寫研究報告共 3 篇，包括「國內 IC 設計產業目前發展 SoC 之現況調查研究報告」一份、「國際間 SoC 發展相關指標、技術發展與次世代產品趨勢分析報告」一份、「我國 SoC 發展現況與可行之策略方案建議」一份，5 份國際標準技術研究報告。</p> <p>◆國科會自由軟體：</p> <p>將研究所得的技術文件及法律授權文章發布於主網站及電子媒體上，總計共 24 篇。</p>	<p>◆半導體學院計畫：</p> <p>1. 掌握產業人才供需現況與發展，作為整體半導體產業專業發展策略之參考，提升現職人才之專業能力並擴大產業人力供給。</p> <p>2. 積極推動產業人才需求標準，以作為推動各類專業人才職涯發展與專業學程規劃之參考。</p> <p>晶片系統產業發展計畫：</p> <p>產業與政策報告分別提供產業界、經濟部與 NSoC 國家計畫辦公室，作為產業發展、技術開發與政策規劃之重要參考。</p> <p>整理有關參與電子系統層級相關及 JEDEC 國際前瞻標準組織之相關資訊及經驗報告 2 份及國際前瞻標準研究報告 3 份，並將技術資訊透過適當管道揭露予業界，以利取得最新資訊並應用於研發策略之擬定。</p> <p>◆國科會工程處：</p> <p>系統整合之各組成元件已分別於各子計畫中初步完成獨立驗證，與功能協同之整合元件設計。</p> <p>◆國科會自由軟體：</p> <p>國內各大軟硬體廠商重視自由軟體授權議題的程度日益升</p>	<p>◆半導體學院計畫：</p> <p>掌握我國業者與主要競爭對手之發展情勢，並蒐集全球重要相關市場及技術相關資訊等情報資訊，可有助於增加各界對相關領域資訊的透明度，進而有利提升我國在相關領域之核心競爭優勢。</p> <p>◆國科會工程處：</p> <p>子計畫間設計元件整合技術臻益成熟。</p>

績效指標	初級產出量化值	效益說明	重大突破
E 辦理學術活動	<p>❖教育部： 邀請國外講員來台演講、辦理國際性會議、國內產學座談、研討、論壇等學術活動共 65 場次，共有 6,317 參與人次。</p> <p>❖國科會自由軟體： 舉辦自由軟體相關研討會及各式座談會共 41 場。</p>	<p>高，包括工研院、新竹科學園區、南港軟體園區、內湖科學園區廠商的法務人員在深入理解前，最易取得的背景資訊皆來自於自由軟體鑄造場。</p> <p>❖教育部： 辦理 6 場國際性會議，共有 881 參與人次。</p> <p>❖國科會工程處： 1.2008 年 12 月 22 至 23 日假交通大學交映樓國際會議廳舉辦第八屆台日微電子國際研討會，主題為〔 Bioelectronics and Green Electronics 〕。 2.辦理教育部 PAL 聯盟國外講員短期課程 1 場參加課程研習人次為 114 人。 3.辦理國內 IC Layout 研討會 workshop1 場吸引來自全國各大學 23 位教授及 40 位學生參加。 4.辦理教育部 ESW 聯盟「 ESW 課程種子教師與助教養成研習」3 場培養嵌入式軟體課程授課團隊，參與人數 210 人。 5.舉辦 2008 年嵌入式系統設計競賽訓練課程參加人數達 200 人。 6.舉辦 2008 年嵌入式系統設計競賽參加人數達 600 人。 7.辦理 2008 生醫電子積體電路設計研習營共 1 個場次參加學員共 124 人。 8.辦理奇景盃佈局競賽 1 場協助提升國內佈局能力。</p> <p>❖國科會自由軟體： 包含國際性會議、國內專業性質會議、技術交流座談會、軟體社群聚會。除交流研究成果外，也將台灣的自由軟體發展成就介紹國際友人，並建立合作管道。</p>	<p>❖國科會工程處： 1.邀請台灣與日本雙方的專家人士約 20 位來發表專題演講及座談會，針對現今最新生醫電子及綠色能源技術，集思廣益，帶來新契機。研討會後並將安排日方專家進行參訪行程，帶來更多交流機會。 2.辦理國際雙邊研討會，促進與國際相關人士交流。 3.辦理主要之國際研討會 1 次 (APSCC 2008)。 4.TPC member: VLSI/CAD Symposium 2008, ASPDAC 2009, SASIMI 2009。 5.辦理國內 EDA 產學策略座談會。</p>

績效指標	初級產出量化值	效益說明	重大突破
F 形成教材	<p>◆教育部：</p> <p>新增 5 門前瞻課程教材發展及 7 項模組教材，累計有 61 門課程教材及 19 項模組教材。</p> <p>◆國科會工程處：</p> <ol style="list-style-type: none"> 總計畫共同主持人在交大電子系開立一學期「生醫電子系統設計導論」。 研究所相關課程:1(數位訊號處理實驗與專題)。 大學部相關課程:1(電工實驗:通訊實驗與專題)。 交大系統模型設計驗證課程引用部分教材。 數位視訊系統單晶片設計及 ESL 課程教材。 提供開放原始碼供台灣業界與學術單位使用。 提供視訊技術與晶片設計相關研究所教材培養相關領域人才。 完成「DIP 設計概論」非同步課程教材製作上傳至教育部 SOC 聯盟資料庫供後續推廣。 VLSI Design for Manufacturability。 培育國內半導體及積體電路設計人才。 撰寫“混何訊號積體電路佈局設計”與“光罩微影工程”協助提升國內佈局與光罩設計教學能力。 <p>◆國科會自由軟體：</p> <p>所編撰的演講簡報及課程講義共計 23 件。</p>	<p>◆教育部：</p> <p>累計共有 3,604 教師人次完成教材下載。</p> <p>◆國科會自由軟體：</p> <p>包括 Light-Weight CMMI 計畫系統軟體發展流程標準模式教材、自由軟體應用推廣及設計研究方面的講義與教材，引用單位包括大專院校、高中、資訊社團營隊、縣府及民間廠商等。</p>	<p>◆國科會工程處：</p> <p>累積數位訊號處理實驗與通訊實驗課程等相關實驗教材。</p>

績效指標	初級產出量化值	效益說明	重大突破
	<p>❖晶片系統產業發展計畫： 產生 SoC/ESW 設計流程技術文件 4 份，提供 IC 設計公司參考使用。</p> <p>❖國科會工程處：22 篇。</p> <p>❖國科會自由軟體： 1. 428 篇。</p>	<p>❖晶片系統產業發展計畫： 1. 快速建立適合的平台，加速嵌入式系統軟體的開發。 2. 降低晶片的重製 (Re-spin) 機率，縮短整體晶片開發時間。 3. 縮短矽智財開發時間，增加矽智財整合流暢度。 4. 提昇晶片良率，降低生產成本。</p> <p>❖國科會工程處： 以 CMMI 規範撰寫之技術報告四份與使用手冊一份這些報告讓本系統可以讓成果有效率的擴散。</p> <p>❖國科會自由軟體： 1. 包括各計畫專案規劃報告書、需求規格報告書、系統設計報告書、系統測試報告書與成果報告書。 2. 自由軟體鑄造場彙整軟體研發者得以參照的技術報告並分享自由軟體技術研發經驗，以收拋磚引玉之效。包含自由軟體領域最新技術 Workflow 及 Page Template 的技術文件，CMS 的技術性操作指南，OpenCSL 嵌入式系統虛擬開發平台的架設與操作文件等，將鑄造場自身研發經驗與各界交流分享。</p>	
I 技術活動	<p>❖晶片系統產業發展計畫： 1. 舉行研討會一場次、座談會一場次、對 NSoC 國家辦公室簡報四場。 2. 辦理海內外招商活動 1 場次。 3. 辦理海內外媒體廣告刊登 5 次以上。 4. 4 場技術研討會。</p>	<p>❖晶片系統產業發展計畫： 1. 因應 NSoC 國家辦公室、產業界與政府在相關產業資訊的需求，提供產業訊息與分析結果，達成研究成果擴散與技術交流之效益，以減低產業界、政府與 NSoC 國家辦公室在策略擬定過程中的風險程度。 2. 吸引海外 IC 設計公司回台投資。 3. 提昇南港 IC 設計育成中心海內外能見度與知名度。 4. 舉辦 4 場有關無線寬頻通訊、3DIC、電子系統層級及消費性電子相關之標準資訊技術研討會，吸引近 500 位學研業界人士，超過 50 家業界廠商參與。</p>	<p>❖晶片系統產業發展計畫： 1. 提供產業界與研發單位之市場與技術訊息交流，藉各式活動平台，促進國內晶片系統業者、研發單位、相關決策單位與其他廠商間產生互動，藉此增加國內 ICT 產業價值體系內上下游業者間的資訊擴散程度，誘發技術合作空間或商機。 2. 洋芋半導體： • 由美帶回專利，加入經濟部工業局 2008 智慧財產流通運用計畫，IP 授權價約 1,000 萬以上。 • 參加經濟部中小企業處第 7 屆新創事業獎進入複審階段。</p>

績效指標	初級產出量化值	效益說明	重大突破
	<p>❖ 國科會自由軟體： 舉辦技術成果發表會，校園推廣教學活動，技術教學工作坊及法律授權議題的演講及專家座談會共計 41 場。</p>	<p>❖ 國科會工程處： 1. 本年度計畫人員踴躍參與相關國際投稿，並獲得肯定。積極參與此類技術活動，促進與國內外相關人士交流機會。 2. 受邀於 2008 NSOC-IMEC Europe Workshop 演講 Theme 5 Applications 主題受邀於 NSOC 橋接計畫多媒體技術推廣研討會演講。 3. 介紹 CCU 低功率多媒體 IP 設計技術與 Media To Go 應用系統。 4. 介紹 CCU 低功率多媒體 IP 設計技術。</p> <p>❖ 國科會自由軟體： 提昇國內軟體技群的技術能力及降低國內企業界採用自由軟體的採用門檻與強化取用信心。針對嵌入式軟體開發技術、自由軟體開發平台操作，以及業界關心的自由軟體嵌入式應用法律授權議題等專門內容進行演講與宣導。</p>	<p>❖ 國科會工程處： 在德國參與 ICME，在中國參與 ICCCAS 及 APCCAS 研討會並發表論文。</p>
J 技術移轉	<p>❖ 晶片中心： 可移轉技術：12 件 技術移轉：13 件 專利應用：7 案 資策會： 簽約 16,851 仟元 實收 9,331 仟元 資通所： 移轉技術 1 件 學界： 1. 可移轉技術：82 2. 先期技轉：5 件 670 萬</p> <p>❖ 國科會自由軟體： 計畫成果技轉共 9 件。</p>	<p>❖ 晶片中心： 技術授權數達：30,082 仟元 專利應用收入數：46,832 仟元 資策會： 將本計畫研發技術移轉給新光保全、台灣大學地震研究中心、新光保全、台北港貨櫃碼頭公司、聯合光纖等單位。 資通所： 技術移轉授權金合計 1,609 仟元(含先期技術授權 665 仟元) 學界： 技術移轉共 14 件 8,050 仟元</p> <p>❖ 國科會自由軟體： 1. 技術移轉主要是產業界與學校合作，將其成果移轉至產業，並實際應用。 2. 提供公家單位得以自由軟體授權方式釋出研發成果的具體範例，繼而引領國內研究機構得以仿效的骨牌效應。</p>	<p>❖ 晶片中心： 促進產值 5,960,000 仟元 資策會： 全力協助技轉廠商開發產品，增加產品附加價值，提升技轉廠商技術研發水準，並降低廠商生產成本。</p> <p>❖ 國科會自由軟體： 1. 雲林科技大學王文楓老師研發出來的手持式前科犯與贓車牌辨識裝置，目前正在洽談生產合作伙伴中。 2. 計畫主持人林盈達老師與 D-Link 公司合作，技術移轉內容包含 VoIP 與 IAD 系列產品之測試服務與工具開發、Wireless Router 系列產品之測試服務與工具開發、在 Security 系列產品之測試服務與工具開發等。 3. 自由軟體鑄造場協助將新版以 Ruby on Rails 重新編 OpenFoundry 自由軟體開發管理平台，與中央研究院資訊科學研究所文獻處理實驗室完成的「中央研究院漢字部件檢字系統」，以及同所郭譽申老師之 XmlGem 專案研究成果同採自由軟體</p>

績效指標	初級產出量化值	效益說明	重大突破
			授權的方式向公眾進行釋出，作為國內本土專案採用自由軟體方式授權釋出之參考典範。
S 技術服務	<ul style="list-style-type: none"> ❖ 國科會工程處： 進行一項技術服務委託案，由真茂科技股份有限公司委託，於台北縣私立雙連安養中心佈建一個 Zigbee 無線定位系統。 		
L 促成廠商或產業團體投資	<ul style="list-style-type: none"> ❖ 晶片中心： 研發投資：9 件數 金額：1,066,000(仟元) ❖ 資策會： 促成廠商投資：3 家，528,000 仟元 ❖ 資通所： 促進廠商投資：5 家 投資金額 135000 仟元 ❖ 學界： 技轉 6 家，廠商共投資 2,500 萬元 ❖ 半導體產業發展推動計畫： 97 年度促進國內投資金額達新台幣 1,000 億元以上；外商來台投資金額達新台幣 442.17 億元。 ❖ 晶片系統產業發展計畫： 培育新創 IC 設計公司累計總投資額新台幣 12.5 億。 ❖ 鼓勵前瞻應用主導性新產品(補助)計畫： 廠商因執行鼓勵前瞻應用主導性新產品(補助)計畫，97 年度促進廠商研發投資約 241 百萬元台幣。 ❖ 國科會工程處：計 5 家。 	<ul style="list-style-type: none"> ❖ 晶片中心： 產品上市：1 項 ❖ 資策會： 將本計畫研發技術移轉給多家民間企業，促進民間企業投入研發資源。 ❖ 資通所： 1.扶植廠商開發 Java Card 關鍵應用元件 2.將可簡化並加速 Java Card 規劃及發展，預計可快速帶動發卡單位、技術廠商開發許多 Java Card 的不同應用 ❖ 半導體產業發展推動計畫： 透過排除廠商投資障礙，以建構良好投資環境，促使國內外廠商持續在台進行相關投資。 ❖ 晶片系統產業發展計畫： 新增資本額達 2.4 億元；培育公司累計投資額達 15.2 億元。 ❖ 鼓勵前瞻應用主導性新產品(補助)計畫： 97 年度結案廠商申請國內外專利數共計 30 件。 ❖ 國科會工程處： 促成偉創力及雍智兩家公司與交通大學產學合作。 	<ul style="list-style-type: none"> ❖ 晶片中心： 1. 技轉台灣創毅 (Mavcom)，並於今年協助其將產品成功 demo 於 CMMB standard，加速其建立手機電視市場之晶片和系統解決方案的能力。 其產品預定於 FY98 Q1 量產上市。 2. 新思科技研發中心，廠商將於三年投入 6 億元的投資經費 ❖ 資策會： 推動台北港貨櫃聯盟成立，並輔導申請「台北港無線感測高效率貨櫃作業智慧園區示範應用計畫」獲經濟部審查通過。 ❖ 半導體產業發展推動計畫： 超過 97 年度目標所設定之促進外商來台投資金額達新台幣 100 億元以上 晶片系統產業發展計畫： 總投資額與政府投資比為 5.43:1(政府投入 2.8 億)。
M 創新產業或模式建立	無	無	無

績效指標	初級產出量化值	效益說明	重大突破
N 協助提升 我國產業全 球地位或產 業競爭力	<p>❖半導體產業發展推動計畫： 推動我國 12 吋晶圓廠量產座數達 2 座以上。</p> <p>❖晶片系統產業展計畫： 培育進駐公司使用先進製程 2 家次。</p>	<p>❖半導體產業發展推動計畫： 97 年度在維持「12 吋晶圓廠建廠輔導小組」運作下，共促成台積電 F14(第三期)以及聯電 F12B 合計 2 座 12 吋晶圓廠量產。</p> <p>❖晶片系統產業展計畫： 提升育成中心進駐公司技術能量。</p> <p>❖國科會工程處： 為我國第一個投入 3DG SoC 研發團隊。</p>	<p>❖半導體產業發展推動計畫： 截至 97 年底我國 12 吋晶圓廠計有 18 座量產，6 座建置中，另有 16 座規劃中，已成為世界 12 吋晶圓廠密度及效能最高之地區。</p> <p>❖晶片系統產業展計畫： 京潤整合 Soft ARM1136IP，推出 TSMC 90nm 產品</p> <p>❖國科會工程處： 1. ASPDAC 2009 國際研討會獲得 Special Feature Design Award。 2. 微懸臂樑生化感測器具有免螢光標記、低成本製作及潛在可大量平行化檢測之優點，並朝向微小化、可攜帶式系統發展。 3. 為減低及避免外在環境的影響，提供一良好封裝結構也是未來我們組裝的重點。考慮點包括：溫度所造成的訊號漂移、外在擾動所造成的環境雜訊。若未來與無線傳輸晶片結合，可適用 affinity-based 之蛋白質之心臟疾病相關之生物標記，有非常大的機會領先全球心臟疾病相關之生醫感測器技術。</p>
0 共通/檢測 技術服務	無	無	無

績效指標	初級產出量化值	效益說明	重大突破
T 促成與學界或產業團體合作研究	<p>❖晶片系統產業發展計畫：</p> <p>1.促進育成中心進駐公司與國內外業界合作3案次。</p> <p>2.推動促成SoC領域產學合作2件次。</p> <p>3.維持2個學研業界組成之標準研究工作小組運作。</p> <p>❖國科會工程處：</p> <p>共有4件學界或產業團體合作研究，研究總額7400仟元。</p>	<p>❖晶片系統產業發展計畫：</p> <p>1.推動產業合作，技術互補，增加競爭力。</p> <p>2.促進產業與南部學界更緊密的互動；使產業接觸學界前瞻性技術，並藉與學界合作，提升本身研發能量、發掘潛在人才。</p> <p>3.針對電子系統層級設計方法及消費性電子記憶體介面兩項標準維運工作小組，持續支持鼓勵學研業界共同參與國際標準組織及相關活動，取得最新標準資訊。</p> <p>❖國科會工程處：</p> <p>1.工研院與交通大學聯合研發中心產學合作計畫合作。</p> <p>2.持人與工研院STC合作研究案〔Study of Multi-thread & IPC Enhancement on PACDSP〕，持續就PCASDSP相關技術作進一步研發。</p> <p>3.申請『複方丹參』小丸藥證。</p>	<p>❖晶片系統產業發展計畫：</p> <p>1.優加與正文合作推行Web2.0互動式創新服務</p> <p>2.協助產業取得學界授權技術，提升公司研發能量；縮短產學間的差距，協助國內產業培養、擁有技術開發人才。.</p> <p>❖國科會工程處：</p> <p>1.本計畫成功開發出了無線測試機台原型以及一系列適用於無線測試環境的技術。改良目前無線測試機台的架構，增進其效能以進一步降低測試成本，提升我國測試產業在世界的地位。</p>
U 促成智財權資金融通	無	無	無

績效指標	初級產出量化值	效益說明	重大突破
其他	<p>❖半導體產業發展推動計畫：</p> <p>1. 舉辦台日國際論壇 1 場次，協助促進國際產學界與台灣進行實質交流。</p> <p>2. 與經濟部精機小組共同舉辦半導體設備零組件技術交流座談會議 1 場次，與會來賓包括工業局和技術處長官，以及工研院、台灣半導體協會、台積電、聯電、力晶、日月光等業界領袖。</p> <p>3. 協助促成 3D IC 聯盟之成立。</p> <p>4. 舉辦產業菁英圓桌會議 1 場次。</p> <p>5. 協助辦理 SSD 聯盟成立大會，以推動國內 SSD 產業之發展。</p> <p>6. 撰寫研究報告共 2 份： (1)450mm 晶圓製程發展分析報告；(2)半導體競爭國產業發展情勢與招商優惠政策分析研究報告。</p>	<p>❖半導體產業發展推動計畫：</p> <p>1. 促成台日雙方於 3D IC 技術之交流互動，以填補國內半導體產業鏈之缺口，擴增雙方合作利基，進而促進產業合作。</p> <p>2. 針對(1)半導體耗材及零組件之短中長期可自行開發高附加價值項目；(2)2012 年我國半導體(含前段、後段、維修/耗材/零組件)之自給率，以及太陽能設備自給率；(3)確認需政府協助項目，如推動業者定期交流平台及成立研發聯盟等 10 項議題，作出具體結論與裁示。</p> <p>3. 先進堆疊系統與應用研發聯盟 (Advanced Stacked-System Application Consortium, Ad-STAC) 於 7 月 23 日之順利成立，將凝聚國內廠商的力量與共識，協助我國半導體產業技術邁進另一重要之里程碑。</p> <p>4. 由業界領袖提出開放赴大陸投資、擬定產業發展政策、協助記憶體產業轉型，以及配合搭橋專案之兩岸交流平台建置等議題，提出前瞻性意見以作為政府決策參考。</p> <p>5. 於 11 月 12 日協助辦理 SSD 聯盟成立大會，共計有包括東芝、百佳泰、威剛等十餘家創始會員及國內外記憶體相關廠商共約 150 人共襄盛舉，SSD 聯盟並在大會中正式宣布聯盟的成立與未來發展計畫。</p> <p>6. 因應新政府上任後產業政策的重新調整，以及全球半導體產業發展態勢作相關評估，以維持我國半導體產業在國際市場之競爭優勢。</p>	<p>❖半導體產業發展推動計畫：</p> <p>1. 藉由論壇之技術分享與觀念交流，為台日半導體產業拓展更多互利雙贏契機。</p> <p>2. 藉由此會議之舉辦，針對關鍵議題作出具體結論，藉以逐步提升我國半導體設備零組件之自給率。</p> <p>3. 由於 3D IC 之研發非單一次產業可獨立推動完成，故此聯盟的成立將成為串連台灣半導體產業所獨具垂直分工體系之虛擬機制，並可在各流程既有的技術門檻中建構合作平台，以共同創造整體產業價值最大化為目標，具體勾勒台灣半導體下世代的美好願景。</p> <p>4. 業界領袖亦針對半導體產業推動辦公室可協助業界之途徑，給予諸多建言；辦公室將據此微調擔任政府幕僚之功能定位，以更為妥適扮演官方與業界間之互動平台角色，避免政策擬定之落差。</p> <p>5. 此聯盟是唯一由國內業者針對標準測試所發起組成之聯盟，期集結產業力量，加速國內 SSD 產業之標準與成熟化之相關佈局。</p> <p>6. 本計畫研究分析報告內容非侷限書面表述，亦已藉由相關會議報告呈予經濟部工業局長官，除可作為產業發展與政策規劃之重要參考外，亦自政府角度評析政策工具應用之妥適性。</p>

績效指標		初級產出量化值	效益說明	重大突破
	P 創業育成	<p>❖晶片系統產業發展計畫： 培育新創公司累計達 17 家(北部 13 家、南部 4 家)</p>	<p>❖晶片系統產業發展計畫： 引進專業技術人才，提升國內技術能量。</p>	<p>❖晶片系統產業發展計畫： 擎力順利畢業，達損益平衡，並提供國內系統廠關鍵零組件。</p>
	Q 資訊服務	<p>❖半導體學院計畫： 1. 維運半導體學院人才培訓網站，本年度合計廠商數 608 筆、師資數 219 筆、培訓學員數 2,487 筆。 2. 製作 50 門 50 小時數位教材。 半導體產業發展推動計畫： 於 97 年 6 月完成半導體產業推動辦公室網站之更新改版，共計有 8,500 人次以上瀏覽。</p> <p>❖晶片系統產業發展計畫： 1. 發送 IC 設計產業相關電子報 8 次。 2. 建立技術文件專區。 3. 推廣南區 SoC 研發能量資料庫業界應用。</p> <p>❖國科會自由軟體： 維運國內的自由軟體倉儲，自由軟體專案開發管理平 OpenFoundry，網站內含待辦事項、共同筆記、版本控制系統、通信論壇、網站代管，以及授權指引多個工具模組可供使用。</p>	<p>❖半導體學院計畫： 1. 會員服務涵蓋半導體設計、製造、封裝及測試等領域之重要廠商，擴大半導體產業人才培訓效益，提供產業界及時並完整之技術與人才資訊。同時建立完整師資資料庫，可隨時提供企業作為規劃教育訓練之用。 2. 建立網路學院推廣數位學習，提供待業與在職人員隨時上線之全天候學習管道，促成 650 人次以上學習人次。</p> <p>❖半導體產業發展推動計畫： 半導體產業推動辦公室網站增設英文網頁、發燒專刊等功能，使網站資料更為豐富多元。 晶片系統產業發展計畫： 1. 建立 e 化平台網站，強化 IC 設計業資訊交流，更新最新國際性產業動態。 2. 建立產業與南部學界的連結，促進產學交流與學界技術應用擴散。</p> <p>❖國科會自由軟體： 穩固國內自由軟體開發風氣。OpenFoundry 平台目前註冊人數已達 6394 人，註冊專案 1048 個，其上除了有企業界及軟體社群提供的實用性自由軟體可供下載，OpenFoundry 近年更成為國科會嵌入式自由軟體專案群組的公開釋出管道，讓此類學術成果可以透過網路共工平台釋出，真正落實自由軟體眾人共工，加速技術分享與產業合作契機的特性。</p>	<p>❖半導體產業發展推動計畫： 提供各界最新且即時之相關資訊，透過 e 平台之建置強化辦公室推廣能量。</p> <p>❖晶片系統產業發展計畫： 促成產業與南部學界之良性互動與具體合作，強化南部學界研發能量推廣應用。</p>
	R 增加就業	<p>❖半導體學院計畫： 掌握產業人才供需現況與發展，進行中長期養成班人才培訓，共培訓 406 人，擴大產業人力供給。培訓高素質之半導體人才為產業所用，增加 137 名就業人員。</p>	<p>❖半導體學院計畫： 透過人才培訓課程，將可直接或間接促進我國半導體產業產值的提升，根據工業局統計 97 度半導體業總產值為 16,837 億台幣，另根據主計處資料 97 年度半導體從業人數為 173,045 人，因此計算出 97 年度半導體產業人均產值為 9.8 百萬台幣/人，以此推估約可創造出 1342.6 百萬台幣產值。</p>	

績效指標		初級產出量化值	效益說明	重大突破
環境 安全永續	W 提升公共 服務	❖國科會自由軟體： 維運自由軟體人才資訊網站 Who's Who，內含開立群組、搜尋人才、自由軟體開發經驗分享等工具模組可供使用。	❖國科會自由軟體： 活絡國內自由軟體資訊通訊人力資源的流通。廠商可於 Who's Who 網站上刊登求才訊息，而自由軟體開發者則可透過 Who's Who 尋找同好及承包軟體開發專案。目前 Who's Who 人才資訊網上登錄的人才訊息已達 1242 筆，網站內容點擊數已達 24624 次。	
		❖國科會工程處： 1.於台大醫院北護分院 5 樓護理之家佈建一個 Zigbee 室內無線定位系統，目前持續運作中。 2.結合科技與公共醫療服務，提升老年照護院所之住民安全，營造便舒適安全之照護環境。		
		❖國科會自由軟體： 鑄造場提供基礎 100MB 空間的網站代管服務 (Web Hosting)，目前已有為數眾多的自由軟體專案使用此一服務，共計 1021 件。	❖國科會自由軟體： 協助國內的軟體開發人員及網站管理人員節省初期建置成本，使其能夠專注於技術開發與社群經營。	
	X 提高人民 或業者收入	無	無	無
	其他	❖國科會自由軟體： 自由軟體技術研發、推廣應用，以及法律授權各類諮詢共 91 件。	❖國科會自由軟體： 協助對象遍布國內的軟體開發社群、學術界及產業應用界，讓國內嵌入式自由軟體的應用推廣及研究發展更形深化易近。	
	0 共通/檢測 技術服務	無	無	無
	V 提高能源 利用率		❖國科會工程處： 技術開發效能提升。降低生產製程的時間及程序複雜性，可有效節省能源。	
	Z 調查成果	❖國科會自由軟體： 建置 OpenFoundry 軟體開發平台上專案成果評鑑功能，查核者得以從專案參與人數、下載次數，登入 IP 識別等方式了解到專案被利用的狀況及普及性，並內嵌報告審核機制供評審委員使用。	❖國科會自由軟體： 此一功能針對國科會下嵌入式自由軟體專案來設計，專案的評審委員可於登錄 OpenFoundry 平台後快速查詢到各該專案的流量資訊，以及審閱到專案營運者上傳的報表據以評比。	

	績效指標	初級產出量化值	效益說明	重大突破
其他效益 (科技政策管理及其它)	K 規範/標準制訂	<p>❖ 工業局：</p> <p>2 項電子系統層級設計方法標準之參與制定及公開</p>	<p>❖ 工業局：</p> <p>1. 由業界代表創意公司參與完成 TLM 2.0 國際標準發表，該標準將被引進至先進 EDA 高階模擬軟體內，將會影響整體 SoC 開發流程和方法。</p> <p>2. 業界代表蘇培陞博士報告參與完成於 12 月中發表 SystemC 2. Synthesizable Subset v1.2 Draft 國際標準，此標準將為世界 EDA 公司發展電子層級合成軟體之基礎，並會產生高階設計方法之變革。</p> <p>國科會工程處：</p> <p>5 個技術貢獻案被 MPEG 接受提高台灣在國際視訊標準訂定的能見度及地位。</p>	
	Y 資料庫	<p>❖ 教育部：</p> <p>建立 SOC 聯盟教材資料庫，累計收錄有 67 個(包括 12 模組)教材</p> <p>(資料庫網址： http://vlsicdb.ee.ncu.edu.tw/top.htm)</p> <p>❖ 國科會自由軟體：</p> <p>維護 Who's Who 自由軟體人才資訊網的人力資料庫，編彙更新自由軟體資源表列 (Resource Catalog)，撰寫自由軟體法律小辭典，共計 3 件。</p>	<p>❖ 教育部：</p> <p>新增註冊使用者 61 人，累計有 566 位教師註冊；97 年有 437 人次完成教材下載，累計共有 3,604 人次完成相關課程教材下載。</p> <p>❖ 國科會自由軟體：</p> <p>人力資料庫提供自由/開放源碼專業人才資訊的查找，資源表列幫助從事自由軟體開發入門者更有效率地得到實用的資訊，法律小辭典導引自由軟體的開發者，能更清楚了解自由軟體授權的規則。</p>	
	XY 性別平等促進	無	無	無
	AA 決策依據	無	無	無

伍、評估主要成就及成果之價值與貢獻度 (outcome)

(請以學術成就(科技基礎研究)、技術創新成就 (科技整合創新)、經濟效益 (經濟產業促進)、社會影響 (社會福祉提升、環保安全)、其它效益 (政策管理及其它) 等項目詳述)

一、學術成就(科技基礎研究) (權重 38.4%)

技術處

(一) 晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關鍵技術

1. 學術創新

- 完成國內第一顆高效能雙 PACDSP 之異質三核心系統平台與單晶片，效能達 3

GIPS；其中內含 ARM 做為控制單元。同時採用新一代晶片匯流排溝通界面 (AMBA3, AXI) 及內建 EMDMA(Enhanced Multimedia DMA) 及 DDR2 Memory Controller，整體資料傳輸效能更可提高 60%。

- 完成開發 PAC Duo 嵌入式軟體技術，其中 H.264 decoding 執行效能較單一 DSP 提升 58%。同時完成世界第一個 Android 實體共通平台，並成功將其中多媒體解碼連接至 PACDSP 執行。
- 完成全球超低功耗、高整合性之 DVB-H RF tuner IC，low power CMOS RF tuner IC 除突破低電壓(1.2V)低電流及高線性度的要求外，已完成 7 案專利申請。
- 完成 PAC-solo FPGA 教學平台移轉，並透過教育體系 ESW (Embedded Software) 建立教學課程，使使用者能進一步在此平台開發各式軟體與創新應用。
- 與 UIUC 合作開發 0.13 um 600 MS/s time-interleaving SAR ADC，採用 Adaptive Digital Equalization 技術，功耗只有 30uW，SFDR 可達 60dB，將刊登於 ISSCC 2009。

2. 國際合作

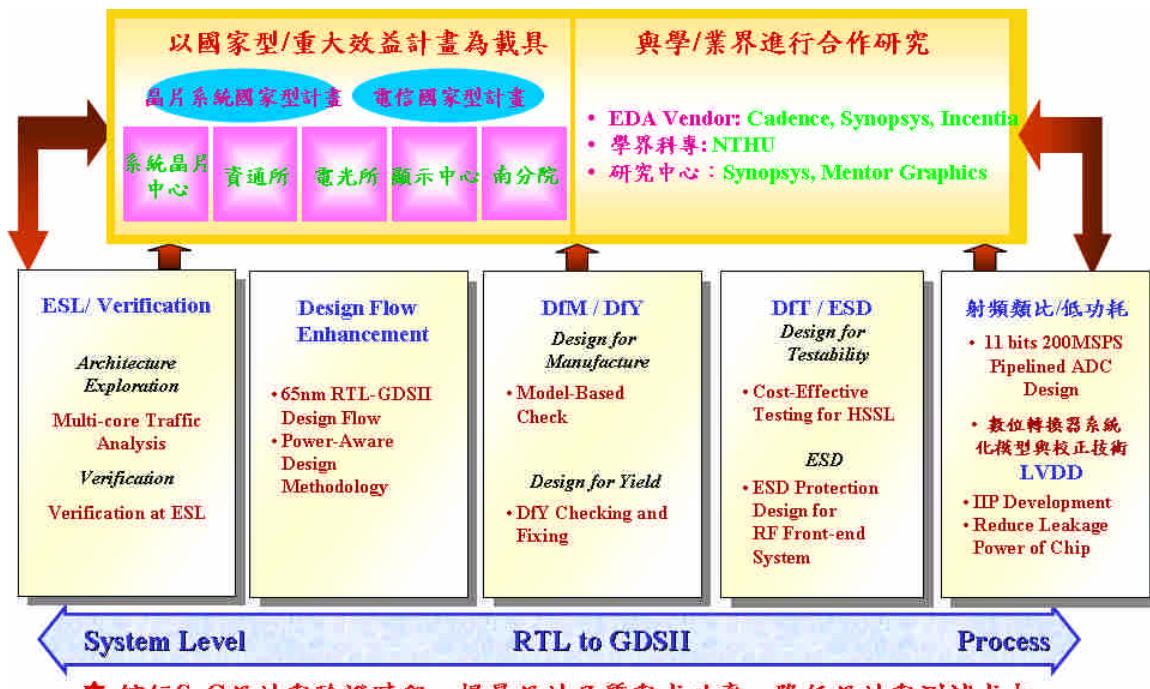
- 美國加州大學聖塔巴巴拉分校(University of California Santa Barbara, UCSB)
 - ◆ 針對 Advanced High Speed Serial Link Transceivers 之架構與測試技術進行相關議題討論：
 - 完成具內建測試接收器 behavior model 建立，並加入數位化類比測試功能。而此測試技術包含三項重大成果：
 - ❖ 技術特點 1：控制接收器中 XTalk canceller coefficients (c1~c3)，來產生具有不同抖動成分的資料訊號，藉以取代傳統測試時所需之 Bit Error Rate Tester (BERT) -> 可大幅降低測試成本。
 - ❖ 技術特點 2：Scan out 等化器的 coefficients，並搭配 Eye-opening index (η) 公式，實現 go/no-go 測試 -> 可降低測試複雜度與測試成本。
 - ❖ 技術特點 3：適當改變等化器輸入與輸出間之相位關係，將在不直接測試高速節點條件下可從 coefficients 變化情形判斷每個 tap 操作正確性 -> 可提高測試精確度。
 - 日本早稻田大學(University of Waseda)Advanced Chip Multiprocessor Research Institute
 - ◆ 合作先進多核心編譯器的核心架構設計，藉由其相關經驗來協助我們發展彈性且適用於我國自主研發、自訂架構之多核心處理器系統，使能從複雜、異質且多核心 MPU 與 DSP 中的硬體模組平行化處理任務排程。
 - 前後共派員 6 名赴早稻田大學合作與交流，探討多核心先進平行與節能編譯器技術，並且討論處理器硬體架構之搭配技術。

—工研院晶片中心於 97 年 11 月 17 日假交大電資中心國際會議廳舉行「International Embedded Multi-Core Workshop—國際多核技術研討會」，共有 250 多位學業界相關人員共襄盛舉；會中邀請國際大廠如 ARM、Toshiba (CELL-Venezia)、nVIDIA、Google，以及學術研究單位如日本早稻田大學、中國科學院、台灣大學及 IMEC 等專家學者，分享多核技術研發經驗，並藉此進行技術交流，提供國內學業界發展適合之多核心處理器系統。

3.其他重要具體成果說明

●矽晶數位電視調諧器 DVB-H tuner IC，係採用 1.2V TSMC 0.13μm CMOS 製程所開發，其 10% time slicing 模式下最高功耗為 11.4mW，連續接收模式下最高功耗僅為 11.4mW，而 Area 也僅為 7.2mm²。此技術獲得工研院 FY97 傑出研究金牌獎。

(二)晶片中心_晶片設計與驗證環境實驗室建構分項



- 支援「無線感測網路關鍵技術發展計畫」、「寬頻無線通訊關鍵技術發展計畫」、支援無線多媒體系統晶片關鍵技術發展計畫。
- 支援「WiMAX+WiFi 實驗網路建置計畫」、「用於手持多媒體裝置之行動資訊網技術」、「有效應用於最後一哩之無線寬頻多徑傳輸電路技術」、「Broadband Wireless Communication(TW4G)」
- 奈米電子關鍵技術之 MRAM 測試驗證技術。
- 與清大合作執行「前瞻無線測試平台與技術」學界科專之高速及高解析度鎖相迴路內建自我測試電路。

5.與交大/中央合作執行「SoC On-chip Transmission Links System and Platform」學界科專之「SoC Power and Noise Analysis Platform」。

(三)資策會_數位家庭無線通訊技術發展計畫

- 1.提出專利「封包傳輸系統與用於該封包傳輸系統之封包傳輸方法、封包更新方法、主控裝置及其電腦程式產品」，申請台、中、美、韓四地區專利。本篇專利 以移動節點探知技術，取代傳統的全域式廣播，順利突破傳統區域性無線感測網路的限制，並已實際應用於台北港無線感測高效率貨櫃作業示範計畫中。
- 2.提出「長鏈狀無線網路之網路位址分配與給定方法以及路由方法」專利，申請台、美、中三地專利。
- 3.提出「多階段搜尋式無線感測網路佈建系統核心」專利，申請台、美、中三地專利。
- 4.已經在重要國內外研討會中發表五篇會議論文、八篇國內雜誌文章。藉由期刊論文的發表與相關的研究單位進行交流，以調整未來計畫研發方向。
- 5.發展長鏈狀無線感測網路技術，以 TDMA 分時存取技術為基礎，結合可動態調整的資料彙整與壓縮技術，在大量節點時依然能保持最大資訊總流量；另外在此一基礎之上開發新的網路層配址與路由技術，突破傳統感測網路 16 層的規模限制，同時可保持橫向延伸的彈性與錯誤回復的容錯性。此項技術將有助於建置大規模的無線感測網路。
- 6.針對傳統無線感測網路系統建置後難以擴充與管理的缺點加以改良，發展無線感測網路抽象層遠端存取技術，以移動節點探知技術，取代傳統的全域式廣播，順利突破傳統區域性無線感測網路的限制；同時結合定位技術、路徑統計與預測，進行區域多點傳輸，大幅降低無線感測網路中 70% 以上的無效廣播封包。此項技術將有助於建置高彈性、高負載的無線感測網路。

(四)學界科專

- 1.「晶片系統傳輸鏈之電路系統設計與驗證平台三年計畫」已發展一個嵌入式系統，其規格製定透過初期軟體模擬驗證完畢後，開始著手進行系統實現的工作，分為軟體與硬體兩個方面，最大的瓶頸在於系統各元件之間的介面整合以及軟體與硬體之間溝通的介面整合，這個部份的工作通常是繁複而且容易出錯，透過介面整合自動化技術，依據所需求的規格，自動產生硬體的介面-wrapper/bridge，及軟體與硬體之間的溝通介面-driver，減少因人為所產生的錯誤，並能有效降低系統開發時程。
- 2.「超低功率數位訊號處理器核心開發計畫」產出一個自有指令集架構(ISA)的超低功率數位訊號處理器核心，完成其硬體設計與晶片實現，建立所需之軟體工具環境，並以 SOC 平台展示其在行動多媒體通訊應用之市場價值。

3.「后羿計畫」已研發記憶體晶片之自我測試與修復技術，對於邏輯及類比晶片之自我測試技術亦多所著墨。預計未來將陸續實現自我修復技術及容錯電路設計技術。

工業局

(一)研究報告

包括「國內 IC 設計產業目前發展 SoC 之現況調查研究報告」、「國際間 SoC 發展相關指標、技術發展與次世代產品趨勢分析報告」、「我國 SoC 發展現況與可行之策略方案建議」等，分別提供產業界、政府有關單位如經濟部與 NSoC 國家計畫辦公室，作為產業發展、技術開發與政策規劃之重要參考，增加各界在決策過程中之資訊透明程度，減低決策之風險。

國科會工程處

(一)產出”結合等化與同步雙迴路架構之數位電視廣播接收機”的晶片，目前已量測完畢。

其核心晶片功耗為 30.78 mW，並且最高操作頻率可達到 65 MHz。提出應用在多輸入輸出系統中之多層多路徑球面解碼器，加速找到最大可能解(maximum likelihood solution)的搜尋時間，解碼周期較傳統球面解碼器降低 50%。

(二)下線製作 a-Si 製程非同步 FIR 濾波器，也設計並下線了另一個更大型的影像處理器，預計將可用於整合型數位相框之應用。

(三)搭配 ESL 應用技術，使用 System-C 語法，完成 H.264 視訊解碼器之系統架構，整合系統規格，完成具有高效能、低功率消耗以及可測試性之 H.264 視訊單晶片系統。

(四)完成大部份 10 GBase-T(802.3an)系統硬體架構之設計、評估與量測，包含類比、混合及數位信號處理技術。

(五)從系統架構、規格與介面、共同模擬驗證、電路設計以致於設計流程、完整通貫之 Gigabit 高速傳輸設計 SOC 設計技術。

(六)將感光二極體、微型線圈及介電泳電極等半導體元件以低溫複晶矽技術實現於玻璃基板上，並初步完成各個元件功能的獨立驗證。

(七)實現開發 802.16e 接收端基頻電路晶片。該晶片可支援符合 802.16e 所提出的 OFDMA 系統規格。其通道估測和同步估測方法可應用在高達 120 公里車速下之劇烈通道變化環境。

(八)完成助聽器演算法的 RTL 實現，並以 FPGA 實現及驗證。

國科會自由軟體

- (一)在無線寬頻通訊、多核心晶片系統、智慧行動終端、車載資訊通訊、數位生活等領域的嵌入式系統軟體及相關應用軟體技術已發表 264 篇學術論文，其中包括國際期刊 68 篇、國內期刊 5 篇、國內會議 76 篇與國際會議 115 篇。
- (二)推動 CMMI 導入自由軟體專案品質管理，並運用自由軟體鑄造廠平台進行專案管理，有效提昇學術界研發計畫的執行品質。
- (三)成立台北科技大學及雲林科技大學兩個自由軟體研發中心及補助成立 6 件整合型研究計畫團隊，對提升學術界之自由軟體研發實力有相當大的貢獻。

二、技術創新(科技整合創新)(權重 22.6%)

技術處

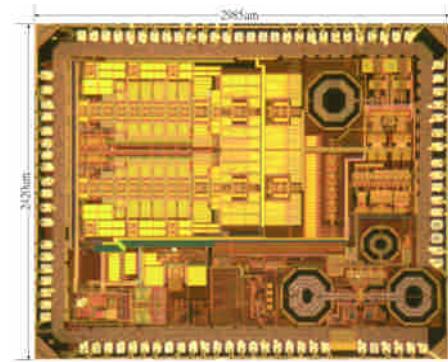
(一)晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關鍵技術

1. 重要研發成果

●研發成果名稱：矽晶數位電視調諧器(DTV RF tuner IC)技術

	STC	Broadcom	Samsung	Sharp	Microtune	Freescale
Year	2007	2007	2006	2006	2006	2005
Technology	0.13μm CMOS	65nm CMOS	0.18μm CMOS	0.5μm SiGe	0.35μm SiGe	0.35μm SiGe
Supply(V)	1.2V	1.2/2.5V	2.7V	2.8V	2.8V	2.7V
Power(mW)	114mW	140mW	190mW	184mW	340mW	240mW

power consumption 比較表



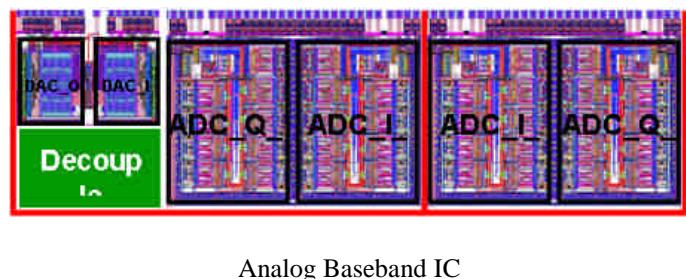
Chip area: 7.2mm² (2985×2420mm²)

◆研發成果描述

- －研發下一代移動手持式數位視訊廣播 DVB-H tuner IC，係採用 1.2V TSMC 0.13μm CMOS 製程所開發，其 10% time slicing 模式下最高功耗為 11.4mW，連續接收模式下最高功耗僅為 11.4mW，而 Area 也僅為 7.2mm²
- －此架構及電路之設計技巧，不但突破低電壓、低電流及高線性度的要求，本年度並完成 7 案 14 件專利申請及一篇“*IEEE J. Solid-State Circuits.*”;同時透過與 DVB-H modem 整合展示數位電視之收播。
- －成功技轉台灣創毅(Mavcom)，協助其將產品 demo 於 CMMB standard，目前已進入量產階段，預計於 98 年 Q1 量產上市。此技術並獲得工研院 FY97 傑出研究金牌獎。

●研發成果名稱：WiMAX ADC/DAC 技術

IP Provider	nMX2045-13d(Nordic)	nMX2045-65d(Nordic)	CI7632tm(Chipidea)	STC 2008
Res.	10	10	10	10
Fs (MS/s)	90	80	80	100
Process	130nm	65nm	90nm	90nm
VDD	1.2/3.3 V	1.2/2.5 V	3.3 V	1.2 V
Power	56 mW	37 mW	22 mW	15 mW
FOM	1.13	0.84	0.50	0.22



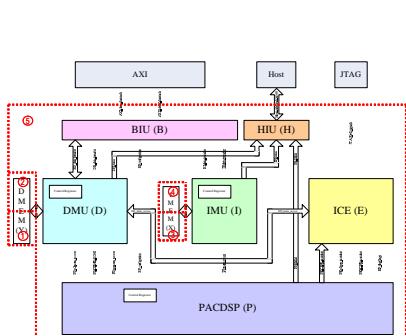
Analog Baseband IC

State of Art 10-b 100 MS/s ADC

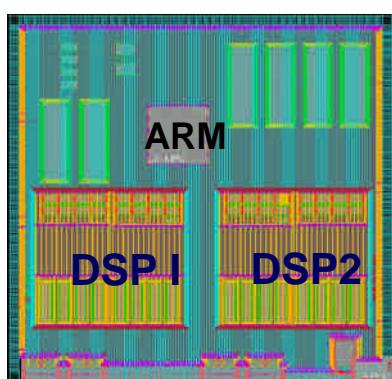
◆研發成果描述

—領先國內完成利用 TSMC 90nm logic LP 製程開發出 1.2V 符合 mobile WiMAX 規格之 ADC/DAC IP，相對於國外廠商的產品亦擁有較低之功耗。此技術可協助廠商降低在先進製程與低壓設計之開發成本，縮短開發的時程，並可與業界 WiMAX digital baseband 結合。

●研發成果名稱：PAC Duo 異質三核多媒體晶片系統



PACDSP V3XE



PAC Duo SoC



PAC Duo FPGA

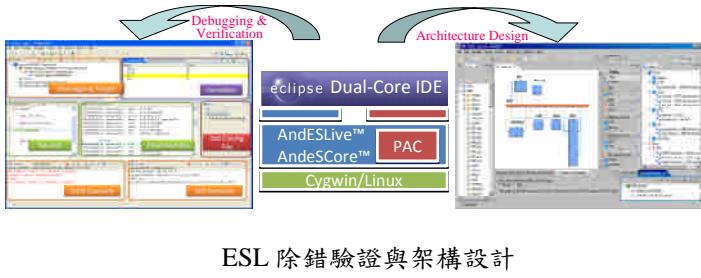
◆研發成果描述

—完成國內第一顆高效能雙 PACDSP 之異質三核心系統平台與單晶片，效能達 3

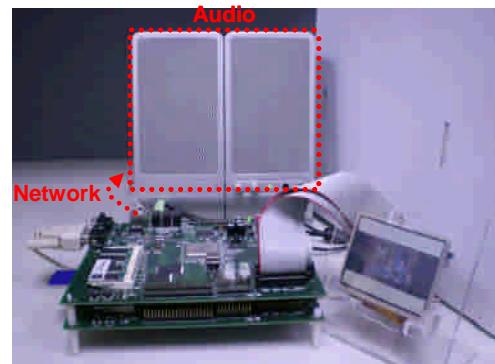
GIPS；其中內含 ARM 做為控制單元。同時採用新一代晶片匯流排溝通界面 (AMBA3 AXI)及內建 EMDMA(Enhanced Multimedia DMA)及 DDR2 memory controller，整體資料傳輸效能更可提高 60%。搭配完整開發環境和多元豐富之應用軟體，使得產品差異化或客製化可更容易且快速完成。

- －開發適用於多核心架構之 PACDSP，除將已商業化之 PACDSP V3.0 效能提升 30~40% 外，同時建構 PACDSP DVFS (Dynamic Voltage and Frequency Scaling) 設計及控制機制，透過軟體可精確掌握功率消耗，其功率消耗更僅為 PACDSP V3.0 之 10%。
- －完成國內第一個以 ESL(Electronic System Level)系統建立 PAC Duo 之虛擬平台，其功能與實體平台一致，除能評估架構優劣外，並可做為先期軟體開發平台，及驗證細部設計之正確性。
- －完成開發 PAC Duo 嵌入式軟體技術，其中 H.264 decoding 執行效能較單一 DSP 提升 58%。同時完成世界第一個 Android 實體共通平台，並成功將其中多媒體解碼連接至 PACDSP 執行。

●研發成果名稱：台灣自有嵌入式雙核心處理器技術



ESL 除錯驗證與架構設計



IPTV 實體平台

◆研發成果摘述

- －完成台灣第一個自有的嵌入式雙核心處理器技術，以 PACDSP V3.0 結合晶心科技 AndeScore™ N12 之雙核心架構於 FPGA 平台上實現，並展出 H.264 QCIF 解析度下之影音效。
- －開發虛擬共通平台－提供整合雙核心 SoC 架構設計、模擬、除錯、效能分析能力，協助廠商建立 SoC 虛擬平台技術；拓展台灣 SoC 高階市場。
- －研發台灣自有之雙核心軟硬體開發與交互驗證平台技術，提供設計雙核心 SoC

系統快速驗證與架構分析環境；使軟體設計人員在 SoC 未完成前，即可據以同步開發軟體。

2.技術活動與成果展現

- 參加於 97 年 6 月假台北世貿二館舉辦之「2008 WiMAX Expo」，總計約 200 個攤位參與展示。展示內容區分為系統設備、晶片零組件、應用服務、測試認證等四大展區。晶片中心以 Mobile WiMAX silicon IP solution 為主題，參與展出 WiMAX baseband FPGA demo、WiMAX RF & AD/DA、以及 PAC platform 與 Android Google map on Android platform 等；藉此廣宣本計畫可移轉之技術、IP 與 business model 等，期盼能與業界廠商創造進一步的合作機會，以帶動整體產業發展。
- 工研院晶片中心於 97 年 11 月 17 日假交大電資中心國際會議廳舉行「International Embedded Multi-Core Workshop—國際多核技術研討會」，共有 250 多位學業界相關人員共襄盛舉；會中邀請國際大廠如 ARM、Toshiba (CELL-Venezia)、nVIDIA、Google，以及學術研究單位如日本早稻田大學、中國科學院、台灣大學及 IMEC 等專家學者，分享多核技術研發經驗，並藉此進行技術交流，提供國內學業界發展適合之多核心處理器系統。
- 在經濟部技術處指導之下，由晶片中心主辦、晶片系統國家型科技計畫辦公室協辦的「2008 SoCTEC Workshop」，已於 97 年 10 月假新竹市國賓大飯店順利舉行。本研討會特別邀請交通大學魏哲和教授、美國 nVidia 公司呂堅平博士、鈺程科技劉明壽總經理發表專題演講，並就無線通訊、高效能處理器與平台、三維堆疊(3D)晶片整合、晶片設計流程、電源管理等相關技術進行主題式簡報與討論。此外，本活動另邀請策略合作廠商凌陽核心科技和晶心科技、清華大學資工系李政崑教授研究團隊、NSoC 辦公室於技術展示區設置攤位，將其技術內容與成果介紹給與會來賓；同時，晶片中心研發同仁以及學研學包合作學校共計 19 組團隊也受邀參加技術論文展示。
- SiP 電性/熱傳/應力整合設計成果發表於 IEEE 及 IMAPS 合辦之大型 ESTC 2008 研討會，發表包括討論最佳化 SiP 應力分析模型之論文；「FEA Modeling and DOE Analysis for Design Optimization of 3D-WLP」；以及 SiP WiMAX 射頻模組整合設計技術研究成果；「A Mobile WiMAX RF Front-end Module with Integrated Passive Components and Novel Material」，論文核心價值在 SiP 技術之 modeling, simulation and design 上，頗受好評；並拜訪格林威治大學 Bill Milne, Chris Bailey 等教授，就發展整合電性、熱傳與應力的 Con-Current design 的設計環境「SiP Design Platform」上交換意見。並邀 Chris Bailey 與 Dr. Hua Lu 分別就先進電子構裝的設計分析與其

相對應的可靠度設計實例等議題舉辦 workshop 作專題演講。未來晶片設計將與 SiP 更進一步整合，朝向 3D IC 與 3D SiP 的技術發展；本計畫將積極與國外學界教授合作，包括著名之 GIT 之 PRC, UIUC, UCLA 等校。研究晶片設計、測試與 SiP 化之設計聯結，以加速建構整合設計平台。

(二)晶片中心_晶片設計與驗證環境實驗室建構分項

- 1.建立 Power-aware Design Methodology，採用單一功率格式，整合分析、驗證及實現平台，縮短設計流程往返時間。
- 2.建立 Multiple Mode/Multiple Corner (MM/MC)分析方式，以解決同 Power 模式以及同時序限制的收斂問題，建立自動化分析環境，避免人為疏失，同時可加快分析時間 2~3 倍
- 3.發展超低電壓乘法器設計術；提出 Modify Pipeline 架構，並縮短電路之關鍵路徑延遲時間，在操作電壓為 0.5V 下，操作速度可達 320MHz，功率消耗 1.48mW，較傳統操作電壓 1.2V 下之功率消耗可減少 5.7 倍。
- 4.完成溫度感測電路設計；採用數位式環型震盪器的架構當作溫度 Sensor，具有小面積(0.062mm^2)、低功率($1\mu\text{W}$)、頻率與溫度較線性($0.17^\circ\text{C}/\text{bit}$)、易於整合至單晶片系統電路內等之優點。此外數位式環型震盪器溫度感測器內採用抗 Power Supply Noise 較佳的元件電路，減少不必要的干擾以增加其準確性。
- 5.完成內建式抖動量測試技術，可將抖動量作適當之放大以提升測試解析度，並藉由調整脈波移除率來達到寬頻抖動操作。再利用增益鎖定技術來維持抖動量放大倍率，提高測試準確度。此測試技術將可廣泛應用在具有時脈訊號的系統架構中，並取代昂貴的測試機台。
- 6.發展序列傳輸系統接收端之內建測試技術。此技術使用控制接收器中 XTalk Canceller Coefficients 來產生出具有不同抖動成分的訊號，藉以取代傳統測試時所需之 Bit Error Rate Tester (BERT)。適當改變等化器輸入與輸出間之相位關係，可在不直接測試高速節點下進行測試。配合內建抖動測試技術與 BER 估算法來取代傳統 BERT 測試，可減少測試時間與成本以及提升測試準確度
- 7.全晶片 ESD 防護技術：完成適用於 90-nm LP 製程 WiMAX RF Front-End ESD 防護電路高頻特性模型。以特殊電路佈局技巧，開發具有低寄生電容的 RF ESD 防護設計，單位電容之 ESD 耐受度更是傳統設計的 1.5 倍。可有效降低 ESD 防護電路之負載對高頻電路特性的影響。
- 8.針對操作電壓變化對於寄生電容值的影響萃取適當的高頻特性參數並建立相對應的 C-V 特性模型。利用所萃取的高頻特性模型建立 RF ESD 防護電路之補償電路

(Compensate Circuit)，使其輸入阻抗匹配達 50 Ω ，將可同時兼顧 RF 電路特性與 ESD 防護能力。

9. 建立高精準度頻率合成器之模擬模型及設計方法，本計劃提出高精準度頻率合成器之架構模型與雜訊模型，提供高階電路設計使用。並以 TSMC 0.13um CMOS 製程建立各子系統之電路設計與驗證。
10. 完成 3432-10960MHz 頻率合成器電路設計、佈局、Tape Out 與量測驗證，PLL 量測後的結果如下：頻率合成器之諧波抑制量可達 42.86dB，相位雜訊在 1MHz offset 處可達-97.72dBc/Hz，跳頻時間可小於 7ns。
11. 建立 11 bits 200MSPS Pipelined ADC Design Methodology，提出 11 bits 200MSPS Pipelined ADC 之功率消耗最佳化設計方法，與傳統設計相比可節省 40% 的功率消耗。
12. 完成 11 bits 200MSPS Pipelined ADC 電路設計、佈局與 Tape Out 與量測驗證。以 TSMC 0.13um CMOS 製程完成電路設計與驗證。
13. 提出超低電壓高速 8x8bit Multiplier，採用 PMOS 元件之基體端順向偏壓(PMOS Forward Body Bias)的技巧，並且重新配置管線式乘法器內暫存器的位置，及修改全加器與暫存器電路架構來提升乘法器在超低電壓下操作的效能。
14. 支援「無線感測網路關鍵技術發展計畫」、「寬頻無線通訊關鍵技術發展計畫」、支援無線多媒體系統晶片關鍵技術發展計畫。

(二) 資策會_數位家庭無線通訊技術發展計畫

1. 無線位置感知服務技術為感知融合與行為辨識平台分項的重要產出之一。根據過去在 802.15.4 定位技術的基礎上，將前端的位置資訊蒐集流程改變成為高省電模式的運作演算，以延長 badge 電力的使用時間從數十小時至 1,680 小時左右（使用 1 顆 4 號電池），此外在系統端也設計了一個以無線感測資訊應用為主的感測資訊共通平台架構，以利整合多元化的感測應用服務。
2. 投入 ZigBee 網路通訊協定核心技術技術開發，與國外晶片大廠捷力半導體(Jennic)策略合作，並在德國萊因的協助之下，於 97 年 10 月 23 日正式通過 ZigBee-2007 Compliant Platform (ZCP)認證測試，再次獲得國際聯盟認證殊榮，也協助國內業者與國際技術接軌，展現台灣在此領域能量。

(四) 資通所_無線感測網路關鍵技術發展計畫

1. 在無線感測網路及裝置安全技術方面，將整合 Internet 及 WSN 中資料存取控制之相關安全技術，提供可組態之 Authentication、Authorization 模組及界面，使業者可快速的定義其存取控告政策、以提高安全監控系統及保全業者在無線感測網路之附加價值。

2. 建立整合無線感測技術與網路傳輸技術的服務平台，提供即時感測訊息商業服務示範應用。
3. 授權 IC 設計公司整合無線感測網路處理機 IP 於其 SoC 產品上；亦可授權於系統設計公司，開發 WSN 影像感測裝置，應用於居家安全與保全監控，或應用於 WSN 無線娛樂平台。

學界科專

(五)「前瞻高效能低耗能之雙處理器系統技術研發」

1. 完成 VLIW DSP 編譯器最佳化、VLIW DSP 之系統軟體（編譯器、組譯器、連結器、偵錯器、IDE 介面）及 VLIW DSP 之分散式暫存器配置編譯器研究。
2. 完成 Evaluation of multi-core/multi-cluster architecture，並開發以 energy-efficient 為主的 DSP 資料路徑（data path）的設計流程。
3. 完成低功率消耗邏輯及記憶體電路設計，以及完成 DSP 與嵌入式記憶體 SoC 製程整合實現。
4. 完成設計 H.264 用之 Integer Motion Estimation 硬體架構、Motion Estimation 加速器架構實現。

(六)晶片系統傳輸鏈之電路系統設計與驗證平台開發

1. 完成適用於功率與雜訊分析平台之行為模擬驗證方法(for RTL simulation)。工研院系統晶片科技中心自主開發 ECSM 的元件庫特徵化自動程式，產生 90nm、130nm 更精準的標準元件庫 timing model。研發 90 奈米之 I/O Cell Library，包含高低壓共容界面電路設計與靜電放電防護設計。
2. 以 CMOS 製程實現 10GS/s 的 conversion rate，是目前全世界使用 CMOS 製程中做到最高速的 non-interleave ADC。
3. 以 90nm CMOS 製程實現輸入可達 2.5GHz，且解析度小於 10ps 的抖動量測電路，可應用於量測高速時脈產生電路的抖動效能。

(七)超低功率數位訊號處理器核心開發

1. 本計畫在產出自有指令集架構(ISA)的超低功率數位訊號處理器核心同時，並將開發相關低功率軟硬體之前瞻技術，並研發其 SOC 發展平台。

(八)信使-遍佈式無線傳收機系統核心多模 MIMO-OFDM 無線通訊系統之研發與晶片設計

1. 設計出高效能之座標旋轉處理器“Efficient Cordic Designs for Multi – Mode OFDM FFT”其可以極小面積及高速執行多點數之 FFT 運算，可有效的運用於多標準 OFDM 系統。

(九)后羿計畫-前瞻無線測試平台與技術

1. 完成 Memory BIST for SRAM、完成一具有診斷資料壓縮之 BISD 設計與實現、完成

一具有診斷資料壓縮之 BISD 設計與實現、及已使用 FPGA 進行 BISR 電路之架構模擬，內含通訊模組與 HOY Wrapper，可支援診斷與修復之需求。

2.完成第三版測試機系統原型機整合，並於 ITSW'08 及 DAC'08 公開展示發表。

工業局

(一)專利

1.南港育成中心協助進駐廠商申請國內或國外之專利 3 件數

公司	日期	申請證號	專利名稱
優加	97/5/21	097118791	行動通訊平台跟越異質平台之多媒體傳輸系統
優加	97/5/21	097208867	具無線連網應用服務之資料存取裝置
玻邑	97/9/25	097136963	利用無線射頻之電子名片及電子名片系統

2.因執行鼓勵前瞻應用主導性新產品輔導計畫，廠商分別於台灣、大陸、美國、日本等國家申請專利共計 30 項。

(二)技術活動

1.舉行研討會一場次、座談會一場次、對 NSoC 國家辦公室簡報四場次。因應 NSoC 國家辦公室、產業界與政府在相關產業資訊的需求，提供產業訊息與分析結果，達成研究成果擴散與技術交流，以減低產業界、政府與 NSoC 國家辦公室在策略擬定過程中的風險程度。

2.於 5/4~5/12 至矽谷辦理招商說明會，共計 11 家廠商參與個別面談，促成 2 家海外公司(洋芋、ENet)回台參訪，洋芋並於 9/18 通過進駐審查會。

註：洋芋半導體

- 由美帶回專利，加入經濟部工業局 2008 智慧財產流通運用計畫，IP 授權價約 1,000 萬以上
- 參加經濟部中小企業處第 7 屆新創事業獎進入複審階段

國科會工程處

(一)平行化且可處理連續性資料之 Radix-2 之記憶體式快速傅立葉轉換處理器，可達到速度快、控制簡單、面積小之優點。

(二)國內首創以 TFT 電晶體製作出大型數位電路(乘加器)與數位濾波器，DSP 與影像處理器。

- (三)電子系統階層藉由漸進層級的設計，降低設計的複雜度，並基於由上到下設計流程，先透過系統探勘平台分析，可重複使用於不同的系統平台上，提高使用彈性。
- (四)設計出適用於 10GBASE-T 系統之時脈誤差偵測器以及兩階段式之可適性收發機架構
- (五)完成毫米波段之無線網路 SIP/SOC 設計技術之整合及創新架構。
- (六)UniCore-II 為一項整合 multithreading multicore 之 DSP core，達到低功率與高效能之設計目標，為國內首先推出之創新設計。
- (七)多重視訊標準解碼器 IP 設計與 H.264 編碼器 IP 設計，具備高畫質、低功率與低硬體成本等特性。
- (八)結合影像感測、微線圈磁控、微流體及微磁珠修飾等技術於玻璃面板上，除了逐步實現以 SoP (system on panel)。
- (九)提出 75-GHz 鎖相迴路架構，大幅提升了鎖相迴路的操作頻率，對參考時脈突波 (Reference Spur)的抗干擾特性，使其更適合運用於無線通訊系統上。
- (十)已經發展出可以完全由聽障者自行調整助聽器參數之方法，並整合發展出完整之軟硬體平台，相較於市售產品，有極獨特之優勢。

國科會自由軟體

在上述領域共產出 140 個自由軟體元件供產學研各界下載使用，合計被下載次數 13,708 次；其中關於 zigbee 軟體元件被下載次數達 2639 次、在異質網路上打造一安全 U 化之環境軟體元件被下載次數達 1350 次、WiMAX 無線通訊系統軟體與工具開發軟體元件被下載次數達 1268 次，甚受肯定。另專利獲得 7 件及申請 21 件，技術成就亦佳。

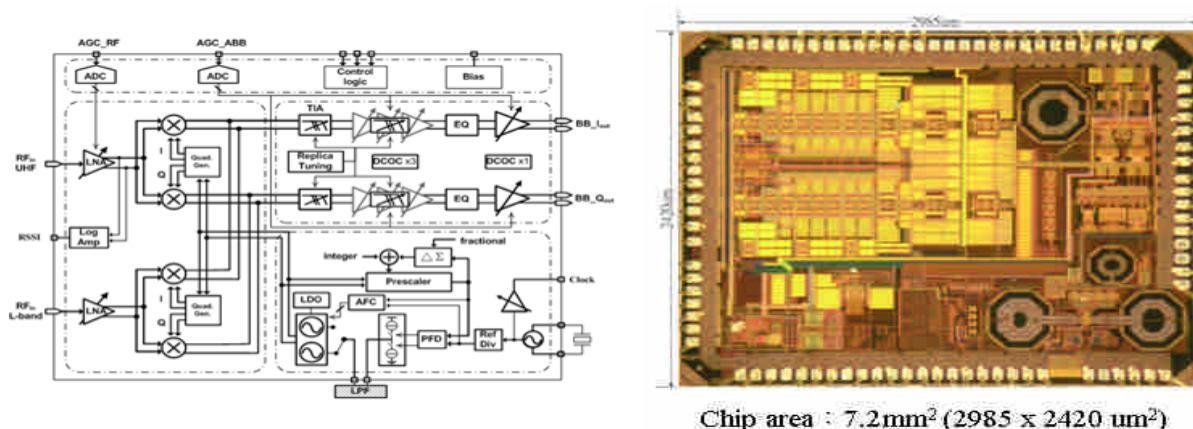
三、經濟效益(產業經濟發展)(權重 16.2%)

技術處

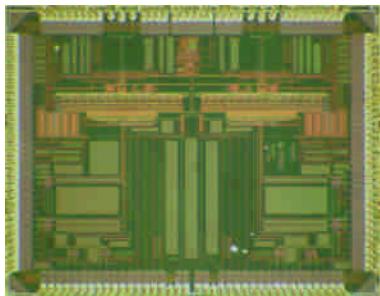
(一)晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關鍵技術

1.MIMO Mobile WiMAX 關鍵技術

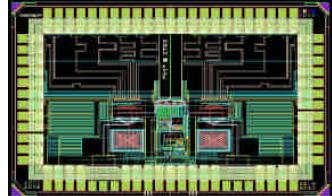
- 完成全球超低功耗、高整合性之 DVB-H RF tuner IC，可整合各元件成為系統單晶片(SoC)。已成功技轉台灣創毅(Mavcom)，預定於 FY98 Q1 量產上市。
- DVB-H RF tuner IP 97 年亦與台積電達成 65nm IP joint-development 協議與創意洽談 65nm SoC 之整合；有助於加速進入先進製程(65nm)及進一步導向商用化 IP，並藉由 TSMC 與創意擴大其產業效益。



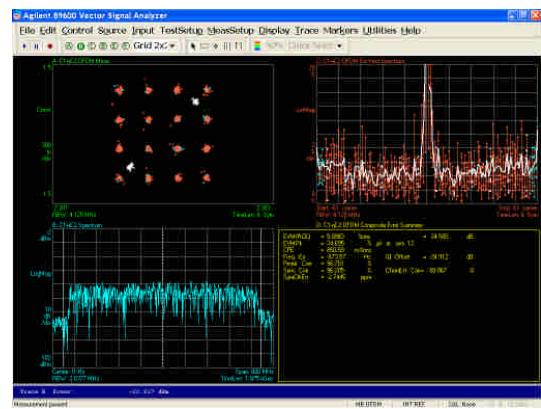
- 領先國內利用 90nm 製程開發出 1.2V 符合 mobile WiMAX 規格之低功耗 ADC/DAC IP；已技轉安國國際。該公司整合自行研發之 RF 以及 baseband，已能加快產品化之腳步。



UWB DAC



UWB ADC



UWB ADC/DAC loopback testing

2. PAC II Processor and Software Applications 關鍵技術

- 建立 Android 軟體平台移植能力，完成在凌陽核心之 PACDSP 上移植 Android 軟體平台，能有助於廠商產品區隔及下一代產品技術開發。
- 完成台灣第一個自有的嵌入式雙核心處理器技術，以 PACDSPv3.0 結合晶心科技 AndeScore™ N12 之雙核心架構於 FPGA 平台上實現；其中實體/虛擬共通平台可提供雙核心 SoC 系統快速驗證設計架構與效能分析環境。
- 完成國內第一個以 ESL(Electronic System Level)系統建立 PAC Duo 之虛擬平台，其功能與實體平台一致，除能評估架構優劣外，並可做為先期軟體開發平台，及驗證細部設計之正確性。



PAC-solo FPGA

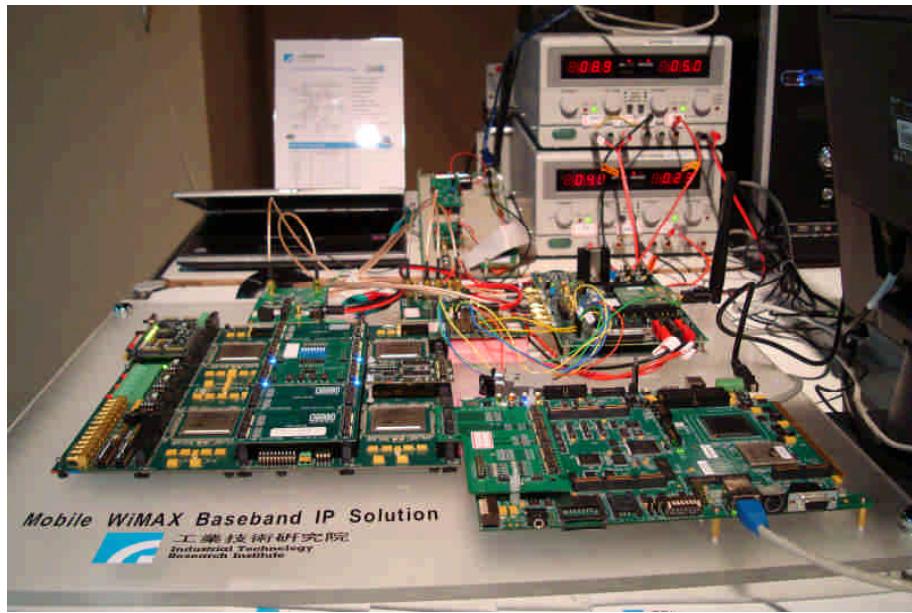


Android on PAC Duo



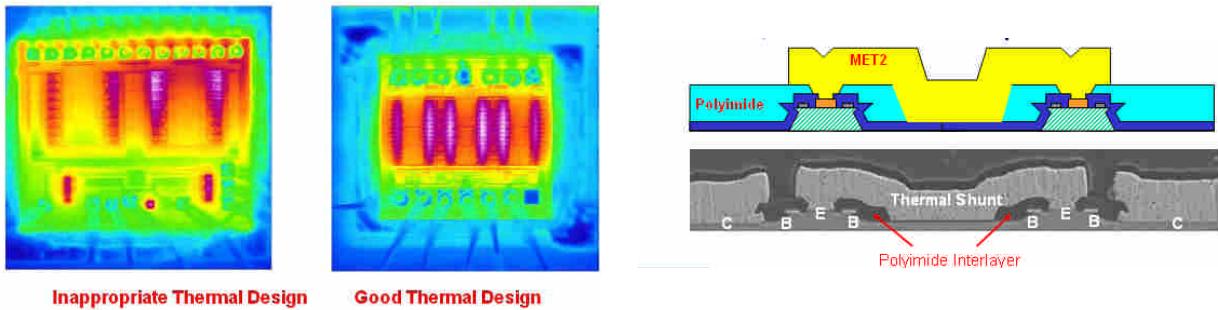
3. 無線通訊系統晶片關鍵技術(與電信國家型計畫共同執行)

- 完成國內第一顆自主開發之 IEEE 802.16e MIMO (Multiple Input Multiple Output) 基頻晶片，具備 MIMO matrix A 與 matrix B 功能，可提升資料傳輸速率 (data throughput) 高達 20 Mbps 以上，為 SISO (Single Input Single Output) 系統之兩倍速。此離型系統可建立完整 network entry 之 service flow；並於 6 月在 2008 Taipei WiMAX Expo 及 10 月 SoCTEC Workshop 成功展示 internet 無線上網、Youtube 互動及下載等功能，此技術揭露受到高度肯定；具體展現國內自主 WiMAX 技術能量。相關系統實作專利申請超過 40 件、IP 達 20 項；未來可透過專利授權或技術移轉等方式，協助國內廠商加速開發無線通訊晶片，創造產業競爭優勢。
- 積極進行 WiMAX 新創事業之推動，透過技術與人才擴散，持續進行商品化之開發進而創造產值。目前已有領導投資廠商願意投入，預估初期投資金額達 3~5 億新台幣，雙方預計可於明年 1Q 確定。



4. SiP 異質整合設計關鍵技術

- 整合晶片與元件設計，並考量熱傳與應力等可靠度，建構一套設計平台。以及整合本計畫之 WiMAX RF 晶片，開發多通道射頻前端模組，可解決多通道封裝下之干擾效應與散熱問題，加速產品開發，突破台灣缺乏射頻前端電路整合能力的瓶頸。引領台灣成為世界無線通訊產業之主要生產基地。



(二)晶片中心_晶片設計與驗證環境實驗室建構分項

- 1.建立單一功率格式，整合分析、驗證及實現平台，並建立 65nm RTL-GDSII Design Flow，提供深次微米完整分析及設計實現環境，並同時與新思科技前瞻奈米製程 EDA 研發中心簽訂”Low Power License Agreement”，共同合作 65nm 實體驗證設計平台與低功率技術，促成廠商於三年內將投資 6 億元經費導入 65/45 奈米製程的設計與驗證技術。
- 2.隨著半導體製程的進步，積體電路（IC）內部電子元件微縮化已經進展到奈米的尺寸，微小的電子元件在生產、組裝、運送、測試等過程、以及使用中，都可能因為

環境或人員的靜電放電 (ESD) 衝擊而影響積體電路 (Integrated Circuits, ICs) 的電路功能，使得電子產品工作不正常，嚴重影響到電子產業的良率與產品可靠度。本計畫長期培育的 ESD 研發團隊結合交大技術經驗，在已申請的專利中找尋靜電放電防護設計的研發利基，97 年成功完成 ESD 專利應用讓與 1 案 2 件給聯發科公司，簽約金額 22,000 仟元，此專利品質極具市場競爭性，可充分協助廠商節省大量成本，有效解決業界問題，耐受更高的靜電水準。

3. 技轉安國科技股份有限公司，協助開發 Low Voltage Low Power 1 GSPS UWB ADC/DAC 技術，使廠商在 USB 隨身碟/讀卡機控制 IC 有相當的市佔率。Ultra-Wideband 系統提供滿足短距離、高速傳輸的需求，在多媒體的應用上，使家中無線多媒體傳輸能夠實現，進一步達到數位化家庭的目標。

(二) 資策會_數位家庭無線通訊技術發展計畫

1. 以先進的技術創新能力結合海運、貨運、港務等不同領域業者，推動台北港貨櫃聯盟成立，並以無線感測網路技術與車輛定位技術輔導台北港，聯合光纖、新誼共同申請「台北港無線感測高效率貨櫃作業智慧園區示範應用計畫」獲經濟部審查通過。預期透過本計畫的執行，將可提升貨櫃運輸效率、碼頭裝卸效率、降低人力成本，藉以提升國際競爭力。
2. 與新光保全公司、新域公司開始研擬細部規格，執行合作研究開發智慧化無線感測保全系統。
3. 中科院與資策會合作，利用達盛電子 UZ2400 單晶片，整合環境安全相關溫、溼度等感測元件，完成環境安全示範應用技術能量開發展示，積極以產業整合之方式，持續推動短距無線通訊網路技術整合與產業形成宣傳。
4. 與恩河科技針對台中金三角蔬果運銷合作社后里場，進行蕃茄園環境監測系統合作，未來將以智慧化環境監控系統進行蕃茄園環境即時監測並技術移轉於恩河科技。
5. 促進傳統建築業者對智慧化居住空間之認識與運用無線感測網路技術進行各種應用系統開發。
6. 順利建立國內發展無線感測智慧空間產業鏈，包含晶片廠商（達盛），模組廠商（安潤、台達電），設備廠商（明泰、超頻），系統廠商（中興保全、世和數位）與應用廠商（故宮，科博館）等。促進國內電子資訊產品研發公司開發新一代無線感測網路產品，並進行初期小規模試量產。

(四) 資通所_無線感測網路關鍵技術發展計畫

1. 促進 Java SIM 與悠游卡之整合，開創手機新應用

- 協助全宏 TCK 2.2.2 Java Card 測試，並獲得 SUN 之認証。且完成移植共通 介面

GP2.1 至全宏 Java Card 2.2.2 平台，且通過 ICC SIMTOOL PATTERN 測試。未來除可幫助業者達成符合 Sun 的新 Java Card 規範外，更提高此卡片對各種不同應用的適用及 applet 的使用，可提升全宏 Java SIM card 的發卡量。

2. 帶動無線感測網路、家庭監控、以及精簡型電腦之產業整合

- 開發符合 ZigBee 2006 與 ZigBee Home Automation v1.0 規格之無線感測網路節點，不但掌握無線感測節點自行開發能力，並與國際無線感測網路最新規格同步，掌握市場開發的先機。
- 將精簡型電腦與無線感測網路結合，開發低價位並具備無線感測功能之家庭控制中心，讓使用者以低成本以及操作簡便的介面，即可享受安全、監控、節能之應用服務，帶動國內無線感測網路以及精簡型電腦雙向發展。
- 以推廣 32 位元處理器核心，先授權 IC 設計公司或 IC Service 公司開發 WSN 之相關 IC 產品；之後再與以安全、監控及節能系統產品及服務整合公司共同開發以安全、監控及節能產品及系統，為我國 WSN 產業佈局。

(五) 學界科專

1. 「前瞻高效能低耗能之雙處理器系統技術研發」積極架構國內自製數位處理器之整合開發環境，以整合軟體開發工具組、圖形化使用者界面、數位訊號處理函式庫為首要目標，發展足以與國外大廠抗衡之發展平台。如能建立一自製平台，在國際上佔一席之地（如 15%），即可達約 20 億美金的產值，未來的潛力值得重視。
2. 「晶片系統傳輸鏈之電路系統設計與驗證平台開發」在設計 switch 時針對擴充性和實用性的考量下以達到參數化的設計，在 topology 上也可以針對不同的 IP 需求來設計，在頻寬上由於我們 switch 已經可以達到 10Gbps 的傳輸速度足以應付現有的 IP 需求，以廠商的角度來看，可以比其它人的產品更早上市，為一個很重要的優勢。
3. 「超低功率數位訊號處理器核心開發」之超低功率的數位訊號處理器核心將有助於提昇國內電子產業開發相關行動多媒體通訊應用之市場。自有指令集架構更將使國內產業掌握關鍵技術，主導市場。
4. 「信使計畫」在電路設計技術方面的成果其擴散將可促進國內獨到之 CMOS 晶圓製造技術與無線通訊系統晶片設計產業結合，提高產業設計層次和競爭力。
5. 「后羿計畫」- 前瞻無線測試平台與技術透過計畫執行過程中實際操作研究與多元化的學習訓練已培育出積體電路設計與測試領域博士 1 人、碩士 16 人，其中部分回到學界幫助培育更多專業人才，而部分進入業界，對於紓解半導體產業人力供需不足的現象，有顯著的幫助。

「微型化與全像光儲存技術之開發三年計畫」所發展的微型讀取頭技術，將可協助國內廠商在此關鍵時刻，投入先期的研發的行列。除此之外，本計畫所發展的藍光雷射或 LED、微型透鏡以及微系統組裝技術亦可協助相關廠商取得關鍵性的技術。

工業局

(一)協助促進國內外廠商在台投資，以促成產業經濟發展

- 1.在促進國內投資金額部分，97 年度共計促進台積電 F14(第三期)及聯電 F12B 之 12 吋晶圓廠的投入量產，使國內投資金額達新台幣 1,000 億元以上。
- 2.在促進外商在台投資金額部分，97 年度共計協助促進台灣大日印光罩、瑞晶電子、台塑勝高，以及其他外商在台投資金額達新台幣 442.17 億元。
- 3.扶植各進駐公司營運發展，新進駐公司智富、盈碩、優加、玻邑共計投資 1 億 3,700 萬元，已進駐公司康銘華、湯銘、信億、凱鈺共增資 1 億 1,100 萬元，進駐公司投資達 2.47 億元。
- 4.因執行鼓勵前瞻應用主導性新產品(補助)計畫，97 年度引發廠商直接研發投資約 2.41 億元。

(二)協助建構產業競爭優勢，進而鞏固我國全球地位

持續推動產業進行重大投資，截至 97 年底我國 12 吋晶圓廠計有 18 座 量產，6 座建置中，另有 16 座規劃中，已成為全球 12 吋晶圓廠密度及效能最高之地區。

(三)推動產業聯盟活動，建立國內半導體產業上中下游之交流互動平台

- 1.協助促成先進堆疊系統與應用研發聯盟(Advanced Stacked-System Application Consortium, Ad-STAC)之成立，並據此成為串聯台灣半導體產業垂直分工體系之虛擬機制，突破 3D IC 技術研發非由單一次產業可獨立完成之侷限性。
- 2.協助辦理 SSD 聯盟成立大會，集結產業力量，將此目前唯一由國內業者針對標準測試所發起組成之聯盟，加速其產業標準之建立與成熟化之相關佈局。

(四)協助國內產學研界與國際進行實質交流，進而促進產業合作

藉由台日國際論壇之舉辦，促成台日雙方在 3D IC 技術分享與觀念交流，以擴增台日半導體產業之合作利基，進而拓展技術合作與實質商業交流之潛在機會。

(五)強化半導體產業鏈之完整性，以提升產業技術能量

藉由半導體設備零組件技術交流座談會之舉辦，針對半導體耗材及零組件之短中長期可自行開發高附加價值項目等關鍵議題作出具體規劃，進而強化我國半導體產業競爭優勢。

(六)協助進行產業政策規劃與研究，健全產業經濟體質之發展

- 1.除透過產業菁英圓桌會議彙集各界前瞻性政策建議，以縮減政策研擬之落差外，亦因應新政府上任後產業政策的重新調整，完成調查研析我國與鄰近國家之招商優惠措施。
- 2.為協助建構赴大陸投資之有效管理機制與配套措施，97 年度完成半導體產業開放赴大陸投資分析等多項攸關產業規劃與配套措施之分析，以作為日後相關政策之研擬參考。

(七)協助提升我國產業全球地位或產業競爭力

培育二家進駐公司(京潤、優加)使用先進製程 90nm，及三家進駐公司(康銘華、湯銘、新瀚穎)各有一項研發產品達試產與量產階段，提升育成中心進駐公司技術能量。(京潤：整合 Soft ARM1136IP，推出 TSMC90nm 產品)

(八)促進育成中心進駐公司與國內外業界合作

育成中心與設計服務公司、創投及業界建立合作平台，促進進駐公司與國內外業界公司合作 3 案次，加快研發速度，讓產品能順利進至量產階段，增加產品競爭力。

- 優加-正文 共同合作優加數位相框平台服務
- 京潤-國晟 COMPUTEX TAIPEI 2008 展示應用「高品 質網路經驗」專利之 802.11n P2P Gear 網路整流器
- 京潤-創意 使用創意之 MPW 後端設計服務，成功下線 90nm SoC，應用於網路通訊等領域。

(九)推動促成 SoC 領域產學合作

- 1.促成一品半導體與中山大學合作，雙方進行「Low-Noise LDO 電路設計」之研發。成果預期：將可大幅提高原晶片的運作效率。
- 2.促成凱鈺科技與中山大學合作，雙方進行「實現具快速內部記憶體資料傳輸之可參數化 DDR2 記憶體控制器 IP 設計」之研發。成果預期：將可大幅降低凱鈺 IP 授權成本。

國科會工程處

- (一)車用行動視訊會議系統乃是建基在已有的數位電視廣播解調模組上，並以硬體重複利用的觀念，增加硬體使用率。
- (二)可以結合軟性顯示器製作出軟性電子消費性產品，如軟性計算機，更可延展至可彎曲(bending)及摺疊的電子產品。
- (三)電子鼻可被應用在手機、識別證、卡片、以及各式各樣的產品上，屆時對於學術研究、國家發展、經濟市場上可預期達到相當的貢獻。

- (四)高速網路傳輸的需求不斷地再增加，10GBASE-T 建設成本低，為取代光纖解決方案。
- (五)利用毫米波進行無線高速資訊傳輸，可應用於高畫質多媒體應用(例如 wireless HD)，未來市場需求具有高度成長經濟價值。
- (六)低功率多媒體設計技術，因具備優異之效能而獲得廠商之青睞，目前已經吸引廠商(工研院晶片系統設計中心與凌陽核心科技公司)進行兩件委託計畫合作。
- (七)低功率多媒體設計技術，因具備優異之效能而獲得廠商之青睞，目前已經完成一件技術移轉(奇景光電公司)與吸引廠商(奇景光電公司與冠宇國際電子公司)進行三件委託計畫合作。

國科會自由軟體

- (一)在無線寬頻通訊、多核心晶片系統、智慧行動終端、車載資訊通訊、數位生活等領域的成果已促成技術移轉 6 件，金額 211 萬元，促成廠商投資 689 萬元。
- (二)提供產學研各界技術諮詢服務達 375 件數，有助於自由軟體元件之實用化。
- (三)鼓勵自由軟體研發計畫優先使用國產之嵌入式系統晶片與平台，並由國家實驗研究院晶片設計中心提供教育訓練，有助於國內廠商產品的普及應用。

四、社會影響(民生社會發展、環境安全永續)(權重 14%)

技術處

- (一)晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關關鍵技術
- 1.本計畫充份運用國內各界能量擴展技術研發；藉由技術移轉與合作開發，直/間接促成廠商投資，並提升學/業界設計能力。
 - 2.與台灣高鐵合作，進行無線通道量測，未來隨著 WiMAX 相關技術的發展，期能整合上中下游不同業者，提供高速行進時的無線連線服務，創造新的產品附加值與公共服務，全面提升國人的生活品質。
- (二)資策會_數位家庭無線通訊技術發展計畫

- 1.秉持創新科技服務之精神，投入數位生活與安全各種相關服務推廣，致力將傳統服務結合創新科技，創造新的價值。在本年度計畫中，資策會與台灣大學地震研究中心合作，執行台北縣政府委託研究計畫，在台北縣中和市中和排水路、鳳翔新村、南山溝等地建置水位監測系統。在本計畫中實作了不同天候狀況的監測模式，並具有歷史資料統計功能，可針對地區進行淹水淺勢分析，不只提升了居民生活品質與生命財產安全的保障，同時也為目前台灣的環境安全監控產業帶入一個新的研發方向。

2.利用長鏈狀無線感測網路技術，成功的在大範圍規模區域中建置一可靠的無線感測網路系統。在本計畫中實作了不同天候狀況的監測模式，並具有歷史資料統計功能，可針對地區進行淹水淺勢分析，不只提升了居民生活品質與生命財產安全的保障，同時也為目前台灣的環境安全監控產業帶入一個新的研發方向。未來將繼續朝向產業整合的方向努力，期能整合上中下游不同業者，創造新的產品附加值與公共服務，全面提升國人的生活品質。

(三)資通所_無線感測網路關鍵技術發展計畫

1.在 WSN 的環境下牽涉許多資料安全的問題，對關鍵性資料必須善加保護及管理，否則將造成有心人士的破壞及蓄意攻擊，造成資料被竄改或破壞，以致系統造成不可收拾的後果。故在此環境下對其安全性之研究有其必要性及重要性。

(四)學界科專

- 1.在首顆國產高階 VLIW 訊號處理器 (PACDSP) 開發設計上，本科專計畫和工研院晶片中心合作取得良好的研發成果，成功站穩國產 DSP 核心的第一步。
- 2.計畫執行過程中所研發之相關設計、整合、驗證、測試、軟體系統等技術將有助於產業界加速 DSP 相關 SOC 產品之技術整合，對於目前國內之高科技資訊產業的進步與提升將有極大的幫助與關鍵性的影響。
- 3.本科專計畫 switch 已經實現達到 10Gbps 傳輸頻寬，足夠提供目前 SoC 內部所需之頻寬，進而帶動整個產業的發展，和廠商合作使我們的社會在國際的競爭力更上一層樓。
- 4.本科專計畫之執行除了可提升我國前瞻無線通訊之科技技術水準，並可經由本計畫之執行培養大量高科技技術人才，對國內中長程相關技術及產業將有不小的貢獻。
- 5.我國目前正在大力推行 M Taiwan 計畫(行動台灣)，以期我國在前瞻通訊技術上能與國際領先技術並駕齊驅，本科專計畫之執行及成果將可充分配合 M Taiwan 計畫，提供相關技術及人力資源，因此對整體社會之進步及生活品質之提升將有所助益。

工業局

(一)人才培育

半導體產業為政府推動之「晶片系統國家型科技計畫第二期」重點產業之一，而半導體學院計畫正是為半導體產業持續彌補專業人才缺口，培育具國際競爭力之人才，本年度解決半導體產業人才不足問題，提供先進技術及專業課程培訓 2,543 人次，另藉由長期養成訓練引領有意進入半導體產業之社會大眾投入半導體產業，計 406 人，以提升半導體產業競爭力。

(二)協助解決廠商投資障礙，間接促成社會效益

在 97 年度共計排除日月光中壢廠用電、竹科三五路土地徵收、台塑勝高麥寮 12 吋長晶廠用水案、南亞科用電等 4 件投資障礙，進而促使廠商在台順利投資建廠，間接造就廣泛就業機會與平衡台灣城鄉發展之社會效益。

(三) 提供產官學研半導體產業相關資訊分享

除藉由廣泛蒐集國際半導體市場與技術相關資訊，以及發行半導體產業推動辦公室電子化專刊外，亦透過半導體產業推動辦公室網站 E 平台之建置，強化推廣能量。

(四) 創業育成

南港 IC 設計育成中心新增三家進駐公司(智富、盈碩、優加)，南部新增 1 家進駐公司(玻邑)，累計達 17 家(北部 13 家、南部 4 家)。

(五) 廠商輔導

97 年度執行鼓勵前瞻應用主導性新產品(補助)計畫廠商，中小企業所獲之年度補助經費約占年度總補助經費 55%；大型企業所獲之年度補助經費約占年度總補助經費 45%。

國科會工程處

(一) 車用通訊系統能夠如果發展成熟，可以提供所有駕駛一個行車環境安全的偵測，保障行車安全，提供如道路行車狀況、商店位置、停車位搜尋等資訊。

(二) 電子鼻系統在環境監測、半導體工廠污氣排放、食物新鮮度檢測等眾多民生用途上均能扮演非常重要的角色

(三) 10GBASE-T 高速網路布置完成，必然會大大影響目前台灣的網路使用習慣，同時帶動更多附加的網路影音服務。

(四) 無線高速資訊傳輸提供快速資訊傳送與取得，若達到隨時隨地目標，將可提供生活多樣化需求。

(五) Media To Go 系統，可以廣泛應用於各種遠端互動式多媒體應用上，提昇手持式裝置之互動式多媒體處理能力，提升生活樂趣與品質。

國科會自由軟體

(一) 人才培育達 416 人，其中包括博士生 104 人及碩士生 303 年，有助於國內高階軟體人才之供應。

(二) 提供產學研各界技術諮詢服務，及軟體元件下載，此有助於國內產官學研間的技術交流。

五、其它效益(科技政策管理及其它)(權重 8.8%)

技術處

(一)資策會_數位家庭無線通訊技術發展計畫

1.結合無線感測網路豐富的經驗，以及創新技術發展的動力，積極投入 ZigBee 核心技術技術開發，並陸續獲得國際聯盟認證肯定，並獲得之 ZigBee 聯盟認證的底層平台為基礎，開發出軟體協議技術，協助有意願的廠商開發智慧型感測網路技術，與國際技術接軌；同時積極參與 ZigBee 國際標準組織的活動，成為台灣技術競逐國際舞台的新典範，更是支持業者的重要力量。

(二)學界科專

- 1.提昇科技產業 NoC 設計能力與高階系統應用產品之發展：在經濟面上我們的 Switch 在設計時針對擴充性和實用性的考量下以達到參數化設計，在 Topology 上也可以針對不同的 IP 需求來設計，在頻寬上由於我們 Switch 已經可以達到 10Gbps 的傳輸速度足以應付現有的 IP 需求，以廠商的角度來看，可以比其它人的產品更早上市，為一個很重要的優勢，利用本晶片網路的特性，可降低整體系統晶片開發時間，加快上市時間、減少整體開發時間與人力耗費的成本。
- 2.訓練 On Chip Switch 晶片設計人才，提高 NoC 發展之人才素質與競爭力：現今 System on-Chip 系統單晶片已經朝著 IC 設計的趨勢，未來一顆 SoC 晶片內將整合越來越多的 IP，也使我們的電子產業帶向多核心架構，電子核心產品處理速度越來越快，而現在產業的趨勢在各個 IP 間溝通的頻寬需求越來越大是無可避免的，然而利用我們的 Switch 已經實現達到 10Gbps 傳輸頻寬，足夠提供目前 SoC 內部所需之頻寬，進而帶動整個產業的發展，和廠商合作使我們的社會在國際的競爭力更上一層樓。

工業局

(一)人才職能分析

- 1.推動半導體產業專業職能需求標準，進行人才職能調查與分析，做為應用於人才培訓課程規劃的修正調整參考，未來規劃案及地圖可持續擴大提供在產業需求、人才培訓、技術能力鑑定三方面應用的標準學習平台，以培養質優量多之人才。
- 2.研究結果顯示，此評鑑常模應用於中長期養成人培面，可針對受訓中之個別學員進行施測，提供分析結果作為其職涯發展之參考，並輔以職涯規劃諮詢或專業職涯發展講座，提升就業媒合之成功率。應用於在職工程師訓練，可針對工程師進行施測，運用測驗結果來進行職能分析瞭解訓練需求，設計相關訓練課程，提升工程師之工作績效。

(二)人才供需調查

- 1.為瞭解半導體產業人才供需狀況及用人需求，俾使半導體人才發展推動更符合產業發展脈動，因此配合產業發展趨勢並結合產學研專家意見，針對設計、製造、封裝與測試等完整產業鏈，進行半導體人才需求調查，同時根據調查結果推估未來產業人才缺口，完成人才需求調查分析報告1份。
- 2.本研究建議，短期而言如何在景氣趨緩中逆向操作，運用機會協助企業保有人力資本的優勢，並預作景氣復甦後之準備將是重要議題。長期而言如何確保半導體產業發展所需人才的「量足」、「質精」，並使政府培訓機制能因應產業變動需求，是提升我國半導體人才競爭優勢應持續努力的規劃方向。本研究除有效掌握產業科技人才及技術需求更迭情形外，並提出半導體人才失衡因應對策建議，以期協助並確實解決半導體產業人力素質提昇之重要課題。

(三)課程規劃

- 1.使本計畫培訓方向能契合我國半導體產業所需之人力，邀請產學研各界專家，進行整體架構、課程與師資規劃，成立設計、製造、封裝及測試領域課程規劃委員會並召開課程規劃會議，參酌產業發展趨勢、96 年度人才需求調查及職能調查等結果，完成 97 年設計、製造、封裝及測試領域學程修訂，提供先進技術及專業課程培訓半導體相關產業專業人才。
- 2.本會議擬定完善之課程培訓大綱，並切實結合產業需求，對於培訓長期班學員湧來即使補充半導體產業人力或是協助有益轉型之人才者甚有助益。

(四)參與標準

1.電子系統層級設計方法(ESL)標準工作小組：

- 參與該領域代表性國際研討會 DAC(Design Automation Conference)1 人次國際標準會議，並參與完成 TLM 2.0 國際標準發表，並於 12/11 舉辦結合學研業界(成、清、台、創意、工研院)之共同研究成果發表會 1 場次，參加人數約 100 人。
- 由業界代表蘇培陞博士參與完成於 12 月中發表 SystemC Synthesizable Subset v1.2 Draft 國際標準，此標準將為世界 EDA 公司發展電子層級合成軟體之基礎，並會產生高階設計方法之變革。

2.消費性電子記憶體介面標準工作小組：

- 透過台灣半導體產業協會會訊發送參與 JEDEC 會議帶回之資料及解讀資料給半導體廠商。
- 爭取到 2010 Jedec 來台舉辦，藉此可提升國內廠商對該標準制定組織及相關活動之參與意願。

3. 寬頻通訊晶片設計與互通標準參與：

- 目前已與 WiMAX Forum 測試案例開發團隊取得聯繫，預計於 FY98，參與 ETSI 開發 WiMAX 測試案例，以期加速國內外 WiMAX 產品互通性測試。
- 於 11 月 20 日台大醫院國際會議中心舉辦新世代 WiMAX (IEEE 802.16m)暨 WiMAX Forum 標準與技術研討會，結合最新 WiMAX Forum 最新標準資訊及 ETSI 開發測案例經驗及工研院晶片中心無線寬頻技術組之相關技術研究成果，發表於業界，以利相關從業人員即早取得技術開發先機，創造產業效益。

4.3DIC 設計標準與規格探索先期研究 (計畫變更項目)：

- 完成 3DIC 先進封裝技術研究報告及相關標準之美國專利資料報告共 2 份及 3DIC Memory 標準 IMIS 解譯與分析報告 1 份，並於 11 月 27 日舉行 3DIC 設計標準國內論壇 1 場，參加人數 230 人次，將研究成果與業界進行溝通交流，充分達到計畫成果資訊分享的目的。

教育部

本計畫依據國家產業發展需求，配合晶片系統國家型科技計畫，負責正規教育「人才養成」相關推動，係為基礎環境(infrastructure) 建置的一環。因此，在學術成就(基礎研究)、技術創新成就、經濟效益、社會影響等方面，本計畫並無直接明顯的關聯。惟本計畫的推動，是為厚實我國晶片系統設計領域在學術(基礎研究)、技術創新、經濟效益等方面發展所需之人才素質，本節將以此觀點評估本計畫之成果效益。

本計畫推動的理念是希望透過計畫的推動，協助國內大學校院建立並提昇其在前瞻晶片系統設計的教學能量，進而培養出產業所需人才。因此，除本計畫量化成果統計(詳附件 1)，本部並於 97 年度委託國立中興大學張振豪教授進行本計畫「推動成效調查分析」。調查結果顯示，在與本計畫推動有直接關聯的指標，如「課程規劃」、「教學品質」、「軟硬體實驗設備」、「人才培育」、「學生素質」等方面，相關教師都給予極高的肯定，顯示本計畫的推動確極具效益，對大學校院 SoC 教學推動及對業界所需人才的養成都有很大的助益。相關成果效益調查結果摘述如下。

依據 97 年度辦理本計畫「推動成效調查分析」的結果，針對 179 名大學校院前瞻晶片系統設計領域相關教師所做之問卷調查 (發出 268 份問卷，收回 179 份，回覆率約 7 成) 顯示，80% 以上的教師認為經過本部 VLSI/SoC 人才培育計畫 91 至 96 年間的推動，其服務學校在「人才培育」、「課程規劃」、「教學品質」、「軟硬體實驗設備」等 4 方面都有極大或大幅的改進 (詳表 3)。另依據教師本身的觀察，65% 以上教師認為業界對 SoC 領域畢業學生素質可達「極滿意」或「滿意」的程度。其中，在碩士畢業生的部分滿意度更高達 80%；多數教師並肯定畢業學生在各方面的觀念皆較往年提昇 (詳表 4)。這個部分，在本

次調查分析計畫中，對聯發科技、奇景光電、聯詠科技、智原科技、瑞昱半導體等 5 家公司所進行的業界訪談中，也獲得一定程度的印證。受訪的 5 家公司表示，近 5 年來 SoC 領域學生在專業知識及經驗上比較好。至於本計畫以跨校聯盟的組織架構所推動的各項活動，接受問卷調查的教師中，80% 以上認為大部分的活動都很有幫助，尤其以競賽、短期課程及研討會最受老師們的肯定(詳表 5)。

	人才訓練	課程規劃	教學品質	軟硬體實驗設備	產學合作
極大	34.08%	34.08%	29.05%	50.84%	5.03%
大	53.63%	50.84%	50.84%	32.40%	32.96%
普通	7.82%	10.06%	14.53%	11.17%	32.40%
小	1.12%	1.68%	1.68%	2.23%	11.73%
極小	1.12%	1.12%	0.56%	1.12%	7.26%
無法評估	2.23%	2.23%	3.35%	2.23%	10.61%

表3、問卷題目「您認為VLSI 教改計畫補助前與補助後對於貴單位的改進幅度如何？」統計一覽表 (針對SoC領域教師問卷統計)

	博士	碩士	學士	專科
極滿意	18.99%	12.57%	13.86%	0.00%
滿意	58.02%	67.95%	52.56%	24.14%
普通	4.99%	12.57%	21.9%	17.22%
不滿意	2%	2.51%	3.65%	6.91%
極不滿意	0.00%	0.00%	0.73%	3.46%
無法評估	16%	4.4%	7.3%	48.27%

表4、問卷題目「就您觀察，目前業界對於您所教育出來的畢業生之人才素質滿意度如何？」統計一覽表 (針對SoC領域教師問卷統計)

	競賽	國外 專家 演講	研討會	短期 課程	研習營	產學 座談	論壇
極有 幫助	42.46%	24.58%	27.93%	43.58%	32.40%	21.79%	22.35%
有幫助	44.69%	54.75%	60.89%	45.81%	52.51%	46.37%	49.16%
普通	10.61%	18.99%	10.61%	9.50%	13.41%	27.93%	26.82%
無幫助	1.68%	1.68%	0.56%	1.12%	1.68%	3.91%	1.68%
極無 幫助	0.56%	0.00%	0.00%	0.00%	0.00%	0.00%	0.00%

表5、問卷題目「您認為聯盟舉辦的各項活動對人才培育的幫助程度如何？」統計一覽表（針對SoC領域教師問卷統計）

國科會工程處

- (一)參考了美規 IEEE 802.16m 以及歐規 3GPP-LTE 的規格技術，有助於培植我國在無線行動通訊瞭解國際規格制定的程序。
- (二)藉由軟性電路的開發與設計發展出輕薄耐用的可攜式個人資訊系統來提供即時的生活資訊。
- (三)提出的設計技術和硬體架構，不僅可帶來效能的提升和功率與成本的降低，更可提供 IEEE 802.3an 制定委員會加以參考，並希望能予以接受。

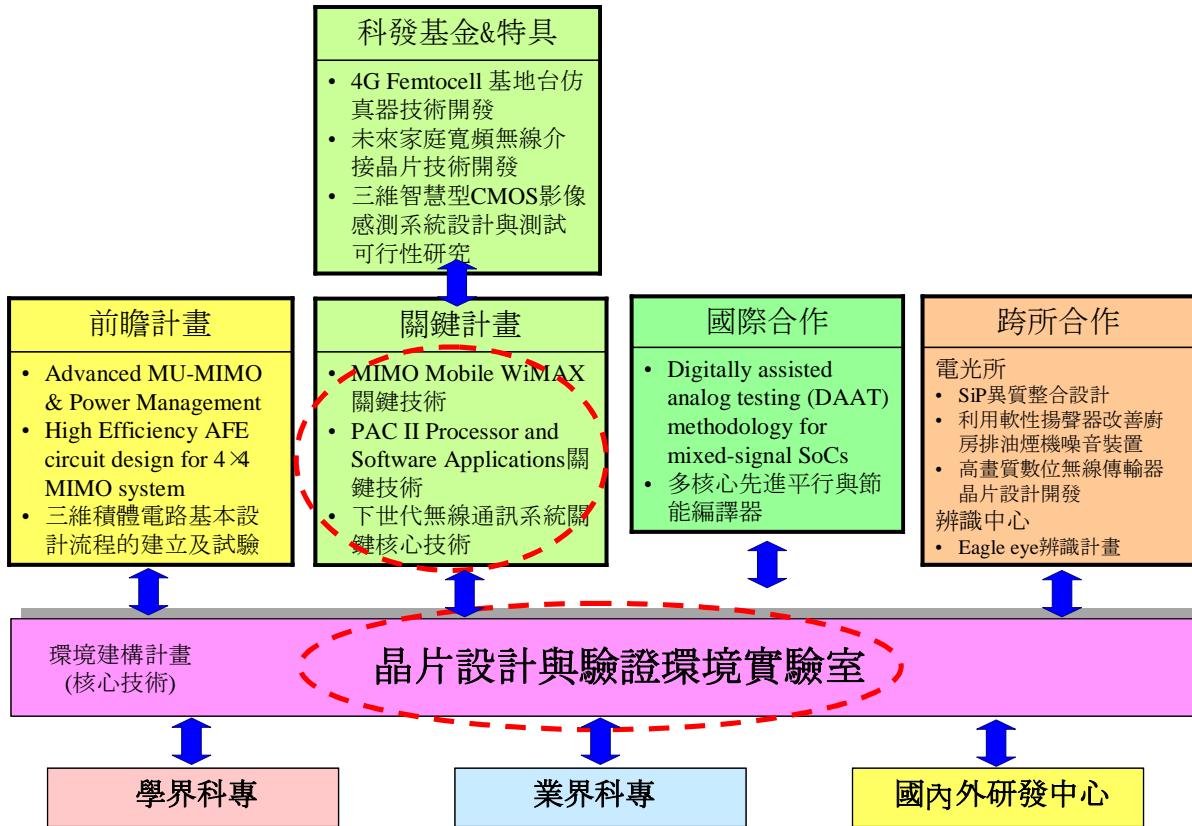
國科會自由軟體

推廣自由軟體研發及應用模式，有助於國內智慧財產權的分享及流通。

陸、與相關計畫之配合

技術處

一、晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關關鍵技術



(一) 本計畫聚焦 WiMAX 與 PAC 兩大技術主軸，結合國內產學研各界之研發能，並搭配環境建構計畫、前瞻計畫、學界及業界之合作、推動，加速台灣由 ASIC、經系統封裝(SiP)轉型到晶片系統(SoC，或稱系統晶片)，掌握與開發 SoC 核心技術，加速開發 SoC 相關創新應用之產品，期望能為台灣帶來新契機。

二、晶片中心_晶片設計與驗證環境實驗室建構分項

- (一) 支援「無線感測網路關鍵技術發展計畫」、「寬頻無線通訊關鍵技術發展計畫」、支援無線多媒體系統晶片關鍵技術發展計畫。
- (二) 支援「WiMAX+WiFi 實驗網路建置計畫」、「用於手持多媒體裝置之行動資訊網技術」、「有效應用於最後一哩之無線寬頻多徑傳輸電路技術」、「Broadband Wireless Communication(TW4G)」
- (三) 奈米電子關鍵技術之 MRAM 測試驗證技術。
- (四) 與清大合作執行「前瞻無線測試平台與技術」學界科專之高速及高解析度鎖相迴路內建自我測試電路。
- (五) 與交大/中央合作執行「SoC On-chip Transmission Links System and Platform」學界科專之「SoC Power and Noise Analysis Platform」。

三、資策會_數位家庭無線通訊技術發展計畫

(一)配合經濟部創新服務業界科專計畫，與台北港貨櫃碼頭公司、聯合光纖通信公司、新誼資訊科技公司共同合作、研提和推動業界科技專案「台北港無線感測高效率貨櫃作業智慧園區示範應用計畫」，總經費 78,125 仟元。本計畫將共同開發建置新一代無線感測高效率貨櫃作業整體解決方案。計畫開發一兼顧低成本、低功耗、低干擾、高效能、高機動性、操作便利且耐久之資訊系統，以符合國內港區實地作業需求。本項合作計畫建置之系統功能包括自動通關作業、儲區吊車作業自動化、車輛位置即時訊息系統、車輛調度自動化等。預期透過本計畫的執行，將可提升貨櫃運輸效率、碼頭裝卸效率、降低人力成本，藉以提升國際競爭力。

四、資通所_無線感測網路關鍵技術發展計畫

(一)本計畫配合無線感測網路關鍵技術發展計畫，藉由研發 Multiple Power Domain、ZigBee 2006 協定技術及低傳輸速率之智慧型影像適應技術，提供 WSN 所需之 SoC 關鍵核心技術。

五、學界科專

(一)「嵌入式異質多核心系統技術研發計畫」為「前瞻高效能低耗能之雙處理器系統技術研發計畫」之延續第 2 期計畫，計畫目標以多核心 PAC DSP 實驗環境，持續與工研院晶片科技中心與資通所密切合作。

教育部

本計畫主要在推動正規教育相關人才的培育，與經濟部工業局晶片系統產業人才培訓計畫針對待業及在職人員相關培訓相互配合，構成整體的培育(訓)流程。

另外，在晶片系統國家型科技計畫人才培育組培育量增質優之人才的推動目標下，國家矽導計畫「擴增矽導相關研究所招生名額」，逐年增加晶片系統設計人才培育的量，而本計畫則提供相關教師各項教學、學術交流等相關發展的資源與協助，致力於人才質的提昇，兩計畫組成一個能培育量增質優人才的整體推動方案。

最後，另一個本計畫推動成效具十分重要影響者，就是晶片系統設計中心所推動的相關工作，如提供各校以較低價格採購相關設計軟體、寒暑假對學生開授實作課程，以及協助相關競賽驗證評審作業等工作，確實大大的提昇了本計畫推動效率及成果。

國科會工程處

本計畫與電信國家型科技計畫合作密切，已有數項無線通訊 IC 由相關團隊進行研究。同時本計畫亦推動節能應用 SoC 專案，未來能源國家型計畫成立後將與其合作推動跨領域之研究。本計畫研究成果亦促成經濟部學界科專計畫作整合與推廣，例如：經濟部學界開發產業技術計畫「前瞻高效能低耗能之雙處理器系統技術研發」及「前瞻網路安全處理處理器晶片及相關 SOC 設計技術研發」等，並與經濟部法人科專計畫密切合作。

國科會自由軟體

我國資訊產業的核心價值已經從過去低附加價值、與代工生產，轉化為強調產品設計與創新研發的高附加價值之研發設計與服務。SoC 系統晶片技術及產業的發展不只是晶片硬體 IP 的開發，更需要驅動程式和系統軟體的搭配，才能構築完整的 SoC 平台供應。因此未來本計畫將與晶片國家型科技計畫密切合作。

柒、後續工作構想之重點

技術處

一、晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關鍵技術

後續本計畫將持續開發下世代 802.16m/4G 前瞻關鍵技術，並推展至 802.16m, 802.21, WiMAX Forum 等國際標準組織制訂，使國內相關業者可據以開創領導型產品，搶佔市場先機。並提供可客製化 WiMAX-enabled PMD 平台，使無線多媒體相關產業及早推出整體解決方案，提昇產品高附加價值。期望是以 WiMAX-enabled PMD 搭乘 ITeS (IT enabled Service)創新應用帶動更多新系統/產品；在產業鏈及價值鏈重新塑造的關頭，提供無限可能之個人化、群體化的新服務之手持式行動運算平台。

計畫重點：

- MIMO Mobile WiMAX 關鍵技術：IEEE 802.16m (RF/ABB/AMS) platform and prototype
- PAC II Processor and Software Applications 關鍵技術：PAC Duo EVB, PID prototype, Quad virtual platform 及多核心平行化軟體流程及架構開發
- 下世代無線通訊系統核心關鍵技術：IEEE 802.16e 系統晶片整合測試與 IEEE 802.16m 核心 IP 技術開發
- SiP 異質整合設計關鍵技術：有機基板內藏元件應用整合技術(SiP-EP)

計畫目標：

- 建立 IEEE 802.16m MIMO WiMAX system
- 建立 low-power multicore/multithreaded PAC II 架構；並完成適用於手持式多媒體裝置之 AP SoC 與平台之離形機
- 建立 IEEE 802.16m 核心技術以及參與國際標準制定
- 建立國內完整有機基板內藏元件應用整合技術(SiP-EP)。

二、晶片中心_晶片設計與驗證環境實驗室建構分項

- 3D IC 之佈局自動化及時序分析流程
- 建立 OCP-IP based Multi-core System Power Estimation Environment
- 3D IC 之測試存取機制與方法
- 3D IC 之靜電放電防護技術
- 建立全數位化頻率合成器設計及驗證技術
- 建立 Pipelined ADC 的 Digital Calibration 設計及驗證技術

三、資策會_數位家庭無線通訊技術發展計畫

- 目前經濟部科技專案大多偏重於技術研發，缺乏使用者研究與分析，以確認該技術之未來應用市場與群眾需求。本計畫將以使用者的需求洞察出發，探索人們對於未來智慧生活的憧憬及理想，構思能讓科技與感性層面結合，在智慧生活中為人們帶來價值的創新產品概念，並透過創新應用情境及示範應用系統的建置來展現創意概念，規劃與研擬具有高產業影響力的智慧生活應用情境。此轉變將為科技專案帶來新的思維模式，對於科技專案的績效評估與執行方式帶來跨時代的改變。本計畫未來以發展優質網路社會為主軸，透過創新服務、網路匯流、感知環境、安全信賴與人機連動等要件，來建構良善好環境、營造智慧好生活，發展普及網路社群相關產業所需要的關鍵技術，深化台灣資通訊科技的關鍵性應用，並帶動龐大的商機，創造更高的產業價值以保持台灣在國際上的領先地位。

四、資通所_無線感測網路關鍵技術發展計畫

- 無所不在的環境將是未來科技發展的重點，WSN 將是重要的基礎建設，建立安全且彈性之全方位存取控制機制是今年本計畫研發重點，展望未來將持續研發 WSN 核心技術，並對 Context Aware Multi-Modal 相關之技術進行研發，帶動國內廠商進入此新興市場。

五、學界科專

- 計畫研發之多核心程式開發模型，將協助軟體開發者於多核心處理器系統上開發一有效

並具彈性之程式。此模型所研發之相關軟體技術將有助於國內之資訊產業取得先進多核心處理器相關技術之發展，並期望以 Google Android 嵌入式平台與世界大廠接軌，帶動國內相關產業發展。

- 以系統晶片、嵌入式軟體或生醫晶片相關研發與實務基礎並能將研發成果移轉廠商之大專院校為受理對象，鼓勵其申請開發下世代核心架構及 IC 系統關鍵技術或生醫電子晶片系統關鍵技術等晶片技術及相關創新應用為研發主軸之計畫，以配合政府堅實我國矽晶技術，以及強化晶片系統設計能力與環境。

工業局

一、半導體學院計畫

- (一)整合產學研資源，依據整體半導體產業人才發展策略及運作機制，有效協助產業進行策略性及計畫性之人才培養及發展。
- (二)設置單一推動窗口，有效結合國內產政學研培訓能量建立整體半導體人才培訓供給網絡，透過產學研合作，將現有學校教育、職業訓練及企業訓練進行接軌。
- (三)配合產業發展趨勢及需求，預計 98 年度針對半導體產業、系統廠商之產品佈局開發與半導體相關者、與從事與半導體產業相關事務者（如產業分析、專利與智財分析…等）在職人才進行短期專業人才培訓，計 2,100 人次，另藉由中長期養成訓練有意投入或轉進半導體相關產業之社會大眾，計 400 人，以提昇半導體產業競爭力，進而造就半導體產業的第二次躍昇。
- (四)推動引進國際性前瞻性訓練課程，使半導體人才知識水準與國際接軌，強化我國半導體產業人才素質與專業能力。
- (五)建置 E-Learning 發展機制並完成培訓教材數位化目標。預計 98 年度完成數位化教材共 25 小時並利用可應用之平台促成 700 人次網路學習。

二、半導體產業發展推動計畫

- (一)建立階段性高階技術人才引進機制，以提升產業競爭能力
因應設計、製造、封裝與測試等領域廠商，對國際高階技術人才之需求，主動協助引進人才，並提供相關法規與流程諮詢等客製化協助引進服務，提升我國半導體產業競爭能力。
- (二)協助落實產業開放政策，降低廠商赴外投資風險
藉由提供現行我國半導體產業相關投資法規、實際案例說明及諮詢服務等內容，針對國內半導體業者建立赴外投資風險評估資訊平台，以強化業者赴外投資之風險評估能力及相關訊息之即時掌握。

(三)協助推動技術產業化，進而推升產業動能

階段性推動 3D IC、SSD 及關鍵 IC 元件之技術產業化，運用聯盟機制及相關活動之辦理，針對關鍵議題及新開發技術作深度探討，並促使國內關鍵 IC 元件廠商與國際廠商進行互動交流，以協助促進潛在合作機會，進而完成策略性推廣佈局及推升產業成長動能。

三、晶片系統產業發展計畫

- (一)延續對國內晶片系統產業、國際大廠動態、國際市場與產業的研究與觀測外，將導入新技術與新產品的篩選方法，利用系統性的方式，彙整專家意見與市場資訊，藉此釐清資源投入的優先順序，提供決策單位參考。
- (二)持續舉行多場研討會、分享會等公開活動，擴散重要的研究成果，以供業界參考。
- (三)拜訪北部各育成中心，擴大南港育成中心服範圍，帶動 IC 設計產業發展。
- (四)提供完善 IC 設計研發與量測分析/EDA 環構服務，降低於 IC 設計環構建置之投資成本與風險。
- (五)育成輔導進駐公司，藉由全方位諮詢服務，突破新創公司之人力、技術、資金等障礙。
- (六)延續歷年成立之前瞻國際標準工作小組，建立穩固技術發展體系及人力投入，也兼顧建立完整專利分析、專利佈局、專利共用機制。
- (七)派人實際參與鎖定之國際標準組織，帶回給國內前瞻的國際標準動態，以助於業者對前瞻技術的掌握，帶領國內業界將自有技術推廣到國際標準舞台，替產業界創造更大的競爭優勢。
- (八)尋求業界之合作，引介所獲得之最新標準資訊，藉以開發符合標準之相關產品，使其在標準通過認證之第一時間同時推出。

教育部

本計畫未來推動重點，仍持續依據中程綱要計畫之規劃，加強異質整合、嵌入式系統設計人才的培育。

在異質整合的課題上，由於是跨電子、資訊、控制、微機電等及相關應用領域的整合，相關師資培養不易，考量其應用領域廣泛，初期將以生醫晶片設計為重點，一方面在課程教材的發展上，將透過聯盟跨校團隊共同開發，以建立聯盟相關教學的能量，為未來推廣奠基。

另一方面，將透過相關研習課程的辦理，提供全國相關師生接觸該議題的機會，以吸引更多師生投入相關研究與教學，對於其他應用領域異質整合的相關議題，則規劃透過小型創意競賽的活動模式，誘發相關師生對異質整合的討論，以為未來可行的發展方向提供其發展的契機。

有關嵌入式系統設計的課題，除持續現行課程推廣外，將配合晶片系統國家型計畫的推動，透過聯盟課程發展團隊，開發以國內自行研發出來的軟硬體平台為基礎的實習教材，並於適當的時機，透過課/學程推廣計畫，推廣至全國相關大校院。

國科會工程處

未來將持續推動嵌入式系統與軟體專案與節能應用 SoC 專案，並將持續支持 CIC 協助學術界進行奈米製程 IC 設計與電子層級設計(ESL)等前瞻技術之研發。同時亦將推動研發成果橋接計畫，進行成果盤點與技術媒合，以期增加技轉效益與促進產學合作。

國科會自由軟體

目前自由軟體暨嵌入式自由軟體學術研發應用計畫規劃重點在無線寬頻通訊、多核心晶片系統、智慧行動終端、車載資通訊、數位生活等領域的嵌入式系統軟體及相關應用軟體技術研發，未來配合 NSOC 晶片國家型計畫所規劃相關研究領域如生醫、能源，規劃後續研究重點。其次在計畫成果軟體元件產出提供產學研各界下載使用，合計被下載次數 13,708 次，也因此將持續推動 CMMI 導入自由軟體專案品質管理，並運用自由軟體鑄造廠平台進行專案管理，有效提昇學術界研發計畫的執行品質，提供產學研各界下載使用。

由於計畫研發重點之一在補助學校成立研發中心及整合型研究計畫團隊，對提升學術界之嵌入式系統與自由軟體研發實力有相當大的貢獻，且藉由研發中心及團隊而提供產學研各界技術諮詢服務，此有助於自由軟體元件之實用化。也因為鼓勵嵌入式自由軟體研發計畫優先使用國產之嵌入式系統晶片與平台，並由國家實驗研究院晶片設計中心提供教育訓練，有助於國內廠商產品的普及應用，以期增加技轉效益與促進產學合作。

捌、檢討與展望

技術處

一、晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關關鍵技術

隨著網際網路的普及，行動化、寬頻的通訊與資訊擷取已成為風潮；具備易使用、易操作、隨時隨地皆可使用之通訊、光電、資訊、家電整合系統，係下一世代之產品趨勢。此一輕、薄、短、小、行動化、寬頻及多媒體整合的系統需求，係無線通訊技術、寬頻多媒體技術之關鍵系統技術，而支援這些系統所需要的系統整合晶片技術遂成為最重要的基礎技術。

執行困難與問題

- System Software 如 Tool Chain, Compiler 在計畫中佔重要因素，然國內缺乏系統面之軟體開發人才。
- DSP 的發展需與應用做連結(非 general purpose)。目前 Target 的 Multimedia 應用解決方案眾多，DSP 僅是其中之一，因此會面臨不易取代既有 Solution 或商品化/產品化的困境。
- 國內欠缺 Base Station 相關技術，發展 CPE 端晶片等相關技術時，不易做最佳化。

因應對策及建議

- 本計畫積極尋找專業系統軟體人才，並結合學/研等資源，共同致力於無線多媒體系統晶片關鍵技術之研發。
- 搭配 Android SoC 設計平台語驗證關鍵計畫發展完整的解決方案，我國自有系統平台與晶片增加進入多媒體晶片市場的機會。
- 規劃『4G Femtocell 基地台仿真器技術』計畫，研發 Femtocell BS 仿真器技術，可作為國內開發 4G CPE 端產品先期驗證測試平台，同時帶動國內廠商快速切入 4G femtocell BS 產品領域，以提供終端系統技術研發測試所需之基礎訊號，進行完整無線接取技術系統先期驗證。

二、晶片中心_晶片設計與驗證環境實驗室建構分項

- 為因應 IC 設計對低功耗需求增加的趨勢，將持續發展 Low Power 環境與技術，以建立我國自主、有效的低功耗設計技術，創造我國半導體產業的競爭優勢。
- 半導體邁入 65nm/45nm 以下製程，所需下線驗證材料費與 EDA 費用大幅提高，現階段本計畫係透過與 EDA Tool Vendor 合作，使用其提供先進/未發行之 EDA Tools，開發 SoC 設計流程與技術，但若要建構完整的設計環境，仍有賴政府經費預算的投入，以提升台灣在激烈的全球半導體產業之優勢。
- 國內在 IC/SoC 產品之驗證技術與人才極為缺乏，為了提昇國內 IC 與 SoC 設計產業的競爭力，需積極投入 IC 與 SoC 驗證方面的能量，以提昇未來研發人才的素質與產品競爭力。

三、資策會_數位家庭無線通訊技術發展計畫

- 在執行各項技術推廣的過程中發現，國內廠商對於數位生活、感知技術等新興科技皆普遍抱持興趣，但是卻無法完整掌握數位生活產品服務的概念與精神。同時對於採用新技術需要投入多少成本、能夠帶來多少效益尚有一定疑慮。因此在未來在技術推廣執行層面應將廠商與市場反應納入規劃考量，並透過離形示範應用的建置，作為國內產業提升創新研發能量、擴展服務模式的參考。

- 目前與數位生活感知技術相關的上游晶片商、設備供應商與下游服務供應商之間，尚未建立完整的產業鏈；同時供應商之間也缺乏整合，業界聯盟能發揮的影響力尚未落實。未來宜透過政府與政策的力量，強化業界聯盟的領導能力，並以示範應用的方式，建立跨領域整合的典範，藉此協助業者建立完整產品價值鏈。
- 數位生活計畫為國家資通訊發展方案中一項重要的指標，為了能有效協助業者發展數位生活創新應用相關服務，並建立長期營運維護模式，政府應宜協調各部會的資源一起推動，包括以產業獎勵規範來吸引更多企業投入、修正舊有法規限制、建立新的規範等，一方面為業界排除發展新興產業的障礙，一方面制定出讓業界可以依循的方向，藉此以提高業界參與的意願。

四、資通所_無線感測網路關鍵技術發展計畫

- 感測網路應用廣泛，涉及各樣的 Domain Knowledge，因此需密切與各領域專業結合，深入瞭解其應用需求，才能開發出符合於領域特定需求。
- 家庭娛樂市場潛力無窮，WSN 應用於寓教育樂將有極大的發展潛力。未來亦將朝向新型態的遊戲育樂應用需求，研發出寓教育樂應用 WSN SoC。

五、學界科專

檢討：

- 單晶片多核心已是一個工業界的未來方向。
- 目前國內對 Multi-Core Operating System 的技術發展並不完整，主要原因是因為國內異質多核心的處理器才剛起步，對異質多核心作業系統技術的需求才剛剛出現；整體與美歐差距尚大。

展望：

- 計畫執行過程中所研發之相關設計、整合、驗證、測試、軟體系統等技術，將有助於產業界加速多核心處理器相關 SoC 產品之軟體技術整合，以取得技術領先之地位。對於目前國內之高科技資訊產業的進步與提升將有極大的幫助與關鍵性的影響。
- 計畫所研發之異質多核心作業系統，將提供嵌入式系統高效能/即時/多媒體應用程式需求。相信計畫執行過程中所研發之相關技術及經驗，將有助於產業界於國際間取得技術領先之地位。

一、半導體學院計畫

全球景氣急凍，短期在職訓練受到企業成本考量緊縮影響，待業學員養成則受到學員經濟困難與企業人才需求緊縮的雙重影響。建議提高在職訓練的補助比例，鼓勵企業投入在職訓練經費，降低無薪假負面影響與裁員可能性；人才養成應納入太陽能、光電等基於半導體製程技術的培訓課程，並開放職員參與，協助半導體人才良性流動，延續半導體產業競爭力。

二、半導體產業發展推動計畫

(一)由於全球金融風暴嚴重衝擊總體經濟環境，故應更為積極主動，深入瞭解半導體次產業與週邊支援性產業之實際需求與期待，並協助廠商持續進行相關投資計畫，以有效抵減金融風暴對於投資計畫造成停滯之負面效應。

(二)面對全球半導體大廠日益重視在中國市場布局之國際趨勢，如何實現開放國內半導體產業赴大陸投資，已成為必要政策選項；因此，建構有效管理機制與配套措施，亦將成為政府須要儘速正視之關鍵課題。

(三)近年來全球半導體業者莫不對立體堆疊晶片(3 Dimension Stacked IC, 3D IC)技術的發展保持高度關注，將積極透過先進堆疊系統與應用研發聯盟(Advanced Stacked-System Application Consortium, Ad-STAC)之相關運作，以落實整合3D IC技術研究資源，勾勒台灣半導體下世代發展之美好願景。

三、晶片系統產業發展計畫

(一)長期技術研發投入常具高度風險，且常有專家意見分歧之情形，目前缺乏系統性的方法彙整市場客觀資訊與專家主觀意見，重大決策恐存在較高之風險。建議導入新技術與新產品之篩選方法，以系統性方式彙整並分析市場資訊與專家意見，形成政策投入的優先順序，以為相關單位參考，減低決策風險。

(二)因全球經濟衝擊，經濟活動衰退，創投與融資凍結，新創公司資金壓力嚴峻，開源節流後，租金亦成重大開支。將持續與創投聯繫，希具公股之創投增加對新創公司投資，以活絡資金流動；並因應大環境變化，反應市場現況，調整園區租金計價公式，降低進駐公司資金需求；評估育成中心之未來經營模式，以利後續規劃與發展。

(三)業界對國際標準需求甚強，卻不了解如何參加或討論，多半業界公司產品僅能符合較低階標準需求，對高階設計雖抱持樂觀態度，但如何利用高階設計手法而能達到更精準產品設計，甚至達到時程縮減及效能提升，則完全茫然無助，對於相關標準希望能

有更實際的訓練和牽引。先以鼓勵派員參予各自了解的國際標準，同時利用教育推廣方式，讓相關標準技術能深耕人心，並能帶回在日常工作中發揮。也會聯合學界及部份資深技術人員力量，建立可行之設計參考流程及方法，同樣也利用教育推廣方式深植人心，以期在設計技術和方法上能漸漸提昇水準，更進而能追隨，甚至訂定更高階國際標準。

教育部

對於提升領域內師生之國際競爭力相關推動，因在行政層面限制較為繁複、誘因少，加上參與教師需要投入的時間與精力十分龐大，推動上稍顯薄弱。未來推動宜積極協調，降低行政藩籬，以提供投入相關推動的教師一個可專心推動核心工作的行政環境，進而提昇領域教師參與的意願。

綜而觀之，本計畫推動績效優良，未來，宜持續配合晶片系統國家型科技計畫辦公室之規劃，爭取更多專家學者之參與，持續精進優質之 SoC 人才的培育。

國科會工程處

本計畫執行績效良好，已獲致優異研發成果。在研發方面，嵌入式系統及軟體設計，電子系統層級(ESL)設計及異質整合，節能應用 SoC 等研究項目均應再鼓勵更多團隊與人力從事相關研發工作。CIC 部分提供學界晶片下線與設計軟體，已深獲產學研各界肯定。產學合作方面已有不少績效，但國際合作由於對於研究人員誘因不大，仍需積極規劃提高誘因加以推動。

國科會自由軟體

本計畫的推動策略：強調向產業界、學術界、自由軟體社群、民眾擴散且鼓勵學術團隊之自由軟體/嵌入式軟體優質研發、產學合作、技術轉移、建立學術合作供應鏈、及社群參與，此也成為本計畫著重於促成自由軟體/嵌入式軟體科技研發在學術界紮根、優質軟體人才培育、進而積極將計畫成果推向產官學研業的合作及、促成學術團隊和社群團隊的合作。目前計畫執行績效良好，已獲致優異研發成果。未來在研發方面：嵌入式系統及自由軟體將配合晶片系統研究計畫規劃相關研究領域如生醫、節能應用 SoC 等研究項目規劃研究議題，鼓勵更多團隊與人力從事相關研發工作。

晶片系統國家型計畫辦公室 97 年行事曆

月	日	星期	事件名稱及摘要
1	17	四	NSoC 辦公室週會
1	22	二	NSoC 部會協商會議
1	23	三	中科院數位家庭科專議題會議
1	29	二	NSoC 生醫電子座談會
2	13-20	三	國際交流：印度 ISA Vision Summit 2008 參訪 晶片系統國家型科技計畫陳共同主持人及計畫執行長帶領三位召集人赴印度參訪拜會印度官方單位 MCIT(Ministry of Communication & Information Technology) 及先進國際大廠，如 NMCC(National Manufacturing Competitiveness Council) 、半導體產業 ST Microelectronics Facility、Cadence Facility、Intel 等公司、以及學術機構 Indian Institutes of Technology (IIT) 等，並參加 ISA Vision Summit 2008 國際會議。
2	20	三	NSoC 辦公室週會
2	20	三	發展 WiMAX 產業-國際合作人才培訓事宜 (國科會召開，地點台北科技大樓)
2	21	四	NSoC 月會會議
2	22	五	擴大產學合作創新研發計畫跨部會協商會議 (國科會召開，地點台北科技大樓)
2	23	日	國際交流：中南美洲參訪 晶片系統國家型科技計畫吳總主持人帶隊參訪瓜地馬拉 Landivar 大學、Del Valle 大學、Galileo 大學等三所大學，薩爾瓦多之科技大學 (UTEC)，Evangelica 大學，國立薩爾瓦多大學，Don Bosco 大學，中美洲科技專校 (ITCA) 等，以及阿根廷參觀訪問 INTI (National Institute of Industrial Technology) 等三國。
3	5	三	嵌入式產業聯盟 TEIA 成立大會 (地點台北電腦公會)
3	11	二	與 IBM Multicore 初步合作討論會議

月	日	星期	事件名稱及摘要
3	13	四	NSoC 辦公室週會
3	18	二	NSoC 部會協商會議
3	24	一	NTPO 與 NSoC 國家型計畫討論會 1. NTP 與 NSoC 共同計畫的分工 2. 通訊 IC 與標準制定參與 3. New Computer Architecture
4	7	一	策略規劃行動方案諮詢委員(規劃)會議 晶片系統國家型科技計畫分項召集人近期完成策略規劃行動方案，吳總主持人重爾為此慎重規劃，邀請專業人士擔任本計畫【策略規劃行動方案之規劃諮詢委員】，並期能借重其卓越專業背景為本計畫撰寫之行動方案給予整體性之建議。
4	8	二	國家型科技計畫辦公室業務協調會 (國科會召開，地點：科技大樓 2 樓第 4 會議室)
4	9	三	人才環境分項策略規劃書討論會
4	11	五	NSoC 辦公室週會
4	15	二	NSoC 月會會議
4	15	二	中華民國科學技術年鑑(97 年版)撰稿說明會 (國科會召開，地點科技大樓)
4	16	三	討論 WiMax 未來如何進行
4	24	四	97 年晶片系統國家型計畫第二期策略推廣業界宣導說明會 於清大育成中心與舉辦，總計廠商 40 家，共 70 人參與
4	28	一	NSoC 中綱會議審查 地點：台北科技大樓 2 樓第 13 會議室
5	5	一	Android Technology Center 產業合作會議 Google Android Platform 的發表讓台灣行動通訊產業高度矚目，且嚴謹完善的產品功能測試認證更是未來 MIT 的 Android 產品成功與否的關鍵，故為整合國內相關資源與能量，NSoC 辦公室希望針對爭取該中心的設立，邀請相關單位招開合作會議。
5	13	二	協辦 2008「NSoC 晶片系統國家型科技計畫研發成果之技術授權說明會」 地點：交大浩然圖書館 B1

月	日	星期	事件名稱及摘要
5	18-21	日	陳共同主持人、柯副執行長、周世傑召集人代表辦公室參加美國 ISCAS 研討會
5	26	一	NSoC 部會協商會議
6	2	一	NSoC 中綱複審額度協調會議 地點：台北科技大樓 1908 會議室
6	8-13	日	陳共同主持人、周執行長、許炳堅召集人代表辦公室參加美國「Design Automation Conference(DAC)」研討會
6	16	一	NSoC 辦公室週會
6	17	二	NSoC 月會會議
6	18	三	NSoC 中綱審查結果報告會議 地點：科技大樓 1908 會議室
6	21-26	六	陳共同主持人受邀出席歐洲「8 th International Forum on Application-Specific Multi-Processor SoC(MPSoC)」，擔任 keynote speaker。
6	23	一	歐盟 FP 計畫與國家型計畫共同合作策略規劃會議 地點：科技大樓 1908 會議室-闕志達召集人代表出席
7	10	四	NSoC 辦公室週會
7	14	一	NSoC 部會協商會議
7	24	四	NSoC 第三期構想規劃專家座談會議
8	5-8	二	協辦第十九屆超大型積體電路設計暨計算機輔助設計研討會 地點：墾丁福華飯店蓬萊邨
8	6	三	舉辦大學優良教師傳承--- GLPPC 系列活動 地點：墾丁福華飯店蓬萊邨
8	18	一	NSoC 辦公室週會
8	19	二	NSoC 月會會議
8	24	日	國際交流：美國生醫電子參訪 吳總主持人帶隊參訪 SiBeam、Optovue、Cogent、Qualcomm、 SiBEAMOptovue、加州生物科學發展中心、杉磯加州大學、爾灣加 州大學、聖地牙哥加州大學、柏克萊大學等；並舉辦「台美生醫工程
9	1		

月	日	星期	事件名稱及摘要
			<p>研討會」，有上百位生技界專家與會。</p> <p>出訪目的：生物醫學與電子晶片結合已成為科技發展新趨勢，歐美日韓均已積極投入，並視為未來晶片系統的關鍵技術；晶片系統國家型科技計畫預計第三期積極推動未來生醫電子相關技術的發展。為加強我國與美國之生醫電子前瞻性技術資訊及實務經驗交流，以供構思未來國家資訊產業發展藍圖。</p>
8 9	30 5	六	周執行長代表參加歐洲馬爾他舉辦 IEEE ICECS 2008 Conference。
9	9	二	<p>加拿大 ReSMiQ (Microsystems Strategic Alliance of Quebec)及 DALSA Corp.來台拜訪 NSoC Office</p> <p>周景揚執行長、陳巍仁副執行長、周世傑召集人代表出席</p>
9	10-19	三	<p>晶片系統國家型科技計畫期中成果審查暨展示</p> <p>地點：台北科技大樓 1 樓</p>
9	12	五	<p>韓國科技代表團，包括 MKE (Ministry of Knowledge Economy), ETRI (Electronics and Telecommunications Research Institute), IITA (Institute of Information)等人員將來台拜會 NSoC Office</p> <p>周景揚執行長、陳巍仁副執行長代表出席</p>
9	12	五	NSoC 辦公室週會
9	16	二	NSoC 部會協商會議
9	22	一	<p>國科會召開總主持人會議</p> <p>地點：台北科技大樓 1908 室</p>
9	25-28	四	<p>國科會發明展- NSoC 參展</p> <p>地點：台北世貿中心</p>
10	19-25	日	<p>國際交流：比利時布魯塞爾研討會</p> <p>吳總主持人帶隊參加 2008 NSoC-IMEC Europe Workshop</p> <p>邀請 Bio-medical Electronics、Wireless System Technology、Application (Multimedia)、Embedded System Technology、Design Technology、Multi-project wafer services (tentative title)專家出席</p>
10	24	五	<p>協辦第五屆 SoCTEC workshop(工研院晶片中心主辦)</p> <p>地點：新竹國賓大飯店 10F</p>

月	日	星期	事件名稱及摘要
10	28	二	NSoC 月會會議
11	3-5	一	陳共同主持人代表出席日本 ASSCC 研討會
11	6	四	第三期構想規劃執行單位座談會
11	14	五	邀請國外講員 Dr. Geert Van der Plas (IMEC) 舉辦：IEEE SSCSTPE Short Course 地點：交大交映樓國際會議廳
11	17	一	協辦 International Embedded Multi-Core Workshop 國際多核技術研討會(工研院晶片中心主辦) 地點：交大電資中心國際會議廳
11	22	六	主辦 NSoC 國科會整合型研究計畫成果展 地點：台北科技大樓
11	25	二	NSoC 辦公室週會
11	27	四	NSoC 部會協商會議
12	4-6	二	國際交流：2008 日本 Multicore+MEMS 參訪 主要行程： 1. 參加 2008 Japan Multicore Expo 研討會，日期 11/6-7,2008 2. 參訪東京大學生產技術研究所(Institute of Industrial Science) Dr. Hiroyuki Fujita 接待 3. 參訪日本產業技術綜合研究院(Agency of Industrial Science & Technology,Advanced Manufacturing Research Institute) Dr. Maeda Ryutaro 接待
12	8	一	98 年國家型計畫辦公室維運計畫審查會議 地點：台北科技大樓
12	9	二	NSoC 各召集人工作討論會議
12	12	五	邀請國外講員 Prof. Jingkuang Chen 舉辦：MEMS-based Capacitive Ultrasonic Microsystem and Circuit Design for Medical Imaging and Therapy 地點：交大電資中心第三會議室
12	16	二	NSoC 月會會議
12	22-23	一	協辦 2008 台日微電子國際研討會

附件一

經濟部技術處成果效益事實報告

政府科技計畫成果效益報告

壹、基本資料：

計畫名稱：發展晶片關鍵技術及設計驗證綱要計畫(2/4)

主持人：林青海

審議編號：97-1401-03-庚 01

計畫期間(全程)：96 年 1 月 1 日至 99 年 12 月 31 日

年度經費：1,041,404 千元 全程經費規劃：4,161,779 千元

執行單位：經濟部技術處、工研院、資策會

貳、計畫目的、計畫架構與主要內容

一、計畫目的：

本計畫係依據矽導計畫第一、二期之願景與目標及 95 年行政院推行「2015 年經濟發展願-第一階段三年衝刺計畫產業發展套案」之新興產業發展計畫，並配合產業需求及技術發展趨勢，選定重點技術類別為主軸(如 MIMO Mobile WiMAX、PAC processor 系統平台與晶片、SiP 異質整合設計、數位家庭等關鍵技術)，佐以搭配環境建構、學界科專及業界科專等分項計畫，以「矽晶圓製造為根，晶片系統設計為幹，創造優質生活為果」的基本精神推動，發展台灣完善的晶圓半導體產業為根基，建構高效率的晶片設計技術與環境，利用系統晶片的實體產出，推動跨領域創造優質生活的創新產品開花結果，掌握與開發 SoC 技術核心與建立國際一流的研發環境，成為台灣未來於國際市場競爭中的新核心競爭力。

數位生活感知與辨識應用技術為依據行政院國家資通信發展推動小組 (NICI) 所研擬之「國家資通訊發展方案」(2007 年~2011 年)，以「發展優質網路社會」為主軸，透過創新服務、網路匯流、感知環境、安全信賴與人機連動等要件，來建構良善好環境、營造優質好生活，以及發展普及網路社群 (Ubiquitous Network Society, UNS) 相關產業所需關鍵技術之研發。同時在 2006 年 10 月 4 日行政院院會第 3009 次會議，通過「2015 年經濟發展願景：第一階段三年衝刺計畫 (2007 年-2009 年) 產業發展套案」中有關開創產業發展新局之新興產業發展數位生活之政策目標。普及運算概念可說是數位生活環境的實現運用，目前世界資通大國或大廠皆以普及運算概念來擘畫其未來 ICT 產業技術的發展藍圖，

並依其既有擅長之優勢各自闡述此概念同時擬定發展策略。我國已有 e-Taiwan、m-Taiwan 及智慧化居住空間等計畫在推動數位生活產業，為與上述計畫區隔並產生互補綜效，本計畫定位在所謂 U 化（Ubiquitous：無所不在）下世代數位生活產業關鍵技術開發及創新服務示範應用模式，主要構想為從使用者的需求洞察出發，探索人們對於未來數位生活的憧憬及理想，構思能讓科技與感性層面結合，在數位生活中為人們帶來價值的創新產品概念，並透過創新應用情境及示範應用系統的建置來展現創意概念，規劃與研擬具有高產業影響力的數位生活應用情境，並整合多元化環境感知與無線感測網路先進技術，建置具有高附加價值的數位生活應用雛型。

晶片系統國家型計畫第一期願景為「建立台灣成為世界系統晶片設計與服務中心」(IP Promotion)，其總目標如下：

- 建構全球首區一指的設計環境、同步設計的能力，建立台灣成為全球系統晶片設計與服務中心，積極建構完整的系統晶片設計環境，創造附加價值產品。
- 藉由本計畫的實施，先建立重點產品所需要的 SIP，供全世界的客戶使用，然後透過此計畫的成功，逐漸由民間企業來承接，即可全面發展未來所有重點產品的各式各樣齊全的 SIP。
- 發展關鍵技術，包括低功耗高效能系統晶片、RF / Mixed Signal、無線通訊系統核心等設計技術、PAC DSP、Application Processor Platform 技術及標準 EDA Flow。
- 建立可測試設計環境，使得晶片產品在設計開發的階段就能夠將產品的測試方案設計進晶片，以解決晶片產品的測試問題。

提供設計平台環境與技術以支援晶片系統國家型計畫的各項前瞻產品開發。

晶片系統國家型計畫第二期願景為「創造優質生活之兆級多元化整合技術」(IP Integration)，其總目標如下：

- 多元化整合資訊、通訊、消費性電子、數位內容等科技，開發對工作、生活、娛樂有益處的系統應用產品，帶給全民優質生活。
- 建立以前瞻為導向的相關系統晶片整合技術，發展具創意之異質網路、娛樂、教育、生活照顧等產品。
- 使用與國際同步之先進製程，開發具國際水準、高附加價值的 SIP 關鍵技術。
- 培育 SoC 世界級的軟硬體設計、產品創意、國際行銷、系統產品應用等人才，提升我國人力素質與國際競爭力，並積極參與國際各項標準訂定。

行政院推行之「2015 年經濟發展願景-第一階段三年衝刺計畫產業發展套案」新興產業發展，其總目標則如下：

- 营造優良投資環境：政府將自土地、勞動力、資金、環評效率提升等層面，結合各部會力量，全方位協助廠商排除投資障礙，為台灣產業及經濟發展穩固基盤。

●開創產業發展新局：除將擘劃個別產業發展策略及目標，引導新興產業發展，協助現有產業升級轉型外，更將重視弱勢產業及中小企業的均衡發展。

在上述各目標指引之下，設立本計畫願景如下：

- 掌握與開發 SoC 技術核心技術，引導我國 IC 設計產業，從事高附加價值設計，如處理器、寬頻無線通訊、數位家庭等。
- 建立國際一流研發環境。
- 協助台灣成為世界級 SoC 設計/服務中心。

二、計畫架構(含樹狀圖)：



三、計畫主要內容

本計畫分為六個分項 (請參考計畫架構圖)，分別為無線寬頻應用技術分項、晶片設計與驗證環境實驗室建構分項、數位家庭無線通訊技術發展分項、嵌入式感測網路處理機技術分項、學界科專分項及業界科專分項。

另為了配合 M-Taiwan 政府政策及確保無線通訊 WiMAX Chipset 的發展成功，「晶片系統國家型科技發展計畫」與「電信國家型計畫」同時支持此項技術發展。本計畫雖為「晶片系統國家型科技發展計畫」，但為了使委員對 WiMAX Chipset 發展有一全貌，本文也呈述於「電信國家型計畫」中針對 WiMAX Chipset 執行之工作項目於第一分項中之無線通訊系統晶片技術子項展現，唯該子項之經費與人力是含括於電信國家型計畫。

以下針對六個分項計畫主要工作內容分述如下：

(一)1. 無線寬頻應用技術分項之 WiMAX 個人行動數位機關鍵技術

1.MIMO Mobile WiMAX 關鍵技術

- 完成 MIMO mobile WiMAX RF IC 晶片組設計
- 完成 DVB-H RF IP for SoC 設計
- 完成 10-bit 100 Msps BW \geq 10MHz ADC for MIMO mobile WiMAX applications
- 完成 digital PWM IC 設計及電源管理晶片組 for WiMAX MIMO 和 PACDSP
- 完成具 MIMO-OFDMA 功能之 Mobile WiMAX DBB & MAC SoC 晶片設計
- 完成具 MIMO-OFDMA 功能之 Mobile WiMAX PHY 與 MAC 系統架構設計之 FPGA 之驗證平台開發

2. PAC II Processor and Software Application 關鍵技術

- 完成 DSP system for PAC Duo (with 2 V3XE cores and optimized memory subsystem)
- 完成 fast instruction set simulator & multicore simulator
- 完成 PAC Duo debugger & tool-chain
- 完成 AXI-based optimized system interconnect & memory organization for IPTV/DVR/DVB on PAC Duo
- 完成 FPGA emulation board for PAC Duo
- 完成 PAC Duo 下線
- 完成 PAC Duo ESL model, function equivalent to PAC Duo RTL model
- 完成 EMDMA (Enhance Multimedia DMA) and DDR2 controller key IPs
- 完成 PMD 上的 board support package
- 完成 middleware for multi-DSP
- 完成 DVFS for multi-core(OS)
- 完成 Web based IPTV wireless network 應用程式
- 完成 DVR 應用程式
- 完成 DVB-T baseband

3. SiP 異質整合設計關鍵技術

- 完成 SiP MIMO Mobile WiMAX RF front end module (30mmx30mm)
- 開發 multi-layer HDI PWB structure with low-loss capacitive organic substrate (DK~18, DF~0.025 @1GHz), 可實現電容：5~20pF / 可實現電感：3~15nH / Max Q > 40
- 建立 WiMAX SiP 異質晶片電、熱、力整合設計平台之解決方案
- 完成 board level SiP MIMO Mobile WiMAX RF front end module 電性、熱傳及熱應力設計 design kit

- 建立 board level SiP 與 PACDSP 應用電路之電性整合設計流程
- 建立內藏被動元件(L&C)熱應力變形電性補償設計資料庫

(二) 晶片設計與驗證環境實驗室建構分項

4. 系統晶片設計與驗證環境

- 建立 65nm RTL-GDS-II Design Flow。
- 完成 Model-Based DfY Checking and Fixing 技術
- 完成 65nm CAA 分析環境
- 完成 Power-aware Design Methodology
- 完成 Multi-Core System-Level Design Analysis 環境
- 完成 IIP for Noise and Thermal Issues，包括溫度感測電路設計、動態雜訊偵點電路設計、超低電壓高速數位運算電路設計

5. 可測試設計技術

- 完成內建 2.5Gbps Data-rate Transceiver (Tx/Rx) 測試模型
- 完成 NLDM Sensitivity Timing Library 的特徵值量測方法與流程
- 完成 65nm Statistical Timing Library 的自動化特徵值量測技術與流程
- 完成 ESD 防護電路與元件之高頻特性模型
- 完成 90nm LP 製程 WiMAX RF Front-End ESD 防護電路高頻特性模型
- 完成具有低生電容的 RF ESD 防護設計
- 完成 RF ESD Compensate Circuit

6. 射頻/類比電路設計技術

- 完成高精準度頻率合成器之模擬模型及設計方法，以 TSMC 0.13um CMOS 製程建立各子系統之電路設計與驗證
- 完成 3432-10960MHz 頻率合成器電路設計、佈局、Tape out 與量測驗證
- 完成 11 bits 200MSPS Pipelined ADC 之功率消耗最佳化設計
- 完成 11 bits 200MSPS Pipelined ADC 電路設計、佈局、Tape out 與量測驗證

(三) 數位家庭無線通訊技術發展分項

參考國內外市場與產業發展狀況，本計畫經由規劃與討論後，擇定特定議題進行數位生活感知與辨識應用技術計畫執行，並以下列目標依據，以期兼顧提供人民優質且安全的 U 化數位生活環境，並帶動產業鏈的發展：

- 整合異業參與數位生活示範應用研究，運用資訊通訊技術 (Information & Communication Technology, ICT) 與傳統產業結合的創新機會，建立「跨業整合與推動機制」及「建構創新商業模式」。

- 帶動業者投入普及網路社群與數位生活創新應用、新興產品及新型態服務產業的發展，實現安全、便利、舒適的優質好生活的願景。
- 結合科專技術與相關業者發展創新數位生活應用雛型，建立使用者測試計畫與使用者行為分析機制，讓一般使用者可以試用整合數位生活應用系統，並提供有效的回應，讓系統發展者可以強化現有應用系統的功能或效能。
- 培養高品質的應用系統整合人才，包含應用系統需求分析，架構設計，系統整合測試等。高品質的應用系統整合人才為目前國內比較缺乏的人才。
- 研發具有國際競爭力的數位生活無線感測與辨識技術，以帶動廠商發展具有市場差異化及競爭力的產品。目標為帶動台灣成為感知數位生活與智慧空間解決方案及設備的亞洲領先國家。
- 透過技術研發與應用整合，帶動在舒適/愉悅應用、安全/健康應用與能源應用等多個具有示範意義的數位生活成功應用案例包含等，促成技術整體落實。進行應用領域的需求分析及規劃應用規格。結合所研發的科專技術平台及現有技術整合成為應用解決方案雛型。

(四)嵌入式感測網路處理機技術分項

- 建立無線感測網路處理機技術，在低傳輸媒介上，即時運算處理壓縮比達 60 倍，在 66 MHz 下，完成 30 Kbps 資料壓縮。應用在工廠設備監控應用，可即時傳輸儀器監控資料以及監控畫面至遠端伺服器。
- 建立 WSN 中具安全機制之 Generic Access Control 相關技術，以確保資料在 WSN 中資料存取控制之安全性。

(五)學界科專分項

- 依據「晶片系統國家型科技計畫」總體規畫書所列目標、國家型計畫辦公室的規畫，鼓勵學界申請「設計測試驗證平台」、「前瞻矽智財」及「異質晶片整合」等 SoC 相關研究主題
- 97 年度共有 5 校申請 8 個計畫：「嵌入式異質多核心系統技術研發三年計畫(清華大學)」、「晶片系統傳輸鏈之電路系統設計與驗證平台三年計畫(交大,中央,雲科大)」、「超低功率數位訊號處理器核心開發計畫(清華大學)」、「晶片系統之關鍵設計技術研發三年計畫(中正大學)」、「信使-遍佈式無線傳收機系統核心：多模 MIMO-OFDM 無線通訊系統之研發與晶片設計三年計畫(交通大學)」、「后羿計畫-前瞻無線測試平台與技術四年計畫(清華大學)」、「微型化與全像光資訊儲存技術之開發四年計畫(交通大學)」及「60GHz 傳送接收器之覆晶多晶片模組構裝技術與設備開發 3 年計畫(交通大學)」。

參、計畫經費與人力執行情形

一、計畫經費執行情形：(可以下列表格表達)

(一) 計畫結構與經費

細部計畫		主持人	執行機關	備註
名稱	經費			
WiMAX 個人行動數位機關 關鍵技術發展四年計畫(2/4)	335,867 仟元	吳誠文	工研院晶片中心	
FY97 資訊與通訊領域環境 建構細部計畫(3/5) - 晶片 設計與驗證環境實驗室建 構分項計畫	94,743 仟元	吳文慶	工研院晶片中心	
數位家庭無線通訊技術發 展計畫	45,900 仟元	馮明慧	資策會	
無線感測網路關鍵技術發 展計畫	24,355000 仟元	王啟龍	工研院資通所	
學界科專	160,000 仟元			
業界科專	380,530 仟元			

※煩請依照中程綱要計畫之規劃填寫之！

(二)經資門經費表

會計科目	項目	預算數 / (執行數)			備註
		主管機關預算(委 託、補助)	自籌款	合計	
				金額(仟元)	占總經費%
一、經常支出					
1.人事費	339,510 (332,191)			339,510 (332,191)	32.60% (33.77%)
2.業務費	550,651 (507,175)			550,651 (507,175)	52.88% (51.56%)
3.差旅費	21,605 (17,652)			21,605 (17,652)	2.07% (1.79%)
4.管理費	88,538 (85,562)			88,538 (85,562)	13.40% (8.50%)
5.營業稅					
小計	1000,304 (942,580)			1000,304 (942,580)	96.05% (95.82%)
二、資本支出	41,100 (41,126)			41,100 (41,126)	3.95% (4.18%)
小計					
合 計	金額	1,041,404 (983,706)		1,041,404 (983,706)	
	占總經費%	100% (94.46%)		100% (94.46%)	

請將預算數及執行數並列，以括弧表示執行數

與原計畫規劃差異說明：

技術處法人科專：

預算數為提供立法院三讀後的議價簽約一級科目數（綠皮書），經費皆在流用原則規範之內。

(三)計畫人力

計畫名稱	執行情形	總人力(人年)	研究員級	副研究員級	助理研究員級	助理
經濟部技術處(不含業科)	原訂	214.66	75.54	78.42	55.78	4.92
	實際	212.75	91.72	67.81	52.62	0.6
	差異	1.91	-16.18	10.61	3.16	4.32

說明：

研究員級：研究員、教授、主治醫師、簡任技正、若非以上職稱則相當於博士滿三年、或碩士滿六年、或學士滿九年之研究經驗者。

副研究員級：副研究員、副教授、助研究員、助教授、總醫師、薦任技正、若非以上職稱則相當於博士、碩士滿三年、學士滿六年以上之研究經驗者。

助理研究員級：助理研究員、講師、住院醫師、技士、若非以上職稱則相當於碩士、或學士滿三年以上之研究經驗者。

助理：研究助理、助教、實習醫師、若非以上職稱則相當於學士、或專科滿三年以上之研究經驗者。

(四) 主要人力投入情形(副研究員級以上)

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
吳誠文	分項計畫 主持人	投入：2.42 人月 工作重點： • 協助技術支援 計畫之規劃與 執行	學 歷	美國加州大學聖塔芭芭拉分校；電機 與電腦工程博士(1985/12~1987/12)	
			經 歷	清華大學電機資訊學院院長 (2004/02~2007/02)	
			專 長	資訊通訊、IC 設計、測試領域	
馬金溝	分項協同 計畫主持 人	投入：3.6 人月 工作重點： • 協助技術支援 計畫之規劃與 執行	學 歷	美國佛羅里達大學；電機工程博士 (1988. 12)	
			經 歷	工研院系統晶片科技中心晶片核心技 術組組長(2001~2006)	
			專 長	資訊通訊、信號處理與 IC 設計	
吳文慶	分項計畫 主持人	投入：6 人月 工作重點： • 研發以低功耗 為主軸之設計 與驗證環境 • 可測試設計技 術研發與系統 晶片之測試技 術開發 • 靜電放電防護 設計技術研發 與產品開發相 關製程技術諮 詢 • 完成 Pipelined ADC 電路設計 與驗證	學 歷	國立交通大學電子研究所博士 (1990~1997)	
			經 歷	工研院系統晶片科技中心/設計自動 化組/組長 (2005~迄今)	
			專 長	<ul style="list-style-type: none"> • Design for Test, SoC Testing • Mixed-Signal Testing, Delay Testing, • EDA Design Flow 	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
馮明惠	分項計畫主持人	投入：1人月	學歷	博士
			經歷	96-迄今 資策會網多所 副所長 92-96 資策會網多所 主任 89-91 資策會企劃室 副主任 87-88 資策會網路通訊實驗室 顧問工程師 80-86 3Com/ U.S. Robotics 多媒體通訊產品 Project Manager 80-85 GTE Laboratories 視訊與語音服務自動化 Project leader 78-79 SBC Technology Resource Inc. 語音電信服務 Technologist
			專長	電子電機工程
王啓龍	分項計畫主持人	4人月 計畫研發方向及進度控管	學歷	國立交通大學/碩士/資訊工程 國立交通大學/學士/資訊工程
			經歷	工研院資訊與通訊研究所/95.1~迄今/經理 工研院電腦與通訊研究所 88.07~94.12/經理 工研院電腦與通訊研究所 87.01~迄今/經理
			專長	資通所/95 年~迄今/協同計畫主持人 電通所/93~94 年/分項計畫主持人 電通所/92 年/分項計畫主持人 電通所/89~91 年/分項計畫主持人 電通所/87~88 年/子項計畫主持人

與原計畫規劃差異說明：

晶片中心：計畫人力投入與原規劃數稍有不足，因研發替代役報告未如預期，增聘用碩博上定期人員投入

肆、計畫已獲得之主要成就與量化成果(output)

表一、科技計畫之績效指標(請依計畫性質勾選項目，色塊區為必填)

類別 計畫 績效指標	1	2	3	4	5	6	7	8	9	99
	學術研究	創新前瞻	技術發展 (開發)	系統發展 (開發)	政策、法規、制度、規範、系統之規劃 (制訂)	研發環境建構 (改善)	人才培育 (訓練)	研究計劃管理	研究調查	其他
A 論文			✓							
B 研究團隊養成			✓							
C 博碩士培育										
D 研究報告			✓							
E 辦理學術活動										
F 形成教材										
G 專利			✓							
H 技術報告			✓							
I 技術活動										
J 技術移轉			✓							
S 技術服務										
K 規範/標準制訂										
L 促成廠商或產業團體投資			✓							
M 創新產業或模式建立										

類別 計 畫	1	2	3	4	5	6	7	8	9	99
	學術研究	創新前瞻	技術發展 (開發)	系統發展 (開發)	政策、法規、制度、規範、系統之規劃 (制訂)	研發環境建構 (改善)	人才培育 (訓練)	研究計劃管理	研究調查	其他
績效指標										
N 協助提升我國產業全球地位或產業競爭力										
O 共通/檢測技術服務										
T 促成與學界或產業團體合作研究										
U 促成智財權資金融通										
V 提高能源利用率										
W 提升公共服務										
X 提高人民或業者收入										
P 創業育成										
Q 資訊服務										
R 增加就業										
Y 資料庫										
Z 調查成果										
AA 決策依據										

表二 請依上表勾選合適計畫評估之項目填寫初級產出、效益及重大突破(填寫說明如表格內容)

績效指標	初級產出量化值	效益說明	重大突破
學術成就(科技基礎研究)	<p>A 論文</p> <p>期刊：96 篇 論文：160 篇 國際會議/期刊論文：199 篇 國內會議/期刊論文：57 篇</p>	<p>晶片中心： 論文發表可提昇技術研發品質，對外分享技術研發之成果，增進研發技術能見度。</p> <p>資策會： 相關研究成果發表於國內外期刊、研討會，讓學界/業界了解本計畫研發內容與成果。</p> <p>資通所： 論文預計產出 3 篇，實際產出 4 篇，達成率 133%。</p> <p>學界： 於國際一流期刊及會議發表成果，增加我在相關技術領域之國際地位與知名度。</p>	<p>晶片中心： 1. 本計畫除致於技術研發外，亦積極相關資料等論文；重要篇論文 9 篇。2. 以晶片環境構建與驗室為例，Multiple Mode/Multiple Corner (MM/MC) 分析方式，解決不同Power 模序以不同時序的收斂問題，建立自動化分析為人為環境，避免人為疏失，同時快分析 2~3 倍。</p> <p>資策會： 於國內發表感應器構路畫期月得評。</p> <p>資通所： 在國際研討會發表論文 1 篇。an-Taiwan Joint Research on Cryptography and Information Security towards Next IT-society，名稱”線感測網路中防止儲存受限攻擊者之金鑰建立方法”篇，達成率 133%。</p> <p>學界： 於國際會議/期刊論文：199 篇，增加我國在相關領域之國際地位與知名度。</p>

	績效指標	初級產出量化值	效益說明	重大突破
	B 研究團隊養成		<p>晶片中心：</p> <p>1. 培養眾多優秀之無線通訊及寬頻多媒體處理器系等相關軟體技術研發人才，相繼投入相關技術領域。</p> <p>2. 以低功耗為主軸之研發團隊</p> <p>3. 以超低電壓設計為主之研發團隊</p> <p>4. 以類比數位轉換器為主之研發團隊</p>	<p>晶片中心：</p> <p>1. 暨 PACDSP 研發團隊投入凌陽之新創事業後，本計畫亦積極進行 MIMO WiMAX 新創事業之推動，透過技術與人才擴散，持續進行商品化之開發進而創造產值。</p> <p>2. 建立 Power-aware Design Methodology，採用單一功率格式，整合分析、驗證及實現平台，縮短設計流程往返時間</p> <p>3. 以特殊八角鏤空之電路佈局技巧，完成低寄生電容的 RF ESD 防護設計。其寄生電容值僅有 27.16 fF，單位電容之 ESD 耐受度更是傳統設計的 1.5 倍，高達 75 V/fF，可有效降低 ESD 防護電路之負載對高頻電路特性的影響。</p>

	績效指標	初級產出量化值	效益說明	重大突破
	C 博碩士培育	參與計畫執行之碩士研究生及博士研究生數量	研究生畢業後從事之相關行業人數	產值(薪資)
	D 研究報告			
	E 辦理學術活動	辦理國內、雙邊或國際之研討會 workshop、學術會議 symposium、學術研討會 conference、論壇 forum 次數。出版論文集數目	辦理主要之國際研討會場次	
	F 形成教材	製作教材或自由軟體授權釋出教材(件數)	引用次數、其他個人或團體之加值利用次數	
	其他			
	G 專利	國外：申請共 108 件 獲得共 24 件 國內：申請共 69 件 獲得共 17 件	<p>晶片中心：</p> <p>專利應用：7 案；促進廠商投資創造產值達 4 億 7 千萬</p> <p>資策會：</p> <p>1. 提出「長鏈狀無線網路之網路位址分配與給定方法以及路由方法」專利，申請台、美、中三地專利。</p> <p>2. 提出「多階段搜尋式無線感測網路佈建系統核心」專利，申請台、美、中三地專利。</p> <p>3. 提出專利「長鏈狀無線網路之網路位址分配與給定方法以及路由方法」，申請台、中、美、韓四地區專利。</p> <p>資通所：</p> <p>1. 專利申請預估 4 件，實際申請國內 2 件、國外 3 件，達成率 125%</p> <p>2. 專利應用 3、國外 1 件、國外 2 件，應用授權金 820 仟元</p> <p>學界：</p> <p>2 件國內專利已應用</p>	<p>晶片中心：</p> <p>專利應用予廠家，結合其自有相關專利加值後授權或進行產品化等生產製造；可擴大本計畫技術專利之應用價值。</p> <p>資策會：</p> <p>專利「長鏈狀無線網路之網路位址分配與給定方法以及路由方法」以移動節點探知技術，取代傳統的全域式廣播，順利突破傳統區域性無線感測網路的限制，並已實際應用於台北港無線感測高效率貨櫃作業示範計畫中。</p> <p>學界：</p>

績效指標	初級產出量化值	效益說明	重大突破
H 技術報告	330 篇	晶片中心： 本中心產出之技術報告，含括 WiMAX RF 、 AMS: Analog Mixed Signal, Power Management 、 Digital Baseband 技術、 DSP Processor 、 SoC Platform 、 Software Application 以及 SiP 異質整合設計等領域	晶片中心： 將技術之研發過程詳細紀錄，對於各階段之技術研發累積能量，以及對技術推展提供助益。
I 技術活動	發表於國內或國外研討會（場次）	發表於主要之國際研討會（場次）	
J 技術移轉	晶片中心： 可移轉技術：12 件 技術移轉：13 件 專利應用：7 案 資策會： 簽約 16,851 仟元 實收 9,331 仟元 資通所： 移轉技術 1 件 學界： 1.可移轉技術：82 2.先期技轉：5 件 670 萬	晶片中心： 技術授權數達：30,082 仟元 專利應用收入數：46,832 仟元 資策會： 將本計畫研發技術移轉給新光保全、台灣大學地震研究中心、新光保全、台北港貨櫃碼頭公司、聯合光纖等單位。 資通所： 技術移轉授權金合計 1,609 仟元(含先期技術授權 665 仟元) 學界： 技術移轉共 14 件 8,050 仟元	晶片中心： 促進產值 5,960,000 仟元 資策會： 全力協助技轉廠商開發產品，增加產品附加價值，提升技術研發水準，並降低廠商生產成本。
S 技術服務	技術服務（項數、家數、金額）、委託案及工業服務次數	金額	
其他			

績效指標	初級產出量化值	效益說明	重大突破
L 促成廠商或產業團體投資	<p>晶片中心： 研發投資:9 件數 金額：1,066,000(仟元)</p> <p>資策會： 促成廠商投資：3 家， 528,000 仟元</p> <p>資通所： 促進廠商投資：5 家 投資金額 135000 仟元</p> <p>學界： 技轉 6 家，廠商共投資 2,500 萬元</p>	<p>晶片中心： 產品上市：1 項</p> <p>資策會： 將本計畫研發技術移轉給多家民間企業，促進民間企業投入研發資源。</p> <p>資通所： 1.扶植廠商開發 Java Card 關鍵應用元件 2.將可簡化並加速 Java Card 規劃及發展，預計可快速帶動發卡單位、技術廠商開發許多 Java Card 的不同應用</p>	<p>晶片中心： 1.技轉台灣創毅 (Mavcom)，並於今年協助其將產品成功 demo 於 CMMB standard，加速其建立手機電視市場之晶片和系統解決方案的能力。</p> <p>其產品預定於 FY98 Q1 量產上市。</p> <p>2.新思科技研發中心，廠商將於三年投入 6 億元的投資經費</p> <p>資策會： 推動台北港貨櫃聯盟成立，並輔導申請「台北港無線感測高效率貨櫃作業智慧園區示範應用計畫」獲經濟部審查通過。</p> <p>學界：</p>
M 創新產業或模式建立	無	無	無
N 協助提升我國產業全球地位或產業競爭力	無	無	無
O 共通/檢測技術服務	無	無	無

		績效指標	初級產出量化值	效益說明	重大突破	
		T 促成與學界或產業團體合作研究	無	無		
		U 促成智財權資金融通	無	無	無	
		其他	無	無	無	
社會影響	民生社會發展	P 創業育成	無	無	無	
		Q 資訊服務	無	無	無	
		R 增加就業	無	無	無	
		W 提升公共服務	無	無	無	
		X 提高人民或業者收入	無	無	無	
		其他	無	無	無	
	環境安全永續	O 共通/檢測技術服務	無	無	無	
		V 提高能源利用率	無	無	無	
		Z 調查成果	無	無	無	
		其他	無	無	無	
其他效益（科技政策管理及其它）		K 規範/標準制訂	無	無	無	
		Y 資料庫	無	無	無	
		XY 性別平等促進	無	無	無	
		AA 決策依據	無	無	無	
		其他	無	無	無	

伍、評估主要成就及成果之價值與貢獻度 (outcome)

(請以學術成就(科技基礎研究)、技術創新成就 (科技整合創新)、經濟效益 (經濟產業促進)、社會影響 (社會福祉提昇、環保安全)、其它效益 (政策管理及其它) 等項目詳述)

一、學術成就(科技基礎研究) (權重 10%)

(一) 晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關關鍵技術

1. 學術創新

- 完成國內第一顆高效能雙 PACDSP 之異質三核心系統平台與單晶片，效能達 3 GIPS；其中內含 ARM 做為控制單元。同時採用新一代晶片匯流排溝通界面 (AMBA3, AXI) 及內建 EMDMA(Enhanced Multimedia DMA) 及 DDR2 Memory Controller，整體資料傳輸效能更可提高 60%。
- 完成開發 PAC Duo 嵌入式軟體技術，其中 H.264 decoding 執行效能較單一 DSP 提升 58%。同時完成世界第一個 Android 實體共通平台，並成功將其中多媒體解碼連接至 PACDSP 執行。
- 完成全球超低功耗、高整合性之 DVB-H RF tuner IC，low power CMOS RF tuner IC 除突破低電壓(1.2V)低電流及高線性度的要求外，已完成 7 案專利申請。
- 完成 PAC-solo FPGA 教學平台移轉，並透過教育體系 ESW (Embedded Software) 建立教學課程，使使用者能進一步在此平台開發各式軟體與創新應用。
- 與 UIUC 合作開發 0.13 um 600 MS/s time-interleaving SAR ADC，採用 Adaptive Digital Equalization 技術，功耗只有 30uW, SFDR 可達 60dB，將刊登於 ISSCC 2009。

2. 國際合作

- 美國加州大學聖塔巴巴拉分校(University of California Santa Barbara, UCSB)
 - ◆ 針對 Advanced High Speed Serial Link Transceivers 之架構與測試技術進行相關議題討論：
 - 完成具內建測試接收器 behavior model 建立，並加入數位化類比測試功能。而此測試技術包含三項重大成果：
 - ❖ 技術特點 1：控制接收器中 XTalk canceller coefficients (c1~c3)，來產生具有不同抖動成分的資料訊號，藉以取代傳統測試時所需之 Bit Error Rate Tester (BERT) -> 可大幅降低測試成本。
 - ❖ 技術特點 2：Scan out 等化器的 coefficients，並搭配 Eye-opening index (η) 公式，實現 go/no-go 測試 -> 可降低測試複雜度與測試成本。
 - ❖ 技術特點 3：適當改變等化器輸入與輸出間之相位關係，將在不直接測試高

速節點條件下可從 coefficients 變化情形判斷每個 tap 操作正確性 -> 可提高測試精確度。

● 日本早稻田大學(University of Waseda)Advanced Chip Multiprocessor Research Institute

◆ 合作先進多核心編譯器的核心架構設計，藉由其相關經驗來協助我們發展彈性且適用於我國自主研發、自訂架構之多核心處理器系統，使能從複雜、異質且多核心 MPU 與 DSP 中的硬體模組平行化處理任務排程。

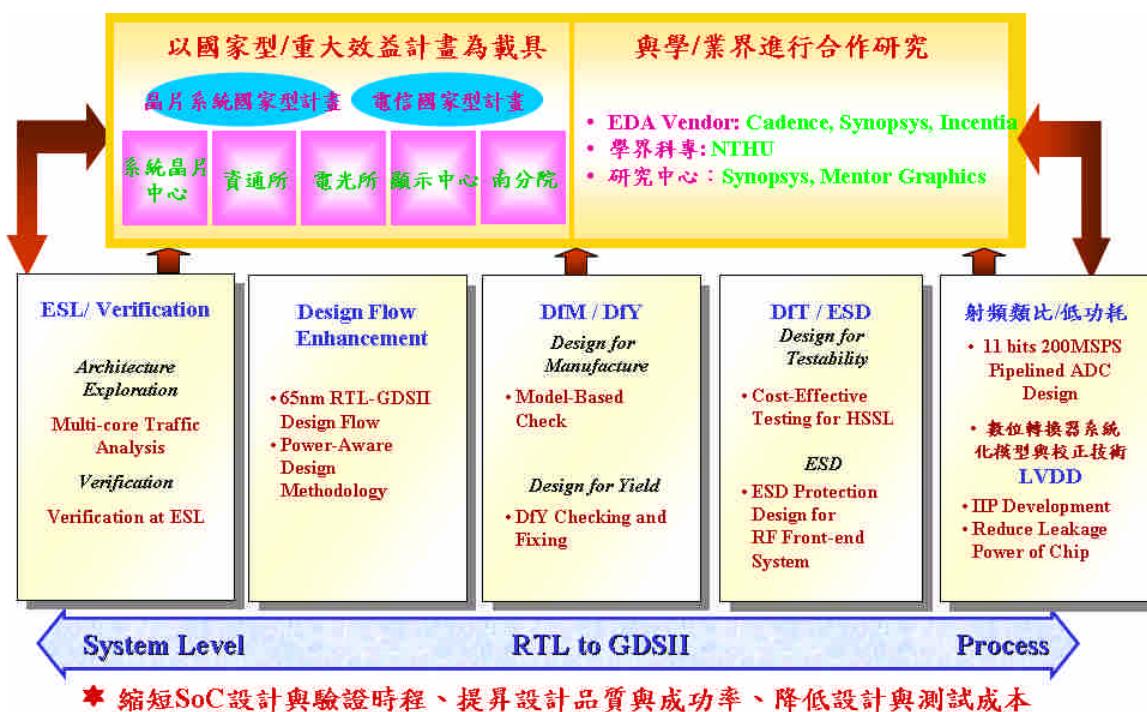
— 前後共派員 6 名赴早稻田大學合作與交流，探討多核心先進平行與節能編譯器技術，並且討論處理器硬體架構之搭配技術。

— 工研院晶片中心於 97 年 11 月 17 日假交大電資中心國際會議廳舉行「International Embedded Multi-Core Workshop—國際多核技術研討會」，共有 250 多位學業界相關人員共襄盛舉；會中邀請國際大廠如 ARM、Toshiba (CELL-Venezia)、nVIDIA、Google，以及學術研究單位如日本早稻田大學、中國科學院、台灣大學及 IMEC 等專家學者，分享多核技術研發經驗，並藉此進行技術交流，提供國內學業界發展適合之多核心處理器系統。

3. 其他重要具體成果說明

● 砂晶數位電視調諧器 DVB-H tuner IC，係採用 1.2V TSMC 0.13μm CMOS 製程所開發，其 10% time slicing 模式下最高功耗為 11.4mW，連續接收模式下最高功耗僅為 11.4mW，而 Area 也僅為 7.2mm²。此技術獲得工研院 FY97 傑出研究金牌獎。

(二) 晶片中心_晶片設計與驗證環境實驗室建構分項



1. 支援「無線感測網路關鍵技術發展計畫」、「寬頻無線通訊關鍵技術發展計畫」、支援無線多媒體系統晶片關鍵技術發展計畫。
2. 支援「WiMAX+WiFi 實驗網路建置計畫」、「用於手持多媒體裝置之行動資訊網技術」、「有效應用於最後一哩之無線寬頻多徑傳輸電路技術」、「Broadband Wireless Communication(TW4G)」
3. 奈米電子關鍵技術之 MRAM 測試驗證技術。
4. 與清大合作執行「前瞻無線測試平台與技術」學界科專之高速及高解析度鎖相迴路內建自我測試電路。
5. 與交大/中央合作執行「SoC On-chip Transmission Links System and Platform」學界科專之「SoC Power and Noise Analysis Platform」。

(三) 資策會_數位家庭無線通訊技術發展計畫

1. 提出專利「封包傳輸系統與用於該封包傳輸系統之封包傳輸方法、封包更新方法、主控裝置及其電腦程式產品」，申請台、中、美、韓四地區專利。本篇專利 以移動節點探知技術，取代傳統的全域式廣播，順利突破傳統區域性無線感測網路的限制，並已實際應用於台北港無線感測高效率貨櫃作業示範計畫中。
2. 提出「長鏈狀無線網路之網路位址分配與給定方法以及路由方法」專利，申請台、美、中三地專利。
3. 提出「多階段搜尋式無線感測網路佈建系統核心」專利，申請台、美、中三地專利。
4. 已經在重要國內外研討會中發表五篇會議論文、八篇國內雜誌文章。藉由期刊論文的發表與相關的研究單位進行交流，以調整未來計畫研發方向。
5. 發展長鏈狀無線感測網路技術，以 TDMA 分時存取技術為基礎，結合可動態調整的資料彙整與壓縮技術，在大量節點時依然能保持最大資訊總流量；另外在此一基礎之上開發新的網路層配址與路由技術，突破傳統感測網路 16 層的規模限制，同時可保持橫向延伸的彈性與錯誤回復的容錯性。此項技術將有助於建置大規模的無線感測網路。
6. 針對傳統無線感測網路系統建置後難以擴充與管理的缺點加以改良，發展無線感測網路抽象層遠端存取技術，以移動節點探知技術，取代傳統的全域式廣播，順利突破傳統區域性無線感測網路的限制；同時結合定位技術、路徑統計與預測，進行區域多點傳輸，大幅降低無線感測網路中 70% 以上的無效廣播封包。此項技術將有助於建置高彈性、高負載的無線感測網路。

(四) 資通所_無線感測網路關鍵技術發展計畫

1. 無

(五)學界科專

- 「晶片系統傳輸鏈之電路系統設計與驗證平台三年計畫」已發展一個嵌入式系統，其規格製定透過初期軟體模擬驗證完畢後，開始著手進行系統實現的工作，分為軟體與硬體兩個方面，最大的瓶頸在於系統各元件之間的介面整合以及軟體與硬體之間溝通的介面整合，這個部份的工作通常是繁複而且容易出錯，透過介面整合自動化技術，依據所需求的規格，自動產生硬體的介面-wrapper/bridge，及軟體與硬體之間的溝通介面-driver，減少因人為所產生的錯誤，並能有效降低系統開發時程。
- 「超低功率數位訊號處理器核心開發計畫」產出一個自有指令集架構(ISA)的超低功率數位訊號處理器核心，完成其硬體設計與晶片實現，建立所需之軟體工具環境，並以 SOC 平台展示其在行動多媒體通訊應用之市場價值。

「后羿計畫」已研發記憶體晶片之自我測試與修復技術，對於邏輯及類比晶片之自我測試技術亦多所著墨。預計未來將陸續實現自我修復技術及容錯電路設計技術。

二、技術創新(科技整合創新)(權重 50%)

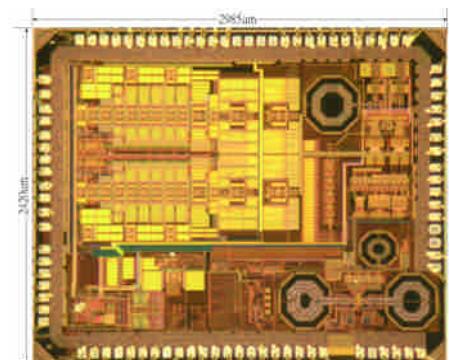
(一)晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關鍵技術

1. 重要研發成果

●研發成果名稱：矽晶數位電視調諧器(DTV RF tuner IC)技術

	STC	Broadcom	Samsung	Sharp	Microtune	Freescale
Year	2007	2007	2006	2006	2006	2005
Technology	0.13μm CMOS	65nm CMOS	0.18μm CMOS	0.5μm SiGe	0.35μm SiGe	0.35μm SiGe
Supply(V)	1.2V	1.2/2.5V	2.7V	2.8V	2.8V	2.7V
Power(mW)	114mW	140mW	190mW	184mW	340mW	240mW

power consumption 比較表



Chip area: 7.2mm² (2985×2420ummm²)

◆研發成果摘述

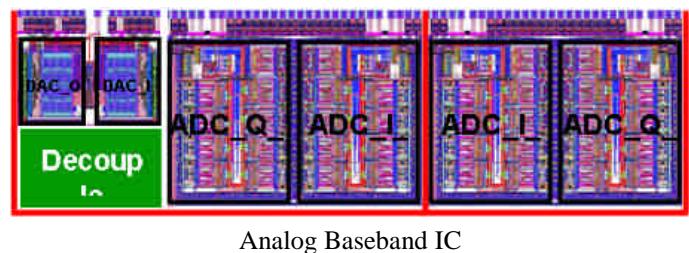
- 研發下一代移動手持式數位視訊廣播 DVB-H tuner IC，係採用 1.2V TSMC 0.13μm CMOS 製程所開發，其 10% time slicing 模式下最高功耗為 11.4mW，連續接收模式下最高功耗僅為 11.4mW，而 Area 也僅為 7.2mm²
- 此架構及電路之設計技巧，不但突破低電壓、低電流及高線性度的要求，本年度並完成 7 案 14 件專利申請及一篇“IEEE J. Solid-State Circuits.”；同時透過與 DVB-H modem 整合展示數位電視之收播。

—成功技轉台灣創毅(Mavcom)，協助其將產品 demo 於 CMMB standard，目前已經進入量產階段，預計於 98 年 Q1 量產上市。此技術並獲得工研院 FY97 傑出研究金牌獎。

●研發成果名稱：WiMAX ADC/DAC 技術

IP Provider	nMX2045-13d(Nordic)	nMX2045-65d(Nordic)	CI7632tm(Chipidea)	STC 2008
Res.	10	10	10	10
Fs (MS/s)	90	80	80	100
Process	130nm	65nm	90nm	90nm
VDD	1.2/3.3 V	1.2/2.5 V	3.3 V	1.2 V
Power	56 mW	37 mW	22 mW	15 mW
FOM	1.13	0.84	0.50	0.22

State of Art 10-b 100 MS/s ADC

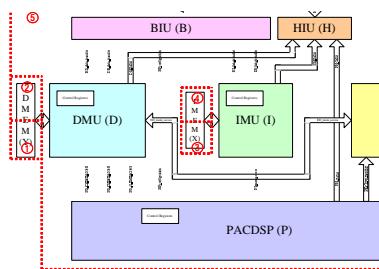


Analog Baseband IC

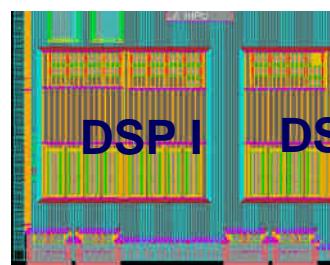
◆研發成果概述

—領先國內完成利用 TSMC 90nm logic LP 製程開發出 1.2V 符合 mobile WiMAX 規格之 ADC/DAC IP，相對於國外廠商的產品亦擁有較低之功耗。此技術可協助廠商降低在先進製程與低壓設計之開發成本，縮短開發的時程，並可與業界 WiMAX digital baseband 結合。

●研發成果名稱：PAC Duo 異質三核多媒體晶片系統



PACDSP V3XE



PAC Duo SoC

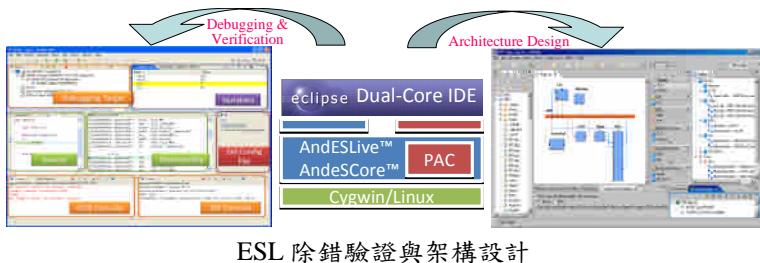


PAC Duo FPGA

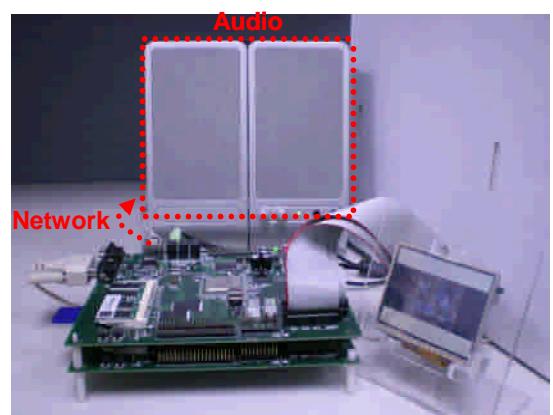
◆研發成果概述

- 完成國內第一顆高效能雙 PACDSP 之異質三核心系統平台與單晶片，效能達 3 GIPS；其中內含 ARM 做為控制單元。同時採用新一代晶片匯流排溝通界面 (AMBA3 AXI)及內建 EMDMA(Enhanced Multimedia DMA)及 DDR2 memory controller，整體資料傳輸效能更可提高 60%。搭配完整開發環境和多元豐富之應用軟體，使得產品差異化或客製化可更容易且快速完成。
- 開發適用於多核心架構之 PACDSP，除將已商業化之 PACDSP V3.0 效能提升 30~40% 外，同時建構 PACDSP DVFS (Dynamic Voltage and Frequency Scaling) 設計及控制機制，透過軟體可精確掌握功率消耗，其功率消耗更僅為 PACDSP V3.0 之 10%。
- 完成國內第一個以 ESL(Electronic System Level)系統建立 PAC Duo 之虛擬平台，其功能與實體平台一致，除能評估架構優劣外，並可做為先期軟體開發平台，及驗證細部設計之正確性。
- 完成開發 PAC Duo 嵌入式軟體技術，其中 H.264 decoding 執行效能較單一 DSP 提升 58%。同時完成世界第一個 Android 實體共通平台，並成功將其中多媒體解碼連接至 PACDSP 執行。

●研發成果名稱：台灣自有嵌入式雙核心處理器技術



ESL 除錯驗證與架構設計



IPTV 實體平台

◆研發成果概述

- 完成台灣第一個自有的嵌入式雙核心處理器技術，以 PACDSP V3.0 結合晶心科技 AndeScore™ N12 之雙核心架構於 FPGA 平台上實現，並展出 H.264 QCIF 解析度下之影音效。
- 開發虛擬共通平台—提供整合雙核心 SoC 架構設計、模擬、除錯、效能分析能力，協助廠商建立 SoC 虛擬平台技術；拓展台灣 SoC 高階市場。
- 研發台灣自有之雙核心軟硬體開發與交互驗證平台技術，提供設計雙核心 SoC

系統快速驗證與架構分析環境；使軟體設計人員在 SoC 未完成前，即可據以同步開發軟體。

2.技術活動與成果展現

- 參加於 97 年 6 月假台北世貿二館舉辦之「2008 WiMAX Expo」，總計約 200 個攤位參與展示。展示內容區分為系統設備、晶片零組件、應用服務、測試認證等四大展區。晶片中心以 Mobile WiMAX silicon IP solution 為主題，參與展出 WiMAX baseband FPGA demo、WiMAX RF & AD/DA、以及 PAC platform 與 Android Google map on Android platform 等；藉此廣宣本計畫可移轉之技術、IP 與 business model 等，期盼能與業界廠商創造進一步的合作機會，以帶動整體產業發展。
- 工研院晶片中心於 97 年 11 月 17 日假交大電資中心國際會議廳舉行「International Embedded Multi-Core Workshop—國際多核技術研討會」，共有 250 多位學業界相關人員共襄盛舉；會中邀請國際大廠如 ARM、Toshiba (CELL-Venezia)、nVIDIA、Google，以及學術研究單位如日本早稻田大學、中國科學院、台灣大學及 IMEC 等專家學者，分享多核技術研發經驗，並藉此進行技術交流，提供國內學業界發展適合之多核心處理器系統。
- 在經濟部技術處指導之下，由晶片中心主辦、晶片系統國家型科技計畫辦公室協辦的「2008 SoCTEC Workshop」，已於 97 年 10 月假新竹市國賓大飯店順利舉行。本研討會特別邀請交通大學魏哲和教授、美國 nVidia 公司呂堅平博士、鈺程科技劉明壽總經理發表專題演講，並就無線通訊、高效能處理器與平台、三維堆疊(3D)晶片整合、晶片設計流程、電源管理等相關技術進行主題式簡報與討論。此外，本活動另邀請策略合作廠商凌陽核心科技和晶心科技、清華大學資工系李政崑教授研究團隊、NSoC 辦公室於技術展示區設置攤位，將其技術內容與成果介紹給與會來賓；同時，晶片中心研發同仁以及學研學包合作學校共計 19 組團隊也受邀參加技術論文展示。
- SiP 電性/熱傳/應力整合設計成果發表於 IEEE 及 IMAPS 合辦之大型 ESTC 2008 研討會，發表包括討論最佳化 SiP 應力分析模型之論文；「FEA Modeling and DOE Analysis for Design Optimization of 3D-WLP」；以及 SiP WiMAX 射頻模組整合設計技術研究成果；「A Mobile WiMAX RF Front-end Module with Integrated Passive Components and Novel Material」，論文核心價值在 SiP 技術之 modeling, simulation and design 上，頗受好評；並拜訪格林威治大學 Bill Milne, Chris Bailey 等教授，就發展整合電性、熱傳與應力的 Con-Current design 的設計環境「SiP Design Platform」上交換意見。並邀 Chris Bailey 與 Dr. Hua Lu 分別就先進電子構裝的設計分析與其

相對應的可靠度設計實例等議題舉辦 workshop 作專題演講。未來晶片設計將與 SiP 更進一步整合，朝向 3D IC 與 3D SiP 的技術發展；本計畫將積極與國外學界教授合作，包括著名之 GIT 之 PRC, UIUC, UCLA 等校。研究晶片設計、測試與 SiP 化之設計聯結，以加速建構整合設計平台。

(二)晶片中心_晶片設計與驗證環境實驗室建構分項

- 1.建立 Power-aware Design Methodology，採用單一功率格式，整合分析、驗證及實現平台，縮短設計流程往返時間。
- 2.建立 Multiple Mode/Multiple Corner (MM/MC)分析方式，以解決同 Power 模式以及同時序限制的收斂問題，建立自動化分析環境，避免人為疏失，同時可加快分析時間 2~3 倍
- 3.發展超低電壓乘法器設計術；提出 Modify Pipeline 架構，並縮短電路之關鍵路徑延遲時間，在操作電壓為 0.5V 下，操作速度可達 320MHz，功率消耗 1.48mW，較傳統操作電壓 1.2V 下之功率消耗可減少 5.7 倍。
- 4.完成溫度感測電路設計；採用數位式環型震盪器的架構當作溫度 Sensor，具有小面積(0.062mm^2)、低功率($1\mu\text{W}$)、頻率與溫度較線性($0.17^\circ\text{C}/\text{bit}$)、易於整合至單晶片系統電路內等之優點。此外數位式環型震盪器溫度感測器內採用抗 Power Supply Noise 較佳的元件電路，減少不必要的干擾以增加其準確性。
- 5.完成內建式抖動量測試技術，可將抖動量作適當之放大以提升測試解析度，並藉由調整脈波移除率來達到寬頻抖動操作。再利用增益鎖定技術來維持抖動量放大倍率，提高測試準確度。此測試技術將可廣泛應用在具有時脈訊號的系統架構中，並取代昂貴的測試機台。
- 6.發展序列傳輸系統接收端之內建測試技術。此技術使用控制接收器中 XTalk Canceller Coefficients 來產生出具有不同抖動成分的訊號，藉以取代傳統測試時所需之 Bit Error Rate Tester (BERT)。適當改變等化器輸入與輸出間之相位關係，可在不直接測試高速節點下進行測試。配合內建抖動測試技術與 BER 估算法來取代傳統 BERT 測試，可減少測試時間與成本以及提升測試準確度
- 7.全晶片 ESD 防護技術：完成適用於 90-nm LP 製程 WiMAX RF Front-End ESD 防護電路高頻特性模型。以特殊電路佈局技巧，開發具有低寄生電容的 RF ESD 防護設計，單位電容之 ESD 耐受度更是傳統設計的 1.5 倍。可有效降低 ESD 防護電路之負載對高頻電路特性的影響。
- 8.針對操作電壓變化對於寄生電容值的影響萃取適當的高頻特性參數並建立相對應的

C-V 特性模型。利用所萃取的高頻特性模型建立 RF ESD 防護電路之補償電路 (Compensate Circuit)，使其輸入阻抗匹配達 50 Ω，將可同時兼顧 RF 電路特性與 ESD 防護能力。

9. 建立高精準度頻率合成器之模擬模型及設計方法，本計劃提出高精準度頻率合成器之架構模型與雜訊模型，提供高階電路設計使用。並以 TSMC 0.13um CMOS 製程建立各子系統之電路設計與驗證。
10. 完成 3432-10960MHz 頻率合成器電路設計、佈局、Tape Out 與量測驗證，PLL 量測後的結果如下：頻率合成器之諧波抑制量可達 42.86dB，相位雜訊在 1MHz offset 處可達 -97.72dBc/Hz，跳頻時間可小於 7ns。
11. 建立 11 bits 200MSPS Pipelined ADC Design Methodology，提出 11 bits 200MSPS Pipelined ADC 之功率消耗最佳化設計方法，與傳統設計相比可節省 40% 的功率消耗。
12. 完成 11 bits 200MSPS Pipelined ADC 電路設計、佈局與 Tape Out 與量測驗證。以 TSMC 0.13um CMOS 製程完成電路設計與驗證。
13. 提出超低電壓高速 8x8bit Multiplier，採用 PMOS 元件之基體端順向偏壓(PMOS Forward Body Bias)的技巧，並且重新配置管線式乘法器內暫存器的位置，及修改全加器與暫存器電路架構來提升乘法器在超低電壓下操作的效能。
14. 支援「無線感測網路關鍵技術發展計畫」、「寬頻無線通訊關鍵技術發展計畫」、支援無線多媒體系統晶片關鍵技術發展計畫。

(三) 資策會_數位家庭無線通訊技術發展計畫

1. 無線位置感知服務技術為感知融合與行為辨識平台分項的重要產出之一。根據過去在 802.15.4 定位技術的基礎上，將前端的位置資訊蒐集流程改變成為高省電模式的運作演算，以延長 badge 電力的使用時間從數十小時至 1,680 小時左右（使用 1 顆 4 號電池），此外在系統端也設計了一個以無線感測資訊應用為主的感測資訊共通平台架構，以利整合多元化的感測應用服務。
2. 投入 ZigBee 網路通訊協定核心技術技術開發，與國外晶片大廠捷力半導體(Jennic)策略合作，並在德國萊因的協助之下，於 97 年 10 月 23 日正式通過 ZigBee-2007 Compliant Platform (ZCP)認證測試，再次獲得國際聯盟認證殊榮，也協助國內業者與國際技術接軌，展現台灣在此領域能量。

(四) 資通所_無線感測網路關鍵技術發展計畫

1. 在無線感測網路及裝置安全技術方面，將整合 Internet 及 WSN 中資料存取控制之相

關安全技術，提供可組態之 Authentication、Authorization 模組及界面，使業者可快速的定義其存取控告政策、以提高安全監控系統及保全業者在無線感測網路之附加價值。

2.建立整合無線感測技術與網路傳輸技術的服務平台，提供即時感測訊息商業服務示範應用。

3.授權 IC 設計公司整合無線感測網路處理機 IP 於其 SoC 產品上；亦可授權於系統設計公司，開發 WSN 影像感測裝置，應用於居家安全與保全監控，或應用於 WSN 無線娛樂平台。

學界科專

(五)「前瞻高效能低耗能之雙處理器系統技術研發」

- 1.完成 VLIW DSP 編譯器最佳化、VLIW DSP 之系統軟體（編譯器、組譯器、連結器、偵錯器、IDE 介面）及 VLIW DSP 之分散式暫存器配置編譯器研究。
- 2.完成 Evaluation of multi-core/multi-cluster architecture，並開發以 energy-efficient 為主的 DSP 資料路徑（data path）的設計流程。
- 3.完成低功率消耗邏輯及記憶體電路設計，以及完成 DSP 與嵌入式記憶體 SoC 製程整合實現。
- 4.完成設計 H.264 用之 Integer Motion Estimation 硬體架構、Motion Estimation 加速器架構實現。

(六)晶片系統傳輸鏈之電路系統設計與驗證平台開發

- 1.完成適用於功率與雜訊分析平台之行為模擬驗證方法(for RTL simulation)。工研院系統晶片科技中心自主開發 ECSM 的元件庫特徵化自動程式，產生 90nm、130nm 更精準的標準元件庫 timing model。研發 90 奈米之 I/O Cell Library，包含高低壓共容界面電路設計與靜電放電防護設計。
- 2.以 CMOS 製程實現 10GS/s 的 conversion rate，是目前全世界使用 CMOS 製程中做到最高速的 non-interleave ADC。
- 3.以 90nm CMOS 製程實現輸入可達 2.5GHz，且解析度小於 10ps 的抖動量測電路，可應用於量測高速時脈產生電路的抖動效能。

(七)超低功率數位訊號處理器核心開發

- 1.本計畫在產出自有指令集架構(ISA)的超低功率數位訊號處理器核心同時，並將開發相關低功率軟硬體之前瞻技術，並研發其 SOC 發展平台。

(八)信使-遍佈式無線傳收機系統核心多模 MIMO-OFDM 無線通訊系統之研發與晶片設計

- 1.設計出高效能之座標旋轉處理器“Efficient Cordic Designs for Multi – Mode OFDM

FFT”其可以極小面積及高速執行多點數之 FFT 運算，可有效的運用於多標準 OFDM 系統。

(九)后羿計畫-前瞻無線測試平台與技術

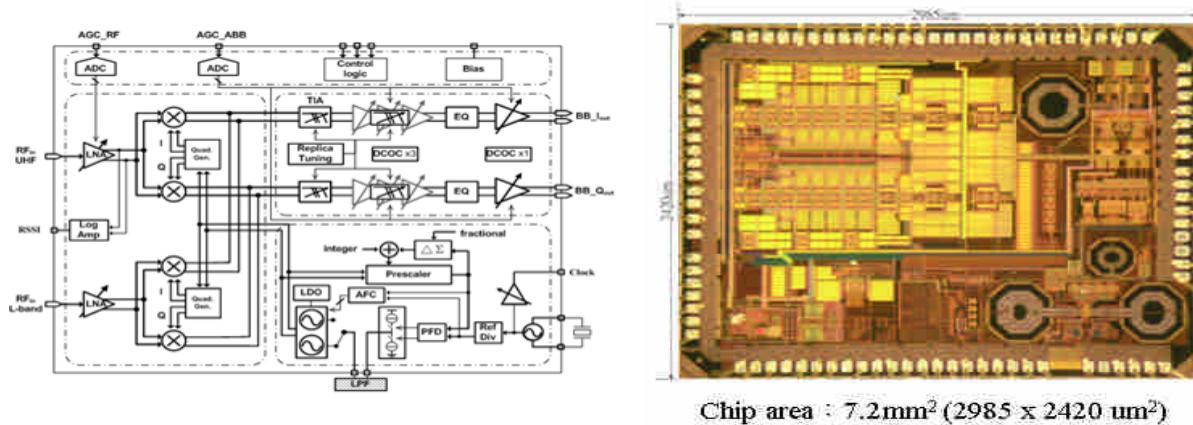
- 1.完成 Memory BIST for SRAM、完成一具有診斷資料壓縮之 BISD 設計與實現、完成一具有診斷資料壓縮之 BISD 設計與實現、及已使用 FPGA 進行 BISR 電路之架構模擬，內含通訊模組與 HOY Wrapper，可支援診斷與修復之需求。
- 2.完成第三版測試機系統原型機整合，並於 ITSW'08 及 DAC'08 公開展示發表。

三、經濟效益(產業經濟發展)(權重 20%)

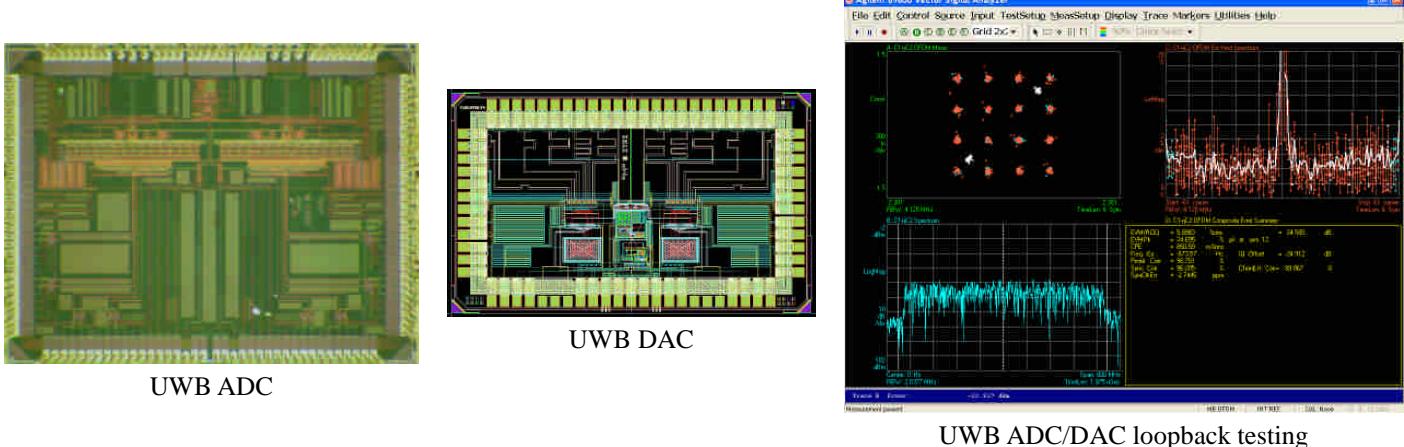
(一)晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關鍵技術

1.MIMO Mobile WiMAX 關鍵技術

- 完成全球超低功耗、高整合性之 DVB-H RF tuner IC，可整合各元件成為系統單晶片(SoC)。已成功技轉台灣創毅(Mavcom)，預定於 FY98 Q1 量產上市。
- DVB-H RF tuner IP 97 年亦與台積電達成 65nm IP joint-development 協議與創意洽談 65nm SoC 之整合；有助於加速進入先進製程(65nm)及進一步導向商用化 IP，並藉由 TSMC 與創意擴大其產業效益。。



- 領先國內利用 90nm 製程開發出 1.2V 符合 mobile WiMAX 規格之低功耗 ADC/DAC IP；已技轉安國國際。該公司整合自行研發之 RF 以及 baseband，已能加快產品化之腳步。



2. PAC II Processor and Software Applications 關鍵技術

- 建立 Android 軟體平台移植能力，完成在凌陽核心之 PACDSP 上移植 Android 軟體平台，能有助於廠商產品區隔及下一代產品技術開發。
- 完成台灣第一個自有的嵌入式雙核心處理器技術，以 PACDSPv3.0 結合晶心科技 AndeScore™ N12 之雙核心架構於 FPGA 平台上實現；其中實體/虛擬共通平台可提供雙核心 SoC 系統快速驗證設計架構與效能分析環境。
- 完成國內第一個以 ESL(Electronic System Level)系統建立 PAC Duo 之虛擬平台，其功能與實體平台一致，除能評估架構優劣外，並可做為先期軟體開發平台，及驗證細部設計之正確性。

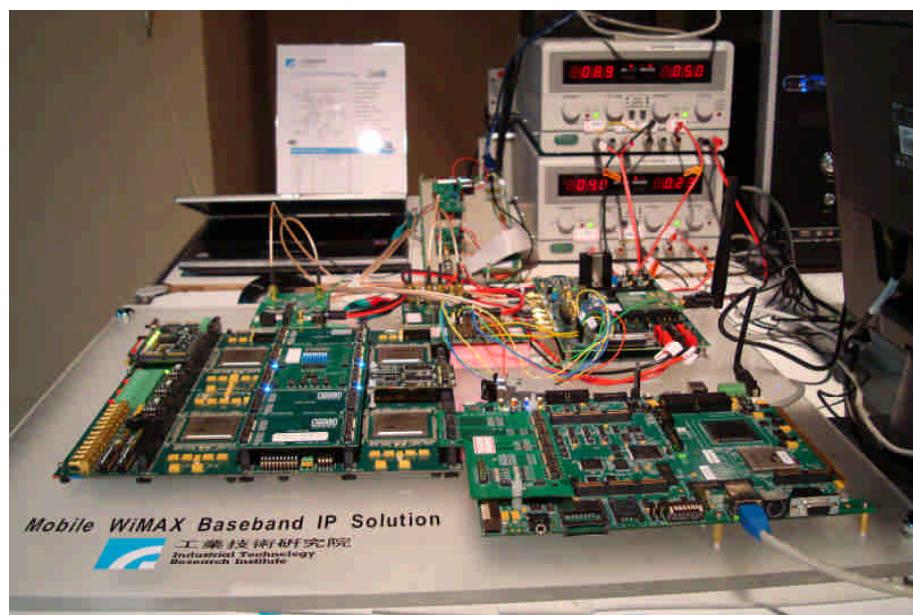


3. 無線通訊系統晶片 關鍵技術(與電信國家型計畫共同執行)

- 完成國內第一顆自主開發之 IEEE 802.16e MIMO (Multiple Input Multiple Output)基頻晶片，具備 MIMO matrix A 與 matrix B 功能，可提升資料傳輸速率(data throughput)高達 20 Mbps 以上，為 SISO (Single Input Single Output) 系統之兩倍速。此離型系

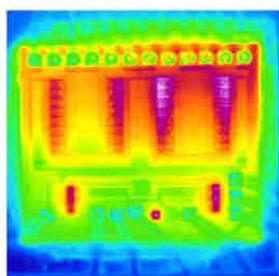
統可建立完整 network entry 之 service flow；並於 6 月在 2008 Taipei WiMAX Expo 及 10 月 SoCTEC Workshop 成功展示 internet 無線上網、Youtube 互動及下載等功能，此技術揭曉受到高度肯定；具體展現國內自主 WiMAX 技術能量。相關系統實作專利申請超過 40 件、IP 達 20 項；未來可透過專利授權或技術移轉等方式，協助國內廠商加速開發無線通訊晶片，創造產業競爭優勢。

- 積極進行 WiMAX 新創事業之推動，透過技術與人才擴散，持續進行商品化之開發進而創造產值。目前已有領導投資廠商願意投入，預估初期投資金額達 3~5 億新台幣，雙方預計可於明年 1Q 確定。

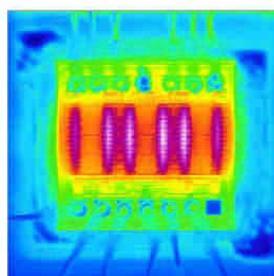


4. SiP 異質整合設計關鍵技術

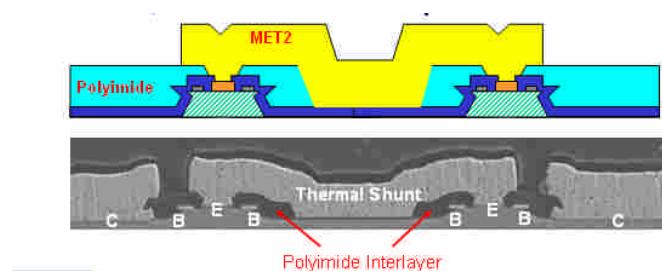
- 整合晶片與元件設計，並考量熱傳與應力等可靠度，建構一套設計平台。以及整合本計畫之 WiMAX RF 晶片，開發多通道射頻前端模組，可解決多通道封裝下之干擾效應與散熱問題，加速產品開發，突破台灣缺乏射頻前端電路整合能力的瓶頸。引領台灣成為世界無線通訊產業之主要生產基地。



Inappropriate Thermal Design



Good Thermal Design



(二)晶片中心_晶片設計與驗證環境實驗室建構分項

- 1.建立單一功率格式，整合分析、驗證及實現平台，並建立 65nm RTL-GDSII Design Flow，提供深次微米完整分析及設計實現環境，並同時與新思科技前瞻奈米製程 EDA 研發中心簽訂”Low Power License Agreement”，共同合作 65nm 實體驗證設計平台與低功率技術，促成廠商於三年內將投資 6 億元經費導入 65/45 奈米製程的設計與驗證技術。
- 2.隨著半導體製程的進步，積體電路（IC）內部電子元件微縮化已經進展到奈米的尺寸，微小的電子元件在生產、組裝、運送、測試等過程、以及使用中，都可能因為環境或人員的靜電放電（ESD）衝擊而影響積體電路（Integrated Circuits, ICs）的電路功能，使得電子產品工作不正常，嚴重影響到電子產業的良率與產品可靠度。本計畫長期培育的 ESD 研發團隊結合交大技術經驗，在已申請的專利中找尋靜電放電防護設計的研發利基，97 年成功完成 ESD 專利應用讓與 1 案 2 件給聯發科公司，簽約金額 22,000 仟元，此專利品質極具市場競爭性，可充分協助廠商節省大量成本，有效解決業界問題，耐受更高的靜電水準。
- 3.技轉安國科技股份有限公司，協助開發 Low Voltage Low Power 1 GSPS UWB ADC/DAC 技術，使廠商在 USB 隨身碟/讀卡機控制 IC 有相當的市佔率。Ultra-Wideband 系統提供滿足短距離、高速傳輸的需求，在多媒體的應用上，使家中無線多媒體傳輸能夠實現，進一步達到數位化家庭的目標。

(三)資策會_數位家庭無線通訊技術發展計畫

- 1.以先進的技術創新能力結合海運、貨運、港務等不同領域業者，推動台北港貨櫃聯盟成立，並以無線感測網路技術與車輛定位技術輔導台北港，聯合光纖、新誼共同申請「台北港無線感測高效率貨櫃作業智慧園區示範應用計畫」獲經濟部審查通過。預期透過本計畫的執行，將可提升貨櫃運輸效率、碼頭裝卸效率、降低人力成本，藉以提升國際競爭力。
- 2.與新光保全公司、新域公司開始研擬細部規格，執行合作研究開發智慧化無線感測保全系統。
- 3.中科院與資策會合作，利用達盛電子 UZ2400 單晶片，整合環境安全相關溫、溼度等感測元件，完成環境安全示範應用技術能量開發展示，積極以產業整合之方式，持續推動短距無線通訊網路技術整合與產業形成宣傳。
- 4.與恩河科技針對台中金三角蔬果運銷合作社后里場，進行蕃茄園環境監測系統合作，未來將以智慧化環境監控系統進行蕃茄園環境即時監測並技術移轉於恩河科技。
- 5.促進傳統建築業者對智慧化居住空間之認識與運用無線感測網路技術進行各種應用系統開發。

6.順利建立國內發展無線感測智慧空間產業鏈，包含晶片廠商（達盛），模組廠商（安潤、台達電），設備廠商（明泰、超頻），系統廠商（中興保全、世和數位）與應用廠商（故宮，科博館）等。促進國內電子資訊產品研發公司開發新一代無線感測網路產品，並進行初期小規模試量產。

(四)資通所_無線感測網路關鍵技術發展計畫

1.促進 Java SIM 與悠游卡之整合，開創手機新應用

●協助全宏 TCK 2.2.2 Java Card 測試，並獲得 SUN 之認証。且完成移植共通介面 GP2.1 至全宏 Java Card 2.2.2 平台，且通過 ICC SIMTOOL PATTERN 測試。未來除可幫助業者達成符合 Sun 的新 Java Card 規範外，更提高此卡片對各種不同應用的適用及 applet 的使用，可提升全宏 Java SIM card 的發卡量。

2.帶動無線感測網路、家庭監控、以及精簡型電腦之產業整合

●開發符合 ZigBee 2006 與 ZigBee Home Automation v1.0 規格之無線感測網路節點，不但掌握無線感測節點自行開發能力，並與國際無線感測網路最新規格同步，掌握市場開發的先機。

●將精簡型電腦與無線感測網路結合，開發低價位並具備無線感測功能之家庭控制中心，讓使用者以低成本以及操作簡便的介面，即可享受安全、監控、節能之應用服務，帶動國內無線感測網路以及精簡型電腦雙向發展。

●以推廣 32 位元處理器核心，先授權 IC 設計公司或 IC Service 公司開發 WSN 之相關 IC 產品；之後再與以安全、監控及節能系統產品及服務整合公司共同開發以安全、監控及節能產品及系統，為我國 WSN 產業佈局。

(五)學界科專

1.「前瞻高效能低耗能之雙處理器系統技術研發」積極架構國內自製數位處理器之整合開發環境，以整合軟體開發工具組、圖形化使用者界面、數位訊號處理函式庫為首要目標，發展足以與國外大廠抗衡之發展平台。如能建立一自製平台，在國際上佔一席之地（如 15%），即可達約 20 億美金的產值，未來的潛力值得重視。

2.「晶片系統傳輸鏈之電路系統設計與驗證平台開發」在設計 switch 時針對擴充性和實用性的考量下以達到參數化的設計，在 topology 上也可以針對不同的 IP 需求來設計，在頻寬上由於我們 switch 已經可以達到 10Gbps 的傳輸速度足以應付現有的 IP 需求，以廠商的角度來看，可以比其它人的產品更早上市，為一個很重要的優勢。

3.「超低功率數位訊號處理器核心開發」之超低功率的數位訊號處理器核心將有助於提升國內電子產業開發相關行動多媒體通訊應用之市場。自有指令集架構更將使國內產業掌握關鍵技術，主導市場。

- 4.「信使計畫」在電路設計技術方面的成果其擴散將可促進國內獨到之 CMOS 晶圓製造技術與無線通訊系統晶片設計產業結合，提高產業設計層次和競爭力。
- 5.「后羿計畫」-前瞻無線測試平台與技術透過計畫執行過程中實際操作研究與多元化的學習訓練已培育出積體電路設計與測試領域博士 1 人、碩士 16 人，其中部分回到學界幫助培育更多專業人才，而部分進入業界，對於紓解半導體產業人力供需不足的現象，有顯著的幫助。
- 6.「微型化與全像光儲存技術之開發三年計畫」所發展的微型讀取頭技術，將可協助國內廠商在此關鍵時刻，投入先期的研發的行列。除此之外，本計畫所發展的藍光雷射或 LED、微型透鏡以及微系統組裝技術亦可協助相關廠商取得關鍵性的技術。

四、社會影響(民生社會發展、環境安全永續)(權重 10%)

(一)晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關鍵技術

- 1.本計畫充份運用國內各界能量擴展技術研發；藉由技術移轉與合作開發，直/間接促成廠商投資，並提升學/業界設計能力。
- 2.與台灣高鐵合作，進行無線通道量測，未來隨著 WiMAX 相關技術的發展，期能整合上中下游不同業者，提供高速行進時的無線連線服務，創造新的產品附加值與公共服務，全面提升國人的生活品質。

(二)資策會_數位家庭無線通訊技術發展計畫

- 1.秉持創新科技服務之精神，投入數位生活與安全各種相關服務推廣，致力將傳統服務結合創新科技，創造新的價值。在本年度計畫中，資策會與台灣大學地震研究中心合作，執行台北縣政府委託研究計畫，在台北縣中和市中和排水路、鳳翔新村、南山溝等地建置水位監測系統。在本計畫中實作了不同天候狀況的監測模式，並具有歷史資料統計功能，可針對地區進行淹水淺勢分析，不只提升了居民生活品質與生命財產安全的保障，同時也為目前台灣的環境安全監控產業帶入一個新的研發方向。
- 2.利用長鏈狀無線感測網路技術，成功的在大範圍規模區域中建置一可靠的無線感測網路系統。在本計畫中實作了不同天候狀況的監測模式，並具有歷史資料統計功能，可針對地區進行淹水淺勢分析，不只提升了居民生活品質與生命財產安全的保障，同時也為目前台灣的環境安全監控產業帶入一個新的研發方向。未來將繼續朝向產業整合的方向努力，期能整合上中下游不同業者，創造新的產品附加值與公共服務，全面提升國人的生活品質。

(三)資通所_無線感測網路關鍵技術發展計畫

1.在 WSN 的環境下牽涉許多資料安全的問題，對關鍵性資料必須善加保護及管理，否則將造成有心人士的破壞及蓄意攻擊，造成資料被竄改或破壞，以致系統造成不可收拾的後果。故在此環境下對其安全性之研究有其必要性及重要性。

(四)學界科專

- 1.在首顆國產高階 VLIW 訊號處理器 (PACDSP) 開發設計上，本科專計畫和工研院晶片中心合作取得良好的研發成果，成功站穩國產 DSP 核心的第一步。
- 2.計畫執行過程中所研發之相關設計、整合、驗證、測試、軟體系統等技術將有助於產業界加速 DSP 相關 SOC 產品之技術整合，對於目前國內之高科技資訊產業的進步與提升將有極大的幫助與關鍵性的影響。
- 3.本科專計畫 switch 已經實現達到 10Gbps 傳輸頻寬，足夠提供目前 SoC 內部所需之頻寬，進而帶動整個產業的發展，和廠商合作使我們的社會在國際的競爭力更上一層樓。
- 4.本科專計畫之執行除了可提升我國前瞻無線通訊之科技技術水準，並可經由本計畫之執行培養大量高科技技術人才，對國內中長程相關技術及產業將有不小的貢獻。
- 5.我國目前正在大力推行 M Taiwan 計畫(行動台灣)，以期我國在前瞻通訊技術上能與國際領先技術並駕齊驅，本科專計畫之執行及成果將可充分配合 M Taiwan 計畫，提供相關技術及人力資源，因此對整體社會之進步及生活品質之提升將有所助益。

五、其它效益(科技政策管理及其它)(權重 10%)

(一)資策會_數位家庭無線通訊技術發展計畫

- 1.結合無線感測網路豐富的經驗，以及創新技術發展的動力，積極投入 ZigBee 核心技術技術開發，並陸續獲得國際聯盟認證肯定，並獲得之 ZigBee 聯盟認證的底層平台為基礎，開發出軟體協議技術，協助有意願的廠商開發智慧型感測網路技術，與國際技術接軌；同時積極參與 ZigBee 國際標準組織的活動，成為台灣技術競逐國際舞台的新典範，更是支持業者的重要力量。

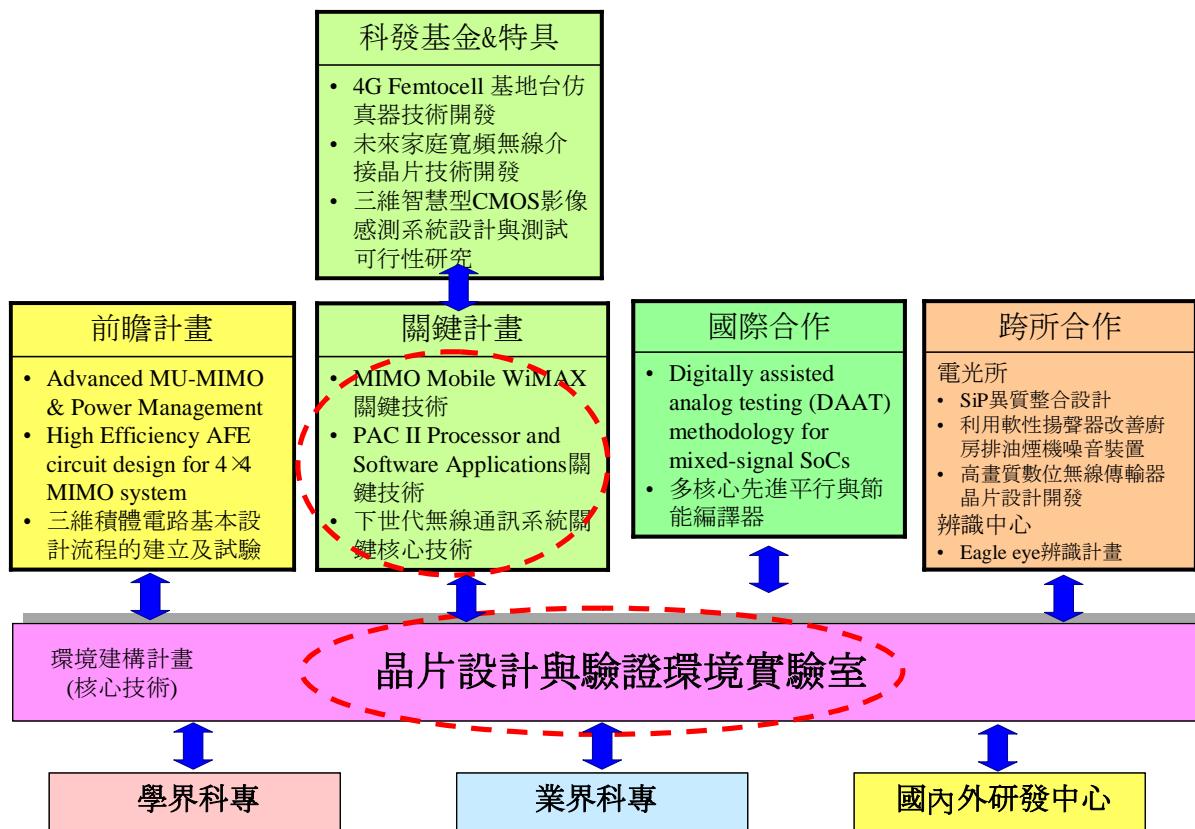
(二)學界科專

- 1.提昇科技產業 NoC 設計能力與高階系統應用產品之發展：在經濟面上我們的 Switch 在設計時針對擴充性和實用性的考量下以達到參數化設計，在 Topology 上也可以針對不同的 IP 需求來設計，在頻寬上由於我們 Switch 已經可以達到 10Gbps 的傳輸速度足以應付現有的 IP 需求，以廠商的角度來看，可以比其它人的產品更早上市，為一個很重要的優勢，利用本晶片網路的特性，可降低整體系統晶片開發時間，加快上市時間、減少整體開發時間與人力耗費的成本。

2.訓練 On Chip Switch 晶片設計人才,提高 NoC 發展之人才素質與競爭力:現今 System on-Chip 系統單晶片已經朝著 IC 設計的趨勢,未來一顆 SoC 晶片內將整合越來越多的 IP,也使我們的電子產業帶向多核心架構,電子核心產品處理速度越來越快,而現在產業的趨勢在各個 IP 間溝通的頻寬需求越來越大是無可避免的,然而利用我們的 Switch 已經實現達到 10Gbps 傳輸頻寬,足夠提供目前 SoC 內部所需之頻寬,進而帶動整個產業的發展,和廠商合作使我們的社會在國際的競爭力更上一層樓。

六、與相關計畫之配合

(一)晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關關鍵技術



1.本計畫聚焦 WiMAX 與 PAC 兩大技術主軸,結合國內產學研各界之研發能,並搭配環境建構計畫、前瞻計畫、學界及業界之合作、推動,加速台灣由 ASIC、經系統封裝(SiP)轉型到晶片系統(SoC,或稱系統晶片),掌握與開發 SoC 核心技術,加速開發 SoC 相關創新應用之產品,期望能為台灣帶來新契機。

(二)晶片中心_晶片設計與驗證環境實驗室建構分項

- 支援「無線感測網路關鍵技術發展計畫」、「寬頻無線通訊關鍵技術發展計畫」、支援無線多媒體系統晶片關鍵技術發展計畫。

2. 支援「WiMAX+WiFi 實驗網路建置計畫」、「用於手持多媒體裝置之行動資訊網技術」、「有效應用於最後一哩之無線寬頻多徑傳輸電路技術」、「Broadband Wireless Communication(TW4G)」
3. 奈米電子關鍵技術之 MRAM 測試驗證技術。
4. 與清大合作執行「前瞻無線測試平台與技術」學界科專之高速及高解析度鎖相迴路內建自我測試電路。
5. 與交大/中央合作執行「SoC On-chip Transmission Links System and Platform」學界科專之「SoC Power and Noise Analysis Platform」。

(三) 資策會_數位家庭無線通訊技術發展計畫

1. 配合經濟部創新服務業界科專計畫，與台北港貨櫃碼頭公司、聯合光纖通訊公司、新誼資訊科技公司共同合作、研提和推動業界科技專案「台北港無線感測高效率貨櫃作業智慧園區示範應用計畫」，總經費 78,125 仟元。本計畫將共同開發建置新一代無線感測高效率貨櫃作業整體解決方案。計畫開發一兼顧低成本、低功耗、低干擾、高效能、高機動性、操作便利且耐久之資訊系統，以符合國內港區實地作業需求。本項合作計畫建置之系統功能包括自動通關作業、儲區吊車作業自動化、車輛位置即時訊息系統、車輛調度自動化等。預期透過本計畫的執行，將可提升貨櫃運輸效率、碼頭裝卸效率、降低人力成本，藉以提升國際競爭力。

(四) 資通所_無線感測網路關鍵技術發展計畫

1. 本計畫配合無線感測網路關鍵技術發展計畫，藉由研發 Multiple Power Domain、ZigBee 2006 協定技術及低傳輸速率之智慧型影像適應技術，提供 WSN 所需之 SoC 關鍵核心技術。

(五) 學界科專

1. 「嵌入式異質多核心系統技術研發計畫」為「前瞻高效能低耗能之雙處理器系統技術研發計畫」之延續第 2 期計畫，計畫目標以多核心 PAC DSP 實驗環境，持續與工研院晶片科技中心與資通所密切合作。

陸、後續工作構想之重點

晶片中心

一、晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關鍵技術

後續本計畫將持續開發下世代 802.16m/4G 前瞻關鍵技術，並推展至 802.16m, 802.21, WiMAX Forum 等國際標準組織制訂，使國內相關業者可據以開創領導型產品，搶佔市場

先機。並提供可客製化 WiMAX-enabled PMD 平台，使無線多媒體相關產業及早推出整體解決方案，提昇產品高附加價值。期望是以 WiMAX-enable PMD 搭乘 ITeS (IT enabled Service)創新應用帶動更多新系統/產品；在產業鏈及價值鏈重新塑造的關頭，提供無限可能之個人化、群體化的新服務之手持式行動運算平台。

計畫重點：

- MIMO Mobile WiMAX 關鍵技術：IEEE 802.16m (RF/ABB/AMS) platform and prototype
- PAC II Processor and Software Applications 關鍵技術：PAC Duo EVB, PID prototype, Quad virtual platform 及多核心平行化軟體流程及架構開發
- 下世代無線通訊系統核心關鍵技術：IEEE 802.16e 系統晶片整合測試與 IEEE 802.16m 核心 IP 技術開發
- SiP 異質整合設計關鍵技術：有機基板內藏元件應用整合技術(SiP-EP)

計畫目標：

- 建立 IEEE 802.16m MIMO WiMAX system
- 建立 low-power multicore/multithreaded PAC II 架構；並完成適用於手持式多媒體裝置之 AP SoC 與平台之雛形機
- 建立 IEEE 802.16m 核心技術以及參與國際標準制定
- 建立國內完整有機基板內藏元件應用整合技術(SiP-EP)。

二、晶片中心_晶片設計與驗證環境實驗室建構分項

- 3D IC 之佈局自動化及時序分析流程
- 建立 OCP-IP based Multi-core System Power Estimation Environment
- 3D IC 之測試存取機制與方法
- 3D IC 之靜電放電防護技術
- 建立全數位化頻率合成器設計及驗證技術
- 建立 Pipelined ADC 的 Digital Calibration 設計及驗證技術

三、資策會_數位家庭無線通訊技術發展計畫

- 目前經濟部科技專案大多偏重於技術研發，缺乏使用者研究與分析，以確認該技術之未來應用市場與群眾需求。本計畫將以使用者的需求洞察出發，探索人們對於未來智慧生活憧憬及理想，構思能讓科技與感性層面結合，在智慧生活中為人們帶來價值的創新產品概念，並透過創新應用情境及示範應用系統的建置來展現創意概念，規劃與研擬具有高產業影響力的智慧生活應用情境。此轉變將為科技專案帶來新的思維模式，對於科技專案的績效評估與執行方式帶來跨時代的改變。本計畫未來以發展優質網路社會為主

軸，透過創新服務、網路匯流、感知環境、安全信賴與人機連動等要件，來建構良善好環境、營造智慧好生活，發展普及網路社群相關產業所需要的關鍵技術，深化台灣資通訊科技的關鍵性應用，並帶動龐大的商機，創造更高的產業價值以保持台灣在國際上的領先地位。

四、資通所_無線感測網路關鍵技術發展計畫

- 無所不在的環境將是未來科技發展的重點，WSN 將是重要的基礎建設，建立安全且彈性之全方位存取控制機制是今年本計畫研發重點，展望未來將持續研發 WSN 核心技術，並對 Context Aware Multi-Modal 相關之技術進行研發，帶動國內廠商進入此新興市場。

五、學界科專

- 計畫研發之多核心程式開發模型，將協助軟體開發者於多核心處理器系統上開發一有效並具彈性之程式。此模型所研發之相關軟體技術將有助於國內之資訊產業取得先進多核心處理器相關技術之發展，並期望以 Google Android 嵌入式平台與世界大廠接軌，帶動國內相關產業發展。
- 以系統晶片、嵌入式軟體或生醫晶片相關研發與實務基礎並能將研發成果移轉廠商之大專院校為受理對象，鼓勵其申請開發下世代核心架構及 IC 系統關鍵技術或生醫電子晶片系統關鍵技術等晶片技術及相關創新應用為研發主軸之計畫，以配合政府堅實我國矽晶技術，以及強化晶片系統設計能力與環境。

六、檢討與展望

晶片中心

一、晶片中心_無線寬頻應用技術分項之 WiMAX 個人行動數位機關關鍵技術

隨著網際網路的普及，行動化、寬頻的通訊與資訊擷取已成為風潮；具備易使用、易操作、隨時隨地皆可使用之通訊、光電、資訊、家電整合系統，係下一世代之產品趨勢。此一輕、薄、短、小、行動化、寬頻及多媒體整合的系統需求，係無線通訊技術、寬頻多媒體技術之關鍵系統技術，而支援這些系統所需要的系統整合晶片技術遂成為最重要的基礎技術。

執行困難與問題

- System Software 如 Tool Chain, Compiler 在計畫中佔重要因素，然國內缺乏系統面之軟體開發人才。

- DSP 的發展需與應用做連結(非 general purpose)。目前 Target 的 Multimedia 應用解決方案眾多，DSP 僅是其中之一，因此會面臨不易取代既有 Solution 或商品化/產品化的困境。
- 國內欠缺 Base Station 相關技術，發展 CPE 端晶片等相關技術時，不易做最佳化。

因應對策及建議

- 本計畫積極尋找專業系統軟體人才，並結合學/研等資源，共同致力於無線多媒體系統晶片關鍵技術之研發。
- 搭配 Android SoC 設計平台語驗證關鍵計畫發展完整的解決方案，我國自有系統平台與晶片增加進入多媒體晶片市場的機會。
- 規劃『4G Femtocell 基地台仿真器技術』計畫，研發 Femtocell BS 仿真器技術，可作為國內開發 4G CPE 端產品先期驗證測試平台，同時帶動國內廠商快速切入 4G femtocell BS 產品領域，以提供終端系統技術研發測試所需之基礎訊號，進行完整無線接取技術系統先期驗證。

二、晶片中心_晶片設計與驗證環境實驗室建構分項

- 為因應 IC 設計對低功耗需求增加的趨勢，將持續發展 Low Power 環境與技術，以建立我國自主、有效的低功耗設計技術，創造我國半導體產業的競爭優勢。
- 半導體邁入 65nm/45nm 以下製程，所需下線驗證材料費與 EDA 費用大幅提高，現階段本計畫係透過與 EDA Tool Vendor 合作，使用其提供先進/未發行之 EDA Tools，開發 SoC 設計流程與技術，但若要建構完整的設計環境，仍有賴政府經費預算的投入，以提升台灣在激烈的全球半導體產業之優勢。
- 國內在 IC/SoC 產品之驗證技術與人才極為缺乏，為了提昇國內 IC 與 SoC 設計產業的競爭力，需積極投入 IC 與 SoC 驗證方面的能量，以提昇未來研發人才的素質與產品競爭力。

三、資策會_數位家庭無線通訊技術發展計畫

- 在執行各項技術推廣的過程中發現，國內廠商對於數位生活、感知技術等新興科技皆普遍抱持興趣，但是卻無法完整掌握數位生活產品服務的概念與精神。同時對於採用新技術需要投入多少成本、能夠帶來多少效益尚有一定疑慮。因此在未來在技術推廣執行層面應將廠商與市場反應納入規劃考量，並透過離形示範應用的建置，作為國內產業提升創新研發能量、擴展服務模式的參考。
- 目前與數位生活感知技術相關的上游晶片商、設備供應商與下游服務供應商之間，尚未建立完整的產業鏈；同時供應商之間也缺乏整合，業界聯盟能發揮的影響能力尚未落實。

未來宜透過政府與政策的力量，強化業界聯盟的領導能力，並以示範應用的方式，建立跨領域整合的典範，藉此協助業者建立完整產品價值鏈。

- 數位生活計畫為國家資通訊發展方案中一項重要的指標，為了能有效協助業者發展數位生活創新應用相關服務，並建立長期營運維護模式，政府應宜協調各部會的資源一起推動，包括以產業獎勵規範來吸引更多企業投入、修正舊有法規限制、建立新的規範等，一方面為業界排除發展新興產業的障礙，一方面制定出讓業界可以依循的方向，藉此以提高業界參與的意願。

四、資通所_無線感測網路關鍵技術發展計畫

- 感測網路應用廣泛，涉及各樣的 Domain Knowledge，因此需密切與各領域專業結合，深入瞭解其應用需求，才能開發出符合於領域特定需求。
- 家庭娛樂市場潛力無窮，WSN 應用於寓教育樂將有極大的發展潛力。未來亦將朝向新型態的遊戲育樂應用需求，研發出寓教育樂應用 WSN SoC。

五、學界科專

檢討：

- 單晶片多核心已是一個工業界的未來方向。
- 目前國內對 Multi-Core Operating System 的技術發展並不完整，主要原因是因為國內異質多核心的處理器才剛起步，對異質多核心作業系統技術的需求才剛剛出現；整體與美歐差距尚大。

展望：

- 計畫執行過程中所研發之相關設計、整合、驗證、測試、軟體系統等技術，將有助於產業界加速多核心處理器相關 SoC 產品之軟體技術整合，以取得技術領先之地位。對於目前國內之高科技資訊產業的進步與提升將有極大的幫助與關鍵性的影響。
- 計畫所研發之異質多核心作業系統，將提供嵌入式系統高效能/即時/多媒體應用程式需求。相信計畫執行過程中所研發之相關技術及經驗，將有助於產業界於國際間取得技術領先之地位。

填表人：_____ 聯絡電話：_____ 傳真電話：_____

E-mail：_____

主管簽名：_____

附件二

經濟部工業局成果效益事實報告

政府科技計畫成果效益報告

壹、基本資料：

計畫名稱：晶片系統產業發展計畫

主 持 人：陳昭義

審議編號：97-1402-04-庚 01

計畫期間(全程)：97 年 1 月 1 日至 97 年 12 月 31 日

年度經費：307,092 元 全程經費規劃：_____ 千元

執行單位：財團法人工業技術研究院、資策會

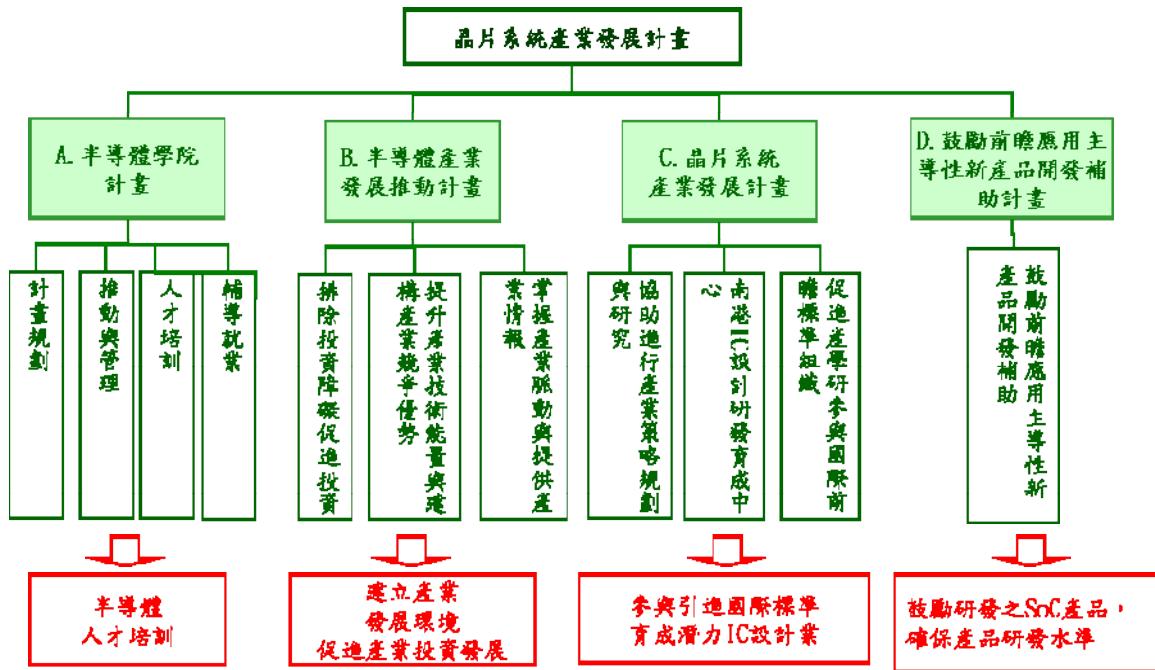
貳、計畫目的、計畫架構與主要內容

一、計畫目的：

配合晶片國家型科技計畫推行，工業局積極規劃推動「晶片系統產業發展綱要計畫」，並以「半導體學院計畫」、「半導體產業發展推動計畫」、「晶片系統產業發展計畫」、「鼓勵前瞻應用主導性新產品開發補助計畫」等四大主軸，來加速達成國家型科技計畫目標，提升國內 SoC 產業競爭力，成為高附加價值、知識密集的 SoC 產業聚落，其計畫分項目標說明如下。

- 培訓半導體產業人才，提升人才素質使具國際競爭力，持續彌補專業人才缺口。
- 排除投資障礙，促進產業投資及技術合作，建構台灣成為全球半導體重要 IC 設計、開發及製造中樞。
- 推動參與國際標準組織，引進前瞻標準技術，推廣系統規格與創意產品。
- 引進扶植新創潛力 IC 設計公司，鼓勵創新研發，提昇國內技術水準。
- 研究規劃晶片系統產業未來重點發展項目，供政府與業界之決策參考。
- 引導 SoC 廠商研發前瞻應用產品，提升 SoC 設計技術，建立國際競爭優勢。

二、計畫架構(含樹狀圖)：



三、計畫主要內容

(一)半導體學院計畫

半導體學院計畫架構以人才培訓為核心，分為「計畫規劃」、「推動與管理」、「人才培訓」以及「輔導就業」四個分項，從人才供需調查與職能分析著手，發展至課程規劃與開課機制的建立，落實到學員招募與培訓課程的實施，延伸至職場輔導與就業媒合的服務工作，構成完整服務流程與架構，分項工作內容分述如下：

1.計畫規劃分項

- (1) 完成半導體產業人才需求調查報告 1 份。瞭解半導體產業人才供需狀況及用人需求。
- (2) 完成人才職能調查與分析報告 1 份，結合產學研技術專家與人資顧問意見，進行半導體人才職能調查，使學員更瞭解企業甄選人才需求，作為半導體人才訓練發展之依據。
- (3) 完成嵌入式軟體、IC 封裝領域職涯發展學習地圖規劃報告各 1 份，作為專業人才職涯發展與專業學程規劃參考。
- (4) 結合國內產學研資源，邀請設計、製造、封裝及測試領域課程規劃委員，共召開 4 場課程規劃會議，完成 98 年度半導體人才培訓各領域之學程修訂。
- (5) 邀請開班單位、學業界先進，完成舉辦課程說明會 4 場，推廣半導體人才培訓課程資訊及整體服務。

2.推動與管理分項

- (1) 為提供半導體產業完整之人才發展服務，設置半導體學院推動辦公室，依據整體計畫推動目標與策略，進行整體計畫規劃、推動與管理。

- (2) 彙整半導體相關之人才發展與培訓服務，提供產業界對於半導體科技人才與技術發展提升之單一服務窗口。
- (3) 完成 97 年度人才培訓開班單位作業規範 1 份，據以作為開班作業執行及管理依據。
- (4) 進行人才培訓相關作業管理，定期進行開班進度追蹤及中長期班媒合進度追蹤管理，以隨時有效掌控學員媒合進度，並提供必要協助。

3. 人才培訓分項

- (1) 完成短期班專業人才開班培訓共 97 班，2,543 人次；完成中長期養成人才開班培訓共 16 班，406 人。
- (2) 完成 50 門課共計 50 小時數位化教材課程，累計達 104 門線上課程，全年學習人次達 650 人次以上，推動力晶、瑞晶、矽品、日月光四家企業納入網路學院數位化教材成為企業內部訓練教材。
- (3) 舉辦「60GHz Radio 2008」國際課程 1 場，吸引 142 位業學界專家學者一同參與。
- (4) 舉辦公開說明會 1 場與遴選會議 3 場，完成開班單位遴選作業，建立涵蓋 24 個開班單位的學院開班網絡。
- (5) 舉辦溝通協調會、期中及期末座談會各一場，及時與開班單位進行溝通，促使計畫能順利達成目標。
- (6) 完成 96 年度中長期班學員就業追蹤報告與企業任用滿意度調查報告各 1 份。

4. 輔導就業分項

- (1) 與企業人資合作，不定期彙整並即時遞送培訓學員履歷，協助企業優先面試培訓學員，進而促進學員媒合。
- (2) 配合中長期班結訓及求職時程，舉辦學員成果展及交流活動 3 場，提升學員與企業間的媒合效益。
- (3) 舉辦企業體驗活動 4 場，使學員提前了解企業文化與環境，並對未來工作職務內容與環境有初步認識，了解在企業工作之情況，幫助學員就業後更能迅速熟悉職場。
- (4) 舉辦培訓學員與企業面試活動 5 場，提供培訓學員現場與企業直接面談機會，增加媒合成效。

(二) 半導體產業發展推動計畫

1. 掌握產業脈動與提供產業情報

- (1) 針對我國及全球半導體產業之發展態勢進行資訊蒐集與研析，並完成全球 450mm 晶圓製程發展之相關資訊蒐集與分析，以提供政府相關單位作為制定產業發展策略及政策之依據。

- (2) 調查研析我國與鄰近國家之招商優惠措施比較，包含韓國、印度、新加坡及中國大陸等國，以供政府作為未來研擬招商政策之重要參考，進而建構更為強化之產業發展策略。
- (3) 每季針對國內半導體產業之營運狀況進行產銷調查分析，以有效掌握我國與國際半導體產業之發展狀況，冀使各項策略規劃工作在執行層面，更能符合廠商之實際需求與市場趨勢。

2. 提升產業技術能量與建構產業競爭優勢

- (1) 舉辦國際性展覽與技術交流研討會，以促進國內外廠商在半導體相關技術之相互交流，進而誘發商機並據此拓展我國半導體產業之國際視野。
- (2) 為促進國內設備技術與零組件自主率，藉由相關座談會之舉辦創造交流平台，聚集相關業者並深度討論我國設備零組件之未來發展，以促成我國設備廠商之能見度並提升技術層次。
- (3) 為強化半導體產業鏈之完整性，舉辦台日半導體產業論壇與產業菁英圓桌會議，同時期望藉此交流平台邀集國內產官學研菁英提出前瞻性規劃藍圖與策略方針，以利下世代半導體產業政策之研擬與實踐。

3. 促進投資與排除投資障礙

- (1) 持續建構完善的半導體產業發展環境並強化半導體產業供應鏈之完整性，以維持我國半導體產業在國際市場上的競爭力。
- (2) 協助廠商有效排除投資設廠的問題與障礙，促使國內外廠商持續在台進行半導體相關投資計畫。
- (3) 維持「12 吋晶圓廠建廠專案輔導小組」之運作，整合產官學研資源以健全產業發展環境，並順利推動各晶圓廠建廠投資計畫。

(三) 晶片系統產業發展計畫

1. 協助進行產業發展策略與研究

- (1) 國內產業發展晶片系統現況與可行之策略方案建議

根據國內晶片系統發展現況，佐以先進國家晶片系統技術發展趨勢，進一步探討主要競爭對象之晶片系統發展現況，評估我國目前發展之成效以及需要補強之處，並規劃可執行方案，作為政府與產業未來發展策略規劃的參考依據。

- (2) 晶片系統產業現況調查與促進技術交流

- 進行國內 IC 設計產業訪查，以利研究國內晶片系統發展現況及產業政策之擬定。
- 協助晶片系統產業推動與技術發展，並舉辦晶片系統產業分析與技術交流研討會，促進國內產官學研專家意見交流，提供產業發展策略參考。

2.南港 IC 設計研發育成中心

(1) 辦理海內外招商活動

辦理海外招商活動(1 場次)、海內外媒體廣告刊登(5 家次以上)，提昇海內外公司投資意願，推動新創 IC 設計公司進駐南港 IC 設計研發育成中心。

(2) 提升育成中心服務品質

辦理育成中心各公司親訪活動 (每進駐廠商至少 1 次)、輔導南部育成中心進駐廠商每月每家 2 件次，提供 IC 設計與量測技術諮詢服務、輔導引介創投業者或申請政府補助投資進駐公司 1 案次以上、行政庶務相關服務等，有效掌握各進駐廠商之營運動態與服務需求，以提昇育成中心之服務品質，達成進駐率平均 70% 的目標。

(3) 促進知識分享與經驗交流

辦理南港 IC 設計育成中心招商暨技術研討會(2 場次)、南港育成中心建立 IC 設計相關技術文件專區及網站會員機制並發送 IC 設計產業相關電子報(8 次)，促進國內外 IC 設計之經驗分享與資訊交流，提昇我國 IC 設計技術層次。

(4) 提供完整環構服務

維運既有 EDA 設計環境 (軟硬體環境及工具)、量測環境及運算中心資訊系統，提昇南港 IC 設計研發中心技術服務品質，並完成維運報告(3 份)，以提供國內 IC 設計服務業更新更完善之 IC 設計環構與運算系統軟硬體管理、量測/測試環構等服務，有效降低各公司投資成本與風險。

(5) 整合南部資源提供完善服務

藉由南區 SoC 學界研發能量資料庫之維護，深入匯整學界具體技術與研發成果資訊，以學界能量吸引業界於南區 SoC 育成中心設立研發據點，或新設 IC 設計公司，並辦理產學交流媒合工作，推動促成 SoC 領域產學合作。輔導進駐廠商或研發團隊，並協助申請政府資源與專利，提升廠商競爭優勢，推動南區 IC 設計產業發展。

(6) 提昇產業發展與技術合作

培育進駐公司(3 家次)各有一項以上產品研發產品達試產/量產階段、使用先進製程(2 家次)，以提升進駐廠商的技術能量，育成中心協助接洽有意願評估的系統廠商，促成進駐廠商產品提供國內系統廠商使用(5 家次)、育成中心與業界建立合作平台促進進駐廠商與國內外業界公司合作 3 案次(含)以上，降低進駐廠商之研發成本，推動進駐廠商申請專利 2 件次(含)以上；南部 1 件次(含)以上，保護公司智財權增加競爭優勢。

3.促進產學研參與國際前瞻標準組織

- (1) 年度目標以 4 案參與國際前瞻標準組織並解讀相關技術資料以擴散至國內相關業者，同時規劃一案對國際技術標準組織提出計畫書，以提高對前瞻標準與規格之參與，加速台灣廠商開發前瞻產品之時程，提高附加價值。
- (2) 執行架構將以國內業界組成工作小組進行推動計畫，由工作小組派遣 6 人次實際參與及引進相關國際前瞻標準，並研議採用 8 場工作會議及 3 次研討會方式推廣技術標準於國內業界。
- (3) 實際執行將延續 FY94、FY95 及 FY96 成立之前瞻國際標準工作小組，建立穩固技術發展及標準解讀體系及人力投入，也視需要兼顧建立完整專利分析、專利佈局、專利共享機制，以利國內業界技術整合。

(四)鼓勵前瞻應用主導性新產品(補助)計畫

搭配晶片系統國家型計畫第二期重點發展規劃，對於符合計畫範疇之計畫予以捐助，藉以有效引導晶片系統產業廠商進行前瞻應用新產品研究發展，有助於台灣產業在晶片系統產品設計技術的提昇，建立新的國際競爭優勢。

參、計畫經費與人力執行情形

一、計畫經費執行情形：(可以下列表格表達)

(一)計畫結構與經費

細部計畫		主持人	執行機關	備註
名稱	經費(仟元)			
(一)半導體學院計畫	61,677	蘇松坤	資策會	
(二)半導體產業發展推動計畫	28,892	吳安宇	財團法人工業技術研究院	
(三)晶片系統產業發展計畫	72,230	吳安宇	財團法人工業技術研究院	
(四)鼓勵前瞻應用主導性新產品(補助)計畫	144,293		受補助輔導廠商*1	補助計畫
合計	307,092			

※1:受補助輔導廠商資料如下表

計畫名稱	廠商名稱
應用於反馳式可調光螢光燈電子式安定器之控制晶片	智微科技
SATA 6Gbps Port-Multiplier	崇貿科技
80nm 9Port Single Chip GE Switch Controller	瑞昱半導體
802.16e WiMAX 基頻 SOC 暨軟體方案	瑞銘科技
先進式微機電 SoC 探針卡	旺矽科技
超高速、高頻寬 16M * 16bit DDR2 SDRAM 開發計畫	鈺創科技
VDSL2 Digital Home IAD 晶片組開發	誠致科技
SAS RAID Controller Solution	信億科技
Display Smart-Card EPD SoC 開發計畫	普誠科技
行動裝置用低功耗多標準 DTV SoC 計畫	聯盛半導體

(二)經資門經費表

僅以人事費、業務費(研究設備費、材料與雜費)管理費分類

經費項目	主管機關預算(委託、補助)	自籌款	合計		備註
			金額	%	
人事費	110,118,735 (103,932,386)		110,118,735 (103,932,386)	35.86% (33.84%)	
業務費	179,194,602 (170,821,666)		179,194,602 (170,821,666)	58.35% (55.63%)	
管理費	14,238,381 (14,070,175)		14,238,381 (14,070,175)	4.64% (4.58%)	
公費	3,540,282 (3,491,565)		3,540,282 (3,491,565)	1.15% (1.14%)	
合計	307,092,000 (292,315,792)		307,092,000 (292,315,792)	100% (95.19%)	

與原計畫規劃差異說明：

1.半導體學院計畫

計畫項目	差異分析	調整理由	規格、功能、效益 增減說明
一、計畫規劃分項計畫			
(三)整體課程規劃			
3-1 舉辦設計、製造、封裝與測試領域課程規劃委員會各 1 場，每場至少各有 5 家廠商，8 位委員參與。	3-1 舉辦設計、製造、封裝與測試領域課程規劃委員會各 1 場，每場至少 8 位(含)以上委員參與。	因應課程規劃除廠商意見外，學界意見也應受到重視，故擬調整參與委員比例，務求達到產官學界均衡。	調整學界業界委員參與比例，使課程規劃會議更能廣納產官學研意見，規劃出更是切合學員需求之課程。
(四)課程說明			
4-1 舉辦 3 場課程說明會，每場至少 20 人參與。	4-1 舉辦 3 場(含)以上課程說明會，每場至少 20 人參與。	依照人才培訓開班狀況調整課程說明會場次。	為促使更多對半導體產業有興趣者報名培訓課程，擬調整人才培訓課程說明會場次，以達培訓目標。
三、人才培訓分項計畫			
(五)製作 50 小時數位化教材，推廣 600 人次上網學習			
5-1 完成 50 門課程共 50 小時之數位化教材。	5-1 完成 50 門課程共 50 小時(含)以上之數位化教材。	依照講師實際規劃課程，調整線上課程時數。	調整數位化教材時數，提供多元化訓練管道，輔助產業界在職人士透過網路學習獲得技術新知。
5-2 完成推廣 600 人次上網學習。	5-2 完成推廣 600 人次(含)以上上網學習。	搭配線上課程時數，調整網路學習人次。	調整網路學習人次，促使更多對半導體技術新知有興趣之人士，能利用網路學習，提升其專業能力。
(六)完成短期專業培訓班開班事宜			

計畫項目	差異分析	調整理由	規格、功能、效益 增減說明
6-1 培訓班數 61 班。	6-1 培訓班數 61 班(含)以 上。	依照企業所需動態調整 短期專業訓練班培訓班 數。	因參加培訓課程者踴 躍，故調整短期專業訓 練班培訓班數及人
6-2 培訓人數 1,830 人次， 且各學員上 課出席率須 達 8 成以上。	6-2 培訓人數 1,830 人次 (含)以上，且各學員上 課出席率須達 8 成以 上。	依照企業所需動態調整 短期專業訓練班培訓人 次。	次，以提升更多在職工 程師之能力，強化半導 體產業之競爭優勢。

(七)完成中長期養成班人才培訓開班事宜

7-1 培訓班數 16 班。	7-1 培訓班數 16 班(含)以 上。	依照企業所需動態調整 中長期養成班培訓班數。	調整中長期養成班培 訓班數及人數，以解決
7-2 培訓人數 400 人，且各學員 上課出席率 須達 5 成以 上。	7-2 培訓人數 400 人(含)以 上，且各學員上課出席 率須達 5 成以上。	依照企業所需動態調整 中長期養成班培訓人數。	半導整體產業擴充所 需的基礎工程師之人 力供給。

四、輔導就業

(一)成果發表及媒合

1-2 舉辦學員成果 展及交流活 動共 3 場。	1-2 舉辦學員成果展及交 流活動 3 場(含)以上。	因應媒合成效，調整學員 成果及交流活動場次。	透過企業與學員面對 面之成果發表與展 示，提升學員與企業間 之媒合效益。
--------------------------------	--------------------------------	---------------------------	---

2.半導體產業發展推動計畫

計畫項目	差異分析	調整理由	規格、功能、效益 增減說明
掌握產業脈動與 提供產業情報分 項	刪除原規劃執 行 1 人次國外 參訪活動並提 出報告，於 97	由於日本福岡縣產業科技技術振 興團(FIST)已於 97 年 2 月下旬來 台參訪，且預定於 5 月份再度參 訪，故原定前往日本拜訪半導體廠	台日雙方仍保持密切的合 作態度，且具體延續 96 年 ITRI 與 FIST 共同簽署備忘 錄之合作效益。

	<p>年 6 月 6 日取得工業局核准 文號：工電字 09700389460 號。</p> <p>原規劃完成 4 期半導體產業推動辦公室專刊更改為電子化專刊，於 97 年 6 月 6 日取得工業局核准 文號：工電字 09700389460 號。</p>	<p>商與學研界之出國計畫，擬以刪除。</p> <p>本專刊自發行以來深獲各界先進認同，此次變更將改採發電子化方式發行專刊，以利版導體產業相關知識能量之廣泛擴增，並收撙節成本之綜效。</p>	
	<p>提升產業技術能量與建構產業競爭優勢分項</p>	<p>刪除原推動 450mm 晶圓製程聯盟，改為推動 3D IC 聯盟，於 97 年 6 月 6 日取得工業局核准文號：工電字 09700389460 號。</p>	<p>鑑於 450mm 晶圓製程發展屬於較為長期之規劃，且 3D IC 領域屬於中短期之應用層面，因此本計畫擬以舉辦 3D IC 相關活動作為探究未來市場成長與技術發展趨勢之敲門磚。</p> <p>3D IC 領域在可預見的未來將會是 IDM、晶圓廠及封裝廠共同競爭之局面，加之以現階段少量 CIS 模組開始量產出貨，且記憶體預計在 97 年度有較明顯之出貨量。因此，本計畫將深入研析 3D IC 在堆疊厚度、封裝體面積、整體效能、成本節省(待技術成熟時)等優勢所帶來之產業效益與發展趨勢。</p>

3. 晶片系統產業發展計畫

計畫項目	差異分析	調整理由	規格、功能、效益增減說明
協助進行產業發展策略規劃與研究分項	本分項原為自行辦理變改為分包，並改由資策會執行，計畫內容不變。於 97 年 4 月 3 日取得工業局核准文號：工電字第 09700227880 號。	本院產經中心因政策重點方向改變，從現行的產業分析規畫與研究，改變為前瞻趨勢分析，故將協助進行產業發展策略規劃與研究分項自行辦理變更為分包，並委由資策會執行。	無
促進產學研參與國際前瞻標準組織	本分項原訂超高速 I/O ESD 保護電路標準工作小組參與國際標準會議等相關工作，改為 3D IC 設計標準與規格探索先期研究。於 97 年 9 月 22 日取得工業局核准文號：工電字第 09700763710 號。	1. 因應計畫經費解凍，而部份凍結工作項目有其連貫性，目前之解凍時機已無法執行完整之工作項目。2. 並鑑於超高速 I/O ESD 保護電路標準工作小組已於 96 年底提出積體電路之電路板層級元件充電模式靜電放電測試標準提案草案，由台灣靜電放電防護學會接續該標準提案之制定推動工作，本工作小組工作告一段落。3. 另為因應業界對晶片體積小、整合度高、效率高、耗電量及成本更低的要求，以符合數位電子輕薄短小發展趨勢，新增晶片立體堆疊的整合模式- 3DIC 之相關研究，先期掌握規格和專利優勢，以鞏固台灣半導體於全球領先地位	<p>原定工作項目減少：</p> <p>1. 超高速 I/O ESD 保護電路標準工作小組之維運及相關技術及標準研究之推廣工作</p> <p>2. 參與國際標準組織會議 1 人次</p> <p>3. 工作小組會會議 1 場</p> <p>4. 國際前瞻標準說明會 1 場</p> <p>5. 技術標準成果報告 1 份</p> <p>變更後工作項目增加：</p> <p>1. 3DIC 設計標準與規格探索之先期研究</p> <p>2. 3DIC 現有市場及技術報告、成功案例等報告 1~2 份</p> <p>3. 3DIC 國際標準組織了解與參與</p> <p>4. 3DIC 現有國際標解譯及及國際標準組織參與評估報告 1~2 份</p> <p>5. 3DIC 設計標準國內論壇 1 場</p>

4. 鼓勵前瞻應用主導性新產品(補助)計畫

截至 97 年 12 月份底止，已請款 122,405 千元，係因部份案件計畫展延，辦理經費保留，計畫經費將至 98 年發生。

(三) 計畫人力

計畫名稱	執行情形	總人力 (人年)	研究員級	副研究員級	助理研究員級	助理
半導體學院 計畫	原訂	12.05	6.83	3.17	2.05	0
	實際	11.86	7.39	2.42	2.05	0
	差異	0.19	-0.56	0.75	0.00	0
半導體產業 發展推動計 畫	原訂	7.16	4.27	2.7	0.19	0
	實際	7.16	4.35	2.2	0.61	0
	差異	0	0.08	-0.5	0.42	0
晶片系統產 業發展計畫	原訂	15.98	4.78	5.68	4.58	0.94
	實際	15.98	5.52	4.94	4.58	0.94
	差異	0	0.74	-0.74	0	0
鼓勵前瞻應 用主導性新 產品(補助) 計畫	原訂	計畫屬補助性質無投入人力				
	實際					
	差異					

(四) 主要人力投入情形(副研究員級以上)

● 半導體學院計畫

姓名	計畫職稱	投入主要工作 及人月數	學、經歷及專長	
			學歷	經歷
林劍秋	計畫主持人	負責計畫統籌 規劃與協調 2 人月	學歷	政治大學政治研究所碩士
			經歷	現任資策會專案支援處副處長
			專長	計畫統籌規劃與協調
蘇松坤	協同計畫主 持人	負責計畫統籌 規劃與協調 9 人月	學歷	台灣科技大學工程技術研究所碩士
			經歷	現任資策會專案支援處組長
			專長	計畫統籌規劃與協調

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
高宜君	研究員	負責計畫統籌 規劃與協調 9人月	學歷	元智大學企業管理所碩士
			經歷	現任資策會專案支援處專案經理
			專長	計畫統籌規劃與協調
劉維茹	研究員	負責計畫執行 及相關資料彙整、人才媒合相關事宜及開班單位管理 9人月	學歷	文化大學食品營養系學士
			經歷	現任資策會專案支援處
			專長	計畫執行及相關資料彙整、人才媒合相關事宜及開班單位管理
洪文俊	研究員	負責職能分析 調查執行、數位化教材及開班單位管理 7人月	學歷	輔仁大學大眾傳播研究所碩士
			經歷	現任資策會專案支援處
			專長	職能分析調查執行、數位化教材及開班單位管理
施叔良	研究員	負責本計畫之品質與計畫推動 4人月	學歷	美國德州農工大學資訊工程研究所
			經歷	現任資策會組長
			專長	品質與計畫推動
朱怡靜	副研究員	負責職能分析 調查規劃及執行、開班單位相關會議及開班單位管理 9人月	學歷	中山大學經濟學所碩士
			經歷	現任資策會專案支援處
			專長	職能分析調查規劃及執行、開班單位相關會議及開班單位管理
姜禮煌	副研究員	負責計畫網站規劃與維運及開班單位管理 9人月	學歷	東華大學企研所
			經歷	現任資策會專案支援處
			專長	網站規劃與維運及開班單位管理
林旺聰	研究員	負責課程規劃、協調、監督 7人月	學歷	中央大學資訊暨電子所
			經歷	現任資策會數位教育研究所中心主任
			專長	課程規劃、協調、監督
李志賢	研究員	負責課程規劃、協調、監督 2人月	學歷	紐約理工學院電腦科學系
			經歷	現任資策會數位教育研究所教學組長
			專長	課程規劃、協調、監督

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
郭惠民	研究員	負責課程規劃、教學 2人月	學歷	清華大學資訊研究所
			經歷	現任資策會數位教育研究所資深工程師
			專長	課程規劃、教學
黃馨臻	研究員	負責課程規劃、教學、導師 8人月	學歷	中央大學資訊工程所
			經歷	現任資策會數位教育研究所工程師
			專長	課程規劃、教學、導師
孫文駿	副研究員	負責課程規劃、教學、導師 6人月	學歷	交通大學資訊科學所
			經歷	現任資策會數位教育研究所工程師
			專長	課程規劃、教學、導師
林正怡	助理研究員	負責招生行政 作業、就業輔導 7人月	學歷	中原大學企業管理系
			經歷	現任資策會數位教育研究所副規劃師
			專長	招生行政作業、就業輔導
吳念祖	研究員	負責課程規劃、協調、監督 2.75人月	學歷	清華大學資訊所碩士
			經歷	現任資策會數位教育研究所組長
			專長	課程規劃、協調、監督
沈懷川	研究員	負責招生行政 作業、培訓管考 1.25人月	學歷	銘傳商專銀行保險科
			經歷	現任資策會數位教育研究所
			專長	招生行政作業、培訓管考
高鴻翔	研究員	負責課程規劃、協調、監督 3人月	學歷	中山大學企研所碩士
			經歷	現任資策會 MIC 產業顧問
			專長	課程規劃、協調、監督
童素琴	研究員	負責課程規劃及執行 2人月	學歷	台北科技大學商管所碩士
			經歷	現任資策會 MIC 資深經理
			專長	課程規劃及執行
陳秀玲	研究員	負責課程執行 5人月	學歷	嘉義女中
			經歷	現任資策會 MIC 經理
			專長	課程執行

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
待聘	研究員	負責計畫廣宣、學員滿意度調查及委外開班單位管理 6人月	學歷	
			經歷	
			專長	
待聘	研究員	負責本計畫之品質與計畫推動 8人月	學歷	
			經歷	
			專長	
待聘	副研究員	負責網站更新維護 9人月	學歷	
			經歷	
			專長	

●半導體產業發展推動計畫

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
吳安宇	計畫主持人	針對計畫規劃及執行方向提供指導及建議並協助計畫執行情形達到預期成效(2人月)	學歷	美國馬里蘭大學電機工程系博士
			經歷	現任工研院晶片中心副主任與半導體產業推動辦公室主任
			專長	電機與電腦工程、計畫規劃、企畫與推廣
呂耀洲	協同主持人	負責計畫統籌規劃與協調(4人月)	學歷	美國市立紐約大學皇后學院電腦科學碩士
			經歷	現任工研院晶片中心企畫與推廣組長
			專長	計畫規劃、企畫與推廣
蔡銘進	研究員	負責計畫相關之技術支援及諮詢(1人月)	學歷	美國麻省理工學院材料科學博士
			經歷	現任工研院電光所研發組長
			專長	材料科學、計畫規劃

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
陳俊傑	研究員	負責計畫執行監督與品質管制(3.3人月)	學歷	中原大學企業管理研究所碩士	
			經歷	工研院晶片中心企畫與推廣組經理	
			專長	企業管理、推動國外廠商來台投資、計畫執行與品質管制、企畫與推廣	
王恆凱	研究員	負責計畫執行監督與品質管制，使計畫執行情形達到預期成效(10.8人月)	學歷	加州 Santa Clara 大學運輸管理所碩士	
			經歷	現任工研院晶片中心企畫與推廣組經理	
			專長	推動國外廠商來台投資、計畫執行與品質管制、企畫與推廣	
姚詩姍	研究員	排除設計及封測廠商投資困難與推動產業合作(10.8人月)	學歷	美國 Oklahoma City 大學市場行銷所碩士	
			經歷	現任工研院晶片中心企畫與推廣組管理師	
			專長	市場行銷、推動產業合作	
朱巧雲	研究員	排除製造廠商投資困難及推動產業合作(10.8人月)	學歷	東吳大學政治系學士	
			經歷	現任工研院晶片中心企畫與推廣組管理師	
			專長	管理科學、推動產業合作、企畫與推廣	
梁涵玉	研究員	推動國外廠商來台投資及國內外廠商合作契機、協助排除製造廠商投資困難及推動產業合作(8.5人月)	學歷	美國舊金山州立大學傳播所碩士	
			經歷	現任工研院晶片中心企畫與推廣組管理師	
			專長	傳播管理、推動國外廠商來台投資、計畫規劃與管理、產業合作	
呂文如	副研究員	協助排除製造廠商投資困難及推動產業合作(10.8人月)	學歷	英國 Stirling 大學國際貿易所碩士	
			經歷	現任工研院晶片中心企畫與推廣組副管理師	
			專長	國際貿易、產業合作	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
邱繼彬	副研究員	促進設計業廠商技術合作及交流 (10.8 人月)	學 歷	喬治華盛頓大學企管所碩士
			經 歷	工研院晶片中心企畫與推廣組副管理師
			專 長	管理科學、產業合作
吳建賢	副研究員	推動國外廠商來台投資及國內外廠商合作契機、協助排除封測廠商投資困難及推動產業合作 (10.8 人月)	學 歷	日本慶應義塾大學國際政治所碩士
			經 歷	工研院晶片中心企畫與推廣組副管理師
			專 長	國際政經分析、推動產業合作

●晶片系統產業發展計畫

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
吳安宇	研究員	計畫主持人，負責整個計畫統籌、推動、管理與協調 (1 人月)	學 歷	美國馬里蘭大學電機工程所博士(84.06 畢)
			經 歷	現任工研院晶片中心副主任 現任經濟部半導體推動辦公室主任 現任國立台灣大學電機工程學系/電子學研究所教授
			專 長	VLSI/CAD、通訊積體電路、信號處理
吳誠文	研究員	協同計畫主持人，針對計畫規劃及執行方向提供指導及建議 (2 人月)	學 歷	美國加州大學聖塔芭芭拉分校電機與電腦工程學系博士(76.12 畢)
			經 歷	現任工研院晶片中心主任 現任清華大學清華講座教授 清華大學電機資訊學院院長
			專 長	超大型積體電路設計、超大型積體電路測試、半導體記憶體測試

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
吳文慶	研究員	協同計畫主持人，負責計畫統籌規劃與協調(2.5人月)	學歷	交大電子所博士(86.06 畢)
			經歷	工研院晶片中心設計自動化組 組長 工業局半導體產業推動辦公室 副主任
			專長	Testing、Design for Test、EDA
吳季平	研究員	協同研究，負責計劃執行與管理(11.3人月)	學歷	南加大電腦工程碩士(82.06 畢)
			經歷	現任工研院晶片中心設計自動化技術組研發育成部經理 曾任矽谷 IBM、VLSI、SUN 等公司資深工程師、經理等職
			專長	ASIC Design & methodology、 HW/SW CO-Verification
陳燕民	研究員	協同研究，負責EDA 環構及技術支援(11.3人月)	學歷	中正大學資工所碩士(89.06 畢)
			經歷	現任工研院晶片中心設計自動化技術組研發育成部副理 工研院晶片中心設計實現環境整合課課長 工研院晶片中心設計驗證環境整合課工程師
			專長	IC/SoC 硬體驗證與實現
傅志新	副研究員	協同研究，負責EDA 環構與量測環構及技術支援(11.3人月)	學歷	中原大學資工所碩士(93.06 畢)
			經歷	工研院晶片中心設計自動化技術組研發育成部副工程師
			專長	EDA 環構與測試環構及技術支援
李嘉仁	副研究員	協同研究，負責EDA 環構與測試環構及技術支援(11.3人月)	學歷	長庚大學半導體碩士(91.06 畢)
			經歷	工研院晶片中心設計自動化技術組研發育成部副工程師
			專長	EDA 環構與測試環構及技術支援

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
宋 莩	副研究員	協同研究，負責技術推廣與招商 (11.3 人月)	學 歷	海大商船學系學士(88.06 畢)
			經 歷	現任工研院晶片中心設計自動化技術組研發育成部業務副理 工研院航太中心助理工程師
			專 長	技術推廣與招商
李筱惠	副研究員	協同研究，負責技術推廣與招商 (11.3 人月)	學 歷	淡大教育資料科學學士(89.06 畢)
			經 歷	現任工研院晶片中心設計自動化技術組研發育成部副管理師
			專 長	技術推廣與招商
林雪銀	研究員	協同研究，負責計畫管考與彙整 (11.3 人月)	學 歷	長庚大學企業管理系碩士(96.06 畢)
			經 歷	現任工研院晶片中心主任室設計自動化技術組管理師
			專 長	計畫管考與彙整
邱振祥	研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (2 人月)	學 歷	香港中文大學工商管理碩士
			經 歷	現任晶片中心組長
			專 長	無線通訊系統技術
江守平	研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (2 人月)	學 歷	私立逢甲大學自動控制碩士
			經 歷	現任晶片中心工程師
			專 長	無線通訊系統技術，無線通訊測試認證
何靜芬	副研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之資料匯整與推廣 (9 人月)	學 歷	輔仁大學法文系學士
			經 歷	現任晶片中心助理管理師
			專 長	計畫管理與行銷推廣

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
賴俊佑	研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (2人月)	學歷	國立交通大學電信工程碩士	
			經歷	現任晶片中心工程師	
			專長	無線通訊系統設計	
葉人傑	副研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (3人月)	學歷	國立清華大學電機(工程)博士	
			經歷	現任晶片中心工程師	
			專長	可測試設計、電子系統層級設計	
陳怡伶	研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (2人月)	學歷	交大電子研究所碩士	
			經歷	系統晶片科技中心 副理	
			專長	VLSI Design，設計自動化，系統階層設計，系統晶片驗證	
陳世宏	副研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (1人月)	學歷	國立交通大學材料所碩士	
			經歷	現任晶片中心工程師	
			專長	1. 靜電放電防護電路設計 2. 產品與元件可靠度	
朱元華	研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之品質管制與計畫推動 (2人月)	學歷	交通大學電子工程碩士	
			經歷	現任晶片中心組長	
			專長	VLSI 設計	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
陳宜均	副研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (2人月)	學歷	紐約科技大學大眾傳播研究所	
			經歷	現任晶片中心副管理師	
			專長	新聞傳播	
尹嘉琪	研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (8人月)	學歷	英 University of Exeter 國際企業管理碩士	
			經歷	現任晶片中心副管理師	
			專長	計劃管理	
錢睿宏	副研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (6人月)	學歷	交通大學	
			經歷	現任晶片中心工程師	
			專長	VLSI 設計	

與原計畫規劃差異說明：

●半導體學院計畫

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
林劍秋 (原任)	研究員	負責計畫統籌 規劃與協調 0.66 人月	學歷	政治大學政治研究所碩士	
			經歷	現任資策會專案支援處副處長	
			專長	計畫統籌規劃與協調	
蘇松坤 (接任)	計畫主持人	負責計畫統籌 規劃與協調 9 人月	學歷	台灣科技大學工程技術研究所碩士	
			經歷	現任資策會專案支援處組長	
			專長	計畫統籌規劃與協調	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
高宜君	協同計畫主持人	負責計畫統籌 規劃與協調 9人月	學歷	元智大學企業管理所碩士	
			經歷	現任資策會專案支援處專案經理	
			專長	計畫統籌規劃與協調	
林登宏 (原待聘)	研究員	負責計畫之品 質與計畫推動 3人月	學歷	四海工專電子工程科	
			經歷	現任資策會專支處	
			專長	計畫之品質與計畫推動	
盧玲朱 (原待聘)	研究員	負責計畫之品 質與計畫推動 3人月	學歷	澳洲國立 UNIVERSITY OF WOLLONGONG	
			經歷	現任資策會專支處	
			專長	計畫之品質與計畫推動	
徐夢莉 (原待聘)	研究員	負責計畫廣 宣、學員滿意 度調查及委外 開班單位管理 8人月	學歷	文化大學中文系	
			經歷	現任資策會專支處	
			專長	計畫廣宣、學員滿意度調查及委外 開班單位管理	
王耀華 (原待聘)	研究員	網站更新維 護 8人月	學歷	淡江大學資訊工程研究所	
			經歷	現任資策會專支處	
			專長	網站更新維護	

●半導體產業發展推動計畫

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
邱繼彬	副研究員	促進設計業廠商技術合 作及交流(5.3人月)	學歷	喬治華盛頓大學企管所碩士	
			經歷	工研院晶片中心企畫與推廣組 副管理師	
			專長	管理科學、產業合作	
說明	本計畫原投入之人月：10.8；異動後投入之人月：5.3				
朱巧雲	研究員	排除製造廠商投資困難 及推動產業合作(7.8人 月)	學歷	東吳大學政治系學士	
			經歷	現任工研院晶片中心企畫與推 廣組管理師	
			專長	管理科學、推動產業合作、企 畫與推廣	
說明	本計畫原投入之人月：10.8；異動後投入之人月：7.8				

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
吳建賢	副研究員	推動國外廠商來台投資及國內外廠商合作契機、協助排除封測廠商投資困難及推動產業合作(5.3人月)	學歷	日本慶應義塾大學國際政治所碩士	
			經歷	工研院晶片中心企畫與推廣組副管理師	
			專長	國際政經分析、推動產業合作	
說明	本計畫原投入之人月：10.8；異動後投入之人月：5.3				

下列為接替人員名單(因部份為助理研究員，無法將其詳細資料列入此表內)

吳安宇	計畫主持人	針對計畫規劃及執行方向提供指導及建議並協助計畫執行情形達到預期成效(3人月)	學歷	美國馬里蘭大學電機工程系博士	
			經歷	現任工研院晶片中心副主任與半導體產業推動辦公室主任	
			專長	電機與電腦工程、計畫規劃、企畫與推廣	
唐經州	研究員	負責推動國內外技術交流與合作(3人月)	學歷	國立成功大學電機工程博士	
			經歷	現任工研院晶片中心特別助理	
			專長	電機與電腦工程、計畫規劃	
林美苓	副研究員	負責計畫控管、計畫執行進度及推動產業合作(3人月)	學歷	真理大學企業系	
			經歷	現任工研院晶片中心企劃與推廣組副管理師	
			專長	企業管理、計畫執行進度之控管	
黃寶慧	副研究員	負責計畫控管、計畫執行進度及推動產業合作(2人月)	學歷	台北大學公共政策研究所碩士	
			經歷	現任工研院晶片中心企劃與推廣組副管理師	
			專長	政策分析、計畫執行進度之控管	

●晶片系統產業發展計畫

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
傅志新	副研究員	協同研究，負責EDA 環構與量測環構及技術支援 3.43人月	學歷	中原大學資工所碩士(93.06 畢)	
			經歷	工研院晶片中心設計自動化技術組研發育成部副工程師	
			專長	EDA 環構與測試環構及技術支援	
說明	本計畫原投入之人月：11.3；異動後投入之人月：3.43，97/5/9 離職				

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
李嘉仁	副研究員	協同研究，負責 EDA 環構與測試環構及技術 支援 4.17 人月	學 歷	長庚大學半導體碩士(91.06 畢)
			經 歷	工研院晶片中心設計自動化技術組研發育成部副工程師
			專 長	EDA 環構與測試環構及技術支援
說明	本計畫原投入之人月：11.3；異動後投入之人月：4.17，97/5/31 離職			

下列為接替離職人員工作之人員名單：

鄭良加	研究員	協同研究，負責 EDA 技術支援 2 人月	學 歷	元智資訊工程碩士(90.06 畢)
			經 歷	現任工研院晶片中心設計自動化部設計實現環境整合課副理
			專 長	資訊工程、設計自動化
聶佑庭	研究員	協同研究，負責 EDA 技術支援 3 人月	學 歷	中原大學電子所博士(97.06 畢)
			經 歷	現任工研院晶片中心設計自動化技術組設計流程開發部技術副理 工研院電通所工程師
			專 長	積體電路邏輯合成、靜態時序分析
張永泰	副研究員	協同研究，負責 EDA 技術支援 2.59 人月	學 歷	中原大學資訊工程所(96.06 畢)
			經 歷	現任工研院晶片中心設計自動化技術組設計流程開發部副工程師
			專 長	超大型積體電路電腦輔助設計、設計自動化
李鴻禧	副研究員	協同研究，負責 EDA 技術支援 2.7 人月	學 歷	中原大學資訊工程所(95.07 畢)
			經 歷	現任工研院晶片中心設計流程開發部副工程師
			專 長	Automatic Physical IC Design、EDA 環構、程式設計
吳忠霖	研究員	協同研究，負責 EDA 技術支援 1.71 人月	學 歷	淡江大學電子工程系(74.07 畢)
			經 歷	現任工研院晶片中心設計自動化技術組測試工程部經理
			專 長	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
周永發	研究員	協同研究，負責 EDA 環構及技 術支援 0.5 人月	學 歷	國立清華大學電機碩士(81.06 畢)
			經 歷	現任工研院晶片中心主任室特別助理 晶旺電子營運副總 積丞科技總經理
			專 長	記憶體設計
涂昇宏	研究員	協同研究，負責 EDA 環構與量 測環構及技術 支援 2.5 人月	學 歷	國立中正大學資訊工程碩士(89.06 畢)
			經 歷	現任工研院晶片中心設計自動化技術組研 發育成部工程師 京潤科技資深工程師 工研院晶片中心工程師
			專 長	資訊工程、設計自動化

因職務異動變更相關人力如下：

邱振祥	研究員	協同研究，負責 分項三促進產 學研參與國際 前瞻標準組織 之計畫執行 (0.5 人月)	學 歷	香港中文大學工商管理碩士
			經 歷	現任晶片中心組長
			專 長	無線通訊系統技術
朱元華	研究員	協同研究，負 責分項三促 進產學研參 與國際前瞻 標準組織之 品質管制與 計畫推動(1.2 人月)	學 歷	交通大學電子工程碩士
			經 歷	現任晶片中心組長
			專 長	VLSI 設計
陳宜均	副研究員	協同研究，負 責分項三促 進產學研參 與國際前瞻 標準組織之 計畫執行 (3 人月)	學 歷	紐約科技大學大眾傳播研究所
			經 歷	現任晶片中心副管理師
			專 長	新聞傳播

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
尹嘉琪	研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (9.5 人月)	學 歷	英 University of Exeter 國際企業管理碩士	
			經 歷	現任晶片中心副管理師	
			專 長	計劃管理	
何靜芬	副研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之資料匯整與推廣 (9.8 人月)	學 歷	輔仁大學法文系學士	
			經 歷	現任晶片中心助理管理師	
			專 長	計畫管理與行銷推廣	
唐經洲 (原待聘人員)	研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (1 人月)	學 歷	成功大學電機博士	
			經 歷	現任晶片中心主任特助	
			專 長	VLSI 設計	
莊嶸騰	研究員	協同研究，負責分項三促進產學研參與國際前瞻標準組織之計畫執行 (1 人月)	學 歷	台科大電機所博士	
			經 歷	現任晶片中心工程師	
			專 長	無線通訊系統設計	

肆、計畫已獲得之主要成就與量化成果(output)

表一、科技計畫之績效指標

計畫 類別 績效指標	計畫									
	1 學術研究	2 創新前瞻	3 技術發展 (開發)	4 系統發展 (開發)	5 政策、法規 、制度 、規範 、系統 之規 劃(制 訂)	6 研發環境 建構 (改 善)	7 人才培育 (訓 練)	8 研究計 劃管 理	9 研究 調查	99 其他
A 論文										
B 研究團隊養成										
C 博碩士培育										
D 研究報告										✓
E 辦理學術活動										
F 形成教材										
G 專利										✓
H 技術報告										✓
I 技術活動										✓
J 技術移轉										
S 技術服務										
K 規範/標準制訂										
L 促成廠商或產業團體投資										✓

類別 計 畫	1	2	3	4	5	6	7	8	9	99
	學術研究	創新前瞻	技術發展 (開發)	系統發展 (開發)	政策、法規、制度、規範、系統之規劃(制訂)	研發環境建構(改善)	人才培育(訓練)	研究計劃管理	研究調查	其他
績效指標										
M 創新產業或模式建立										
N 協助提升我國產業全球地位或產業競爭力										✓
O 共通/檢測技術服務										
T 促成與學界或產業團體合作研究										✓
U 促成智財權資金融通										
V 提高能源利用率										
W 提升公共服務										
X 提高人民或業者收入										
P 創業育成										✓
Q 資訊服務										✓
R 增加就業										✓
Y 資料庫										
Z 調查成果										
AA 決策依據										

表二 請依上表勾選合適計畫評估之項目填寫初級產出、效益及重大突破

績效指標	初級產出量化值	效益說明	重大突破
	5 份國際標準技術研究報告	整理有關參與電子系統層級相關及 JEDEC 國際前瞻標準組織之相關資訊及經驗報告 2 份及國際前瞻標準研究報告 3 份，並將技術資訊透過適當管道(半導體推動辦公室及南港 IC 設計育成中心網站)揭露予業界，以利取得最新資訊並應用於研發策略之擬定。	
技術創新(科技整合創新)	G 專利	晶片系統產業發展計畫 協助進駐廠商申請國內或國外之專利 3 件數 (1)優加：行動通訊平台跟越異質平台之多媒體傳輸系統 (2)優加：具無線連網應用服務之資料存取裝置 (3)玻邑：利用無線射頻辨識之電子名片及電子名片系統	保護新創公司智財權，提升產業技術競爭力。 透過 Device2.0 組織，建立台灣自有 Mobile Internet Device 標準
		鼓勵前瞻應用主導性新產品(補助)計畫 97 年度結案廠商申請國內外專利數共計 30 件	
		晶片系統產業發展計畫 產生 SoC/ESW 設計流程技術文件 4 份，提供 IC 設計公司參考使用	
		• 快速建立適合的平台，加速嵌入式系統軟體的開發。 • 降低晶片的重製(Re-spin)機率，縮短整體晶片開發時間 • 縮短矽智財開發時間，增加矽智財整合流暢度。 • 提昇晶片良率，降低生產成本。	
	H 技術報告		

	績效指標	初級產出量化值	效益說明	重大突破
	I 技術活動	<p>晶片系統產業發展計畫</p> <p>(1)舉行研討會一場次、座談會一場次、對 NSoC 國家辦公室簡報四場</p> <p>(2)辦理海內外招商活動 1 場次</p> <p>(3)辦理海內外媒體廣告刊登 5 次以上</p> <p>(4)4 場技術研討會</p>	<p>(1)因應 NSoC 國家辦公室、產業界與政府在相關產業資訊的需求，提供產業訊息與分析結果，達成研究成果擴散與技術交流之效益，以減低產業界、政府與 NSoC 國家辦公室在策略擬定過程中的風險程度。</p> <p>(2)吸引海外 IC 設計公司回台投資</p> <p>(3)提昇南港 IC 設計育成中心海內外能見度與知名度</p> <p>(4)舉辦 4 場有關無線寬頻通訊、3DIC、電子系統層級及消費性電子相關之標準資訊技術研討會，吸引近 500 位學研業界人士，超過 50 家業界廠商參與</p>	<p>(1) 提供產業界與研發單位之市場與技術訊息交流，藉各式活動平台，促進國內晶片系統業者、研發單位、相關決策單位與其他廠商間產生互動，藉此增加國內 ICT 產業價值體系內上下游業者間的資訊擴散程度，誘發技術合作空間或商機。</p> <p>(2) 洋芋半導體： · 由美帶回專利，加入經濟部工業局 2008 智慧財產流通運用計畫，IP 授權價約 1,000 萬以上 · 參加經濟部中小企業處第 7 屆新創事業獎進入複審階段。</p>

績效指標	初級產出量化值	效益說明	重大突破
經濟效益（產業經濟發展）	L 促成廠商或產業團體投資	半導體產業發展推動計畫 97 年度促進國內投資金額達新台幣 1,000 億元以上；外商來台投資金額達新台幣 442.17 億元	透過排除廠商投資障礙，以建構良好投資環境，促使國內外廠商持續在台進行相關投資
		晶片系統產業發展計畫 培育新創 IC 設計公司累計總投資額新台幣 12.5 億元；培育公司累計投資額達 15.2 億元	超過 97 年度目標所設定之促進外商來台投資金額達新台幣 100 億元以上
		鼓勵前瞻應用主導性新產品(補助)計畫 廠商因執行鼓勵前瞻應用主導性新產品(補助)計畫，97 年度促進廠商研發投資約 241 百萬元台幣	新增資本額達 2.4 億元；培育公司累計投資額達 15.2 億元 總投資額與政府投資比為 5.43：1 (政府投入 2.8 億)
	N 協助提升我國產業全球地位或產業競爭力	半導體產業發展推動計畫 推動我國 12 吋晶圓廠量產座數達 2 座以上	97 年度結案廠商申請國內外專利數共計 30 件
		97 年度在維持「12 吋晶圓廠建廠輔導小組」運作下，共促成台積電 F14(第三期)以及聯電 F12B 合計 2 座 12 吋晶圓廠量產	截至 97 年底我國 12 吋晶圓廠計有 18 座量產，6 座建置中，另有 16 座規劃中，已成為世界 12 吋晶圓廠密度及效能最高之地區
		晶片系統產業展計畫 培育進駐公司使用先進製程 2 家次	提升育成中心進駐公司技術能量
	S 提升我國半導體產業國際化競爭力	半導體產業國際化競爭力提升計畫 推動我國半導體產業國際化競爭力	京潤整合 Soft ARM1136IP，推出 TSMC 90nm 產品
		推動我國半導體產業國際化競爭力	

績效指標	初級產出量化值	效益說明	重大突破
T 促成與學界或產業團體合作研究	<p>晶片系統產業發展計畫</p> <p>(1)促進育成中心進駐公司與國內外業界合作 3 案次</p> <p>(2)推動促成 SoC 領域產學合作 2 件次</p> <p>(3)維持 2 個學研業界組成之標準研究工作小組運作</p>	<p>(1)推動產業合作，技術互補，增加競爭力。</p> <p>(2)促進產業與南部學界更緊密的互動；使產業接觸學界前瞻性技術，並藉與學界合作，提升本身研發能量、發掘潛在人才</p> <p>(3)針對電子系統層級設計方法及消費性電子記憶體介面兩項標準維運工作小組，持續支持鼓勵學研業界共同參與國際標準組織及相關活動，取得最新標準資訊</p>	<p>(1)優加與正文合作推行 Web2.0 互動式創新服務</p> <p>(2)協助產業取得學界授權技術，提升公司研發能量；縮短產學間的差距，協助國內產業培養、擁有技術開發人才</p>
其他	<p>半導體產業發展推動計畫</p> <p>舉辦台日國際論壇 1 場次，協助促進國際產學界與台灣進行實質交流</p> <p>與經濟部精機小組共同舉辦半導體設備零組件技術交流座談會議 1 場次，與會來賓包括工業局和技術處長官，以及工研院、台灣半導體協會、台積電、聯電、力晶、日月光等業界領袖</p>	<p>促成台日雙方於 3D IC 技術之交流互動，以填補國內半導體產業鏈之缺口，擴增雙方合作利基，進而促進產業合作</p> <p>針對(1)半導體耗材及零組件之短中長期可自行開發高附加價值項目；(2)2012 年我國半導體(含前段、後段、維修/耗材/零組件)之自給率，以及太陽能設備自給率；(3)確認需政府協助項目，如推動業者定期交流平台及成立研發聯盟等 10 項議題，作出具體結論與裁示</p>	<p>藉由論壇之技術分享與觀念交流，為台日半導體產業拓展更多互利雙贏契機</p> <p>藉由此會議之舉辦，針對關鍵議題作出具體結論，藉以逐步提升我國半導體設備零組件之自給率</p>

績效指標	初級產出量化值	效益說明	重大突破
	協助促成 3D IC 聯盟之成立	先進堆疊系統與應用研發聯盟 (Advanced Stacked-System Application Consortium, Ad-STAC)於 7 月 23 日之順利成立，將凝聚國內廠商的力量與共識，協助我國半導體產業技術邁進另一重要之里程碑	由於 3D IC 之研發非單一次產業可獨立推動完成，故此聯盟的成立將成為串連台灣半導體產業所獨具垂直分工體系之虛擬機制，並可在各流程既有的技術門檻中建構合作平台，以共同創造整體產業價值最大化為目標，具體勾勒台灣半導體下世代的美好願景
	舉辦產業菁英圓桌會議 1 場次	由業界領袖提出開放赴大陸投資、擬定產業發展政策、協助記憶體產業轉型，以及配合搭橋專案之兩岸交流平台建置等議題，提出前瞻性意見以作為政府決策參考	業界領袖亦針對半導體產業推動辦公室可協助業界之途徑，給予諸多建言；辦公室將據此微調擔任政府幕僚之功能定位，以更為妥適扮演官方與業界間之互動平台角色，避免政策擬定之落差

績效指標		初級產出量化值	效益說明	重大突破
		協助辦理 SSD 聯盟成立大會，以推動國內 SSD 產業之發展	於 11 月 12 日協助辦理 SSD 聯盟成立大會，共計有包括東芝、百佳泰、威剛等十餘家創始會員及國內外記憶體相關廠商共約 150 人共襄盛舉，SSD 聯盟並在大會中正式宣布聯盟的成立與未來發展計畫	此聯盟是唯一由國內業者針對標準測試所發起組成之聯盟，期集結產業力量，加速國內 SSD 產業之標準與成熟化之相關佈局
		撰寫研究報告共 2 份：(1)450mm 晶圓製程發展分析報告；(2)半導體競爭國產業發展情勢與招商優惠政策分析研究報告	因應新政府上任後產業政策的重新調整，以及全球半導體產業發展態勢作相關評估，以維持我國半導體產業在國際市場之競爭優勢	本計畫研究分析報告內容非侷限書面表述，亦已藉由相關會議報告呈予經濟部工業局長官，除可作為產業發展與政策規劃之重要參考外，亦自政府角度評析政策工具應用之妥適性
社會影響	P 創業育成	晶片系統產業發展計畫		
		培育新創公司累計達 17 家(北部 13 家、南部 4 家)	引進專業技術人才，提升國內技術能量。	擎力順利畢業，達損益平衡，並提供國內系統廠關鍵零組件
	Q 資訊服務	半導體學院計畫		

績效指標		初級產出量化值	效益說明	重大突破
		<p>1. 維運半導體學院人才培訓網站，本年度合計廠商數 608 筆、師資數 219 筆、培訓學員數 2,487 筆</p> <p>2. 製作 50 門 50 小時數位教材。</p>	<p>1. 會員服務涵蓋半導體設計、製造、封裝及測試等領域之重要廠商，擴大半導體產業人才培訓效益，提供產業界及時並完整之技術與人才資訊。同時建立完整師資資料庫，可隨時提供企業作為規劃教育訓練之用。</p> <p>2. 建立網路學院推廣數位學習，提供待業與在職人員隨時上線之全天候學習管道，促成 650 人次以上學習人次。對於半導體產業知識擴散具有莫大效益。</p>	
半導體產業發展推動計畫				
		<p>於 97 年 6 月完成半導體產業推動辦公室網站之更新改版，共計有 8,500 人次以上瀏覽</p>	<p>半導體產業推動辦公室網站增設英文網頁、發燒專刊等功能，使網站資料更為豐富多元</p>	<p>提供各界最新且即時之相關資訊，透過 e 平台之建置強化辦公室推廣能量</p>

績效指標		初級產出量化值	效益說明	重大突破
		<p>晶片系統產業發展計畫</p> <p>(1)發送 IC 設計產業相關電子報 8 次</p> <p>(2)建立技術文件專區</p> <p>(3)推廣南區 SoC 研發能量資料庫業界應用</p>		<p>(1)建立 e 化平台網站，強化 IC 設計業資訊交流，更新最新國際性產業動態</p> <p>(2)建立產業與南部學界的連結，促進產學交流與學界技術應用擴散</p>
R 增加就業		<p>半導體學院計畫</p> <p>掌握產業人才供需現況與發展，進行中長期養成班人才培訓，共培訓 406 人，擴大產業人力供給。培訓高素質之半導體人才為產業所用，增加 137 名就業人員。</p>		<p>透過人才培訓課程，將可直接或間接促進我國半導體產業產值的提升，根據工業局統計 97 度半導體業總產值為 16,837 億台幣，另根據主計處資料 97 年度半導體從業人數為 173,045 人，因此計算出 97 年度半導體產業人均產值為 9.8 百萬台幣 / 人，以此推估約可創造出 1342.6 百萬台幣產值。</p>

	績效指標	初級產出量化值	效益說明	重大突破
其他效益（科技政策管理及其它）	K 規範/標準制訂	2 項電子系統層級設計方法標準之參與制定及公開	<p>1.由業界代表創意公司參與完成 TLM 2.0 國際標準發表，該標準將被引進至先進 EDA 高階模擬軟體內，將會影響整體 SoC 開發流程和方法。</p> <p>2.業界代表蘇培陞博士報告參與完成於 12 月中發表 SystemC 2. Synthesizable Subset v1.2 Draft 國際標準，此標準將為世界 EDA 公司發展電子層級合成軟體之基礎，並會產生高階設計方法之變革。</p>	

伍、評估主要成就及成果之價值與貢獻度 (outcome)

一、學術成就(科技基礎研究) (權重_2_%)

(一)研究報告

●包括「國內 IC 設計產業目前發展 SoC 之現況調查研究報告」、「國際間 SoC 發展相關指標、技術發展與次世代產品趨勢分析報告」、「我國 SoC 發展現況與可行之策略方案建議」等，分別提供產業界、政府有關單位如經濟部與 NSoC 國家計畫辦公室，作為產業發展、技術開發與政策規劃之重要參考，增加各界在決策過程中之資訊透明程度，減低決策之風險。

二、技術創新(科技整合創新) (權重_13_%)

(一)專利

1.南港育成中心協助進駐廠商申請國內或國外之專利 3 件數

公司	日期	申請證號	專利名稱
優加	97/5/21	097118791	行動通訊平台跟越異質平台之多媒體傳輸系統
優加	97/5/21	097208867	具無線連網應用服務之資料存取裝置
玻邑	97/9/25	097136963	利用無線射頻之電子名片及電子名片系統

2.因執行鼓勵前瞻應用主導性新產品輔導計畫，廠商分別於台灣、大陸、美國、日本等國家申請專利共計 30 項。

(二)技術活動

- 舉行研討會一場次、座談會一場次、對 NSoC 國家辦公室簡報四場次。因應 NSoC 國家辦公室、產業界與政府在相關產業資訊的需求，提供產業訊息與分析結果，達成研究成果擴散與技術交流，以減低產業界、政府與 NSoC 國家辦公室在策略擬定過程中的風險程度。
- 於 5/4~5/12 至矽谷辦理招商說明會，共計 11 家廠商參與個別面談，促成 2 家海外公司(洋芋、ENet)回台參訪，洋芋並於 9/18 通過進駐審查會。

註：洋芋半導體

- 由美帶回專利，加入經濟部工業局 2008 智慧財產流通 運用計畫，IP 授權價約 1,000 萬以上
- 參加經濟部中小企業處第 7 屆新創事業獎進入複審階段

三、經濟效益(產業經濟發展)(權重 25%)

(一)協助促進國內外廠商在台投資，以促成產業經濟發展

- 在促進國內投資金額部分，97 年度共計促進台積電 F14(第三期)及聯電 F12B 之 12 吋晶圓廠的投入量產，使國內投資金額達新台幣 1,000 億元以上。
- 在促進外商在台投資金額部分，97 年度共計協助促進台灣大日印光罩、瑞晶電子、台塑勝高，以及其他外商在台投資金額達新台幣 442.17 億元。
- 扶植各進駐公司營運發展，新進駐公司智富、盈碩、優加、玻邑共計投資 1 億 3,700 萬元，已進駐公司康銘華、湯銘、信億、凱鈺共增資 1 億 1,100 萬元，進駐公司投資達 2.47 億元。
- 因執行鼓勵前瞻應用主導性新產品(補助)計畫，97 年度引發廠商直接研發投資約 2.41 億元。

(二)協助建構產業競爭優勢，進而鞏固我國全球地位

- 持續推動產業進行重大投資，截至 97 年底我國 12 吋晶圓廠計有 18 座量產，6 座建置中，另有 16 座規劃中，已成為全球 12 吋晶圓廠密度及效能最高之地區。

(三)推動產業聯盟活動，建立國內半導體產業上中下游之交流互動平台

- 協助促成先進堆疊系統與應用研發聯盟(Advanced Stacked-System Application Consortium, Ad-STAC)之成立，並據此成為串聯台灣半導體產業垂直分工體系之虛擬機制，突破 3D IC 技術研發非由單一次產業可獨立完成之侷限性。
- 協助辦理 SSD 聯盟成立大會，集結產業力量，將此目前唯一由國內業者針對標準測試所發起組成之聯盟，加速其產業標準之建立與成熟化之相關佈局。

(四)協助國內產學研界與國際進行實質交流，進而促進產業合作

- 藉由台日國際論壇之舉辦，促成台日雙方在 3D IC 技術分享與觀念交流，以擴增台日半導體產業之合作利基，進而拓展技術合作與實質商業交流之潛在機會。

(五)強化半導體產業鏈之完整性，以提升產業技術能量

- 藉由半導體設備零組件技術交流座談會之舉辦，針對半導體耗材及零組件之短中長期可自行開發高附加價值項目等關鍵議題作出具體規劃，進而強化我國半導體產業競爭優勢。

(六)協助進行產業政策規劃與研究，健全產業經濟體質之發展

- 除透過產業菁英圓桌會議彙集各界前瞻性政策建議，以縮減政策研擬之落差外，亦因應新政府上任後產業政策的重新調整，完成調查研析我國與鄰近國家之招商優惠措施。
- 為協助建構赴大陸投資之有效管理機制與配套措施，97 年度完成半導體產業開放赴大陸投資分析等多項攸關產業規劃與配套措施之分析，以作為日後相關政策之研擬參考。

(七)協助提升我國產業全球地位或產業競爭力

- 培育二家進駐公司(京潤、優加)使用先進製程 90nm，及三家進駐公司(康銘華、湯銘、新瀚穎)各有一項研發產品達試產與量產階段，提升育成中心進駐公司技術能量。(京潤：整合 Soft ARM1136IP，推出 TSMC90nm 產品)

(八)促進育成中心進駐公司與國內外業界合作

- 育成中心與設計服務公司、創投及業界建立合作平台，促進進駐公司與國內外業界公司合作 3 案次，加快研發速度，讓產品能順利進至量產階段，增加產品競爭力。
—優加-正文 共同合作優加數位相框平台服務
—京潤-國晟 COMPUTEX TAIPEI 2008 展示應用「高品 質網路經驗」專利之 802.11n P2P Gear 網路整流器

— 京潤-創意 使用創意之 MPW 後端設計服務，成功下線 90nm SoC，應用於網路通訊等領域。

(九)推動促成 SoC 領域產學合作

- 促成一品半導體與中山大學合作，雙方進行「Low-Noise LDO 電路設計」之研發。成果預期：將可大幅提高原晶片的運作效率。
- 促成凱鈺科技與中山大學合作，雙方進行「實現具快速內部記憶體資料傳輸之可參數化 DDR2 記憶體控制器 IP 設計」之研發。成果預期：將可大幅降低凱鈺 IP 授權成本。

四、社會影響(民生社會發展、環境安全永續)(權重_33_%)

(一)人才培育

- 半導體產業為政府推動之「晶片系統國家型科技計畫第二期」重點產業之一，而半導體學院計畫正是為半導體產業持續彌補專業人才缺口，培育具國際競爭力之人才，本年度解決半導體產業人才不足問題，提供先進技術及專業課程培訓 2,543 人次，另藉由長期養成訓練引領有意進入半導體產業之社會大眾投入半導體產業，計 406 人，以提升半導體產業競爭力。

(二)協助解決廠商投資障礙，間接促成社會效益

- 在 97 年度共計排除日月光中壢廠用電、竹科三五路土地徵收、台塑勝高麥寮 12 吋長晶廠用水案、南亞科用電等 4 件投資障礙，進而促使廠商在台順利投資建廠，間接造就廣泛就業機會與平衡台灣城鄉發展之社會效益。

(三)提供產官學研半導體產業相關資訊分享

- 除藉由廣泛蒐集國際半導體市場與技術相關資訊，以及發行半導體產業推動辦公室電子化專刊外，亦透過半導體產業推動辦公室網站 E 平台之建置，強化推廣能量。

(四)創業育成

- 南港 IC 設計育成中心新增三家進駐公司(智富、盈碩、優加)，南部新增 1 家進駐公司(玻邑)，累計達 17 家(北部 13 家、南部 4 家)。

(五)廠商輔導

- 97 年度執行鼓勵前瞻應用主導性新產品(補助)計畫廠商，中小企業所獲之年度補助經費約占年度總補助經費 55%；大型企業所獲之年度補助經費約占年度總補助經費 45%。

五、其它效益(科技政策管理及其它)(權重_27_%)

(一)人才職能分析

- 推動半導體產業專業職能需求標準，進行人才職能調查與分析，做為應用於人才培訓課程規劃的修正調整參考，未來規劃案及地圖可持續擴大提供在產業需求、人才培訓、技術能力鑑定三方面應用的標準學習平台，以培養質優量多之人才。
- 研究結果顯示，此評鑑常模應用於中長期養成人培面，可針對受訓中之個別學員進行施測，提供分析結果作為其職涯發展之參考，並輔以職涯規劃諮詢或專業職涯發展講座，提升就業媒合之成功率。應用於在職工程師訓練，可針對工程師進行施測，運用測驗結果來進行職能分析瞭解訓練需求，設計相關訓練課程，提升工程師之工作績效。

(二)人才供需調查

- 為瞭解半導體產業人才供需狀況及用人需求，俾使半導體人才發展推動更符合產業發展脈動，因此配合產業發展趨勢並結合產學研專家意見，針對設計、製造、封裝與測試等完整產業鏈，進行半導體人才需求調查，同時根據調查結果推估未來產業人才缺口，完成人才需求調查分析報告1份。
- 本研究建議，短期而言如何在景氣趨緩中逆向操作，運用機會協助企業保有人力資本的優勢，並預作景氣復甦後之準備將是重要議題。長期而言如何確保半導體產業發展所需人才的「量足」、「質精」，並使政府培訓機制能因應產業變動需求，是提升我國半導體人才競爭優勢應持續努力的規劃方向。本研究除有效掌握產業科技人才及技術需求更迭情形外，並提出半導體人才失衡因應對策建議，以期協助並確實解決半導體產業人力素質提昇之重要課題。

(三)課程規劃

- 使本計畫培訓方向能契合我國半導體產業所需之人力，邀請產學研各界專家，進行整體架構、課程與師資規劃，成立設計、製造、封裝及測試領域課程規劃委員會並召開課程規劃會議，參酌產業發展趨勢、96年度人才需求調查及職能調查等結果，完成97年設計、製造、封裝及測試領域學程修訂，提供先進技術及專業課程培訓半導體相關產業專業人才。
- 本會議擬定完善之課程培訓大綱，並切實結合產業需求，對於培訓長期班學員湧來即使補充半導體產業人力或是協助有益轉型之人才者甚有助益。

(四)參與標準

- 1.電子系統層級設計方法(ESL)標準工作小組：
 - 參與該領域代表性國際研討會 DAC(Design Automation Conference)1 人次國際標準會議，並參與完成 TLM 2.0 國際標準發表，並於 12/11 舉辦結合學研業界(成、清、台、創意、工研院)之共同研究成果發表會 1 場次，參加人數約 100 人。

●由業界代表蘇培陞博士參與完成於 12 月中發表 SystemC Synthesizable Subset v1.2 Draft 國際標準，此標準將為世界 EDA 公司發展電子層級合成軟體之基礎，並會產生高階設計方法之變革。

2. 消費性電子記憶體介面標準工作小組：

- 透過台灣半導體產業協會會訊發送參與 JEDEC 會議帶回之資料及解讀資料給半導體廠商。
- 爭取到 2010 Jedec 來台舉辦，藉此可提升國內廠商對該標準制定組織及相關活動之參與意願。

3. 寬頻通訊晶片設計與互通標準參與：

- 目前已與 WiMAX Forum 測試案例開發團隊取得聯繫，預計於 FY98，參與 ETSI 開發 WiMAX 測試案例，以期加速國內外 WiMAX 產品互通性測試。
- 於 11 月 20 日台大醫院國際會議中心舉辦新世代 WiMAX (IEEE 802.16m)暨 WiMAX Forum 標準與技術研討會，結合最新 WiMAX Forum 最新標準資訊及 ETSI 開發測試案例經驗及工研院晶片中心無線寬頻技術組之相關技術研究成果，發表於業界，以利相關從業人員即早取得技術開發先機，創造產業效益。

4. 3DIC 設計標準與規格探索先期研究 (計畫變更項目)：

- 完成 3DIC 先進封裝技術研究報告及相關標準之美國專利資料報告共 2 份及 3DIC Memory 標準 IMIS 解譯與分析報告 1 份，並於 11 月 27 日舉行 3DIC 設計標準國內論壇 1 場，參加人數 230 人次，將研究成果與業界進行溝通交流，充分達到計畫成果資訊分享的目的。

陸、與相關計畫之配合

無

柒、後續工作構想之重點

一、半導體學院計畫

(一)整合產學研資源，依據整體半導體產業人才發展策略及運作機制，有效協助產業進行策略性及計畫性之人才培養及發展。

(二)設置單一推動窗口，有效結合國內產政學研培訓能量建立整體半導體人才培訓供給網絡，透過產學研合作，將現有學校教育、職業訓練及企業訓練進行接軌。

(三)配合產業發展趨勢及需求，預計 98 年度針對半導體產業、系統廠商之產品佈局開發與半導體相關者、與從事與半導體產業相關事務者（如產業分析、專利與智財分析…等）在職人才進行短期專業人才培訓，計 2,100 人次，另藉由中長期養成訓練有意投入或轉進半導體相關產業之社會大眾，計 400 人，以提昇半導體產業競爭力，進而造就半導體產業的第二次躍昇。

(四)推動引進國際性前瞻訓練課程，使半導體人才知識水準與國際接軌，強化我國半導體產業人才素質與專業能力。

(五)建置 E-Learning 發展機制並完成培訓教材數位化目標。預計 98 年度完成數位化教材共 25 小時並利用可應用之平台促成 700 人次網路學習。

二、半導體產業發展推動計畫

(一)建立階段性高階技術人才引進機制，以提升產業競爭能力

因應設計、製造、封裝與測試等領域廠商，對國際高階技術人才之需求，主動協助引進人才，並提供相關法規與流程諮詢等客製化協助引進服務，提升我國半導體產業競爭能力。

(二)協助落實產業開放政策，降低廠商赴外投資風險

藉由提供現行我國半導體產業相關投資法規、實際案例說明及諮詢服務等內容，針對國內半導體業者建立赴外投資風險評估資訊平台，以強化業者赴外投資之風險評估能力及相關訊息之即時掌握。

(三)協助推動技術產業化，進而推升產業動能

階段性推動 3D IC、SSD 及關鍵 IC 元件之技術產業化，運用聯盟機制及相關活動之辦理，針對關鍵議題及新開發技術作深度探討，並促使國內關鍵 IC 元件廠商與國際廠商進行互動交流，以協助促進潛在合作機會，進而完成策略性推廣佈局及推升產業成長動能。

三、晶片系統產業發展計畫

(一)延續對國內晶片系統產業、國際大廠動態、國際市場與產業的研究與觀測外，將導入新技術與新產品的篩選方法，利用系統性的方式，彙整專家意見與市場資訊，藉此釐清資源投入的優先順序，提供決策單位參考。

(二)持續舉行多場研討會、分享會等公開活動，擴散重要的研究成果，以供業界參考。

(三)拜訪北部各育成中心，擴大南港育成中心服範圍，帶動 IC 設計產業發展。

(四)提供完善 IC 設計研發與量測分析/EDA 環構服務，降低於 IC 設計環構建置之投資成本與風險。

- (五)育成輔導進駐公司，藉由全方位諮詢服務，突破新創公司之人力、技術、資金等障礙。
- (六)延續歷年成立之前瞻國際標準工作小組，建立穩固技術發展體系及人力投入，也兼顧建立完整專利分析、專利佈局、專利共用機制。
- (七)派人實際參與鎖定之國際標準組織，帶回給國內前瞻的國際標準動態，以助於業者對前瞻技術的掌握，帶領國內業界將自有技術推廣到國際標準舞台，替產業界創造更大的競爭優勢。
- (八)尋求業界之合作，引介所獲得之最新標準資訊，藉以開發符合標準之相關產品，使其在標準通過認證之第一時間同時推出。

捌、檢討與展望

一、半導體學院計畫

全球景氣急凍，短期在職訓練受到企業成本考量緊縮影響，待業學員養成則受到學員經濟困難與企業人才需求緊縮的雙重影響。建議提高在職訓練的補助比例，鼓勵企業投入在職訓練經費，降低無薪假負面影響與裁員可能性；人才養成應納入太陽能、光電等基於半導體製程技術的培訓課程，並開放給在職員工參與，協助半導體人才良性流動，延續半導體產業競爭力。

二、半導體產業發展推動計畫

- (一)由於全球金融風暴嚴重衝擊總體經濟環境，故應更為積極主動，深入瞭解半導體次產業與週邊支援性產業之實際需求與期待，並協助廠商持續進行相關投資計畫，以有效抵減金融風暴對於投資計畫造成停滯之負面效應。
- (二)面對全球半導體大廠日益重視在中國市場布局之國際趨勢，如何實現開放國內半導體產業赴大陸投資，已成為必要政策選項；因此，建構有效管理機制與配套措施，亦將成為政府須要儘速正視之關鍵課題。
- (三)近年來全球半導體業者莫不對立體堆疊晶片(3 Dimension Stacked IC, 3D IC)技術的發展保持高度關注，將積極透過先進堆疊系統與應用研發聯盟(Advanced Stacked-System Application Consortium, Ad-STAC)之相關運作，以落實整合3D IC技術研究資源，勾勒台灣半導體下世代發展之美好願景。

三、晶片系統產業發展計畫

- (一)長期技術研發投入常具高度風險，且常有專家意見分歧之情形，目前缺乏系統性的方法彙整市場客觀資訊與專家主觀意見，重大決策恐存在較高之風險。建議導入新技術

與新產品之篩選方法，以系統性方式彙整並分析市場資訊與專家意見，形成政策投入的優先順序，以為相關單位參考，減低決策風險。

- (二)因全球經濟衝擊，經濟活動衰退，創投與融資凍結，新創公司資金壓力嚴峻，開源節流後，租金亦成重大開支。將持續與創投聯繫，希具公股之創投增加對新創公司投資，以活絡資金流動；並因應大環境變化，反應市場現況，調整園區租金計價公式，降低進駐公司資金需求；評估育成中心之未來經營模式，以利後續規劃與發展。
- (三)業界對國際標準需求甚強，卻不了解如何參加或討論，多半業界公司產品僅能符合較低階標準需求，對高階設計雖抱持樂觀態度，但如何利用高階設計手法而能達到更精準產品設計，甚至達到時程縮減及效能提升，則完全茫然無助，對於相關標準希望能有更實際的訓練和牽引。先以鼓勵派員參予各自了解的國際標準，同時利用教育推廣方式，讓相關標準技術能深耕人心，並能帶回在日常工作中發揮。也會聯合學界及部份資深技術人員力量，建立可行之設計參考流程及方法，同樣也利用教育推廣方式深植人心，以期在設計技術和方法上能漸漸提昇水準，更進而能追隨，甚至訂定更高階國際標準。

填表人：楊志清 聯絡電話：02-27541255#2222 傳真電話：02-27048128
E-mail：ccyang1@moeaidb.gov.tw

主管簽名：呂正欽

附件三

教育部成果效益事實報告

政府科技計畫成果效益報告

壹、基本資料：

計畫名稱：前瞻晶片系統設計人才培育先導型計畫

主持人：教育部唐堂主任、國立清華大學徐爵民院長

審議編號：97-1201-05-庚 01

計畫期間(全程)：95 年 1 月 1 日至 99 年 12 月 31 日

年度經費：210,000 千元 全程經費規劃：1,038,000 千元

執行單位：全國公私立大專校院、教育部顧問室

貳、計畫目的、計畫架構與主要內容

一、計畫目的：

本計畫主要之推動在於有效運用目前已蓄積在各跨校教學聯盟的教學能量，除持續開發、推廣相關前瞻課/學程外，並更進一步辦理相關推動，以提升相關領域師生之國際競爭力，並以建立我國在全球 SoC 設計領域之領先地位為願景。計畫的推動朝 3 個目標努力，條列如下：

(一) 培養領域內師生於 SoC 設計專業領域所需之前瞻技術能力

1. 規劃重點領域前瞻課程，發展相關上課及實習教材，落實學校教學紮根的工作。
2. 推動前瞻課/學程推廣計畫，協助學校開授相關課程，培養學生具備所需的前瞻技術知能。
3. 辦理相關前瞻議題課程短期研習、論壇、研討等活動，提供相關師生多元化的養成管道。
4. 辦理各項競賽獎勵活動，引導更多師生投入有關重點領域的研究與教學。

(二) 提升領域內師生之國際競爭力

1. 辦理各類國際交流活動。
2. 鼓勵教師出版相關英文教科書。
3. 鼓勵教師擔任重要國際會議的關鍵角色。

(三) 培育具備跨領域整合能力之人才

1. 積極推廣超大型積體電路與系統設計教育改進計畫規劃發展之「高科技專利取得與攻防」課程。
2. 研擬規劃晶片系統創業、技術與計畫管理等課程，培育具備高階整合能力之人才。
3. 配合晶片系統國家型計畫「異質整合技術」分項工作之推動，研擬規劃相關跨領域整合課程及學程。

二、計畫範疇

聯盟名稱	簡寫	涵蓋範圍
System on a Chip 晶片系統總聯盟	SOC	Program Office : Exploratory Courses, Integrated Programs, International Academic Activities
		ATP : Textbook Publication, Course Database System, Course Promotion
Design Automation and Testing 電子設計自動化與測試	DAT	Design Methodology, CAD Tools, Testing, Verification & Simulation
Embedded Software 嵌入式系統軟體	ESW	Embedded real-time system and verification, firmware, etc
Prototyping, Application and Layout 積體電路佈局與雛型系統設計	PAL	Floor Planning, APR, Layout Editing, Layout Verification, FPGA Design & Application, ATE Programming
Heterogeneous Integration 異質整合	HI	HI System Applications, HI System Level Designs, HI Interface Designs (mixed-signal, RF, and high-speed electronics (MEMS or pure CMOS)

三、計畫實施策略

本計畫的推動仍將延續以跨校教學聯盟為核心的策略來實施。這個策略的核心精神以圖1表示，就是將整體執行方向導入合乎發展趨勢及產業需求，並配合各大專校院教學發展所需，由教育部及各聯盟計畫推動辦公室統籌規劃，並邀集各校相關優秀師資，以最精簡的跨校人力合作規劃發展相關課程、辦理具引導啟發性之計畫或活動，並將其成果推廣至各校，使各大專校院得充分共享聯盟開發或彙集出來之教學資源，加速學校相關教學環境品質的提昇。

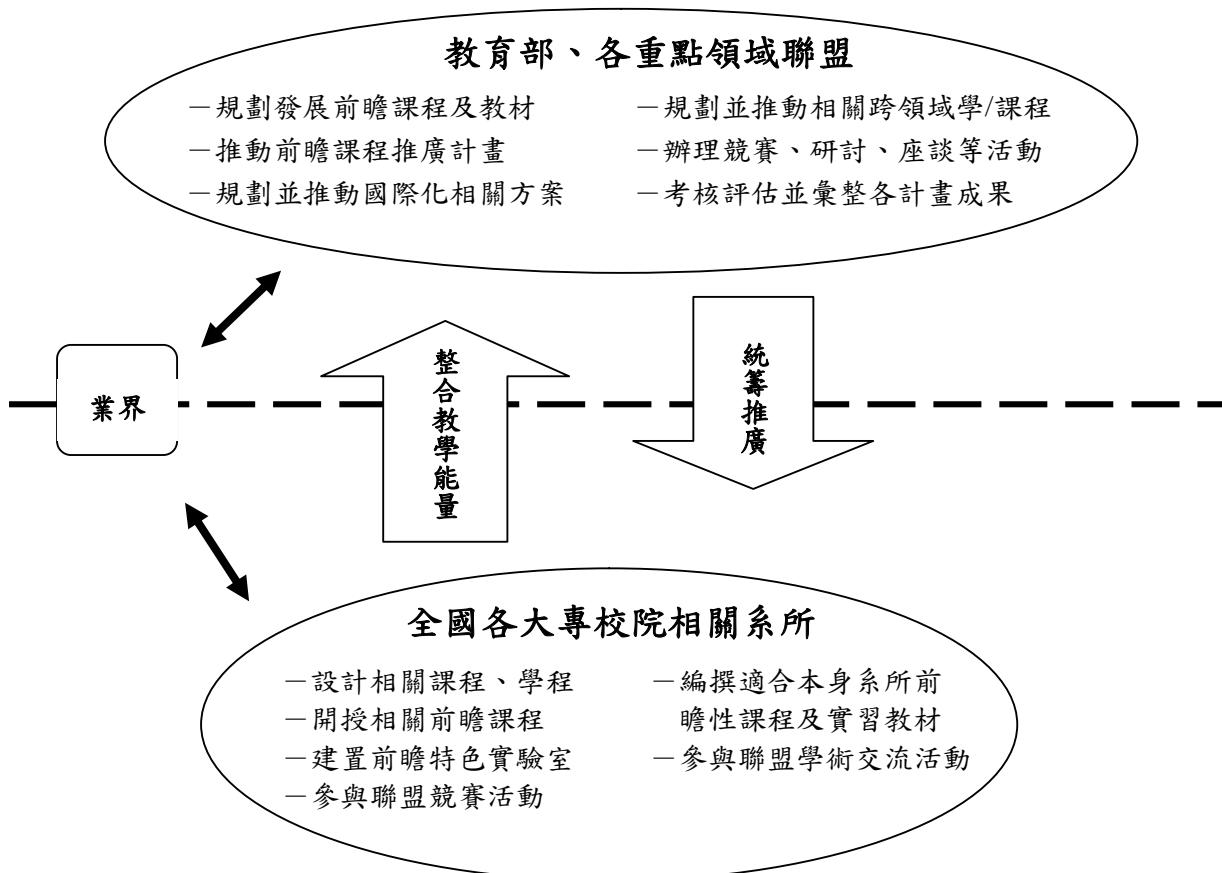


圖 1、教育部前瞻晶片系統設計人才培育先導型計畫實施策略

四、計畫內容架構

依據本計畫推動的目標，本計畫包括發展並推廣前瞻議題相關課程、規劃並推動各項國際化活動或計畫、規劃並推廣跨領域整合課/學程等三大部分。計畫整體架構如圖 2 所示。

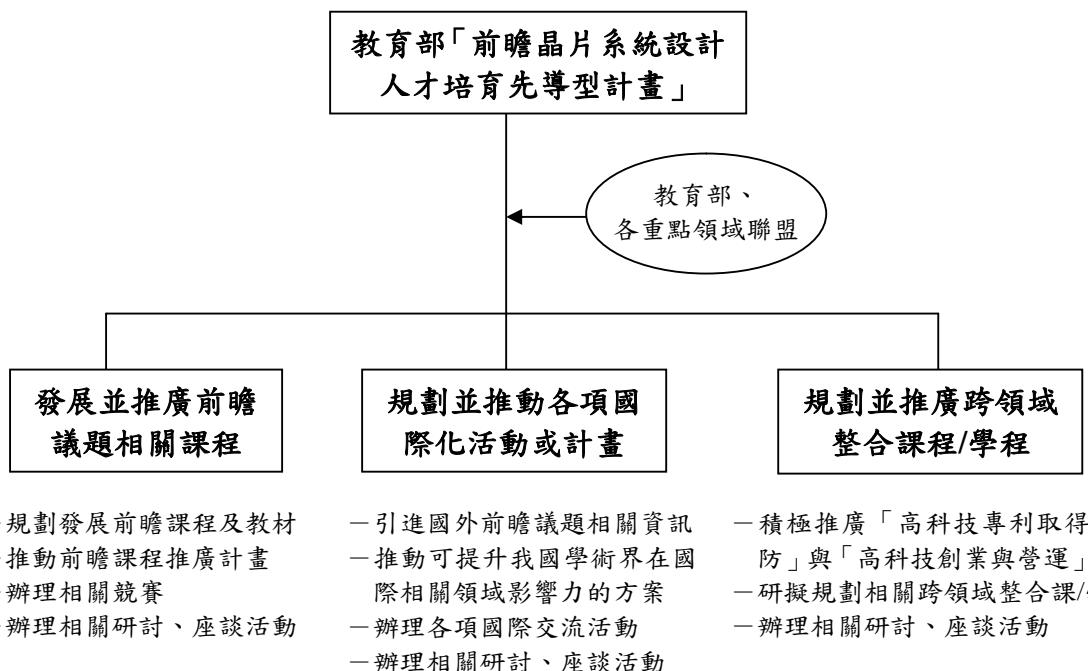


圖 2、教育部前瞻晶片系統設計人才培育先導型計畫架構

五、計畫推動組織架構

依據上述實施策略，本計畫係以各重點領域聯盟為推動的引擎。聯盟計畫辦公室根據本計畫推動方針、指導委員會的建議、及領域內相關教師的建議，規劃各項推動計畫或活動，每項推動工作則由聯盟計畫辦公室邀集跨校師資負責執行。各聯盟的組織架構大致相同，都是由上而下，整合跨校師資凝聚共識並分工合作，共同推動聯盟計畫。計畫整體推動組織架構如圖 3 所示。

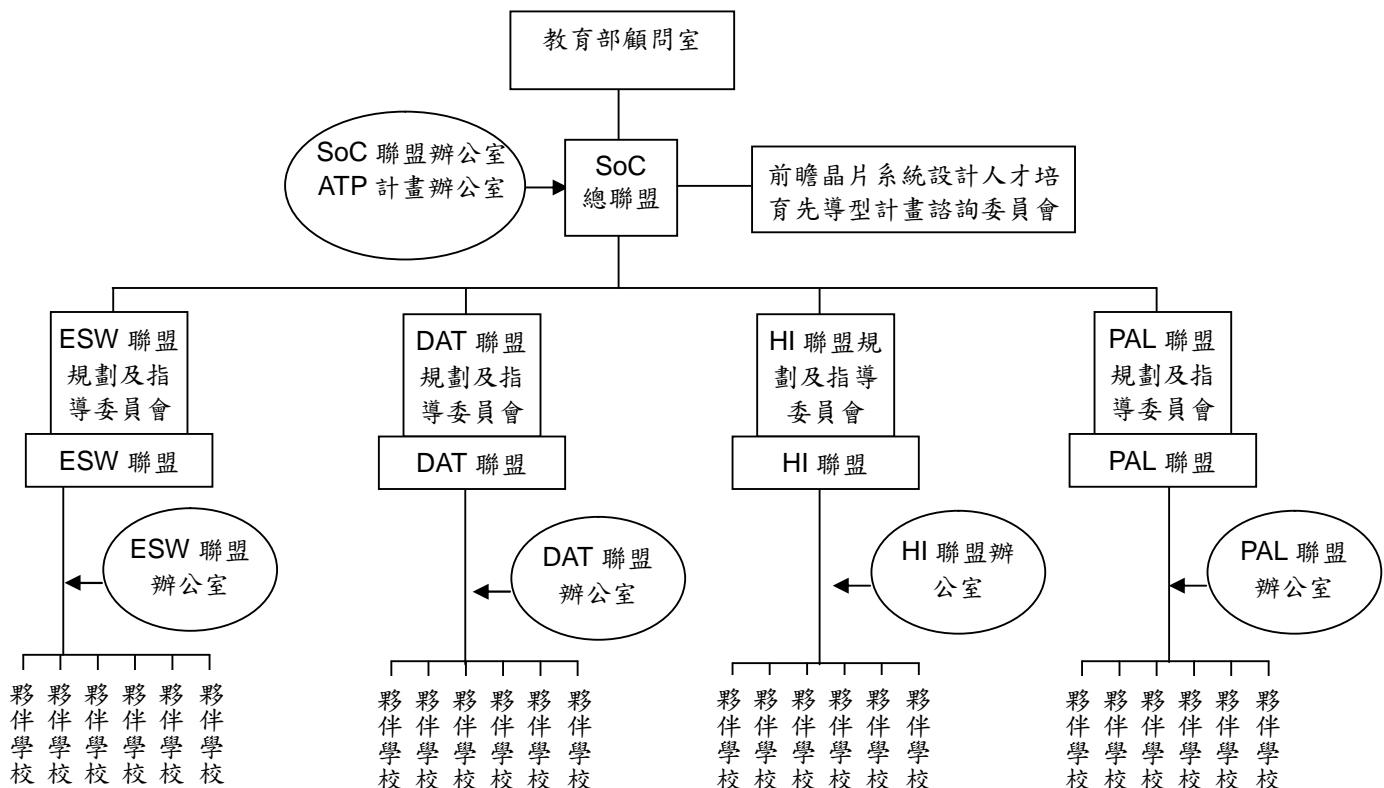


圖 3、教育部前瞻晶片系統設計人才培育先導型計畫推動組織架構圖

六、主要工作項目

本計畫的推動係以聯盟為推動引擎，透過課程推廣計畫及各項活動的辦理進而帶動全國各公私立大學校院相關系所教師及學生的參與。配合晶片系統國家型科技計畫第二期的推動，本計畫由教育部、聯盟計畫辦公室及其夥伴學校、以及全國各公私立大學校院相關師生共同分工執行。教育部透過 SoC 總聯盟及計畫諮詢委員會的協助，主要推動的工作包括，計畫總體的推動規劃、整體計畫及各聯盟計畫執行成效的評估考核、課程推廣計畫的推動、國際化相關活動及計畫推動、跨領域整合課/學程的規劃與推廣、相關競賽活動的辦理等六項；聯盟計畫辦公室透過其夥伴學校的分工合作，負責聯盟計畫的推動規劃、各重點領域相關前瞻課程規劃、教材發展與推廣，並就其各項推動工作的執行成效進行考核評

估；而全國各公私立大學校院則負責各校前瞻課程的開授與實驗室的建置、積極鼓勵系所師生參與聯盟辦理的各項活動、部份學校並需配合聯盟跨領域整合課/學程的推動，實際開授相關課/學程。詳細工作項目詳如圖 4 所列。

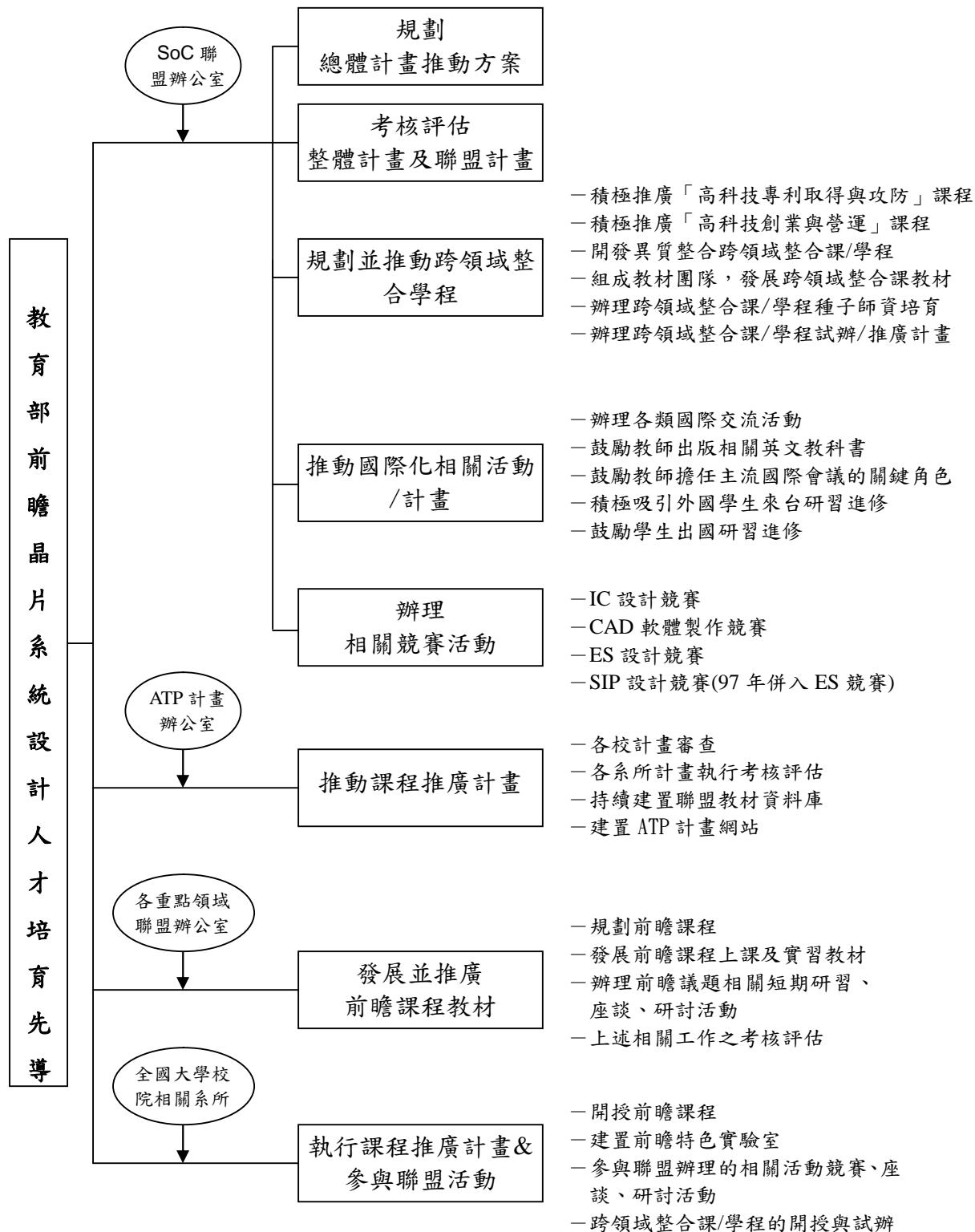


圖 4、教育部前瞻晶片系統設計人才培育先導型計畫主要工作項目

參、計畫經費與人力執行情形

一、計畫經費執行情形：

(一) 計畫結構與經費

細部計畫		主持人	執行機關
名稱	經費		
課 、 學 程 推 廣	97SOC 學程計畫	電資領域 系所主任	各公私立大學校院
	「高科技專利攻防與取得」課程推廣計畫	大學校院教授 (以電資、工學院 為主)	各公私立大學校院
	晶片系統商管學程計畫	電資、商管學院 院長	各公私立大學校院
聯 盟 計 畫	IC 設計 / CAD 軟體製作 / ES 設計競賽(含獎金)	謝明得 黃俊郎 郭峻因	成功大學 台灣大學 中正大學
	行政、管考	10,942,681	徐爵民
	配套計畫	2,932,000	李政崑
	前瞻課程教材規劃編撰	26,632,000	呂學坤
	舉辦國內外學術研討會、 專題講座、教學觀摩與成 果發表	12,117,160	蘇朝琴 李宗演 鄭國興
	合計	211,832,575	清華大學 輔仁大學 交通大學 台北科技大學 中央大學

(二)經資門經費表

會計科目 項目	預算數 / (執行數)				備註	
	主管機關預算 (委託、補助)	自籌款	合計			
			金額(元)	占總經費%		
一、經常支出	90,000,000 (79,998,795)		90,000,000 (79,998,795)	43% (38%)		
1.人事費	30,000,000 (26,383,985)		30,000,000 (26,383,985)	14% (13%)		
2.業務費	60,000,000 (53,614,810)		60,000,000 (53,614,810)	29% (25%)		
3.差旅費						
二、資本支出	120,000,000 (131,833,780)		120,000,000 (131,833,780)	57% (62%)		
合計	金額		210,000,000 (211,832,575)	210,000,000 (211,832,575)		
	占總經費%		100% (101%)	100% (101%)		

請將預算數及執行數並列，以括弧表示執行數

或僅以人事費、業務費(設備費、材料與雜費)管理費分類

經費項目	主管機關預算 (委託、補助)	自籌款	合計		備註
			金額	%	
人事費	30,000,000 (26,383,985)		30,000,000 (26,383,985)	14% (13%)	
業務、材料 與雜費	60,000,000 (53,614,810)		60,000,000 (53,614,810)	29% (25%)	
教學設備費	120,000,000 (131,833,780)		120,000,000 (131,833,780)	57% (62%)	
管理費	0 (0)		0 (0)		

與原計畫規劃差異說明：資本支出流入 10%，經常支出流出 10%，屬計畫執行之正常狀況，與原規劃無重大差異。

(三)計畫人力

工作項目	總人力 (人年)	研究員級	副研究員級	助理
97SOC 學程計畫	110	11.1	16.7	81.8
晶片系統商管學程計畫	10	0.8	1.1	8.6
「高科技專利攻防與取得」課程推廣計畫	23	4.7	7.0	11.0
IC 設計/CAD 軟體製作/ES 設計競賽	7	0.9	1.4	4.5
配套計畫	3	0.8	1.1	0.8
前瞻課程教材規劃編撰計畫	25	2.5	3.7	18.4
各聯盟計畫行政管考	14	2.4	3.6	8.0
合計	191	23	35	133
總人力原訂：163 人年				
實際總人力：191 人年				
差異：28 人年				

說明：

研究員級：研究員、教授、主治醫師、簡任技正、若非以上職稱則相當於博士滿三年、或碩士滿六年、或學士滿九年之研究經驗者。

副研究員級：副研究員、副教授、助研究員、助教授、總醫師、薦任技正、若非以上職稱則相當於博士、碩士滿三年、學士滿六年以上之研究經驗者。

助理研究員級：助理研究員、講師、住院醫師、技士、若非以上職稱則相當於碩士、或學士滿三年以上之研究經驗者。

助理：研究助理、助教、實習醫師、若非以上職稱則相當於學士、或專科滿三年以上之研究經驗者。

(四) 主要人力投入情形(各聯盟主持人及協同主持人)

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
徐爵民 教授	SoC 總聯盟 中心計畫 主持人	聯盟計劃架構 設定、協調各夥伴學校之工作 項目、建立與業界溝通的功能 【12人月】	學歷	美國 加州柏克萊大學 電機工程與電腦科學系 博士
			經歷	➤ 國立清華大學 電機資訊學院 院長 2007.5 迄今 ➤ 工業技術研究院 院部 副院長 2003.10-2007.4 ➤ 工業技術研究院 電子工業研究所 所長 2000.9-2003.9
			專長	微電子、設計自動化
王廷基 副教授	SoC 總聯盟 中心計畫 協同 主持人	建立並維護網站、97 年前瞻 晶片系統設計 人才培育先導 型計畫成果發 表會、三大競賽 頒獎典禮 【12 人月】	學歷	美國 德州大學奧斯汀分校 電腦科學 博士 1990/05~1993/12
			經歷	➤ 國立清華大學 資訊工程學系 副教授 2002/08 迄今 ➤ 美國 德州農工大學 電機工程學系 助 理教授 2000/08-2002/08
			專長	VLSI 設計自動化、演算法設計與分析
鄭國興 教授	ATP 辦公室 計畫 主持人	辦公室行政、推 廣課程相關業 務處理 【12 人月】	學歷	交通大學 電子研究所 博士 1987/09~1992/07
			經歷	➤ 國立中央大學 電機工程學系 教授 2006/08 迄今 ➤ 國立中央大學 電機工程學系 副教授 2003/08~2006/07
			專長	數位積體電路設計、半導體元件、 類比積體電路設計
蔡宗漢 教授	ATP 辦公室 計畫 協同 主持人	辦公室行政、推 廣課程相關業 務處理 【12 人月】	學歷	台灣大學 電機系 博士 1994/9 ~ 1998/6
			經歷	➤ 中央大學 電機工程系 副教授 2004/8 迄今 ➤ 中央大學 電機工程系 助理教授 2000/8 ~ 2004/7
			專長	VLSI 電路設計、通訊多媒體設計、 SOC 設計

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
呂學坤 教授	DAT 聯盟 中心計畫 主持人	聯盟規劃、 管理、監督、協 調與規劃 各項推廣活動 【12 人月】	學歷	國立台灣大學 電機工程研究所 博士 1991/08-1996/02	
			經歷	➤ 輔仁大學 電子工程系所 教授兼系主任 2006/8 ~ ➤ 輔仁大學 電子工程系所 教授 2004/8 ~2006/8 ➤ 輔仁大學 電子工程系所 副教授 1998/8-2004/07	
			專長	VLSI Testing、容錯計算、 VLSI Design、Computer System	
林寬仁 副教授	DAT 聯盟 中心計畫 協同 主持人	聯盟規劃、 管理、監督、協 調與規劃 各項推廣活動 【12 人月】	學歷	台灣大學 電機工程研究所 博士 1990/07 至 1996/6	
			經歷	➤ 輔仁大學 電子工程系所 副教授 2002/08 ➤ 明碁電腦公司 研發部 工程師 1986/07~1988/08	
			專長	嵌入式系統設計、VLSI / CAD	
李政崑 教授	ESW 聯盟 中心計畫 主持人	聯盟工作會議 【12 人月】	學歷	美國 印第安那大學 電腦科學 博士 1987.01~1992.07	
			經歷	➤ 國立清華大學 資訊工程學系 教授 2003.8~ ➤ 國立清華大學 資訊工程學系 教授兼副 系主任 2001.8~2003.1	
			專長	平行語言設計、編譯器、 Java 系統軟體環境	
石維寬 教授	ESW 聯盟 中心計畫 協同 主持人	規劃統整嵌入 式軟體課程、 聯盟網站的維 護及更新 【12 人月】	學歷	美國 Univ. of Illinois at Urbana-Champaign 資訊工程 博士 1988.08~1992.08	
			經歷	➤ 清華大學 資訊工程 教授 2002.08~ ➤ 清華大學 資訊工程 副教授 1993.08~2002.07	
			專長	即時系統設計、無線及個人通訊系統、 網際網路技術、多媒體系統	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
蘇朝琴 教授	HI 聯盟 中心計畫 主持人	工作會議、諮詢 委員會議、計畫 管理、 聯盟網頁 【12 人月】	學歷	美國 威斯康辛大學 電機與電腦工程系 博士 1983 年 9 月至 1989 年 12 月	
			經歷	➤ 國立交通大學 電機與控制工程系 教授 2002 年 8 月迄今 ➤ 國立中央大學 電機工程系 教授 2000 年 8 月至 2002 年 7 月	
			專長	VLSI 電路設計與測試、通信電路系統	
李順裕 副教授	HI 聯盟 中心計畫 協同 主持人	工作會議、諮詢 委員會議、計畫 管理、 聯盟網頁 【12 人月】	學歷	國立成功大學 電機工程學系 博士 1994/09 至 1999/06	
			經歷	➤ 國立中正大學 電機工程學系 副教授 2006/08 起 ➤ 國立中正大學 電機工程學系 助理教授 2002/08 至 2006/07	
			專長	混合訊號積體電路、通訊積體電路、射頻積體電路、生醫訊號檢測系統與積體電路	
李宗演 副教授	PAL 聯盟 中心計畫 主持人	聯盟各子項計畫管理、召開聯盟工作會議、召開聯盟諮詢委員會議 【12 人月】	學歷	國立台灣大學 電機工程學研究所 博士 1992/09 至 2001/01	
			經歷	➤ 國立台北科技大學 電子工程系暨電通所 副教授 2005/2 迄今 ➤ 國立台北科技大學 電子工程系暨電通所 助理教授 2002/08 至 2005/1	
			專長	軟硬體共同設計、FPGA 系統設計	
范育成 助理教授	PAL 聯盟 中心計畫 協同 主持人	聯盟各子項計畫管理、召開聯盟工作會議、召開聯盟諮詢委員會議 【12 人月】	學歷	國立臺灣大學 電機所，ICS 組 博士 2000/08 至 2005/07	
			經歷	➤ 台北科技大學 電子系 助理教授 2006/02 迄今 ➤ 工研院 電通所 工程師 2000/08 至 2001/07	
			專長	多媒體晶片設計、3D 視訊技術、系統晶片設計	

與原計畫規劃差異說明：無

肆、計畫已獲得之主要成就與量化成果(output)

表 1 科技計畫之績效指標(請依計畫性質勾選項目，色塊區為必填)

別 績效指標	計畫類 別	1	2	3	4	5	6	7	8	9	99
		學術研究	創新前瞻	技術發展 (開發)	系統發展 (開發)	政策、法規、制度、規範、系統之規劃 (制訂)	研發環境建構 (改善)	人才培育 (訓練)	研究計劃管理	研究調查	其他
A 論文											
B 研究團隊養成							✓				
C 博碩士培育								✓			
D 研究報告											
E 辦理學術活動							✓				
F 形成教材							✓				
G 專利											
H 技術報告											
I 技術活動											
J 技術移轉											
S 技術服務											
K 規範/標準制訂											
L 促成廠商或產業團體投資											
M 創新產業或模式建立											

別 績效指標	計畫類	1	2	3	4	5	6	7	8	9	99
		學術研究	創新前瞻	技術發展 (開發)	系統發展 (開發)	政策、法規、制度、規範、系統之規劃 (制訂)	研發環境建構 (改善)	人才培育 (訓練)	研究計劃管理	研究調查	其他
N 協助提升我國產業全球地位或產業競爭力											
O 共通/檢測技術服務											
T 促成與學界或產業團體合作研究											
U 促成智財權資金融通											
V 提高能源利用率											
W 提升公共服務											
X 提高人民或業者收入											
P 創業育成											
Q 資訊服務											
R 增加就業											
Y 資料庫							✓				
Z 調查成果											
AA 決策依據											

表 2 請依上表勾選合適計畫評估之項目填寫初級產出、效益及重大突破(填寫說明如表格內容)

績效指標	初級產出量化值	效益說明	重大突破
學術成就 (科技基礎研究)	A 論文		
	B 研究團隊養成	成立 6 跨校合作團隊	形成 6 個跨校聯盟中心，整合跨校師資，蓄積了許多跨校的教學能量，奠定本計畫推動的基礎。
	C 博碩士培育	培養博碩士人才共約 2,693 人	
	D 研究報告		
	E 辦理學術活動	邀請國外講員來台演講、辦理國際性會議、國內產學座談、研討、論壇等學術活動共 65 場次，共有 6,317 參與人次。	辦理 6 場國際性會議，共有 881 參與人次。
	F 形成教材	新增 5 門前瞻課程教材發展及 7 項模組教材，累計有 61 門課程教材及 19 項模組教材。	累計共有 3,604 教師人次完成教材下載。
	其他		
技術創新 (科技整合)	G 專利		
	H 技術報告		
	I 技術活動		
	J 技術移轉		
	S 技術服務		
	其他		
經濟效益 (產業經濟發展)	L 促成廠商或產業團體投資		
	M 創新產業或模式建立		
	N 協助提升我國產業全球地位或產業競爭力		
	O 共通/檢測技術服務		
	T 促成與學界或產業團體合作研究		
	U 促成智財權資金融通		
	其他		

績效指標		初級產出量化值	效益說明	重大突破
社會影響	民生社會發展	P 創業育成		
		Q 資訊服務		
		R 增加就業		
		W 提升公共服務		
		X 提高人民或業者收入		
		其他		
	環境安全永續	O 共通/檢測技術服務		
		V 提高能源利用率		
		Z 調查成果		
		其他		
其他效益 (科技政策管理及其它)	K 規範/標準制訂			
	Y 資料庫	建立 SOC 聯盟教材資料庫，累計收錄有 67 個(包括 12 模組)教材 (資料庫網址： http://vlsicdb.ee.ncu.edu.tw/top.htm)	新增註冊使用者 61 人，累計有 566 位教師註冊；97 年有 437 人次完成教材下載，累計共有 3,604 人次完成相關課程教材下載。	
	XY 性別平等促進			
	AA 決策依據			
	其他			

伍、評估主要成就及成果之價值與貢獻度 (outcome)

(請以學術成就(科技基礎研究)、技術創新成就 (科技整合創新)、經濟效益 (經濟產業促進)、社會影響 (社會福祉提昇、環保安全)、其它效益 (政策管理及其它) 等項目詳述)

本計畫依據國家產業發展需求，配合晶片系統國家型科技計畫，負責正規教育「人才養成」相關推動，係為基礎環境(infrastructure) 建置的一環。因此，在學術成就(基礎研究)、技術創新成就、經濟效益、社會影響等方面，本計畫並無直接明顯的關聯。惟本計畫的推動，是為厚實我國晶片系統設計領域在學術(基礎研究)、技術創新、經濟效益等方面發展所需之人才素質，本節將以此觀點評估本計畫之成果效益。

本計畫推動的理念是希望透過計畫的推動，協助國內大學校院建立並提昇其在前瞻晶片系統設計的教學能量，進而培養出產業所需人才。因此，除本計畫量化成果統計(詳附件 1)，本部並於 97 年度委託國立中興大學張振豪教授進行本計畫「推動成效調查分析」。調查結果顯示，在與本計畫推動有直接關聯的指標，如「課程規劃」、「教學品質」、「軟硬體實驗設備」、「人才培育」、「學生素質」等方面，相關教師都給予極高的肯定，顯示本計畫的推動確極具效益，對大學校院 SoC 教學推動及對業界所需人才的養成都有很大的助益。相關成果效益調查結果摘述如下。

依據 97 年度辦理本計畫「推動成效調查分析」的結果，針對 179 名大學校院前瞻晶片系統設計領域相關教師所做之間卷調查 (發出 268 份問卷，收回 179 份，回覆率約 7 成) 顯示，80% 以上的教師認為經過本部 VLSI/SoC 人才培育計畫 91 至 96 年間的推動，其服務學校在「人才培育」、「課程規劃」、「教學品質」、「軟硬體實驗設備」等 4 方面都有極大或大幅的改進 (詳表 3)。另依據教師本身的觀察，65% 以上教師認為業界對 SoC 領域畢業學生素質可達「極滿意」或「滿意」的程度。其中，在碩士畢業生的部分滿意度更高達 80%；多數教師並肯定畢業學生在各方面的觀念皆較往年提昇 (詳表 4)。這個部分，在本次調查分析計畫中，對聯發科技、奇景光電、聯詠科技、智原科技、瑞昱半導體等 5 家公司所進行的業界訪談中，也獲得一定程度的應證。受訪的 5 家公司表示，近 5 年來 SoC 領域學生在專業知識及經驗上比較好。至於本計畫以跨校聯盟的組織架構所推動的各項活動，接受問卷調查的教師中，80% 以上認為大部分的活動都很有幫助，尤其以競賽、短期課程及研討會最受老師們的肯定(詳表 5)。

	人才訓練	課程規劃	教學品質	軟硬體實驗設備	產學合作
極大	34.08%	34.08%	29.05%	50.84%	5.03%
大	53.63%	50.84%	50.84%	32.40%	32.96%
普通	7.82%	10.06%	14.53%	11.17%	32.40%
小	1.12%	1.68%	1.68%	2.23%	11.73%
極小	1.12%	1.12%	0.56%	1.12%	7.26%
無法評估	2.23%	2.23%	3.35%	2.23%	10.61%

表3、問卷題目「您認為VLSI 教改計畫補助前與補助後對於貴單位的改進幅度如何？」統計一覽表（針對SoC領域教師問卷統計）

	博士	碩士	學士	專科
極滿意	18.99%	12.57%	13.86%	0.00%
滿意	58.02%	67.95%	52.56%	24.14%
普通	4.99%	12.57%	21.9%	17.22%
不滿意	2%	2.51%	3.65%	6.91%
極不滿意	0.00%	0.00%	0.73%	3.46%
無法評估	16%	4.4%	7.3%	48.27%

表4、問卷題目「就您觀察，目前業界對於您所教育出來的畢業生之人才素質滿意度如何？」統計一覽表（針對SoC領域教師問卷統計）

	競賽	國外專家演講	研討會	短期課程	研習營	產學座談	論壇
極有幫助	42.46%	24.58%	27.93%	43.58%	32.40%	21.79%	22.35%
有幫助	44.69%	54.75%	60.89%	45.81%	52.51%	46.37%	49.16%
普通	10.61%	18.99%	10.61%	9.50%	13.41%	27.93%	26.82%
無幫助	1.68%	1.68%	0.56%	1.12%	1.68%	3.91%	1.68%
極無幫助	0.56%	0.00%	0.00%	0.00%	0.00%	0.00%	0.00%

表5、問卷題目「您認為聯盟舉辦的各項活動對人才培育的幫助程度如何？」統計一覽表（針對SoC領域教師問卷統計）

陸、與相關計畫之配合

本計畫主要在推動正規教育相關人才的培育，與經濟部工業局晶片系統產業人才培訓計畫針對待業及在職人員相關培訓相互配合，構成整體的培育(訓)流程。

另外，在晶片系統國家型科技計畫人才培育組培育量增質優之人才的推動目標下，國家矽導計畫「擴增矽導相關研究所招生名額」，逐年增加晶片系統設計人才培育的量，而本計畫則提供相關教師各項教學、學術交流等相關發展的資源與協助，致力於人才質的提昇，兩計畫組成一個能培育量增質優人才的整體推動方案。

最後，另一個本計畫推動成效具十分重要影響者，就是晶片系統設計中心所推動的相關工作，如提供各校以較低價格採購相關設計軟體、寒暑假對學生開授實作課程，以及協助相關競賽驗證評審作業等工作，確實大大的提昇了本計畫推動效率及成果。

柒、後續工作構想之重點

本計畫未來推動重點，仍持續依據中程綱要計畫之規劃，加強異質整合、嵌入式系統設計人才的培育。

在異質整合的課題上，由於是跨電子、資訊、控制、微機電等及相關應用領域的整合，相關師資培養不易，考量其應用領域廣泛，初期將以生醫晶片設計為重點，一方面在課程教

材的發展上，將透過聯盟跨校團隊共同開發，以建立聯盟相關教學的能量，為未來推廣奠基。

另一方面，將透過相關研習課程的辦理，提供全國相關師生接觸該議題的機會，以吸引更多師生投入相關研究與教學，對於其他應用領域異質整合的相關議題，則規劃透過小型創意競賽的活動模式，誘發相關師生對異質整合的討論，以為未來可行的發展方向提供其發展的契機。

有關嵌入式系統設計的課題，除持續現行課程推廣外，將配合晶片系統國家型計畫的推動，透過聯盟課程發展團隊，開發以國內自行研發出來的軟硬體平台為基礎的實習教材，並於適當的時機，透過課/學程推廣計畫，推廣至全國相關大學校院。

捌、檢討與展望

對於提升領域內師生之國際競爭力相關推動，因在行政層面限制較為繁複、誘因少，加上參與教師需要投入的時間與精力十分龐大，推動上稍顯薄弱。未來推動宜積極協調，降低行政藩籬，以提供投入相關推動的教師一個可專心推動核心工作的行政環境，進而提昇領域教師參與的意願。

綜而觀之，本計畫推動績效優良，未來，宜持續配合晶片系統國家型科技計畫辦公室之規劃，爭取更多專家學者之參與，持續精進優質之 SoC 人才的培育。

填表人：藍曼琪 聯絡電話：(02) 7736-5995 傳真電話：(02) 2397-6949

E-mail : manchi@mail.moe.gov.tw

主管簽名：

附件、本計畫重要執行成果

一、教學研究團隊養成

本計畫以跨校聯盟組織來推動，首見明顯成效的就是在跨校師資的整合方面，經由重點領域聯盟結合領域內的各校相關師資，再藉由這些教師合作開發相關前瞻教材、辦理相關議題的短期推廣課程、產學座談、研討等相關活動，並經由聯盟的管考機制，協助各校在相關前瞻課程的開授。在這些密集的課程規劃、教材開發、學術研討、課程推廣等工作的推動下，各重點領域聯盟已逐漸蓄積了許多跨校的教學能量。而這股能量在透過聯盟適當的廣宣下，不但在國內，在國際間也逐漸受到重視，也為未來推動各項國際化活動奠定了一定程度的基礎。

依據矽導計畫及晶片系統國家型計畫為我國未來相關產業所闢劃的發展方向，2008年重新調整，設立 SOC 總聯盟以統籌 Design Automation and Test (DAT)、Embedded Software (ESW)、Heterogeneous Intergration (HI)、Prototyping, Application, and Layout (PAL) 等重點領域跨校教學聯盟，並設立跨專業聯盟的前瞻教學平台推動辦公室(ATP)。

二、博碩士人才培育

(一) SoC 前瞻技術課/學程推廣計畫

由聯盟的跨校師資在各項前瞻議題上合作開發出的學校上課及實習教材，透過聯盟各項短期研習課程的辦理及聯盟教材資料庫的分享機制，協助各校教師很快地取得相關教材，並得以較短的時間熟悉了解這些前瞻議題。最後，再透過課程推廣計畫協助全國各相關系所在各校開授相關課程。這樣有系統的推動策略，已使得這些對產業發展具重要影響的前瞻議題，廣泛落實於國內各大學校院正規教學活動上，對於博碩士人才的培育確具實質效益。

2007 及 2008 年補助 40 大學校院 58 系所，推動 SoC 相關學程 74 案，充實相關課/學程教學軟硬體實驗設備，累計共有 50,544 修課人次。

附表、教育部前瞻晶片系統設計學程推廣計畫各重點領域學程架構

學程重點	基礎課程	核心課程	進階課程
系統晶片(SLD)	<p>大三、大四</p> <p>1. 超大型積體電路設計導論 (Introduction to VLSI Design)</p> <p>2. 硬體描述語言程式設計與模擬 (System Design Using Hardware Description Language)</p> <p>3. 嵌入式系統概論 (Introduction to Embedded Systems)</p> <p>4. 特殊應用積體電路設計 (Application-Specific Integrated Circuit Design)</p>	<p>研究所(碩、博)</p> <p>1. 數位矽智產設計導論 (Introduction to DIP Design)</p> <p>2. 系統晶片設計導論 (SOC Systems Design Overview)</p> <p>3. 軟硬體協同設計 (HW/SW Co-Design)</p> <p>4. 系統晶片設計流程與工具 (SOC Design Flow & Tools)</p>	<p>研究所(碩、博)</p> <p>1. 矽智產設計專論 (Special Topics in IP Design)</p> <p>2. 數位信號處理架構設計 (DSP Architecture Design)</p> <p>3. 系統晶片設計實驗 (SOC Design Laboratory)</p> <p>4. 奈米電路設計 (Nanometer Circuit Design)</p> <p>5. 電子系統層級設計 (Electronic System Level Design)</p> <p>6. 低功率系統設計 (Low-power System Design)</p> <p>7. 嵌入式系統程式設計 (Embedded System Programming)</p>
混合訊號與射頻積體電路(MSR)	<p>大三、大四、研究所(碩)</p> <p>1. 類比積體電路設計導論(大學部)(Introduction to Analog IC Design)</p> <p>2. 超大型積體電路設計導論(Introduction to VLSI Design)</p> <p>3. 類比積體電路設計(研究所)(Analog IC Design)</p>	<p>研究所(碩、博)</p> <p>1. 前瞻類比積體電路設計(Advanced Analog IC Design)</p> <p>2. 電力電子積體電路(Power Integrated Circuit Design)</p> <p>3. 射頻積體電路(Design and Analysis of Radio Frequency Integrated Circuit)</p> <p>4. 固態感測器及電路設計導論 (Introduction to Electronic Sensors and Signal Processing)</p>	<p>研究所(碩、博)</p> <p>1. 有線傳輸積體電路(Wireline Communication Integrated Circuits)</p> <p>2. 無線傳輸積體電路(Wireless Communication ICs)</p> <p>3. 微機電與介面電路(MEMS and Interface Circuits)</p> <p>4. 類比濾波器設計(Analog Filter Design)</p> <p>5. 鎖相迴路及其應用(PLL and Applications)</p> <p>6. 類比數位及數位類比轉換電路(ADC and DAC IC Implementation)</p> <p>7. 混合訊號式矽智產實作 (Implementation of Mixed-signal IPs)</p> <p>8. 混合訊號式積體電路設計與實驗 (Mixed-Signal Integrated Circuit Design and Laboratory)</p>

學程重點	基礎課程	核心課程	進階課程
電子設計自動化與測試(DAT)	大三、大四 1. 資料結構 (Data Structures) 2. 演算法 (Algorithms) 3. 電子設計自動化導論 (Introduction to EDA) 4. 超大型積體電路設計導論 (Introduction to VLSI Design)	大四、研究所(碩、博) 1. 邏輯合成 (Logic Synthesis) 2. 超大型積體電路驗證方法 (VLSI Verification) 3. 超大型積體電路模擬 (VLSI Circuit Simulation) 4. 超大型積體電路實體設計(VLSI Physical Design) 5. 超大型積體電路測試 (VLSI Testing)	研究所(碩、博) 1. 電子系統層級設計(Electronic System Level Design) 2. 軟硬體協同設計 (HW/SW Co-design) 3. 單晶片系統測試 (SOC Testing) 4. 半導體記憶體測試 (Semiconductor Memory Testing) 5. 低功率系統之設計(Low-power System Design) 6. 超大型積體電路量產可行性設計 (VLSI Design for Manufacturing) 7. 組合最佳化 (Combinatorial Optimization) 8. 線性與非線性規劃 (Linear and Nonlinear Programming)
嵌入式系統軟體(ESW) 一般大學	大三 1. 系統程式(System Software) 2. 編譯器概論 (Introduction to Compiler) 3. 作業系統概論 (Introduction to OS) 4. 嵌入式系統實作 (Embedded System Implementation) 5. 超大型積體電路設計導論(Introduction to VLSI Design)	大四、研究所(碩、博) 1. 嵌入式軟體開發工具 (Embedded Tool Chain) 2. 嵌入式作業系統實作 (Embedded OS Implementation) 3. 輸出入裝置與驅動程式設計(I/O and Device Driver) 4. 嵌入式系統程式設計 (Embedded System Programming)	研究所(碩、博) 1. 嵌入式即時作業系統(Embedded Real-Time OS) 2. 連網型系統晶片嵌入式軟體 (Networked SoC ESW) 3. 內嵌式編譯器(Embedded Compiler Design) 4. 嵌入式中介軟體設計(Embedded Middleware Design) 5. 多媒體裝置嵌入式系統與軟體 (Project Lab: Multimedia Apps) 6. 微型感測裝置嵌入式系統與軟體 (Project Lab: Sensor Apps) 7. 行動裝置嵌入式系統與軟體 (Project Lab: Mobile Apps) 8. 嵌入式系統軟硬體協同設計 (Embedded HW/SW Co-design)
嵌入式系統軟體(ESW) 技職校院	大三、大四 1. 計算機組織 (Computer Organization) 2. 系統程式與組合語言(System Software and Assembly Language) 3. 微處理器系統實驗 (Micro-controller System Laboratory) 4. 嵌入式系統概論 (Introduction to Embedded Systems)	大四、研究所(碩、博) 1. 嵌入式微處理器系統 (Embedded Microprocessor System) 2. 介面設計(Interface Design) 3. 嵌入式系統程式設計 (Embedded System Programming) 4. 嵌入式驅動程式設計實作(Embedded Device Driver)	研究所(碩、博) 1. 嵌入式作業系統實作(Embedded OS Implementation) 2. 嵌入式軟體開發工具(Embedded Tool Chain) 3. USB 驅動程式實作(USB Driver Implementation) 4. 多媒體裝置嵌入式系統與軟體實作 (Project Lab: Multimedia Apps) 5. 微型感測裝置嵌入式系統與軟體實作 (Project Lab: Sensor Apps) 6. 行動裝置嵌入式系統與軟體實作 (Project Lab: Mobile Apps)

學程重點	基礎課程	核心課程	進階課程
積體電路佈局與離型系統設計(PAL)技職校院	大三、大四 1. 超大型積體電路設計導論(Introduction to VLSI Design) 2. 積體電路佈局及實習(Integrated Circuit Layout Design and Laboratory) 3. ATE 測試實務—數位 IC 測試(Digital IC test) 4. 微處理器系統實驗(Micro-controller System Laboratory)	大四、研究所(碩、博) 1. FPGA 系統設計實務(FPGA System Design Practice) 2. 數位系統電路後段設計流程整合實務(Back-end Design Flow) 3. 高速電路板設計(High-Speed PCB Design) 4. 硬體描述語言程式設計與模擬(System Design Using Hardware Description Language)	研究所(碩、博) 1. SoPC 設計實務(SoPC System Design Practice) 2. 前瞻性類比積體電路佈局設計(Advanced Analog IC Layout Design and Laboratory) 3. 系統離型與軟硬體整合設計(System Prototype and Integrated Hardware/Software Design) 4. 數位矽智產設計導論(Introduction to DIP Design) 5. 系統晶片設計導論(SOC Systems Design Overview) 6. 嵌入式系統概論(Introduction to Embedded Systems)
備註	1. 各校規劃之學程至少需有 21 學分，務需包含至少 2 門基礎課程、至少 2 門核心課程、及至少 2 門進階課程。 2. 進階課程除本表所列外，各校可依其特色規劃開授其他進階課程。 3. 學程內所有課程務需於 2 年內完成開授。		

(二)推展相關競賽活動

鼓勵大學校院學生參與 IC、CAD 及 ES 等 3 類競賽，除增進學生動手實作及創新的能力及學習興趣，進而引導更多師生投入有關重點領域的研究與教學外，部分競賽並由業界提供特定競賽題目，學生得以接觸業界實際處理的相關問題，對於學生實務經驗的培養及設計實力的提昇確有實質的助益。

96 學年度這 3 項競賽共有來自全國各大學校院電資領域 2,372 名學生所組成的 985 隊報名參賽。經過 3 至 5 個月初、複賽緊湊的競賽行程，各項競賽得獎名單出爐，共有來自全國 22 大學校院 79 隊 182 名學生獲獎。得獎率平均不到 10%，可見競爭之激烈。各競賽獲獎學生及其指導教授本部除頒予獎牌或獎狀外，並將發予獲獎隊伍每隊 2 萬至 6 萬不等的獎金，或是補助至國外參與相關領域重要的國際會議，提昇學子的國際競爭力。

表 2、2008 年各競賽報名、獲獎統計表

競賽名稱	起始 年度	2008 年(96 學年)					
		報名			獲獎		
		校數	隊數	人數	校數	隊數	人數
IC 設計	1998	39	648	1,296	15	41	82
CAD 軟體製作	2000	15	119	298	7	13	33
ES 設計 (ESW 製作)	2003	46	218	778	13	25	67
SIP 設計	1999						
小計			985	2,372		79	182

※ESW 競賽自 2008 年開始，與 SIP 競賽整併，更名為嵌入系統(ES)設計競賽

三、課程規劃與教材發展

持續規劃發展前瞻及跨領域課程教材，2008 年補助發展 5 門課程及 7 項模組教材。這些課程教材係由聯盟跨校師資合作發展出來，並透過課程推廣計畫、短期課程研習及聯盟所建置之教材資料庫，提供給全國各公私立大學校院相關教師在各校開課參考使用。希望藉由這樣的推動模式，使國內相關教師得以在最短時間內即可獲得已經消化、彙整之相關資訊及教材，應用於各校相關教學、研討上，以獲最高推動效益。

表 3、2008 年聯盟課程發展彙整

課程名稱	發展聯盟	教材發展團隊
教材發展：「嵌入式系統設計」	SOC	清大金仲達、周百祥、 台大施吉昇、交大曹孝櫟
教材發展：「生醫智慧介面 IC 整合 課程」(模組課程，共有 11 模組)	HI	中正李順裕、台大林宗賢等 12 名教授
18 hr 模組 --SiP 設計自動化	DAT	中央李進福、台大盧信嘉、 中原黃世旭
18 hr 模組 --超大型積體電路可靠性設計	DAT	南台唐經洲、彰師大黃宗柱、 東華許鈞瓏、成大何宗易
18 hr 模組 --嵌入式程式語言與軟體設計	ESW	交大楊武、單智君、中正張榮貴

課程名稱	發展聯盟	教材發展團隊
18 hr 模組 --嵌式入多媒體系統設計	ESW	成大黃悅民、雲科大蘇慶龍、 清大賴尚宏、石維寬
18 hr 模組 --嵌式軟硬體協同分析與設計心案 例實驗模組	ESW	清大許雅三、中山黃英哲、 交大劉志尉
18 hr 模組 --可重組式系統離型設計與應用	PAL	中正熊博安、北科大李宗演、 正修科大傅日明、海洋大學嚴茂旭
18 hr 模組 --高等深次微米混合訊號積體電路 佈局	PAL	台科大陳伯奇、北科大黃育賢、 台師大郭建宏
教材發展：「異質整合系統應用」	HI	中華大學李柏坤、虎尾科大許永和、 崑山科大曾清標、南台黃基哲
教材發展：「異質整合系統設計」	HI	成大邱瀝毅、張順志、交大鄭裕庭、 中正羅習五
教材發展：「異質整合界面設計」	HI	暨南許孟烈、雲科大薛雅馨、 中正蔡宗亨、高應大王鴻猷

四、學術活動辦理

本計畫所推動辦理的活動內容涵蓋目前國際上前瞻發展之技術及課題，使得國內 SoC 領域教師及學生都能獲得來自業界及國外最新發展技術及其相關資訊，對於領域內師生的國際觀之培養有實質且重要的幫助，也間接地促使國內相關領域學術界蓬勃發展。

表 4、2008 年聯盟活動統計

活動類型	辦理場次	參加人次
國內學術交流活動	10	2,013
國際性會議、論壇、 邀請國外講員來台演講	16	2,035
產學座談	12	649
教師培育	21	860
聯盟成果推廣	6	760
合計	65	6,317

五、資訊服務

經由聯盟的跨校師資在各項前瞻議題上合作開發出的學校上課及實習教材、透過聯盟教材資料庫的分享機制，協助各校教師很快地取得相關教材，並得以較短的時間熟悉了解這些前瞻議題，各校師生直接獲益，影響層面擴及全國，極具推動效益。

目前 SoC 聯盟教材資料庫，累計收錄 67 門課程教材，包括 55 門獨立課程及 12 門模組課程教材；新增註冊使用者 61 人，累計有 566 位教師註冊；97 年有 437 人次完成教材下載，累計共有 3,604 人次完成相關課程教材下載。（資料庫網址：<http://vlsicdb.ee.ncu.edu.tw/top.htm>）

附件四

國科會工程處成果效益事實報告

政府科技計畫成果效益報告

壹、基本資料：

計畫名稱：晶片系統技術研究發展中程綱要計畫

主持人：蔡明祺

審議編號：_____

計畫期間(全程)：95年1月1日至99年12月31日

年度經費：380,000千元 全程經費規劃： 千元

貳、計畫目的、計畫架構與主要內容

一、計畫目的：

本計畫根據相關產業需求和技術發展趨勢，選定重點領域，並配合晶片系統國家型科技計畫的願景與目標來執行本案。

第一期晶片系統國家型科技計畫的目的就是為台灣建立豐富的矽智財、整合電子設計自動化軟體、提供優良的設計環境。加速台灣由特殊應用晶片(ASIC)經過系統封裝(SiP)然後轉型到晶片系統(SoC)。這樣的 ASIC-SiP-SoC 發展歷程，不僅台灣廠商受益，更能吸引全球系統設計廠商來參與投資與開發。使台灣基於製造的利基，開創出設計優勢，達到垂直整合的效果，進而在世界半導體、資訊與電子業扮演舉足輕重的角色。

第二期的規劃構想將會著重在擴大第一期的成果、改善第一期缺失、進而開創新的產業與前瞻技術，奠定下一波產業躍昇的基礎，提昇國際競爭力。據此將依據第二期晶片系統國家型計畫總體規劃書所提出『創造優質生活之兆級多元整合技術』(Heterogeneous Giga Scale Integration for Better Life)為執行主軸。以台灣發展完善的晶圓半導體產業為根基，建構高效率的晶片設計技術與環境，利用系統晶片的實體產出，推動跨領域創造優質生活的創新產品開花結果。促使晶片系統設計與創新產品開發，成為台灣未來於國際市場競爭中的新核心競爭力。第二期之總目標為：

(一) 帶給全民優質生活的創新系統應用產品

(二) 提昇產品附加價值與核心競爭力的關鍵技術

(三) 提供人才培育與技術創新的基礎環境建置

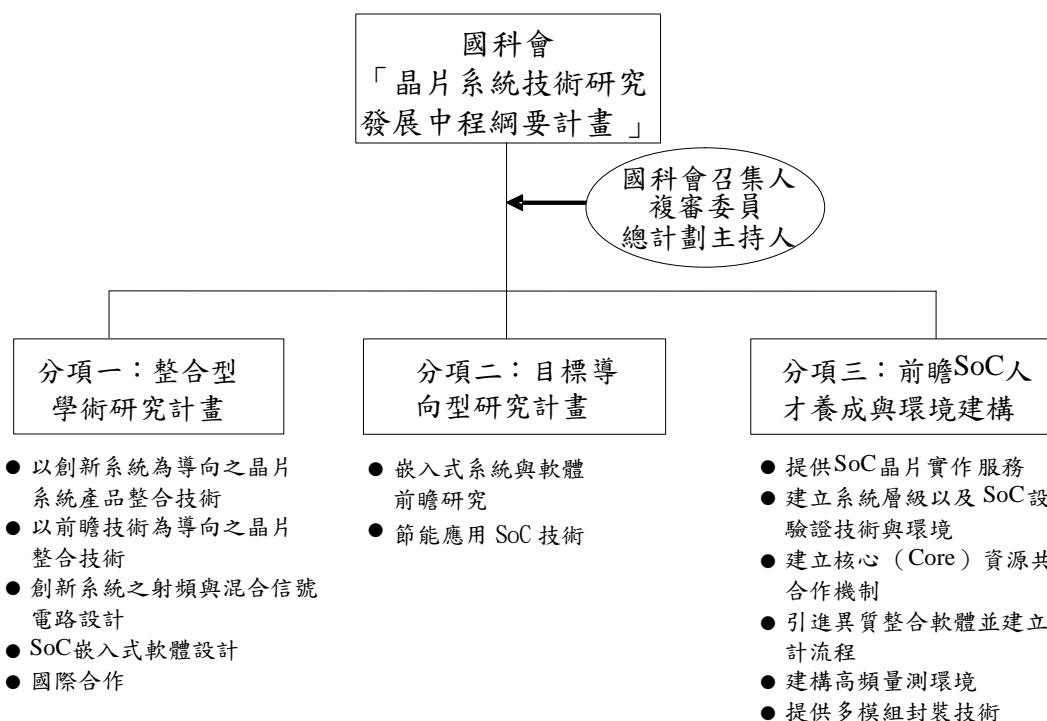
為達此目標，本計畫擬以下列三分項計畫進行：

分項一：整合型學術研究計畫

分項二：目標導向型研究計畫

分項三：前瞻 SoC 人才養成與環境建構

二、計畫架構(含樹狀圖)：



三、計畫主要內容

分項計畫一：整合型學術研究計畫

(一) 以創新系統為導向之晶片系統產品整合技術，例如：

- 1.多元網路整合技術 (Heterogeneous Network Integration)。
- 2.數位生活及數位家庭 (e-Life, Digital Home)。
- 3.健康監控與生活照護 (e-Health, Health Monitoring and Personal Health Care)。

(二) 以前瞻技術為導向之晶片整合技術，例如：

- 1.前瞻平台技術 (Advanced Platform Technology)。
- 2.多元模組整合技術 (Heterogeneous Integration) (如 CMOS/MEMS/SiP, RF /AMS, 無線感測網路，CMOS 生醫晶片等)。

3.電子設計與測試自動化及軟硬體共同設計 (EDA, DFT, Hardware/Software Co-Design Technologies and Platforms 等)。

(三)創新系統之射頻與混合信號電路設計，例如：

- 1.低功率低電壓之 RF, Mixed-Signal, MEMS, Sensor 各式異質整合之射頻與混合信號關鍵核心 IPs 。
- 2.整合 RF, Sensor, MEMS, Analog, Mixed-Signal and Digital 之兆級多元異質整合晶片系統。

(四)SoC 嵌入式軟體設計，例如：

- 1.基於國內自主研發平台之嵌入式系統及應用軟體設計。
- 2.以 Low -Power Multi-Core 為核心之軟體開發平台及相關軟體設計。

(五)鼓勵上述各項之國際合作

分項計畫二：目標導向型研究計畫

(一)嵌入式系統計畫

本子項將支持如下之重要嵌入式系統與軟體領域之研究。

(二)節能應用 SoC 計畫

能源應用與節能系統亦形重要，本分項支持相關應用硬體系統之研發。

分項計畫三：前瞻 SoC 人才養成與環境建構

(一)提供台灣學術界 SOC 晶片與系統及前瞻性 IP 實作平台與管道。

(二)建立完整的系統層級以及 SOC 前段設計及驗證技術與環境。

(三)建立完整的 SOC 後段設計及測試技術與環境。

(四)建立核心硬體 (CPU, DSP Core) 資源共享及跨校合作的機制。

(五)引進異質整合軟體並建立前瞻 SOC 設計流程，推廣於學界，當學生畢業進入產業界或研究機構時，即可立刻參與 SOC 產品之研發，有助於產業界爭取產品研發與銷售之時程，增加產品之競爭力，並可大幅節省產業界人才培訓時間與經費。

(六)協助學術界建構量測環境

參、計畫經費與人力執行情形

一、計畫經費執行情形：(可以下列表格表達)

(一)計畫結構與經費

細部計畫		主持人	執行機關	備註
名稱	經費			
國科會工程處晶片系統技術研究發展中程綱要計畫	380,000(仟元)	蔡明祺處長	各大專院校	

※煩請依照中程綱要計畫之規劃填寫之！

(二)經資門經費表

會計科目 項目	預算數 / (執行數)				備註	
	主管機關預算(委託、補助)	自籌款	合計			
			金額(元)	占總經費%		
一、經常支出						
1.人事費	119,913,800					
2.業務費	113,724,122					
3.差旅費	14,409,840					
4.管理費	34,974,238					
5.營業稅						
小計						
二、資本支出	81,400,000					
小計						
合計	364,422,000					
占總經費%						

請將預算數及執行數並列，以括弧表示執行數

(三)計畫人力

計畫名稱	執行情形	總人力 (人年)	研究員級	副研究員級	助理研究員級	助理
國科會計畫	原訂	320	115	175	0	30
	實際	301	98	167	0	36
	差異	19	17	8		(6)

註：國科會計畫核定人力另有，博士生 361 人，碩士生 705 人

說明：

研究員級：研究員、教授、主治醫師、簡任技正、若非以上職稱則相當於博士滿三年、或碩士滿六年、或學士滿九年之研究經驗者。

副研究員級：副研究員、副教授、助研究員、助教授、總醫師、薦任技正、若非以上職稱則相當於博士、碩士滿三年、學士滿六年以上之研究經驗者。

助理研究員級：助理研究員、講師、住院醫師、技士、若非以上職稱則相當於碩士、或學士滿三年以上之研究經驗者。

助理：研究助理、助教、實習醫師、若非以上職稱則相當於學士、或專科滿三年以上之研究經驗者。

(四) 主要人力投入情形(副研究員級以上)

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
王廷基	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	Ph.D., The University of Texas at Austin, USA	
			經歷	清大資工系副教授	
			專長	積體電路設計自動化，演算法設計與分析	
吳介琮	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國史丹福大學電機博士	
			經歷	● 交通大學電子工程學系教授。 美國 Hewlett-Packard 公司研究員。	
			專長	類比數位混合訊號式積體電路設計	
吳安宇	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國馬里蘭大學電機博士	
			經歷	台大電機系/電子所教授	
			專長	通訊 IC/VLSI CAD/晶片內網路系統	
吳重雨	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	國立交通大學電子研究所博士	
			經歷	國立交通大學電機學院院長	
			專長	奈米電子與超大型積體電路，包括混合訊號電路與系統設計，生物晶片，射頻積體電路及電腦輔助分析	
呂良鴻	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	Ph D, University of Michigan	
			經歷	台大電子所	
			專長	射頻混合訊號電路	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
李昆忠	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國南加州大學電機博士(1991) Ph.D., Univ. of Southern California, U.S.A.	
			經歷	國立成功大學電機系副教授(1991-1997) 國立成功大學電機系教授(1997-) 國立成功大學晶片系統研發中心主任(2008 Aug.-); 台灣積體電路設計學會理事長(2008Aug-) 美國史丹福大學電機系訪問教授(2003 Aug. ~ 2004 Jan.)	
			專長	超大型積體電路設計與測試 VLSI Design and Testing 超大型積體電路電腦輔助設計 VLSI Computer-Aided Design 計算機演算法 Computer Algorithms	
吳誠文	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國加州大學聖塔芭芭拉分校電機博士	
			經歷	電機系主任、電資院院長、技服組主任	
			專長	超大型積體電路計算原理、設計與測試	
李政崑	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國印地安那大學博士	
			經歷	清華大學資工系教授	
			專長	平行語言設計、編譯器、Java 系統軟體環境	
李順裕	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	國立成功大學電機工程學系博士	
			經歷	國立中正大學電機工程學系副教授 國立中正大學電機工程學系助理教授 南台科技大學電子工程系助理教授 南台科技大學積體電路設計中心主任	
			專長	類比積體電路、混合訊號積體電路、射頻積體電路、生醫檢測晶片、微機電介面電路	
汪重光	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國加州大學柏克萊分校電機博士	
			經歷	台灣大學電子所教授	
			專長	高速低功耗類比與混合信號積體電路設計	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
周世傑	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	國立交通大學電子工程博士
			經歷	<ul style="list-style-type: none"> ● 電子工程系主任(08/2006-07/2009) ● Agere Systems, USA Communication Circuits& Systems Research Lab. (the Circuits& Systems Research Lab. of Bell Laboratories) Visiting Research Consultant 2001/07~2001/10 ● 國立中央大學通訊系統中心 通訊電子技術組 召集人 1999/8~ 2004/07 ● 國立中央大學 電機工程系 教授 ● 1997/08 ~ 2004/07 ● 國立中央大學 電機工程系 副教授 1990/08 至 1997/07 ● 美國伊利諾大學香檳分校 Coordinated Science Lab. 客座副教授 1993/08 至 1994/07 <p>海軍輪機學校 電機組 少尉教官 1988/07 至 1990/05</p>
			專長	數位積體電路與系統、通訊積體電路、計算機輔助設計
金仲達	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國密西根州立大學博士
			經歷	曾擔任多項國際會議之大會主席、議程主席或副主席 (如 ACSAC2008、EUC2008、ISPAN2008 、 ICPADS2007 、 ICPP2007 、 SUTC2006 等)
			專長	分散式系統、嵌入式系統

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
周景揚	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	<ul style="list-style-type: none"> ● Ph.D in Computer Science, University of Illinois at Urbana-Champaign, USA, 1985. ● M.S. in Computer Science, University of Illinois at Urbana-Champaign, USA, 1983. ● B.S. in Electrical Engineering, National Taiwan University, Taiwan, 1979. 	
			經歷	<ul style="list-style-type: none"> ● IEEE Fellow (2005). ● Vice Chancellor (Academic Affair), University System of Taiwan, April 2007 – Present. ● Vice President and Director General, National Chip Implementation Center, National Applied Research Laboratories, Taiwan, R.O.C., February 2004 – June 2007. ● Chairman, Department of Electronics Engineering, National Chiao Tung University, Taiwan, R.O.C., August 2000 – July 2003. ● Professor, Department of Electronics Engineering, National Chiao Tung University, Taiwan, R.O.C., August 1998 – Present. ● Member of Technical Staff, Computer Aided Design and Test Laboratory, AT&T Bell Laboratories, Murray Hill, New Jersey, September 1986 - 1994. Senior Member of Technical Staff, Computer Science Laboratory, GTE Laboratories Incorporated, Waltham, MA, July 1985 - September 1986. 	
			專長	<ul style="list-style-type: none"> ● VLSI Design Automation, ● VLSI Testing, ● Design Verification, ● VLSI System Design 	
金雅琴	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	博士：電機工程，加州大學柏克萊分校 碩士：電機工程，加州大學柏克萊分校 大學：電機工程，國立台灣大學	
			經歷	National Tsing-Hua University, Hsinchu, Taiwan (1999 ~) SILICON SYSTEMS in Santa Cruz, California (1995)	
			專長	高介電閘介電層製程、特性量測及可靠性研究、CMOS 影像感測器	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
張世杰 (教授)	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	1. The B.S. degree in Electrical Engineering from National Taiwan University in 1987 2. The Ph.D. degree in Electrical Engineering from the University of California, Santa Barbara in 1994	
			經歷	1. Synopsys, Inc. in Mountain view, CA, from 1995 to 1996. 2. Department of Computer Science and Information Engineering of National Chung Cheng University from 1996-2001. He is now a professor in the Department of Computer Science and director in IC Design Technology Center of National Tsing-Hua University .	
			專長	Logic synthesis, Functional Verification for SoC, and Noise Analysis	
張振豪	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國南加州大學電機博士	
			經歷	系主任—國立中興大學電機工程系(2006/8~目前) 工科中心主任—國立中興大學工學院(2005/8~2006/7) 教授—國立中興大學電機工程系(2003/8~目前) 副教授—國立中興大學電機工程系(1996/8~2003/8) 副教授—國立宜蘭技術學院電子工程科(1995/8~1996/7) 研究員—工業技術研究院電子所(1995/6~1995/8) 研究助理—美國南加州大學電機工程系(1992/1~1995/5)	
			專長	VLSI 電路與系統設計 混合信號積體電路設計	
許明華	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	國立成功大學 電機研究所 博士	
			經歷	現任：國立雲林科技大學 電子工程系 系主任兼教授 1. 國立雲林科技大學 電子工程系 副教授 2. 國立雲林技術學院 電子工程系 副教授 3. 逢甲大學 電子工程系 副教授	
			專長	1. 微電工程學門 2. 數位信號處理	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
許梅娟	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國普渡大學化工博士 1992 臺灣大學化工碩士 1987 成功大學化工學士 1985	
			經歷	生物技術開發中心助理研究員 (1987.08-1988.06) 成大化工系副教授 (1992.08-1998.07)	
			專長	奈米生物材料與生物晶片； 生物材料與藥物負載； 生物燃料電池； 生質能發酵； 親和性分離與純化	
郭峻因	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	國立交通大學電子博士	
			經歷	<ul style="list-style-type: none"> ■ 國立中正大學研究傑出特聘教授 (2008~2009) ■ 國立中正大學資訊工程學系教授 (2003/8 迄今) ■ 國立中正大學 SOC 研究中心主任 (2005/8~2008/7) ■ 國立中正大學資訊工程學系副教授 (2001/8~2003/7) ■ 國立聯合技術學院電子工程系副教授 (1994/8~2001/7) 工研院電通所數位訊號處理部工程師 (1993/12~1994/10)	
			專長	<ol style="list-style-type: none"> 1. VLSI design 2. Digital Signal Processing 3. Low-power multimedia design 4. Digital IP design SoC design	
陳少傑	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	Southern Methodist University 博士	
			經歷	國立台灣大學電子工程學研究所教授	
			專長	RF Circuit Design, SOC Design	
陳宏明	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	PhD, University of Texas at Austin	
			經歷	國立交通大學電子工程系助理教授	
			專長	Physical Design Automation and Design Methodology	
陳添福	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國華盛頓大學博士	
			經歷	國立中正大學資訊工程系副教授 美國 Intel 訪問教授 王安電腦系統軟體工程師	
			專長	計算機結構、SOC 設計、嵌入式系統	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
黃威	總計畫主持人	執行計畫及協調各子計劃之執行	<p>學 歷</p> <p>University of Manitoba - Winnipeg, Manitoba, Canada 博士</p> <p>經 歷</p> <ul style="list-style-type: none"> · 國立交通大學 電子與資訊研究中心主任 2002 至 2008 年 · 國立交通大學代理校長 2006 至 2007 年 · 國立交通大學副校長 2005 至 2007 年 · 晶片系統國家型科技計畫 共同主持人/辦公室主任 2003 至 2007 年 · 國立交通大學 晶片系統 (SoC) 研究中心主任 2003 至 2006 年 · 美國 IBM T. J. Watson Research Center (華生研究總中心)研究員 1984 至 2002 年 · 美國哥倫比亞大學 電子工程系所客座正教授 1993 至 2003 年 · 美國哥倫比亞大學 電子工程系所副教授 1982 至 1984 年 · 美國哥倫比亞大學 電子工程系所助理教授 1979 至 1982 年 · 加拿大康克迪亞大學 電子工程系所助理教授 1976 至 1978 年 · 加拿大曼尼托巴大學 電子工程系所材料研究實驗室博士後研究員 1974 至 1976 年 <p>專 長</p> <ol style="list-style-type: none"> 1. 晶片系統與積體電路設計 2. 計算機結構與訊號處理器 3. 半導體記憶元件與物理 4. 低功率奈米電路與系統 	
黃英哲	總計畫主持人	執行計畫及協調各子計劃之執行	<p>學 歷</p> <p>美國南加州大學計算機博士</p> <p>經 歷</p> <p>國立中山大學資訊工程學系教授</p> <p>專 長</p> <p>計算機架構、超大型積體電路設計 VLSI 電腦輔助設計、系統軟體、嵌入式系統</p>	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
黃錫瑜 教授	總計畫主 持人	執行計畫及協調 各子計劃之執行	學歷	U. of California, Santa Barbara 博士	
			經歷	清華大學電機系教授	
			專長	記憶體電路設計、可測性晶片設計	
溫 環 岸	總計畫主 持人	執行計畫及協調 各子計劃之執行	學歷	國立成功大學 電機工程系 博士	
			經歷	國立交通大學 電子工程學系及電子研究所 教授	
			專長	超大型積體電路設計 / 通訊系統 / 計算機 輔助設計 / 編碼理論 / 電子電路設計	
劉深淵	總計畫主 持人	執行計畫及協調 各子計劃之執行	學歷	台灣大學電機工程研究所博士	
			經歷	台灣大學電機學系教授	
			專長	類比、混合式、射頻積體電路設計	
劉濱達	總計畫主 持人	執行計畫及協調 各子計劃之執行	學歷	國立成功大學電機博士	
			經歷	國立成功大學電機系特聘教授	
			專長	積體電路設計、電腦輔助設計、神經網路、 生物推論系統及視訊處理之架構與晶片設 計、低功率電路及晶片系統技術	
蔡淳仁	總計畫主 持人	執行計畫及協調 各子計劃之執行	學歷	美國西北大學電機博士	
			經歷	國立交通大學資訊工程系 助理教授 美國 PacketVideo Corp., Principal Member of Technical Staff	
			專長	嵌入式系統軟硬體協同設計、視訊編碼理 論、多媒體系統設計	
闕志達	總計畫主 持人	執行計畫及協調 各子計劃之執行	學歷	加州理工學院/電機工程博士	
			經歷	國立台灣大學(2007/8 迄今) 電機工程學系/電子工程學研究所-教授	
			專長	Integrated Circuits Design Baseband Communication IC Design	
蘇朝琴	總計畫主 持人	執行計畫及協調 各子計劃之執行	學歷	美國威斯康辛大學電機電腦工程博士	
			經歷	國立中央大學教授	
			專長	VLSI 電路設計與測試、通信電路系統	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
魏慶隆	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國德州理工大學電機工程系博士 美國德州理工大學電腦科學/數學系碩士 國立中央大學數學系學士	
			經歷	中央大學電機系教授 國家晶片系統設計中心主任 國立中央大學資電學院院長 國立中央大學台積電傑出講座教授	
			專長	VLSI 設計、可靠性分析與設計	
蔡宗漢	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	國立台灣大學電機博士	
			經歷	國立中央大學電機系教授	
			專長	VLSI 電路設計 通訊多媒體設計 SOC 設計	
唐經洲	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	國立成功大學電機工程研究所博士	
			經歷	現職：工研院晶片中心/主任室特助	
			專長	超大型積體電路(VLSI)設計與測試，單晶片及多媒體系統設計	
邱俊誠	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	美國科羅拉多大學航空太空工程博士	
			經歷	1. 交通大學電機與控制工程學系教授兼系主任 2. 交通大學仿生系統中心主任 3. 晶片系統國家型科技計畫專案召集人	
			專長	微機電系統/生醫感測晶片/伺服控制系統/航太工程	
林永隆 (教授)	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	Ph.D., Computer Science, University of Illinois, Urbana-Champaign	
			經歷	1.Tsing Hua Chair Professor, Department of Computer Science, National Tsing Hua University 2.Dean of Research & Development, National Tsing Hua University 3.Co-founder & Chief Technology Advisor, Global UniChip Corp. 4.Adjunct Professor, Department of Computer Science, Peking University	
			專長	Design Automation of VLSI	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長			
鄭桂忠	總計畫主持人	執行計畫及協調各子計劃之執行	學歷	加州理工學院博士		
			經歷	美國加州 Second Sight Medical Products, Inc. Senior Electrical Engineer		
			專長	仿神經積體電路設計、生醫系統晶片設計、混合信號晶片設計		
王建鎮	主持人	75 人月	學歷	交通大學電子工程研究所碩士		
			經歷	國家晶片系統設計中心研究員兼副主任		
			專長	VLSI/SoC 設計		

與原計畫規劃差異說明：無

肆、計畫已獲得之主要成就與量化成果(output)

表一 科技計畫之績效指標(請依計畫性質勾選項目，色塊區為必填)

計畫 類別 績效指標	1 2 3 4 5 6 7 8 9 99									
	學術研究	創新前瞻	技術發展 (開發)	系統發展 (開發)	政策、法、制度、規範、系統之規劃(制訂)	研發環境建構 (改善)	人才培育(訓練)	研究計劃管理	研究調查	其他
A 論文	V	V	V				V			
B 研究團隊養成	V			V	V	V	V			
C 博碩士培育	V						V			
D 研究報告	V	V			V	V	V	V	V	
E 辦理學術活動	V	V								
F 形成教材	V					V	V			
G 專利			V	V						
H 技術報告		V	V	V						
I 技術活動	V	V			V					

類別 績效指標	計畫	1	2	3	4	5	6	7	8	9	99
		學術研究	創新前瞻	技術發展(開發)	系統發展(開發)	政策、法、制度、規範、系統之規劃(制訂)	研發環境建構(改善)	人才培育(訓練)	研究計劃管理	研究調查	其他
J 技術移轉		V	V	V	V			V			
S 技術服務		V									
K 規範/標準制訂		V									
L 促成廠商或產業團體投資		V						V			
M 創新產業或模式建立											
N 協助提升我國產業全球地位或產業競爭力		V									
O 共通/檢測技術服務						V					
T 促成與學界或產業團體合作研究		V	V	V	V	V		V	V		
U 促成智財權資金融通											
V 提高能源利用率											
W 提升公共服務											
X 提高人民或業者收入		V									
P 創業育成											
Q 資訊服務											
R 增加就業								V			
Y 資料庫									V		
Z 調查成果									V		
AA 決策依據											

表二 請依上表勾選合適計畫評估之項目填寫初級產出、效益及重大突破(填寫說明如表格內容)

績效指標	初級產出 量化值	效益說明	重大突破
A 論文	<ul style="list-style-type: none"> ● 國際會議論文 340 篇 ● 國際期刊論文 206 篇 ● 國內會議論文 126 篇 ● 國內期刊論文 14 篇 	<ul style="list-style-type: none"> ● 國內會議論文為 VLSI/CAD, 為國內 VLSI 研究領域之最大會議。 ● IF:3.569 (27/146) ● 發表論文於 IEEE 等重要期刊與國際學術會議 ● 整合子計畫一與子計畫二之初步成果, 開發出光感測元件及微線圈陣列結合之本研究陣列晶片之主要構成單元 ● 所產出的成果已發表在 IEEE 國際期刊或等同價值的國際及期刊 ● 第八屆旺宏金矽獎銅獎 ● 第三屆鳳凰盃 IC 設計競賽佳作獎 ● 3rd TSMC Outstanding Research Award 銅獎 ● 2008 沈文仁教授紀念獎 年度論文獎 ● 2008 嵌入式系統設計競賽軟硬體整合組特優獎 ● IEEE Trans. on Circuits and Systems for Video Technology 及 Trans. on Multimedia 為影像處理中最頂尖的期刊, 影響係數分別為 1.685 及 1.518 ● <i>Biosensors and Bioelectronics</i> 為電化學領預排名第一的期刊, 影響係數為 5.016 <i>Journal of Nanoscience and Nanotechnology</i> 為排名前百分之 20, 其影響係數為 2 左右; 其他的期刊排名皆在前百分之 50 	<ul style="list-style-type: none"> ● 全域繞線器 (NTHU-Route 2.0) 獲得 2008 International Symposium on PhysicalDesign (ISPD) Global Routing Contest 第一名。 ● 其中一篇論文獲獎 (ASPDAC 2009 Special Feature Design Award) ● 將目前之 SVC 編碼器的影像品質再做提升 ● 以電子系統層級概念與工具完成一可在時間域與空間域重新取樣之影像成像系統 ● 成功利用 LTPS 技術開發出陣列晶片之主要構成單元 ● 提出自行合成之螢光性單體成功製備出對肌酸酐具高選擇性之感測層材料。 ● 首度提出利用 PEDOT/ CNT 修飾電極於改測亞硝酸鹽感測應用。 ● 論文產出方面包括植入式與圓極化天線的創新, 還有 CMOS 溫度感測器的研製在生醫遙測上的應用, 最後還包含生醫無線傳能系統的實現。 ● 44th ISSCC/DAC SDC Award ● 14th ASP-DAC

		<p>以內。期刊 <i>IEICE</i> 影響係數為 0.508</p> <ul style="list-style-type: none"> ● <i>Biosensors and Bioelectronics</i> 為電化學領預排名第一的期刊，影響係數為 5.016； ● 於 2008 IEEE Asia Pacific Conference on Circuits and Systems (APCCAS 2008)獲得 outstanding student paper award ● 論文發表在國際上重要研討會 Symposium on VLSI Circuits ● 並於 IEEE Journal of Solid-State 發表 LCD panel 的重要 IP MDLL ● 這些論文著重在 GDSII 到光學微影模擬的系統發展，為一個結合學術與實務的 EDA 成品 ● 一般視訊壓縮方法中使用 SAD 計算移動估測，利用 NCC 的特性可以在影像變化區域得到更準確的估測，運用在超高畫質電視的視訊，可以提升壓縮視訊畫質 	<p>University LSI design contest Award: 2</p> <ul style="list-style-type: none"> ● 3rd TSMC Outstanding Research Award 銅獎 ● 冗餘接點安插 (redundant via insertion)技術與已知方法(皆為 heuristic)相較，不但速度快且保證求出最佳解；此外能與 wire bending 技術結合，進一步提升安插率。 ● 全域繞線器 (NTHU-Route 2.0) 獲得 2008 International Symposium on PhysicalDesign(ISPD) Global Routing Contest 第一名。 ● 可透過『自我測試電路』來自動調整靜態記憶體內部之時序的技術，以確保在奈米製程下的操作，提高良率。 ● 一個含佈局圖產生能力的靜態記憶體編譯器。 ● <i>Biosensors and Bioelectronics</i> 期刊的審查委員給予的評價”The utilization of copolymer composition is a fascinating approach developing difference in the recognition sites (and thus extremely potential for multiplexing).” ● Instant Formation of Molecularly Imprinted Poly(ethylene-co-vinyl alcohol)/Quantum Dot
--	--	--	--

				<p>Composite Nanoparticles</p> <ul style="list-style-type: none"> ● 全 TFT 之 LCD gate driver 及 source driver ● 利用 on-chip TFT PLL 減少 gate driver 面積 ● 本系統稱之為 MaYas, 為國內學術界含工業界第一個可以將佈局圖與光學微影結合的系統 ● 利用 normalized cross correlation 提升移動估測的結果
	B 研究團隊養成	63 團隊		<ul style="list-style-type: none"> ● 完成聲學實驗室無響箱及相關量測設備建制。建立如回授路徑量測等的實驗程序。為研究團隊跨入人因聲學領域提供實驗保障。 ● 藉由計畫組成研究團隊並充實研究設備 ● 由各計畫主持人及相關研究人員及組織建構成個”Biolab-on-IC”之研究團隊 ● 持續申請與執行跨學門研究案. ● 羅錦興老師與黃弘一老師 (無線生醫晶片與天線實驗室) ● 培養為一個跨校(高雄大學及中山大學)並且整合 8 個不同的實驗室團隊，進行軟體硬體整合型團隊開發 ● 本計畫結合本系四位優秀的 VLSI/CAD 相關老師: (黎靖教授，田子坤教授， <ul style="list-style-type: none"> ● 建立跨校(交大、成大)跨組織(大學與醫院)研究之跨領域團隊 ● 跨校合作團隊 ● 成功整合校內外研究單位的資源及研發技術 ● 獲頒經濟部第二屆大學產業經濟貢獻獎-團隊獎

			<ul style="list-style-type: none"> ● 王立洋教授，唐經洲教授) ● 本計劃與 清大 張克正教授，與成大 陳寬任教授形成一個光罩設計團隊 ● 本計劃與 成大 鄧君豪教授，高師大 郭榮升 也形成一個光學微影模擬 ● 各個團隊目前都保持高度合作關係，希望對於光罩設計可以提供更好的技術 	
	C 博碩士培育	<ul style="list-style-type: none"> ● 培訓中 長期 47 人 ● 培育博 士 230 人 ● 培育碩 士 782 人 ● 培育其 他 138 人 	<ul style="list-style-type: none"> ● 培育育無線通訊專長之博碩士生與大學部學生 ● 培育碩博士學生基本之學術研究素養 ● 畢業生皆進入 IC 設計公司從事數位影像、與視訊處理、數位電視、及 GPS 系統之 IC 及系統整合設計 ● 為國家培養優秀的後端設計流程整合人才 	<ul style="list-style-type: none"> ● 產值(薪資)約 45000/月 ● 本產業還未在我國生根，這些博碩士生將是生醫產業的種子團隊 ● 碩博士研究生畢業後從事相關行業工作，擴充此產業人力資源
	D 研究報告		<ul style="list-style-type: none"> ● 系統整合之各組成元件已分別於各子計畫中初步完成獨立驗證，與功能協同之整合元件設計 	<ul style="list-style-type: none"> ● 子計畫間設計元件整合技術臻益成熟
	E 辦理學術活動		<ul style="list-style-type: none"> ● 2008 年 12 月 22 至 23 日假交通大學交映樓國際會議廳舉辦第八屆台日微電子國際研討會，主題為〔 Bioelectronics and Green Electronics 〕 ● 辦理教育部 PAL 聯盟國外講員短期課程 1 場參加課程研習人次為 114 人 ● 辦理國內 IC Layout 研討會 workshop1 場吸引來自全國各大學 23 位教授及 40 位學生參加 ● 辦理教育部 ESW 聯盟「ESW 課程種子教師與助教養成研習」3 場培養 	<ul style="list-style-type: none"> ● 邀請台灣與日本雙方的專家人士約 20 位來發表專題演講及座談會，針對現今最新生醫電子及綠色能源技術，集思廣益，帶來新契機。研討會後並將安排日方專家進行參訪行程，帶來更多交流機會 ● 辦理國際雙邊研討會，促進與國際相關人士交流。 ● 辦理主要之國際研討會 1 次 (APSCC 2008) ● TPC member: VLSI/CAD Symposium

		<ul style="list-style-type: none"> ● 嵌入式軟體課程授課團隊，參與人數 210 人 ● 舉辦 2008 年嵌入式系統設計競賽訓練課程參加人數達 200 人 ● 舉辦 2008 年嵌入式系統設計競賽參加人數達 600 人 ● 辦理 2008 生醫電子積體電路設計研習營共 1 個場次參加學員共 124 人 ● 辦理奇景亞布局競賽 1 場協助提升國內佈局能力 	<ul style="list-style-type: none"> ● 2008, ASPDAC 2009, SASIMI 2009 ● 辦理國內 EDA 產學策略座談會
	F 形成教材	<ul style="list-style-type: none"> ● 總計畫共同主持人在交大電子系開立一學期「生醫電子系統設計導論」 ● 研究所相關課程:1(數位訊號處理實驗與專題) ● 大學部相關課程:1(電工實驗:通訊實驗與專題) ● 交大系統模型設計驗證課程引用部分教材 ● 數位視訊系統單晶片設計及 ESL 課程教材 ● 提供開放原始碼供台灣業界與學術單位使用 ● 提供視訊技術與晶片設計相關研究所教材培養相關領域人才 ● 完成「DIP 設計概論」非同步課程教材製作上傳至教育部 SOC 聯盟資料庫供後續推廣 ● VLSI Design for Manufacturability ● 培育國內半導體及積體電路設計人才 ● 撰寫“混何訊號積體電路佈局設計”與“光罩微影工程”協助提升國內佈局與光罩設計教學能力 	<ul style="list-style-type: none"> ● 積累數位訊號處理實驗與通訊實驗課程等相關實驗教材

	其他			
	G 專利	● 申請 8 取得 21	<ul style="list-style-type: none"> ● 利用銦錫氧化物(ITO)為材料之透明電極沉積形成磁微線圈，能產生磁場與磁力推動帶磁性顆粒之生物樣本 ● 提供可再遠端實體通路購物具雙向互動之機器人設計，並具自動結帳之功能。 ● 可應用於即時監控系統 ● 申請之專利一項兩件(中華民國及美國各一件)：Method of Data Reuse for Motion Estimation(移動預估之資料重複使用方法) 	<ul style="list-style-type: none"> ● 以銦錫氧化物(ITO)透明電極設計磁微線圈架構之可行 ● 申請一件運用於 TFT 之”非線性 R-2R DAC 可改善目前 LCD source driver 之面積
	H 技術報告	22 篇	<ul style="list-style-type: none"> ● 以 CMMI 規範撰寫之技術報告四份與使用手冊一份這些報告讓本系統可以讓成果有效率的擴散 	
	I 技術活動	●	<ul style="list-style-type: none"> ● 本年度計畫人員踴躍參與相關國際投稿，並獲得肯定。積極參與此類技術活動，促進與國內外相關人士交流機會。 ● 受邀於 2008 NSOC-IMEC Europe Workshop 演講 Theme 5 Applications 主題 ● 受邀於 NSOC 橋接計畫多媒體技術推廣研討會演講 ● 介紹 CCU 低功率多媒體 IP 設計技術與 Media To Go 應用系統 ● 介紹 CCU 低功率多媒體 IP 設計技術 	<ul style="list-style-type: none"> ● 在德國參與 ICME，在中國參與 ICCCAS 及 APCCAS 研討會並發表論文
	J 技術移轉			
	S 技術服務		<ul style="list-style-type: none"> ● 進行一項技術服務委託案，由真茂科技股份有限公司委託，於台北縣私立雙連安養中心佈建一個 Zigbee 無線定位系統 	
	其他			
	L 促成廠商或產業團體投資	計 5 家	<ul style="list-style-type: none"> ● 促成偉創力及雍智兩家公司與交通大學產學合作 	

	M 創新產業或模式建立			
	N 協助提升我國產業全球地位或產業競爭力		<ul style="list-style-type: none"> 為我國第一個投入 3DG SoC 研發團隊 	<ul style="list-style-type: none"> ASPDAC 2009 國際研討會獲得 Special Feature Design Award 微懸臂樑生化感測器具有免螢光標記、低成本製作及潛在可大量平行化檢測之優點，並朝向微小化、可攜帶式系統發展。 為減低及避免外在環境的影響，提供一良好封裝結構也是未來我們組裝的重點。考慮點包括：溫度所造成的訊號漂移、外在擾動所造成的環境雜訊。若未來與無線傳輸晶片結合，可適用 affinity-based 之蛋白質之心臟疾病相關之生物標記，有非常大的機會領先全球心臟疾病相關之生醫感測器技術。
	O 共通/檢測技術服務			<ul style="list-style-type: none"> 本計畫成功開發出了無線測試機台原型以及一系列適用於無線測試環境的技術。改良目前無線測試機台的架構，增進其效能以進一步降低測試成本，提升我國測試產業在世界的地位。
	T 促成與學界或產業團體合作研究	<ul style="list-style-type: none"> 共有 4 件學界或產業團體合作研究，研究總額 7400 仟元 	<ul style="list-style-type: none"> 工研院與交通大學聯合研發中心產學合作計畫合作 主持人與工研院 STC 合作研究案〔Study of Multi-thread & IPC Enhancement on PACDSP〕，持續就 PCASDSP 相關技術作進一步研發 申請『複方丹參』小丸藥證 	

	U 促成智財權 資金融通			
	其他			
	P 創業育成			
	Q 資訊服務			
	R 增加 就業			
	W 提升公共服 務		<ul style="list-style-type: none"> ● 於台大醫院北護分院 5 樓 護理之家佈建一個 Zigbee 室內無線定位系統，目前 持續運作中 ● 結合科技與公共醫療服 務，提昇老年照護院所之 住民安全，營造更舒適安 全之照護環境 	
	X 提高人民或 業者收入			
	其他			
	O 共通/檢測技 術服務			
	V 提高能源利 用率		<ul style="list-style-type: none"> ● 技術開發效能提升。降低 生產製程的時間及程序複 雜性，可有效節省能源。 	
	Z 調查 成果			
	其他			
	K 規範/標準制 訂		<ul style="list-style-type: none"> ● 5 個技術貢獻案被 MPEG 接受提高台灣在國際視訊 標準訂定的能見度及地位 	
	Y 資料 庫			
	XY 性別平等 促進			
	AA 決策依據			
	其他			

伍、評估主要成就及成果之價值與貢獻度 (outcome)

(請以學術成就(科技基礎研究)、技術創新成就 (科技整合創新)、經濟效益 (經濟產業促進)、社會影響 (社會福祉提昇、環保安全)、其它效益 (政策管理及其它) 等項目詳述)

一、學術成就(科技基礎研究) (權重 50%)

- 產出”結合等化與同步雙迴路架構之數位電視廣播接收機”的晶片，目前已量測完畢。其核心晶片功耗為 30.78 mW，並且最高操作頻率可達到 65 MHz。提出應用在多輸入輸出系統中之多層多路徑球面解碼器，加速找到最大可能解(maximum likelihood solution)的搜尋時間，解碼周期較傳統球面解碼器降低 50%。
- 下線製作 a-Si 製程非同步 FIR 濾波器，也設計並下線了另一個更大型的影像處理器，預計將可用於整合型數位相框之應用。
- 搭配 ESL 應用技術，使用 System-C 語法，完成 H.264 視訊解碼器之系統架構，整合系統規格，完成具有高效能、低功率消耗以及可測試性之 H.264 視訊單晶片系統。
- 完成大部份 10 GBase-T(802.3an)系統硬體架構之設計、評估與量測，包含類比、混合及數位信號處理技術。
- 從系統架構、規格與介面、共同模擬驗證、電路設計以致於設計流程、完整通貫之 Gigabit 高速傳輸設計 SOC 設計技術。
- 將感光二極體、微型線圈及介電泳電極等半導體元件以低溫複晶矽技術實現於玻璃基板上，並初步完成各個元件功能的獨立驗證。
- 實現開發 802.16e 接收端基頻電路晶片。該晶片可支援符合 802.16e 所提出的 OFDMA 系統規格。其通道估測和同步估測方法可應用在高達 120 公里車速下之劇烈通道變化環境。
- 完成助聽器演算法的 RTL 實現，並以 FPGA 實現及驗證。

二、技術創新(科技整合創新) (權重 30%)

- 平行化且可處理連續性資料之 Radix-2 之記憶體式快速傅立葉轉換處理器，可達到速度快、控制簡單、面積小之優點
- 國內首創以 TFT 電晶體製作出大型數位電路(乘加器)與數位濾波器，DSP 與影像處理器。
- 電子系統階層藉由漸進層級的設計，降低設計的複雜度，並基於由上到下設計流程，先透過系統探勘平台分析，可重複使用於不同的系統平台上，提高使用彈性。
- 設計出適用於 10GBASE-T 系統之時脈誤差偵測器以及兩階段式之可適性收發機架構
- 完成毫米波段之無線網路 SIP/SOC 設計技術之整合及創新架構。
- UniCore-II 為一項整合 multithreading multicore 之 DSP core，達到低功率與高效能之設計目標，為國內首先推出之創新設計。
- 多重視訊標準解碼器 IP 設計與 H.264 編碼器 IP 設計，具備高畫質、低功率與低硬體成本等特性。

- 結合影像感測、微線圈磁控、微流體及微磁珠修飾等技術於玻璃面板上，除了逐步實現以 SoP (system on panel)。
- 提出 75-GHz 鎮相迴路架構，大幅提升了鎖相迴路的操作頻率，對參考時脈突波 (Reference Spur)的抗干擾特性，使其更適合運用於無線通訊系統上。
- 已經發展出可以完全由聽障者自行調整助聽器參數之方法，並整合發展出完整之軟硬體平台，相較於市售產品，有極獨特之優勢。

三、經濟效益(產業經濟發展)(權重 11%)

- 車用行動視訊會議系統乃是建基在已有的數位電視廣播解調模組上，並以硬體重複利用的觀念，增加硬體使用率
- 可以結合軟性顯示器製作出軟性電子消費性產品，如軟性計算機，更可延展至可彎曲 (bending)及摺疊的電子產品。
- 電子鼻可被應用在手機、識別證、卡片、以及各式各樣的產品上，屆時對於學術研究、國家發展、經濟市場上可預期達到相當的貢獻。
- 高速網路傳輸的需求不斷地再增加，10GBASE-T 建設成本低，為取代光纖解決方案。
- 利用毫米波進行無線高速資訊傳輸，可應用於高畫質多媒體應用(例如 wireless HD)，未來市場需求具有高度成長經濟價值。
- 低功率多媒體設計技術，因具備優異之效能而獲得廠商之青睞，目前已經吸引廠商(工研院晶片系統設計中心與凌陽核心科技公司)進行兩件委託計畫合作。
- 低功率多媒體設計技術，因具備優異之效能而獲得廠商之青睞，目前已經完成一件技術移轉(奇景光電公司)與吸引廠商(奇景光電公司與冠宇國際電子公司)進行三件委託計畫合作。

四、社會影響(民生社會發展、環境安全永續)(權重 7%)

- 車用通訊系統能夠如果發展成熟，可以提供所有駕駛一個行車環境安全的偵測，保障行車安全，提供如道路行車狀況、商店位置、停車位搜尋等資訊。
- 電子鼻系統在環境監測、半導體工廠污氣排放、食物新鮮度檢測等眾多民生用途上均能扮演非常重要的角色
- 10GBASE-T 高速網路布置完成，必然會大大影響目前台灣的網路使用習慣，同時帶動更多附加的網路影音服務。
- 無線高速資訊傳輸提供快速資訊傳送與取得，若達到隨時隨地目標，將可提供生活多樣化需求。
- Media To Go 系統，可以廣泛應用於各種遠端互動式多媒體應用上，提昇手持式裝置之互動式多媒體處理能力，提升生活樂趣與品質。

五、其它效益(科技政策管理及其它)(權重 2%)

- 參考了美規 IEEE 802.16m 以及歐規 3GPP-LTE 的規格技術，有助於培植我國在無線行動通訊瞭解國際規格制定的程序。
- 藉由軟性電路的開發與設計發展出輕薄耐用的可攜式個人資訊系統來提供即時的生活資訊。
- 提出的設計技術和硬體架構，不僅可帶來效能的提升和功率與成本的降低，更可提供 IEEE 802.3an 制定委員會加以參考，並希望能予以接受。

陸、與相關計畫之配合

本計畫與電信國家型科技計畫合作密切，已有數項無線通訊 IC 由相關團隊進行研究。同時本計畫亦推動節能應用 SoC 專案，未來能源國家型計畫成立後將與其合作推動跨領域之研究。本計畫研究成果亦促成經濟部學界科專計畫作整合與推廣，例如：經濟部學界開發產業技術計畫「前瞻高效能低耗能之雙處理器系統技術研發」及「前瞻網路安全處理處理器晶片及相關 SOC 設計技術研發」等，並與經濟部法人科專計畫密切合作。

柒、後續工作構想之重點

未來將持續推動嵌入式系統與軟體專案與節能應用 SoC 專案，並將持續支持 CIC 協助學術界進行奈米製程 IC 設計與電子層級設計(ESL)等前瞻技術之研發。同時亦將推動研發成果橋接計畫，進行成果盤點與技術媒合，以期增加技轉效益與促進產學合作。

捌、檢討與展望

本計畫執行績效良好，已獲致優異研發成果。在研發方面，嵌入式系統及軟體設計，電子系統層級(ESL)設計及異質整合，節能應用 SoC 等研究項目均應再鼓勵更多團隊與人力從事相關研發工作。CIC 部分提供學界晶片下線與設計軟體，已深獲產學研各界肯定。產學合作方面已有不少績效，但國際合作由於對於研究人員誘因不大，仍需積極規劃提高誘因加以推動。

填表人：_____ 聯絡電話：_____ 傳真電話：_____

E-mail：_____

主管簽名：_____

附件五

國科會自由軟體成果效益事實報告

政府科技計畫成果效益報告

壹、基本資料：

計畫名稱：晶片系統國家型科技計畫-自由軟體暨嵌入式
自由軟體學術研發應用計畫 (2/3)

主持 人：蔡明祺 國立成功大學

審議編號：97-1902-03-庚-02

計畫期間(全程)：97年1月1日至99年12月31日

年度經費：98000 千元 全程經費規劃：307000 千元

執行單位：國科會工程處

貳、計畫目的、計畫架構與主要內容

一、計畫目的：

二、計畫架構(含樹狀圖)：

三、計畫主要內容

參、計畫經費與人力執行情形

一、計畫經費執行情形：(可以下列表格表達)

(一)計畫結構與經費

細部計畫		主持人	執行機關	備註
名稱	經費			
自由軟體暨嵌入式系統研發分項	74000	蔡明祺處長	國科會工程處	
嵌入式系統環境建置及教育訓練分項	12000	黃俊銘研究員	晶片中心	
自由軟體鑄造場分項	10000	何建明研究員	中研院資科所	
計畫辦公室分項	2000	郭耀煌教授	成功大學資工系	

※煩請依照中程綱要計畫之規劃填寫之！

(二)經資門經費表

會計科目	項目	預算數 / (執行數)			備註	
		主管機關預算 (委託、補助)	自籌款	合計		
				金額(元)		
一、經常支出	84000/83702					
1.人事費						
2.業務費						
3.差旅費						
4.管理費						
5.營業稅						
小計						
二、資本支出	14000/13089					
小計						
合計	金額	96791				
合計	占總經費%					

請將預算數及執行數並列，以括弧表示執行數

與原計畫規劃差異說明：無

(三)計畫人力

計畫名稱	執行情形	總人力 (人年)	研究員級	副研究員級	助理研究員級	助理
	原訂	95	30	30	30	5
	實際	182	63	55	55	9
	差異	87	33	25	25	4

說明：

研究員級：研究員、教授、主治醫師、簡任技正、若非以上職稱則相當於博士滿三年、或碩士滿六年、或學士滿九年之研究經驗者。

副研究員級：副研究員、副教授、助研究員、助教授、總醫師、薦任技正、若非以上職稱則相當於博士、碩士滿三年、學士滿六年以上之研究經驗者。

助理研究員級：助理研究員、講師、住院醫師、技士、若非以上職稱則相當於碩士、或學士滿三年以上之研究經驗者。

助理：研究助理、助教、實習醫師、若非以上職稱則相當於學士、或專科滿三年以上之研究經驗者。

與原計畫規劃差異說明：本案人力執行情況差異說明，主要補助研究計畫原訂 80 件計畫及總人力 95 人年，而實際達成補助研究計畫 100 件以及 3 件推動補助建置計畫，共 182 人年。

(四) 主要人力投入情形(副研究員級以上)

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
楊竹星	嵌入式多核心平台開放系統與應用軟體開發	計畫主持人 0.2 人年	學 歷	國立成功大學資訊工程學系
			經 歷	國立成功大學電機工程學系(所)
			專 長	學習科技、網際網路技術、大型網路流量監控、分析與管理、無線網路安全控管系統
吳曉光	在嵌入式平台上實做多媒體中心(嵌入式系統軟體關鍵技術開發分項)	計畫主持人 0.2 人年	學 歷	美國加州大學洛杉磯分校資訊工程系
			經 歷	國立中央大學 資訊工程系
			專 長	通訊網路、資料庫系統、高速資訊網路、無線網路
楊武	應用於嵌入式異質多核心平台之爪哇虛擬機器(嵌入式軟體關鍵技術開發分項)	計畫主持人 0.2 人年	學 歷	威斯康新大學計算機科學
			經 歷	國立交通大學資訊工程學系(所)
			專 長	資訊工程
李政崑	總計畫:多核心共用平台上之系統軟體研發計畫	計畫主持人 0.2 人年	學 歷	印第安那大學電腦科學
			經 歷	國立清華大學資訊工程學系(所)
			專 長	編譯器、Embedded Compiler、平行化編譯器、parallel languages
李政崑	子計畫一:多核心嵌入式系統程式語言	計畫主持人 0.2 人年	學 歷	印第安那大學電腦科學
			經 歷	國立清華大學資訊工程學系(所)
			專 長	編譯器、Embedded Compiler、平行化編譯器、parallel languages
石維寬	子計畫二:多核心系統的即時可排程性之系統分析工具	計畫主持人 0.2 人年	學 歷	Univ. of Illinois at Urbana-Champaign Computer Science
			經 歷	國立清華大學 資訊工程學系(所)
			專 長	即時系統設計、無線及個人通訊、網際網路技術、多媒體系統、Wireless Sensor Network

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
熊博安	子計畫四:多核心嵌入式軟體之合成與程式碼生成 (嵌入式系統軟體關鍵技術開發分項)	計畫主持人 0.2人年	學歷	國立台灣大學電機工程研究所
			經歷	國立中正大學 資訊工程學系
			專長	資訊工程、即時系統設計與驗證、嵌入式系統設計與驗證、晶片系統設計與驗證、軟硬體共同設計與驗證、可重組式計算與系統、正規驗證
龔旭陽	嵌入式通訊系統之運算資源調適控制機置設計與製作	計畫主持人 0.2人年	學歷	成功大學電腦科學與資訊工程
			經歷	國立屏東科技大學 資訊管理系
			專長	無線感測網路、電腦網路、行動式通訊、嵌入式多媒體通訊應用系統
林盈達	總計畫:多核心共用平台上之系統軟體研發計畫	計畫主持人 0.2人年	學歷	加州大學洛杉磯分校計算機科學研究所
			經歷	國立交通大學資訊工程學系(所)
			專長	計算機網路、高速網路、網際網路、網路運算
林盈達	子計畫一:嵌入式網路通訊裝置應用效能評比技術與工具之研發	計畫主持人 0.2人年	學歷	加州大學洛杉磯分校計算機科學研究所
			經歷	國立交通大學資訊工程學系(所)
			專長	計算機網路、高速網路、網際網路、網路運算
曾建超	子計畫三:嵌入式網路通訊裝置核心與通訊行為效能評比技術與工具之研發	計畫主持人 0.2人年	學歷	南美以美大學電腦科學
			經歷	國立交通大學 資訊工程學系(所)
			專長	資訊工程
郭耀煌	自由軟體暨嵌入式系統學術研發應用推動計畫(II)	計畫主持人 0.2人年	學歷	國立成功大學電機工程研究所
			經歷	國立成功大學 資訊工程學系 (所)
			專長	嵌入式系統與應用、感測網路與隨意計算、寬頻多媒體通訊、智慧型資訊系統、系統晶片設計、人工智慧、網際網絡服務、情境感知、數位家庭

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
施東河	以動態鍵擊特徵為基礎的嵌入式單一登入系統之研製	計畫主持人 0.2人年	學歷	國立成功大學電機工程所
			經歷	國立雲林科技大學 資訊管理系暨研究所
			專長	網路安全與管理、行動電子商務、生物資訊計算、決策分析
黃依賢	WiMAX 區域迴路(WiLL)無線通訊多媒體閘道器內嵌 Linux 開放原始碼架構系統軟體開發	計畫主持人 0.2人年	學歷	SUNY/BUFFALO 電機暨電腦工程研究所
			經歷	元智大學 資訊工程學系(所)
			專長	資訊工程、光纖電腦網路工程、網路通訊
賴源正	於智慧型手機中應用 QR 碼及 GPS 之高效能旅遊導航系統	計畫主持人 0.2人年	學歷	國立交通大學資訊科學研究所
			經歷	國立臺灣科技大學 資訊管理系
			專長	電腦網路、效能評估、多媒體網路應用
袁賢銘	基於 Google Android 平台之智慧型設備系統及其應用	計畫主持人 0.2人年	學歷	馬里蘭大學電腦科學
			經歷	國立交通大學 資訊工程學系(所)
			專長	分散式物件環境、電腦輔助學習、網際網路相關技術、群體協力系統
侯安桑	以 eCos 即時作業系統為基礎之嵌入式系統與 Google Talk 網路通訊軟體之整合與開發	計畫主持人 0.2人年	學歷	成功大學航太工程研究所
			經歷	南臺科技大學 電子工程系暨研究所
			專長	電機工程、資訊工程
唐經洲	針對奈米製程之光罩影像轉移品質對可製造性設計影響分析系統發展 (第三項)	計畫主持人 0.2人年	學歷	國立成功大學電機工程研究所 CAD 組
			經歷	南臺科技大學電子工程系暨研究所
			專長	Test Pattern Generator for TFT LCD Panel、VLSI 測試、多媒體程式設計、混何訊號電路佈局設計、VLSI 設計流程整合
葉耀明	情境感知中介軟體系統之研究	計畫主持人 0.2人年	學歷	賓州州立大學計算機工程
			經歷	國立臺灣師範大學 資訊工程系(所)
			專長	資訊工程

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
陳嘉玟	結合資料探勘與統計檢定之 垃圾郵件過濾器之研究(自由 軟體產業關鍵技術開發分項)	計畫主持人 0.2人年	學歷	馬里蘭大學 College Park 分校資訊科 學系	
			經歷	國立中山大學 資訊管理學系(所)	
			專長	網路多媒體、網路、網路安全、即時 系統	
官大智	GQS 大整數因數分解 (自由 軟體發展計畫)	計畫主持人 0.2人年	學歷	Purdue University 資訊工程學系	
			經歷	國立中山大學資訊工程學系(所)	
			專長	演算法、密碼學、組合數學、資訊安 全、量子密碼學	
黃振榮	合作式車用碰撞偵測與多媒 體服務系統實作	計畫主持人 0.2人年	學歷	國立中山大學電機系	
			經歷	國立東華大學學習科技研究所	
			專長	計算機網路、類神經網路與模糊邏 輯、樣式鑑別、數位學習診斷與評量	
李仁貴	基於 J-Sim 模擬器之 IEEE 802.15.4 無線感測器網路模 組之研製	計畫主持人 0.2人年	學歷	國立台灣大學電機工程研究所 醫學 工程組	
			經歷	國立臺北科技大學 電子工程系	
			專長	醫學工程—行動照護、醫用電子、醫 學資訊、身心障礙輔具、無線感測器 網路、行動電視	
黃胤傳	子計畫四:個人化認知知識庫 之建構(I)	計畫主持人 0.2人年	學歷	清華大學計算機管理決策研究所	
			經歷	國立雲林科技大學 電腦與通訊工程 系	
			專長	資料庫系統，多媒體系統，資料探勘， 行動計算，生物資訊	
施東河	子計畫五:居家如音隨行感測 網路之研製(I)	計畫主持人 0.2人年	學歷	國立成功大學電機工程所	
			經歷	國立雲林科技大學 資訊管理系暨研 究所	
			專長	網路安全與管理、行動電子商務、生 物資訊計算、決策分析	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
楊靜	子計畫六:生活起居的環境感知與互動式溝通情境設計(I)	計畫主持人 0.2人年	學歷	國立筑波大學藝術研究所工業設計組
			經歷	國立雲林科技大學工業設計系暨研究所
			專長	設計史、台灣工業設計史、生活型態與設計文化、產品造形認知與評價、基本設計、專題設計
陳偉凱	總計畫(III):WiMAX 無線通訊系統軟體與工具開發	計畫主持人 0.2人年	學歷	美國北卡州立大學電機電腦系 (ECE)
			經歷	國立臺北科技大學 資訊工程系(所)
			專長	軟體測試、資料庫與網路應用、平行處理
林丁丙	子計畫一:WiMAX 電波傳播特性與通道統計特性軟體模擬平台(III)	計畫主持人 0.2人年	學歷	國立台灣大學電機研究所電波組
			經歷	國立臺北科技大學 軟體發展研究中心
			專長	電波傳播、無線通訊、高速數位訊號分析、微波工程
林信標	子計畫二:WiMAX 系統多輸入多輸出架構軟體模擬平台開發(III)	計畫主持人 0.2人年	學歷	德州大學奧斯汀分校電機與電腦工程研究所
			經歷	國立臺北科技大學 電子工程系
			專長	微波工程、通訊工程、訊號處理
劉玉蓀	子計畫四:WiMAX 實體層通道編碼軟體模擬平台(III)	計畫主持人 0.2人年	學歷	約翰霍普金斯大學
			經歷	國立臺北科技大學 軟體發展研究中心
			專長	通訊工程、錯誤更正碼、展頻通訊系統、無線區域網路
楊士萱	子計畫七:WiMAX 系統之即時影像與視訊傳輸(III)	計畫主持人 0.2人年	學歷	密西根大學電機研究所
			經歷	國立臺北科技大學 軟體發展研究中心
			專長	訊號處理、資訊工程、通訊工程

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
黃依賢	WiMAX 微型基地台 ASN 閘道器內嵌 Linux 系統軟體架構離型開發與整合	計畫主持人 0.2 人年	學 歷	SUNY/BUFFALO 電機暨電腦工程研究所	
			經 歷	元智大學 資訊工程學系(所)	
			專 長	資訊工程、光纖電腦網路工程、網路通訊	
林俊宏	3PCC 之車用網路系統應用	計畫主持人 0.2 人年	學 歷	加州大學洛杉磯分校(UCLA)資訊科學	
			經 歷	國立中山大學 資訊工程學系(所)	
			專 長	嵌入式作業系統、網際網路系統核心、網路晶片系統設計、JAVA 虛擬機器系統	
龔旭陽	以 Web2.0 品質服務為基礎之居家醫療照護服務平台	計畫主持人 0.2 人年	學 歷	成功大學電腦科學與資訊工程	
			經 歷	國立屏東科技大學 資訊管理系	
			專 長	無線感測網路、電腦網路、行動式通訊、嵌入式多媒體通訊應用系統	
李仁貴	以無所不在的身份識別技術為基礎之優質病房情境感知系統研製	計畫主持人 0.2 人年	學 歷	國立台灣大學電機工程研究所 醫學工程組	
			經 歷	國立臺北科技大學 電子工程系	
			專 長	醫學工程—行動照護、醫用電子、醫學資訊、身心障礙輔具、無線感測器網路、行動電視	
洪盟峰	可支援遠端家電管理服務之 OSGi 軟體元件開發	計畫主持人 0.2 人年	學 歷	國立成功大學資訊工程所	
			經 歷	國立高雄應用科技大學電子工程系	
			專 長	電腦網路與效能分析、嵌入式系統軟體設計、人工智慧	
王隆仁	以動態取樣法之可調式的服務品質建置嵌入式高解析度隨選視訊系統 (嵌入式系統軟體關鍵技術開發分項)	計畫主持人 0.2 人年	學 歷		
			經 歷	國立屏東商業技術學院 資訊工程系(所)	
			專 長	訊號/影像處理、視訊/影像壓縮、多媒體通訊、電腦網路及安全、多媒體系統、即時系統	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
許見章	嵌入式智慧型介面普適服務系統	計畫主持人 0.2人年	學歷	國立台灣科技大學電子工程系計算機組	
			經歷	輔仁大學資訊工程學系(所)	
			專長	EB 資訊工程(計算機系統, 智慧型計算)	
莊景文	家用保全機器人之影像迴授之自走漫遊控制(嵌入式軟體關鍵技術開發分項-智慧型機器人系統)	計畫主持人 0.2人年	學歷	國立中山大學電機所控制組	
			經歷	義守大學 電機工程學系	
			專長	智慧型機器人、控制工程、電動機控制、智能控制、智慧型車輛、自動化光學檢測	
單智君	應用於嵌入式異質多核心平台之工作管理演算法的設計與實作 (嵌入式系統軟體關鍵技術開發分項)	計畫主持人 0.2人年	學歷	國立交通大學資訊工程所	
			經歷	國立交通大學 資訊工程學系(所)	
			專長	計算機架構、處理機設計、嵌入式系統、資訊檢索系統、即時編譯技術	
賴尚宏	子計畫三:電腦視覺演算法在多核心嵌入式系統下之研發	計畫主持人 0.2人年	學歷	佛羅里達大學電機資訊工程	
			經歷	國立清華大學 資訊工程學系(所)	
			專長	電腦視覺、影像處理及分析、數值方法、樣型識別、醫學影像、多媒體訊號處理及分析	
辛華昀	校園數位電台影音串流服務行動手機平台開發	計畫主持人 0.2人年	學歷	國立台灣科技大學資訊工程研究所	
			經歷	銘傳大學 資訊工程學系(所)	
			專長	計算機網路、交換機設計、嵌入式系統、通訊網路協定設計	
張慶龍	於居家安全應用之 PDA 界面即時影音串流系統設計	計畫主持人 0.2人年	學歷	國立中正大學電機工程系網路組	
			經歷	國立雲林科技大學 電子工程系暨研究所	
			專長	電腦網路/高速網路、VLSI/FPGA 設計、嵌入式網路系統、機器人/自走車自我學習系統	
李孟晃	Android 平台上之視訊串流服務研發	計畫主持人 0.2人年	學歷	台灣大學資訊工程研究所	
			經歷	實踐大學 資訊科技與管理研究所	
			專長	資訊工程	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
陳錦杏	具情境感知輪椅的 Android 遠距照護閘道器之手機發展	計畫主持人 0.2人年	學歷	國立中興大學應用數學所
			經歷	中臺科技大學 資訊管理系
			專長	資料庫，網路，演算法，數位學習，嵌入式系統
陳永昇	運用共通資訊模型與智慧型代理人開發網路設備之行動監控與管理系統	計畫主持人 0.2人年	學歷	國立台灣大學電機工程研究所
			經歷	國立臺北教育大學資訊科學系(所)
			專長	無線行動網路整合應用、系統程式、平行處理、數位學習環境建構、無線感測網路、情境感知應用
黃純敏	SOA 架構之新聞知識萃取與展現	計畫主持人 0.2人年	學歷	University of Pittsburgh Department of Library & Information Science
			經歷	國立雲林科技大學 資訊管理系暨研究所
			專長	系統分析與設計、電子圖書館經營、軟體工程、自動分類與摘要
蔡清欉	實作 Moodle 後端資料連結之高可靠度中介軟體	計畫主持人 0.2人年	學歷	國立成功大學電機所計算機
			經歷	東海大學 資訊工程與科學系
			專長	資訊工程、醫學工程、多媒體
李朱慧	互動式車用衛星定位導航系統之設計與實作(軟體元件開發)	計畫主持人 0.2人年	學歷	中興大學應數所資訊組
			經歷	朝陽科技大學 資訊管理系(所)
			專長	影像資料庫、離散數學、Content-Based Image Retrieval、Spatial database、嵌入式軟體設計
鄭王駿	以自由軟體實作線上測驗系統之網路安全架構(軟體元件開發分項-資訊安全技術與應用)	計畫主持人 0.2人年	學歷	清華大學資訊科學系
			經歷	實踐大學 資訊科技與管理研究所
			專長	網際網路工程、ATM 高速網路、通訊網路協定工程
黃慶祥	EPC RFID 網路履歷系統之研究與實現(軟體元件開發分項)	計畫主持人 0.2人年	學歷	成功大學電機系
			經歷	崑山科技大學 資訊工程系
			專長	作業系統、嵌入式系統、網路系統、介面設計

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長	
鄭永斌	具備可合成與互動之除錯資訊視覺化軟體工具之建構	計畫主持人 0.2人年	學歷	Purdue University Computer Science
			經歷	國立臺灣師範大學 資訊工程系(所)
			專長	軟體分析與驗證、軟體工程、物件導向分析、軟體測試、軟體視覺化
張傳育	總計畫(I):未來生活互動式溝通環境之建置	計畫主持人 0.2人年	學歷	國立成功大學電機工程研究所
			經歷	國立雲林科技大學 電腦與通訊工程系
			專長	影像處理、類神經網路、醫學影像分析
張傳育	子計畫一:居家情緒感知與調適系統(I)	計畫主持人 0.2人年	學歷	國立成功大學電機工程研究所
			經歷	國立雲林科技大學 電腦與通訊工程系
			專長	影像處理、類神經網路、醫學影像分析
伍麗樵	子計畫二:居家感測網路之安全防護與控制(I)	計畫主持人 0.2人年	學歷	國立清華大學資訊科學研究所
			經歷	國立雲林科技大學 電腦與通訊工程系
			專長	資訊工程、資訊科學教育
尤信程	子計畫三:WiMAX 實體層調變軟體模擬平台(III)	計畫主持人 0.2人年	學歷	UC Davis 電機工程
			經歷	國立臺北科技大學軟體發展研究中心
			專長	訊號處理及資訊工程
柯開維	子計畫五:WiMAX 系統嵌入式 Linux 收斂及安全架構平台之設計(III)	計畫主持人 0.2人年	學歷	美國喬治亞理工學院 電機與計算機工程研究所
			經歷	國立臺北科技大學 軟體發展研究中心
			專長	電腦網路設計與規劃，網際網路協定、通訊網路允入與路由，無線網路、通訊技術與應用、數位系統原理與設計，容錯記憶體系統

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
吳和庭	子計畫六:WiMAX 網路服務品質架構與其軟體平台之設計(III)	計畫主持人 0.2 人年	學歷	加州大學洛杉磯分校 電機研究所	
			經歷	國立臺北科技大學 軟體發展研究中心	
			專長	網路、通訊工程、資訊工程	
鄭有進	子計畫九:WiMAX 通訊軟體發展之持續整合系統(III)	計畫主持人 0.2 人年	學歷	U. Of Oklahoma Computer Science	
			經歷	國立臺北科技大學 資訊工程系(所)	
			專長	軟體設計、樣式語言、電腦視覺與圖形識別	
黃朝章	多媒體數位訊號處理之可重組態架構嵌入式系統平台	計畫主持人 0.2 人年	學歷	南美以美大學電機系	
			經歷	元智大學 資訊工程學系(所)	
			專長	計算機結構、數位信號處理、超大型積體電路、模糊理論	
鍾添曜	WiMAX/WiFi 網路下的高品質網路語言系統(研發中心分項)	計畫主持人 0.2 人年	學歷	北卡羅萊納州立大學電機電腦工程系	
			經歷	元智大學 資訊工程學系(所)	
			專長	分散式系統、電腦網路、多媒體通訊	
黃士殷	具多語發音之可攜式手語輸入情境感知通訊系統	計畫主持人 0.2 人年	學歷	University of Maryland at College Park 資訊科學	
			經歷	元智大學 資訊工程學系(所)	
			專長	電腦與網路安全、多媒體、即時系統、分散式作業系統、無線網路、嵌入式系統	
張瑞益	自由軟體之車輛主動式安全系統	計畫主持人 0.2 人年	學歷	交通大學 工程科學及海洋工程學系暨研究所	
			經歷	國立臺灣大學工程科學及海洋工程學系暨研究所	
			專長	computer science、multimedia networks、data mining、real-time schedule、computer security	
高榮鴻	車載隨意網路中以 Google Android 平台實現以代數網路編碼為基礎的行動同儕檔案分享	計畫主持人 0.2 人年	學歷	Cornell University School of Electrical and Computer Engineering	
			經歷	國立中山大學 資訊工程學系(所)	
			專長	電信(網路)、B3G, 無線通訊, 計算機網路	

姓名	計畫職稱	投入主要工作及人月數	學、經歷及專長		
侯廷偉	車用消費性電子設備防盜模組	計畫主持人 0.2人年	學歷	國立成功大學電機	
			經歷	國立成功大學工程科學系(所)	
			專長	平行處理、即時系統、智慧卡、編譯 程式、分散式處理、計算機結構、計 算機網路、作業系統、嵌入式系統	
林振緯	具事件感知能力之動態行車 導引系統設計	計畫主持人 0.2人年	學歷	國立台灣大學電機工程所計算機科學 組	
			經歷	輔仁大學 資訊工程學系(所)	
			專長	計算機容錯、電腦網路、無線網路、 分散式系統	

與原計畫規劃差異說明：無

肆、計畫已獲得之主要成就與量化成果(output)

表一、科技計畫之績效指標(請依計畫性質勾選項目，色塊區為必填)

計畫 類別 績效指標	1	2	3	4	5	6	7	8	9	99
	學 術 研 究	創 新 前 瞻	技 術 發 展 (開 發)	系 統 發 展 (開 發)	政 策 、 法 規 、 制 度 、 規 範 、 系 統 之 規 劃 (制 訂)	研 發 環 境 建 構 (改 善)	人 才 培 育 (訓 練)	研 究 計 劃 管 理	研 究 調 查	其 他
A 論文										
B 研究團隊養成										
C 博碩士培育										
D 研究報告										
E 辦理學術活動										

計畫 類別 績效指標	1	2	3	4	5	6	7	8	9	99
	學術研究	創新前瞻	技術發展(開發)	系統發展(開發)	政策、法規、制度、規範、系統之規劃(制訂)	研發環境建構(改善)	人才培育(訓練)	研究計劃管理	研究調查	其他
F 形成教材										
G 專利										
H 技術報告										
I 技術活動										
J 技術移轉										
S 技術服務										
K 規範/標準制訂										
L 促成廠商或產業團體投資										
M 創新產業或模式建立										
N 協助提升我國產業全球地位或產業競爭力										
O 共通/檢測技術服務										
T 促成與學界或產業團體合作研究										
U 促成智財權資金融通										
V 提高能源利用率										
W 提升公共服務										
X 提高人民或業者收入										

計畫 類別 績效指標	1	2	3	4	5	6	7	8	9	99
	學術研究	創新前瞻	技術發展 (開發)	系統發展 (開發)	政策、法規、制度、規範、系統之規劃 (制訂)	研發環境建構 (改善)	人才培育 (訓練)	研究計劃管理	研究調查	其他
P 創業育成										
Q 資訊服務										
R 增加就業										
Y 資料庫										
Z 調查成果										
AA 決策依據										

表二 請依上表勾選合適計畫評估之項目填寫初級產出、效益及重大突破(填寫說明如表格內容)

績效指標	初級產出量化值	效益說明	重大突破
A 論文	407 篇論文	已發表 264 篇學術論文，其中包括國際期刊 68 篇、國內期刊 5 篇、國內會議 76 篇與國際會議 115 篇。	其中一篇參加國內研討會獲傑出論文獎
B 研究團隊養成	6 組	形成 2 個研究中心；4 個大型群體計畫。	<p>1. 台北科技大學軟體發展研究中心任務在軟體研發計畫、研究軟體開發相關技術、推廣實用軟體技術、辦理軟體工程推廣教育。研究團隊與台灣大哥大股份有限公司進行產學合作與技術移轉，主要合作主軸以定位為基礎之系統優化方案與異質網路整合平臺之開發，研究的成果充分應用至產業界。與順煜科技股份有限公司進行可攜式數位電視天線與 USB 介面接收盒支整合設計，研究成果表現傑出。</p> <p>2. 大型群體計畫由交大林盈達老師執行總計畫：嵌入式網路通訊裝置評比技術與工具之研發，與 D-Link、ZyXEL 和 Davicom 公司有技術轉移的產學合作，並且參加微軟/Imagine Cup 舉辦的比賽排名全球前十五名，在論文發表也表現傑出。</p> <p>3. 大型群體計畫由李政崑老師執行總計畫：多核心共用平台上之系統軟體研發計畫，與工研院和產業界有產學合作，並且參加財團法人資訊工業策進會獲技能金盾獎，論文成果表現亦十分傑出。</p>

	績效指標	初級產出量化值	效益說明	重大突破
	C 博碩士培育	407 名	博碩士生	產值(薪資)
	D 研究報告	將研究所得的技術文件及法律授權文章發布於主網站及電子媒體上，總計共 24 篇。	國內各大軟硬體廠商重視自由軟體授權議題的程度日益升高，包括工研院、新竹科學園區、南港軟體園區、內湖科學園區廠商的法務人員在深入理解前，最易取得的背景資訊皆來自於自由軟體鑄造場。	
	E 辦理學術活動	舉辦自由軟體相關研討會及各式座談會共 41 場。	包含國際性會議、國內專業性質會議、技術交流座談會、軟體社群聚會。除交流研究成果外，也將台灣的自由軟體發展成就介紹國際友人，並建立合作管道。	
	F 形成教材	所編撰的演講簡報及課程講義共計 23 件。	包括 Light-Weight CMMI 計畫系統軟體發展流程標準模式教材、自由軟體應用推廣及設計研究方面的講義與教材，引用單位包括大專院校、高中、資訊社團營隊、縣府及民間廠商等。	
	其他			

	績效指標	初級產出量化值	效益說明	重大突破
技術創新(科技整合創新)	G 專利	28 件	國內專利：申請中有 19 件；取得有 5 件。 國外專利：申請中有 2 件；取得有 2 件。	國外專利部分，由林盈達老師執行的計畫，申請美國的專利包含 Run-time lightweight tracking of taint data against malicious code execution、Integrating and Accelerating Content Classification and Management at P2P Gateways、A hardware accelerator using Bloom filters to realize a sub-linear time string-matching algorithm 研究成果皆被實際應用於產業界。
	H 技術報告	1.428 篇	1.包括各計畫專案規劃報告書、需求規格報告書、系統設計報告書、系統測試報告書與成果報告書。 2.自由軟體鑄造場彙整軟體研發者得以參照的技術報告並分享自由軟體技術研發經驗，以收拋磚引玉之效。包含自由軟體領域最新技術 Workflow 及 Page Template 的技術文件，CMS 的技術性操作指南，OpenCSL 嵌入式系統虛擬開發平台的架設與操作文件等，將鑄造場自身研發經驗與各界交流分享。	

	績效指標	初級產出量化值	效益說明	重大突破
	I 技術活動	舉辦技術成果發表會，校園推廣教學活動，技術教學工作坊及法律授權議題的演講及專家座談會共計41場。	提昇國內軟體族群的技術能力及降低國內企業界採用自由軟體的採用門檻與強化取用信心。針對嵌入式軟體開發技術、自由軟體開發平台操作，以及業界關心的自由軟體嵌入式應用法律授權議題等專門內容進行演講與宣導。	
	J 技術移轉	1.計畫成果技轉共9件。	1.技術移轉主要是產業界與學校合作，將其成果移轉至產業，並實際應用。 2.提供公家單位得以自由軟體授權方式釋出研發成果的具體範例，繼而引領國內研究機構得以仿效的骨牌效應。	1.雲林科技大學王文楓老師研發出來的手持式前科犯與贓車牌辨識裝置，目前正在洽談生產合作伙伴中。 2.計畫主持人林盈達老師與D-Link公司合作，技術移轉內容包含VoIP與IAD系列產品之測試服務與工具開發、Wireless Router系列產品之測試服務與工具開發、在Security系列產品之測試服務與工具開發等。 3.自由軟體鑄造場協助將新版以Ruby on Rails重新編OpenFoundry自由軟體開發管理平台，與中央研究院資訊科學研究所文獻處理實驗室完成的「中央研究院漢字部件檢字系統」，以及同所郭譽申老師之XmlGem專案研究成果同採自由軟體授權的方式向公眾進行釋出，作為國內本土專案採用自由軟體方式授權釋出之參考典範。
	S 技術服務			
	其他			

		績效指標	初級產出量化值	效益說明	重大突破
經濟效益 (產業經濟發展)		L 促成廠商或產業團體投資			
		M 創新產業或模式建立			
		N 協助提升我國產業全球地位或產業競爭力			
		O 共通/檢測技術服務			
		T 促成與學界或產業團體合作研究			
		U 促成智財權資金融通			
		其他			
社會影響	民生社會發展	P 創業育成			
		Q 資訊服務	維運國內的自由軟體倉儲，自由軟體專案開發管理平 OpenFoundry，網站內含待辦事項、共同筆記、版本控制系統、通信論壇、網站代管，以及授權指引多個工具模組可供使用。	穩固國內自由軟體開發風氣。OpenFoundry 平台目前註冊人數已達 6394 人，註冊專案 1048 個，其上除了有企業界及軟體社群提供的實用性自由軟體可供下載，OpenFoundry 近年更成為國科會嵌入式自由軟體專案群組的公開釋出管道，讓此類學術成果可以透過網路共工平台釋出，真正落實自由軟體眾人共工，加速技術分享與產業合作契機的特性。	

績效指標		初級產出量化值	效益說明	重大突破
	R 增加就業	維運自由軟體人才資訊網站 Who's Who，內含開立群組、搜尋人才、自由軟體開發經驗分享等工具模組可供使用。	活絡國內自由軟體資訊人力資源的流通。廠商可於 Who's Who 網站上刊登求才訊息，而自由軟體開發者則可透過 Who's Who 尋找同好及承包軟體開發專案。目前 Who's Who 人才資訊網上登錄的人才訊息已達 1242 筆，網站內容點擊數已達 24624 次。	
	W 提升公共服務	鑄造場提供基礎 100MB 空間的網站代管服務 (Web Hosting)，目前已有為數眾多的自由軟體專案使用此一服務，共計 1021 件。	協助國內的軟體開發人員及網站管理人員節省初期建置成本，使其能夠專注於技術開發與社群經營。	
	X 提高人民或業者收入			
	其他	自由軟體技術研發、推廣應用，以及法律授權各類諮詢共 91 件。	協助對象遍布國內的軟體開發社群、學術界及產業應用界，讓國內嵌入式自由軟體的應用推廣及研究發展更形深化易近。	

		績效指標	初級產出量化值	效益說明	重大突破
環境 安全永續		O 共通/檢測技術服務			
		V 提高能源利用率			
		Z 調查成果	建置 OpenFoundry 軟體開發平台上專案成果評鑑功能，查核者得以從專案參與人數、下載次數，登入 IP 識別等方式了解到專案被利用的狀況及普及性，並內嵌報告審核機制供評審委員使用。	此一功能針對國科會下嵌入式自由軟體專案來設計，專案的評審委員可於登錄 OpenFoundry 平台後快速查詢到各該專案的流量資訊，以及審閱到專案營運者上傳的報表據以評比。	
		其他			
其他 效益 (科技 政策 管理 及其它)		K 規範/標準制訂			
		Y 資料庫	維護 Who's Who 自由軟體人才資訊網的人力資料庫，編彙更新自由軟體資源表列 (Resource Catalog)，撰寫自由軟體法律小辭典，共計 3 件。	人力資料庫提供自由/開放源碼專業人才資訊的查找，資源表列幫助從事自由軟體開發入門者更有效率地得到實用的資訊，法律小辭典導引自由軟體的開發者，能更清楚了解自由軟體授權的規則。	
		XY 性別平等促進			
		AA 決策依據			
		其他			

伍、評估主要成就及成果之價值與貢獻度 (outcome)

(請以學術成就(科技基礎研究)、技術創新成就 (科技整合創新)、經濟效益 (經濟產業促進)、社會影響 (社會福祉提昇、環保安全)、其它效益 (政策管理及其它) 等項目詳述)

一、學術成就(科技基礎研究) (權重_60_%)

- (一)在無線寬頻通訊、多核心晶片系統、智慧行動終端、車載資通訊、數位生活等領域的嵌入式系統軟體及相關應用軟體技術已發表 264 篇學術論文，其中包括國際期刊 68 篇、國內期刊 5 篇、國內會議 76 篇與國際會議 115 篇。
- (二)推動 CMMI 導入自由軟體專案品質管理，並運用自由軟體鑄造廠平台進行專案管理，有效提昇學術界研發計畫的執行品質。
- (三)成立台北科技大學及雲林科技大學兩個自由軟體研發中心及補助成立 6 件整合型研究計畫團隊，對提升學術界之自由軟體研發實力有相當大的貢獻。

二、技術創新(科技整合創新) (權重_20_%)

- (一)在上述領域共產出 140 個自由軟體元件供產學研各界下載使用，合計被下載次數 13,708 次；其中關於 zigbee 軟體元件被下載次數達 2639 次、在異質網路上打造一安全 U 化之環境軟體元件被下載次數達 1350 次、WiMAX 無線通訊系統軟體與工具開發軟體元件被下載次數達 1268 次，甚受肯定。另專利獲得 7 件及申請 21 件，技術成就亦佳。

三、經濟效益(產業經濟發展) (權重_5_%)

- (一)在無線寬頻通訊、多核心晶片系統、智慧行動終端、車載資通訊、數位生活等領域的成果已促成技術移轉 6 件，金額 211 萬元，促成廠商投資 689 萬元。
- (二)提供產學研各界技術諮詢服務達 375 件數，有助於自由軟體元件之實用化。
- (三)鼓勵自由軟體研發計畫優先使用國產之嵌入式系統晶片與平台，並由國家實驗研究院晶片設計中心提供教育訓練，有助於國內廠商產品的普及應用。

四、社會影響(民生社會發展、環境安全永續) (權重_10_%)

- (一)人才培育達 416 人，其中包括博士生 104 人及碩士生 303 年，有助於國內高階軟體人才之供應。
- (二)提供產學研各界技術諮詢服務，及軟體元件下載，此有助於國內產官學研間的技術交流

五、其它效益(科技政策管理及其它) (權重_5_%)

- (一)推廣自由軟體研發及應用模式，有助於國內智慧財產權的分享及流通。

陸、與相關計畫之配合

我國資訊產業的核心價值已經從過去低附加價值、與代工生產，轉化為強調產品設計與創新研發的高附加價值之研發設計與服務。SoC 系統晶片技術及產業的發展不只是晶片硬體 IP 的開發，更需要驅動程式和系統軟體的搭配，才能構築完整的 SoC 平台供應。因此未來本計畫將與晶片國家型科技計畫密切合作。

柒、後續工作構想之重點

目前自由軟體暨嵌入式自由軟體學術研發應用計畫規劃重點在無線寬頻通訊、多核心晶片系統、智慧行動終端、車載資通訊、數位生活等領域的嵌入式系統軟體及相關應用軟體技術研發，未來配合 NSCO 晶片國家型計畫所規劃相關研究領域如生醫、能源，規劃後續研究重點。其次在計畫成果軟體元件產出提供產學研各界下載使用，合計被下載次數 13,708 次，也因此將持續推動 CMMI 導入自由軟體專案品質管理，並運用自由軟體鑄造廠平台進行專案管理，有效提昇學術界研發計畫的執行品質，提供產學研各界下載使用。

由於計畫研發重點之一在補助學校成立研發中心及整合型研究計畫團隊，對提升學術界之嵌入式系統與自由軟體研發實力有相當大的貢獻，且藉由研發中心及團隊而提供產學研各界技術諮詢服務，此有助於自由軟體元件之實用化。也因為鼓勵嵌入式自由軟體研發計畫優先使用國產之嵌入式系統晶片與平台，並由國家實驗研究院晶片設計中心提供教育訓練，有助於國內廠商產品的普及應用，以期增加技轉效益與促進產學合作。

捌、檢討與展望

本計畫的推動策略：強調向產業界、學術界、自由軟體社群、民眾擴散且鼓勵學術團隊之自由軟體/嵌入式軟體優質研發、產學合作、技術轉移、建立學術合作供應鏈、及社群參與，此也成為本計畫著重於促成自由軟體/嵌入式軟體科技研發在學術界紮根、優質軟體人才培育、進而積極將計畫成果推向產官學研業的合作及、促成學術團隊和社群團隊的合作。目前計畫執行績效良好，已獲致優異研發成果。未來在研發方面：嵌入式系統及自由軟體將配合晶片系統研究計畫規劃相關研究領域如生醫、節能應用 SoC 等研究項目規劃研究議題，鼓勵更多團隊與人力從事相關研發工作。

填表人：_____ 聯絡電話：_____ 傳真電話：_____

E-mail：_____

主管簽名：_____

附件六

計畫績效評估報告

(第三者評估)

政府科技計畫績效評估報告

計畫名稱：晶片系統國家型科技計劃 97 年度成果報告

執行期間：自 95 年 1 月 至 99 年 12 月

執行單位：經濟部技術處、工業局、教育部、國科會
工程處、國科會自由軟體

執行經費：1,949,067(仟元)

評估委員：謝清江總經理、陳陽成總經理、劉濱達
教授、李鎮宜研發長、胡振國主任

主管機關：行政院國家科學委員會

中華民國 98 年 2 月 27 日

政府科技計畫績效評估報告

第一部份：科技計畫成果績效評估報告

請依下列重點與比重評量：

1. 執行之內容與原計畫目標符合程度 (20%)
2. 已獲得之主要成就與成果(outputs) 滿意度 (30%)
3. 評估主要成就及成果之價值與貢獻度(outcomes/impacts)(30%)
4. 與相關計畫之配合程度 (10%)(Bonus)
5. 計畫經費及人力運用的適善性(15%)
6. 後續工作構想及重點之妥適度(5%)

壹、執行之內容與原計畫目標符合程度(20%)

請問本計畫之執行是否符合原計畫之目標？程度為何？若有差異，其重點為何？

委員一：基本上執行之內容朝原計畫之目標執行。

委員二：規劃三個分項及三個專案，參與部會五個單位，為國家重要科技計畫，執行率已達 96%，符合原計畫目標，程度屬優。

委員三：執行內容，符合計畫書所規劃之三分項及三專案。就技術、經濟、及社會效益層面，亦達成原先之規劃。惟創新產品之整合技術，較不易由報告內容獲悉。

委員四：就原計劃目標，本計劃之執行均能符合，無重大差異。

委員五：分項計畫由達成的成果來看，能發揮現有的資源，來達到技術創新、人才培養與產業提升的重要計畫目標，尤其是人才的培養對於產學界都有相當大的貢獻。

個別評分：9、9、9、9、9

註： (10:極優 9:優 8:良 7:尚可 6:可 5:普通 4:略差 3:差 2:極差 1:劣)

貳、已獲得之主要成就(重大突破)與成果滿意度(30%)

計畫執行後其達成之重要成果為何？與原列之 KPI 與成果績效預期成效是否一致？若有差異，有無說明？其說明是否合理並予採計？

委員一：計畫執行後，在學術研究、技術創新、系統開發、法制政策制定、促進產業發展、人才培育等方面均有重要成果。與原列之 KPI 與成果績效預期成效大致相符。

委員二：獲有多項重要成就，尤其在學術部份成效卓著，晶片中心提供資源豐碩，國科會重點配合，教育部人才培育配合，整體相關性方向一致，表現極優。

委員三：以人才培育、自主性關鍵技術的掌握度、產業標準規範的參與及制訂、技術移轉及投資效益，皆有不錯的表現，並獲國際間的肯定。若能具體指出新產品以及新整合技術，將更能突顯推動之貢獻及效益。

委員四：各子計畫獲得主要成就與原則之 KPI 無不符，成果具體亦均有重大突破，計畫效益達程度優。

委員五：A(論文)在數百篇的學術論文中可以看到有幾篇傑出論文成果在一流期刊或會議上發表，並得到榮譽獎項，應可多加鼓勵有優異成果的研究人員。B(研究團隊養成)、C(碩博士培育)也都有不錯成果，未來研究資源和方向也許可以再重新討論聚焦在未來重要趨勢上。G(專利)有不錯的產出，建議可以分級定義出關鍵重要基本專利，同時給予重要專利人於以較高獎勵。

個別評分：9、10、9、9、9

註： (10:極優 9:優 8:良 7:尚可 6:可 5:普通 4:略差 3:差 2:極差 1:劣)

參、評估主要成就及成果之價值與貢獻度(30%)

請依計畫成果效益報告中該計畫各項成就之權重做下述之評量，如報告中未列權重，請委員建議評量之權重，並加以評述

一、學術成就之評述(科技基礎研究)(權重 11.52%)

量化成果評述：

委員一：學術界在相關領域發標論文數目穩定成長，業界在相關領域發表論文數目及品質成長令人矚目，但可惜發表論文廠商僅少數。

委員二：發表相關論達一千餘篇，參與重要國際會議，有效提升國家學術地位，表現極優。另，培養碩博士生達近 3 千人，研究團隊養成多隊，舉辦學術會議活動多場，成效屬優。

委員三：學術性論文(含期刊及會議)，有不錯的表現，值得肯定。

委員四：就論文數量、期刊之參與，研究團隊數量與報告量均有具體成果。

委員五：ISSCC 論文和其他一流期刊論文的發表數量均有成長，以 ISSCC 微例目前已居全球第三、四名。

質化成果評述：

委員一：學術界在相關領域發表論文品質有進步，但在原創性上仍須努力。

委員二：在論文品質部分，有效展示晶片系統功能，水準已達世界一流，表現極優。

委員三：部分研究成果獲國際媒體的介紹，應可納入報告書的附件，強化產出的衝擊效益 (Impact)。

委員四：除量符合目標，計畫內容與品質、研發規格均符合需要。

委員五：論文和專利在質方面較難評斷。

個別評分：9、10、9、9、9

註： (10:極優 9:優 8:良 7:尚可 6:可 5:普通 4:略差 3:差 2:極差 1:劣)

二、技術創新成就之評述(科技整合創新) (權重 6.78%)

量化成果評述：

委員一：完成多項創新技術，但在系統整合及系統軟體方面仍需加強。

委員二：在專利方面申請近 250 件，技術報告一千餘篇，技術活動多場，表現屬極優。

委員三：專利、技轉、國際標準的參與及制訂，有不錯的表現。

委員四：專利數量、範圍、技術報告產出、技術移轉量化目標均佳。

委員五：1. 低功能的 DVB-T RF Tuner 和業界先進設計結果相當接近。

2. PAC Duo 異質三核多媒體晶片系統設計有不錯的效能，和台灣自有嵌入式雙核心處理器技術一樣，也要能建立完整軟體開發環境，同時推廣到實際商品實際驗證，才能發揮其經濟效益。

質化成果評述：

委員一：在改善我國產業智財的自主率之績效及前瞻技術的國際競爭力提昇上，仍待努力。

委員二：技術方面涵蓋跨領域生物晶片、無線網路等，重要性極大。

委員三：創新的技術產出及其效益，雖有描述，但不夠具體，可再強化這些產出對於國內科技產業的具體效益，尤其如果提高自主技術，降低海外 IP 授權的比率。

委員四：創新程度達國際水準。

委員五：建議能進一步建立完整軟體開發環境，對於較基礎技術，如通訊演算法、高頻 RF，RFSOC 等技術也可以多加投入。

個別評分：8、10、8、9、9

註： (10:極優 9:優 8:良 7:尚可 6:可 5:普通 4:略差 3:差 2:極差 1:劣)

三、經濟效益之評述(產業經濟發展) (權重 4.86%)

量化成果評述：

委員一：培育許多優質 SoC 設計人才，矽智財開發、PAC DSP core、WiMAX 等無線通訊智財開發，成果逐漸出現。專利數、技術轉移數量及授權金額需加強。

委員二：促成廠商投資多件，相關產業投資全額數十餘億，學業與業界互動合作加速，成效屬優。

委員三：在技術移轉、專利佈局及產出、廠商投資，以及產業競爭力的提昇，皆有具體的成果。

委員四：本計劃對產業經濟發展直接間接帶動產業，其量化成果具體。

委員五：DVB-H RF tuner IC，可整合各元件成為系統單晶片(SoC)。以成功技轉台灣創毅(Mavcom)，預定於 FY98Q1 量產上市，利用 90nm 製程開發出 1.2V 符合 mobile WiMAX 規格之低功耗 ADC/DAC IP；以技轉安國國際。其他還有多項技轉項目，可望帶來不錯的經濟效益。

質化成果評述：

委員一：PAC DSP core 系統軟體及各項整合技術之品質上仍待加強。

委員二：與晶片系統相關之產學合作品質提升，惟在金融風暴趨勢下，仍受影響，質可望再提升，以增加競爭力。

委員三：在提昇現有產品線的競爭力，有顯著效益。但在創新產品上，仍有努力空間。

委員四：產業變化瞬息，計畫調整牽涉框架，不易變動，實際經濟效益自然受限。

委員五：人才的培養對於產業有正面的助益。

個別評分：7、9、9、8、9

註： (10:極優 9:優 8:良 7:尚可 6:可 5:普通 4:略差 3:差 2:極差 1:劣)

四、社會影響之評述(民生社會發展、環境安全永續)(權重 4.2%)

量化成果評述：

委員一：通訊技術結合生醫及遠距照護方面，對國民生活品質會有提升效果，亦為政府大力推動方針，但投入資源似乎不足。

委員二：培養半導體相關人才無數，增加多件就業機會，在公共服務部份亦有所成效，件數屬多。

委員三：就人才培育、創造就業機會，以及符合環安及永續發展之各層面，皆有頗為正面之影響。

委員四：較無量化指標或描述應更直接針對。

委員五：在培養眾多優秀人才，協助業界解決投資障礙，創業育成中心培育新公司方面都有顯著成果。

質化成果評述：

委員一：影響程度需較長時間始能彰顯。

委員二：在國內已有效營造晶片系統之重要性及人才培育學習環境，為國家重要計畫之成效。

委員三：在現有半導體產業鏈中，具有提昇加值、效益的具體成果。另，如何在現有代工思考模式下，再創造自主性品牌，則仍有相當努力的空間。

委員四：項目更集中，品質就能彰顯。

委員五：藉由無線通訊與數位家庭，提升國人生活品質、教育水準和國家競爭力。

個別評分：8、10、9、8、9

註： (10:極優 9:優 8:良 7:尚可 6:可 5:普通 4:略差 3:差 2:極差 1:劣)

五、其它效益之評述(科技政策管理及其它)(權重 2.64%)

計畫執行後除既定之成果效益外，有無非直接之其它成果？若有請重點摘錄。

量化成果評述：

委員一：參與國際標準為極重要政策。

委員二：參與完成國際標準訂定，TLM2.0 發展，EDA 相關設計之國際標準制定，建立 SoC 教材資料庫，數件自由軟體資料庫建立，成果屬優。

委員三：推動國際合作，提升國際形象之努力，值得肯定。

委員四：參與國際標準有具體行動。

質化成果評述：

委員一：主要成果尚未呈現。

委員二：相關技術之國際標準制定具重要性，質佳。

委員三：促成多案的國際性合作，提昇 NSoC 之國際發展能見度及台灣參與 IC 科技產業的國際地位。

委員四：參與標準最終是要影響或是製定標準，未來我們要有此績效指標。

委員五：重視參與標準是重要的，需要結合產業界投入更多資源，才能真正獲得成果。

個別評分：8、9、10、8、8

註： (10:極優 9:優 8:良 7:尚可 6:可 5:普通 4:略差 3:差 2:極差 1:劣)

肆、與相關計畫之配合程度 (10%)

委員一：執行重點項目與電信國家型計畫有關，但推動及執行之配合需再加強。

委員二：在各部會之相關配合上已有多項重要具體計畫執行，成效極優。(如國科會晶片系統計劃等)

委員三：和各部會推動之專案以及其他國家型科技專案之互動性佳。

委員四：本計劃產、官、研、跨校、跨公司、跨單位，均可合作無間，應予高度肯定。

委員五：從教育訓練、人才培養、開發環境、技術開發與實作上都能互相配合。

個別評分：8、10、9、9、9

註： (10:極優 9:優 8:良 7:尚可 6:可 5:普通 4:略差 3:差 2:極差 1:劣)

伍、計畫經費及人力運用的適善性 (15%) (評估計畫資源使用之合理性)

本計畫執行之經費、人力與工作匹配，與原計畫之規劃是否一致，若有差異，其重點為何？其說明是否能予接受？

委員一：本計劃執行之經費、人力與工作匹配，與原計畫之規劃大致一致。

委員二：經費、人力工作匹配大致與原計畫相關規劃相符合。

委員三：執行和原規劃尚稱一致。各部會之人力運用符合規畫書內容。

委員四：計畫經費、工作匹配與規劃一致，差異再合理範圍，人力應用有局部變動亦屬適切。

委員五：一致性高。

個別評分：9、9、9、9、8

註： (10:極優 9:優 8:良 7:尚可 6:可 5:普通 4:略差 3:差 2:極差 1:劣)

陸、後續工作構想及重點之妥適度 (5%)

本計畫之執行時間是否合適？或太早？太晚？如何改進？

委員一：本計劃之執行時程，基本上尚合適，嵌入式軟體及開放軟體較晚投入，應加速。

另及時切入 3DIC 相關技術亦屬合理。適逢全球經濟不景氣，未見推動本計畫各部會之應變措施。

委員二：時程 95.1~99.12 有其必要性，但需與現況比較做彈性調整，尤其金融風暴造成之產業結構變化，應適時列入考慮。

委員三：除持續推動現有工作項目外，可思考規劃旗艦型創新產品，並研發相關整合技術，再提昇 NSoC 之國際能見度。

委員四：計畫時程合宜，惟如果經費許可，人力許可，要引導國家科技向前，計畫宜早，愈早愈好，宜重點圖突破。

委員五：合適。

個別評分：8、9、9、8、9

註： (10:極優 9:優 8:良 7:尚可 6:可 5:普通 4:略差 3:差 2:極差 1:劣)

柒、綜合意見

委員一：1.本計劃之執行符合原目標，在學術研究、技術創新、系統開發、法制政策制定、促進產業發展、人才培育等方面均有重要成果。與原列之 KPI 與成果績效預期成效大致相符。

2.學術界在相關領域發表論文數目及品質穩定成長，亦開發多項創新技術。唯在論文品質、系統技術、專利數、技術轉移數量及授權金額方面須加強。業界在相關領域發表論文數目及品質成長令人矚目，但可惜發表論文廠商僅少數。

3.業界在全球 IC 市場能見度及佔有率亦大幅提升。

4.3DIC 技術為全球發展重點技術，應結合製程及設計人才積極規劃投入。

5.通訊技術結合生醫及遠距照護方面，對國民生活品質會有提升效果，亦為政府大力推動方針，但投入資源似乎不足。

6.適逢全球經濟不景氣，未見推動本計劃各部會之應便措施。

7.SoC 人才培育分項，應針對學生素質因材施教及補助；此外，開發課程種類及數目似有發散現象，應予收斂。

委員二：本計畫為國家極為重要之計畫，所提出之執行項目為高度之科技整合，跨多個部會，涉及民生產業界之動向，需持續執行以保持國家優勢及競爭力。惟因金融風暴影響，本計畫宜再現有架構下坐適時之調整，以達到更佳之效果。

委員三：1.所規劃內容與執行成果，大致符合，產出及成效值得肯定。

2.各部會所投入之人力，在技術、經濟及社會層面，就質與量之績效，皆符合預期。惟為順應科技產業發展之趨勢，未來宜朝向旗艦型規劃，使相關成果更能躍上國際舞台，在經濟效益及社會層面上有更加、更深遠的影響。

3.部分錯字應更正。

委員四：結合各單位，產官學，對國家技術、產業創新與經濟發展，在量再質均有具體提昇與引導作用。惟產業瞬息萬變，就計畫的剛性就顯較弱。

- 委員五：1.綜合來說，能完成此龐大的計畫且有此優異成果，相當不易。但對於學術和產業界，對於一些技術的完整度較難判斷，例如需要清楚定義“建立...”，“完成...”是以何種標準來界定。對於論文與專利品質建議可以分級以瞭解其影響力。
- 2.參與標準制訂是一個重要的科技政策，由於要真正能參與與制定規格，業界要投入的人力及財力均相當可觀。
- 3.已有一些處理器晶片的開發，成果相當不錯，但要加強其被應用時所需之開發軟體和環境，才能真正被業界採納使用，發揮實質效益。

捌、總體績效評量(高者為優)：

個別評分：9、10、9、9、9

註： (10:極優 9:優 8:良 7:尚可 6:可 5:普通 4:略差 3:差 2:極差 1:劣)

評量項目	權重(%)	請評分
壹、執行之內容與原計畫目標符合程度	20	18
貳、已獲得之主要成就與成果(outputs)滿意度	30	27.6
參、評估主要成就及成果之價值與貢獻度(outcomes/impacts)		
一、學術成就之評述	11.52	10.6
二、技術創新成就之評述	6.78	6
三、經濟效益之評述	4.86	4.1
四、社會影響之評述	4.2	3.6
五、其他效益之評述	2.64	2.3
肆、與相關計畫之配合程度	10	9
伍、計畫經費與人力運用的適善性	15	13.2
陸、後續構想及重點是否適度	5	4.3
總計	110	98.8

註：為五位委員之平均給分，每項滿分即權重，總分 110 分。

玖、計畫評估委員(請簽名)

劉濱達、胡振國、李鎮宜、陳陽成、謝清江

晶片系統國家型科技計畫
97年辦公室運作計畫
活動及國外差旅報告
(NSC 97-3113-P-009-001-P0)

大學優良教師傳承研習營

**How to be a significant contributor in the international
academic societies**
(GLPPC 系列活動)

活動摘要報告

97年8月6日

大學優良教師傳承研習營

**How to aim high? How to systematically handle
uncertainty in academia efficiently?
GLPPC 系列活動 (2008年8月6日)**

活動摘要報告

GLPPC 系列活動(2008 年 8 月 6 日)



前排左起：義守大學柯明道副校長、交通大學林進燈教務長、吳重雨校長(研習營主席)、許炳堅榮譽教授(研習營主持人)、成功大學詹寶珠所長。

一、前言

學術國際化、領先化已是台灣各大學努力的主要方向，如何在國際化的過程中成功地爭取擔任領導者的角色並發揮更大的影響力，是大學教授們在教學研究工作以外的另一挑戰，此挑戰也可以看成是一種機會來進一步提昇台灣教授們的國際學術地位與在學術學會中的重要性。為提昇國內教授的國際競爭力，「晶片系統國家型科技計畫辦公室」已於 96 年 12 月 1 日特別舉辦「大學教師學術生涯規劃研習營」，由交通大學許炳堅榮譽教授規劃，邀請交通大學吳重雨校長、台灣聯合大學系統周景揚副校長、台灣大學陳良基教授、李鎮宜研發長、林一平院長、曾煜棋副院長、柯明道教授、成功大學詹寶珠教授、工研院晶片中心吳誠文主任等人，針對大學教師在學術生涯中所需面對之問題，採面對面交流會談的方式，進行「如何做研究、如何站上國際學術舞台」的討論會，獲得參與教授們廣大回響。

為深化此活動之後續成效，「晶片系統國家型科技計畫」人才環境分項召集人許炳堅榮譽教授特別再設計了「大學優良教師傳承」計劃，擬採小班制來輔導教授們以更有效的方法來達成目標，而要找出每個人最適合的路，就需要由有成就的教授來帶領資淺或年輕的教授一起來進行。為鼓勵有成就的資深教授貢獻所長並能夠將經驗傳承給資淺或年輕的教授，此大學優良教師傳承活動規劃下列三個精進班，分級輔導。

二、活動資訊

1. Assistant Professor Level

助理教授級『國際學術研究-- 新創』精進班

2. Associate Professor Level

副教授級『國際學術研究-- 拓展』精進班

3. Full Professor Level

正教授級『國際學術研究-- 領導』精進班

主辦單位：晶片系統國家型科技計畫辦公室(NSoC)

活動時間：97 年 8 月 6 日 14:00~17:00

活動地點：墾丁福華飯店蓬萊廳

活動議程：

時間	流程
13:45-14:00	報到
14:00-14:10	主席致詞
14:10-15:40	主持人帶動議題討論
15:40-15:50	咖啡與點心時間
15:50-17:20	參與者心得分享

三、活動記錄摘要

主席致詞：晶片系統國家型科技計畫總主持人 吳重雨校長

晶片系統國家型科技計畫(NSoC)辦公室希望對於新進教授，尤其是在晶片系統領域的新進教師們，應該給予他們一些具體的幫忙及輔導。許炳堅榮譽教授在人才培育這方面很熱心，所以舉辦今天的活動，提供場地讓比較年輕的教授們有機會深入地談一談，是否遭遇到什麼困難需要協助？我們在2007年底也舉辦GLPPC(Globalization Leadership Professors Promotion Council，全球化領袖型教授推動委員會)系列的一個活動協助很多教授在國際上發揮他們領導的影響力，在真正遭遇到困難時該怎樣去提昇自己的一個方式。其實，國外很多有名的大學也有類似的活動，幫忙年輕的教授們，提升自己。很感謝許炳堅榮譽教授非常熱心，長年以來一直投入這一塊，對國內的影響非常大。所以我們希望能夠一直維持這樣的影響力，對大家可以有所幫助。



晶片系統國家型科技計畫共同主持人 陳良基 教授

國內 IC 教育人才這些年來在晶片系統國家型計畫及教育部之大力培育下，有長足的進步。在教學品質上，透過教育改進計畫教材資料庫之協助，優秀教師將其教材公開在網站上與大家分享，有效提昇教育及學習之品質。在實驗及平台方面，透過產學合作之努力，各大專院校都能有合適的實驗平台，可見的未來都將有效促進人才培育，厚植國內產業及研究界未來之競爭力。然而面對國際之競爭，如何進一步深化師生在創意創業上的突破，是 NSOC 能否藉由人才培育再創



高峰的重要關鍵。很高興 NSOC 人才培育之分項計畫召集人許炳堅榮譽教授費心籌創「大學教師人才培育研習」嘗試從心態上著手改變教師能勇敢突破現狀，追求卓越。本活動之意義非凡，更重要的是採用創新手法，除了依教師層級差異之不同需求量身定做特殊的學習方式。並以配對 Mentor 之方式，真正有效打開學員學習上的心防。這些創新突破式之作法也獲得眾多教授們的迴響，可預見本次的學習一定是令人期待的收穫。謹代表教育部顧問室歡迎所有教師的參與，也代表國家計畫辦公室謝謝所有籌備老師、同仁的辛勞。

主持人致詞：晶片系統國家型科技計畫分項召集人 許炳堅 榮譽教授

從一九九幾年開始至今，中間持續舉辦類似活動好幾次。最近一次活動亦由 NSoC 於 2007 年 12 月 1 日於交大舉辦大學「教師學術生涯規劃研習營」，參與人數踴躍。但受限於傳統的演講方式，效果雖達到一部份，然而尚未達到理想。所以今天活動特定限制參與名額，並且改成互動討論方式，希望效果會比以前更深入一點。因為時間有限，為加強講習班的效果，講話方式不能溫溫吞吞地；因此把講話內容放大了十倍、甚至一百倍。所以今天說的話也許會比較刺耳，希望各位多多包涵。



四、議題討論

Q1：你們是否參加過類似的活動？「大學教師傳承」這一系列，是否有其他的人在台灣舉辦過？

Q2：究竟想要達到什麼樣的目標、以及什麼樣的成果？

Q3：在全球學術界，自己選擇的模範是誰？

Q4：你在努力的過程中，遭遇過何種困難？

Q5：擁有碩士、博士學位的人經常在處理的事情是屬於確定的還是不確定的？

Q6：如何測試自己有沒有創意？「好」的更上一層是什麼？

Q7：一個晶片上面為什麼需要幾百萬個「反向器」(inverter)來運作？

Q8：在學術或是業界領域，如何去應用「反向器」(inverter)的「轉換曲線」(transfer curve)？

Q9：實數最主要的用法是「垂直的」90 度法。

Q10：有 Challenge 就代表有 opportunity。我們要如何處理 Challenge？

Q11：如何由無到有，終於拿到大成果？

Q12：「設計」的中文意思為何？

Q13：改變(change)有多困難或者是多容易？

五、心得分享總站

晶片系統國家型科技計畫總主持人 吳重雨校長

對於年輕教授而言，除了研究、教學以外，不要忽略國際領域這一塊。多加入所屬學術學會，常常參加、舉辦研討會。應多利用機會認識相關領域的學者、教授，且應積極一點，將成果或論文與相關領域學者交流。若從年輕時就積極行動，成果必定會很豐碩。



晶片系統國家型科技計畫共同主持人 陳良基 教授

研習營的學習雖是短暫的，但無疑的，它的效力必將隨著大家心態上的改變，與時俱增，當然平時的演練是這些學習能否進一步轉化為實際績效的關鍵，期盼所有學員能時時回想在此研習活動中蓄積的能量，不斷的回饋，讓它完成一個正向的回授，相信假以時日，大家都是培育大學菁英的良師。



晶片系統國家型科技計畫分項召集人 許炳堅 榮譽教授

應該向學系、學院申請相關的資源，把最好的部份包含進來，同時可以向其他大學詢問有關的經驗。很多東西不一定要跟人家做得雷同，尤其像「國際電機電子學會」等學術社團，正是提供教授們嘗試創新的場合。人生總會遇到挫折與失敗，如何善用逆境所帶來的寶貴經驗，以便東山再起？這就和「智商」(IQ)、「情趣商數」(EQ)之外的「逆境商數」(AQ)有絕大的關係。看一個人如何處理逆境，就會知道這個人以後可以有多麼成功。



真正有心的人，不會被外在資源多寡所限制住。我們在期刊或者國際會議發表專業論文，是希望從事研究的同仁們，可以參考、享用我們研究的成果與發現。同樣地，我們在 21 世紀學術競爭力方面，如果有心得與看法，也要寫出來，與同仁們分享。這樣大家就不需要重新去摸索，學術研究這一行，才能趕上 21 世紀多核心電腦的進步。

交通大學 林進燈 教務長

「設計」什麼事情都要經過良好的設計，即使是辦一個活動都一樣，如此才能達到最好的效果。以服務的精神來參與各種活動，尤其是國際的活動，不同層次、不同角度的人都需要別人幫忙。要找適當機會去切入，事實上有很多需要被策略性服務的地方。(策略性的服務，高品質的服務，服務要創造額外的價值)。



義守大學 柯明道 副校長

向量的長度可以撐長，但是方向是需要高人指點的，過程中是要自己創造機會與別人接觸。「經由服務來有效接觸」(contact through service)，以服務與領域中的大老們互相連繫。大老需要服務時，自然而然會找你的幫忙，亦即所謂的近水樓台先得月。過程中是有困難，要先改變自己的作法，否則等到準備好時，機會已經流失。過程中要累積資源，從主管或同儕中得到寶貴的意見或資源。當一個人力量微薄時，嘗試號召一個團隊。若是力量不夠時，則應主動加入某個團隊，表現自己的能力，將整個團隊的能力提升。勤快服務，主角退休時，你自然就是下一位主角！



長庚大學電子學系 馮武雄 教授

未來考慮要走校長之路的人，可能要請問當過校長或是當過遴選委員的人！希望以後的表現可以更好。我自己做的範圍比較廣是一個缺點，比較吃虧，什麼都要做！但就當作一種學習！



台灣積體電路製造股份有限公司 技術平台導成處 林上達 資深工程師(參與助教)

需要勤快，其實許炳堅榮譽教授常常督促我多寫一些東西，訓練自己英文、表達及寫作等基本能力，且多做嘗試，多寫報告，多投論文期刊。把自己的基本能力扎實，慢慢累積成大東西。(參加會議一定要寫報告，為了寫就會去消化所學，才會知道自己學到多少)。第二個是如何把目標訂得崇高？以及火力要放在適當的地方，思考其取捨點。但是仍然有一些尚未想通！自己一開始沒有要把目標訂得這麼高，只是成果是慢慢累積的！



許炳堅榮譽教授之前提過的，即使空盤子丟出去，也要裝點有用的東西回來，其道理相似於中山大學王朝欽教授所提的要找到適合自己的戰場。把自己的角度轉一下，找出自己的價值。無論做什麼都要找出自己的價值是很重要的，其實道理是相通的，不管做什麼都要找出自己的價值，知道做事的方法，這樣就什麼都可以做得成功！



成功大學電機工程學系 詹寶珠 教授

能夠有效率的服務，那麼每次服務都可以得到最大的功效。學術學會關心很多事情，只要你去做他們關心的事情，那麼你做的事情就會受到重視。其實很多地方都是這樣，了解學術學會的需求，滿足其需求，學術學會即會重視你的作為。當你發現自己能力不足時或者遇到困難，試著向身旁資深的去詢問或者尋求協助，努力不懈，終究會成功的！



中山大學電機工程學系 王朝欽 教授

國內教授很在意升等以及計畫之核准與否？但期間有很多因素會影響，提高國際能見度為其一重要因素。另外一項則為承辦研討會，其實是一個很好的舞台，就是「經由服務來有效接觸」(contact through service)，藉此機會認識很多相關領域的大老們。人脈就是金脈，機會來了就要開始準備自己的火力！(從現有的東西換到一個更大的東西)事實上，服務是有很多良好的回報的！



中山大學資訊工程學系 李淑敏 助理教授

困難就是契機，有機會就能造就成長！



希望經由林進燈教務長來拓展接觸面。我個人的生涯目標就是「成為創造者、而非跟隨者」，吳重雨校長及林進燈教務長以及中山大學的王朝欽教授提及，根據自己的資源來決定自己的戰場，我目前正在試著經營中。



同意王朝欽老師及范倫達老師之結論，目前都正在嘗試中！
(盡量把增益弄大一點，及要有所取捨)。



第一，認識自己的戰場在哪裡，要勇於挑戰、跨出領域，有時候需付出一些代價，但是應該做這樣的嘗試。第二，把握機會，應改變自己的作法，並非等到自己準備好時才掌握。如何讓向量變直線，而不是一直讓著圈圈走。最後，積極參與國際會議。(建議向系、院主動爭取機會及經費支持，將生活條件和戰鬥條件加在一起，整個系院一起努力打仗)



原來以前無形中一直在做由小的換中的，再由中的換大的！
(至大無外，至小無內，要有具體的作法，服務要有良好的策略來引導)。



第一是高效率，要做的第一件事就是知道自己有多少的資源、能力，及學生的能力程度，以決定戰場。第二，知道什麼是重要的事情，需要投資多少時間？對於效率，需要重新再認知！第三，挑戰是很重要的，在困難中要脫穎而出就是靠機會。如何脫穎而出？就是要知道自己的能力以及要勤快，隨時累積自己的能力！



策略性的服務這點需要好好再思考，因為自己本身參加很多學術學會，無論是國外或是國內。但都沒有太大效率，所以需要檢視自己的表現方式！(可請教成功大學的詹寶珠教授，因為應該利用女性的保障優勢)。另外，設計的部份，也是要好好再思考的部份！面對挑戰，若是自己無法處理，或是須跨出非自己所學之領域時，則會選擇加入一個團隊，因為一個人之力量實在微薄！美國標準作法就是捅大問題(supersize it)，問題自然會受到很多人的重視。



今天最大心得就是對於「設計」的詮釋，但是要做還是需要一些專業知識！不過只要有人設計，就會有人被設計。我在大部分的時候，是屬於被設計的那邊。我今天學到要以正面的角度來看，被設計時也是可以學到一些有用的東西！(當被設計時，應該利用作用力等於反作用力，得到兩倍的效果！)



衡量自己的活動力，選擇戰場這個理論很受用。因為剛到系上任教，所以還不清楚系上的活力所在！會試著與系上資深老師有所連結，增強自己的活力！(如果尚不足夠，則會直接向系主任或是學院院長爭取)！另外，慢慢體會後，才了解論文被審核的意見是很重要的，才知道從中加以學習。另外，取捨是很重要的，挑選可以獲到比較大的效益那一塊來經營，其他的就應該有所取捨！



今天學到先進的一些作事方法，很受用也須再學習。特別是看戲不一定要從前面看，也可以從戲台的後面去看。需要了解論文稿件沒有通過的原因，而不是接受命運就算了！另外，我在用小禮物去換大禮物這一點也須再加強。可能是因



為個性的關係，有些人就很具備社交的技巧！目前，會先著重於教學的部份（要確定學生是否學到，是否會用？可以換各方法來做事或教學，現在應該先把價值抓出來，向系主任爭取資源。用對方法，試著把事情分出給其他同事做）。

造成正面的衝擊(Make a positive difference)。從付出，開創新領域，一直堅持到最後的收尾！另外就是要注重「設計」，研究就是要找到巨人，設計就是如何爬到巨人的肩膀上，看得更高、看得更遠。（最好是爬到巨人的頭頂上，這樣一定看的比他遠）。



最重要的心得就是「設計」，運用到教學、研究、與策略性服務上。這也是一個取捨的問題，怎麼要讓這三個達到最佳化？每一個人的處理方式就不一樣！（曲線要往外提升，要突破性的提昇上去。）人生最重要的是身體健康與家庭和樂！（能夠提高工作效率，才有時間去注重身體的健康）。



與學會的互動方面，透過服務是增進學習的最佳管道。可藉此觀摩前輩學者治學與處事方法，並在學術社群中增加成長的機會。在研究方面，創新的格局需要突破的思維，深厚的基礎需要能量(向量)的累積。所謂本立而道生，機會往往是留給準備好的人。面臨困境要以正面的態度逆向思考，並試著將挑戰轉化為更多的機會。



六、 活動相片錦集

議題討論情況



心得分享情況



晶片系統國家型科技計畫
第二期(2006-2010)期中成果審查暨展示

活動摘要報告

97 年 9 月 10 日 -9 月 18 日

第二期(2006-2010)期中成果審查暨展示

活動摘要報告

一、 前言

晶片系統國家型科技計畫(NSoC)謹訂於97年9月10日至9月18日於台北科技大樓1樓舉辦「晶片系統國家型科技計畫(NSoC)期中審查暨展示」，會中邀請相關單位首長蒞臨指導，海內外SoC專家學者亦將與會，共襄盛舉。

二、 活動資訊

審查時間：2008年9月10日(三) 8:30-17:30

展示時間：2008年9月11日-9月18日 9:00-17:00

地點：台北科技大樓一樓（台北市和平東路二段106號）

主辦單位：國科會企劃處、晶片系統國家型科技計畫

協辦單位：國科會工程處、教育部顧問室、經濟部技術處、經濟部工業

三、 總期程中審查會議

時間	活動／主題	單位	講者	地點
9月10日				
08:30-09:00	報到			
09:00-09:10	主席致詞	國家科學委員會	陳力俊 副主委	一樓 簡報室
09:10-09:20	計畫總主持人致詞	晶片系統國家型科技計畫	吳重雨 總主持人	
09:20-09:55	成果報告(Q&A 15分鐘)	晶片系統國家型科技計畫	陳良基 共同主持人	
09:55-10:40	茶敘/成果實體展示/海報展示 - 計畫巡禮	(一樓大廳)		
Session (1) Chair：周世傑 教授& 邱俊誠 教授				
10:40-11:05	Wimax 個人行動數位機關鍵技術發展四年計畫(Q&A10分鐘)	工研院系統晶片科技中心	吳誠文 主任	一樓 簡報室
11:05-11:30	晶片系統之關鍵設計技術研發三年計畫 (Q&A10分鐘)	國立中正大學	王進賢 教授	
11:30-11:55	自主架構之32位元內嵌式處理器SoC軟硬體平台技術之開發(Q&A10分鐘)	凌陽核心科技	梁伯嵩 副總經理	

11:55-12:20	進階 32 位元嵌入式處理器暨發展平臺 計畫(Q&A10 分鐘)	晶心科技	蘇泓萌 技術長	
12:20-13:30	午餐	(2 樓第 12 會議室)		
Session (2) Chair : 李政崑教授				
13:30-13:55	車用 DVB-T COFDM Demodulator SoC 開發計畫(Q&A10 分鐘)	聯盛半導體(原詠發科 技)	梁仁尉 博士	一樓 簡報室
13:55-14:20	SATA 6Gbps Port-Multiplier(Q&A10 分 鐘)	智微科技	劉立國 總經理	
Session (3) Chair : 許炳堅 榮譽教授				
14:20-14:45	前瞻 SOC 產品設計服務技術研發計畫 (Q&A 10 分鐘)	交通大學矽導研發中心	溫瓊岸 教授	一樓 簡報室
14:45-15:10	教育部前瞻晶片系統設計人才培育先 導型計畫(Q&A10 分鐘)	教育部 SoC 總聯盟	徐爵民 院長	
15:10-15:40	茶敘/實體展示/海報展示- 計畫巡禮	(一樓大廳)		
Session (4) Chair : 關志達教授				
15:40-16:05	高效能類比積體電路之研製(Q&A10 分 鐘)	國立臺灣大學	呂良鴻 教授	一樓 簡報室
16:05-16:30	晶片系統測試平台之設計與自動化 (Q&A10 分鐘)	國立成功大學	李昆忠 教授	
16:30-16:55	低功率多媒體晶片系統之貼心 (UniCore)處理器 (Q&A10 分鐘)	國立中正大學	陳添福 教授	
16:55-17:10	頒獎	晶片系統國家型科技計 畫		
17:10-17:20	總結報告(閉幕)		周景揚 執行長 陳巍仁 副執行長	

四、 海報展示計畫

*技術處 23 件

序號	部會	分項屬性	海報展示單位	細部計畫名稱
1	技術處業界 科專	分項一 創新產品	凌陽	自主架構之 32 位元內嵌式處理器 SoC 軟硬體平台技術之開發
2	技術處學界 科專	分項二 晶片系統	交通大學	晶片系統傳輸鏈之電路系統設計與驗證 平台三年計畫
3	技術處業界 科專	分項一 創新產品	傑霖科技股份 有限公司	平行處理架構之高階影像處理系統單晶 片開發計畫
4	技術處學界 科專	分項二 晶片系統	中正大學	晶片系統之關鍵設計技術研發三年計畫
5	技術處業界 科專	分項一 創新產品	創意電子	開發系統層級設計的系統整合平台及數 位監控單晶片計畫
6	技術處業界 科專	分項二 晶片技術	日月光半導體	前瞻系統級封裝技術開發計畫
7	技術處業界 科專	分項二 晶片技術	晶心科技	進階 32 位元嵌入式處理器暨發展平台計 畫
8	技術處業界 科專	分項二 晶片技術	日月光半導體 等 4 家	微型相機之光學系統構裝技術開發計畫
9	技術處業界 科專	分項一 創新產品	立錡科技	智慧型數位多模直流-直流電源管理系 統晶片計畫
10	技術處業界 科專	分項二 晶片技術	Synopsys	奈米實驗驗證與電壓降電子自動化設計 中心
11	技術處學界 科專	分項二 晶片技術	交通大學	信使-遍佈式無線傳收機系統核心:多模 MIMO-OFDM 無線通訊系統之研發與晶 片設計
12	技術處業界 科專	分項一 創新產品	安霸	90 奈米之高畫質(HD)多核心架構多媒體 處理器計畫
13	技術處業界 科專	分項一 創新產品	凌耀	智慧整合型 RGB LED 背光源色彩自動 管理晶片組開發計畫
14	技術處業界 科專	分項二 晶片技術	陞達	32-bit Embedded DSP Core for Multimedia Application 技術開發計畫

15	技術處業界 科專	分項一 創新產品	奇景	DisplayPort 高速數位串列顯示介面晶片 計畫
16	技術處業界 科專	分項二 晶片技術	清華大學	超低功率數位訊號處理器核心開發計畫
17	技術處學界 科專	分項二 晶片技術	交通大學	晶片系統智財彙集驗證及介面整合實驗 三年計畫
18	技術處學界 科專	分項二 晶片技術	清華大學	前瞻高效能低耗能之雙處理器系統技術 研發計畫
19	技術處學界 科專	分項二 晶片技術	清華大學	后羿計畫-前瞻無線測試平台與技術四 年計畫
20	技術處學界 科專	分項二 晶片技術	交通大學	微型化與全像光資訊儲存技術之開發四 年計畫
21	技術處法人 科專	分項二 晶片技術	STC	Wimax 個人行動數位機關關鍵技術發展四 年計畫(2/4)
22	技術處法人 科專	分項二 晶片技術	資策會	數位生活感知與辨識應用技術計畫(1/4)
23	技術處法人 科專	分項二 晶片技術	STC	晶片設計與驗證環境實驗建構分項計畫 (2/4)

*工業局 14 件

序號	部會	分項屬性	海報展示單位	細部計畫名稱
1	工業局	分項一 創新產品	奇景光電	多功能視訊處理系統晶片
2	工業局	分項一 創新產品	聯盛半導體(原 詠發科技)	車用 DVB-T COFDM Demodulator SoC 開發計畫
3	工業局	分項一 創新產品	義隆電子	寬頻網路局端多埠系統單晶片
4	工業局	分項一 創新產品	普誠科技	高整合度 GPS SoC 開發計畫
5	工業局	分項一 創新產品	達盛電子	IEEE 802.15.4/Zigbee SoC
6	工業局	分項一 創新產品	鈺瀚科技	先進雙邊驅動積體電路
7	工業局	分項一 創新產品	崇貿科技	應用於反馳式可調光螢光燈電子式安
8	工業局	分項一 創新產品	智微科技	SATA 6Gbps Port-Multiplier

9	工業局	分項一 創新產品	瑞昱半導體	80nm 9Port Single Chip GE Switch
10	工業局	分項一 創新產品	瑞銘科技	802.16e WiMAX 基頻 SOC 暨軟體方
11	工業局	分項一 創新產品	旺矽科技	先進式微機電 SoC 探針卡
12	工業局	分項一 創新產品	鈺創科技	超高速、高頻寬 16M * 16bit DDR2
13	工業局	分項一 創新產品	誠致科技	VDSL2 Digital Home IAD 晶片組開發
14	工業局	分項一 創新產品	信億科技	SAS RAID Controller Solution

* 國科會 14 件

序號	部會	分項屬性	海報展示單位	細部計畫名稱
1	國科會	分項二 晶片技術	清華大學	總計畫(3/3)--可調架構 VLIW DSP 先進系統工具組研發
2	國科會	分項二 晶片技術	成功大學	總計畫(3/3)--晶片系統測試平台之設計與自動化
3	國科會	分項二 晶片技術	清華大學	總計畫(3/3)--低功率都會無線網路系統設計關鍵技術研發
4	國科會	分項二 晶片技術	交通大學	總計畫(3/3)--e-Home 核心技術之研究
5	國科會	分項二 晶片技術	中央大學	總計畫(3/3)--以系統晶片技術實現數位視訊廣播接收器並建立其設計平台
6	國科會	分項二 晶片技術	清華大學	總計畫(3/3)--奈米級晶圓之無線測試與特性擷取技術
7	國科會	分項二 晶片技術	台灣大學	總計畫(3/3)--使用波束成形技術的 60GHz CMOS 寬頻無線通訊傳收機
8	國科會	分項二 晶片技術	交通大學	總計畫(3/3)--應用於行動無線都會網路基頻傳收機系統晶片之核心技術開發
9	國科會	分項二 晶片技術	交通大學	總計畫(3/3)--單晶片系統驗證之核心技術開發
10	國科會	分項二 晶片技術	清華大學	總計畫(3/3)--在 IPsec SoC 設計下之前瞻 EDA 技術

11	國科會	分項二 晶片技術	中興大學	總計畫(3/3)--應用於多媒體之十億位元傳輸速率多輸入多輸出無線區域網路系統單晶片設計
12	國科會	分項二 晶片技術	台灣大學	總計畫(3/3)--10GBase-T 乙太網路系統晶片設計
13	國科會	分項二 晶片技術	成功大學	總計畫(3/3)--可攜式低功率之視訊單晶片系統研發與應用
14	國科會	分項二 晶片技術	南台科技大學	總計畫(2/2)--以光學鄰近修正為方法之奈米級製程可製造性導向設計研究

*教育部 6 件

序號	部會	分項屬性	海報展示單位	細部計畫名稱
1	教育部	分項三 人才環境	SoC 總聯盟中心	教育部前瞻晶片系統設計人才培育先導型計畫--系統晶片(SoC)總聯盟中心
2	教育部	分項三 人才環境	ATP 聯盟中心	教育部前瞻晶片系統設計人才培育先導型計畫--前瞻教學平台(ATP)聯盟中
3	教育部	分項三 人才環境	DAT 聯盟中心	教育部前瞻晶片系統設計人才培育先導型計畫--設計自動化與測試(DAT)
4	教育部	分項三 人才環境	ESW 聯盟中心	教育部前瞻晶片系統設計人才培育先導型計畫--嵌入式軟體(ESW)聯盟中
5	教育部	分項三 人才環境	HI 聯盟中心	教育部前瞻晶片系統設計人才培育先導型計畫--異質整合(HI)聯盟中心計
6	教育部	分項三 人才環境	PAL 聯盟中心	教育部前瞻晶片系統設計人才培育先導型計畫--離型系統應用與積體電路佈局(PAL)聯盟中心計畫

*科管局 1 件

序號	部會	分項屬性	海報展示單位	細部計畫名稱
1	科學工業園區管理局	分項三 人才環境	交通大學矽導研發中心	前瞻 SoC 產品設計服務技術研發計畫案

五、 第二期期中成果及執行成效評估結果 心得

第二期晶片系統國家型科技計畫規劃自民國 95 年元月至 99 年止，規劃經費約為 145 億元，而前三年業已投入約 60 億元經費(法定預算數)。自 96 年 4 月 1 日起由國立交通大學校長吳重雨接任總主持人，以「創造優質生活之兆級多元整合技術」為執行主軸。計畫之主要目標在於創新產品的開發、前瞻技術的整合、與人才環境的全球化，因而規劃三個分項，作為長期努力的目標，另規劃三個專案作為橫向整合，以滿足短期技術的需求。

晶片系統國家型科技計畫執行以來，我國學術界於國際半導體領域最具指標性之大型研討會：ISSCC 國際研討會上所發表論文由執行前的 0 篇，成長至 92 年 3 篇，93 年 6 篇，94 年 15 篇；於 95 年達 17 篇，數量首度超過韓國成為世界第三名，僅次於美、日，而 96 年更增至 20 篇，足見我國學術界在前瞻研發方面質與量的提昇非常迅速。達成兩項「雙電壓設計軟體」及「細胞元式功率閘設計」(世界首例)可嵌入於 IC 設計環境之成果(第二項為世界首例)；完成國內第一個無線雙向傳輸生醫訊號檢測與刺激之微刺激器系統，及超低功率心電訊號檢測系統等。

總計第二期執行至 97 年度包括：發表論文 1,856 篇、培養博碩士人才 6,367 人、獲得專利 178 件、技術移轉 127 件(簽約數約 2 億 2 千萬元)、並促進廠商投資約 256 億元，成果斐然。

此外，為展現研究成果，本計畫於 97 年 9 月 10 日舉行「晶片系統國家型科技計畫期中成果審查」，內容包括「Wimax 個人行動數位機關關鍵技術發展四年計畫」、「自主架構之 32 位元內嵌式處理器 SoC 軟硬體平臺技術之開發」、「車用 DVB-T COFDM Demodulator SoC 開發計畫」等，經 8 位審查委員書面以及 6 位審查委員會議審查後，除給予相當的肯定外，通過本計畫期中報告。

六、活動相片錦集



會場入口



海報展示



計畫簡介



成果實體展示



技術交流



心得分享



成果展盛況



頒發獎牌

國外差旅摘要報告

美國生醫電子訪察團
NSoC 2008 Bio Tech-USA Trip

97 年 8 月 24 日至 97 年 9 月 01 日

赴國外研究心得報告

晶片系統國家型計畫(NSoC) NSoC 2008 BioTech-USA Trip Aug.13~Sep.01, 2008

一、活動緣起

生物醫學與電子晶片結合已成為科技發展新趨勢，歐美日韓均已積極投入，並視為未來晶片系統的關鍵技術；晶片系統國家型科技計畫預計第三期積極推動未來生醫電子相關技術的發展。為加強我國與美國之生醫電子前瞻性技術資訊及實務經驗交流，以供構思未來國家資訊產業發展藍圖，特別透過國科會駐洛杉磯科技組蕭灌修組長、及駐舊金山科技楊啟航組長的協助下，於97年8月24日至9月1日，辦理「NSoC 2008 美國生醫電子參訪活動」(NSoC 2008 BioTech-USA Trip)。

二、NSoC 團員名單

	姓名	職稱	
1	吳重雨 Wu, Chung-Yu	NSoC 總主持人 交通大學校長 交通大學講座教授	National Director General of NSoC President of National Chiao-Tung University Director in Nanoelectronics and Infotronics Research Center, NCTU IEEE Fellow
2	陳良基 Chen, Liang-Gee	NSoC 共同主持人 台灣大學電機工程學系教授	Co-Program Director of NSoC Professor, Department of Electrical Engineering, National Taiwan University IEEE Fellow
3	周景揚 Jou, Jing-Yang	NSoC 執行長 台灣聯合大學系統副校長 交通大學電子工程學系教授	Executive Director of NSoC Vice Chancellor, University System of Taiwan Professor, Department of Electronics Engineering, National Chiao-Tung University IEEE Fellow
4	柯明道 Ker, Ming-Dou	NSoC 副執行長 交通大學電子工程學系教授	Deputy Executive of NSoC Professor, Department of Electronics Engineering, National Chiao-Tung

			University IEEE Fellow
5	邱俊誠 Chiou, Jin-Chern	NSoC 專案召集人 交通大学電機與控制工程學系教授	Program Leader of NSoC Chairman, Department of Electrical and Control, National Chiao-Tung University
6	何彥毅 He, Yen- Yi	台灣生醫電子工程協會理事兼榮譽執行長 慈濟新店醫院中西整合醫學部主任	Co-founder and CEO of Taiwan Engineering Medicine Biology Association Director, China and the West conformity medicine education ministry, Tzu -Chi Hsintien Hospital
7	李國賓 Lee, Gwo-Bin	工研院醫材中心副主任 成功大學工程科學系教授	Deputy General director, Medical Electronics and Device Technology Center, Industrial Technology Research Institute Professor, Department of Engineering Science, National Cheng-Kung University
8	吳誠文 Wu, Cheng-Wen	工研院系統晶片科技中心主任 清華大學電機資訊學院院長	General Director, <u>SOC Technology Center (STC)</u> , <u>Industrial Technology ResearchInstitute (ITRI)</u> Dean, <u>College of Electrical Engineering & Computer Science</u> , <u>National Tsing Hua University</u>
9	楊順聰 Young, Shuenn-Tsong	行政院科技顧問組副執行秘書 陽明大學醫學工程研究所教授	Deputy Executive Secretary, Science & Technology Advisory Group (STAG), Executive Yuan Professor, Institute of Biomedical Engineering, National Yang-Ming University

三、行程(考察活動經過)

Date	Time	Schedule	Remarks
8/24 Sun.	18:40	搭機前往洛杉磯	長榮 BR012 18:40-15:55(飛行時間:12 時 15 分) LA 科技組蕭灌修組長、呂學祥秘書接機
	15:55	抵達洛杉磯	
8/25 Mon.	09:00-10:00	1. 參訪 Cogent, Inc.	Mr. Min Hsieh Ms. Kristina Lind
	10:45	2. 訪問洛杉磯加州大學(UCLA)拜訪張懋中教授、王康隆教授、何志明教授	王康隆教授 (Vice Director)
	11:00-11:45	3. 參訪 California NanoSystems Institute (CNSI/UCLA)	
	16:00-17:30	4. 參訪 Gene Fluidics, Inc.	Dr. Vincent Gau (CEO)
8/26 Tue.	09:00-10:00	1. 參訪 Maxwell Sensors Inc.	Dr. Winston Z. Ho (President & CEO)
	10:40-11:40	2. Nurotron Biotechnology Inc.	Dr. Pan Wu
	11:50-	3. 拜訪爾灣加州大學(UC Irvine)李貫平教授 4. 拜會爾灣加州大學工學院院長及校長(Chancellor, UC Irvine)	李貫平教授
8/27 Wed.	09:30-10:30	1. 參訪 Vascular Bioengineering Laboratory (錢煦院士主持)	Dr. Julie Lee
	11:00-	2. 拜訪聖地牙哥加州大學(UCSD)顧慰華教授、陳中寬教授、羅裕華教授、鍾子平教授	鍾子平教授 陳中寬教授
	15:00-17:30	3. 參訪 Qualcomm Inc.	Dr. Iwen Yao
	18:00-21:00	4. 與交大校友會成員會面	鍾子平教授
8/28 Thu.	09:22-10:55	1. 搭機前往 San Francisco	聯航 UA930 09:22-10:55 (飛行時間:1 時 33 分) SF 科技組楊啟航組長接機
	12:30	2. 拜會項春申博士 3. SiBEAM 公司簡報	項春申博士 C. Bernard Chung (VP & Co-founder)
	14:00	4. 參訪 Optovue, Inc.	Mr. Jay Wei
	16:00-18:00	5. 台美生醫工程研討會會前會: 邀請 3 家生醫工程初創公司簡報	Crowne Plaza, Milpitas 會議室

		並與矽谷創投座談交流	
	18:30	6. 張有德博士&吳品品博士淺談： 生醫器材產業	Crowne Plaza, Milpitas 會議室
8/29 Fri.	10:00	1. 參訪 QB3 (California Institute for Quantitative Biosciences), UCSF	Dr. Douglas Crawford (Director of Industry Alliances & Associate Executive Director)
	14:00	2. 參訪 CITRUS, UC Berkeley	Ming C. Wu (Professor, EE & Computer Sciences Chief)
8/30 Sat.	11:30-18:00	1. 台美生醫工程研討會 Hyatt Regency 5101 Great America Pkwy Santa Clara, CA 95054	Dr. Wen-Tai Liu (Campus Director) NSF Biomimetic Microelectronics Engineering Research Center Megan Messenger Seymour Center
	21:00	2. 前往機場	SF 科技組安排送機
8/31 Sun.	01:40	搭機返回台灣	長榮 BR017
9/01 Mon.	05:20	抵達桃園機場	

四、參訪心得及建議事項

(一) 學術界

1. UCLA 的何志明教授提到未來五十年工學院只有兩個系，即生物醫學工程系與非生物醫學工程系(過去五十年只有電機系與非電機系)。NSoC 部分團員雖不十分贊同此觀點，但也承認這代表美國(及全球許多先進國家)學術界對於生物醫學工程之熱衷。何教授也提到過去十年美國政府在奈米科技的投入是一項錯誤，因為十年來奈米仍維持在科學階段，而非技術，因此沒有預期的產業效益。此政策顯然現在已中止。
2. UCLA 的王康隆教授提到在美國想唸純粹電機工程的學生越來越少，顯然跨領域整合已是全球趨勢，教育亦然；NSoC 可加強此問題之解決方案。
3. UCI 的李貫平教授提到生技或生醫公司與目前高科技公司一個很大的差異是它除了 CTO 以外尚有 CSO (Chief Science Officer)，通常由具有醫學背景之研究人員擔任。當然這也代表 Medical (Biological) Scientists 跟 Engineers 之間的緊密合作是這個領域成功之必要因素。李貫平教授也提到 UCI 所在的 Orange County 地區有三百多家生技公司(大部分為新創事業)。相信在 LA County 及北加州灣區(矽谷)亦有極大數目該類型公司，而這些公司與學校教授之研究又是緊密地結合在一起，目前在台灣地區似乎尚未有如此緊密的連結(現階段也無法預測未來的趨勢)。建議 NSoC 應以國家型計畫的立場，輔導台灣有意圖創立 IC 設計公司的年輕人，為其規劃一些改變的作法。
4. California NanoSystems Institute (CNSI/UCLA) 為加州政府成立的四個 California Institutes of Science and Innovation (CISI)之一 (CNSI 有一部分在 UCSB)，其主要研究領域為奈米科學與奈米技術。

(二) 產業界

1. Cogent 公司已上市，主要技術為指紋辨識軟硬體及系統整合，目前美國移民局使用於國際機場之 USVISIT 系統即其公司產品。
2. Gene Fluidics 從 UCLA spin off，從事生物檢測系統及技術之開發(以 BioMEMS 為主)，與 Maxwell Sensors 都是美國眾多該領域新創的公司之一，目前也都以接受政府研發支助為主要經費來源。其功能為技術育成，再尋求商品化並衍生實質商業公司的機會。位於 Orange County 的 Maxwell Sensors 及 Nurotron Biotechnology 均與 UCI 關係密切，特別是最近成立的 California Institute of Telecommunications and Information Technology (CalIT2)。CalIT2 亦為加州政府成立的四個 California Institutes of Science and Innovation (CISI)之一(CalIT2 有一部分在 UCSD)，它與 CNSI 均在南加州，而另外兩個 CISI 則在北加州。加州政府在每一個 CISI 的投入均超過一億美金，而產業界配合捐款則在 100% 到 200% 之間，此規模之投入台灣之大學尚難望其項背，也令人佩服加州政府之魄力與遠見。

3. 目前已經有一定成果之廠商，都一定要有 niche market 的選擇，並且不與優勢廠商衝突，因此技術層次不是成功的唯一要項，客戶的需求與優勢廠商之產品缺口，常是新創事業進入敲門磚；Optovue Inc.、Cogent、與 Medwave 都是如此！其技術並無不可跨越之門檻，但至少到目前都算成功的例子(如果以能 IPO 定義)。但若以獨立長期經營為未來規劃，勢必要能尋求快速擴大市場占有率而讓自己成為特定領域之優勢廠商，否則終會遭致新技術取代及優勢廠商的封殺，或是市場飽和之威脅。
4. 若產品要與優勢產商競爭，以 Nurotron Biotechnology 為例，則恐怕要有新的技術或是未被滿足的市場存在才有可能；該公司擬以低價滿足大陸之廣大市場，是否能成功有待觀察；這種假設有兩項盲點，其一是原有廠商無法提供低價產品（這假設通常是錯的，當無競爭者時，現存廠商一定極大化其價值，但一旦取代者出現，廠商不是以不可思議的價格逼新進者退出，就是推出更新的產品，讓新進者之產品變成過時產品）；其二之假設是市場有不正常之力量介入，保證市場之存在性，如他們把市場交給大陸人處理一般，則不應被認為這是一項新創公司所可以倚賴的命脈。
5. 只有創新的技術與點子就要創業，通常無法建立公司之核心價值，而必須不斷掙扎與修訂發展方向，這是賭博投機的心態，並非創業精神，但如此的模式通常被視為創業成功之典範！但這種賭博成敗通常不在創業之團隊，而是在有敢賭博之政府與創投！例如 Maxwell Sensors Inc.、Gene Fluidics Inc.，甚至是 Qaullcom Healthcare 都是這種類型。台灣有盲目的政府與盲目的創投（至少在生醫方面是如此），因此大家如果有生醫方面之技術或創意想創業，或許 NSoC 可試著從美國的"賭徒"下注，才比較有成功的機會！

（三）綜合建議

1. 創投業者對於創新醫材之成功商業化扮演非常重要的角色，美國的醫材相關創投業者多半本身具有相關之技術背景，因此對於新創公司（start-up）的幫助很大，不僅在創業初期提供必要之資金，更重要的是能適時提供產業面之必要協助，引導公司在研發方向、研發夥伴及價值呈現方面有較佳之選擇；反觀國內之生醫創投業者不僅在專業上較缺乏，亦無法在公司研發上提供適當之指引。因此如何在法規上提供足夠的稅賦誘因，讓創投業者能更勇於投資創新醫材，並與國際之大廠連結，是當務之急。

建議 NSoC 未來可規劃方向：將美西約 1500 家新創公司及成熟之上市公司招商回台，實施方法如下：

- ◆ 租稅獎勵，提供 006688 前 2 年免租金，3、4 年 6 折，5、6 年 8 折。
- ◆ 建立醫用電子園區於桃園航空之內，因為桃園航空城有 4 條交通動脈、空港、中山高、高鐵、捷運，從台北到此，高鐵 2 站共 18 份，機場到此 7.5km，約 5 分鐘。新竹竹北到青埔 1 站 8 分鐘，具有很好之交通優勢。
- ◆ 電子與臨床之交通優勢在此，北部台大、三總、榮總、長庚等各大醫學中心之臨床試驗與電子產業之聚落可在此交會生根，開創另一聚落。

- ◆ 在青埔高鐵站對面有 30 公頃縣政府之土地，可以使用擴大內需之經費建築成為醫電城(Medical electronic city)提供投資抵減、租稅獎勵，讓醫用電子 IC 設計在此落地生根。
- ◆ 產業鏈垂直分工價值化，學習 UCSF，創辦 QB3 之精神，鼓勵新創公司回台設 design center，而歐美行銷留在美國，台灣來掌握製造優勢。
- ◆ 將醫療診斷之設備微型化、大量化、即時化，提供健康管理產業服務的新平台，如居家即時監控之 monitor，EKG，echo，EEG，12 lead EKG，成為 consumer product，發揮有量就有福的台灣製造優勢，可將台灣 ICT 產業轉型成功。
- ◆ 將生技新業條例之投資抵減之範圍改為 class II，更好改為 class I，可以更多公司願意投入醫用電子產業達到改變產業聚落之效應。
- ◆ 除了建立醫療電子城外，再同一地點，可以成立醫療電子採購城，提供台灣所有醫療器材產品之採購，可以方便國外之買家一次到位，一次購足減少採購之時間與成本，全球之供應商，如 GE、ALOKA，也可以在此設點，提供全球之買家 24 小時之 Shopping，包括重裝備到醫療耗材，如此可以節省買家到台北忍受塞車、舟車勞頓之苦，下午 1:00 到台灣，晚上 6:00 就可採購完畢，提供有效率之平台。
- ◆ 建立 Biosensor IC design house，高通公司也很願意提供合作之平台與台灣產業一起建立 Biosensor design house 。

2. 台灣雖然在去年(2007 年)，通過相關醫材產業投資獎勵措施，但仍限於植入式或置入式之高階醫材(class III)，對大多數之台灣廠商及醫療產業助益不大，因儘速修法。
3. 台灣醫材另一隱憂是台灣高階醫材之認證機制過於繁複，所需時間過長，認證人員之素質及人數亦需加強，否則將於形成進入此產業之障礙。
4. 此行參訪數間小型公司，多數均集中在 Lab-on-a-chip，說明此種研究已開始進入產業化，但亦需注意國際間之競爭極為激烈，必需加強智財權之申請保護方可有機會進入此產業。
5. 此行參訪的公司中有幾間為台灣之留學生自行創業，接觸之創投中亦有多人與台灣有淵源，國內在發展此領域時應善用此種國際連結能力！
6. 近年來國內極鼓勵「open innovation」，對於國外的優秀研究團隊或新創公司之創新構想，應設法與國內之技術連結，儘速推出產品。
7. 應設法籌設一個「醫材」專用創投基金，鼓勵國內之創投研發及新創公司之成立。
8. 醫材產業之源頭仍是臨床需求，應鼓勵臨床醫師與工程研發人員之互動，並建立公平互享之機制。
9. 創新之醫材多半在業界或大型研發機構產生，應建立「醫材快速成型中心」(Rapid

prototyping center)，將此種創新概念儘速以工程方式實現，以縮短其研發時間。

10. 法規仍是此產業進入之門檻，國內已有法人機構設有專責單位進行此類輔導，應加強其功能以提供更客制化之服務。

(四) 綜合結論

1. 以 SoC 層面來探討未來生醫在台灣的發展，MEMS 在生醫方面還是有無限之想像空間，且這個趨勢還會持續一段時間，至少在生醫器材方面仍有前景！但 MEMS 與 SoC 是否能整合，技術非為一重點，NSoC 真正應思考的是「需求是否真的存在？」MEMS 或 SoC 成本上的優勢與量測的精準與方便上，在醫學上不是絕對必要，更無法預期可以成為產業，這點應是 NSoC 規劃第三期時應謹慎思考的重點。建議應先找出 1~2 項真正的需求，再發展相關技術，而非不斷發展新的技術，然後再去找可能的應用。
2. 醫療器材通常不能以消費產品來看 (其所需數量絕對遠低於預期)！因此，醫材的價值通常應放置在價值鏈的最後一段，意即最終系統或銷售端！若 NSoC 鎖定於元件之開發 (即便是 Lab on Chip 多還只是元件)，那麼建議應將研發力量集中於技術之可實踐性上，而非在成本上花費太多的力量去精進，因為醫療器材絕對有足夠的空間可吸納有用元件之成本！

五、相片錦集



California NanoSystems Institute (CNSI/UCLA) 08.25.2008



Maxwell Sensors Inc. 08.26.2008



Nurotron Biotechnology Inc. 電子耳 08.26.2008



與 UC Irvine Chancellor 會面

08.26.2008



Qualcomm Inc. 08.27.2008



Optovue, Inc. 08.28 2008



QB3 (California Institute for Quantitative Biosciences/UCSF) 08.29.2008



CITRUS, UC Berkeley 08.29.2008



台美生醫工程研討會盛況 08.30.2008

附件一：當地媒體世界日報報導 (worldjournal.com)

台灣工程與生醫專家訪 UCSD

【本報記者李大明聖地牙哥報導】由國立交通大學校長、中華民國「晶片系統國家型科技計畫」(NSoC)總主持人吳重雨率領的八位台灣工程與生物醫學專家，27日一整天在聖地牙哥加州大學(UCSD)參訪，並與美國同行展開交流，也與當地「交大」校友歡聚，收穫豐碩。

這是該參訪團在南加州行程的最後一站，之前他們已在洛杉磯與爾灣兩地活動三天，參訪了加州大學(UC)的兩所分校，以及多家由台灣學人經營的高科技公司。

參訪團在聖地牙哥期間，首先由UCSD高速電腦研究計畫負責人顧慰華教授引領，會見該校工學院副院長姬恩·法蘭特(Jeanne Farrante)。

參訪團隨後參觀由印度裔專家拉梅希·拉奧(Ramesh Rao)主持的「加州通訊與資訊技術研究所」(CALIT2)，以及新竹「交大」校友鍾子平教授所在的「史華茲電腦神經科學中心」。

參訪團八位專家除吳重雨外，還有台灣大學電機工程學系副研發長陳良基、交大電子工程學系教授周景揚、柯明道、交大電機與控制工程學系主任邱俊誠、台灣生醫電子工程協會執行長何彥毅、工業技術研究院醫療器材科技中心副主任李國賓、陽明大學醫學工程研究院教授楊順聰。

二〇〇八年八月三十日 星期六 SATURDAY, AUGUST 30, 2008

世界日報

矽谷科技 B5

台工程生醫專家矽谷取經

吳重雨率領 期望藉助美國經驗 帶動台灣生技與醫療器材產業發展

【本報記者吳日昇矽谷報導】由「晶片系統國家型科技計畫」總主持人吳重雨率領的台灣工程與生物醫學專家一行人本周抵矽谷，在科技組組長楊順聰陪同下，展開一連串生技公司與學術機構參訪活動。吳重雨表示，此行來美取經，是要藉取美國醫學與工程技術結合成功經驗，期望帶動台灣生技與醫療器材產業發展。

此行參訪城市都在生醫重鎮加州，首先訪矽谷、聖地牙哥等地區，躉續參訪產業界與聖地牙哥加大等高等學府，北加州矽谷是第三站。

來到矽谷，行程包括由SiBeam共同創辦人項春申領報公司、參訪交大校友魏勳志創辦生技公司Optovue，參觀矽谷生醫界創投資深人士張有德、吳品晶兩位，以及台美生醫工程研討會之會前會，有三家生技初創公司作產品技術簡報。

除了拜訪矽谷生技產業界公司外，

並參訪了座落在舊金山加大的「加州生物科學發展中心」(California Institute for Quantitative)，會見柏克莱加大電機系教授、前台積電技術長胡正明。30日將盛大舉辦「台美生醫工程研討會」，預計將有上百位生技界專家人士與會。

吳重雨指出，台灣過去在半導體、光電與資訊產業發展出色，未來目標期待發展高階醫療元件器材新產業，結合醫療與工程人才，期待創造醫療器材與生醫電子領域榮景，成為下一個兆元台灣高值產業。

產業發展與教育息息相關，台灣發展生技產業，也受到中央研院院長翁啟惠的支撐。目前亦為交通大學校長，吳重雨認為，生醫教育領域包括了醫學工程、技術管理層面，「台灣已正式成立「台灣生醫電子工程協會」，促進醫學與工程師人才交流合作，從教育、產業、研究三方著手，

要推動生醫成為國家型科技計畫第三期，預估將於兩年後正式啟動。」

交大成立「智慧型假肢裝置研究中心」，邀請聖地牙哥加大電機工程系教授劉文泰返台合作，主持研究中心。由他共同參與的矽谷視網膜晶片研究團隊結合生物醫學及電機的學者專家，研發第二代「人工矽網膜晶片」，在台灣將進行試驗，正是結合台美雙方學術研究計畫的實例。

參訪團團員還包括晶片系統國家型

晶片系統國家型計畫總主持人吳重雨(左六)率領台商工程與生物醫學專家訪矽谷。駐舊金山科組組長楊順聰(左八)陪同參訪公司與學術機構。
(記者吳日昇攝)



微軟推瀏覽器IE8.0測試版

簡便易用 加強保護個人隱私和安全



【本報綜合報導】著眼于微軟公司(Microsoft)日前發布最新網

路瀏覽器IE8.0 beta 2的測試版本，為這款全球使用最廣泛的瀏覽器，提供了一次完整的功能升級。

目前，全球約95%的網路用戶採用IE系列瀏覽器，本次發布的8.0版本瀏覽器，除了提供各種全新功能之外，還強化了個人隱私和安全。

更多信息後，決定是否允許部分業者繼續他們的收集行為。

雖然InPrivate並不是設計做為廣告攔截器，但是已擁有廣告業者對此表示擔憂。他們認為，如果大量用戶採用這種功能，那麼依靠外部廣告投放入的小型網站將無法生存。而且，如果IE8.0把那些計算廣告攔截

蘋果喬布斯 還有五個心願

媒體報道蘋果發新聞 報告長心願未了還想推出五項新產品

國外差旅摘要報告

歐洲比利時參訪
NSoC-IMEC Workshop 2008

97 年 10 月 18 日至 97 年 10 月 26 日

晶片系統國家型科技計畫
NSoC-IMEC Workshop 2008 差旅報告
Oct.18~Oct.26

一、活動緣起

晶片系統國家型科技計畫(NSoC)與比利時微電子研究中心(IMEC)為加強雙方合作關係，共同進行前瞻晶片技術之開發，並進一步在比國展開策略性的科技合作平台，很榮幸在國科會駐比利時科技組許榮富組長的協助下，雙方於比利時學術重鎮魯汶合作舉辦「NSoC-IMEC Workshop 2008」研討會，會議時間為 2008 年 10 月 20-21 日。

由於比利時位於歐盟之政經中心，近年來由於歐盟的統合，其樞紐之地位更形重要。IMEC 乃領導全球奈米電子與奈米技術之獨立研究中心，其研究重點為未來晶片與系統科技，以及數位情境智能之相關技術。正因 IMEC 獨具慧眼追求工序與系統知識之平衡，其優越的知識產權投資組合、前瞻的基礎建設，以及與各大企業、大學及研究機構組成之強大網路，使 IMEC 成為影響未來系統科技之重要伙伴。NSoC 此次與 IMEC 合辦研討會，規劃五大討論主題，分別為 Bio-medical electronics、Wireless System Technology、Challenges for Deep sub- μ m Technology Generations、Embedded System Technology、及 Application，雙方互派講員發表最新的技術研究進度，預計藉由此研討會，打破文化、語言及地域的藩籬，為台灣電子企業、大學及研究發展中心拓展國際能見度。

二、 參與人員

	姓名	職稱	
1	周景揚 Jou, Jing-Yang	NSoC 計畫執行長 台灣聯合大學系統副校長 交通大學電子系教授	Executive Director of NSoC Program Vice Chancellor, University System of Taiwan Professor, Dept. of Electronics Engineering, National Chiao Tung University (NCTU) IEEE Fellow
2	陳巍仁 Chen, Wei-Zen	NSoC 計畫副執行長 交通大學電子系副教授	Deputy Executive Director of NSoC Program Associate Professor, Dept. of Electronics Engineering, NCTU
3	周世傑 Jou, Shyh-Jye (Jerry)	NSoC 計畫分項召集人 交通大學電子系系主任	Project Leader of NSoC Program Chairman, Dept. of Electronics Engineering, NCTU
4	辛裕隆 Hsin, Yue-Loong	花蓮慈濟醫院神經醫學中 心一般神經內科主任	Chief of Department of Neurology, Hualien Tzu-Chi Medical Center
5	蔡俊輝 Tsai, Jyun-Hwei (Michael)	國家奈米元件實驗室 副主任	Deputy Director General, National Nano Device Laboratories (NDL)
6	梁伯嵩 Liang, Bor-Sung	凌陽核心科技副總經理	Vice President, Sunplus Core Technology Co.
7	郭峻因 Guo, Jiun-In	中正大學資工系教授	Professor, Dept. of Computer Science and Information Engineering, National Chung Cheng University (NCCU)
8	沈季燕 Shen, Chi-Yen	義守大學研發長 義守大學電工系教授	Dean, Dept. of Research and Development, I-Shou University (ISU) Professor, Dept. Electrical Engineering, ISU

三、行程(考察活動經過)

**Visiting Schedule
of
Delegation of Taiwan's National System-on-Chip Program
To
Interuniversity Microelectronics Centre, Belgium;
Katholieke Universiteit Leuven, Belgium;
European Commision: Director General Research, Brussels, Belgium
Universiteit Antwerpen, Belgium;
Belgian Science Foundation-Flanders, Belgium;
Techninical University of Denmark, Denmark.**

October 18th –October 26th 2008

Oct. 18th	23.05	Depart from Taiwan Taoyuan Airport (TPE) EVA BR75 Stop Bangkok
Oct. 19th	09.40	Arrive Amsterdam Schiphol Airport (AMS) EVA BR75 Take shuttle bus to Begijnhof Congres hotel, Leuven
Mon. 20th	09.00-17.15	NSoC-IMEC Europe Workshop Venue: IMEC, Kapeldreef 75, B-3001 Leuven, Belgium Meeting room: IMEC 4 1.A+1.B
	19.00-21.00	Workshop Network Dinner Venue: IMEC
Oct. 21st	08.30-13.00	NSoC-IMEC Europe Workshop Venue: IMEC, Kapeldreef 75, B-3001 Leuven, Belgium Meeting room: IMEC 4 1.A+1.B
Tue.	13.00-14.00	Lunch
	14.00-14.30	RF measurement lab tour 300mm window clean room tour Guided tour Leuven
	14.30-15.00	Katholieke Universiteit Leuven (KUL)

	16.30-18.30	Dinner with NCTU exchange students at KUL and KUL faculty members
Oct. 22nd Wed.	09.30-11.00 12.00-13.00 15.00-17.00	<p>EU DG Research Hosted by Dr. Philippe Vialatte European Commission, DG RTD-International Cooperation / International Dimension of the Framework Programme Venue: Square de Meeus 8, Office 1/76, B-1050 Brussels, Belgium Tel: +32-2-296-6336</p> <p>Lunch</p> <p>Universiteit Antwerpen (UA) Hosted by Prof. Annie Cuyt, Modelling Centre/Flemish Supercomputing Centre Venue: Middelheimlaan 1, Gebouw G, B-2020 Antwerpen, Belgium Tel: +32-3-265-3898 Fax: +32-3-265-3777</p>
Oct. 23rd Thu.	09.00-10.20 20.05 21.45	<p>FWO (Belgian Science Foundation-Flanders) The 80th anniversary of FWO</p> <p>Depart from Brussels Zaventem Airport (BRU) Brussels Airline 2259</p> <p>Arrive Copenhagen Airport (CPH)</p>
Oct. 24th Fri.	10.30 12.30-15.30 19.00	<p>Technical University of Denmark Hosted by Prof. Hans Henrik Saxild, Vice Dean of International Affairs Anker Engelunds Vej 1, Building 101A, DK-2800 Kgs. Lyngby, Denmark Tel: +45-45-25-1145 Mobile: +45-40-53-1145 Email: <hhs@adm.dtu.dk> Meeting with President Lars Pallesen Academic exchange Student exchange</p> <p>Lunch and Discussion with Department of Micro- and Nanotechnology on joint collaboration</p> <p>Dinner</p>
Oct. 25th Sat.	16.05 17.05	<p>Depart from Copenhagen Airport (CPH) BA 817</p> <p>Arrive London Heathrow Airport (LHR)</p>

	21.35	Depart from London Heathrow Airport (LHR) EVA BR68 Stop Bangkok
Oct. 26th Sun.	21.00	Arrive Taiwan Taoyuan Airport (TPE)

四、參訪心得及建議事項

(一) IMEC 現有技術簡介

1. IMEC 策略是以應用為導向，例如:Nomadic Embedded System，Wireless Autonomous Transducer System，Bio-Medical Electronics，和 Photovoltaics。
2. IMEC 在 Wireless connectivity 研究有兩大方向，分別是 ultimate flexibility 和 ultimate throughout。 Imaging 研究有兩大方向，分別是 the fourth dimension 和 hyperspectral viewing。 IMEC 已經有 real-time HDTV multi-view stereo matching on PC 的成果。
3. IMEC 提出解決 coexistence problem of WBAN and WLAN in medicine 想法和方案。
4. IMEC 其 ULP-DSP 目標在於 design and demonstrate ultra low-power DSP components for domain specific。
5. IMEC 在 integration for wearable and implantable devices 方面以 thin chip embedding in flexible substrate 為研發項目之一，會中發表部分成果。
6. IMEC 研究生物感測用的 magnetic nanoparticle，可增加 sensitivity。
7. IMEC 的 Healthcare program 以 Autonomic nervous system 監測 heart rate, respiration rate, diameter of pupils 等來預測人類情緒，目前朝 wireless emotion monitoring 方向研發。可應用在 biofeedback & emotion control，e-learning，和 musical performance。
8. 在 WATS ultra low power wireless program，採用 UWB air interfaces 和 IEEE802.15.4a standard。
9. IMEC 於 45nm SDR for RF-SoC project，採用 2mm^2 receiver 和 frequency synthesizer，1.1V 45nm COM，頻率範圍 0.1-6GHz。
10. 在 ADC project，主題著重於 low power SAR-ADC 和 low power ADC，朝 digital RF 開發產品。
11. 在 Gbit/s radios @ mm-wave 題目，討論 single chip 45nm digital CMOS solution 和 zero-IF architecture。
12. IMEC 開發 PathFinding 擴展 3D 技術價值，以 3D stacked DRAM 應用為例，說明需考量因素。
13. IMEC 提出解決 platform 和 programming tools 之間 mismatch 的方法。

14. Mpsooc mapping tools 在 IMEC 解決建議為 MH(memory hierarchy) , MPA(multiprocessor parallelization assistant) , MH+MPA 。 MH 要 reduced BW , low energy , smaller area , 和 scratchpad , 以求 more efficient , more predictable , better scaling 。 MPA 支援 rapid exploration of parallel software architecture 。

(二) NSoC-IMEC 研討會簡報之相關回應

1. IMEC 在 BIO Chip 上的發展具有相當程度，尤其是腦神經電極的埋入性晶片。而慈濟辛醫師的癲癇治療臨床病例對 IMEC 的研究具有相當價值，剛好具有互補作用。建議在此部份多加合作。
2. IMEC 的 Software Define Radio 成果已到實用化階段，完成許多通訊協定的移植，包括 WiMAX 與 LTE 這些較新通訊協定的 Radio 部分，也在 ISSCC 上做了持續的發表。是相當值得注意的技術。不過目前的 SDR 是僅能在同一時間執行一種或少數幾種通訊協定功能。此外，在 Low Power 的醫用部分，大幅降低 Power，對醫用電子有極高助益。
3. IMEC 在無線通訊系統之設計有很強大之設計平台。目前發展中之軟體無線電接收機 (Software Define Radio : SDR) 使用多核心處理機平台，系統層級設計及自動映射與對應流程。目前正在完成多標準之設計驗證 (802.16e, 802.11n 等)。此技術值得在評估後引入台灣或鼓勵學界、法人、高科技業者加入共同研究。
4. IMEC 在多核心系統之設計平台投入相當多的人力與研發經費，可藉由其發展經驗縮短台灣在此領域之研發時程。
5. 在 3D 封裝方面，IMEC 的技術也有許多可觀之處，惜因為他們專利問題，對於關鍵的散熱等等技術並未多加說明。另外也跟他們提及不同大小 Die Size 以及 Known Good Die 的封裝問題。而 3D (三維) IC 為 IMEC 在微電領域研發重點，基於其在奈米 CMOS 研發之模式，台灣或可找出一個模式和其共同研發。
6. 在 SoC 的 Mapping Flow 技術應仍有很大的進步空間，該項技術目前受限仍多，離實用仍有一段距離。
7. 在 3D 與 Stereo 影像方面偏軟體的演算法，研發團隊並不算大，成果也較為有限。
8. 郭教授 H.264 的 IP 設計獲得很大迴響，尤其 Low Power 版本應有機會與 IMEC 的 Low Power Wireless 技術結合，開發 Sensor Network 或是醫用電子設備的合作。
9. 在會議中可見的 IMEC 的製程技術 (65nm) ，無線電技術，Low Power 以及 3D 封裝技術方面較為成熟。而在實際產品系統規格與應用、ASIC Design 、EDA 、以及圖形演算法軟體方面的研究成果，較不如前述領域豐碩。
10. IMEC 的 12" 實驗製程設備齊全，對於 IC 製程進展有相當大的助益相對而言，台灣 NDL 的 6" 設備較為落後，建議國科會與國家實驗研究院應正視。

(三) 其他參訪心得

1. 魯汶大學：

可和其加強在 SOC 領域之合作，鼓勵國內學校和其簽署交換學生及雙聯學位。其學校和 IMEC 有長期合作，亦可學、研合作一起進行。

2. 丹麥科技大學：

近年其合併丹麥之研究機構，研發能量大增成為歐洲知名大學，並在工科類為前五名，全世界工科排名在 20 幾名。在微機電 (MEMS)、生醫電子及奈米電子有很大之研發團隊，可和台灣充分合作。丹麥福利完善、治安良好，值得台灣各校和其簽署交換學生。

(四) 其他建議

1. 會議出發前有與會人士會面認識與告知會議目的、同時告知對方與會人士之相關個人資料與對方機構之資料的義務，建議辦公室可於行前召開會前會，如此一來與會者可充分準備報告內容，更立於合作之促進。
2. 跨領域、跨國合作重要性的認識：以辛裕隆醫師研究癲癇方面診斷與治療器材的研發為例，國內專家認同跨學術領域對未來研究發展的重要性與必要性，但過去醫學領域多以英、美的研究結果為參考，也鮮少參與於歐洲舉辦的國際學術會議，所以對歐洲國家的學術研究程度、研究方法與態度所知有限，藉由這次機會不僅了解電子工程領域的研究範圍，也認識歐洲國家對研究的態度與想法。
3. 台灣的研發在歐洲國家的地位：目前台灣的研究發展受到經濟環境的影響，有停滯、縮減的現象。但電子工程的相關運用科學仍然在先進國家的心目中有一定的地位，未來更應迎戰世界的潮流，積極在原本的研發領域突破與尋求跨領域與國界的合規，方能保有現在的優勢與創造未來競爭的能量。
4. 初識歐洲國家對台灣的認同：歐洲確實是文明的區域，認同的是民主、自由與誠信。交通大學在科技學術上的成就，間接促使在相同研究領域的歐洲人士對台灣的認識，這是相當難能可貴的。在醫學研究的領域，雖然台灣有為數眾多的醫學中心與高科技的醫療儀器，但在研究上尚缺乏領導性或者是長久且深入的研究，值得省思改善。

國外差旅摘要報告

日本東京參訪

Tokyo

97年12月4日至97年12月6日

赴國外研究心得報告

晶片系統國家型計畫(NSoC) NSoC 2008 MEMS-Japan Dec.4-Dec.6, 2008

一、出訪時間：2008年12月4-6日

二、出訪地點：日本東京

三、出訪人員：
邱俊誠，NSoC 異質整合專案召集人/交通大學電控系系主任
鄭裕庭，交通大學電工系副教授
邱一，交通大學電控系副教授
范士岡，交通大學奈米科技研究所助理教授
邱進峰，國家實驗研究院晶片系統設計中心副主任 (CIC)

四、出訪行程

Dec.04 Thur.	19.00	Arrive Tokyo Narita Airport (NRT) BR2196
Dec.05 Fri.	09.30 09:40-11:00 11:00-12:30	Meet with Dr. Hiroyuki Fujita at Ee-304 4-6-1, Komaba, Meguro-ku, Tokyo, 153-8505, Japan Tel: +81-3-5452-6248 fujita@iis.u-tokyo.ac.jp move to the meeting room (Ew502) -Introducing and briefing on each organization -Discussing the MEMS industry in both countries -Discussing the support policy in both countries Lab Tour to MEMS related laboratories 11:00-11:30 Kawakatsu Lab at Dw701(ext.56200 or 57444) 11:30-12:00 Kim Lab at Dw305(ext.56224 or 56685) 12:00-12:30 Toshiyoshi Lab at Ee306(ext.56276)

	12:30-13:30	Lunch with H. Fujita & other MEMS professors(2F, E-lounge) -Looking for bilateral collaboration on MEMS
Dec.06 Sat.	14.00	Depart from Tokyo Narita Airport (NRT) BR2197

五、出訪心得報告

(一) CIRMM (Center for International Research on MicroMechatronics) 簡介

本次參訪活動主要是拜訪東京大學生產技術研究所 CIRMM (Center for International Research on MicroMechatronics) 主持人 Dr. Hiroyuki Fujita 教授及其研究團隊；參訪目的除考察日本近期 MEMS 相關研究內容與研究環境外，並商談未來與台灣進行合作研究的可能性。

Dr. Fujita 教授首先簡報位於 Komaba Research Campus 的生產技術研究所 (Institute of Industrial Science, IIS)：

1. 約 100 個實驗室
2. 約有 700~800 個碩士生及博士生，20~30% 是來自國外
3. 約 200 名的研究人員，包含 Post Docs 及訪問學者或研究員。由於教學集中於校本區大學部，該研究所主要以研究為主。
4. 該研究所建置一主要無塵室 (Clean Room)，面積約 900m²，其設備可提供 MEMS、bio-MEMS、Silicon Devices 及 Compound Semiconductors 等研究使用。而 Dr. Fujita 主持之 CIRMM 則成立於 1999 年，主要目標為協助與促進微機電技術的國際合作，該中心於 2000 年取得長達 10 年期的預算，因此可長期推動微機電的技術發展。
5. CIRMM 亦與法國 CNRS (Centre de la National Recherche Scientifique) 緊密合作，於巴黎設立 CIRMM 巴黎辦公室，促進日本與歐洲各國的國際合作。另於 2005 年再與法國 CNRS 及瑞士、德國、芬蘭及韓國共組 IRG (International Research Group) NAMIS (Nano and Micro Systems)，專責進行 MEMS 領域的研究生及 Post-Docs 交換研究，以及舉辦 Workshops、Seminars 及實驗室互訪等活動，並互相分享設備與資源。

(二) 日本 MEMS 發展趨勢

Dr. Fujita 接著介紹 CMOS 及 MEMS 發展趨勢，以及未來開發重點。日本對於 CMOS 產業是以 More Moore 及 More Than Moore 兩個主要方向發展，且未來將會結合，形成 Heterogeneous Integration(異質整合)，這個看法與國內 NSoC 的規劃不謀而合。IIS 認為未來創新的重點在於奈米尺度及生化系統的微小化、大面積的軟性微機電系統技術、以及由上而下(MEM/SVLSI)

和由下而上(分子/生化)兩種技術的整合。因此他們對於 MEMS 產業的發展分為 3 個階段：

1. 第一個階段是以 MEMS 個別元件(individual device)開發為主，預估 2005 年產值約 40 億美元。
2. 第二階段以 MEMS System (integrated MEMS) 的開發為主，預估 2010 年產值約 100 億美元。
3. 第三階段以 Heterogeneous Function Devices 為主，包含 Environmental/Energy Conservation、Health-care、Safety/Security 等產品應用，著重 Nano/Bio Integration、Large Area Continuous Process 及 3 D Nano Structure 的製程發展，預估 2015 年產值將達 220 億美元。因此相對於 IC 被稱為產業稻米(Rice)，第三階段的 MEMS 產業發展被稱為 Beans(Bio Electromechanical Autonomous Nano System)。

其中最新的 BEANS 計畫包含了 18 個公司，12 個大學，2 個研究單位以及 3 個組織，每年經費為 1.1 億美元，共五年。技術發展重點則為：3D 奈米結構、大面積 roll-to-roll 技術、奈米/生醫整合、理論、模擬及量測。

Dr. Fujita 介紹其近期微機電相關研究，包含 MEMDAC: nm positioner、Molecular tweezers、Single molecular assay 及 MEMS Re-Writable Panel 的開發。其中 MEMS Re-Writable Panel 的應用產品 MEMS blackboard，預計可透過印刷方式大量生產 (但其展示之 Prototype 在量產前應還有加強的空間)。

(三) 實驗室參訪

接著 Dr. Fujita 教授安排參訪團參觀其研究群教授之研究與環境。

1. Kawakatsu Lab :

Dr. Hideki Kawakatsu 的研究是以 AFM (Atomic Force Microscopy)為主，近期研究包含：

- a. Fabrication of very small oscillators for detection of force and mass
- b. High frequency, Low amplitude atomic force microscopy
- c. Liquid AFM. Imaging of structured water molecules under water
- d. TEM_AFM
- e. Atom Probe AFM

另其實驗室建立多項 AFM (Atomic Force Microscopy) 測試機台，完全由 Dr. Kawakatsu 與學生配合上述研究建構測試平台，儀器皆是自己組裝的，令人印象深刻。。

2. Kim Lab :

Dr. Beomjoon Kim 的研究領域主要為「Build nanosystems and fabricate nanoscale devices with bottom-up and top-down approaches」，目前研究的重點為 Micro/Nano patterning 及 Micro/Nano Probes for biological application。Dr. Kim 將含有 DNA 分子的水溶液通過一個奈米流道，另用表面張力來將 DNA 分子拉開來，是研究分子及奈米技術的新工具。當介紹其研究團隊時，

約有 1/3 的研究人員(生)是來自國外，其中包含一位成功大學畢業的台灣研究生，故其研究群相當國際化。

3. Toshiyoshi Lab :

Dr. Hiroshi Toshiyoshi 的研究主要以 Optical MEMS 及 RF MEMS 為主，近期研究包含：

- a. Optical-modulated MEMS scanning endoscope
- b. MEMS Flexible Display
- c. 3D Image Display using Laser Breakdown Plasma in Water
- d. MEMS Optical Scanners for Projection Display
- e. Monolithic Integration of Micro-actuators with High Voltage Driver Circuits
- f. RF-MEMS Switch for 5.8GHz Phase Shifter

Dr. Toshiyoshi 利用 SOI 晶圓製作出光通訊系統中的可變光衰減器(VOA)，並與日本的一家廠商(Santec)合作將之商品化，因此我們也交換了一些將研究成果轉換為量產產品的經驗。他的其他研究包含利用高能量雷射脈衝在水中產生崩潰而製成 3D 顯示器，以及在軟性基板上製作大面積的 MEMS 顯示器。

(四) 與會心得總述及建議

1. 日方非常重視此次參訪，除熱情的接待 NSoC 代表團，雙方互相討論技術合作的想法，

Dr. Fujita 對 CIC 提供國內學術界的 CMOS MEMS 設計實作平台相當有興趣，並表達進行國際合作之意願。以台灣的 IC 產業模式而言，上下游分工非常明確，產業鏈也非常完整，CMOS 晶圓代工更是執世界之牛耳。若能順利推動 CMOS MEMS 產業，全球勢必以台灣為發展中心，這對台灣未來掌握異質系統設計產業，無異也是最大的契機。目前 CIC 是全世界唯一提供學術界 CMOS MEMS MPC 及設計實作平台的單位，每年支援學術界的 CMOS MEMS 相關設計案超過 100 件以上，今年更達 140 顆 CMOS MEMS 晶片。因此若能結合 CIC 開發的實作環境，國內學術界的研發能力，引進國外的專長技術，對國內 CMOS MEMS 技術的提升勢必可產生重大的 Impact。

2. Dr. Fujita 的國際合作規模很大，而且有長期實質的人員及技術上的交流，是國內目前所不及的。以參觀 Dr. Toshiyoshi 與 Dr. Kim 的研究內容為例，他們的研究團隊約有 1/3 是來自國外的研究生或研究人員，包括來自台灣成功大學畢業的研究生。這些國際研究生的來源，並非像美國的大學，國際學生會主動申請入學，而是透過一些國際合作，促成此具國際化之團隊，尤其與法國 CNRS 的緊密合作，所以法國的學生占了國際學生的最大比例。以此檢視台灣各校的研究團隊，仍以國人為主，少數國際學生也是來自第三世界為主，國際化程度較低，對於促進國內的國際視野，也比較不足。台灣以往就合作而言總限於一校之於一校、一校之於一間公司、一校之於一間研究單位，合作較無宏觀觀念，計畫執行上僅能執行小主題與解決小問題，對長期國家計劃發展尚無法收立竿見影之效，人才訓練上

教不具成效，值得自我警惕與效法。若能進行實質的國際合作或研究生的交流，對於促進實質技術交流，將具有較大的效益。

3. Dr. Kawakatsu 訓練學生組裝最先進的儀器來進行研究，透過自己動手建構量測平台，除能配合實驗需求取得所需數據外，更重要的內涵在於能夠使研究生徹底瞭解及掌握理論與實驗的差異，這對於如何分析實驗結果與問題，特別有用；如此的實做能力及態度是國內學生遠遠不及的。國內學術界目前在實驗實作上的能力就比較薄弱，除了實驗設備都是整套引進或自學長傳承下來，對於儀器設備的掌握能力不足外，也經常發現研究生無法分辨或分析實驗結果及問題發生的原因，究竟來自於設計、製作或量測。若要改善此一問題，建議政府須從制度面著手，正視如何改善且從各層面考量並建立起相關配套措施與決策。
4. 日本在微系統方面的技術發展規劃循序漸進，而且執行確實，值得我們學習。
5. Dr. Fujita 認為日本方面可以提供創新的概念，台灣則可以提供製造的能力一事來看，似乎我們給人的整體感覺仍是停留在代工製造上，仍未脫離我們做為代工或 OEM 角色的宿命，值得大家深思。
6. 日本可以容許如 Dr. Kawakatsu 教授般進行較基礎的研究，而不需強調產業應用與所謂的群體計畫，因此可以在基本功上深耕，厚植實力。這與目前國科會鼓勵大型計畫卻又華而不實，變相扼殺嘗試新研究領域的做法相比，建議 NSoC 國家型計畫應該檢討並設法改善此缺憾。
7. 其他

MEMS 在 TI 開發的 Micro Mirror 及 HP 的 Inkjet Head 大量產品應用後，一直被視為具有潛力的技術發展，在各類應用市場如車用電子及高頻通訊等，都有很多的元件產品開發。而近年來透過一些互動型產品(如 Wii)的大賣後，使得 MEMS 與系統結合的產品受到極大的矚目。隨著今年 TSMC 及 UMC 接連宣告加入 CMOS MEMS 的開發後，IC Design House(如聯發科等)也頻頻透露將進行結合 CMOS MEMS 的系統開發，使得與 CMOS IC 結合的 CMOS MEMS 隱隱成為未來發展的主流之一。Yole 也預估 2016 年 MEMS 產值約 200 億美元，其中 CMOS MEMS 代工約占 1/10 的產值。台灣若能於此時結合產學研的力量，促進國際合作，開發 CMOS MEMS 技術，當有機會繼 CMOS 產業之後，再創另一產業高峰。

六、參訪活動照片



