



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201350606 A

(43)公開日：中華民國 102 (2013) 年 12 月 16 日

(21)申請案號：101120340

(22)申請日：中華民國 101 (2012) 年 06 月 06 日

(51)Int. Cl.：

C23C16/34 (2006.01)

C23C16/42 (2006.01)

C07F7/10 (2006.01)

H01L21/311 (2006.01)

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)

新竹市東區大學路 1001 號

(72)發明人：呂志鵬 LEU, JIHPERNG (TW)；涂弘恩 TU, HUNG EN (TW)；邱維剛 CHIU, WEI GAN (TW)

(74)代理人：蔡清福

申請實體審查：有 申請專利範圍項數：12 項 圖式數：6 共 29 頁

(54)名稱

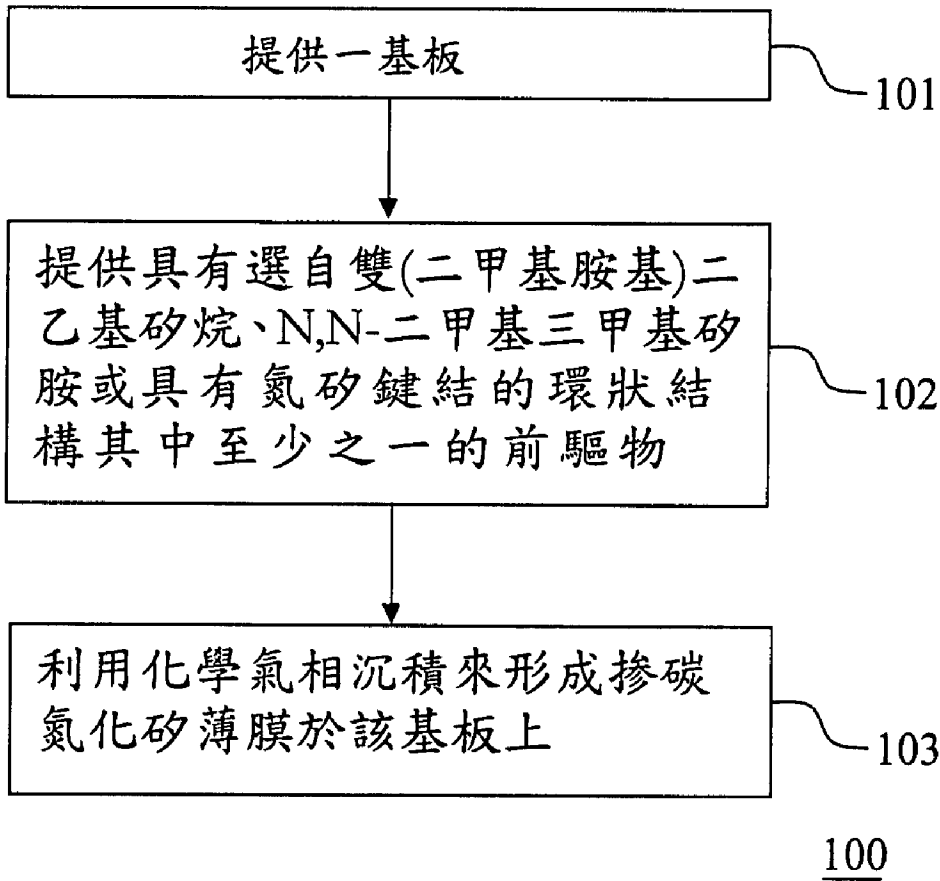
摻碳氮化矽薄膜及其製造方法與裝置

CARBON-DOPED SILICON NITRIDE THIN FILM AND MANUFACTURING METHOD AND DEVICE THEREOF

(57)摘要

本發明提出一種摻碳氮化矽薄膜及其製造方法與裝置。該摻碳氮化矽薄膜係利用具有選自雙(二甲基胺基)二乙基矽烷、N,N-二甲基三甲基矽胺以及具有氮矽鍵結的一環狀結構其中至少之一的前驅物(precursor)所製成。該製造摻碳氮化矽薄膜的方法包含：提供具有選自雙(二甲基胺基)二乙基矽烷、N,N-二甲基三甲基矽胺或具有氮矽鍵結的環狀結構其中至少之一的前驅物來製備摻碳氮化矽薄膜。該製造摻碳氮化矽薄膜的裝置，包含：反應室；以及與該反應室相連接的容器，該容器含有如前所述的該前驅物。

100：摻碳氮化矽薄膜
製造方法
101：步驟
102：步驟
103：步驟



第一圖

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部份請勿填寫)

※ 申請案號：101120340

※ 申請日：101-6-6

※ IPC 分類：

一、發明名稱：(中文/英文)

摻碳氮化矽薄膜及其製造方法與裝置/Carbon-doped Silicon Nitride Thin Film and Manufacturing Method and Device thereof

二、中文發明摘要：

本發明提出一種摻碳氮化矽薄膜及其製造方法與裝置。該摻碳氮化矽薄膜係利用具有選自雙(二甲基胺基)二乙基矽烷、N,N-二甲基三甲基矽胺以及具有氮矽鍵結的一環狀結構其中至少之一的前驅物(precursor)所製成。該製造摻碳氮化矽薄膜的方法包含：提供具有選自雙(二甲基胺基)二乙基矽烷、N,N-二甲基三甲基矽胺或具有氮矽鍵結的環狀結構其中至少之一的前驅物來製備摻碳氮化矽薄膜。該製造摻碳氮化矽薄膜的裝置，包含：反應室；以及與該反應室相連接的容器，該容器含有如前所述的該前驅物。

三、英文發明摘要：

The present invention relates to carbon-doped silicon nitride thin film and manufacturing method and device thereof. The carbon-doped silicon nitride thin film is prepared by using a precursor having at least one of bis(dimethylamino)diethylsilane, N,N-Dimethyltrimethylsilylamine and a cyclic structure with a N-Si bond. The method of manufacturing a carbon-doped silicon

nitride thin film includes: providing a precursor having at least one of bis(dimethylamino)diethylsilane, N,N-Dimethyltrimethylsilylamine and a cyclic structure with a N-Si bond to form the carbon-doped silicon nitride thin film. The device for forming the carbon-doped silicon nitride thin film includes a reactor and a container with the aforementioned precursor coupled to the reactor.

四、指定代表圖：

(一)本案指定代表圖為：第一圖

(二)本代表圖之元件符號簡單說明：

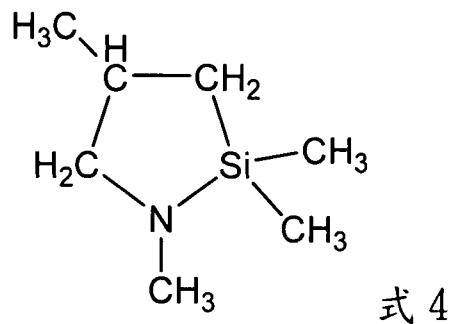
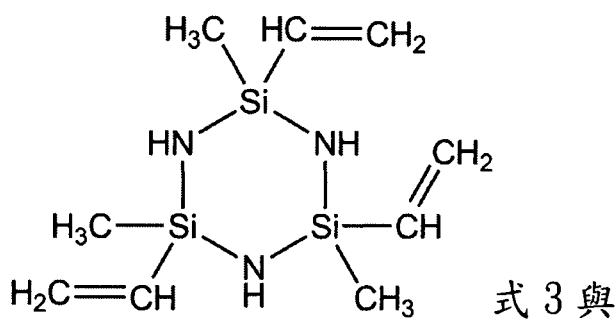
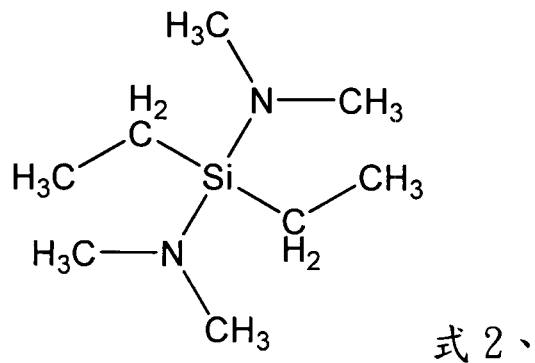
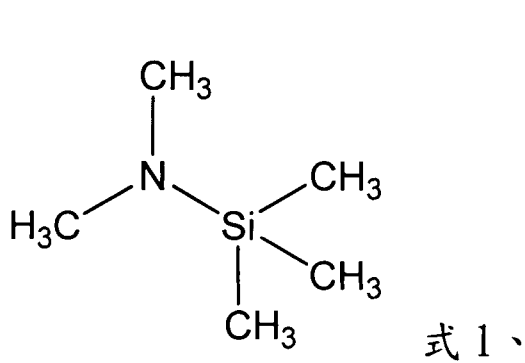
100：摻碳氮化矽薄膜製造方法

101：步驟 101

102：步驟 102

103：步驟 103

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：



六、發明說明：

【發明所屬之技術領域】

本發明係指一種摻碳氮化矽薄膜，尤指利用具有選自雙(二甲基胺基)二乙基矽烷、N,N-二甲基三甲基矽胺或具有氮矽鍵結的環狀結構其中至少之一的前驅物所製備而成的摻碳氮化矽薄膜。

【先前技術】

為了降低在後端互連中(backend interconnects)的電容值(capacitance)，低介電常數(dielectric constant)材料首先被引入來作為中間層電介質(interlayer dielectric, ILD)。同時，雖然氮化矽(silicon nitride)的介電常數在 6.5 至 7.0 而相對較高，但由於其具有好的蝕刻選擇比和阻障效果，所以氮化矽被保留作為在雙鑲嵌結構(dual damascene architecture)中的蝕刻終止及擴散阻障層(etch-stop and diffusion barrier layer)。為了更進一步降低在後端互連中的電容值，半導體業界一直持續地嘗試以達到較低且有效的介電常數，其涵蓋了更低厚度的低介電常數 ILD 及低介電常數蝕刻終止層。

為了降低氮化矽薄膜的介電常數 k 值，由於摻碳氮化矽的低介電常數和特性可作為對銅擴散與漂移的有效阻障，故摻碳氮化矽(SiC_xN_y)薄膜被引入作為蝕刻終止/阻障層。除了濺鍍沉積(sputtering deposition)和雷射氣相沉積(laser vapor deposition)方法外，摻碳氮化矽薄膜可由使用多種前驅物(multi-precursors)的電漿氣相沉積(plasma-enhanced chemical vapor deposition, PECVD)方式來製備而成，常用的多種前驅物為

$\text{SiH}_4 + \text{NH}_3(\text{N}_2) + \text{CH}_4$ 及 $\text{SiH}(\text{CH}_3)_3 + \text{NH}_3$ 。

然而，此摻碳氮化矽薄膜之習用製程具有下列缺點：

(1) 使用高電漿功率所造成的高電荷缺陷(charged defects)和電漿損傷(plasma damage)而形成高漏電流(higher leakage current)，即漏電流傳導機制是由普爾-法蘭克發射(Poole-Frenkel emission)所主導。

(2) 需在 300°C 以上之高溫進行沉積，即無法在低溫下沉積，因而無法應用在可接式高分子(flexible polymer)基板或其他相類似基板，原因在於 300°C 會破壞高分子基板。

(3) 介電係數較高，大約為 4.3 至 4.5 之間。

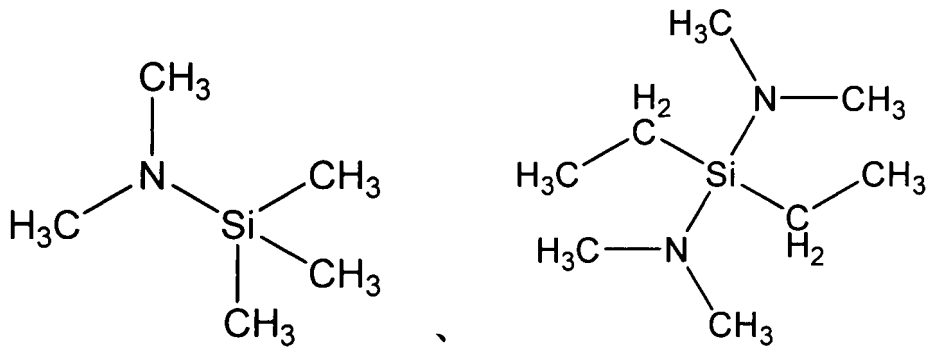
(4) 無法準確控制沉積速率。

職是之故，申請人鑑於習知技術中所產生之缺失，經過悉心試驗與研究，並一本鍥而不捨之精神，終構思出本案「摻碳氮化矽薄膜及其製造方法與裝置」，能夠克服上述缺點，以下為本案之簡要說明。

【發明內容】

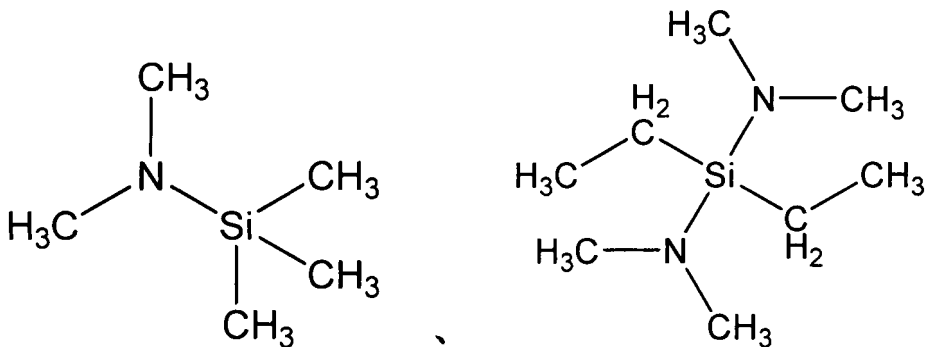
鑑於習用技術之中存在的缺失，本發明係藉由特殊的前驅物來製備低介電摻碳氮化矽薄膜於半導體基板上，以使製程可以使用低電漿功率密度並於廣泛的基材溫度環境下進行沉積，藉此來改善電荷缺陷和電漿損害之問題。此外，更由於本發明前驅物結構之關係，所以製備出來的摻碳氮化矽薄膜除了具有較低的介電常數外，更具有良好的機械強度與介電強度，並可應用於半導體製程上的蝕刻終止層與擴散阻障層。

因此根據本發明的第一構想，提出一種形成一摻碳氮化矽薄膜的方法，包含：利用具有選自



以及具有氮矽鍵結的一環狀結構其中至少之一的一前驅物(precursor)來形成該摻碳氮化矽薄膜。

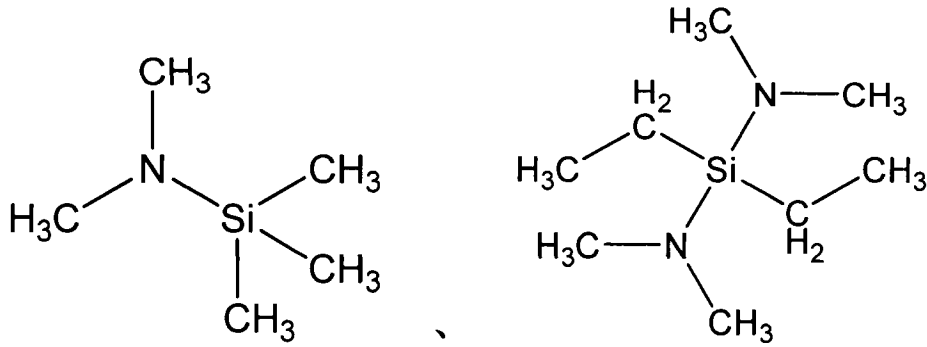
根據本發明的第二構想，提出一種摻碳氮化矽薄膜，其係利用具有選自



以及具有氮矽鍵結的一環狀結構其中至少之一的一前驅物(precursor)所形成。

根據本發明的第三構想，提出一種形成一摻碳氮化矽薄膜的裝置，包含：一反應室；以及一容器，與該反應室相連接，並含有如前所述的該前驅物。

根據本發明的第四構想，提出一種用於沉積製程的一前驅物，其係選自



以及具有氮矽鍵結的一環狀結構其中至少之一。

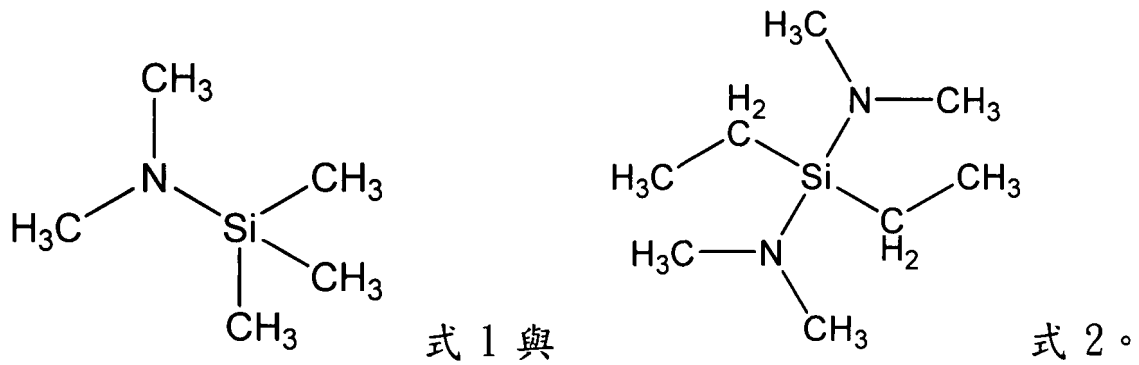
【實施方式】

本案將可由以下的實施例說明而得到充分瞭解，使得熟習本技藝之人士可以據以完成之，然本案之實施並非可由下列實施案例而被限制其實施型態。

請參閱第一圖，其為本發明所提出的摻碳氮化矽薄膜製造方法流程圖。此摻碳氮化矽薄膜製造方法 100，包含了下列步驟：

步驟 101：提供一基板。該基板可為半導體基板、高分子基板或是其他習用基板。

步驟 102：提供具有選自雙(二甲基胺基)二乙基矽烷 (bis(dimethylamino)diethylsilane)、N,N-二甲基三甲基矽胺 (N,N-Dimethyltrimethylsilylamine) 或具有氮矽鍵結的環狀結構其中至少之一的前驅物。其中雙(二甲基胺基)二乙基矽烷與 N,N-二甲基三甲基矽胺的結構分別為：

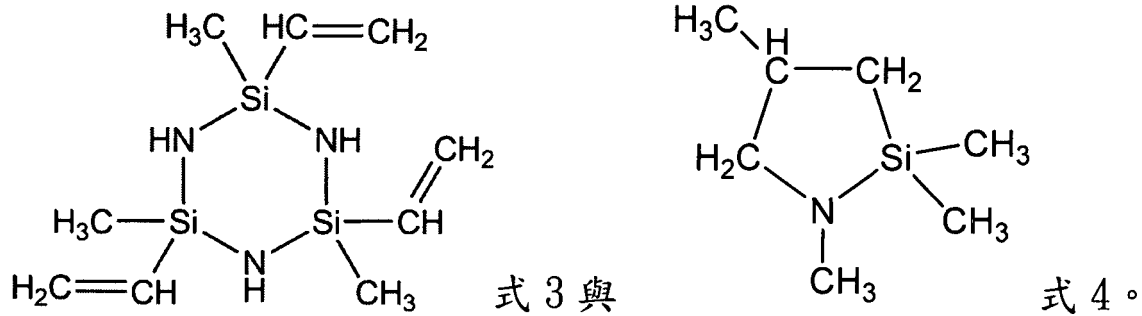


本步驟的前驅物較佳為單源前驅物 (single source precursor)，即由上述三種結構中選取一種作為單一前驅物。

步驟 103：利用化學氣相沉積來形成摻碳氮化矽薄膜於該基板上。該步驟較佳係利用電漿氣相沉積方式來完成。

由於上述前驅物結構之關係，摻碳氮化矽薄膜製造方法 100 所形成的摻碳氮化矽薄膜會具有環狀/孔隙結構而造成低密度，從而使介電常數 k 值變低。再者，也因為該些前驅物結構之關係，摻碳氮化矽薄膜製造方法 100 可以在 25°C 到 500°C 的溫度下進行沉積。如果是用於電漿氣相沉積，則除了可在 25°C 到 500°C 的溫度下進行沉積外，還可使用低電漿功率來進行沉積，例如： 50W 的電漿功率 ($0.15\text{W}/\text{cm}^3$ 的功率密度)，以降低電漿損害與電荷缺陷。此外，如果本案上述結構是作為單源前驅物，則可更精確的控制沉積速率，尤其是在小於 200°C 的溫度下。本案氮矽鍵結的環狀結構可以是環狀有機矽烷 (cyclic organosilazane)，較佳可為 1,3,5-三甲基-1,3,5-三乙烯基環三矽氮烷 (1, 3, 5-trimethyl-1, 3, 5-trivinyl- cyclotrisilazane (VSZ))，除了上述外也可以是 N-甲基-氮雜-三甲基矽代環戊烷 (N-methyl-aza-trimethylsilacyclopentane) 或其他類似結構，其中 1,3,5-三甲基-1,3,5-三乙烯基環三矽氮烷與 N-甲基-氮雜-三甲基

矽代環戊烷的結構式分別為：



請參閱第二圖，其為本發明所提出的實施例的結構圖。此實施例係半導體元件 200，其包含了第一層 201 以及摻碳氮化矽層 202。其中該第一層 201 可以是基板、介電層、金屬層或其他材料層，而該摻碳氮化矽層 202 係由摻碳氮化矽薄膜製造方法 100 所製備而成並形成於該第一層 201 上，因而具有較低的介電常數，且該摻碳氮化矽層 202 可作為蝕刻終止層、保護層或阻障層。

綜合前述說明和此摻碳氮化矽薄膜方法 100 可知，製作本發明所提出的摻碳氮化矽層最重要的步驟係為：提供具有選自雙(二甲基氨基)二乙基矽烷(bis(dimethylamino)diethylsilane)、N,N-二甲基三甲基矽胺(N,N-Dimethyltrimethylsilylamine)或具有氮矽鍵結的環狀結構其中至少之一的前驅物，尤其是從中選其一的單源前驅物。由於可以在低溫下進行沉積，故可應用於高分子基板或其他會因高溫而受損的基板。舉例來說，將摻碳氮化矽薄膜沉積在高分子基板上可以作為保護層(passivation layer)、水氣阻障(moisture barrier)、抗反射層(antireflection layer)，其中該高分子基板可由透光的聚對苯二甲酸乙二酯(polyethylene terephthalate (PET))在 80°C 至 105°C 下所製成，也可

用其他透光材料所製成，例如：在 50°C 至 300°C 下以聚甲基丙烯酸甲酯 (polymethylmethacrylate (PMMA))、聚萘二甲酸乙二醇酯 (polyethylene naphthalene (PEN))、聚硫醚 (polyether sulfone (PES)) 或聚醯亞胺 (polyimide (PI)) 所製成。此外，由於具有前述多種優點，摻碳氮化矽薄膜方法 100 和其所製造出的摻碳氮化矽薄膜可應用於半導體與光電產業上，例如：互補金氧半導體 (Complementary Metal Oxide Semiconductor (CMOS))、雙載子 (Bipolar) 半導體元件、特定應用積體電路 (Application Specific Integrated Circuit (ASIC))、可撓性裝置 (flexible devices)... 等。可撓性裝置可以是可撓性太陽能電板 (flexible solar cell)、可撓性有機發光二極體 (flexible Organic Light-Emitting Diode (OLED))、可撓性螢幕 (flexible display)、可撓性感應器 (flexible sensor)... 等。

請參閱第三圖，其為本發明所提出的製造摻碳氮化矽薄膜之裝置圖。此電漿化學氣相沉積裝置 300 具有膜腔體/反應室 (chamber/reactor) 301、容器 302、第一加熱器 303、質量流量控制器 (mass-flow controller, MFC) 304、匹配器 (matching box) 305 與 RF 射頻供應器 (RF generator) 306。該膜腔體 301 內具有電極 3011 與加熱載台 3012，其中該電極 3011 具有氣體導流板 (Shower Head) 並透過該匹配器 305 連接至該 RF 射頻供應器 306，該電極的半徑為 150mm 且電極間距 (electrode spacing) 為 20mm。該容器 302 配置於第一加熱器 303 內，與該電極 3011 相連接，並裝有具有選自雙(二甲基胺基)二乙基矽烷、N,N-二甲基三甲基矽胺或具有氮矽鍵結的環狀結構其中至少之一的前驅物。該質量流量控制器 304 係用來控制氬氣 (Ar) 進入該容器 302 的流量，而該氬氣係用來搭載前驅物至該電極

3011。

舉單源前驅物 1,3,5-三甲基-1,3,5-三乙烯基環三矽氮烷 (VSZ) 為例來操作，氬氣載子的流量為 20sccm，沉積壓力為 90mTorr，RF 功率為 50W(功率密度為 $0.15\text{W}/\text{cm}^3$)，在此操作下不需要偏壓(without bias)，且沉積溫度的範圍可以從室溫到 400°C 。用上述操作所製備的摻碳氮化矽薄膜可以具有 3.6 到 4.6 的介電常數、所有崩潰電壓 (breakdown strength) 皆大於 $3\text{MV}/\text{cm}$ 、21.0 到 65.1GPa 的彈性係數(elastic moduli)及 1.6 到 $2.0\text{g}/\text{cm}^3$ 的密度(density)。

請參閱第四圖，其為 VSZ 液態前驅物和在不同沉積溫度下之本發明 SiC_xN_y 薄膜的傅氏轉換紅外線光譜(FTIR spectra)之波數-吸光度曲線圖。在第四圖中可知，當在低溫下沉積 SiC_xN_y 薄膜時，在電漿沉積的過程中，VSZ 中乙烯基(vinyl groups)的雙件結構會被打開並重新形成交聯結構 (cross-linked structure)，例如： $\text{Si}-(\text{CH}_2)_n-\text{Si}$ ，因而本發明之 SiC_xN_y 薄膜會有較強的機械結構。然而，VSZ 中大部分的環狀結構會被保存而在 SiC_xN_y 薄膜中產生很多空間，即孔隙。當沉積溫度被提升到超過 300°C 時，環狀氮-矽-氮鍵結(cyclic N-Si-N linkages)會被破壞並且 CH_x 鍵也會脫附(the desorption of CH_x bonds)來重新形成緊密的氮-矽結構(dense Si-N structure)。再者，由第四圖也可看出，沉積溫度在 200°C 以上時，環狀結構相對減少，因而結構較為緻密，故介電常數會較高。

請參閱第五(a)和五(b)圖，其分別為本發明 SiC_xN_y 薄膜的沉積溫度-彈性係數曲線圖和沉積溫度-介電常數曲線圖。從第五(a)圖中可知，隨著沉積溫度的增加，由於氮-矽-氮鍵結的分離

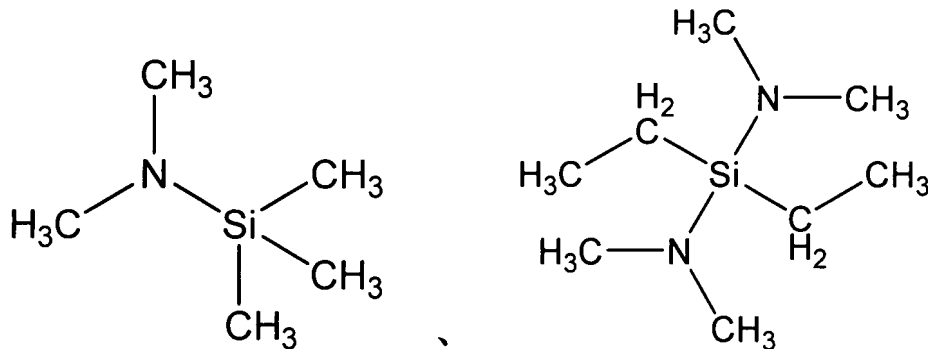
(scission of the Si-N-Si linkages)與 CH_x 鍵的脫附(the desorption of CH_x bonds)因而使交聯結構增加(請參閱第四圖),故彈性係數從 21.0GPa 變化至 65.2Gpa。從第五(b)圖中可知,隨著沉積溫度的增加,由於孔隙結構的減少,故介電常數從 3.6 變化至 4.6。

請參閱第六(a)與六(b)~(e)圖,第六(a)圖為本發明 SiC_xN_y 薄膜在不同沉積溫度的電場-漏電流密度曲線圖,而第六(b)~(e)圖為本發明 SiC_xN_y 薄膜在不同沉積溫度的蕭特基發射機制曲線擬合(Schottky emission mechanism fitting)。從第六(a)圖中可知,在電場為 1MV/cm 且沉積溫度增加時,漏電流密度有從 1.5×10^{-6} 至 4.0×10^{-8} A/cm² 的增加趨勢。此外,所有崩潰電壓(breakdown strength)皆大於 3MV/cm。從第六(b)~(e)圖中可知,本發明在 25°C ~300°C 沉積溫度下 SiC_xN_y 薄膜的傳導機制(conduction mechanism)是由蕭特基發射所主導,其亦顯示僅有較少的電荷缺陷存在於本發明 SiC_xN_y 薄膜中,其原因在於使用環狀前驅物和 0.15W/cm³ 的低電漿功率密度所產生的損害較一般習用的製程來的少。

茲提供更多本發明之實施例如下：

1. 一種形成一摻碳氮化矽薄膜的方法，包含：

利用具有選自

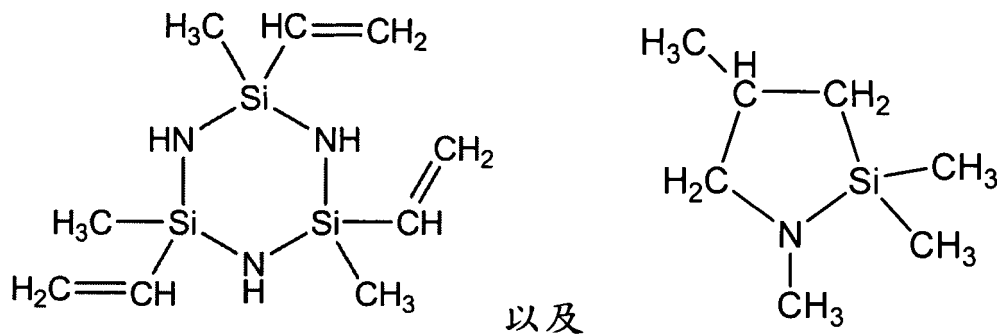


以及具有氮矽鍵結的一環狀結構其中至少之一的一前驅物(precursor)來形成該摻碳氮化矽薄膜。

2. 如實施例第 1 項所述的方法，其中該前驅物為一單源前驅物(single source precursor)。

3. 如實施例第 1 項所述的方法，其中該前驅物具有一雙鍵基團/結構。

4. 如實施例第 1 項所述的方法，其中具有氮矽鍵結的該環狀結構為

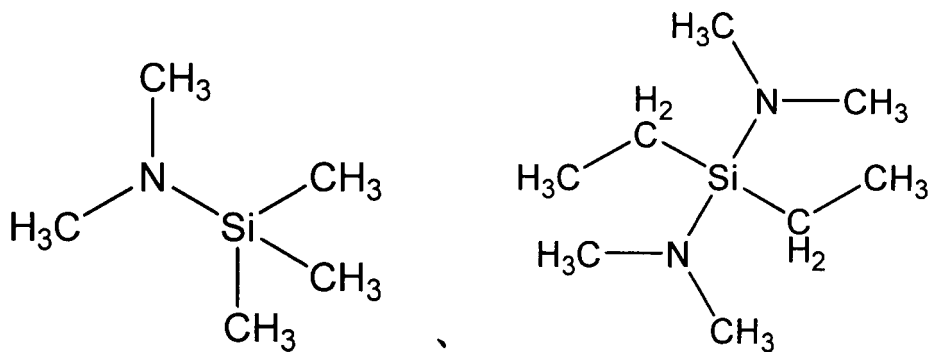


其中之一。

5. 如實施例第 1 項所述的方法，更包含使用一電漿氣相沉積方式來形成該摻碳氮化矽薄膜。

6. 如實施例第 5 項所述的方法，其中該電漿氣相沉積方式的電漿功率密度為 0.15 W/cm^3 。

7. 一種摻碳氮化矽薄膜，其係利用具有選自

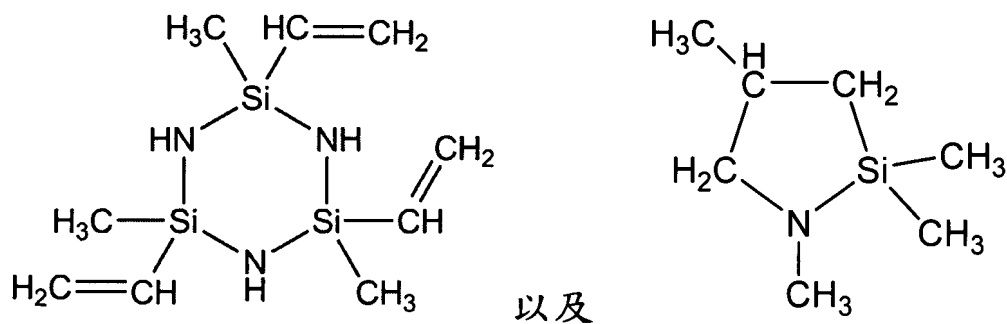


以及具有氮矽鍵結的一環狀結構其中至少之一的一前驅物(precursor)所形成。

8. 如實施例第 7 項所述的摻碳氮化矽薄膜是藉由一電漿氣相沉積方式所形成，其中該前驅物為一單源前驅物(single source precursor)。

9. 如實施例第 7 項所述的摻碳氮化矽薄膜，其中該前驅物具有至少一雙鍵基團/結構。

10. 如實施例第 7 項所述的摻碳氮化矽薄膜，其中具有氮矽鍵結的該環狀結構為



其中之一。

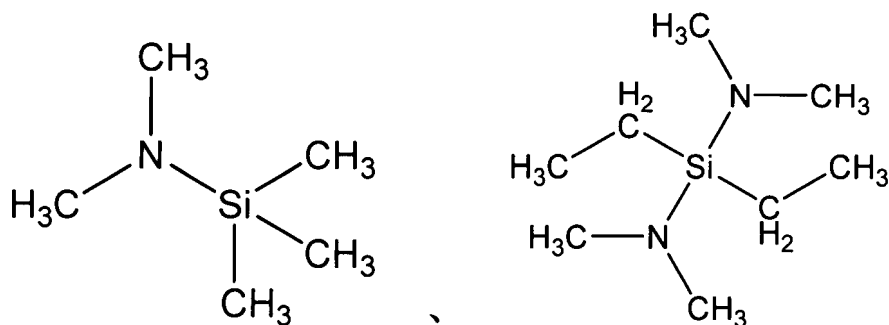
11. 一種形成一摻碳氮化矽薄膜的裝置，包含：

一反應室；以及

一容器，與該反應室相連接，並含有如實施例第

7 項所述的該前驅物。

12. 一種用於沉積製程的一前驅物，其係選自

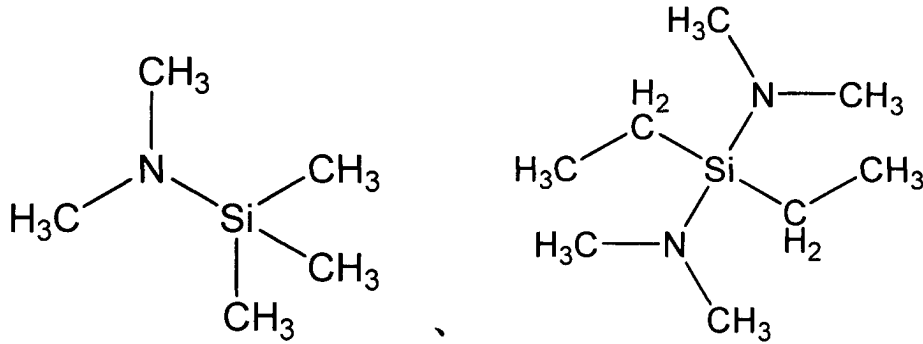


以及具有氮矽鍵結的一環狀結構其中至少之一。

13. 一種沉積製程，包含：

提供一基底層；以及

在該基底層上形成一前驅物層，該前驅物層係選自



以及具有氮矽鍵結的一環狀結構其中至少之一。

本發明並不侷限於前文所描述各個實施例，而是包含基於本文所詳細描述可被該領域的技術人員理解到的變型、省略、組合(例如不同實施例的方面的組合)、互換、替代、改變和/或修改的任何和所有實施例，尤其是對於前述各個實施例之中的製程步驟可按任何順序執行，而不限於前述實施例或者申請專利範圍中所述的順序。

職故，本案實為一難得一見，值得珍惜的難得發明，惟以上所述者，僅為本發明之最佳實施例而已，當不能以之限定本發明所實施之範圍。即大凡依本發明申請專利範圍所作之均等變化與修飾，皆應仍屬於本發明專利涵蓋之範圍內，謹請 貴審查委員明鑑，並祈惠准，是所至禱。

【圖式簡單說明】

第一圖 係為本發明所提出的摻碳氮化矽薄膜製造方法流

程圖；

第二圖 係為本發明所提出的實施例的結構圖；

第三圖 係為本發明所提出的製造摻碳氮化矽薄膜之裝置圖；

第四圖 係為 VSZ 液態前驅物和在不同沉積溫度下之本發明 SiC_xN_y 薄膜的傅氏轉換紅外線光譜之波數-吸光度曲線圖；

第五(a)圖 係為本發明 SiC_xN_y 薄膜的沉積溫度-彈性係數曲線圖；

第五(b)圖 係為本發明 SiC_xN_y 薄膜的沉積溫度-介電常數曲線圖；

第六(a)圖 係為本發明 SiC_xN_y 薄膜在不同沉積溫度的電場-漏電流密度曲線圖；以及

第六(b)~(e)圖 係為本發明 SiC_xN_y 薄膜在不同沉積溫度的蕭特基發射機制曲線擬合。

【主要元件符號說明】

100：摻碳氮化矽薄膜製造方法

101：步驟 101

102：步驟 102

103：步驟 103

200：半導體元件

201：第一層

202：摻碳氮化矽層

300：電漿化學氣相沉積裝置

301：膜腔體/反應室

3011：電極

3012：加熱載台

302：容器

303：第一加熱器

304：質量流量控制器

305：匹配器

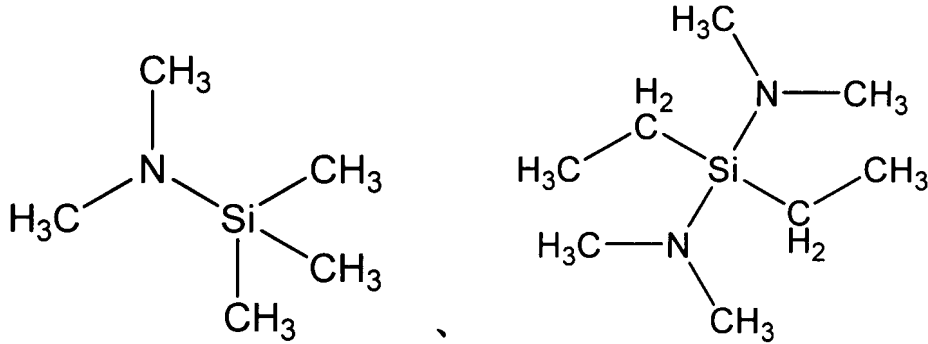
201350606

306：RF 射頻供應器

七、申請專利範圍：

1. 一種形成一摻碳氮化矽薄膜的方法，包含：

利用具有選自

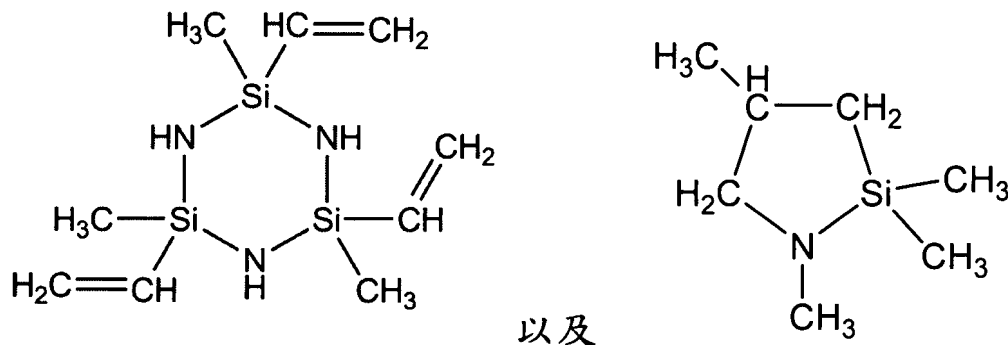


以及具有氮矽鍵結的一環狀結構其中至少之一的一前驅物 (precursor) 來形成該摻碳氮化矽薄膜。

2. 如申請專利範圍第 1 項所述的方法，其中該前驅物為一單源前驅物 (single source precursor)。

3. 如申請專利範圍第 1 項所述的方法，其中該前驅物具有一雙鍵基團。

4. 如申請專利範圍第 1 項所述的方法，其中具有氮矽鍵結的該環狀結構為



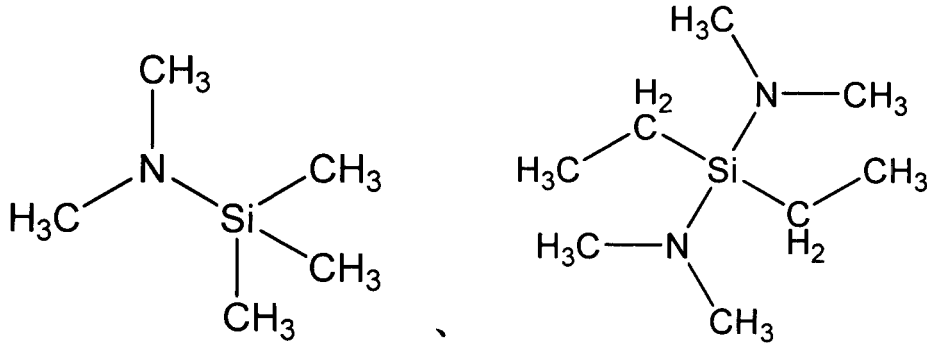
其中之一。

5. 如申請專利範圍第 1 項所述的方法，更包含使用一電漿

氣相沉積方式來形成該摻碳氮化矽薄膜。

6. 如申請專利範圍第 5 項所述的方法，其中該電漿氣相沉積方式的電漿功率密度為 0.15 W/cm^3 。

7. 一種摻碳氮化矽薄膜，其係利用具有選自

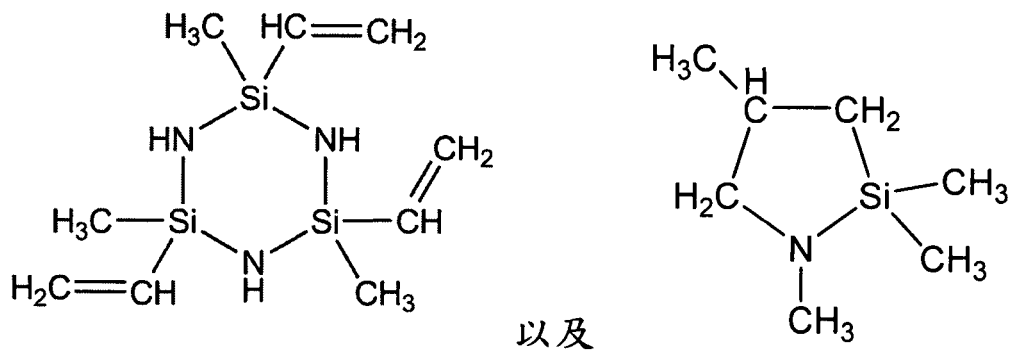


以及具有氮矽鍵結的一環狀結構其中至少之一的一前驅物 (precursor) 所形成。

8. 如申請專利範圍第 7 項所述的摻碳氮化矽薄膜是藉由一電漿氣相沉積方式所形成，其中該前驅物為一單源前驅物 (single source precursor)。

9. 如申請專利範圍第 7 項所述的摻碳氮化矽薄膜，其中該前驅物具有至少一雙鍵基團。

10. 如申請專利範圍第 7 項所述的摻碳氮化矽薄膜，其中具有氮矽鍵結的該環狀結構為



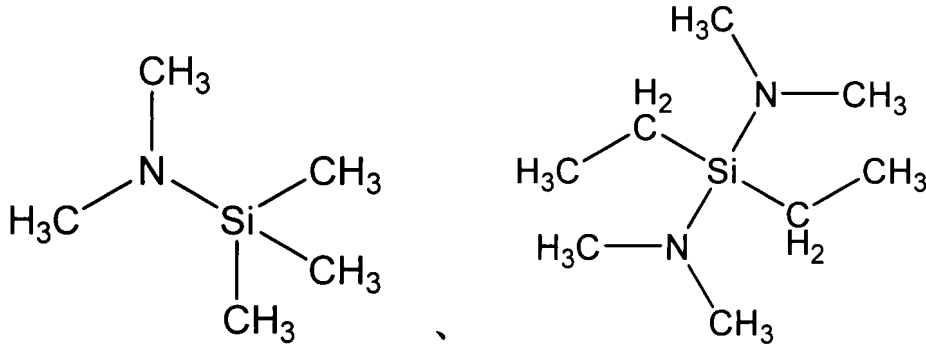
其中之一。

11. 一種形成一摻碳氮化矽薄膜的裝置，包含：

一反應室；以及

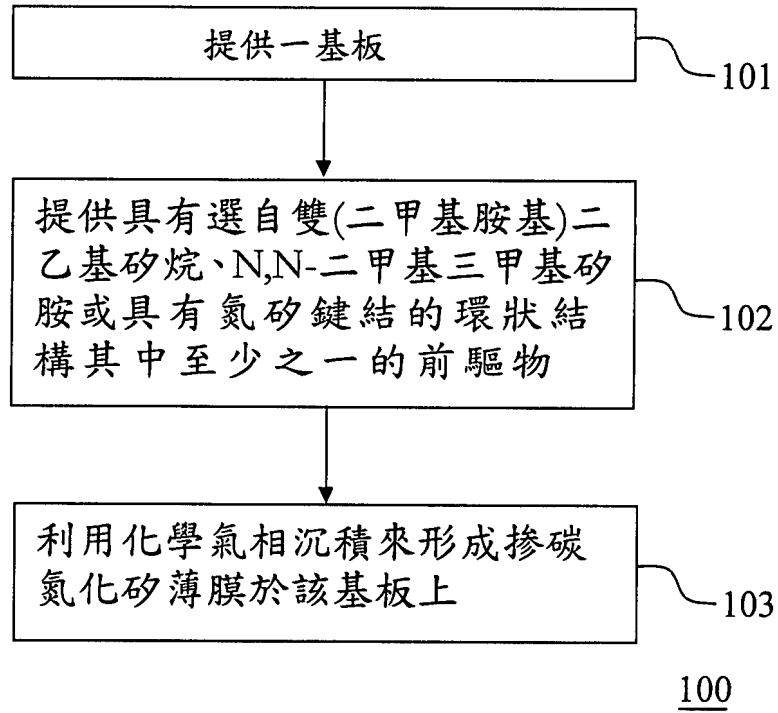
一容器，與該反應室相連接，並含有如申請專利範圍第 7 項所述的該前驅物。

12. 一種用於沉積製程的一前驅物，其係選自

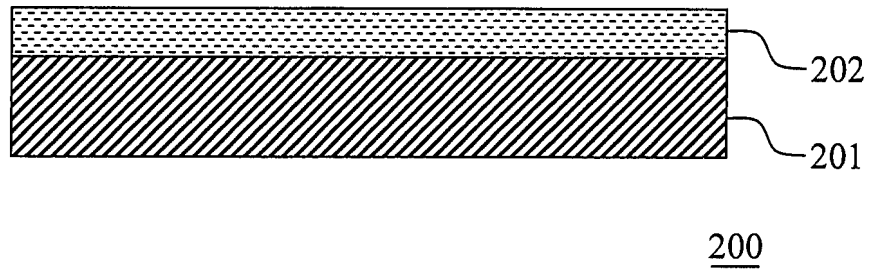


以及具有氮矽鍵結的一環狀結構其中至少之一。

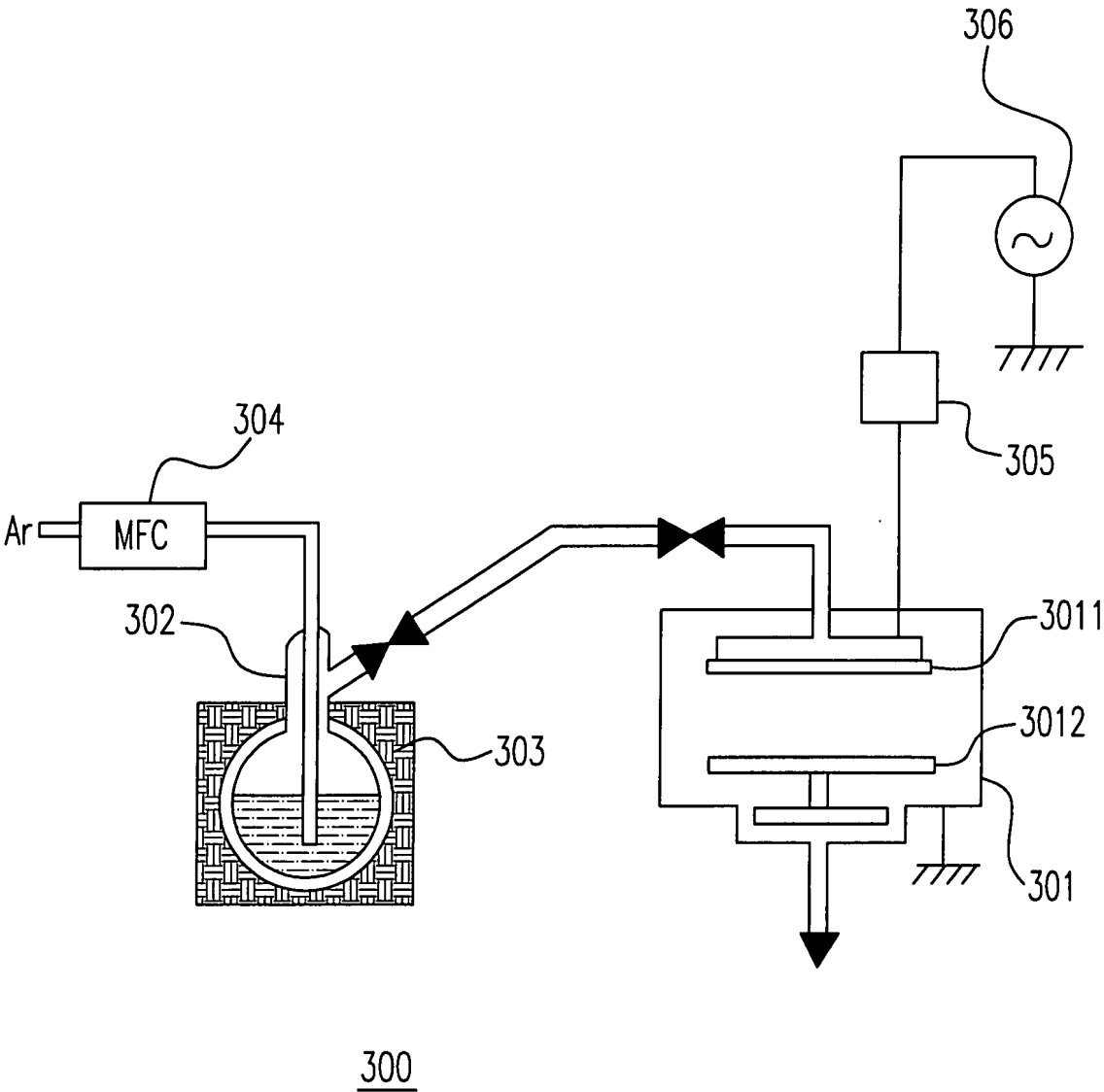
八、圖式：



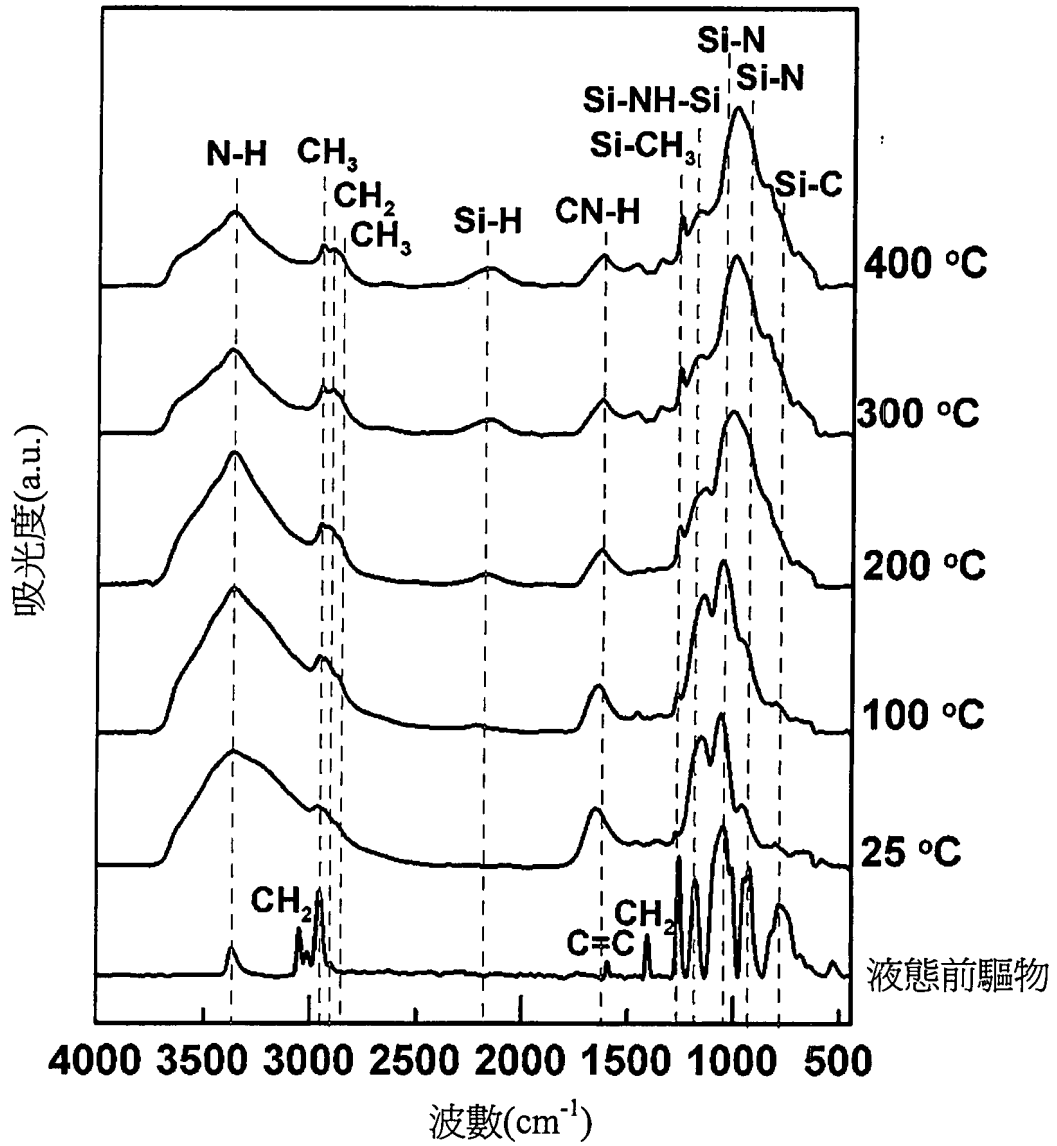
第一圖



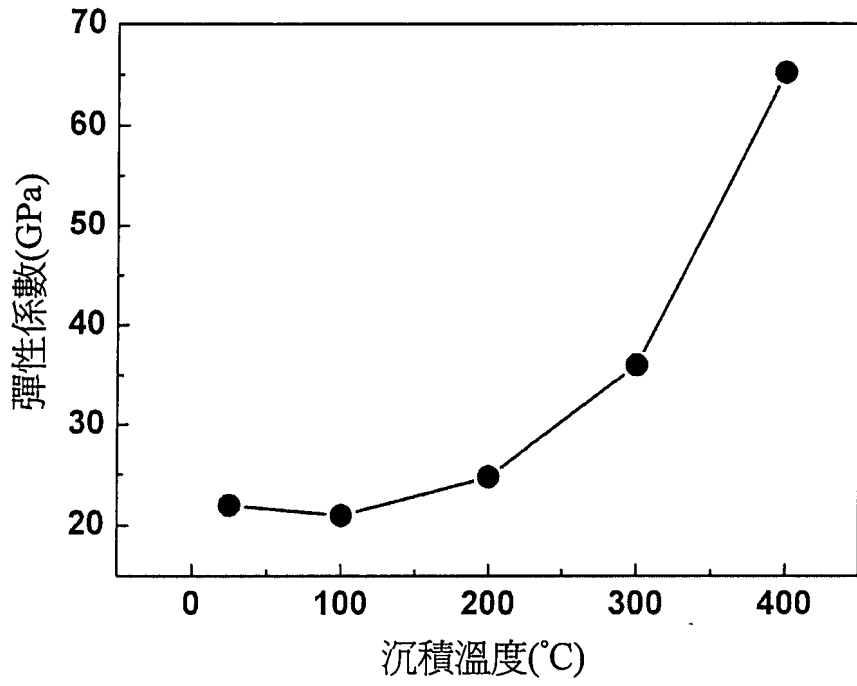
第二圖



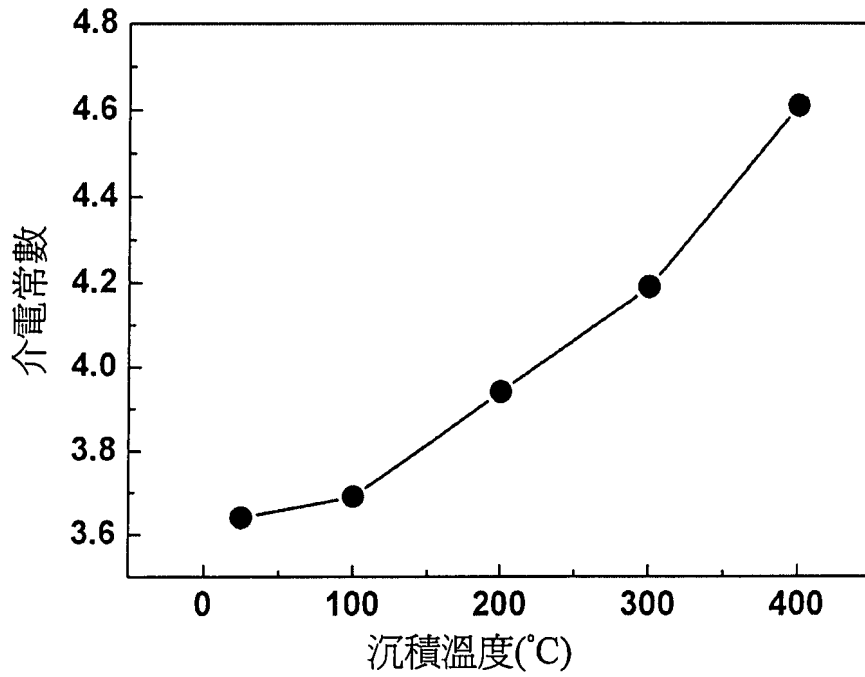
第三圖



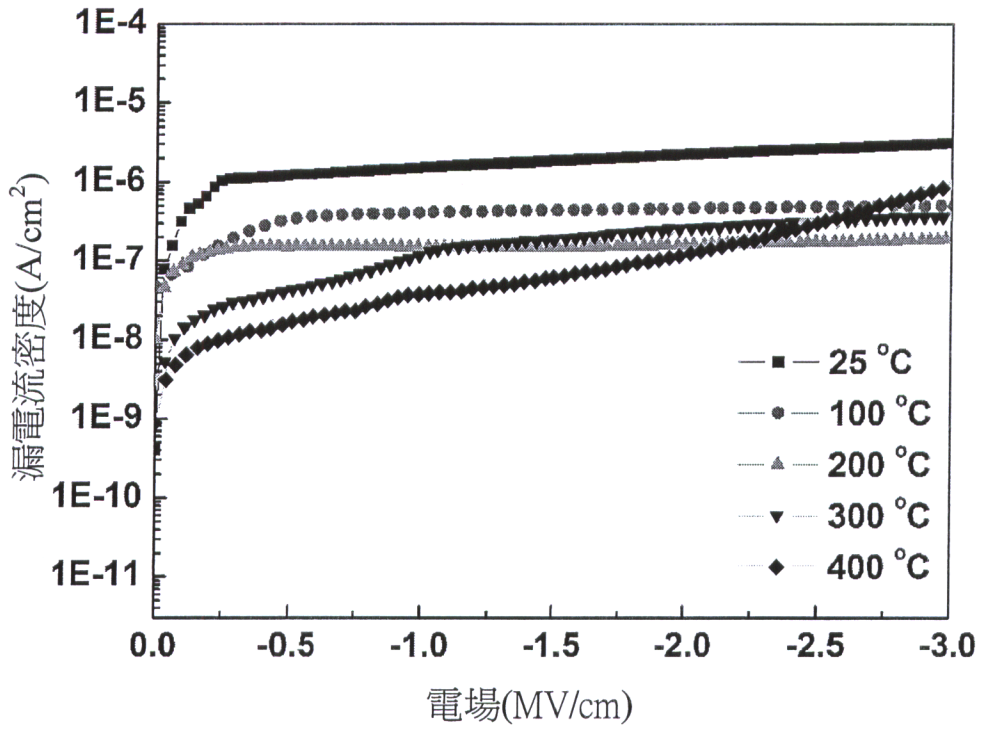
第四圖



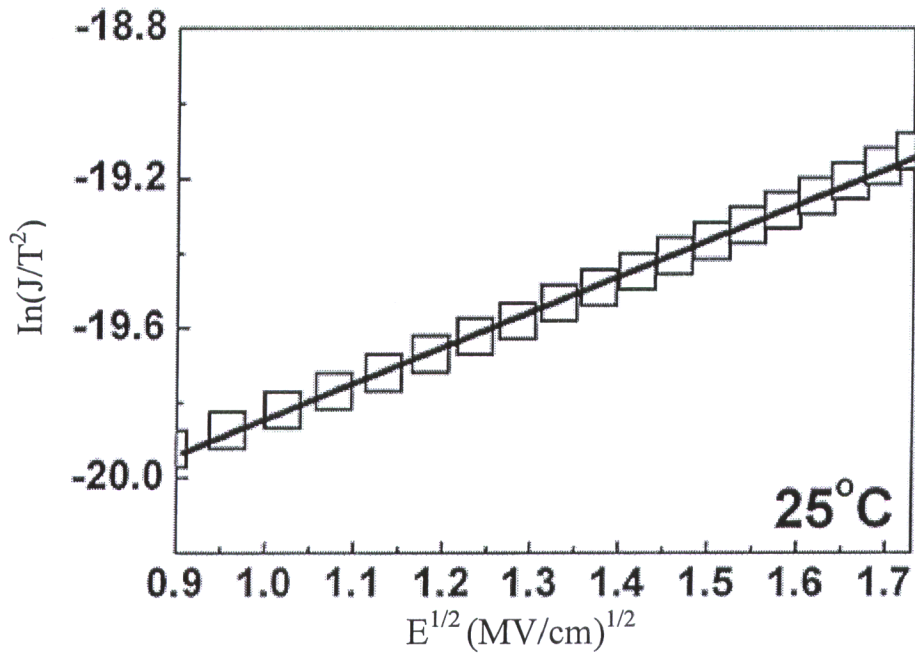
第五圖(a)



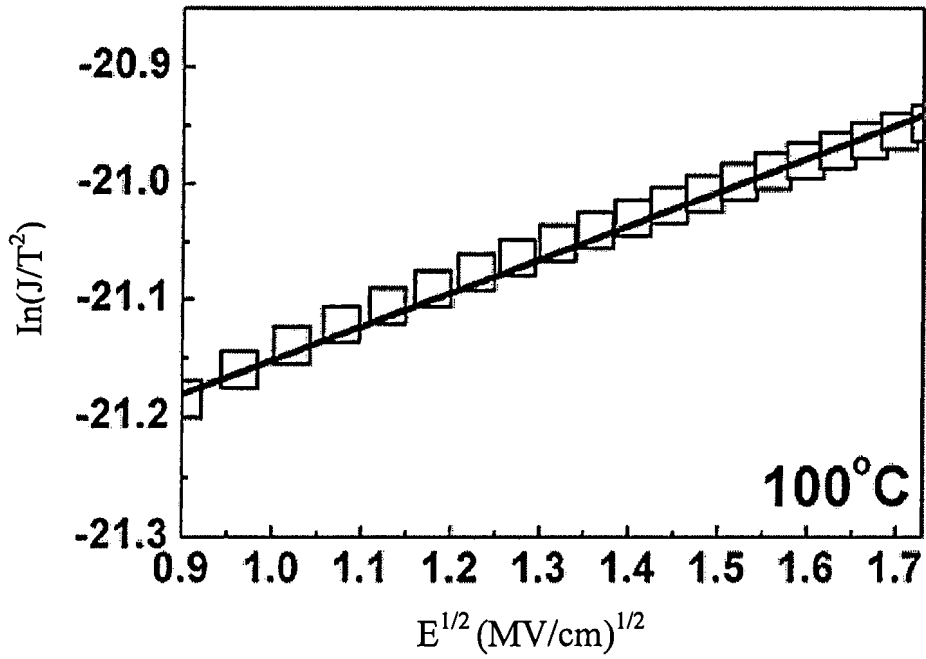
第五圖(b)



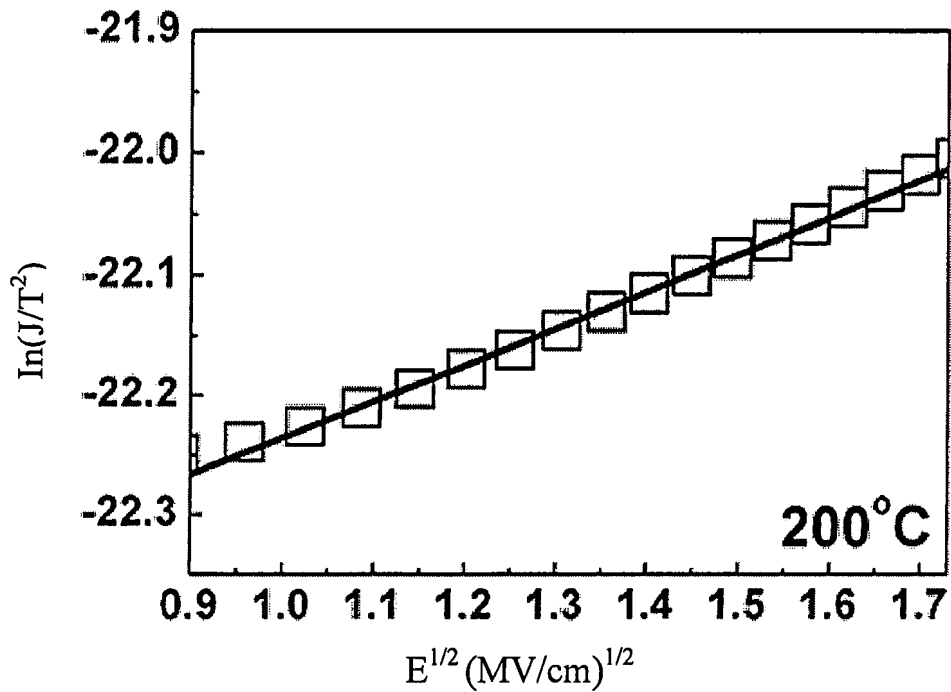
第六圖(a)



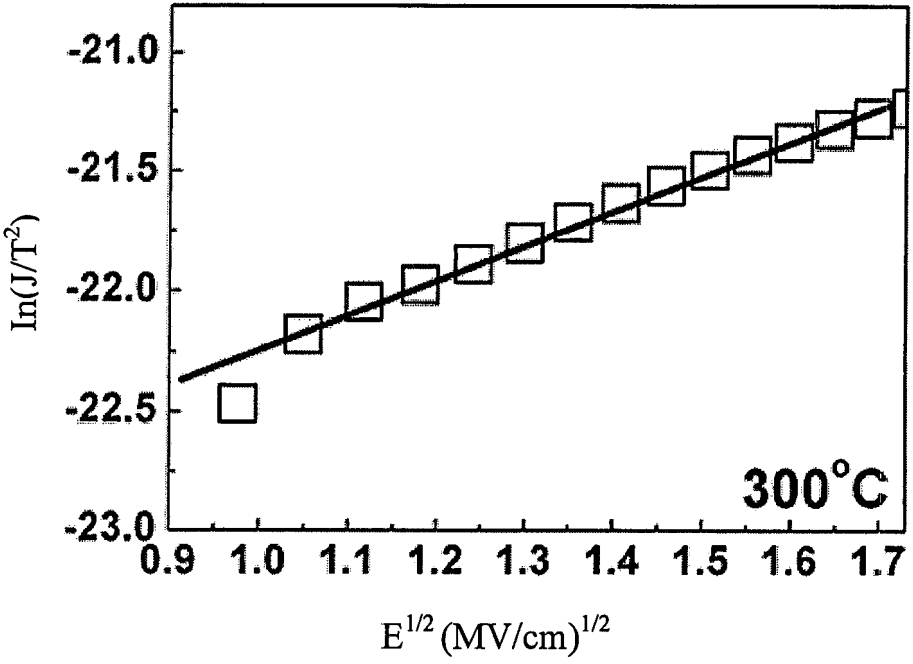
第六圖(b)



第六圖(c)



第六圖(d)



第六圖(e)