



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201310775 A1

(43)公開日：中華民國 102 (2013) 年 03 月 01 日

(21)申請案號：100130932

(22)申請日：中華民國 100 (2011) 年 08 月 29 日

(51)Int. Cl. :

H01Q9/04 (2006.01)

H01Q1/38 (2006.01)

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)

新竹市大學路 1001 號

(72)發明人：鍾世忠 CHUNG, SHYHJONG (TW)；莊肇堂 CHUANG, CHAOTANG (TW)

(74)代理人：蔡坤財；李世章

申請實體審查：有 申請專利範圍項數：13 項 圖式數：14 共 30 頁

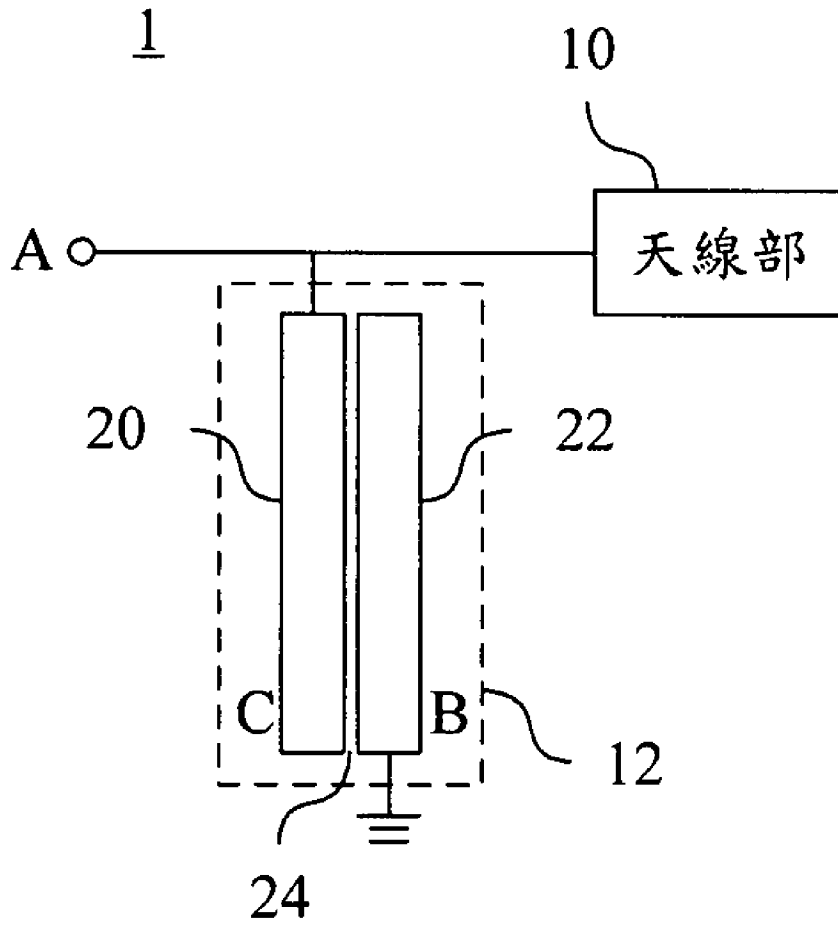
(54)名稱

印刷式濾波天線

PRINTED FILTERING ANTENNA

(57)摘要

一種印刷式濾波天線，包含：天線部以及耦合線共振器。天線部與耦合線共振器直接連接。耦合線共振器與天線部結合以提供濾波作用，耦合線共振器包含：短路殘段電路以及開路殘段電路。短路殘段電路包含開路端以及接地之短路端。開路殘段電路以一間隙平行於短路殘段電路，包含第一端以及第二端。其中第一端連接於訊號饋入點，且對應於短路殘段電路之開路端，以與短路殘段電路耦合。



- 1：二階濾波天線
- 10：天線部
- 12：耦合線共振器
- 20：開路殘段電路
- 22：短路殘段電路
- 24：間隙

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100130932

※申請日：2013.08.29 ※IPC 分類：H01Q 9/64 (2006.01)
H01Q 1/38 (2006.01)

一、發明名稱：(中文/英文)

印刷式濾波天線

PRINTED FILTERING ANTENNA

二、中文發明摘要：

一種印刷式濾波天線，包含：天線部以及耦合線共振器。天線部與耦合線共振器直接連接。耦合線共振器與天線部結合以提供濾波作用，耦合線共振器包含：短路殘段電路以及開路殘段電路。短路殘段電路包含開路端以及接地之短路端。開路殘段電路以一間隙平行於短路殘段電路，包含第一端以及第二端。其中第一端連接於訊號饋入點，且對應於短路殘段電路之開路端，以與短路殘段電路耦合。

三、英文發明摘要：

A printed filtering antenna is provided. This filtering antenna comprises an antenna part and a coupled line resonator. The antenna part is directly connected to a coupled line resonator and occupies an antenna area. The coupled line resonator is disposed in the antenna area to provide a filtering mechanism together with the antenna part. The

coupled line resonator comprises a short-circuited stub and an open-circuited stub. The short-circuited stub comprises an open-circuited end and a short-circuited end connected to the ground. The open-circuited stub is parallel to the short-circuited stub at a specific distance. The open-circuited stub comprises a first end and a second, wherein the first end is connected to the feed point and is corresponding to the open-circuited end of the short-circuited stub such that the open-circuited stub is coupled to the short-circuited stub.

四、指定代表圖：

(一)本案指定代表圖為：第 (1A) 圖。

(二)本代表圖之元件符號簡單說明：

1：二階濾波天線	10：天線部
12：耦合線共振器	20：開路殘段電路
22：短路殘段電路	24：間隙

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本揭示內容是有關於一種天線裝置，且特別是有關於一種印刷式濾波天線。

【先前技術】

近年來全球無線通訊產業呈現快速發展，訊號的傳送逐漸由有線走向無線傳輸，天線在無線通訊系統中扮演重要的角色。藉由設計良好的天線，可在所需的通訊頻段內，達到任何地點與方向皆可收發訊號的效果。在外觀上，輕薄短小且製作容易的天線設計已成為主流。平面化形式的天線具有製作容易、重量輕、成本低且易與其他電路整合之優點，因此成為通訊產品中最被廣為研究的一種。

由於需要對位於特定頻段的訊號進行處理，因此濾波器是整體天線中不可或缺的一環。近年來，部份技術採用將濾波器之最後一階共振器與負載阻抗由天線來取代的濾波天線。然而，在將濾波器與天線進行整合的同時，往往會增加額外的電路面積，不利於天線小型化之發展。

因此，如何設計一個新的二階濾波天線，以達到小型化以及良好的濾波效果，乃為此一業界亟待解決的問題。

【發明內容】

因此，本揭示內容之一態樣是在提供一種印刷式濾波天線，包含：天線部以及耦合線共振器。耦合線共振器與

天線部結合以提供濾波作用，耦合線共振器包含：短路殘段（short-circuited stub）電路以及開路殘段（open-circuited stub）電路。短路殘段電路包含開路端以及接地之短路端。開路殘段電路以一間隙平行於短路殘段電路，包含第一端以及第二端。其中第一端連接於天線部，且對應於短路殘段電路之開路端，以與短路殘段電路耦合。

依據本揭示內容一實施例，其中短路殘段電路以及開路殘段電路之等效電路為相並聯之二組串聯容感共振器。相並聯之二組串聯容感共振器於二階濾波天線之頻帶邊緣產生二傳輸零點。並聯之二組串聯容感共振器於二階濾波天線之共振頻率等效為單一並聯容感共振器，俾產生傳輸極點。

依據本揭示內容另一實施例，當開路殘段電路之電性長度與短路殘段電路之電性長度相等，即開路殘段電路及短路殘段電路分別為四分之一波長電路或於共振頻率之電性長度為 $\pi/2$ ，二傳輸零點相對傳輸極點為對稱。當開路殘段電路之電性長度與短路殘段電路之電性長度不相等，二傳輸零點相對傳輸極點不對稱。

依據本揭示內容又一實施例，其中短路殘段電路以及開路殘段電路分別為微帶線結構，且位於同一平面。

依據本揭示內容再一實施例，其中短路殘段電路為共平面波導結構，開路殘段電路為微帶線結構，短路殘段電路及開路殘段電路間之間隙更包含基板，短路殘段電路及開路殘段電路形成於基板相反之兩側。短路殘段電路為電路板接地面之延伸。

依據本揭示內容更具有一實施例，其中短路殘段電路及開路殘段電路分別為狹縫線（slot line）或共平面線（coplanar stripline；CPS）。

依據本揭示內容再具有之一實施例，其中天線部具有天線面積，耦合線共振器位於天線面積內。

依據本揭示內容之一實施例，其中天線部為單極天線、F型天線或其他類型之天線。

依據本揭示內容再一實施例，耦合線共振器為 N-1 階，俾使印刷式濾波天線為 N 階濾波天線，各階耦合線共振器之間相耦合，俾由耦合線共振器其中之一階直接連接於天線部。

應用本揭示內容之優點係在於藉由包含短路殘段電路以及開路殘段電路之耦合線共振器之設計，使濾波天線在具有濾波功效的情形下，不會增加額外的面積成本，而輕易地達到上述之目的。

【實施方式】

請參照第 1A 圖。第 1A 圖為本揭示內容一實施例中，一個印刷式濾波天線 1 之幾何示意圖。印刷式濾波天線 1 包含：天線部 10 以及耦合線共振器 12。

於不同之實施例中，天線部 10 可為 Γ 型之單極天線、F 型天線或其他類型之天線。其中，A 點是為天線部 10 之訊號饋入點。耦合線共振器 12 可與天線部 10 結合以提供濾波作用。如第 1A 圖所示，耦合線共振器 12 包含：開路殘段（open-circuited stub）電路 20 以及短路殘段

(short-circuited stub) 電路 22。由於本實施例中第 1A 圖的印刷式濾波天線 1 具有一個耦合線共振器 12，因此耦合線共振器 12 之階數為一階，印刷式濾波天線 1 係為一個二階濾波天線。

耦合線共振器 12 中的開路殘段電路 20 包含在 A 點位置與訊號饋入點連接之第一端以及位於 C 點位置之第二端。短路殘段電路 22 與開路殘段電路 20 間具有一間隙 24 而相互平行。短路殘段電路 22 包含開路端以及短路端。其中開路端對應於開路殘段電路 20 的第一端，短路端則是對應 B 點之位置。於本實施例中，短路殘段電路 22 與開路殘段電路 20 之電性長度為等長，均為四分之一波長之殘段電路。於其他實施例中，亦可如第 1B 圖所示，依需求將開路殘段電路 20 及短路殘段電路 22 設計為不等長之形式。

藉由短路殘段電路 22 及開路殘段電路 20 以一間隙 24 相隔而相互平行之設計方式，開路殘段電路 20 將可與短路殘段電路透過此間隙 24 使能量在二電路間相耦合。請參照第 2A 圖至第 2C 圖。第 2A 圖至第 2C 圖為本揭示內容一實施例中，開路殘段電路 20 及短路殘段電路 22 之等效電路圖。以第 1A 圖之等長的開路殘段電路 20 及短路殘段電路 22 為例，將分別可等效成如第 2A 圖所示之一個串聯容感共振器 L_a 及 C_a 及一個並聯容感共振器 L_b' 及 C_b' 。開路殘段電路 20 及短路殘段電路 22 之間隙 24 則提供共振器間的電性耦合，其功能如同電納反轉子 (J-inverter) J_{ab} 。即使開路殘段電路 20 及短路殘段電路 22 具有相同的長度與寬度，但由於有耦合之存在，串聯容感共振器 L_a 、 C_a

及並聯容感共振器 Lb' 、 Cb' 具有不同之共振頻率。

進一步地，第 2A 圖之等效電路可轉換為第 2B 圖之架構，由兩組之串聯容感共振器 La 、 Ca 及 Lb 、 Cb 並聯而成，其共振頻率分別為 fa 及 fb 。因此，開路殘段電路 20 及短路殘段電路 22 將可在頻帶邊緣提供一組對稱的傳輸零點。在共振頻率 fr 附近，第 2B 圖之架構可再進一步等效為如第 2C 圖所示之一組並聯容感共振器 $L1$ 、 $C1$ 。

第 3 圖為本揭示內容一實施例中，耦合線共振器 12 之幾何架構與等效電路模擬之結果之示意圖，其中橫軸為頻率（單位：GHz），縱軸為 S 參數（單位：dB）。於本實施例中，開路殘段電路 20 及短路殘段電路 22 的寬度為 0.5 公釐，間隙 24 之寬度為 0.2 公釐，並形成於板厚為 0.508 公釐，介電常數為 3.38 且損耗正切為 0.0027 之基板上。其中，實線線段所表示者，為第 1A 圖中的耦合線共振器 12 進行模擬的結果；虛線線段所表示者，為第 2B 圖中的等效電路進行模擬的結果；而點線線段所表示者，則為第 2C 圖中的等效電路進行模擬的結果。

由第 3 圖可知，第 2B 圖中的等效電路與第 1A 圖中的耦合線共振器 12 有相當吻合的模擬結果。而在共振頻率 fr 附近，第 2C 圖中的等效電路與第 1A 圖中的耦合線共振器 12 亦有相當接近之模擬結果。其中第 3 圖為 S_{11} 所框選者是反射係數之曲線，為 S_{12} 所框選者是折射係數之曲線。由第 3 圖可知，在共振頻率 fr 時所產生的傳輸極點約略是在頻率為 2.5GHz 處，頻帶邊緣對稱的兩個傳輸零點則分別為接近 2.0GHz 及 3.0GHz 之處。

而當開路殘段電路 20 及短路殘段電路 22 如第 1B 圖所示為不等長之設計時，則將在頻帶邊緣產生不對稱的傳輸零點。請參照第 4 圖。第 4 圖為短路殘段電路 22 之長度固定為 $\theta = \pi / 2$ (於共振頻率時)，開路殘段電路 20 之長度 θ_1 進行變化時之幾何架構與等效電路模擬之結果之示意圖。由第 4 圖可知，當 θ_1 愈小時，共振頻率 (2.5GHz) 並不改變，傳輸零點則往高頻移動。因此，可以依不同的傳輸零點位置需求，來對開路殘段電路 20 之長度 θ_1 進行調整。

請參照第 5A 圖至第 5C 圖。第 5A 圖至第 5C 圖為本揭示內容一實施例中，包含天線部 10 及耦合線共振器 12 之二階濾波天線 1 之等效電路圖。其中耦合線共振器 12 之部份與第 2B 圖所繪為相同。因此，除可實現二階的濾波器響應外，耦合線共振器 12 亦可如前所述，於頻帶邊緣產生兩個傳輸零點。當耦合線共振器 12 之共振頻率在 f_r 附近時，第 5A 圖之二階濾波天線 1 可轉換成第 5B 圖之等效電路，並再轉換成進一步轉換成第 5C 圖之等效電路。第 5C 圖之等效電路即為典型的二階帶通濾波器等效電路，其中 $L_2 = L_A$ 、 $C_2 = C_A$ 、 $R_0 = R_A$ 且 $C_1' = C_1 + C_g$ 。

請參照第 6 圖及第 7 圖。第 6 圖為本揭示內容一實施例中，二階濾波天線 1 之俯視圖。第 7 圖則為第 6 圖之二階濾波天線 1 之局部放大圖。本實施例中的二階濾波天線 1 的天線部 10 為 Γ 型之單極天線，並依其繞線方式而具有一個天線面積 100。其中，於第 7 圖中之 A 點是為天線部 10 之訊號饋入點。

耦合線共振器 12 形成於天線面積 100 內，俾與天線部 10 結合以提供前述之濾波作用。請同時參照第 8 圖。第 8 圖為第 7 圖之耦合線共振器 12 沿 P-P' 線段之剖視圖。於本實施例中，開路殘段電路 20 為一個微帶線 (micro strip) 結構，短路殘段電路 22 為共平面波導結構 (coplanar waveguide; CPW)。本實施例中，二階濾波天線 1 更包含基板 8，位於短路殘段電路 22 及開路殘段電路 20 之間，以形成第 1A 中所繪示之間隙 24。第 6 圖中以黑色繪示之部份為基板 8 上層之佈局，而第 6 圖中以灰色繪示之部份則為基板 8 下層之佈局。為使短路殘段電路 22 及開路殘段電路 20 間的位置關係清楚，於第 6 圖及第 7 圖中並未將基板 8 繪示出。因此，短路殘段電路 22 及開路殘段電路 20 是形成於基板 8 相反之兩側。於本實施例中，短路殘段電路 22 是設計於基板 8 下層的接地面 6 (繪示於第 6 圖中) 延伸之部份。

因此，本揭示內容中的開路殘段電路 20 及短路殘段電路 22 可透過側邊耦合之方式達到濾波及提供較佳之頻帶邊緣選擇之功效。並且，藉由將耦合線共振器 12 設置於天線面積 100 內的設計方式，將可達到不增加印刷式天線之面積，使天線小型化之功效。

請參照第 9 圖及第 10 圖。第 9 圖及第 10 圖為本揭示內容兩個實施例中，二階濾波天線 1 之俯視圖。於第 9 圖之實施例中，天線部 10 為 F 型天線。耦合線共振器 12 形成於天線部 10 所佔之天線面積 100 中，以達到天線小型化之功效。於第 10 圖之實施例中，耦合線共振器 12 之短路

殘段電路 22 以及開路殘段電路 20 可均採用位於同一平面，間隔一距離之微帶線結構來實現如第 1A 圖所繪示之結構。而於其他實施例中，除上述之微帶線及共平面波導結構外，亦可採用狹縫線 (slot line)、共平面線 (coplanar stripline; CPS) 或其他傳輸線的方式來實現耦合線共振器 12 中的短路殘段電路及開路殘段電路。

請參照第 11A 圖及第 11B 圖。第 11A 圖及第 11B 圖分別為二階濾波天線及習知單一 Γ 型天線之天線折返損耗 (return loss) 及全幅射功率 (total radiated power) 之頻率響應圖。於第 11A 圖及第 11B 圖中，實線線段所表示者，為本揭示內容之二階濾波天線之量測結果；虛線線段所表示者，為本揭示內容之二階濾波天線之模擬結果；而點線段所表示者，則為習知單一 Γ 型天線之模擬結果。在二階濾波天線之模擬結果顯示，於 2.3GHz 及 2.6GHz 將產生兩個極點，而在 2.11GHz 與 3.31GHz 則產生兩個幅射零點。此外，在操作頻率 2.45GHz 的模擬幅射效率為 82%，而在兩個傳輸零點的模擬幅射效率分別為 0.7% 及 1.1%，其與二階濾波天線之量測結果具有良好的一致性。在相同電路面積之情形下，本揭示內容之二階濾波天線較習知單一 Γ 型天線在帶通頻段具有較平緩的全波幅射功率響應，並具有較高的頻帶邊緣選擇性及良好的截止頻帶抑制。

請參照第 12A 圖及第 12B 圖。第 12A 圖及第 12B 圖分別為二階濾波天線及習知單一 Γ 型天線之天線增益在 +z 方向與 +x 方向上對頻率的響應圖。其中 x 及 y 方向是如第 6 圖中所繪示，而 z 方向則為穿出圖面之方向。於第 12A 圖

及第 12B 圖中，實線線段所表示者，為本揭示內容之二階濾波天線之量測結果；虛線線段所表示者，為本揭示內容之二階濾波天線之模擬結果；而點線段所表示者，則為習知單一 Γ 型天線之模擬結果。由第 12A 圖及第 12B 圖可知，本揭示內容之二階濾波天線在帶通頻段具有較平緩的天線增益，並具有較高的頻帶邊緣選擇性及良好的截止頻帶抑制。

請參照第 13A 圖至第 13C 圖。第 13A 圖至第 13C 圖分別為本揭示內容之二階濾波天線在中心頻率為 2.45GHz 之天線幅射場型分別於 x-z、y-z 及 x-y 平面的量測結果。在 x-z 平面上，幅射場型為全向性 (omni-directional)，其天線增益之最大值為 1.2dBi。由第 13A 圖至第 13C 圖可知本揭示內容之二階濾波天線與習知單一 Γ 型天線相較下，具有相當良好的一致性。

上述之實施例中，係以耦合線共振器為一階，印刷式濾波天線為二階濾波天線為例進行說明。請參照第 14 圖，為本揭示內容之一實施例中，N 階濾波天線 1' 之俯視圖。於本實施例中，耦合線共振器亦可擴展至 N-1 階，使印刷式濾波天線成為 N 階濾波天線。各階之耦合線共振器之間透過耦合的方式呈現，僅有其中一階（於本實施例中為第 N-1 階）是直接與天線部 10 相連接。

雖然本揭示內容已以實施方式揭露如上，然其並非用以限定本揭示內容，任何熟習此技藝者，在不脫離本揭示內容之精神和範圍內，當可作各種之更動與潤飾，因此本揭示內容之保護範圍當視後附之申請專利範圍所界定者為

準。

【圖式簡單說明】

為讓本揭示內容之上述和其他目的、特徵、優點與實施例能更明顯易懂，所附圖式之說明如下：

第 1A 圖及第 1B 圖分別為本揭示內容一實施例中，二階濾波天線之幾何示意圖；

第 2A 圖至第 2C 圖為本揭示內容一實施例中，開路殘段電路及短路殘段電路之等效電路圖；

第 3 圖為本揭示內容一實施例中，耦合線共振器之幾何架構與等效電路模擬之結果之示意圖；

第 4 圖為短路殘段電路之長度固定為，開路殘段電路之長度進行變化時之幾何架構與等效電路模擬之結果之示意圖；

第 5A 圖至第 5C 圖為本揭示內容一實施例中，二階濾波天線之等效電路圖；

第 6 圖為本揭示內容一實施例中，二階濾波天線之俯視圖；

第 7 圖則為第 6 圖之二階濾波天線之局部放大圖；

第 8 圖為第 7 圖之耦合線共振器沿 P-P' 線段之剖視圖；

第 9 圖及第 10 圖為本揭示內容之兩個實施例中，二階濾波天線之俯視圖；

第 11A 圖及第 11B 圖分別為本揭示內容之二階濾波天線及習知單一 Γ 型天線之天線折返損耗及全幅射功率之頻

率響應圖；

第 12A 圖及第 12B 圖分別為本揭示內容之二階濾波天線及習知單一 Γ 型天線之天線增益在 $+z$ 方向與 $+x$ 方向上對頻率的響應圖；

第 13A 圖至第 13C 圖分別為本揭示內容之二階濾波天線之天線幅射場型分別於 $x-z$ 、 $y-z$ 及 $x-y$ 平面的量測結果；以及

第 14 圖為本揭示內容之一實施例中， N 階濾波天線之俯視圖。

【主要元件符號說明】

1：二階濾波天線

1'： N 階濾波天線

10：天線部

100：天線面積

12：耦合線共振器

20：開路殘段電路

22：短路殘段電路

24：間隙

6：接地面

8：基板

七、申請專利範圍：

1. 一種印刷式濾波天線 (filtering antenna)，包含：
一天線部；以及
一耦合線共振器 (coupled line resonator)，與該天線部結合以提供一濾波作用，該耦合線共振器包含：
一短路殘段 (short-circuited stub) 電路，包含一開路端以及接地之一短路端；以及
一開路殘段 (open-circuited stub) 電路，以一間隙平行於該短路殘段電路，包含一第一端以及一第二端，其中該第一端連接於該天線部，且對應於該短路殘段電路之該開路端，以與該短路殘段電路耦合。
2. 如請求項 1 所述之印刷式濾波天線，其中該短路殘段電路以及該開路殘段電路之一等效電路為相並聯之二組串聯容感共振器。
3. 如請求項 2 所述之印刷式濾波天線，其中相並聯之該二組串聯容感共振器係於該二階濾波天線之一頻帶邊緣產生二傳輸零點。
4. 如請求項 3 所述之印刷式濾波天線，其中相並聯之該二組串聯容感共振器係於該二階濾波天線之一共振頻率等效為一單一並聯容感共振器，俾產生一傳輸極點。

5. 如請求項 4 所述之印刷式濾波天線，當該開路殘段電路之一第一電性長度與該短路殘段電路之一第二電性長度相等，即該開路殘段電路及該短路殘段電路分別為一四分之一波長電路或於該共振頻率之該電性長度為 $\pi/2$ ，該二傳輸零點相對該傳輸極點為對稱。

6. 如請求項 4 所述之印刷式濾波天線，當該開路殘段電路之一第一電性長度與該短路殘段電路之一第二電性長度不相等，該二傳輸零點相對該傳輸極點不對稱。

7. 如請求項 1 所述之印刷式濾波天線，其中該短路殘段電路以及該開路殘段電路分別為一微帶線結構，且位於同一平面。

8. 如請求項 1 所述之印刷式濾波天線，其中該短路殘段電路為一共平面波導結構 (coplanar waveguide; CPW)，該開路殘段電路為一微帶線結構 (microstrip)，該短路殘段電路及該開路殘段電路間之該間隙更包含一基板，該短路殘段電路及該開路殘段電路係形成於該基板相反之兩側。

9. 如請求項 8 所述之印刷式濾波天線，其中該短路殘段電路為一電路板接地面之延伸。

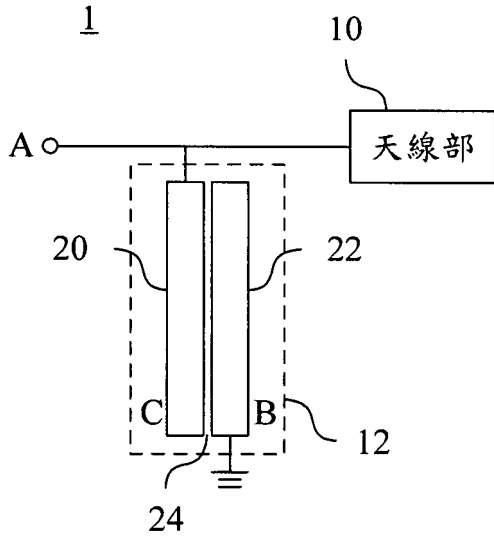
10. 如請求項 1 所述之印刷式濾波天線，其中該短路

殘段電路及該開路殘段電路分別為一狹縫線 (slot line) 或一共平面線 (coplanar stripline; CPS)。

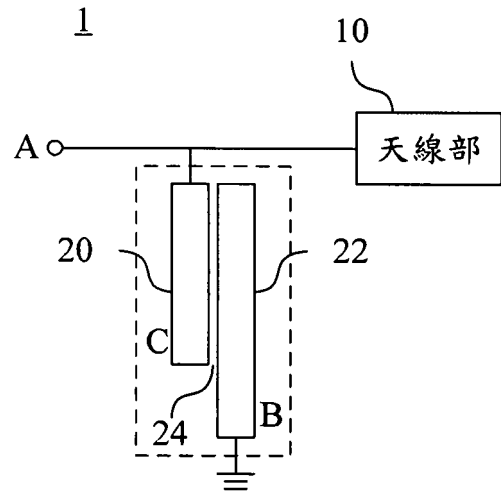
11. 如請求項 1 所述之印刷式濾波天線，其中該天線部具有一天線面積，該耦合線共振器係位於該天線面積內。

12. 如請求項 1 所述之印刷式濾波天線，其中該天線部為單極天線、F 型天線或其他類型之天線。

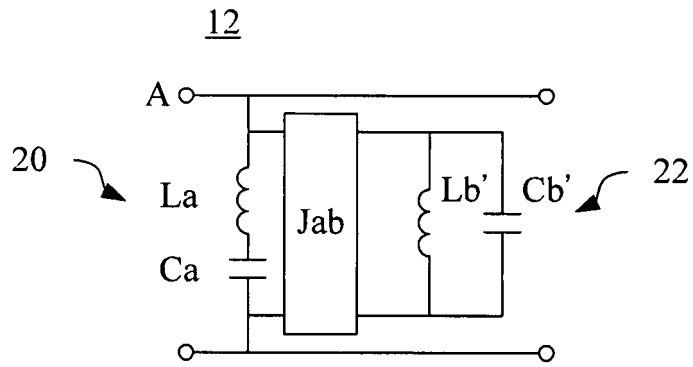
13. 如請求 1 所述之印刷式濾波天線，其中該耦合線共振器為 $N-1$ 階，俾使該印刷式濾波天線為一 N 階濾波天線，各階該耦合線共振器之間係相耦合，俾由該耦合線共振器其中之一階直接連接於該天線部。



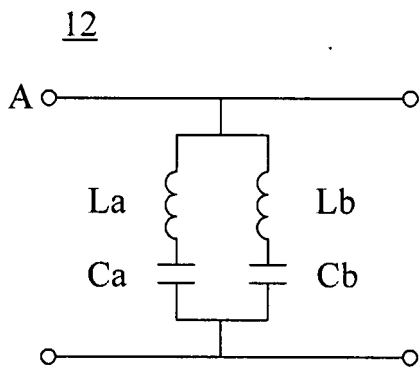
第1A圖



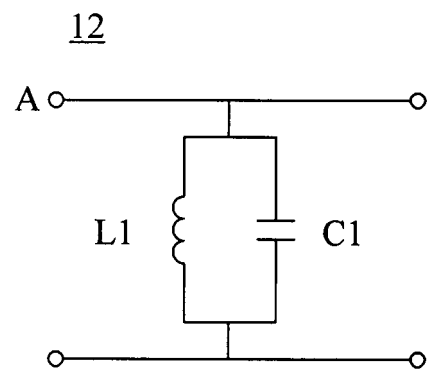
第1B圖



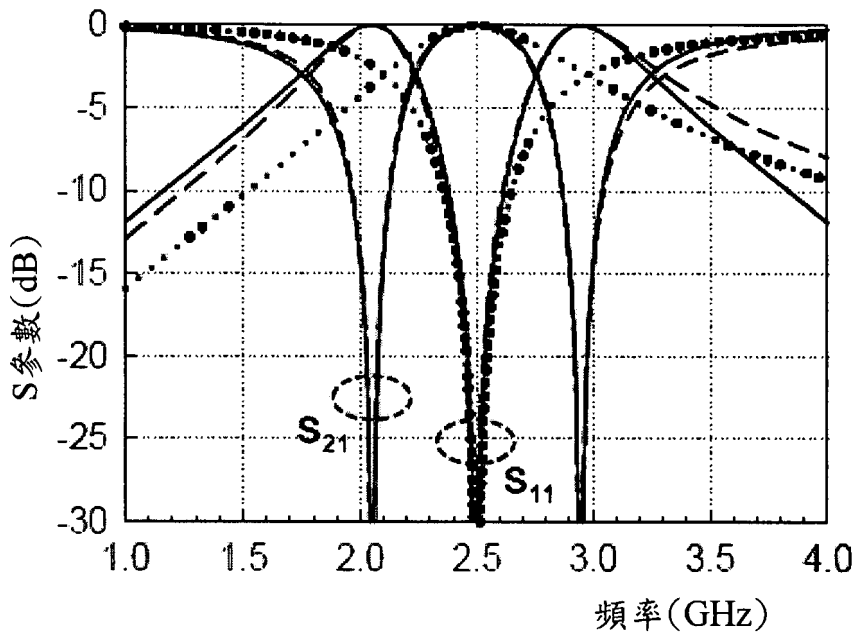
第2A圖



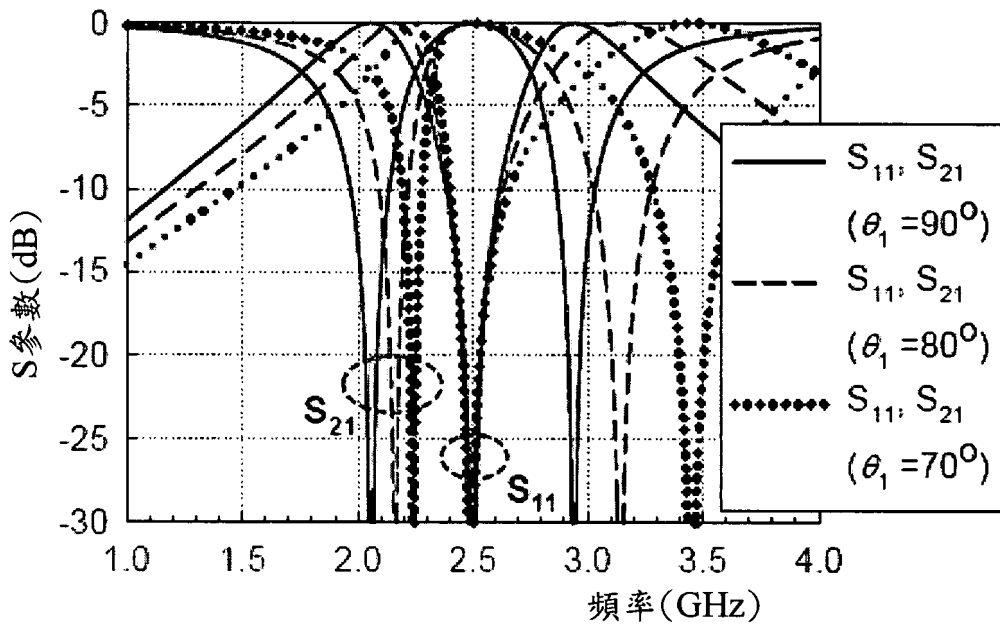
第2B圖



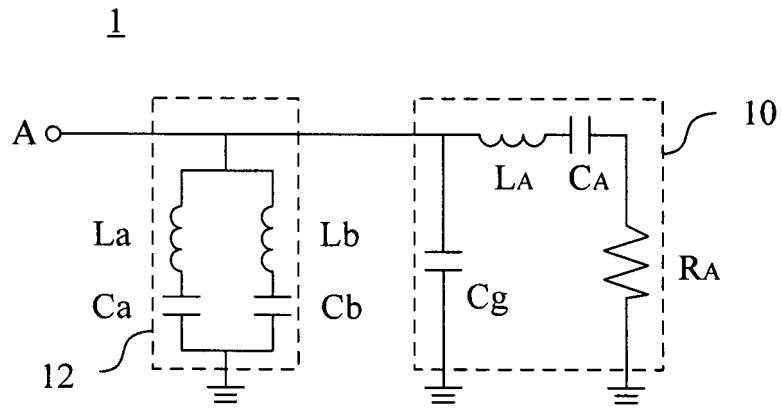
第2C圖



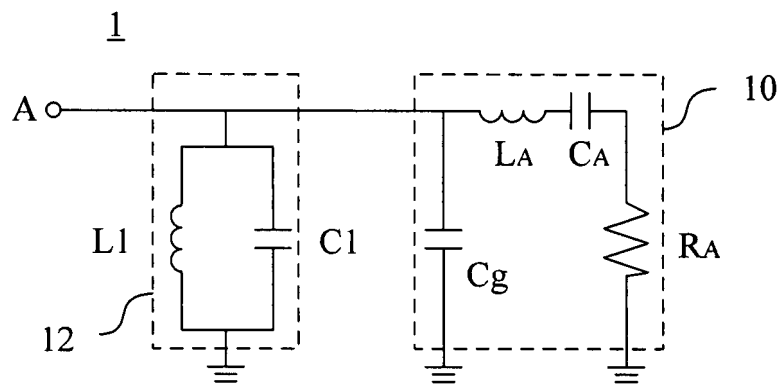
第3圖



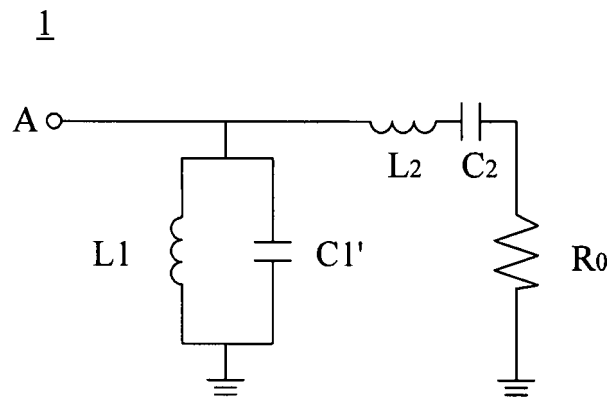
第4圖



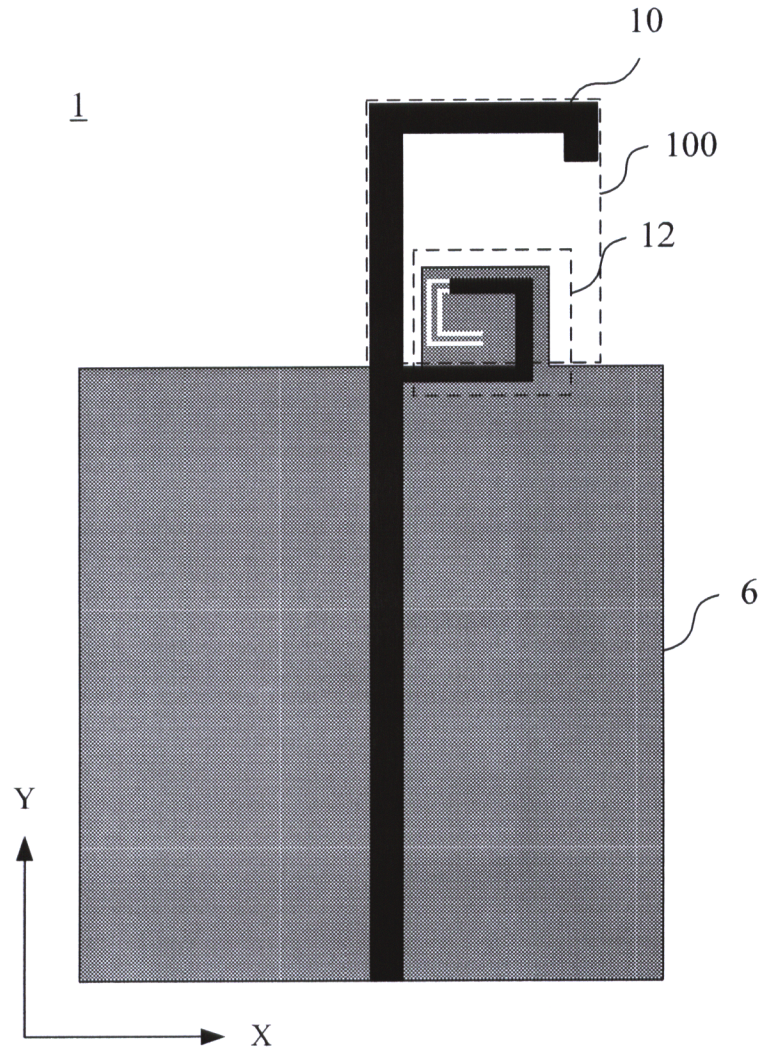
第5A圖



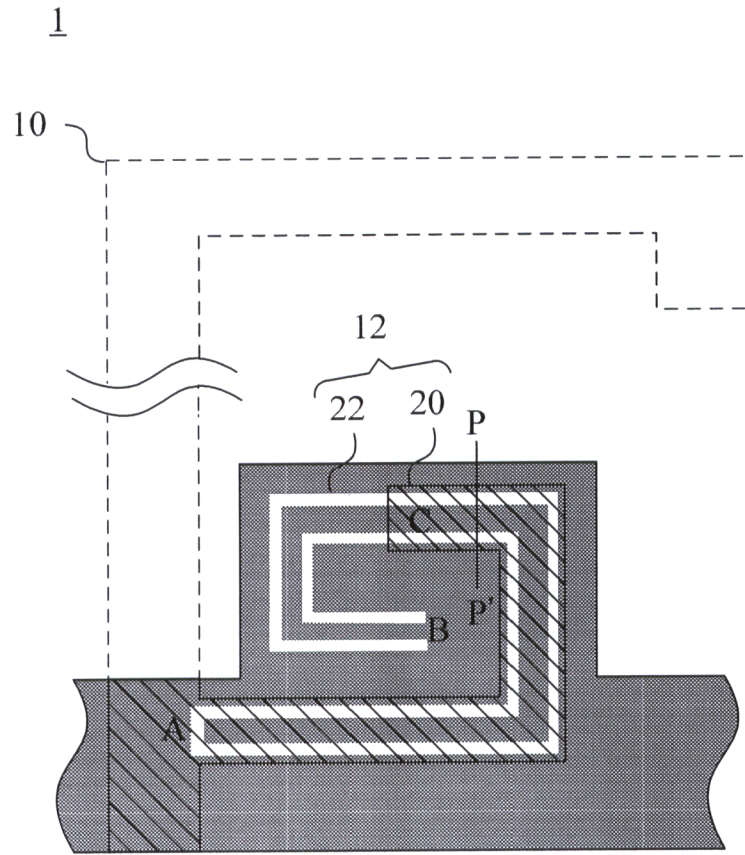
第5B圖



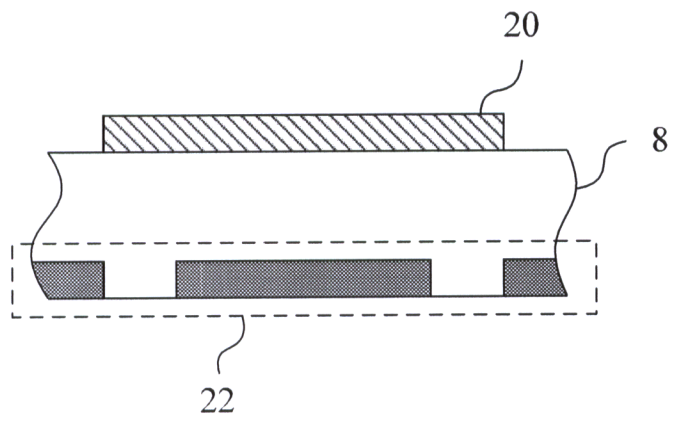
第5C圖



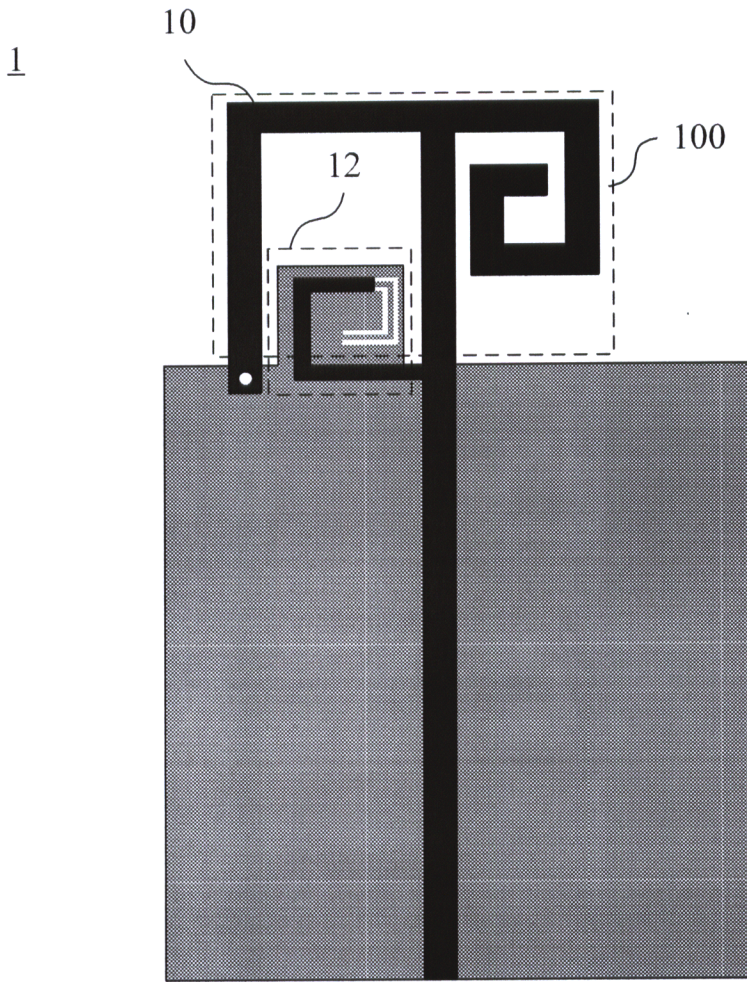
第6圖



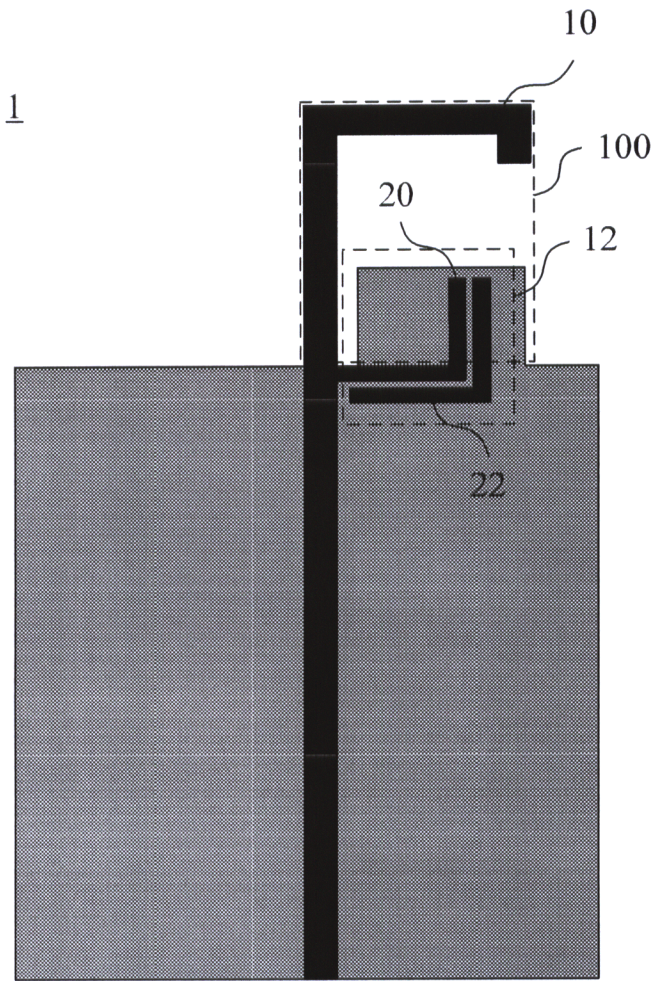
第7圖



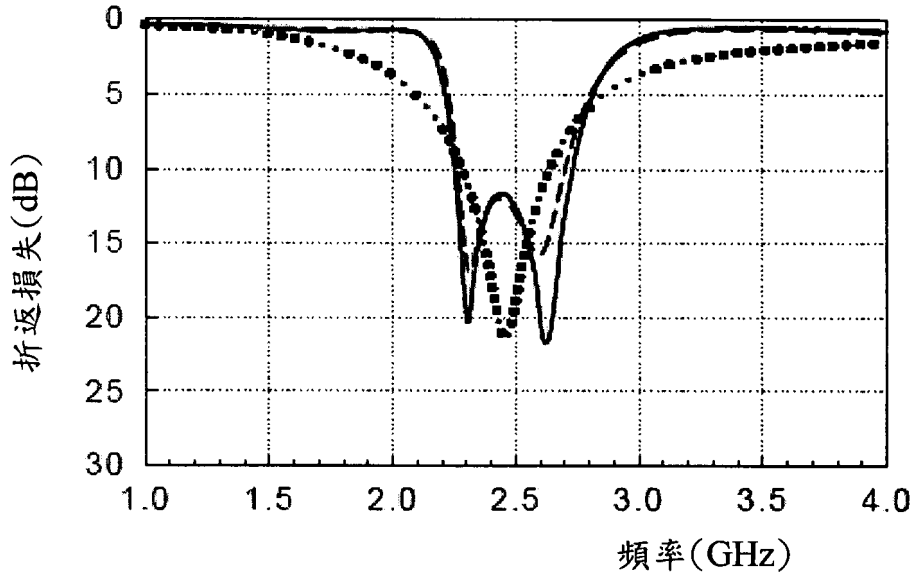
第8圖



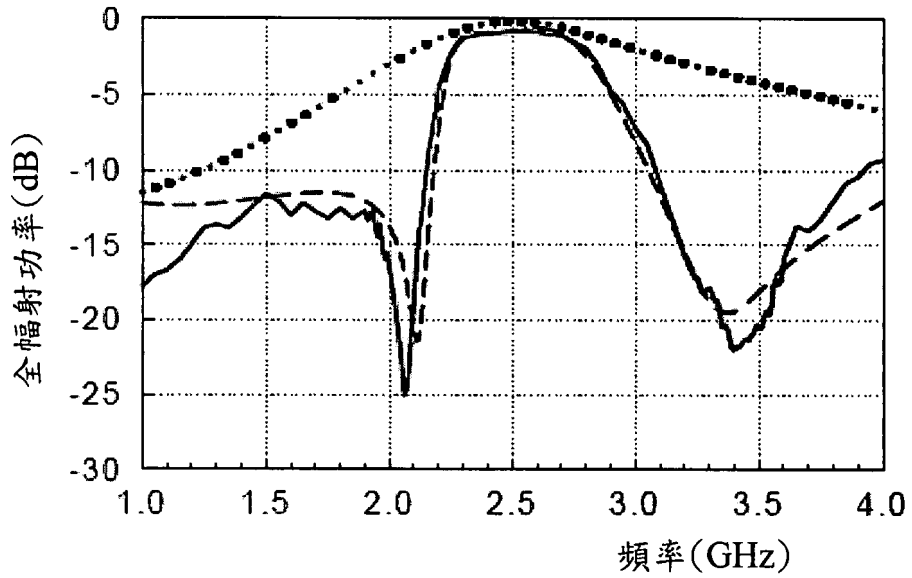
第9圖



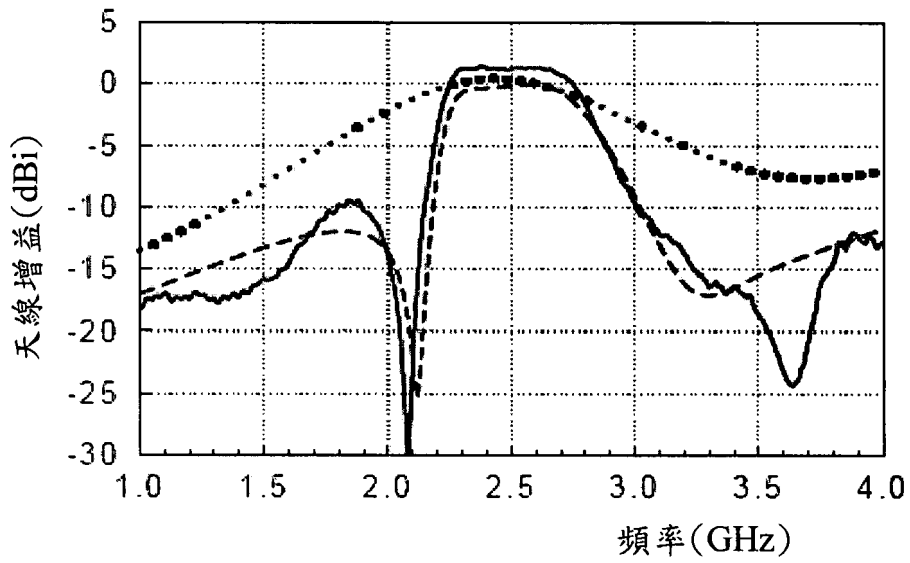
第10圖



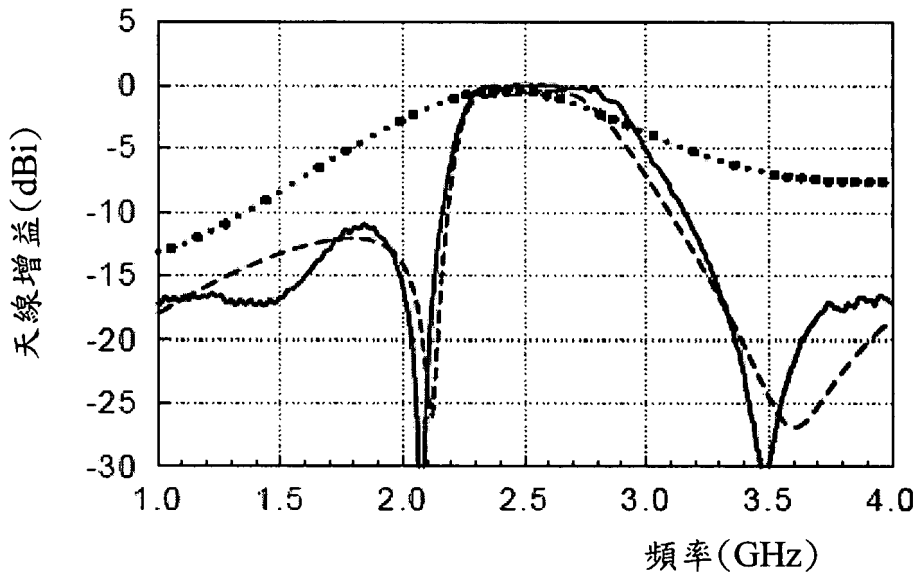
第11A圖



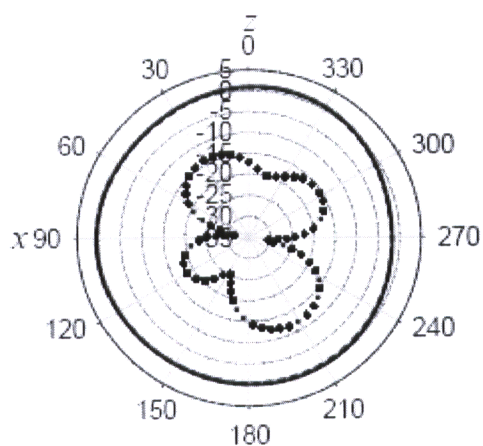
第11B圖



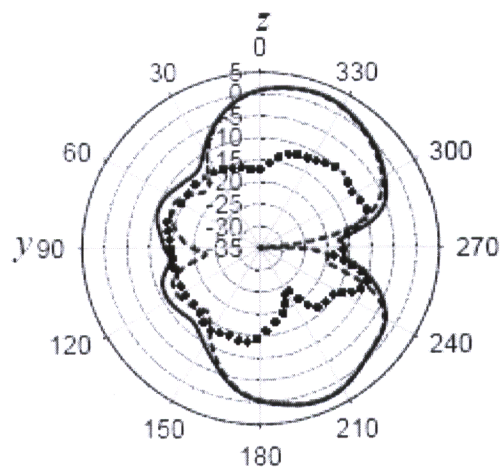
第12A圖



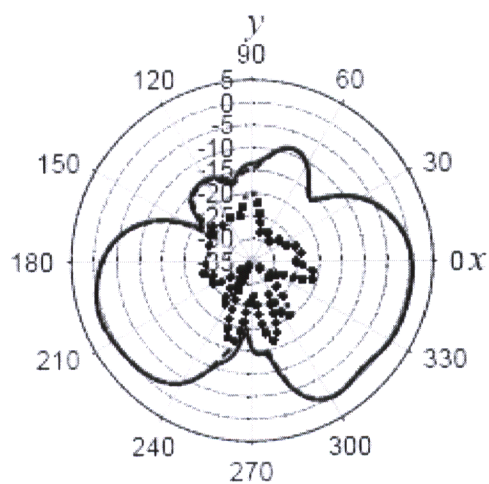
第12B圖



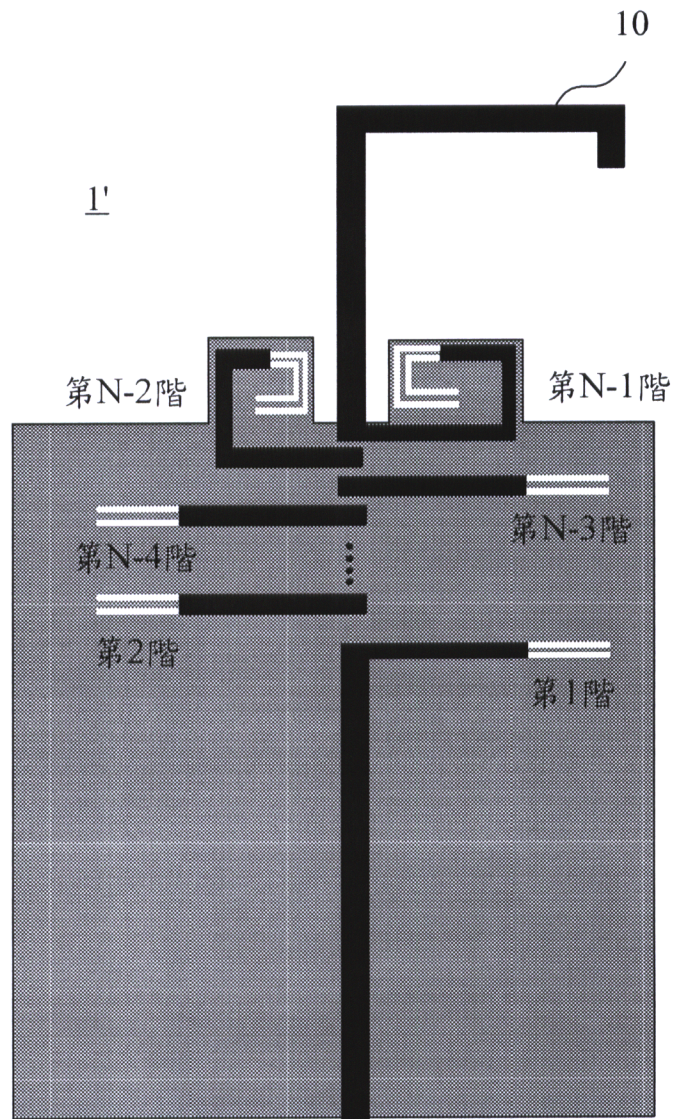
第13A圖



第13B圖



第13C圖



第14圖