



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201304173 A1

(43)公開日：中華民國 102 (2013) 年 01 月 16 日

(21)申請案號：100124002

(22)申請日：中華民國 100 (2011) 年 07 月 07 日

(51)Int. Cl. : *H01L31/07 (2012.01)*

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)
新竹市大學路 1001 號

(72)發明人：陳智 CHEN, CHIH (TW)；劉健民 LIU, CHIEN MIN (TW)；曾院介 TSENG, YUAN CHIEH (TW)

(74)代理人：蘇建太；陳聰浩；蘇清澤

申請實體審查：有 申請專利範圍項數：18 項 圖式數：6 共 26 頁

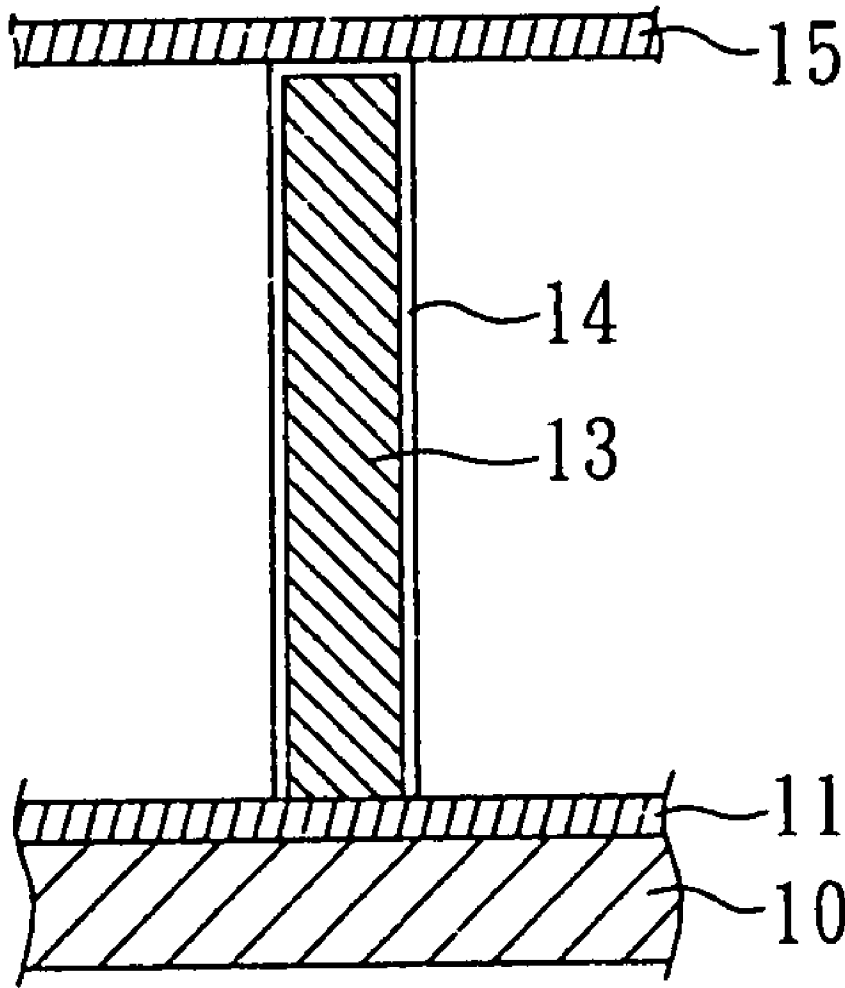
(54)名稱

光感測元件及其製備方法

PHOTO SENSOR AND METHOD OF FABRICATING THE SAME

(57)摘要

本發明係有關於一種光感測元件及其製備方法，本發明之光感測元件具有極大蕭特基接面且其包括：一第一導電層；複數金屬奈米線，該每一金屬奈米線之一端係與該第一導電層連接，且該每一金屬奈米線之表面係覆有一半導體層，該半導體層之厚度係為 1nm-20nm；以及一第二導電層，係對應該第一導電層而配置，該複數金屬奈米線係配置於該第一導電層與該第二導電層之間，且該第二導電層與該複數金屬奈米線表面之半導體層接觸；其中，該光感測元件係用於感測波長 10nm-400nm 之紫外光。



- 10：矽基板
- 11：第一導電層
- 13：金屬奈米線
- 14：氧化鎳殼層
- 15：透明導電層

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 100124002 H01L 31/07 (2006.01)
※申請日： 100. 7. 07 ※IPC 分類：

一、發明名稱：(中文/英文)

光感測元件及其製備方法/Photo sensor and method of fabricating the same

二、中文發明摘要：

本發明係有關於一種光感測元件及其製備方法，本發明之光感測元件具有極大蕭特基接面且其包括：一第一導電層；複數金屬奈米線，該每一金屬奈米線之一端係與該第一導電層連接，且該每一金屬奈米線之表面係覆有一半導體層，該半導體層之厚度係為 1nm-20nm；以及一第二導電層，係對應該第一導電層而配置，該複數金屬奈米線係配置於該第一導電層與該第二導電層之間，且該第二導電層與該複數金屬奈米線表面之半導體層接觸；其中，該光感測元件係用於感測波長 10nm-400nm 之紫外光。

三、英文發明摘要：

A photo sensor and a method of fabricating the same are disclosed, the photo sensor of the present invention has ultra-high Schottky junction area per unit volume, and the photo sensor comprises: a first conductive layer; plural metallic nanowires, in which one end of each metallic nanowire connects with the first conductive layer and is covered with a semiconductive layer having a width of 1nm-20nm; and a second conductive layer located opposite to the first conductive layer, whereby the plural metallic nanowires locate between the first conductive layer and the second conductive layer, and the semiconductive layer contacts with the second conductive layer, wherein the photo sensor of the present invention is used to detect ultra violet (UV) light with wavelength of 10nm-400nm.

四、指定代表圖：

(一)本案指定代表圖為：圖（ 2 ）。

(二)本代表圖之元件符號簡單說明：

10 矽基板

11 第一導電層

13 金屬奈米線

14 氧化鎳殼層

15 透明導電層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種光感測元件及其製備方法，尤指一種具有極大蕭特基接面之核/殼結構奈米柱陣列且適用於感測紫外光之光感測元件及其製備方法。

【先前技術】

隨著科技新技術的發展，光感測元件之應用範圍及需求日以倍增，而微型化之趨勢，更讓研究人員積極開發高感度、小尺寸之光感測元件。

以往有關奈米材料應用於光感測元件的研究，通常係使用奈米線的兩邊接點都是歐姆接點(Ohmic contact)的設計。近來的習知技術中，有採取將單一邊的接點由歐姆接點改成蕭特基接點(Schottky contact)之設計，而由研究結果發現，與原本雙邊都是歐姆接點的結果比較起來，單邊改成蕭特基接點可有效提高光感測元件的感測效果，但在感測的過程中仍然需要對元件施加外加偏壓。而由於能源危機日漸高漲，節能是許多產業開發研究之目標，因此需施加外加偏壓之光感測元件並不符合節約能源的要求。

關於光感測元件，台灣專利公告第I322509號提出了一種「矽基光感測元件及其製造方法」，其利用半導體製程技術將矽基板圖案化形成規則排列的孔洞，利用此些孔洞形成奈米線，而應用在光感測元件。然而，此方式之製程

步驟相當繁雜，且最後所製作出的元件仍然需要施加外在偏壓才能使元件工作。

此外，亦有相關研究係利用熱蒸鍍(thermal evaporation)方法成長出硒化銦(indium selenide, In_2Se_3)的奈米線陣列，其將單根硒化銦奈米線散布於基板上後藉由電子束微影(electron-beam lithography)方式定義出兩個歐姆接觸的電極，進而做為光感測元件(T. Zhai, X. Fang, M. Liao, X. Xu, L. Li, B. Liu, Y. Koide, Y. Ma, J. Yao, Y. Bando and D. Golberg ACS Nano 4, 1596 (2010))。而此方式之缺點在於，熱蒸鍍的成長方式速度慢，且所生長出之奈米線分散在基板上後，另須利用繁雜的電子束微影方式定義電極，因此需要的設備極為昂貴。不僅如此，此研究所製得之光感測元件仍須施加偏壓才能對光有感測效果。

2010年，Sachindra Nath Das等人針對ZnO單根奈米線對於紫外光偵測效果進行研究，而發現了ZnO單根奈米線之低電壓(low-power)紫外光偵測效果(S. N. Das, K. J. Moon, J. P. Kar, J. H. Choi, J. Xiong, T. Lee and J. M. Myoung Appl. Phys. Lett 97, 022103 (2010))。其採取將單一邊的接點由歐姆接點改成蕭特基接點之設計，然而，仍無法達成「零電壓(non-power)」之紫外光偵測效果，因此尚無法達成以節能為目標之最佳化。

因此，本領域亟需一種可降低能源消耗，並提高感測效果的光感測器，使可符合現今節約能源之要求。

【發明內容】

藉此，本發明提供了一種光感測元件，包括：一第一導電層；複數金屬奈米線，該每一金屬奈米線之一端係與該第一導電層連接，且該每一金屬奈米線之表面係覆有一半導體層，該半導體層之厚度係為1nm-20nm；以及一第二導電層，係對應該第一導電層而配置，該複數金屬奈米線係配置於該第一導電層與該第二導電層之間，且該第二導電層與該複數金屬奈米線表面之半導體層接觸；其中，該光感測元件係用於感測波長10nm-400nm之紫外光。

本發明之光感測元件所包含之之核/殼奈米柱陣列具有極大蕭特基界面，因此可在完全不施加外加偏壓之條件下即對紫外光具有靈敏的感測效果，不僅如此，一維的奈米結構也侷限載子的傳輸方向，進而使載子傳輸效率提升。本發明之光感測元件可應用於低耗電、高感度及高速的奈米級光感測元件中，作為光電切換器，而加以應用於商業、軍事、及太空等相關技術領域中。

習知技術中，通常設計微奈米線的兩邊接點都是歐姆接點，但雖然有採取將單一邊的接點由歐姆接點改成蕭特基接點之設計，在感測的過程中元件仍然需要施加外加偏壓。相對地，本發明之具有極大蕭特基界面之核/殼奈米柱陣列之光感測元件，其可在完全不施加外加偏壓(暗電流為零)之條件下即對紫外光具有靈敏的感測效果。

本發明之光感測元件中，該複數金屬奈米線較佳係排列為奈米線陣列。

本發明之光感測元件中，該複數金屬奈米線較佳係垂直該第一導電層而配置。

本發明之光感測元件中，該複數金屬奈米線與該半導體層較佳係形成一殼-核結構。

本發明之光感測元件中，該金屬奈米線之平均直徑較佳係為60nm-70nm。

本發明之光感測元件中，該複數金屬奈米線之材質係選自由：鎳、鋅、及其混合所組成之群組。

本發明之光感測元件中，該半導體層之材質係選自由：氧化鎳、氧化鋅、氧化鈦、及其混合所組成之群組。

本發明中，上述金屬奈米線與半導體層之材料選擇原則為兩者之間必須形成蕭特基接觸，使完成之光感測元件中複數金屬奈米線與半導體層之間具有蕭特基接觸。

本發明之光感測元件中，該第二導電層之材質只要為透明導電材質即可，例如選自由：銦錫氧化物(ITO)、鋁摻雜氧化鋅(AZO)、銦鋅氧化物(indium zinc oxide, IZO)、及其混合所組成之群組。

本發明又提供一種光感測元件之製備方法，包括：(A)提供一基板；(B)於該基板表面形成一第一導電層；(C)於該第一導電層表面形成複數金屬奈米線，並使該每一金屬奈米線之一端與該第一導電層連接；(D)於該每一金屬奈米線表面形成一半導體層，該半導體層之厚度係為1nm-20nm；以及(E)形成一第二導電層，並使該複數金屬奈米線配置於該第一導電層與該第二導電層之間，且使該第

二導電層與該複數金屬奈米線表面之半導體層接觸；其中，該光感測元件係用於感測波長10nm-400nm之紫外光。

本發明製作出具有極大蕭特基接面之核/殼結構奈米柱陣列。此具有極大蕭特基接面之核/殼結構奈米柱陣列在無施加外在偏壓的情況下對於紫外光有著極為靈敏的感測效果，可達成零電壓之紫外光偵測效果，因此可符合現今節約能源之要求。

本發明之光感測元件之製備方法，其中，該步驟(C)中，該複數金屬奈米線係經由以下步驟形成：(C1)形成一陽極氧化鋁(AAO)層於該第一導電層表面，且該陽極氧化鋁層係包括有複數孔洞；(C2)於該陽極氧化鋁層之複數孔洞中形成金屬奈米線；以及(C3)移除該陽極氧化鋁層。

本發明之光感測元件之製備方法，其中，該步驟(C2)中，該金屬奈米線係以電鍍或無電鍍方法形成於該陽極氧化鋁層之複數孔洞中。本發明將陽極氧化鋁模板技術(AAO)與無電鍍鍍技術做結合，進而在基板上製作出規則排列之奈米柱陣列。之後將奈米陣列進行簡單之氧化處理(例如，退火處理)或其他表面處理技術(例如，原子層沉積(Atomic Layer Deposition, ALD)法)，而可製作出具有極大蕭特基接面之核/殼結構奈米柱陣列。

本發明中，相鄰之金屬奈米線之間的距離可為約30nm-40nm。

本發明之光感測元件中，其金屬奈米線較佳係使用具規則排列孔洞之陽極氧化鋁層製作，如此所得到之金屬奈

米線可呈現規則排列，但不限於此，亦可使用經圖案化而具有規則排列孔洞之矽基板來製作金屬奈米線。

本發明之光感測元件之製備方法，其中，該步驟(D)中，該半導體層較佳係經由以下步驟形成：(D1)將該複數金屬奈米線進行退火處理，以形成金屬氧化物之半導體層於該複數金屬奈米線之表面。退火處理較佳須於氧氣氛圍下進行，以順利將金屬奈米線表面氧化。

本發明之光感測元件之製備方法，其中，該步驟(D1)中，該退火處理之時間例如可為10分鐘-120分鐘，較佳為30分鐘。退火時間需得到適當控制，以得順利形成殼核結構(金屬奈米線-半導體層之殼核結構)。若退火時間過長，會造成金屬奈米線完全氧化成金屬氧化物，而無法得到殼核結構。若退火時間不足，會造成半導體層形成不完全，而使得光感測效率降低。

本發明之光感測元件之製備方法，其中，該步驟(D1)中，該退火處理之溫度例如可為250°C-450°C，較佳為300°C。退火溫度係與金屬奈米線之材質有關。退火溫度需可使金屬奈米線表面氧化，但不使金屬奈米線熔化。例如，當金屬奈米線之材質為鋅時，由於鋅之熔點約為420°C，退火溫度較佳可為300°C-420°C。

本發明之光感測元件之製備方法，其中，該步驟(D)中，該半導體層較佳係經由以下步驟形成：(D2)以原子層沉積(Atomic Layer Deposition, ALD)法於該每一金屬奈米線表面形成該半導體層。原子層沉積法可使半導體層形成

於金屬奈米線表面均勻度提高，且易於控制半導體層形成之厚度。

本發明之光感測元件之製備方法，其中，該步驟(D)中之該基板較佳係選自由：矽基板、玻璃基板、石英基板、金屬基板、塑膠基板、印刷電路板、及其混合所組成之群組。

本發明中，金屬奈米線與半導體層之材料選擇原則為兩者之間必須形成蕭特基接觸，使完成之光感測元件中複數金屬奈米線與半導體層之間係形成蕭特基接觸。

本發明中，金屬奈米線之平均長度較佳可隨需求調整，例如，調整陽極氧化層之厚度，或調整無電鍍或電鍍之時間等參數。

【實施方式】

[實施例1]

如圖1A-1E所示，首先，提供一矽基板10(如圖1A所示)，於矽基板10上形成一鋁金屬質地之第一導電層11，並於第一導電層11上方形成陽極氧化鋁(AAO)層12，其中，陽極氧化鋁層12係包括有複數孔洞121，且陽極氧化鋁層12的厚度約為300nm。接著，使用無電鍍鎳溶液(C.M. Liu, W.L. Liu, S.H. Hsieh, T.K. Tsai and W.J. Chen Appli Surf. Sci 243, 259(2005))進行無電鍍鎳，於陽極氧化鋁層12之每一孔洞121中形成鎳金屬奈米線13(平均長度約為300nm，平均直徑約為70nm)，如圖1B所示。在此，金屬奈米線13之平均長度

可隨需求調整，例如，調整陽極氧化層之厚度，或調整無電鍍之時間等參數，則可用以調整金屬奈米線13之長度。

無電鍍鎳完成後，以氫氧化鈉(NaOH)溶液浸泡35分鐘，以移除陽極氧化鋁層12，留下鎳金屬奈米線13，如圖1C所示。

接著，以退火(annealing)的方法將鎳金屬奈米線13之表面部分氧化，以形成一層厚度約為5nm、覆於鎳金屬奈米線13表面的氧化鎳殼層之半導體層14，如圖1D所示。而構成氧化鎳/鎳之柱狀殼/核結構。在此，退火處理的溫度為300°C，時間為30分鐘。此結構中，鎳金屬奈米線13與氧化鎳殼層14之間具有蕭特基接觸。

最後，於表面覆有半導體層14之鎳金屬奈米線13上方形成銦錫氧化物(ITO)透明導電層15，而得到本實施例之光感測元件1，如圖1E所示。ITO為利用濺鍍(sputter)方式所沉積。在此，亦可選擇性地以例如鋁摻雜氧化鋅(AZO)、或銦鋅氧化物(indium zinc oxide, IZO)代替銦錫氧化物，只要為透明導電材質即可。

如圖1E及圖2所示，其中圖2係圖1E中沿著線X-X'之剖面圖，本實施例之光感測元件1包括：矽基板10；第一導電層11；複數金屬奈米線13，每一金屬奈米線13之一端係與第一導電層11連接，且每一金屬奈米線13之表面係覆有半導體層14，半導體層14之厚度係為約5nm；以及氧化銦錫透明導電層15(即，第二導電層)，係對應第一導電層11而配置，該複數金屬奈米線13係配置於該第一導電層11與該透

明導電層15之間，且透明導電層15與該複數金屬奈米線13表面之半導體層14接觸；其中，該光感測元件1係用於感測波長10nm-400nm之紫外光，此結構中，鎳金屬奈米線13與半導體層14之間具有蕭特基接觸。

本實施例中，基板之材質可視需求更換，例如基板亦可為玻璃基板、石英基板、塑膠基板、金屬基板等，使可應用於不同處。

本實施例將陽極氧化鋁模板技術(AAO)與無電鍍鎳技術做結合，進而在矽基板上製作出規則排列之鎳奈米柱陣列。之後將鎳奈米陣列進行簡單之氧化處理(即，退火處理)，即可製作出具有極大蕭特基接面之鎳/氧化鎳的核/殼結構奈米柱陣列。此具有極大蕭特基接面之鎳/氧化鎳的核/殼結構奈米柱陣列在無施加外在偏壓的情況下對於紫外光有著極為靈敏的感測效果，可達成零電壓之紫外光偵測效果，因此可符合現今節約能源之要求。

[實施例2]

首先，如圖1A-1C所示，以實施例1中所述之相同方法於鋁金屬質地之第一導電層11上作出鎳金屬奈米線13。接著，使用原子層沉積(Atomic Layer Deposition, ALD)法於每一金屬奈米線13表面形成二氧化鈦(TiO_2)之半導體層14，如圖1D所示。

此後，使用與實施例1之相同方法形成銦錫氧化物(ITO)透明導電層15於半導體層14上，而完成本實施例之光感測元件1。

[實施例3]

以如同實施例2之相同方法製備光感測元件，但其中須以氧化鋅半導體代替二氧化鈦之半導體層，而形成氧化鋅/鎳之柱狀殼/核結構。

[測試例1]

取實施例1所製得之光感測元件1進行紫外光感測實驗，其係以每15秒開啟/關閉之周期進行測試(所使用之紫外光照光儀器為R-800紫外光燈)，結果如圖3所示。由圖3可看到，本發明之鎳/氧化鎳的核/殼奈米柱陣列可迅速感應紫外光，當照射紫外光時，係輸出約 $7\mu\text{A}$ 之感應電流。而未照射紫外光時，由於未施加外加偏壓，所以暗電流(dark current)為零，因此確實達到零電壓之紫外光偵測效果，符合現今節約能源之要求。

習知技術中，通常設計微奈米線的兩邊接點都是歐姆接點，但雖然有採取將單一邊的接點由歐姆接點改成蕭特基接點之設計，在感測的過程中元件仍然需要施加外加偏壓。

相對地，本發明製作出具有極大蕭特基接面之核/殼奈米柱陣列之光感測元件，其可在完全不施加外加偏壓之條件下即對紫外光具有靈敏的感測效果，不僅如此，一維的奈米結構也侷限載子的傳輸方向，進而使載子傳輸效率提升。而由所測得之優秀效能可知，本發明之光感測元件可應用於低耗電、高感度及高速的奈米級光感測元件中，作

為光電切換器，而應用於商業、軍事、及太空等相關技術領域中。

如圖4所示，其係鎳/氧化鎳之能帶照光示意圖。本發明之鎳-氧化鎳之核/殼奈米柱陣列具有如此優異的紫外光感測效果，是由於此鎳/氧化鎳之核/殼奈米柱陣列具備極大鎳/氧化鎳之蕭特基接面，因此在受到紫外光照射時所產生之電子-電洞對受到蕭特基接面的內建電場影響下，電子-電洞對會快速分離，進而形成可量測之光電流。

因此，本發明所製作出之光感測元件為低耗電、高靈敏之光感測元件，係習知技術所無法達成。

[測試例2]

取實施例2所製得之光感測元件1進行紫外光感測實驗，其係以每15秒開啟/關閉之周期進行測試(所使用之紫外光照光儀器為R-800紫外光燈)，結果如圖5所示。由圖5可看到，本發明之鎳/二氧化鈦的核/殼奈米柱陣列可迅速感應紫外光，當照射紫外光時，係輸出約 $3\mu\text{A}$ 之感應電流。而未照射紫外光時，由於未施加外加偏壓，所以暗電流為零。

如圖6所示，其係鎳/二氧化鈦之能帶照光示意圖。本發明中，鎳/二氧化鈦之核/殼奈米柱陣列具有如此優異的紫外光感測效果，是由於此鎳/二氧化鈦之核/殼奈米柱陣列具備極大鎳-二氧化鈦之蕭特基接面，因此在受到紫外光照射時所產生之電子-電洞對受到蕭特基接面的內建電場影響下，電子-電洞對會快速分離，進而形成可量測之光電流。

綜上所述，習知技術中，通常設計微奈米線的兩邊接點都是歐姆接點，但雖然有採取將單一邊的接點由歐姆接點改成蕭特基接點之設計，在感測的過程中元件仍然需要施加外加偏壓。

相對地，本發明製作出具有極大蕭特基界面之核/殼奈米柱陣列之光感測元件，其可在完全不施加外加偏壓之條件下即對紫外光具有靈敏的感測效果，不僅如此，一維的奈米結構也侷限載子的傳輸方向，進而使載子傳輸效率提升。而由所測得之優秀效能可知，本發明之光感測元件可應用於低耗電、高感度及高速的奈米級光感測元件中，作為光電切換器，而應用於商業、軍事、及太空等相關技術領域中。

上述實施例僅係為了方便說明而舉例而已，本發明所主張之權利範圍自應以申請專利範圍所述為準，而非僅限於上述實施例。

【圖式簡單說明】

圖1A-1E係本發明一較佳實施例之光感測元件製備流程圖。

圖2係本發明圖1E中沿著線X-X'之剖面圖。

圖3係本發明測試例1之紫外光感測實驗結果圖。

圖4係本發明測試例1之鎳/氧化鎳之能帶照光示意圖。

圖5係本發明測試例2之紫外光感測實驗結果圖。

圖6係本發明測試例2之鎳/二氧化鈦之能帶照光示意圖。

【主要元件符號說明】

- | | |
|-----------|----------|
| 1 光感測元件 | 121 孔洞 |
| 10 矽基板 | 13 金屬奈米線 |
| 11 第一導電層 | 14 氧化鎳殼層 |
| 12 陽極氧化鋁層 | 15 透明導電層 |

七、申請專利範圍：

1. 一種光感測元件，包括：

一第一導電層；

複數金屬奈米線，該每一金屬奈米線之一端係與該第一導電層連接，且該每一金屬奈米線之表面係覆有一半導體層，該半導體層之厚度係為1nm-20nm；以及

一第二導電層，係對應該第一導電層而配置，該複數金屬奈米線係配置於該第一導電層與該第二導電層之間，且該第二導電層與該複數金屬奈米線表面之半導體層接觸；

其中，該光感測元件係用於感測波長10nm-400nm之紫外光。

2. 如申請專利範圍第1項所述之光感測元件，其中，該複數金屬奈米線係排列為奈米線陣列。

3. 如申請專利範圍第1項所述之光感測元件，其中，該複數金屬奈米線係垂直該第一導電層而配置。

4. 如申請專利範圍第1項所述之光感測元件，其中，該複數金屬奈米線與該半導體層係形成一殼-核結構。

5. 如申請專利範圍第1項所述之光感測元件，其中，該複數金屬奈米線與該半導體層之間具有蕭特基接觸。

6. 如申請專利範圍第1項所述之光感測元件，其中，該金屬奈米線之平均直徑係為60nm-70nm。

7. 如申請專利範圍第1項所述之光感測元件，其中，該複數金屬奈米線之材質係選自由：鎳、鋅、及其混合所組成之群組。

8. 如申請專利範圍第1項所述之光感測元件，其中，該半導體層之材質係選自由：氧化鎳、氧化鋅、氧化鈦、及其混合所組成之群組。

9. 如申請專利範圍第1項所述之光感測元件，其中，該第二導電層之材質係選自由：銦錫氧化物(ITO)、鋁摻雜氧化鋅(AZO)、銦鋅氧化物(indium zinc oxide, IZO)、及其混合所組成之群組。

10. 一種光感測元件之製備方法，包括：

- (A) 提供一基板；
- (B) 於該基板表面形成一第一導電層；
- (C) 於該第一導電層表面形成複數金屬奈米線，並使該每一金屬奈米線之一端與該第一導電層連接；
- (D) 於該每一金屬奈米線表面形成一半導體層，該半導體層之厚度係為1nm-20nm；以及
- (E) 形成一第二導電層，並使該複數金屬奈米線配置於該第一導電層與該第二導電層之間，且使該第二導電層與該複數金屬奈米線表面之半導體層接觸；

其中，該光感測元件係用於感測波長10nm-400nm之紫外光。

11. 如申請專利範圍第10項所述之光感測元件之製備方法，其中，該步驟(C)中，該複數金屬奈米線係經由以下步驟形成：(C1)形成一陽極氧化鋁層於該第一導電層表面，且該陽極氧化鋁層係包括有複數孔洞；(C2)於該陽極氧化鋁層之複數孔洞中形成金屬奈米線；以及(C3)移除該陽極氧化鋁層。

12. 如申請專利範圍第11項所述之光感測元件之製備方法，其中，該步驟(C2)中，該金屬奈米線係以電鍍或無電鍍方法形成於該陽極氧化鋁層之複數孔洞中。

13. 如申請專利範圍第10項所述之光感測元件之製備方法，其中，該步驟(D)中，該半導體層係經由以下步驟形成：(D1)將該複數金屬奈米線進行退火處理，以形成金屬氧化物之半導體層於該複數金屬奈米線之表面。

14. 如申請專利範圍第13項所述之光感測元件之製備方法，其中，該步驟(D1)中，該退火處理之時間為10分鐘-120分鐘。

15. 如申請專利範圍第13項所述之光感測元件之製備方法，其中，該步驟(D1)中，該退火處理之溫度為250°C-450°C。

16. 如申請專利範圍第10項所述之光感測元件之製備方法，其中，該步驟(D)中，該半導體層係經由以下步驟形成：(D2)以原子層沉積(Atomic Layer Deposition, ALD)法於該每一金屬奈米線表面形成該半導體層。

17. 如申請專利範圍第10項所述之光感測元件之製備方法，其中，該步驟(D)中之該基板係選自由：矽基板、玻璃基板、石英基板、金屬基板、塑膠基板、印刷電路板、及其混合所組成之群組。

18. 如申請專利範圍第10項所述之光感測元件之製備方法，其中，該複數金屬奈米線與該半導體層之間係形成蕭特基接觸。

八、圖式 (請見下頁)：

17. 如申請專利範圍第10項所述之光感測元件之製備方法，其中，該步驟(D)中之該基板係選自由：矽基板、玻璃基板、石英基板、金屬基板、塑膠基板、印刷電路板、及其混合所組成之群組。

18. 如申請專利範圍第10項所述之光感測元件之製備方法，其中，該複數金屬奈米線與該半導體層之間係形成蕭特基接觸。

八、圖式 (請見下頁)：

圖 1A

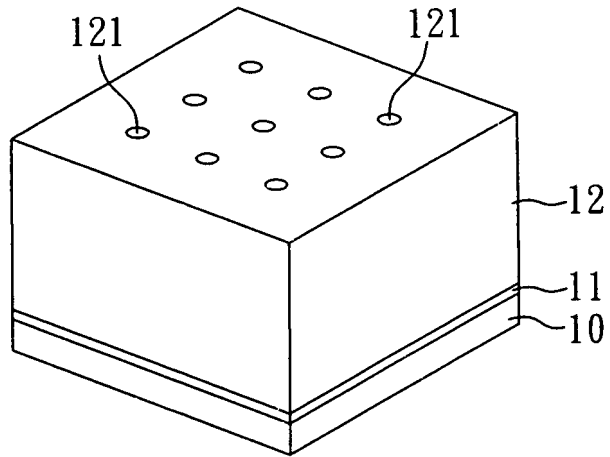


圖 1B

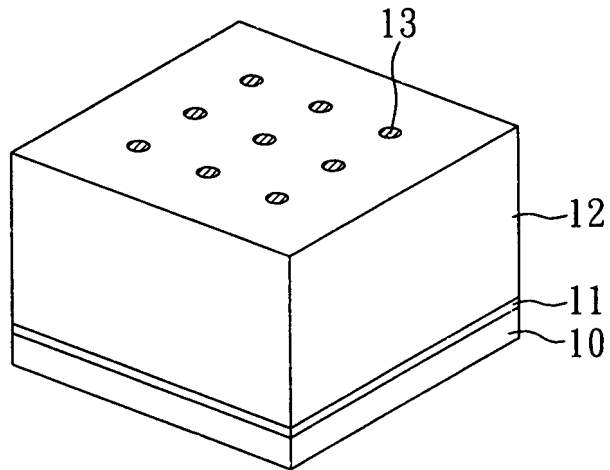


圖 1C

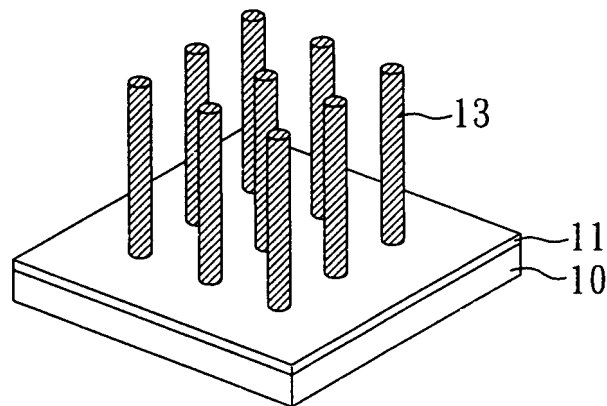


圖 1D

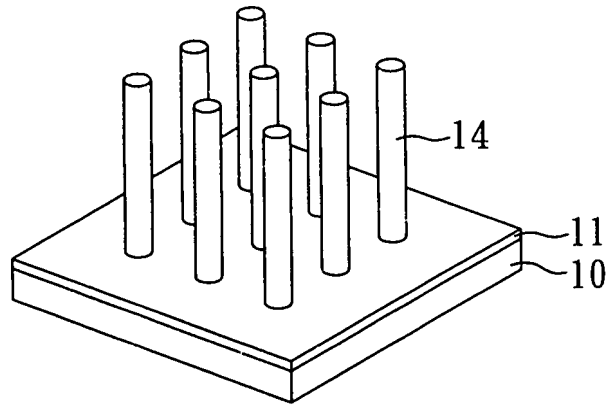


圖 1E

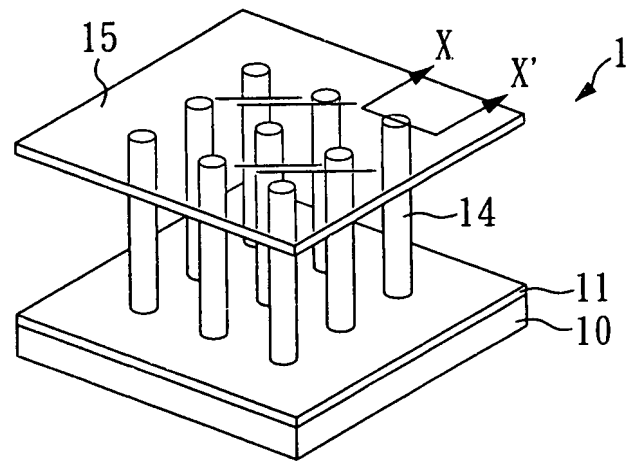
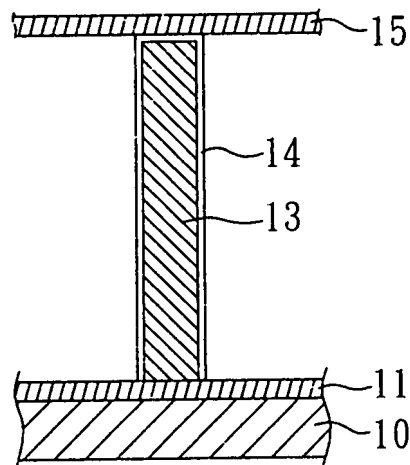


圖 2



·
·

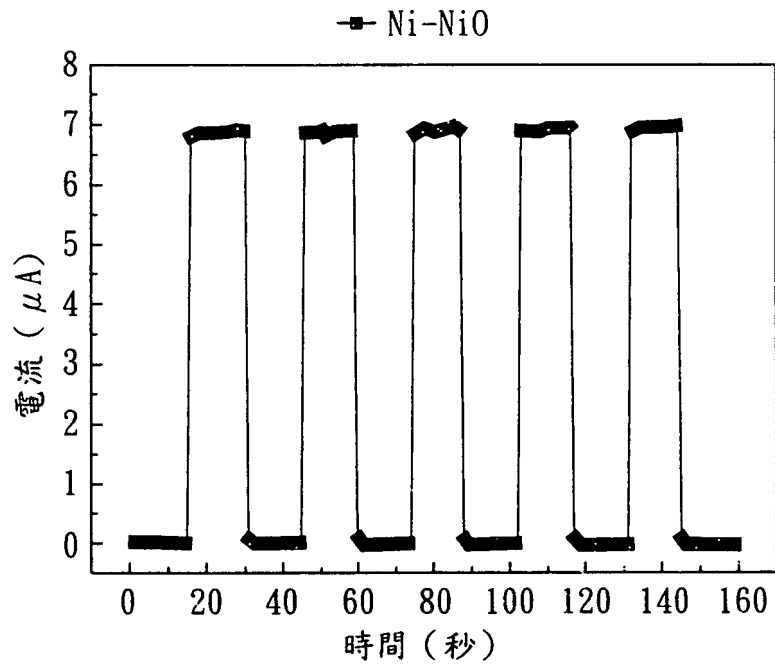


圖3

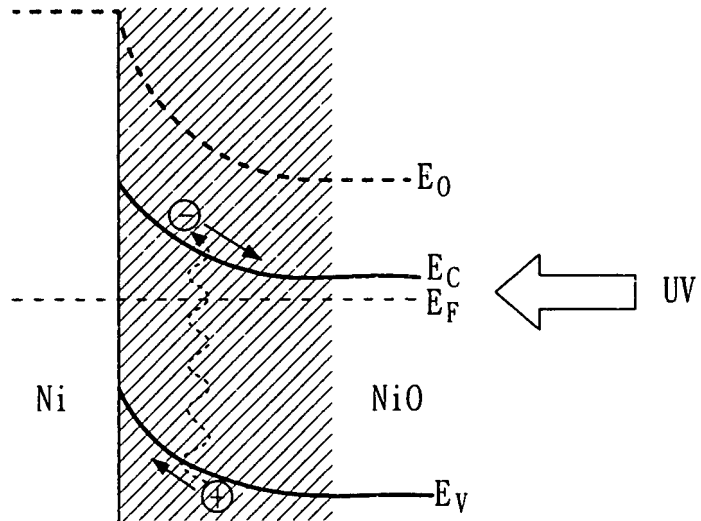


圖4

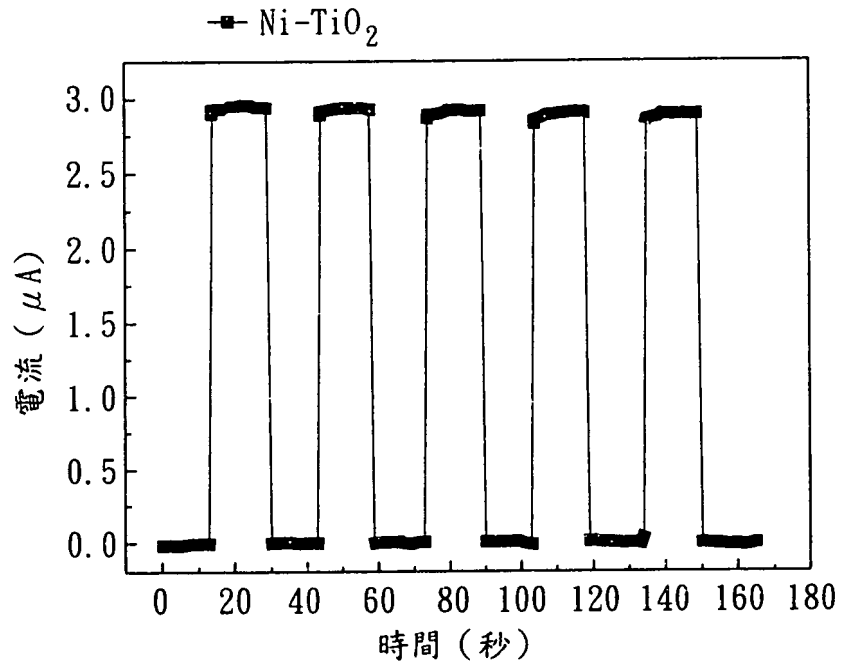


圖5

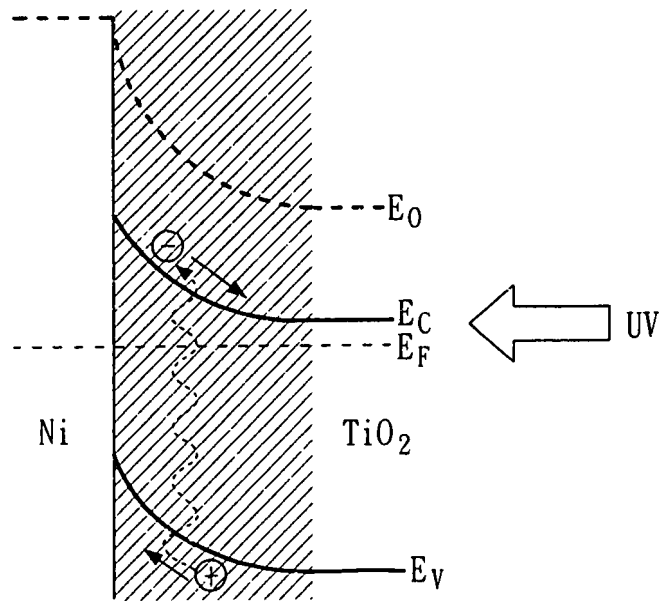


圖6