



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201244157 A1

(43)公開日：中華民國 101 (2012) 年 11 月 01 日

(21)申請案號：100114489

(22)申請日：中華民國 100 (2011) 年 04 月 26 日

(51)Int. Cl. : *H01L33/16 (2010.01)*

H01L33/22 (2010.01)

H01L33/02 (2010.01)

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)

新竹市大學路 1001 號

(72)發明人：李佳祐 LEE, CHIA YU (TW)；王朝勳 WANG, CHAO HSUN (TW)；邱鏡學 CHIU, CHING HSUEH (TW)；郭浩中 KU, HAO CHUNG (TW)

(74)代理人：林火泉

申請實體審查：有 申請專利範圍項數：13 項 圖式數：6 共 25 頁

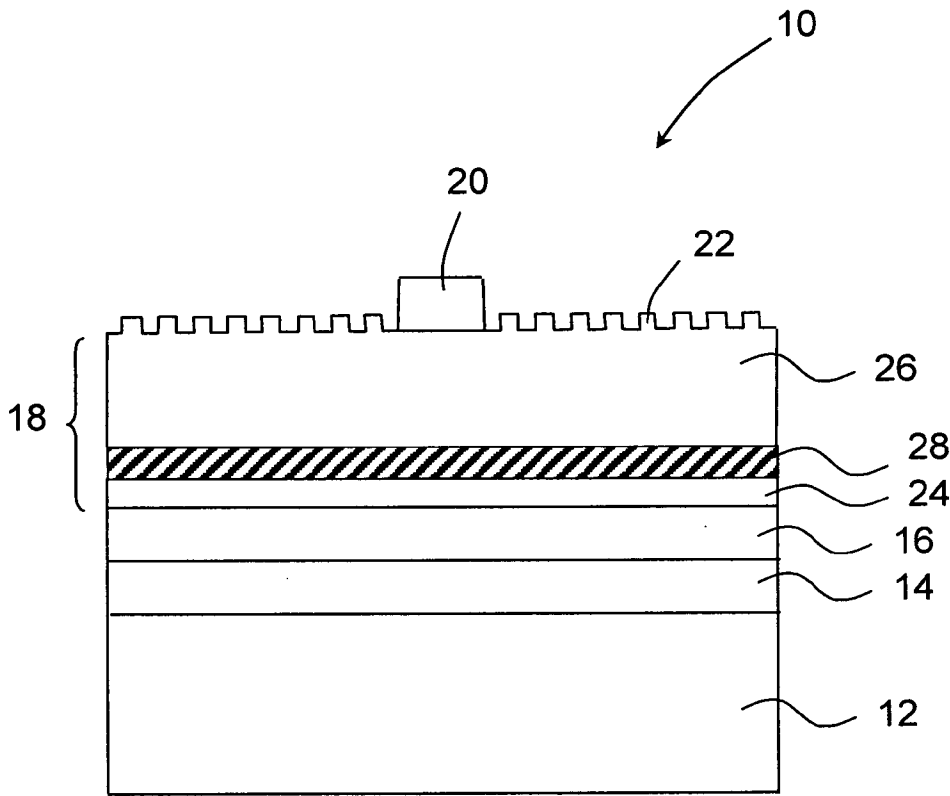
(54)名稱

奈米級側向成長磊晶之薄膜發光二極體及其製作方法

A THIN-FILM LIGHT-EMITTING DIODE WITH NANO-SCALE EPITAXIAL LATERAL GROWTH AND A METHOD FOR FABRICATING THE SAME

(57)摘要

本發明提供一種奈米級側向成長磊晶之薄膜發光二極體及其製作方法。本發明之奈米級側向成長磊晶之薄膜發光二極體包含有一基板；一位於基板上的接合金屬層；一位於接合金屬層上的第一電極；一位於第一電極上的半導體結構，其係側向磊晶所形成；以及一位於半導體結構上的第二電極，上述之半導體結構未被第二電極所附蓋的上表面形成有一奈米級粗糙化結構。本發明藉由側向磊晶成長方式有效抑制半導體結構內的疊層缺陷與降低差排密度，提升發光層結晶品質，降低漏電流，同時半導體結構表面形成有粗化結構，以提升外部量子效率。



- 10：奈米級側向成長磊晶之薄膜發光二極體
- 12：基板
- 14：接合金屬層
- 16：第一電極
- 18：半導體結構
- 20：第二電極
- 22：奈米級粗糙化結構
- 24：p型三五族半導體層
- 26：n型三五族半導體層
- 28：發光半導體層

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100114489

※申請日：100.4.26

※IPC 分類：

H01L 33/16 (2006.01)

H01L 33/32 (2006.01)

H01L 33/02 (2006.01)

一、發明名稱：(中文/英文)

奈米級側向成長磊晶之薄膜發光二極體及其製作方法 / a thin-film light-emitting diode with nano-scale epitaxial lateral growth and a method for fabricating the same

二、中文發明摘要：

本發明提供一種奈米級側向成長磊晶之薄膜發光二極體及其製作方法。本發明之奈米級側向成長磊晶之薄膜發光二極體包含有一基板；一位於基板上的接合金屬層；一位於接合金屬層上的第一電極；一位於第一電極上的半導體結構，其係側向磊晶所形成；以及一位於半導體結構上的第二電極，上述之半導體結構未被第二電極所附蓋的上表面形成有一奈米級粗糙化結構。本發明藉由側向磊晶成長方式有效抑制半導體結構內的疊層缺陷與降低差排密度，提升發光層結晶品質，降低漏電流，同時半導體結構表面形成有粗化結構，以提升外部量子效率。

三、英文發明摘要：

The present invention discloses a thin-film light-emitting diode with nano-scale epitaxial lateral growth and a method for fabricating the same. The thin-film light-emitting diode comprises a substrate, a metal bonding layer stacked on the substrate, a first electrode stacked on the metal bonding layer, a semiconductor structure stacked on the first electrode and fabricated by epitaxial lateral growth, and a second electrode stacked on the semiconductor structure, wherein a nano-scale rough structure is formed on an upper surface of the semiconductor structure, and the upper surface is not covered with the second electrode. The present invention uses epitaxial lateral growth to restrain the growth of the stacking fault and reduce threading dislocation density in the

semiconductor structure to improve the crystal quality of the light-emitting layer and reduce leakage current. Meanwhile, the surface roughness of the semiconductor structure can enhance the external quantum efficiency.

四、指定代表圖：

(一)本案指定代表圖為：第（ 1 ）圖。

(二)本代表圖之元件符號簡單說明：

- 10 奈米級側向成長磊晶之薄膜發光二極體
- 12 基板
- 14 接合金屬層
- 16 第一電極
- 18 半導體結構
- 20 第二電極
- 22 奈米級粗糙化結構
- 24 p型三五族半導體層
- 26 n型三五族半導體層
- 28 發光半導體層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

本發明係有關一種薄膜發光二極體及其製作方法，特別是指一種奈米級側向成長磊晶之薄膜發光二極體及其製作方法。

【先前技術】

利用雷射剝離法所製作的氮化鎵發光二極體 (Thin-GaN LED) 有效增加了發光二極體在晶片階段的散熱，也減緩了 LED 熱效應所產生的效率下降 (droop)，另一方面也提升了發光面積，成為目前高功率 LED 的趨勢。但在 Yewchung Sermon Wu, Ji-Hao Cheng, and Wei Chih Peng 所發表之 “Effects of laser sources on the reverse-bias leakages of laser lift-off GaN-based light-emitting diodes,” APPLIED PHYSICS LETTERS 90, 251110 (2007) 文獻中提到，經由實驗發現，經過雷射剝離法後所造成的應力釋放將會增加錯位缺陷現象，而不僅使發光效率變差，也影響元件在長時間的操作下的壽命時間。此專利雖然教示增加氮化鎵之磊晶品質與增加光萃取效率的方式，但其所教示之製程繁雜不易實現。在 D. S. Wu, W. K. Wang, W. C. Shih, R. H. Horng, C. E. Lee, W. Y. Lin, and J. S. Fang 所發表之 “Enhanced Output Power of Near-Ultraviolet,” IEEE PHOTONICS TECHNOLOGY LETTERS, VOL. 17, NO. 2, FEBRUARY 2005 文獻與 Y. J. Lee, J. M. Hwang, T. C. Hsu, M. H. Hsieh, M. J. Jou, B. J. Lee, T. C. Lu, H. C. Kuo, Member, IEEE, and S. C. Wang, Senior Member, IEEE 所發表之 “Enhancing the Output Power of GaN-Based LEDs Grown on Wet-Etched Patterned Sapphire Substrates,” IEEE PHOTONICS TECHNOLOGY LETTERS, VOL. 18, NO. 10, MAY 15, 2006

文獻中提到圖形化藍寶石基板製作發光二極體，除了能增加光萃取效率外，也能減少磊晶時的錯位缺陷密度。在 Haiyong Gao, a_ Fawang Yan, Yang Zhang, Jinmin Li, Yiping Zeng, and Guohong Wang 所發表之 "Enhancement of the light output power of InGaN GaN light emitting diodes grown on pyramidal patterned sapphire substrates in the micro and nanoscale," JOURNAL OF APPLIED PHYSICS 103, 014314 _2008_ 文獻中提到利用奈米圖形化藍寶石基板製作發光二極體更能增加磊晶時氮化鎵的品質，但製程中必須使用黃光微影製作蝕刻圖形，不僅增加製程複雜度也提高製作成本。

有鑑於此，本發明遂針對上述習知技術之缺失，提出一種奈米級側向成長磊晶之薄膜發光二極體及其製作方法，以有效克服上述之該等問題。

【發明內容】

本發明之主要目的在提供一種奈米級側向成長磊晶之薄膜發光二極體及其製作方法，其在具有奈米級圖形化氧化矽層之磊晶基板上使用側向磊晶成長技術製作出半導體結構，以有效抑止磊晶成長半導體結構時的疊層缺陷，降低線差排密度，提高發光半導體層的結晶品質。

本發明之另一目的在提供一種奈米級側向成長磊晶之薄膜發光二極體及其製作方法，其半導體結構之出光面無須再次表面粗化，即可提升外部量子效率。

本發明之再一目的在提供一種奈米級側向成長磊晶之薄膜發光二極體及其製作方法，其製作過程無須使用黃光微影蝕刻圖形，可大幅度降低製程複雜度並降低製作成本。

為達上述之目的，本發明提供一種奈米級側向成長磊晶之薄膜發光二

極體，其包含有一基板；一位於基板上的接合金屬層；一位於接合金屬層上的第一電極；一第一電極上的半導體結構，其係側向磊晶形成；以及一位於半導體結構上的第二電極，上述之半導體結構未被第二電極所附蓋的上表面形成有一奈米級粗糙化結構。

本發明尚提出一種奈米級側向成長磊晶之薄膜發光二極體的製作方法，其步驟包含有：提供一磊晶基板，其上形成有一奈米級圖形化氧化矽層；於奈米級圖形化氧化矽層上側向磊晶形成一半導體結構，半導體結構底表面形成有一奈米級粗糙化結構，其係對應於奈米級圖形化氧化矽層之圖案；於半導體結構上形成一第一電極；提供一第二基板，第二基板上形成有一接合金屬層；將第一電極接合於接合金屬層上，隨後移除磊晶基板，顯露出半導體結構之奈米級粗糙化結構；以及於半導體結構上形成一第二電極。

底下藉由具體實施例詳加說明，當更容易瞭解本發明之目的、技術內容、特點及其所達成之功效。

【實施方式】

請參閱第 1 圖，其係本發明之奈米級側向成長磊晶之薄膜發光二極體的結構示意圖。如圖所示，本發明之奈米級側向成長磊晶之薄膜發光二極體 10 包含有一基板 12；一位於基板 12 上的接合金屬層 14；一位於接合金屬層 14 上的第一電極 16；一位於第一電極 16 上的半導體結構 18；以及一位於半導體結構 18 上的第二電極 20，其中半導體結構 18 未被第二電極 20 所附蓋的上表面形成有一奈米級粗糙化結構 22。

上述之接合金屬層 14 為二層結構，其由下而上依序可以為一鈦層與一

金層。上述之第一電極 16 可以為三層結構，其由下而上依序為一金層、一鉑層以及一銻層。因此，接合金屬層 14 之金層接觸於第一電極 16 之金層。上述之第二電極 20 可以為二層結構，其由下而上依序為一金層與一銻層。基板 12 則是採用散熱性較佳之矽基板或金屬基板。

上述之半導體結構 18 可受電激發而發出光線，半導體結構 18 包含有一 p 型三五族半導體層 24；一 n 型三五族半導體層 26，其表面形成有上述之奈米級粗糙化結構 22；以及一發光半導體層 28，其係位於 p 型三五族半導體層 24 與 n 型三五族半導體層 26 間，該發光半導體層 28 具有多重量子井 (multi-quantum well) 結構。此外，此處所述之三五族半導體層之材料可以為氮化鎵或者磷化鎵。

上述之奈米級粗糙化結構 22 為規則或不規則的奈米尺寸幾何圖形。當奈米級粗糙化結構 22 為規則時，其幾何圖形可以是奈米尺寸圓形、橢圓形或者多邊形，且結構週期或結構大小為 0.01~0.9 奈米。

由於本發明之奈米級側向成長磊晶之薄膜發光二極體 10 在 n 型三五族半導體層 26 之表面形成有奈米級粗糙化結構 22，使得整體發光二極體之光引出效率 (light extraction efficiency) 更為加強，所發出的光線也可大致位於一設定之峰值波長範圍。

接續，請參閱第 2 (a) ~ 2 (f) 圖，其係製作上述本發明之奈米級側向成長磊晶之薄膜發光二極體的各步驟剖面示意圖。首先，提供一磊晶基板 30，於磊晶基板表面蒸鍍上厚度為 200 奈米之二氧化矽層 32，然後在二氧化矽層 32 上又蒸鍍上厚度為 50 奈米的鎳層 34，如第 2 (a) 圖所示。

隨後，經過一分鐘 850°C 熱退火製程使鎳層之鎳粒子自聚集形成一奈米

級遮罩 (mask)。以此奈米級遮罩為罩幕對氧化矽層進行蝕刻，舉例來說，以反應離子蝕刻系統蝕刻 3 分鐘，隨後使用硝酸洗除此奈米級遮罩，以形成一奈米級圖形化氧化矽層 36，如第 2 (b) 圖所示，其中奈米級圖形化氧化矽層 36 之圖形部分的直徑約為 100 奈米~150 奈米。

利用有機金屬化學氣相沈積法於奈米級圖形化氧化矽層 36 上依序磊晶成長一 n 型三五族半導體層 26；沈積一具有多重量子井結構之發光半導體層 28；以及沈積一 p 型三五族半導體層 24，以形成上述之半導體結構 18，如第 2 (c) 圖所示。而此 n 型三五族半導體層 26 之底表面將形成有上述之奈米級粗糙化結構 22，其係對應於奈米級圖形化氧化矽層 36 之圖案。磊晶基板 30 之材質為藍寶石等晶格常數與半導體結構之晶格常數相近似之基板材質。

此外，更為順利磊晶成長上述之半導體結構 18，於半導體結構 18 形成前，可先於磊晶基板 30 上形成一厚度約 50 奈米的氮化鎵緩衝層（圖中未示）。

上述之半導體結構 18 是於奈米級圖形化氧化矽層 36 上經側向磊晶成長所形成，因此能有效抑止在磊晶成長過程時所產生的疊層缺陷 (stacking fault)，以降低線差排密度 (threading dislocation density)，提升發光半導體層 28 之結晶品質而降低漏電流。再者，本發明之半導體結構 18 之 n 型三五族半導體層 26 之出光面已有表面粗化結構，因此無須再次粗化亦能提升外部量子效率。

接續，如第 2 (d) 圖所示，於半導體結構 18 上形成上述之第一電極 16，其形成方法可以以物理或化學氣相沈積法為之。

隨後，提供一表面上形成有上述之接合金屬層 14 之基板 12。將第一電極 16 經過高溫高壓一段時間接合於接合金屬層 14 上，形成如第 2 (e) 圖所示。

利用雷射剝離法 (laser lift-off) 將磊晶基板 30 與其上之奈米級圖形化氧化矽層 36 自半導體結構 18 上移除。舉例來說，此雷射剝離法是使用準分子雷射，其波長為 248 奈米，脈衝寬度為 25ns，此準分子雷射是照射並破壞緩衝層，以將磊晶基板與其上之奈米級圖形化氧化矽層和半導體結構分離，達到移除之目的。

然後，可依序以硫酸等酸液以及電漿對半導體結構 18 表面上所殘留之氮化鎵緩衝層進行蝕刻清除。移除部分奈米級粗糙化結構 22，並於其上形成一第二電極 20，如第 2 (f) 圖所示，即完成本發明之發光二極體。

再者，半導體結構上形成第二電極之步驟前更可包含有利用一電感耦合式電漿 (inductive coupled plasma) 自半導體結構表面向下蝕刻至第一電極，以區隔形成數個發光二極體晶粒。

請參閱第 3 圖，其係本發明所形成之奈米級圖形化氧化矽層的掃描式電子顯微鏡剖面影像圖。如圖所示，奈米級圖形化氧化矽層是呈現直徑約為 100 奈米~150 奈米的奈米柱圖形。

請一併參閱第 4 (a) 圖與第 4 (b) 圖，第 4 (a) 圖是傳統薄膜發光二極體的穿透式電子顯微鏡剖面影像圖，第 4 (b) 圖是本發明之薄膜發光二極體的穿透式電子顯微鏡剖面影像圖，將兩者比較可發現傳統薄膜發光二極體具有比較高的線差排密度 (threading dislocation density)。

請一併參閱第 5 (a) 圖與第 5 (b) 圖，第 5 (a) 圖是本發明之薄膜發

光二極體的掃描電流顯微鏡影像圖，第 5 (b) 圖傳統薄膜發光二極體的掃描電流顯微鏡影像圖，將兩者比較可發現傳統薄膜發光二極體的漏電流範圍比本發明多很多。

請參閱第 6 圖，其係本發明之薄膜發光二極體與傳統薄膜發光二極體的電流與光輸出強度之圖表。由此圖可發現，在施加任何電流值之情況下，在光輸出功率方面可看出本發明之奈米級側像成長磊晶之薄膜發光二極體優於傳統薄膜之發光二極體。

綜上所述，本發明提供一種奈米級側向成長磊晶之薄膜發光二極體及其製作方法，其在具有奈米級圖形化氧化矽層之磊晶基板上使用側向磊晶成長技術製作出半導體結構，以有效抑止磊晶成長半導體結構時的疊層缺陷，降低線差排密度，提高發光半導體層的結晶品質。再者，在本發明之製程下半導體結構之出光面無須再次表面粗化，即可提升外部量子效率。本發明之整體結構也有利於使用雷射剝離的薄膜發光二極體，提高製程的良率。

此外，本發明整個製作過程無須使用黃光微影蝕刻圖形，可大幅度降低製程複雜度並降低製作成本。

唯以上所述者，僅為本發明之較佳實施例而已，並非用來限定本發明實施之範圍。故即凡依本發明申請範圍所述之特徵及精神所為之均等變化或修飾，均應包括於本發明之申請專利範圍內。

【圖式簡單說明】

第 1 圖為本發明之奈米級側向成長磊晶之薄膜發光二極體的結構示意圖。

第 2 (a) ~ 2 (f) 圖為製作本發明之奈米級側向成長磊晶之薄膜發光二極

體的各步驟剖面示意圖。

第 3 圖為本發明所形成之奈米級圖形化氧化矽層的掃描式電子顯微鏡剖面影像圖。

第 4 (a) 圖為傳統薄膜發光二極體的穿透式電子顯微鏡剖面影像圖。

第 4 (b) 圖為本發明之薄膜發光二極體的穿透式電子顯微鏡剖面影像圖。

第 5 (a) 圖為本發明之薄膜發光二極體的掃描電流顯微鏡影像圖。

第 5 (b) 圖傳統薄膜發光二極體的掃描電流顯微鏡影像圖。

第 6 圖為本發明之薄膜發光二極體與傳統薄膜發光二極體的電流與光輸出強度之圖表。

【主要元件符號說明】

10 奈米級側向成長磊晶之薄膜發光二極體

12 基板

14 接合金屬層

16 第一電極

18 半導體結構

20 第二電極

22 奈米級粗糙化結構

24 p 型三五族半導體層

26 n 型三五族半導體層

28 發光半導體層

30 磊晶基板

32 二氧化矽層

34 鍍層

36 奈米級圖形化氧化矽層

七、申請專利範圍：

1. 一種奈米級側向成長磊晶之薄膜發光二極體，其包含有：

一基板；

一接合金屬層，其係位於該基板上；

一第一電極，其係位於該接合金屬層上；

一半導體結構，其位於該第一電極上，該半導體結構是側向磊晶形成；

以及

一第二電極，其係位於該半導體結構上，該半導體結構未被該第二電極所附蓋的上表面形成有一奈米級粗糙化結構。

2. 如請求項 1 所述之奈米級側向成長磊晶之薄膜發光二極體，其中該半導體結構包含有：

一 p 型三五族半導體層；

一 n 型三五族半導體層；以及

一發光半導體層，其係位於該 p 型三五族半導體層與該 n 型三五族半導體層間，該發光半導體層具有多重量子井結構。

3. 如請求項 1 所述之奈米級側向成長磊晶之薄膜發光二極體，其中該奈米級粗糙化結構為規則或不規則的奈米尺寸幾何圖形。

4. 如請求項 1 所述之奈米級側向成長磊晶之薄膜發光二極體，該奈米級粗糙化結構為規則的奈米尺寸圓形、橢圓形或者多邊形。

5. 如請求項 1 所述之奈米級側向成長磊晶之薄膜發光二極體，其中該奈米級粗糙化結構為規則的奈米尺寸幾何圖形，該奈米級粗糙化結構之結構週期或結構大小為 0.01~0.9 奈米。

6. 如請求項 1 所述之奈米級側向成長磊晶之薄膜發光二極體，其中該半導體結構是於一具奈米級粗糙化結構之磊晶基板上側向磊晶成長後剝離所形成，該奈米級粗糙化結構係與該磊晶基板上之奈米級圖形對應。
7. 一種奈米級側向成長磊晶之薄膜發光二極體的製作方法，其包含有下列步驟：
 - 提供一磊晶基板，其上形成有一奈米級圖形化氧化矽層；
 - 於該奈米級圖形化氧化矽層上側向磊晶形成一半導體結構，該半導體結構底表面形成有一奈米級粗糙化結構，其係對應於該奈米級圖形化氧化矽層之圖案；
 - 於該半導體結構上形成一第一電極；
 - 提供一第二基板，該第二基板上形成有一接合金屬層；
 - 將該第一電極接合於該接合金屬層上，隨後移除該磊晶基板，顯露出該半導體結構之該奈米級粗糙化結構；以及
 - 於該半導體結構上形成一第二電極。
8. 如請求項 7 所述之奈米級側向成長磊晶之薄膜發光二極體的製作方法，其中該奈米級圖形化氧化矽層的製作步驟包含有：
 - 於該磊晶基板上依序形成一氧化矽層與一奈米級金屬層；
 - 對該磊晶基板進行一熱退火製程，以使該奈米級金屬層的金屬粒子自聚集形成一奈米級遮罩；以及
 - 以該奈米級遮罩為罩幕對該氧化矽層進行蝕刻，隨後移除該奈米級遮罩，以形成該奈米級圖形化氧化矽層。
9. 如請求項 7 所述之奈米級側向成長磊晶之薄膜發光二極體的製作方法，

其中沈積形成該半導體結構之步驟包含有：

沈積一 n 型三五族半導體層；

沈積一發光半導體層，該發光半導體層具有多重量子井結構；以及

沈積一 p 型三五族半導體層。

10. 如請求項 7 所述之奈米級側向成長磊晶之薄膜發光二極體的製作方法，

其中該移除該磊晶基板的步驟是利用一雷射剝離法所達成。

11. 如請求項 7 所述之奈米級側向成長磊晶之薄膜發光二極體的製作方法，

其中該奈米級粗糙化結構為規則或不規則的奈米尺寸幾何圖形。

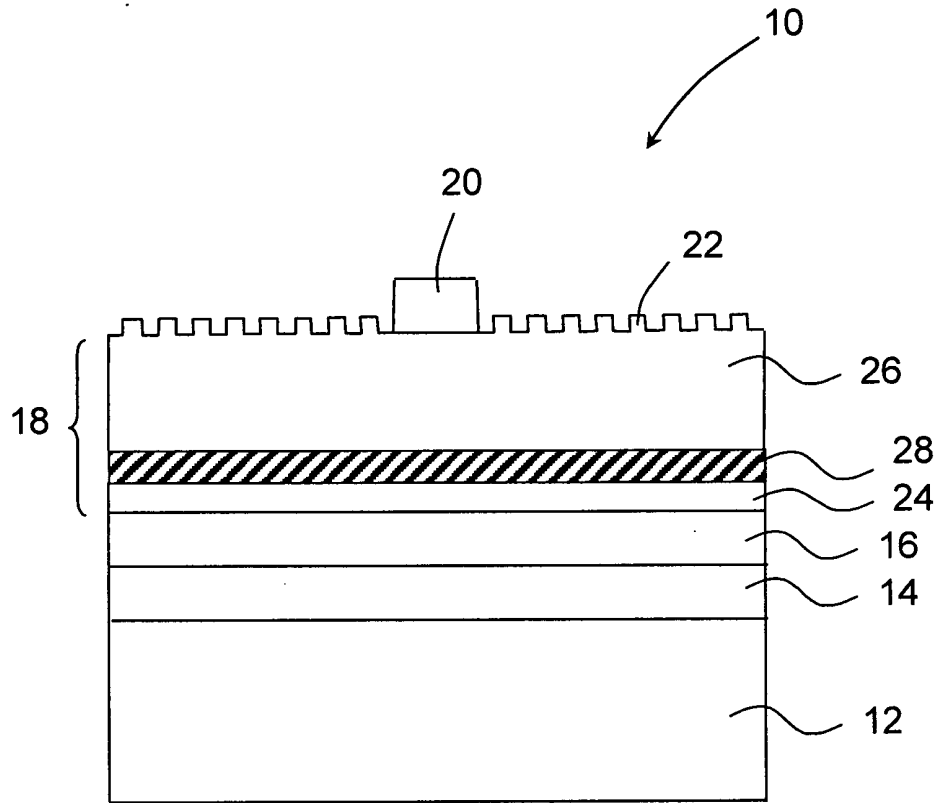
12. 如請求項 7 所述之奈米級側向成長磊晶之薄膜發光二極體的製作方法，

該奈米級粗糙化結構為規則的奈米尺寸圓形、橢圓形或者多邊形。

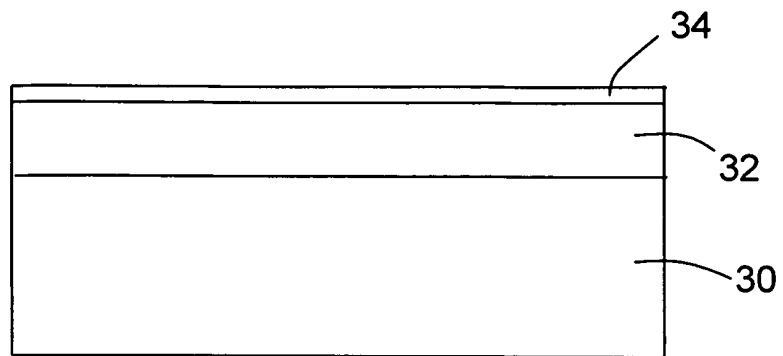
13. 如請求項 7 所述之奈米級側向成長磊晶之薄膜發光二極體的製作方

法，其中該奈米級粗糙化結構為規則的奈米尺寸幾何圖形，該奈米級粗糙化結構之結構週期或結構大小為 0.01~0.9 奈米。

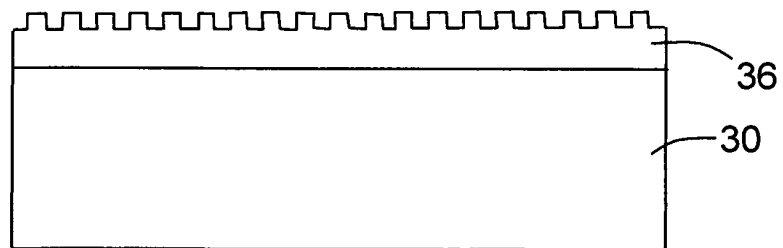
八、圖式：



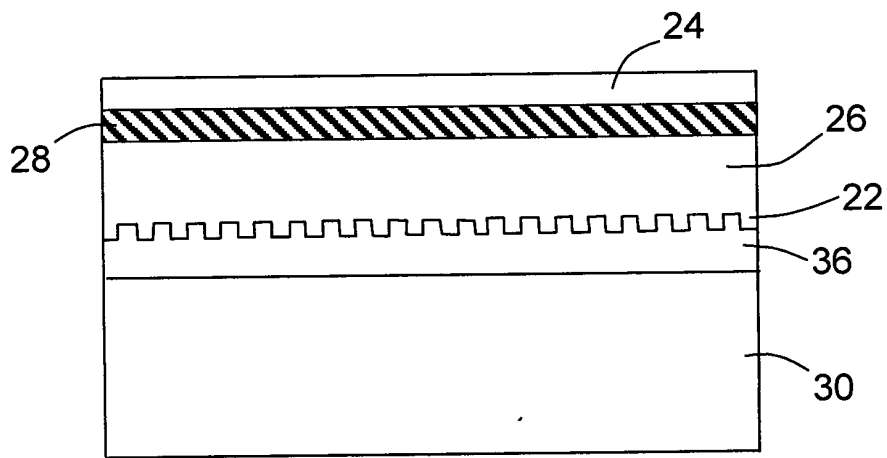
第1圖



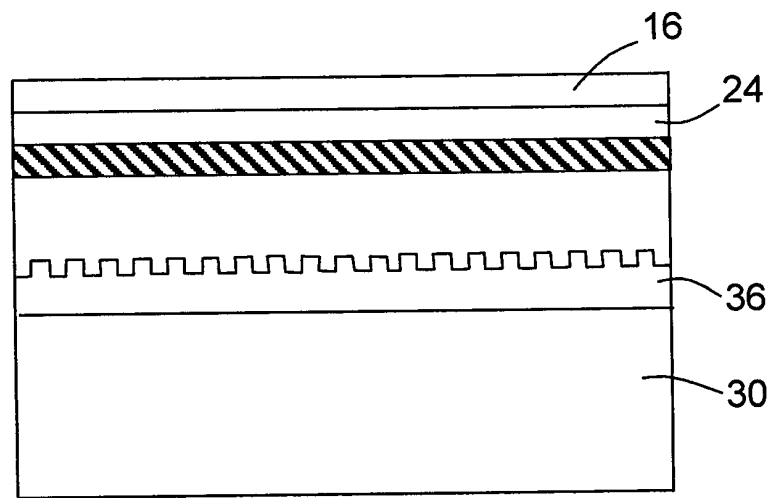
第2 (a) 圖



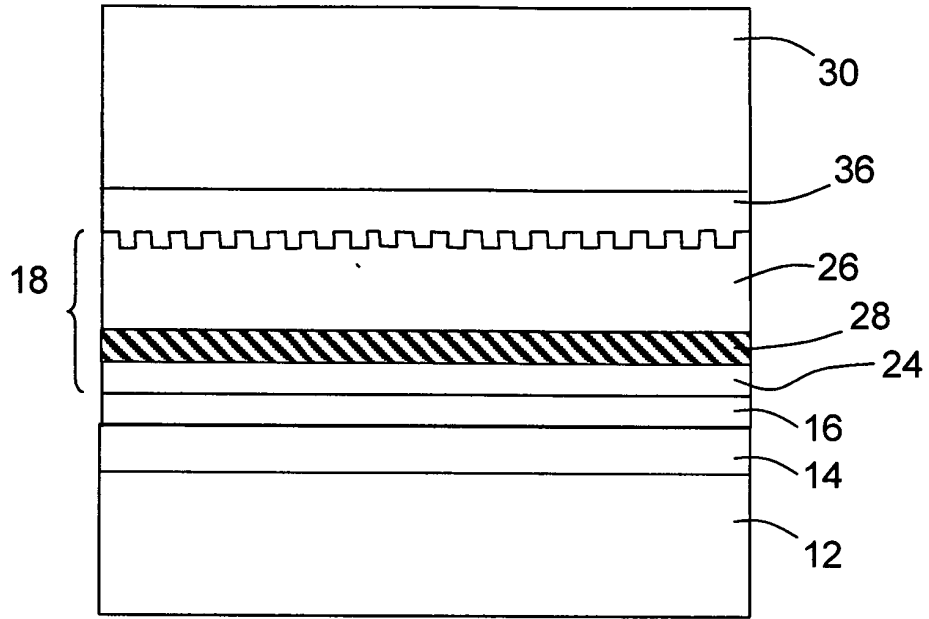
第2 (b) 圖



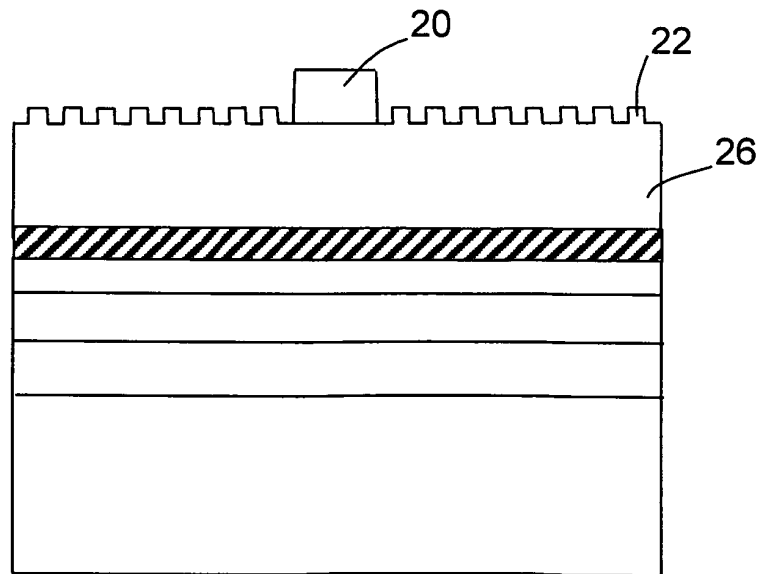
第2 (c) 圖



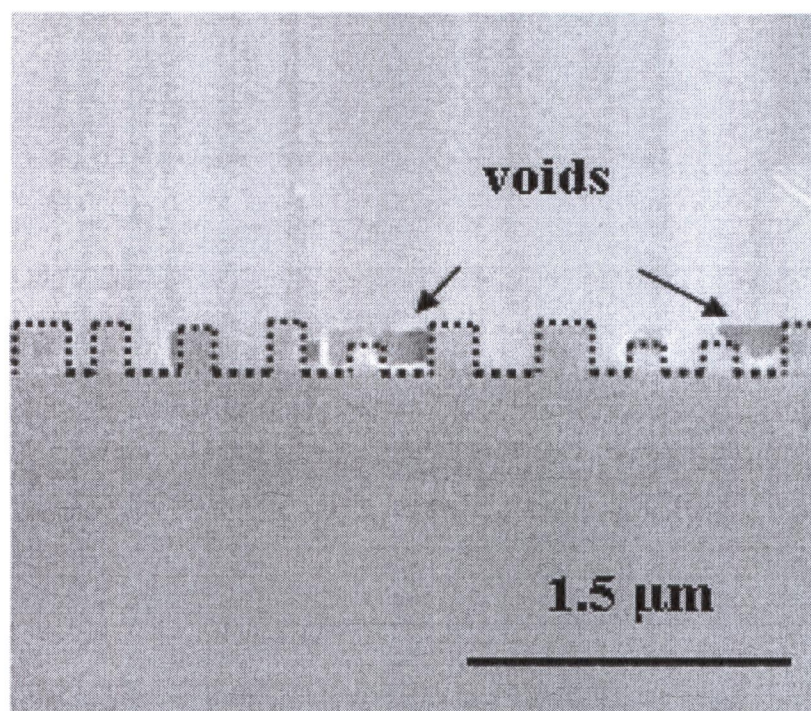
第2 (d) 圖



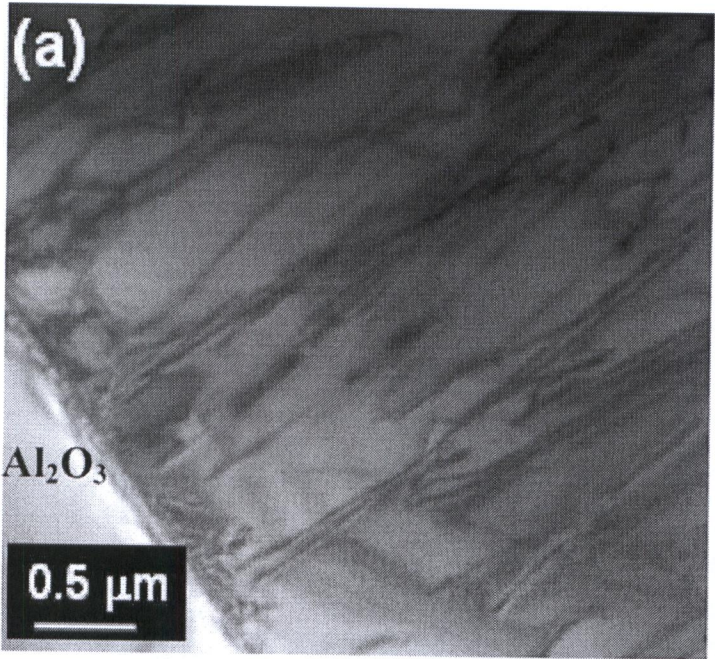
第2 (e) 圖



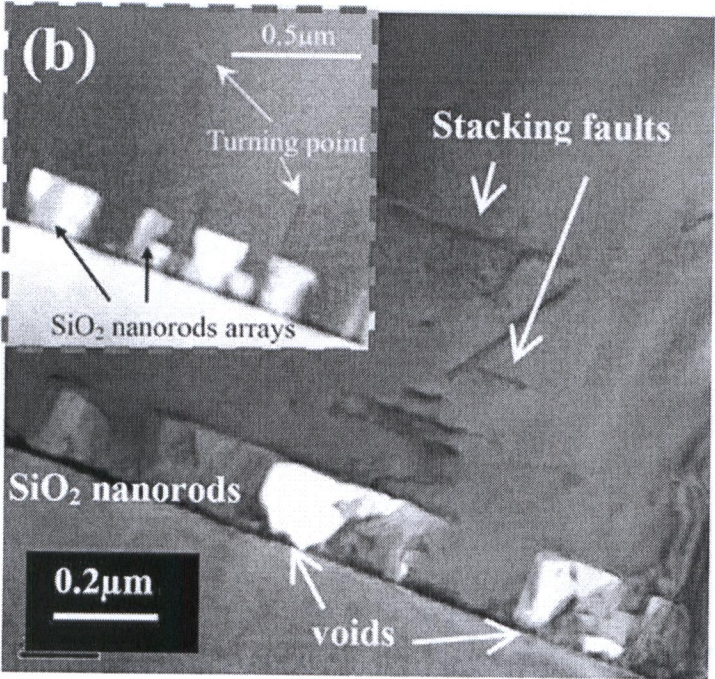
第2 (f) 圖



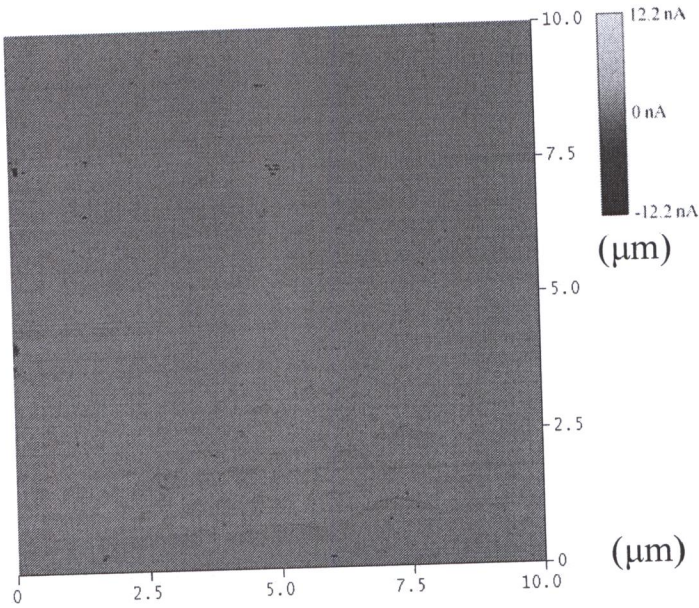
第3圖



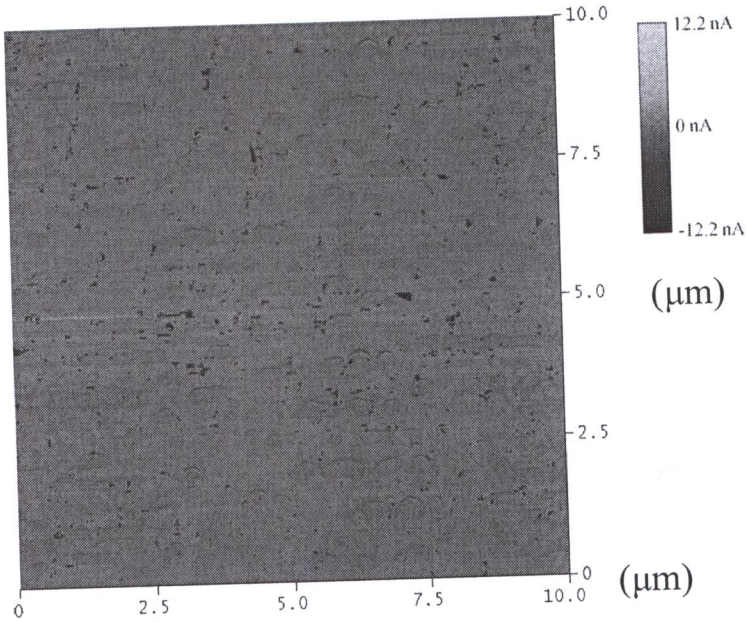
第4 (a) 圖



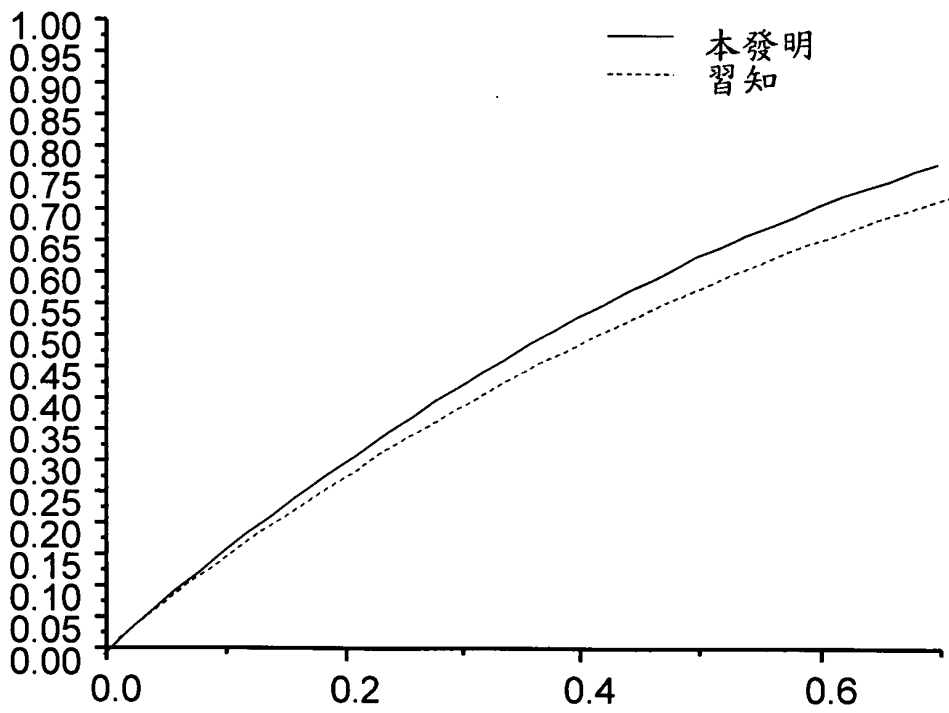
第4 (b) 圖



第5 (a) 圖



第5 (b) 圖



第6圖