



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201240124 A1

(43)公開日：中華民國 101 (2012) 年 10 月 01 日

(21)申請案號：100108872

(22)申請日：中華民國 100 (2011) 年 03 月 16 日

(51)Int. Cl.：

H01L31/10 (2006.01)

H01L31/18 (2006.01)

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)

新竹市大學路 1001 號

(72)發明人：冉曉雯 ZAN, HSIAO WEN (TW)；孟心飛 MENG, HSIN FEI (TW)；蔡武衛 TSAI, WU WEI (TW)；趙宇強 CHAO, YU CHIANG (TW)

(74)代理人：陳昭誠

申請實體審查：有 申請專利範圍項數：18 項 圖式數：4 共 28 頁

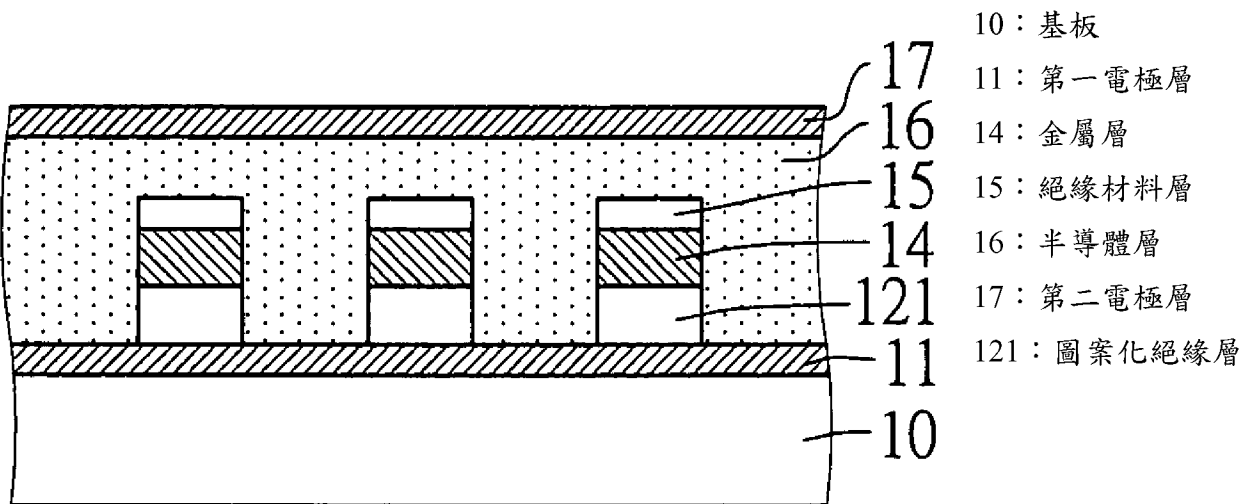
(54)名稱

垂直式光電元件及其製法

VERTICAL ELECTRO-OPTICAL COMPONENT AND FABRICATION METHOD THEREOF

(57)摘要

一種垂直式光電元件，係包括：基板、設於該基板上的第一電極層、設於該第一電極層上的圖案化絕緣層、設於該圖案化絕緣層上的金屬層、設於該第一電極層上的半導體層、以及設於該半導體層上的第二電極層，該半導體層係包覆該圖案化絕緣層與金屬層。本發明所構成之垂直式光感測元件係具有垂直式電晶體的低操作電壓及光二極體的高反應速度兩者之優點，且本發明亦可構成發光電晶體元件。本發明復提供一種垂直式光電元件之製法。



發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100108872

※申請日：100-03-16 ※IPC分類：H01L 31/10 (2006.01)

一、發明名稱：(中文/英文) H01L 31/18 (2006.01)

垂直式光電元件及其製法

VERTICAL ELECTRO-OPTICAL COMPONENT AND
FABRICATION METHOD THEREOF

二、中文發明摘要：

一種垂直式光電元件，係包括：基板、設於該基板上的第一電極層、設於該第一電極層上的圖案化絕緣層、設於該圖案化絕緣層上的金屬層、設於該第一電極層上的半導體層、以及設於該半導體層上的第二電極層，該半導體層係包覆該圖案化絕緣層與金屬層。本發明所構成之垂直式光感測元件係具有垂直式電晶體的低操作電壓及光二極體的高反應速度兩者之優點，且本發明亦可構成發光電晶體元件。本發明復提供一種垂直式光電元件之製法。

三、英文發明摘要：

Disclosed is a vertical electro-optical component, comprising a substrate, a first electrode layer formed on the substrate, a patterned insulating layer formed on the first electrode layer, a metallic layer formed on the patterned insulating layer, a semiconductor layer formed on the first electrode layer, and a second electrode layer formed on the semiconductor layer, wherein the semiconductor layer encapsulates the patterned insulating layer and the metallic layer. The vertical electro-optical component of this invention yields advantages of the low performance voltage of a vertical transistor and the high reaction speed of a photo diode and can also be used to form light-emitting transistors. The invention further provides a method for forming the vertical electro-optical component as described above.

四、指定代表圖：

(一)本案指定代表圖為：第 (1H) 圖。

(二)本代表圖之元件符號簡單說明：

- | | |
|-----|--------|
| 10 | 基板 |
| 11 | 第一電極層 |
| 121 | 圖案化絕緣層 |
| 14 | 金屬層 |
| 15 | 絕緣材料層 |
| 16 | 半導體層 |
| 17 | 第二電極層 |

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種光電元件，尤係關於一種垂直式光電元件。

【先前技術】

以半導體技術為基礎的光感測元件通常是利用光子激發出可移動的載子，進而產生電流。一般常見之光感測元件係以電晶體為架構，該電晶體為三端元件，而能放大光反應訊號，並具有較好的調節性與光響應（photoresponsivity）。

為了進一步提升半導體本身的操作特性，習知技術有以下幾種作法。

首先，如「M.C.Hamilton et al., IEEE Trans. Electron Devices, vol.51, no.6, pp.877-885」（西元 2004 年 6 月）所示，其係一種常見的三端水平式光電晶體，雖然水平式光電晶體具有較高的光靈敏度，但是由於其反應牽涉到缺陷態的產生以及載子的捕捉和釋放，而且，相較於一般之光二極體（photo diode），是種光電晶體結構無法有效拆解激子（exciton），所以整體反應速度較慢，且操作電壓也較大（大於 10 伏特）。

再者，如「P. Peumans et al., Appl. Phys. Lett. 76, 3855」（西元 2000 年）所示，其係揭露一般的光二極體，雖然具有較高的反應速度，但是由於是兩端元件，所以在電路的應用上較不具優勢。

又，如「K. Kudo et al, Thin Solid Films 438, 330」(西元 2003 年)與「K. Kudo, Current Applied Physics 5, 337」(西元 2005 年)所示，其係揭示一種垂直式發光電晶體，並將閘極製作在發光層中，但是其製備網狀閘極的步驟相當複雜，且相當重要的閘極層厚度也難以掌握，因為如果閘極層太厚，則電流會不易由源極流至汲極；反之，如果閘極層太薄，則電流又不易受到閘極電極所控制，因此整體製程難以掌控，且元件及元件間的穩定性較差。

此外，如第 6,967,436 B2 號美國專利所示，其係一種在發光二極體中插入第三個電極的顯示器，但是因為第三個電極離發光區較遠，而無法有效控制發光區的電位，所以無法達到很明顯的開關特性。

再者，如第 7,633,084 B2 號美國專利與第 7,126,153 B2 號美國專利所示，其係在半導體中埋入基極金屬，但是因為沒有絕緣層來抑制基極與射極之間或基極與集極之間的漏電流，所以其電晶體的開關特性並不明顯，且功率損耗較大。

因此，鑒於上述習知技術所存在之問題，如何有效且方便地改善垂直式光電元件的元件特性，尤其是提高反應速度與降低操作電壓，以增進光電元件的效能，實已成為目前亟欲解決之課題。

【發明內容】

本發明提供一種垂直式光電元件，係包括：基板；第一電極層，係設於該基板上；圖案化絕緣層，係設於該第

一電極層上；金屬層，係設於該圖案化絕緣層上；半導體層，係設於該第一電極層上，且包覆該圖案化絕緣層與金屬層；以及第二電極層，係設於該半導體層上。

於上述之垂直式光電元件中，復可包括絕緣材料層，係設於該金屬層上，且該半導體層復包覆該絕緣材料層。

依上所述之垂直式光電元件，復可包括發光層，係設於該半導體層與該第二電極層之間。

於本發明之垂直式光電元件中，該基板之材質可為玻璃、矽、或塑膠，該第一電極層之材質可為氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag，該第二電極層之材質可為氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag，且該第一電極層之材質可不同於第二電極層，該圖案化絕緣層之材質可為聚乙烯基吡咯烷酮 (poly-(4-vinylphenol)，簡稱 PVP)、聚甲基丙烯酸甲酯 (Polymethylmethacrylate，簡稱 PMMA)、或聚乙烯醇 (Polyvinyl Alcohol，簡稱 PVA)，該金屬層之材質可為鋁、氮化鈦或氮化鈮，該半導體層之材質可為 P 型半導體之聚 [3-己基噻吩-2,5-二基] (Poly[3-hexylthiophene-2,5-diyl]，簡稱 P3HT) 或 N 型半導體之 [6,6]-苯基-C61-丁酸甲基酯 ([6,6]-phenyl-C61-butyric acid methyl ester，簡稱 PCBM) 所構成之半導體層、或由 P 型半導體之聚 [3-己基噻吩-2,5-二基] (Poly[3-hexylthiophene-2,5-diyl]，簡稱 P3HT) 與 N 型半導體之 [6,6]-苯基-C61-丁酸甲基酯

([6,6]-phenyl-C61-butyric acid methyl ester, 簡稱 PCBM) 所構成之混合物, 且該絕緣材料層之材質可為氧化矽 (SiO_x)、氧化鋁 (Al_2O_3)、或鈦化鋁 (HfO_2) 等絕緣層材料。

本發明復提供一種垂直式光電元件之製法, 係包括: 提供一基板, 該基板上形成有第一電極層; 於該第一電極層上形成絕緣層; 於該絕緣層上形成圖案化金屬層; 移除未被該金屬層所覆蓋之該絕緣層, 而構成圖案化絕緣層; 於該第一電極層上形成包覆該圖案化絕緣層與金屬層的半導體層; 以及於該半導體層上形成第二電極層。

於前述之垂直式光電元件之製法中, 形成該圖案化金屬層之步驟係可包括: 於該絕緣層上形成圖案化阻層; 於該絕緣層與圖案化阻層上形成金屬層; 以及移除該圖案化阻層及其上的該金屬層。

於本發明之製法中, 於移除該圖案化阻層及其上的該金屬層之前, 復可包括於該金屬層上形成絕緣材料層, 且所形成之該半導體層復包覆該絕緣材料層。

又於前述之製法中, 形成該圖案化金屬層之步驟係可包括: 於該絕緣層上依序形成金屬層與阻層; 以微奈米壓印模具壓印該阻層以構成圖案化阻層; 移除未被該圖案化阻層覆蓋的該金屬層; 以及移除該圖案化阻層。

所述之垂直式光電元件之製法中, 形成該金屬層與阻層復可包括於該金屬層與阻層之間形成絕緣材料層, 移除該金屬層復可包括移除未被該圖案化阻層覆蓋的該絕緣材料層, 且所形成之該半導體層復可包覆該絕緣材料層。

依前所述之垂直式光電元件之製法，於形成第二電極層之前，復可包括在該半導體層上形成發光層，使得該發光層位於該半導體層與該第二電極層之間。

於上述之垂直式光電元件之製法中，該圖案化阻層可由複數個微奈米球(nano/micrometer ball)所構成。

又於本發明之垂直式光電元件之製法中，該基板之材質可為玻璃、矽、或塑膠，該第一電極層之材質可為氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag，該第二電極層之材質可為氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag，且該第一電極層之材質可不同於第二電極層，該絕緣層之材質可為聚乙烯基吡咯烷酮 (poly-(4-vinylphenol)，簡稱 PVP)、聚甲基丙烯酸甲酯 (Polymethylmethacrylate，簡稱 PMMA)、或聚乙烯醇 (Polyvinyl Alcohol，簡稱 PVA)，該金屬層之材質可為鋁、氮化鈦或氮化鈮，該半導體層之材質可為由 P 型半導體之聚 [3-己基噻吩 -2,5-二基] (Poly[3-hexylthiophene-2,5-diyl]，簡稱 P3HT) 與 N 型半導體之 [6,6]-苯基-C61-丁酸甲基酯 ([6,6]-phenyl-C61-butyric acid methyl ester，簡稱 PCBM) 所構成之半導體層、或由 P 型半導體之聚 [3-己基噻吩 -2,5-二基] (Poly[3-hexylthiophene-2,5-diyl]) 與 N 型半導體之 [6,6]-苯基-C61-丁酸甲基酯 ([6,6]-phenyl-C61-butyric acid methyl ester) 所構成之混合物，且該絕緣材料層之材質可為氧化矽 (SiO_x)、氧化鋁

(Al₂O₃)、或鈦化鋁(HfO₂)，但不限於此。

由上可知，本發明係將習知水平式電晶體改良成垂直式電晶體，且其通道長度可低於1微米(μm)，又本發明之半導體層的材質係可使用由施體層與受體層所構成之混合物，且通道極短所以本發明之垂直式光感測元件係能構成低操作電壓與高反應速度之光感測器；此外，於該半導體層與該第二電極層之間形成有發光層之後，本發明亦可構成一種發光電晶體元件。

【實施方式】

以下係藉由特定的具體實施例說明本發明之實施方式，熟習此技藝之人士可由本說明書所揭示之內容瞭解本發明之其他優點與功效。

須知，本說明書所附圖式所繪示之結構、比例、大小等，均僅用以配合說明書所揭示之內容，以供熟悉此技藝之人士之瞭解與閱讀，並非用以限定本發明可實施之限定條件，故不具技術上之實質意義，任何結構之修飾、比例關係之改變或大小之調整，在不影響本發明所能產生之功效及所能達成之目的下，均應仍落在本發明所揭示之技術內容得能涵蓋之範圍內。同時，本說明書中所引用之如“上”、及“一”等之用語，亦僅為便於敘述之明瞭，而非用以限定本發明可實施之範圍，其相對關係之改變或調整，在無實質變更技術內容下，當亦視為本發明可實施之範疇。

第一實施例

請參閱第1A至1H圖，係本發明之垂直式光電元件及

其製法之剖視圖，其中，第 1C' 與 1D' 圖係第 1C 與 1D 圖之另一實施態樣，第 1H' 圖係第 1H 圖之另一實施態樣。

如第 1A 圖所示，提供一基板 10，該基板 10 上形成有第一電極層 11；其中，該基板 10 之材質可為玻璃、矽、或塑膠，該第一電極層 11 之材質可為氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag。

如第 1B 圖所示，於該第一電極層 11 上形成絕緣層 12，該絕緣層 12 之材質可為聚乙烯基吡咯烷酮 (poly-(4-vinylphenol)，簡稱 PVP)、聚甲基丙烯酸甲酯 (Polymethylmethacrylate，簡稱 PMMA)、或聚乙烯醇 (Polyvinyl Alcohol，簡稱 PVA)，但不限於此。

如第 1C 圖所示，於該絕緣層 12 上形成圖案化阻層 13，該圖案化阻層 13 係可由複數個例如直徑為 200 奈米 (nm) 的微奈米球所構成，該微奈米球之材質可為聚苯乙烯 (polystyrene，簡稱 PS)，且一般微奈米是指 10 奈米至 999 微米的範圍。

如第 1D 圖所示，於該絕緣層 12 與圖案化阻層 13 上形成金屬層 14 與絕緣材料層 15；其中，該金屬層 14 之材質可為鋁、氮化鈦或氮化鈮，該絕緣材料層 15 之材質可為氧化矽 (SiO_x)、氧化鋁 (Al₂O₃)、或鈦化鋁 (HfO₂)，但不限於此。

如第 1E 圖所示，移除該圖案化阻層 13 及其上的該金屬層 14 與絕緣材料層 15。

或者，如第 1C'、1D'與 1E 圖所示，於該絕緣層 12 上依序形成金屬層 14 與絕緣材料層 15，並於該絕緣材料層 15 上形成例如光阻的阻層 22，接著以微奈米壓印模具 21 壓印該阻層 22 以構成圖案化阻層 22'，且移除未被該圖案化阻層 22' 覆蓋的該金屬層 14 與絕緣材料層 15，最後，移除該圖案化阻層 22'。

如第 1F 圖所示，藉由氧氣 (O₂) 電漿、氬氣 (Ar) 電漿、或濕式蝕刻方式移除未被該金屬層 14 所覆蓋之該絕緣層 12，而構成圖案化絕緣層 121。

如第 1G 圖所示，於該第一電極層 11 上形成包覆該圖案化絕緣層 121、金屬層 14 與絕緣材料層 15 的半導體層 16，該半導體層 16 之材質可為由 P 型半導體之聚[3-己基噻吩-2,5-二基] (Poly[3-hexylthiophene-2,5-diyl]，簡稱 P3HT) 與 N 型半導體之[6,6]-苯基-C61-丁酸甲基酯 ([6,6]-phenyl-C61-butyric acid methyl ester，簡稱 PCBM) 所構成之混合物。

如第 1H 圖所示，於該半導體層 16 上形成第二電極層 17，該第二電極層 17 之材質可為鋁、氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag。又於本實施例之另一實施態樣中，可不形成有該絕緣材料層 15，如第 1H' 圖所示。

根據前述之製法，本實施例係揭露一種垂直式光電元件，係包括：基板 10；第一電極層 11，係設於該基板 10 上；圖案化絕緣層 121，係設於該第一電極層 11 上；金屬

層 14，係設於該圖案化絕緣層 121 上；半導體層 16，係設於該第一電極層 11 上，且包覆該圖案化絕緣層 121 與金屬層 14；以及第二電極層 17，係設於該半導體層 16 上。

依上所述之垂直式光電元件，復包括絕緣材料層 15，係設於該金屬層 14 上，且該半導體層 16 復包覆該絕緣材料層 15。

所述之垂直式光電元件中，該基板 10 之材質可為玻璃、矽、或塑膠，該第一電極層 11 之材質可為氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag，該第二電極層 17 之材質可為鋁、氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag，該圖案化絕緣層 121 之材質可為聚乙烯基吡咯烷酮 (poly-(4-vinylphenol)，簡稱 PVP)、聚甲基丙烯酸甲酯 (Polymethylmethacrylate，簡稱 PMMA)、或聚乙烯醇 (Polyvinyl Alcohol，簡稱 PVA)，但不限於此。該金屬層 14 之材質可為鋁、氮化鈦或氮化鉬，且該絕緣材料層 15 之材質可為氧化矽 (SiO_x)、氧化鋁 (Al₂O₃)、或鈦化鋁 (HfO₂)，但不限於此。

本實施例之垂直式光電元件係一種光感測電晶體元件，該第一電極層 11、金屬層 14 與第二電極層 17 係分別為射極 (emitter)、基極 (base) 與集極 (collector)，或者，該第一電極層 11、金屬層 14 與第二電極層 17 係分別為集極 (collector)、基極 (base) 與射極 (emitter)；又該半導體層 16 之材質較佳可為由聚 [3-己基噻吩-2,5-二基]

(Poly[3-hexylthiophene-2,5-diyl]，簡稱 P3HT) 與 [6,6]-苯基-C61-丁酸甲基酯 ([6,6]-phenyl-C61-butyric acid methyl ester，簡稱 PCBM) 所構成之混合物，該混合物係將施體層 (donor layer) (例如 P3HT) 與受體層 (acceptor layer) (例如 PCBM) 混合在一起，而能有效拆解激子 (exciton)，並進一步降低電晶體元件的操作電壓，且提升電晶體元件的反應速度。

承上述，當光線透過該基板 10 照射至該第一電極層 11 時，於該第二電極層 17 將會產生輸出電流，其輸出電流之密度 J_C 與操作電壓 V_{CE} 之間的關係如第 2 圖所示，其中，該基板 10 之材質為玻璃，該第一電極層 11 之材質為氧化銦錫 (ITO) 且厚度為 200 奈米，該圖案化絕緣層 121 之材質為聚乙烯基吡咯烷酮 (PVP) 且厚度為 200 奈米，該金屬層 14 之材質為鋁且厚度為 40 奈米，該絕緣材料層 15 之材質為氧化矽 (SiO_x) 且厚度為 50 奈米，該半導體層 16 之材質為由聚[3-己基噻吩-2,5-二基](P3HT)與[6,6]-苯基-C61-丁酸甲基酯 (PCBM) 所構成之混合物 (P3HT : PCBM = 1 : 0.1 (wt% : wt%)) 且厚度為 350 奈米，該第二電極層 17 之材質為鋁且厚度為 40 奈米，粗線代表光感測電晶體元件操作在開啟 (turn-on) 區域處 (此時 V_{BE} 為 -0.9V)，細線代表光感測電晶體元件操作在關閉 (turn-off) 區域處 (此時 V_{BE} 為 1.5V)，由第 2 圖可知，隨著照光強度 (irradiance) 從 0 增強至 11 mW/cm^2 ，關閉區域處的電流密度也大幅提升至與開啟區域處的電流密度相近的數量

級，因此，將電晶體元件操作在關閉區域處，即可明顯分辨不同照光強度的電流差異，而成為低操作電壓（ V_{CE} 約為 $-3V$ ）的光感測器。

此外，如第 3 圖所示，經實驗結果證實，在操作電壓 V_{CE} 分別為 $-3V$ 與 $-1.5V$ 、且 V_{BE} 為 $1.5V$ 時，電晶體元件的外部量子效率（external quantum efficiency，簡稱 EQE）可以大於 100。

第二實施例

請參閱第 4A 與 4B 圖，係本發明之垂直式光電元件之第二實施例的剖視圖。

如第 4A 與 4B 圖所示，係分別對應至第 1H 與 1H' 圖，本實施例與前一實施例大致相同，其主要差異在於形成第 1H 與 1H' 圖之過程中，復包括於該半導體層 16 與該第二電極層 17 之間形成有發光層（emitting layer，簡稱 EML）18，而使本發明成為一種發光電晶體元件。

此時，該第一電極層 11 與第二電極層 17 係分別為陰極（cathode）與陽極（anode），或者，該第一電極層 11 與第二電極層 17 係分別為陽極（anode）與陰極（cathode），而該半導體層 16 之材質可為 P 型半導體或 N 型半導體，該發光層 18 可向上發光而使得光線經由透明的第二電極層 17 射出，或者，該發光層 18 可向下發光而使得光線經由透明的第一電極層 11 射出，當然，該發光層 18 也可同時向上與向下發光。

本實施例復揭露另一種垂直式光電元件，係包括：基

板 10；第一電極層 11，係設於該基板 10 上；圖案化絕緣層 121，係設於該第一電極層 11 上；金屬層 14，係設於該圖案化絕緣層 121 上；半導體層 16，係設於該第一電極層 11 上，且包覆該圖案化絕緣層 121 與金屬層 14；第二電極層 17，係設於該半導體層 16 上；以及發光層 18，係設於該半導體層 16 與該第二電極層 17 之間。

依上所述之垂直式光電元件，復包括絕緣材料層 15，係設於該金屬層 14 上，且該半導體層 16 復包覆該絕緣材料層 15。

所述之垂直式光電元件中，該基板 10 之材質可為玻璃、矽、或塑膠，該第一電極層 11 之材質可為氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag，該第二電極層 17 之材質可為鋁、氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag，該第一電極層 11 之材質通常不同於第二電極層 17，電極選擇的要點取決於垂直式光電元件是向上或是向下發光，舉例來說，若垂直式光電元件為向下發光，則下電極（第一電極層 11）必須選擇透明電極，例如 ITO 或 IFO，且上電極（第二電極層 17）需選擇非透明電極，例如 MoO₃/Al、LiF/Al、或 Ca/Al；但如果垂直式光電元件沒有特別限制發光的方向，則上、下電極可都為透明電極。

另外，該圖案化絕緣層 121 之材質可為聚乙烯基吡咯烷酮 (poly-(4-vinylphenol)，簡稱 PVP)、聚甲基丙烯酸甲

酯 (Polymethylmethacrylate, 簡稱 PMMA)、或聚乙 烯醇 (Polyvinyl Alcohol, 簡稱 PVA), 該金屬層 14 之材質可為 鋁、氮化鈦或氮化鈮, 該絕緣材料層 15 之材質可為氧化矽 (SiO_x)、氧化鋁(Al_2O_3)、或鈦化鋁(HfO_2)。

至於在該半導體層 16 材質的選擇方面, 當垂直式光 電元件作為光感測器時, 選用的半導體層 16 需為 P 型半 導體與 N 型半導體之混合物, 例如第一實施例的 P3HT (P 型半導體) 與 PCBM (N 型半導體) 等; 當垂直式光電元 件作為發光電晶體時, 選用的半導體層 16 可為 P 型半導 體或 N 型半導體, 而非兩者之混合物。

綜上所述, 本發明係將習知水平式電晶體改良成垂直 式電晶體, 該垂直式電晶體能夠直接利用半導體層材料的 厚度去定義電晶體元件的通道長度至低於 1 微米 (μm), 而這是水平式電晶體配合極昂貴製程技術才得以達成者; 又在應用於吸光元件 (光感測器) 的領域中, 本發明之半 導體層之材質係可使用由施體層與受體層所構成之混合 物, 所以本發明之垂直式光感測元件係結合垂直式電晶體 的低操作電壓以及光二極體的高反應速度兩者之優勢, 並 具有較低之成本與較高之外部量子效率之優點; 另一方面, 於該半導體層與該第二電極層之間形成有發光層之 後, 本發明亦可應用於放光元件 (發光電晶體) 的領域中。

上述實施例僅例示性說明本發明之組成物與製備方 法, 而非用於限制本發明。任何熟習此項技藝之人士均可 在不違背本發明之精神及範疇下, 對上述實施例進行修飾

與改變。因此，本發明之權利保護範圍如後述申請專利範圍所載。

【圖式簡單說明】

第 1A 至 1H 圖係本發明之垂直式光電元件及其製法之第一實施例的剖視圖，其中，第 1C' 與 1D' 圖係第 1C 與 1D 圖之另一實施態樣，第 1H' 圖係第 1H 圖之另一實施態樣；

第 2 圖係本發明之垂直式光電元件之輸出電流之密度與操作電壓之間的關係圖；

第 3 圖係本發明之垂直式光電元件之外部量子效率與入射光波長之間的關係圖；以及

第 4A 與 4B 圖係本發明之垂直式光電元件之第二實施例的剖視圖。

【主要元件符號說明】

10	基板
11	第一電極層
12	絕緣層
121	圖案化絕緣層
13,22'	圖案化阻層
14	金屬層
15	絕緣材料層
16	半導體層
17	第二電極層
18	發光層
21	微奈米壓印模具
22	阻層

七、申請專利範圍：

1. 一種垂直式光電元件，係包括：

基板；

第一電極層，係設於該基板上；

圖案化絕緣層，係設於該第一電極層上；

金屬層，係設於該圖案化絕緣層上；

半導體層，係設於該第一電極層上，且包覆該圖案化絕緣層與金屬層；以及

第二電極層，係設於該半導體層上。

2. 如申請專利範圍第 1 項所述之垂直式光電元件，復包括絕緣材料層，係設於該金屬層上，且該半導體層復包覆該絕緣材料層。

3. 如申請專利範圍第 1 項所述之垂直式光電元件，復包括發光層，係設於該半導體層與該第二電極層之間。

4. 如申請專利範圍第 1 項所述之垂直式光電元件，其中，該第一電極層之材質係氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag；該第二電極層之材質係氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag。

5. 如申請專利範圍第 1 項所述之垂直式光電元件，其中，該圖案化絕緣層之材質係聚乙烯基吡咯烷酮 (poly-(4-vinylphenol))、聚甲基丙烯酸甲酯 (PMMA)、或聚乙烯醇 (PVA)。

6. 如申請專利範圍第 1 項所述之垂直式光電元件，其中，該金屬層之材質係鋁、氮化鈦或氮化鈮；該半導體層之材質係為 P 型半導體之聚 [3-己基噻吩-2,5-二基] (Poly[3-hexylthiophene-2,5-diyl]) 或 N 型半導體之 [6,6]-苯基-C61-丁酸甲基酯 ([6,6]-phenyl-C61-butyric acid methyl ester) 所構成之半導體層、或由 P 型半導體之聚 [3-己基噻吩-2,5-二基] (Poly[3-hexylthiophene-2,5-diyl]) 與 N 型半導體之 [6,6]-苯基-C61-丁酸甲基酯 ([6,6]-phenyl-C61-butyric acid methyl ester) 所構成之混合物。
7. 如申請專利範圍第 2 項所述之垂直式光電元件，其中，該絕緣材料層之材質係氧化矽 (SiO_x)、氧化鋁 (Al_2O_3)、或鈦化鋁 (HfO_2)。
8. 一種垂直式光電元件之製法，係包括：
 - 提供一基板，該基板上形成有第一電極層；
 - 於該第一電極層上形成絕緣層；
 - 於該絕緣層上形成圖案化金屬層；
 - 移除未被該金屬層所覆蓋之該絕緣層，而構成圖案化絕緣層；
 - 於該第一電極層上形成包覆該圖案化絕緣層與金屬層的半導體層；以及
 - 於該半導體層上形成第二電極層。
9. 如申請專利範圍第 8 項所述之垂直式光電元件之製法，其中，形成該圖案化金屬層之步驟係包括：

於該絕緣層上形成圖案化阻層；

於該絕緣層與圖案化阻層上形成金屬層；以及

移除該圖案化阻層及其上的該金屬層。

10.如申請專利範圍第 9 項所述之垂直式光電元件之製法，於移除該圖案化阻層及其上的該金屬層之前，復包括於該金屬層上形成絕緣材料層，且所形成之該半導體層復包覆該絕緣材料層。

11.如申請專利範圍第 8 項所述之垂直式光電元件之製法，其中，形成該圖案化金屬層之步驟係包括：

於該絕緣層上依序形成金屬層與阻層；

以微奈米壓印模具壓印該阻層以構成圖案化阻層；

移除未被該圖案化阻層覆蓋的該金屬層；以及

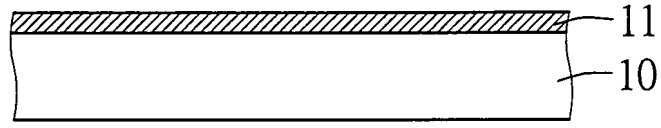
移除該圖案化阻層。

12.如申請專利範圍第 11 項所述之垂直式光電元件之製法，形成該金屬層與阻層復包括於該金屬層與阻層之間形成絕緣材料層，移除該金屬層復包括移除未被該圖案化阻層覆蓋的該絕緣材料層，且所形成之該半導體層復包覆該絕緣材料層。

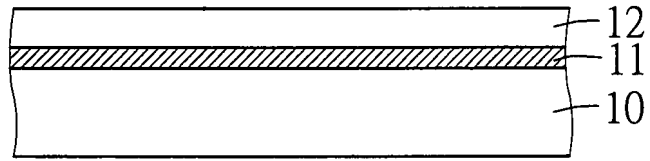
13.如申請專利範圍第 8 項所述之垂直式光電元件之製法，於形成第二電極層之前，復包括在該半導體層上形成發光層，使得該發光層位於該半導體層與該第二電極層之間。

14.如申請專利範圍第 9 項所述之垂直式光電元件之製法，其中，該圖案化阻層係由複數個微奈米球所構成。

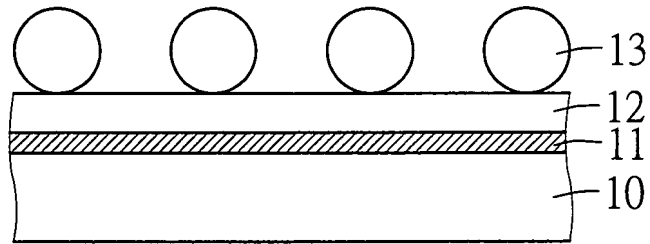
15. 如申請專利範圍第 8 項所述之垂直式光電元件之製法，其中，該第一電極層之材質係氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag；該第二電極層之材質係氧化銦錫 (ITO)、含氟的錫氧化物 (IFO)、LiF/Al、Ca/Al、MoO₃/Al、Au、或 LiF/Ag/CsF/Ag，且該第一電極層之材質不同於第二電極層。
16. 如申請專利範圍第 8 項所述之垂直式光電元件之製法，其中，該絕緣層之材質係聚乙烯基吡咯烷酮 (PVP)、聚甲基丙烯酸甲酯 (PMMA)、或聚乙烯醇 (PVA)。
17. 如申請專利範圍第 8 項所述之垂直式光電元件之製法，其中，該金屬層之材質係鋁、氮化鈦或氮化鉭；該半導體層之材質係為 P 型半導體之聚[3-己基噻吩-2,5-二基] (Poly[3-hexylthiophene-2,5-diyl]) 或 N 型半導體之[6,6]-苯基-C61-丁酸甲基酯 ([6,6]-phenyl-C61-butyric acid methyl ester) 所構成之半導體層、或由 P 型半導體之聚[3-己基噻吩-2,5-二基] (Poly[3-hexylthiophene-2,5-diyl]) 與 N 型半導體之[6,6]-苯基-C61-丁酸甲基酯 ([6,6]-phenyl-C61-butyric acid methyl ester) 所構成之混合物。
18. 如申請專利範圍第 10 或 12 項所述之垂直式光電元件之製法，其中，該絕緣材料層之材質係氧化矽 (SiO_x)、氧化鋁 (Al₂O₃)、或鈦化鋁 (HfO₂)。



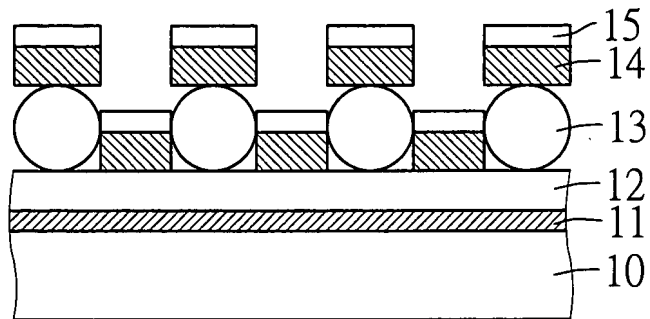
第 1A 圖



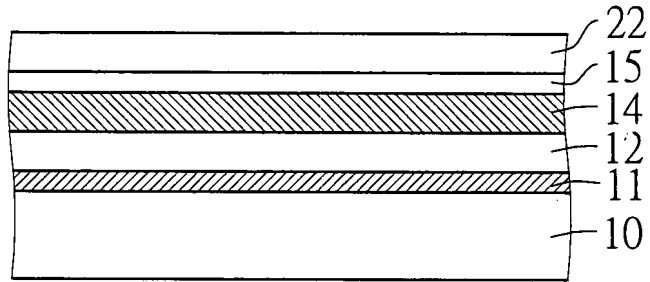
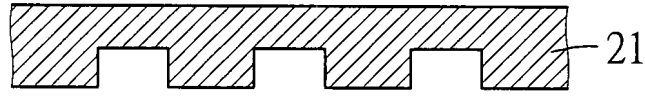
第 1B 圖



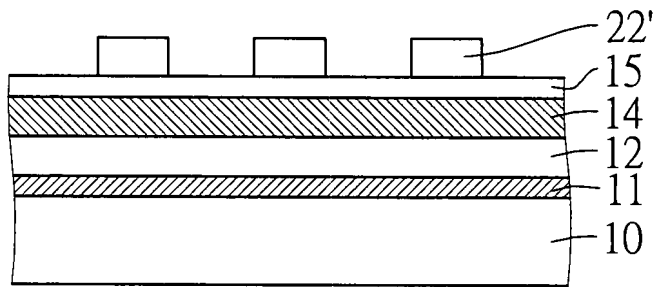
第 1C 圖



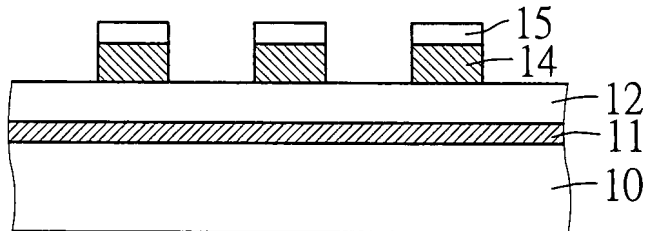
第 1D 圖



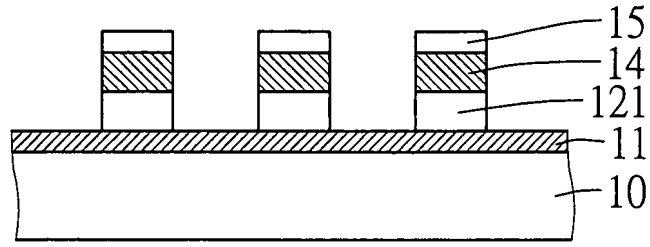
第 1C' 圖



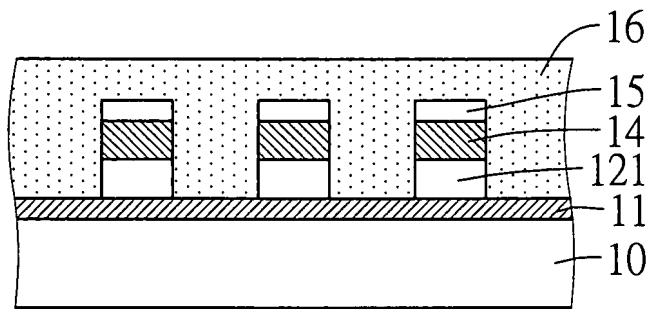
第 1D' 圖



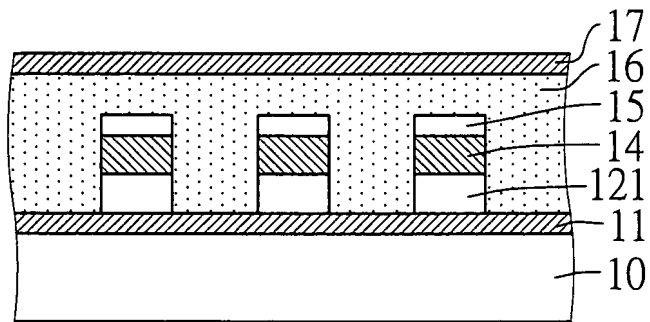
第 1E 圖



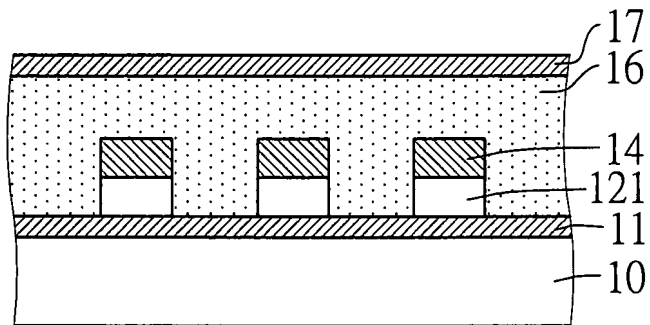
第 1F 圖



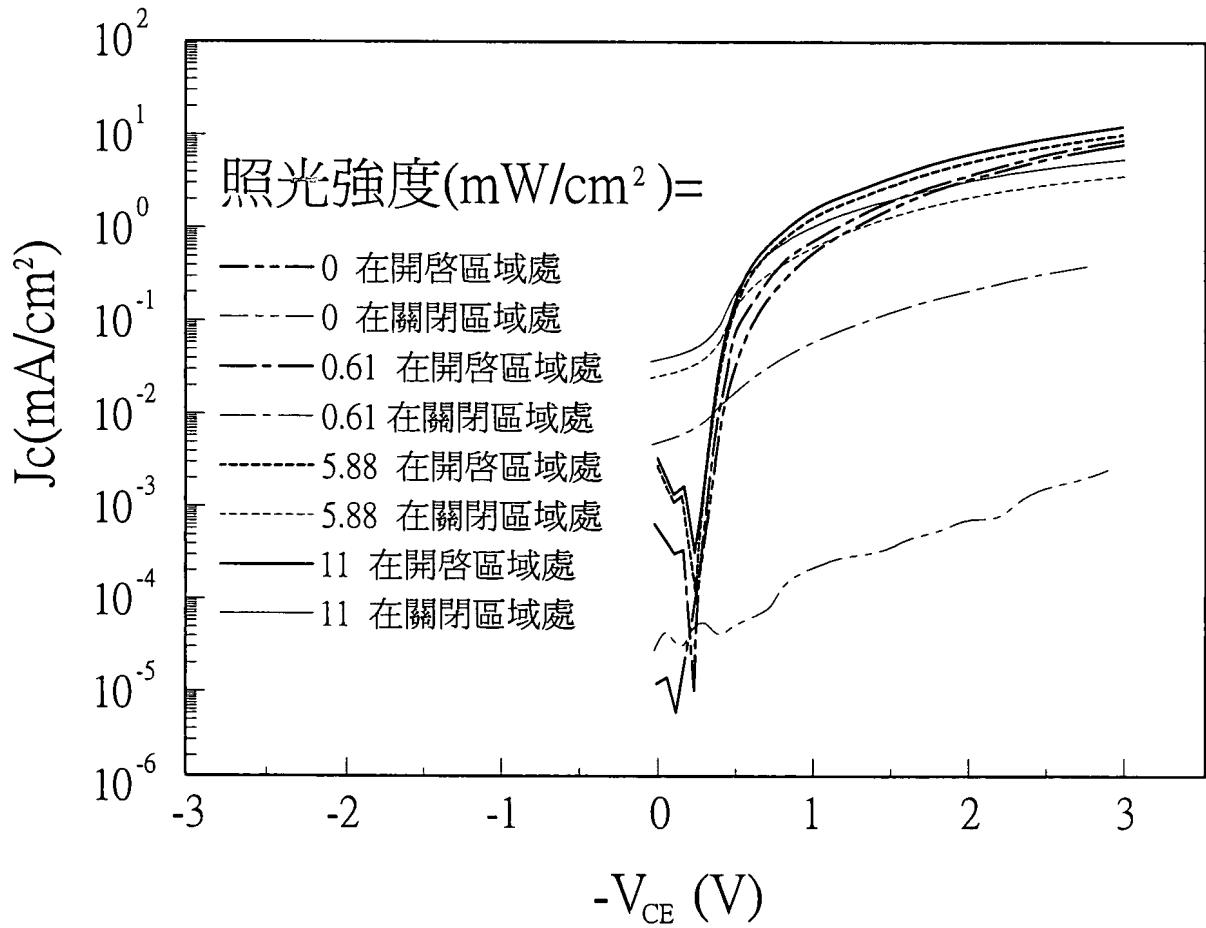
第 1G 圖



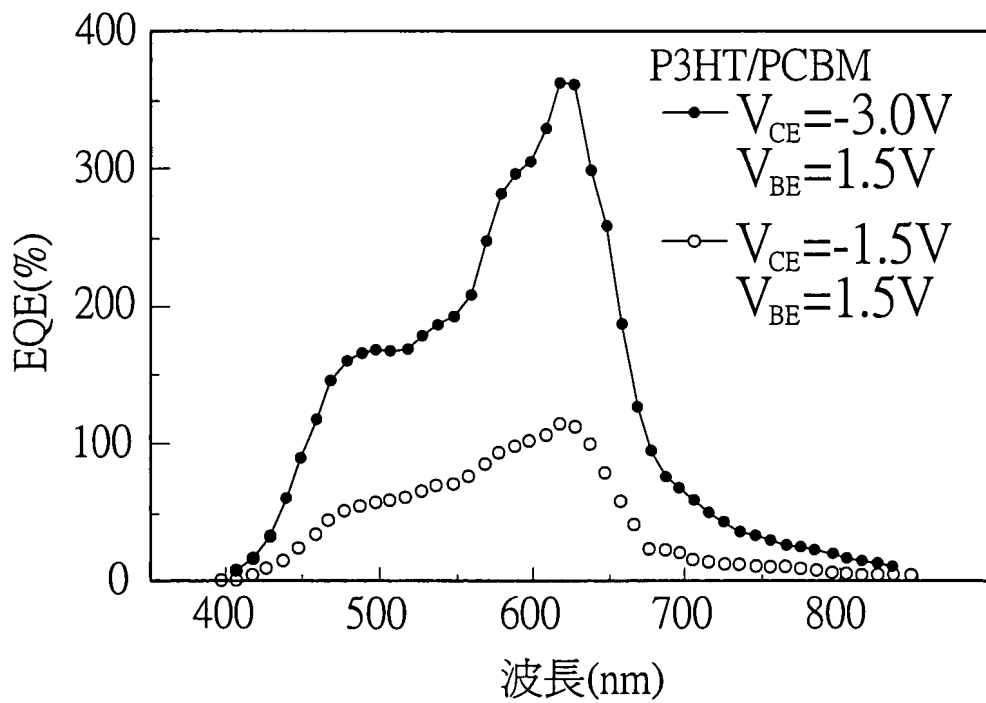
第 1H 圖



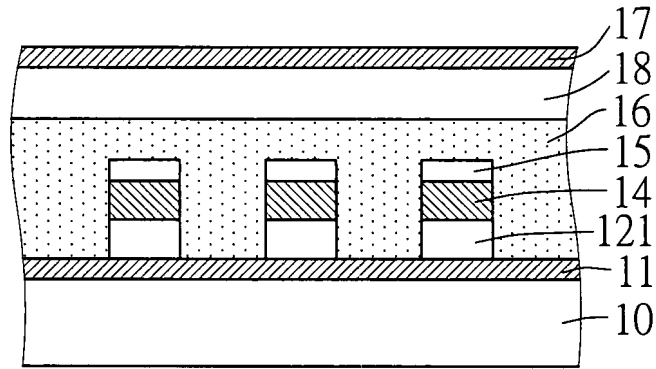
第 1H' 圖



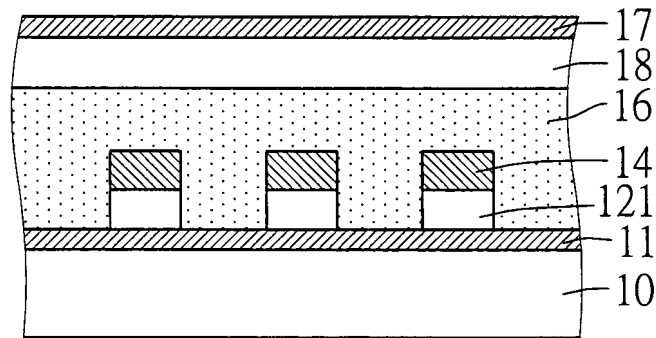
第 2 圖



第 3 圖



第 4A 圖



第 4B 圖