

(21)申請案號：099136116

(22)申請日：中華民國 99 (2010) 年 10 月 22 日

(51)Int. Cl.：

H01L21/8232(2006.01)

H01L21/335 (2006.01)

H01L27/085 (2006.01)

H01L29/778 (2006.01)

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)

新竹市大學路 1001 號

(72)發明人：張翼 CHANG, YI (TW)；許恒通 HSU, HENG TUNG (TW)

(74)代理人：張耀暉；莊志強

申請實體審查：有 申請專利範圍項數：10 項 圖式數：2 共 21 頁

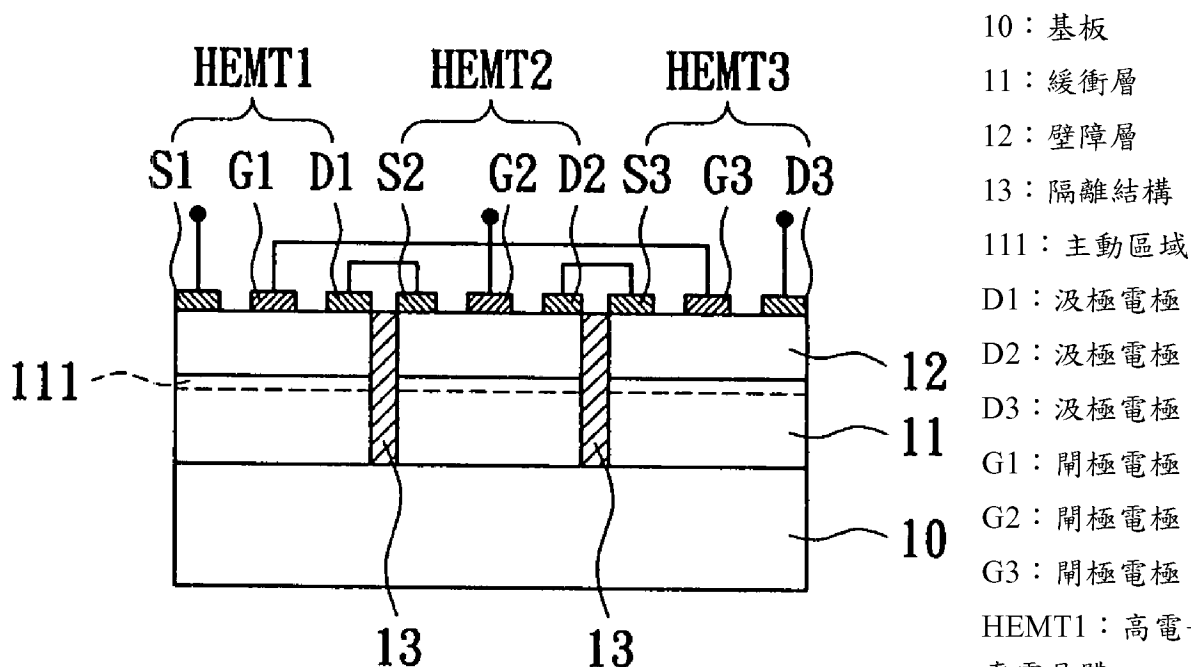
(54)名稱

串接式之高電子遷移率電晶體元件及其製造方法

SERIES-CONNECTED HIGH ELECTRON MOBILITY TRANSISTORS AND MANUFACTURING METHOD THEREOF

(57)摘要

一種串接式之高電子遷移率電晶體元件的製造方法，該方法係利用製程中定義出多個高電子遷移率電晶體，並以內連接的方式將所述高電子遷移率電晶體進行串接。因此，在等效電路上可達到累加電壓的效果，故可形成具有高崩潰電壓特性的元件。



S3：源極電極

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 99136116 H01L 21/832 (2006.01)
 ※ 申請日： 99.10.22 ※IPC 分類： H01L 21/335 (2006.01)
 H01L 27/085 (2006.01)
 H01L 29/778 (2006.01)

一、發明名稱:(中文/英文)

串接式之高電子遷移率電晶體元件及其製造方法/

SERIES-CONNECTED HIGH ELECTRON MOBILITY
 TRANSISTORS AND MANUFACTURING METHOD
 THEREOF

二、中文發明摘要：

一種串接式之高電子遷移率電晶體元件的製造方法，該方法係利用製程中定義出多個高電子遷移率電晶體，並以內連接的方式將所述高電子遷移率電晶體進行串接。因此，在等效電路上可達到累加電壓的效果，故可形成具有高崩潰電壓特性的元件。

三、英文發明摘要：

A fabrication method of series-connected HEMT device is presented. Transistors are formed on a substrate and integrally serial-connected as an HEMT device by interconnection. Therefore, the voltage of the series-connected HEMT device is the sum of the voltages across each transistors and the series-connected HEMT device can have high breakdown voltage.

四、指定代表圖：

(一) 本案指定代表圖為：第一 H 圖

(二) 本代表圖之元件符號簡單說明：

1 0	基板		
1 1	緩衝層	1 1 1	主動區域
1 2	壁障層		
1 3	隔離結構		
HEMT 1、HEMT 2、HEMT 3			高電子遷移率 電晶體
S 1、S 2、S 3		源極電極	
D 1、D 2、D 3		汲極電極	
G 1、G 2、G 3		閘極電極	

五、本案若有化學式時,請揭示最能顯示發明特徵的化學式:

六、發明說明:

【發明所屬之技術領域】

本發明係有關於一種電晶體結構，尤指一種串接式之高電子遷移率電晶體元件及其製造方法。

【先前技術】

氮化鎵(GaN)和以氮化鎵為主的材料可應用於高溫、高功率、和高頻之微電子裝置，上述材料具有寬能隙特性、低熱載子產生率、高崩潰電場、高電子遷移率、和高電子速度等特性，使氮化鎵系統之電晶體具有高速、高溫、高功率等優勢。

目前以第Ⅲ族氮化物材料為基礎的元件之研發大致朝向於高功率、高頻率的用途，例如手機基地台的發射器等等。第Ⅲ族氮化物的元件係由於整體元件結構具有高電子遷移率而產生上述特性，且元件有各種不同的名稱，諸如異質接面場效電晶體(HFET)，高電子遷移率電晶體(HEMT)，或調節摻雜的場效電晶體(MODFET)等。此類元件通常能夠承受 100V 或更高範圍的高電壓，同時能以高頻率來操作，例如在為 2 至 100GHz 的範圍中運作。就半導體物理而言，上述元件係利用壓電極化以產生二維電子氣(2DEG)來操作，其能以非常低的阻抗損耗來傳輸非常高的電流。

然而，隨著高溫、高壓的運用領域不斷的開發，元件在嚴苛的操作環境下的可靠度亦成為發展的重點。一種傳統可達到高電壓操作電晶體的方式是在閘極區使用場

板，但此技術大幅增加製程的困難度，且元件之崩潰電壓的調整則受到場板的限制。

又，另一傳統技術利用質子佈植製程將質子植入電晶體通道層，以提出元件的崩潰電壓；然而，此方式將造成晶格缺陷的產生，亦可能影響二維電子氣的分佈，導致元件的特性受到影響。

【發明內容】

本發明之目的之一，在於提供一種高崩潰電壓的元件。

本發明之目的另一，在於提供低成本的製程，以將高電子遷移率電晶體在製程中進行串接，以簡化製程，避免製程影響元件特性，而符合市場的需求。

本發明係提供一種串接式之高電子遷移率電晶體元件的製作方法，包含以下步驟：提供一基板；成型一緩衝層於該基板上；成型一壁障層於該緩衝層上，其中該緩衝層與該壁障層之間的異質界面具有二維電子氣體，該二維電子氣體定義出一主動區域；成型至少一隔離結構，以定義出至少兩個高電子遷移率電晶體；在每一該高電子遷移率電晶體的該壁障層上成型一源極電極及一汲極電極，該源極電極與該汲極電極均電連接於該主動區域；在每一該高電子遷移率電晶體的該壁障層上成型一閘極電極，該閘極電極係位於該源極電極與該汲極電極之間且電連接於該主動區域；以及串接該至少兩個高電子遷移率電晶體，以形成串接式高電子遷移率電晶體，其中，該至少兩個高

電子遷移率電晶體的其中之一之該源極電極係連接於該至少兩個高電子遷移率電晶體的其中之一之該汲極電極，且該至少兩個高電子遷移率電晶體的該閘極電極係彼此連接。

本發明係提供一種串接式之高電子遷移率電晶體元件，包含：彼此串接的至少兩個高電子遷移率電晶體，其中該至少兩個高電子遷移率電晶體係成型於一基板上並以隔離結構隔絕者；每一該高電子遷移率電晶體均包括：一設於該基板上之緩衝層；一設於該緩衝層上之壁障層，該緩衝層與該壁障層之間的異質界面具有二維電子氣體，該二維電子氣體定義出一主動區域；一源極電極、一汲極電極及一閘極電極，該源極電極、該汲極電極及該閘極電極均設於該壁障層上且均電連接於該主動區域；其中，該至少兩個高電子遷移率電晶體的其中之一之該源極電極係連接於該至少兩個高電子遷移率電晶體的其中之一之該汲極電極，且該至少兩個高電子遷移率電晶體的該閘極電極係彼此連接。

本發明具有以下有益的效果：本發明主要利用半導體製程的改善，於製程之中將各個高電子遷移率電晶體進行串接，故在製程上具有成本低、製程彈性大等優勢，且所製成之串接式之高電子遷移率電晶體元件具有可累加的崩潰電壓，故可視不同的應用串接多個電晶體，使本發明之高崩潰電壓元件可滿足高溫、高壓的電路應用領域。

為使能更進一步瞭解本發明之特徵及技術內容，請參閱以下有關本發明之詳細說明與附圖，然而所附圖式僅提

供參考與說明用，並非用來對本發明加以限制者。

【實施方式】

本發明提出一種串接式之高電子遷移率電晶體元件及其製造方法，其係於製程中整合多個高電子遷移率電晶體（HEMT），以形成單一的、積體整合（integrated）的串接式之高電子遷移率電晶體元件，進而提高電晶體元件的崩潰電壓，使元件更符合高功率之電路系統或高溫、高壓的操作環境。

請參考第一 A 圖至第一 H 圖及第二圖；本發明所提出的串接式之高電子遷移率電晶體元件之製造方法包括以下步驟：

首先，如第一 A 圖所示，提供一基板 10；該基板 10 可為一高電子遷移率電晶體的載板，例如氮化鎵（GaN）基板、碳化矽（SiC）基板、氮化鋁（AlN）基板、氮化鋁鎵（AlGaIn）基板、鑽石基板、藍寶石（sapphire）基板或矽（Si）基板等等，本發明並不限制基板 10 的材質，其僅需符合將第三族之氮化物成長於其上的目的即可。

接著，在基板 10 上成型一緩衝層 11，並於緩衝層 11 上成型壁障層（barrier layer）12；緩衝層 11 可為高阻值結構，其可為一層摻雜（doped）或未摻雜（undoped）之第三族（Group III）之氮化物，例如在本具體實施例中，緩衝層 11 係為氮化鎵（GaN）層，其可使用任一種適當方法或技術來形成，舉例而言，氮化鎵之緩衝層 11 可藉氣相技術來形成，其中反應氣體物種（例如氨、三甲基鎵）

進入設置上述基板 10 的成長反應器中，反應氣體物種可在基板 10 上方沈積形成磊晶薄膜（例如摻混來自於氮分子的氮和來自於三甲基鎵分子的鎵所形成之 GaN 薄膜）。該反應可於適當溫度進行，例如於 500°C 至 1200°C 範圍之溫度，或於 700°C 至 1100°C 之較佳的溫度範圍，或甚至於 900°C 至 1000°C 之更佳的範圍；反應器內壓力可維持於適當條件，例如於 20 毫巴至 950 毫巴之間。

同於緩衝層 11，壁障層 12 可為摻雜或未摻雜的第三族之氮化物，例如在本具體實施例中，壁障層 12 可為單層的 AlN 或 AlGaN；亦或者，壁障層 12 可具有多層之第三族之氮化物，如 AlN 及 AlGaN。壁障層 12 的特性之一在於其能隙（bandgap）會大於緩衝層 11 的能隙；且壁障層 12 需具有特定的鋁含量，使壁障層 12 與緩衝層 11 的接面上具有高的載子濃度，換言之，緩衝層 11 與壁障層 12 之間的異質界面（hetero-interface）因高載子濃度而具有二維電子氣體（two dimensional electron gas, 2DEG），該二維電子氣體定義出一主動區域 111，而主動區域 111 大致地位於緩衝層 11 中而接近上述異質界面處約數十微米（nm）處。

下一步驟係為成型至少一隔離結構 13，以定義出至少兩個高電子遷移率電晶體，請參考第一 B 圖，本具體實施例係以兩個隔離結構 13，將元件區隔成三個電晶體之態樣進行說明，但不以此為限。隔離結構 13 的作用在於將上述的緩衝層 11、主動區域 111 與壁障層 12 實體地區分成多個區域，所區隔成的區域則為所要進行串接的

高電子遷移率電晶體。具體而言，隔離結構 1 3 可為一種絕緣材料，其係貫穿緩衝層 1 1、壁障層 1 2 與主動區域 1 1 1，使隔離結構 1 3 位於被區隔的兩個高電子遷移率電晶體之間，以將被區隔的兩個高電子遷移率電晶體的緩衝層 1 1、壁障層 1 2 與主動區域 1 1 1 加以隔絕，而隔離結構 1 3 可以黃光、蝕刻等半導體製程所製作。

接下來，下一步驟係為在每一該高電子遷移率電晶體的該壁障層 1 2 上成型一源極電極及一汲極電極；請參考第一 C 圖至第一 E 所示，先利用黃光製程以光阻 P R 1 定義出歐姆接觸區域（如第一 C 圖），再沈積金屬層 M 1（如第一 D 圖），接著去除光阻 P R 1，即可形成所述的源極電極與汲極電極。如圖所示，本具體實施例中，最左側之區域成型有源極電極 S 1 與汲極電極 D 1，中間之區域成型有源極電極 S 2 與汲極電極 D 2，最右側之區域成型有源極電極 S 3 與汲極電極 D 3。另外，源極電極與汲極電極均電連接於該主動區域 1 1 1，舉例而言，可利用退火等製程形成低阻值的連接，使源極電極與汲極電極以歐姆接觸的方式電連接於該主動區域 1 1 1；在具體實施例中，源極電極與汲極電極可為鈦、鋁、金、鎳或其合金，但不以此為限。

下一步驟係在每一該高電子遷移率電晶體的壁障層 1 2 上成型一閘極電極，閘極電極係位於源極電極與汲極電極之間且電連接於該主動區域 1 1 1；如第一 F 圖，先利用黃光製程以光阻 P R 2 定義出閘極區域，再沈積金屬層 M 2（如第一 G 圖），接著去除光阻 P R 2，即可形成

所述的閘極電極。如圖所示，本具體實施例中，最左側之區域成型有閘極電極G 1，且閘極電極G 1位於源極電極S 1與汲極電極D 1之間；中間之區域成型有閘極電極G 2，且閘極電極G 2位於源極電極S 2與汲極電極D 2之間；最右側之區域成型有閘極電極G 3，且閘極電極G 3位於源極電極S 3與汲極電極D 3之間。而所述之閘極電極可為鎳、金、鈦、鉻、鉑或其合金，閘極電極同於源極電極S 3與汲極電極而電連接於主動區域1 1 1。

藉此，請配合第一H圖，本實施例即可製作出三個彼此隔離之高電子遷移率電晶體HEMT 1、HEMT 2、HEMT 3，以電晶體HEMT 1而言，當閘極電極G 1受偏壓時，電子流即可藉由形成主動區域1 1 1之二維電子氣體在源極電極S 1與汲極電極D 1之間產生，而產生ON/OFF的開關動作。

下一步驟係為串接該至少兩個高電子遷移率電晶體，以形成串接式高電子遷移率電晶體。如第一H圖所示，高電子遷移率電晶體HEMT 1的汲極電極D 1可連接於高電子遷移率電晶體HEMT 2的源極電極S 2，高電子遷移率電晶體HEMT 2的汲極電極D 2則連接於高電子遷移率電晶體HEMT 3的源極電極S 3，且高電子遷移率電晶體HEMT 1、HEMT 2、HEMT 3之間極電極G 1、G 2、G 3則彼此連接，藉此即可將高電子遷移率電晶體HEMT 1、HEMT 2、HEMT 3進行串聯，而對高電子遷移率電晶體HEMT 1、HEMT 2、HEMT 3所形成之串接式之高電子遷移率電晶體元

件而言，元件的崩潰電壓則可藉由電路串聯之相加效果而獲致高崩潰電壓的功效。換言之，本發明係將至少兩個高電子遷移率電晶體的其中之一的源極電極連接於該至少兩個高電子遷移率電晶體的其中之另一之該汲極電極，且該至少兩個高電子遷移率電晶體的該閘極電極係彼此連接，以達到串接電晶體的效果。

而在具體實施例，如第二圖所示，其顯示本發明的串接式之高電子遷移率電晶體元件之俯視圖，其僅顯示高電子遷移率電晶體 H E M T 1、H E M T 2 的串接結構，其中，可利用半導體製程，如黃光、蝕刻、金屬沈積等製作內連接線路 1 4 將該至少兩個高電子遷移率電晶體串接，如閘極電極 G 1、G 2 之間具有內連接線路 1 4，該內連接線路 1 4 更連接至焊墊 P 1，以和外部電路連接；而源極電極 S 1、汲極電極 D 2 則連接於焊墊 P 2、P 3，以為電路之輸入端及輸出端。

綜上所述，本發明依據上述具體實施例的方法，製作出一種串接式之高電子遷移率電晶體元件，包含：彼此串接的至少兩個高電子遷移率電晶體（如電晶體 H E M T 1、H E M T 2、H E M T 3），其中該至少兩個高電子遷移率電晶體係成型於一基板 1 0 上並以隔離結構 1 3 隔絕者。而每一該高電子遷移率電晶體均包括：一設於該基板 1 0 上之緩衝層 1 1；一設於該緩衝層 1 1 上之壁障層 1 2，緩衝層 1 1 與壁障層 1 2 之間的異質界面具有二維電子氣體，該二維電子氣體定義出一主動區域 1 1 1；一源極電極（如 S 1、S 2、S 3）、一汲極電極（如 D

1、D 2、D 3) 及一閘極電極 (如 G 1、G 2、G 3)，該源極電極、該汲極電極及該閘極電極均設於該壁障層 1 2 上且均電連接於該主動區域 1 1 1；其中，該至少兩個高電子遷移率電晶體的其中之一之該源極電極係連接於該至少兩個高電子遷移率電晶體的其中之一之該汲極電極，且該至少兩個高電子遷移率電晶體的該閘極電極係彼此連接。藉由本發明所提出之方法與結構，高電子遷移率電晶體可於製程中進行串接的目的，使串聯後所形成之元件具有高崩潰電壓的特性。

綜上所述，本發明具有下列諸項優點：

- 1、本發明利用製程的調整將各級高電子遷移率電晶體加以串接，故串接後之等效電路可大幅提高整體元件的崩潰電壓。
- 2、另外，本發明所使用的製程簡單，並不需要額外增加複雜的製程步驟，故可以低成本的方式達到高崩潰電壓的目的；尤其，本發明的製程不會造成損害元件特性的問題。
- 3、本發明之高崩潰電壓元件可應用於車用、太空應用或高功率等領域，並有助於提升功率電路操作於高溫、高壓環境下的可靠度。

以上所述僅為本發明之較佳可行實施例，非因此侷限本發明之專利範圍，故舉凡運用本發明說明書及圖示內容所為之等效技術變化，均包含於本發明之範圍內。

【圖式簡單說明】

第一 A 圖至第一 H 圖係顯示本發明之串接式之高電子遷移率電晶體元件之製造方法的流程示意圖。

第二圖係為本發明之串接式之高電子遷移率電晶體元件的俯視圖。

【主要元件符號說明】

1 0	基板	
1 1	緩衝層	1 1 1 主動區域
1 2	壁障層	
1 3	隔離結構	
1 4	內連接線路	
P R 1 、 P R 2	光阻	
M 1 、 M 2	金屬層	
H E M T 1 、 H E M T 2 、 H E M T 3	高電子遷移率電晶體	
S 1 、 S 2 、 S 3	源極電極	
D 1 、 D 2 、 D 3	汲極電極	
G 1 、 G 2 、 G 3	閘極電極	
P 1 、 P 2 、 P 3	焊墊	

七、申請專利範圍：

1、一種串接式之高電子遷移率電晶體元件之製造方法，包含以下步驟：

提供一基板；

成型一緩衝層於該基板上；

成型一壁障層於該緩衝層上，其中該緩衝層與該壁障層之間的異質界面具有二維電子氣體，該二維電子氣體定義出一主動區域；

成型至少一隔離結構，以定義出至少兩個高電子遷移率電晶體；

在每一該高電子遷移率電晶體的該壁障層上成型一源極電極及一汲極電極，該源極電極與該汲極電極均電連接於該主動區域；

在每一該高電子遷移率電晶體的該壁障層上成型一閘極電極，該閘極電極係位於該源極電極與該汲極電極之間且電連接於該主動區域；以及

串接該至少兩個高電子遷移率電晶體，以形成串接式高電子遷移率電晶體，其中，該至少兩個高電子遷移率電晶體的其中之一之該源極電極係連接於該至少兩個高電子遷移率電晶體的其中之另一之該汲極電極，且該至少兩個高電子遷移率電晶體的該閘極電極係彼此連接。

2、如申請專利範圍第1項所述之串接式之高電子遷移率電晶體元件之製造方法，其中在成型至少一隔離結構的步驟中，係將該隔離結構貫穿該緩衝層、該壁障層

與該主動區域。

3、如申請專利範圍第1項所述之串接式之高電子遷移率電晶體元件之製造方法，其中在成型一源極電極及一汲極電極的步驟中，係將該源極電極與該汲極電極以歐姆接觸的方式電連接於該主動區域。

4、如申請專利範圍第1項所述之串接式之高電子遷移率電晶體元件之製造方法，其中在串接該至少兩個高電子遷移率電晶體的步驟中，係利用半導體製程製作內連接線路將該至少兩個高電子遷移率電晶體串接。

5、一種串接式之高電子遷移率電晶體元件，包含：

彼此串接的至少兩個高電子遷移率電晶體，其中該至少兩個高電子遷移率電晶體係成型於一基板上並以隔離結構隔絕者；

每一該高電子遷移率電晶體均包括：

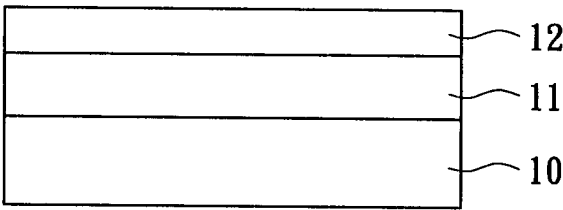
一設於該基板上之緩衝層；

一設於該緩衝層上之壁障層，該緩衝層與該壁障層之間的異質界面具有二維電子氣體，該二維電子氣體定義出一主動區域；

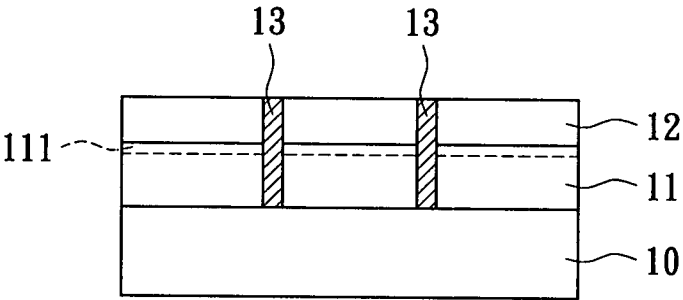
一源極電極、一汲極電極及一閘極電極，該源極電極、該汲極電極及該閘極電極均設於該壁障層上且均電連接於該主動區域；其中，該至少兩個高電子遷移率電晶體的其中之一之該源極電極係連接於該至少兩個高電子遷移率電晶體的其中之一之該汲極電極，且該至少兩個高電子遷移率電晶體的該閘極電極係彼此連接。

- 6、如申請專利範圍第5項所述之串接式之高電子遷移率電晶體元件，其中該隔離結構係位於該至少兩個高電子遷移率電晶體之間，以將該至少兩個高電子遷移率電晶體的該緩衝層、該壁障層與該主動區域加以隔絕。
- 7、如申請專利範圍第5項所述之串接式之高電子遷移率電晶體元件，其中每一該高電子遷移率電晶體之該源極電極與該汲極電極係歐姆接觸地電連接於每一該高電子遷移率電晶體之該主動區域。
- 8、如申請專利範圍第5項所述之串接式之高電子遷移率電晶體元件，其中該基板係為氮化鎵基板、碳化矽基板、氮化鋁基板、氮化鋁鎵基板、鑽石基板、藍寶石基板或矽基板。
- 9、如申請專利範圍第5項所述之串接式之高電子遷移率電晶體元件，其中該緩衝層係為一層摻雜或未摻雜之第三族之氮化物。
- 10、如申請專利範圍第5項所述之串接式之高電子遷移率電晶體元件，其中該壁障層係為單層或多層之摻雜或未摻雜的第三族之氮化物。

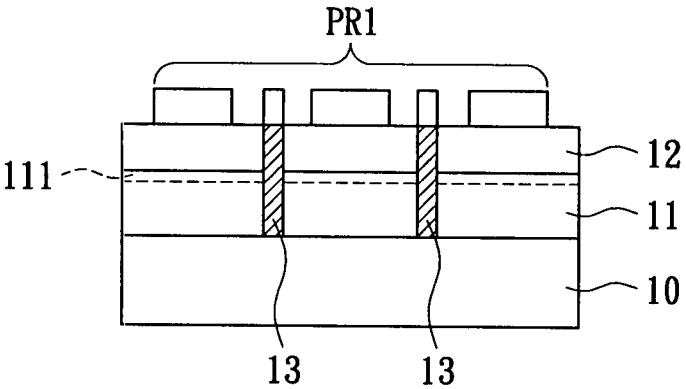
八、圖式：



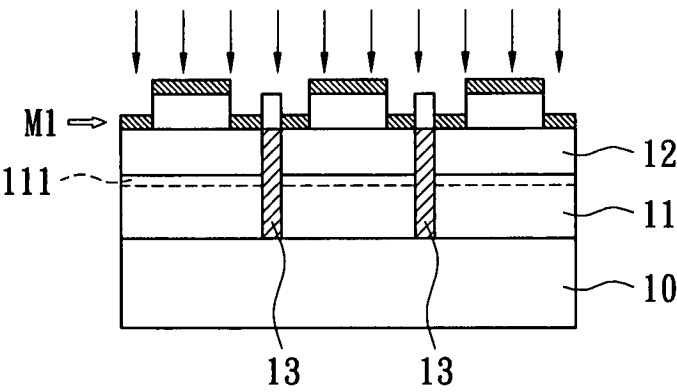
第一A圖



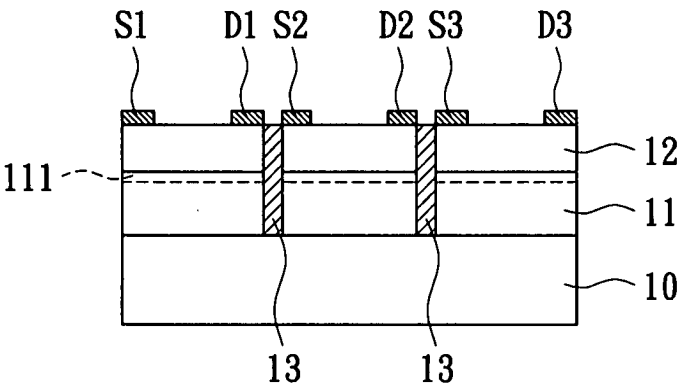
第一B圖



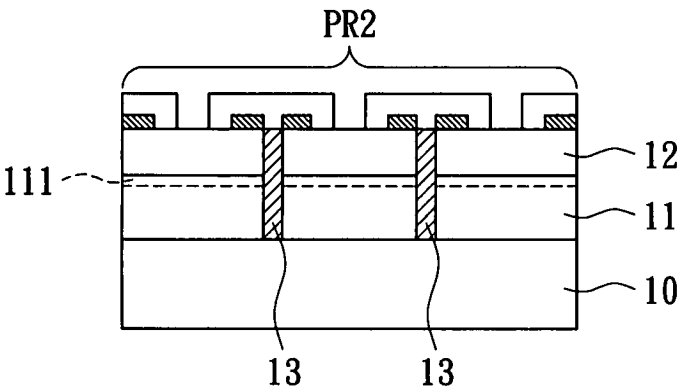
第一C圖



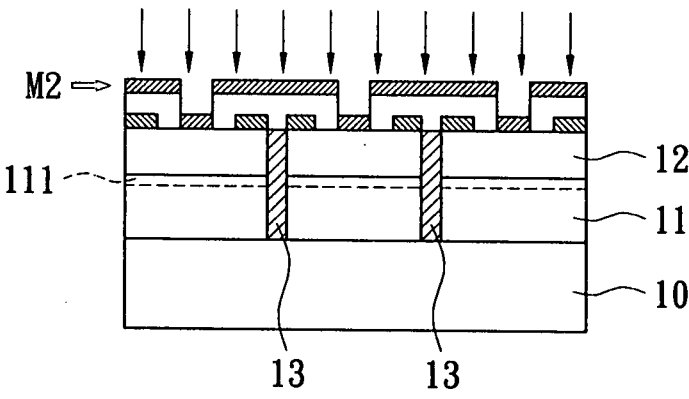
第一D圖



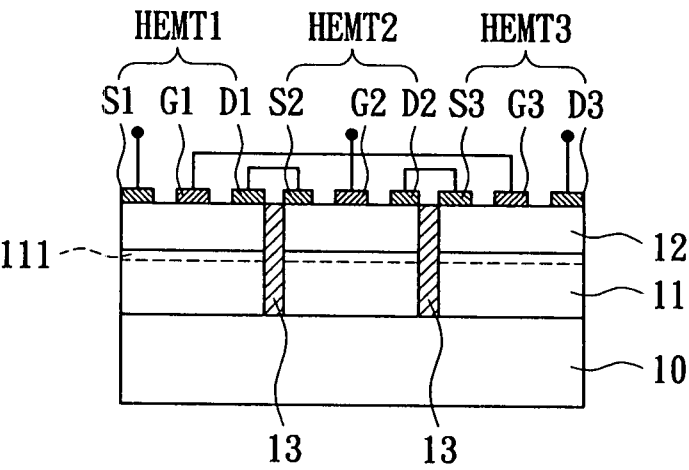
第一E圖



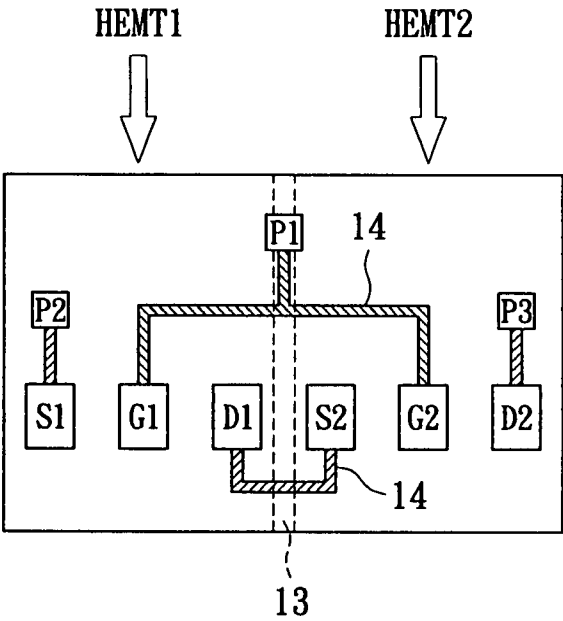
第一F圖



第一G圖



第一H圖



第二圖