



(19)中華民國智慧財產局

(12)發明說明書公開本 (11)公開編號：TW 201211806 A1

(43)公開日：中華民國 101 (2012) 年 03 月 16 日

(21)申請案號：099130091

(22)申請日：中華民國 99 (2010) 年 09 月 06 日

(51)Int. Cl. : **G06F17/50 (2006.01)**

H01L23/52 (2006.01)

(71)申請人：國立交通大學（中華民國）NATIONAL CHIAO TUNG UNIVERSITY (TW)
新竹市大學路 1001 號

(72)發明人：江蕙如 JIANG, HUI RU (TW)；張華宇 CHANG, HUA YU (TW)；張之龍 CHANG,
CHIH LONG (TW)

(74)代理人：莊世超

申請實體審查：有 申請專利範圍項數：12 項 圖式數：11 共 39 頁

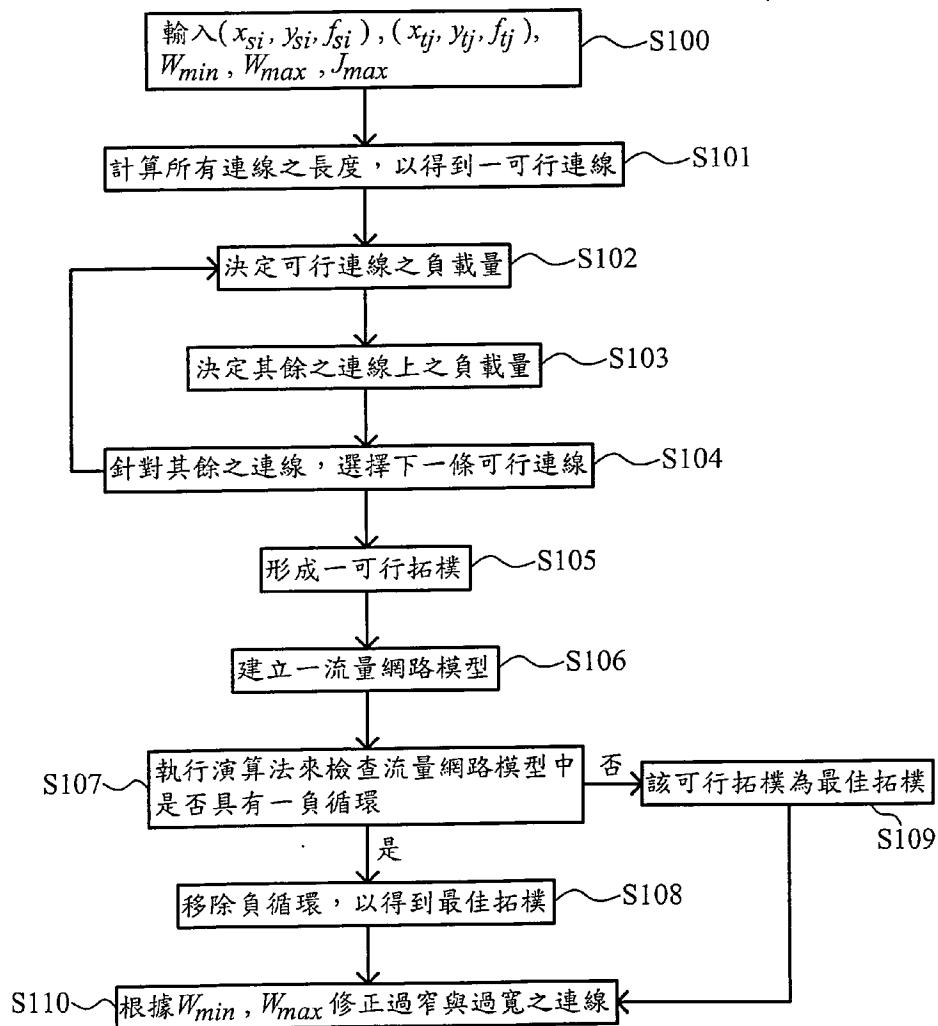
(54)名稱

連線拓樸設計方法及包括上述方法之積體電路之製造方法

METHOD FOR DESIGNING WIRING TOPOLOGY AND FABRICATION METHOD OF INTEGRATE CIRCUIT INCLUDING SAID METHOD

(57)摘要

一種連線拓樸設計方法，其中拓樸由複數源點、複數終點及複數連線所組成，其方法包括：計算所有連線長度，選擇連線之長度最短者為一可行連線；決定此可行連線之負載量；根據此可行連線之負載量、此可行連線的源點之電流量及其終點之電流量，決定其餘連線的負載量；比較其餘連線之長度，以選擇另一可行連線；重複上述步驟，找到所有可行連線，以形成一可行拓樸；根據可行拓樸，建立一流量網路模型；檢查流量網路模型中是否具有負循環；以及若流量網路模型中具有負循環，移除負循環以得到最佳拓樸。



201211806

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：99130091

606F 17150 12094.01

※申請日：99.9.6

※IPC 分類：

H01L 23/12 12604.02

一、發明名稱：(中文/英文)

連線拓樸設計方法及包括上述方法之積體電路之製造方法 / METHOD FOR DESIGNING WIRING TOPOLOGY AND FABRICATION METHOD OF INTEGRATE CIRCUIT INCLUDING SAID METHOD

二、中文發明摘要：

一種連線拓樸設計方法，其中拓樸由複數源點、複數終點及複數連線所組成，其方法包括：計算所有連線長度，選擇連線之長度最短者為一可行連線；決定此可行連線之負載量；根據此可行連線之負載量、此可行連線的源點之電流量及其終點之電流量，決定其餘連線的負載量；比較其餘連線之長度，以選擇另一可行連線；重複上述步驟，找到所有可行連線，以形成一可行拓樸；根據可行拓樸，建立一流量網路模型；檢查流量網路模型中是否具有負循環；以及若流量網路模型中具有負循環，移除負循環以得到最佳拓樸。

三、英文發明摘要：

A method for designing wiring topology, which is composed of multiple sources, multiple sinks and multiple wires, is disclosed. The steps of said method to get an optimal topology includes: 1. calculating the length of all the wires to choose one of the wires with the shortest length as a feasible wire, 2. deciding a capacity of the feasible wire, 3. deciding the

201211806

capacities of the other wire according to the capacity of the feasible wire, a flow of the source of the feasible wire and a flow of the sink of the feasible wire, 4. comparing the length of the other wires to select another feasible wire, 5. repeating said steps until finding all feasible wires for constructing a feasible topology, 6. creating a flow network according to the feasible topology, 7. iteratively checking if a negative cycle exists in the flow network and removing it until no more negative cycles.

201211806

四、指定代表圖：

(一)本案指定代表圖為：第（一）圖。

(二)本代表圖之元件符號簡單說明：

無

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種連線拓樸設計方法及包括上述方法之積體電路之製作方法，特別是一種應用於防範積體電路中連線之電子遷移效應的最佳化連線拓樸設計方法。

【先前技術】

隨著晶片的尺寸漸趨輕薄短小，並且功能越來越多樣，晶片內部元件及其連線設計越來越複雜，並且其連線也必須縮小尺寸。因此，晶片在長期使用下或當電流密度過高時，會導致連線中金屬原子逐漸位移，在連線上會開始形成空洞(Void)和小丘(hillock)，而產生電子遷移(electromigration, EM)問題，這種電子遷移現象會觸發斷路或短路，例如當小丘觸及鄰近的連線時，會產生短路而引發晶片失效。

習知之防範電子遷移的技術主要係有兩種：第一種是藉由精確的電子遷移分析來增加其可靠度；第二種是藉由較佳的連線拓樸設計來防範電子遷移。

第一種技術係將已佈有連線的晶片經由電子遷移分析後，採用後置修正來減少電子遷移的風險，根據流經的電流密度來將較細的連線拓寬。然而，此種先連線後修正的方法，浪費許多連線資源(routing resources)，並且可能引起大幅度的佈局改變(layout change)。

若採用第二種技術，則可以在未佈有連線前之連線拓樸設計階段先考慮如何防範電子遷移，除了可避免電子遷移，並且可使用較少的佈線資源。習知之連線拓樸設計係利用德

洛涅三角化演算法(Delaunay triangulation, DT)來演算連線之可行解，以達到事前防範電子遷移的效果。

簡述如下，首先，利用德洛涅三角化演算法產生所有電流之源點(sources)及終點(sinks)的連接圖(connected graph)，然後在德洛涅三角面邊界(DT boundary)中選擇一個源點或終點作為起點(starting point)，並且將此起點與相鄰最近的源點或終點連接起來。接著，選擇德洛涅三角面邊界上一端點後，尋找相鄰上述端點之另一點做連線，並且考慮連線上可能的雙向電流方向以及連線的寬度，以得到可行解，再選擇另一端點求解，取兩者中之較佳解。不斷地重複上述動作，則完成利用德洛涅三角化演算法之連線拓樸設計的樹狀分佈圖。

然而，此樹狀分佈圖中的連線(tree edge)僅能利用德洛涅三角面所圍之界線(DT edges)，假如有一連線之最佳解並非德洛涅三角面所圍之界線上任一連線，則德洛涅三角化演算法無法求出最佳解，因而此連線拓樸設計失敗。

因此，如何找出防範電子遷移之最佳化連線拓樸來節省連線資源，是本技術領域亟欲解決之問題。

【發明內容】

本發明之一目的係在於提供一種連線拓樸設計方法來防範電子遷移。

本發明的其他目的和優點可以從本發明所揭露的技術特徵中得到進一步的了解。

為達上述之一或部份或全部目的或是其他目的，本發明之一實施例的一種連線拓樸設計方法，用以在一晶片模組上

由複數拓樸中找出防範電子遷移之一最佳拓樸，其中每一拓樸係由複數源點、複數終點及複數連線所組成，每一連線連接於源點之其一與終點之其一之間的直線，每一源點提供一源電流量，每一終點接受一終電流量，通過每一連線之一可行電流係由源點之其一向終點之其一。

上述方法包括：計算所有連線之長度，以選擇一最短的連線作為一可行連線；決定此可行連線之一負載量，其中負載量係為此可行連線之可行電流的最大值；根據可行連線之負載量及其兩端之源電流量、終電流量，決定其餘之每一連線上之負載量；比較其餘連線之長度，以選擇另一可行連線；重複上述步驟，找到所有可行連線，以形成一可行拓樸；根據可行拓樸，建立一流量網路模型；執行一演算法來檢查流量網路模型中是否具有一負循環；以及若流量網路模型中具有負循環，則移除負循環，以得到最佳拓樸。其中，若流量網路模型中不具有負循環，則定義可行拓樸為最佳拓樸。

在一實施例中，更包括：將每一可行連線之一端以一水平連線以及其另一端以一垂直連線來銜接，以形成一階梯狀連線，其中水平連線垂直於垂直連線。

在一實施例中，當晶片模組上配置有至少一障礙物時，通過此障礙物之連線的長度應加上繞過障礙物之一繞線長度。

在一實施例中，當晶片模組至少包含二繞線層時，通過任二繞線層上分別之二端點之連線長度包括此二繞線層之間的一最短距離。

為達上述之一或部份或全部目的或是其他目的，本發明之一實施例的一種積體電路之製造方法，包括如上述連線拓樸設計方法，並且此連線拓樸設計方法使用於佈線階段之前。

【實施方式】

有關本發明之前述及其他技術內容、特點與功效，在以下配合參考圖式之一較佳實施例的詳細說明中，將可清楚的呈現。以下實施例中所提到的方向用語，例如：上、下、左、右、前或後等，僅是參考附加圖式的方向。因此，使用的方向用語是用來說明並非用來限制本發明。

本發明係為一種連線拓樸設計方法及包括上述方法之積體電路之製造方法，用於一晶片模組上，並且連線拓樸設計方法係使用於佈線階段之前，可以在未佈有連線之晶片模組製造前之連線拓樸設計階段時，考慮如何防範電子遷移，並且使用較少的連線資源，找出一最佳拓樸。此外，連線拓樸設計方法亦可使用於佈線階段之後，以進行局部修正來達到防範積體電路中連線之電子遷移效應的目的。

為了執行防範電子遷移之連線拓樸設計方法，本發明利用一電腦執行一連線拓樸設計軟體，電腦具有一輸入單元、一運算單元及一輸出單元，連線拓樸設計軟體提供流量網路模型，以模擬連線拓樸。執行連線拓樸設計之電腦硬體架構，如下所述：電腦具有一輸入單元、一運算單元、一儲存單元及一輸出單元。輸入單元例如是一鍵盤或一手寫輸入設備。運算單元例如是一中央處理器(CPU)。儲存單元例如是一硬碟，硬碟中安裝有上述的連線拓樸設計軟體，其係電性連接於輸入單元、運算單元及輸出單元。輸出單元例如是一顯示

器或一印表機。

請參照第一圖，係為執行上述連線拓樸設計軟體之流程圖，其步驟整理如下：

步驟(S100)：由輸入單元接受由連線拓樸設計軟體之一使用者所輸入之複數源點之資料包括位置及其源電流量(x_{si}, y_{si}, f_{si})、複數終點之資料包括位置及其終電流量(x_{tj}, y_{tj}, f_{tj})、一最小連線寬度(minimum feasible wire width) w_{\min} 、最大連線寬度(maximum feasible wire width) w_{\max} 及一最大電流密度(maximum tolerable current density) J_{\max} 。其中，拓樸係由複數源點、複數終點及複數連線所組成，並且通過每一連線之一可行電流係由源點之其一向終點之其一。

步驟(S101)：藉由運算單元，計算所有連線之長度，以選擇所有連線之長度最短者為一可行連線。

步驟(S102)：決定上述可行連線之負載量，每一可行連線之一可行電流小於或等於每一可行連線之每一負載量。其中，藉由選擇可行連線之最短者上之源電流量 f_{si} 及終電流量 f_{tj} 中一最小值 $\min(f_{si}, f_{tj})$ ，作為最短之可行連線之負載量。

步驟(S103)：根據上述可行連線之兩端之源電流量、終電流量及負載量，決定其他剩餘之每一連線上之負載量。

步驟(S104)：比較其他剩餘之連線之長度，以選擇其餘連線中長度最短者，亦即所有連線中長度次短者作為下一條可行連線後，回到步驟(S102)。此外，可進一步地判斷其他剩餘之連線之其一上負載量是否為零，若其他剩餘之連線之其一上負載量為零時，則此連線不可再增加其上電流量，因

此不可作為下一條可行連線。

步驟(S105)：重複上述步驟(S102)至步驟(S104)，直到找到所有可行連線，來形成一可行拓樸。其中，每一可行連線之一電流密度小於或等於最大電流密度 J_{\max} 。

步驟(S106)：根據上述步驟所得之可行拓樸，建立一流量網路模型(flow network)。

步驟(S107)：執行一演算法來檢查流量網路模型中是否具有一負循環(negative-cycle)。若流量網路模型中具有負循環，則執行步驟(S108)；否則，執行步驟(S109)。其中，上述演算法為負循環檢測演算法 (negative-cycle detection algorithm)。

步驟(S108)：移除負循環，以得到最佳拓樸。

步驟(S109)：定義可行拓樸為最佳拓樸。

步驟(S110)：修正最佳拓樸中過窄或過寬之可行連線寬度，以符合最小連線寬度 w_{\min} 與最大連線寬度 w_{\max} 之要求。

最後，將每一可行連線之一端以一水平連線以及其另一端以一垂直連線來銜接，以形成一階梯狀連線。其中，定義水平連線垂直於垂直連線。以下步驟舉例說明如何利用連線拓樸設計方法，事先在晶片模組上連線設計時，找出一最佳拓樸，以連結所有源點及終點來形成最佳連線 $S+T$ ，使得每一段連線上電流可以順利通過，並且滿足克希荷夫電流定律 (Kirchhoff's current conservation law)。

步驟一：令一集合 $S = \{s_1, s_2, \dots, s_m\}$ 表示 m 個源點，而

集合 $T = \{t_1, t_2, \dots, t_n\}$ 表示 n 個終點，每一個源點 i 具有一源電流量 f_{si} ，每一個終點 j 具有一終電流量 f_{tj} 。

在一較佳實施例中，以一包含 3 個源點及 4 個終點之單層晶片模型 100 為例，如第二圖所示，並且將源點 $S = \{s_1, s_2, s_3\}$ 之資料及終點 $T = \{t_1, t_2, t_3, t_4\}$ 之資料表格化，如表 1 至表 7 所示，係為源點 $S = \{s_1, s_2, s_3\}$ 及終點 $T = \{t_1, t_2, t_3, t_4\}$ 之間的連線及其負載狀態，以下步驟配合第二圖說明。其中，下列表格中，每一個格子代表一連線，包含連線長度 L 與連線負載量 C 的資訊，用 (L, C) 表示。

步驟 1. 計算所有連線之長度，選擇所有連線之長度最短者為一可行連線，並且決定可行連線上之負載量。從可行連線上兩端之源電流量 f_{si} 及終電流量 f_{tj} 之中選擇一最小值 $\min(f_{si}, f_{tj})$ ，作為可行連線之負載量。

如表 1 所示，選定連線 $(5, 2)$ 為可行連線，其中前者表示可行連線之長度，後者表示可行連線之負載量，其長度為 5 單位。由於連接此可行連線之兩端之源點 s_3 具有源電流量 $f_{si}=+9$ 及終點 t_3 具有源電流量 $f_{tj}=-2$ ，其負載量為 $\min(|f_{si}|, |f_{tj}|)=2$ 單位。上述可行連線也就是第二圖中源點 s_3 與終點 t_3 之間的連線。其中，源點之源電流量以正符號「+」表示電流由此提供，而終點之終電流量以負符號「-」表示電流由此接受。

表 1 步驟 1. 中連線之長度及其負載量狀態

S / T	$t_1(-8)$	$t_2(-4)$	$t_3(-2)$	$t_4(-5)$
$s_1(+7)$	(7, 7)	(13, 4)	(18, 2)	(13, 5)
$s_2(+3)$	(7, 3)	(11, 3)	(6, 2)	(7, 3)
$s_3(+9)$	(12, 8)	(8, 4)	(5, 2) *	(10, 5)

* (可行連線之長度, 可行連線之負載量)

步驟 2. 根據可行連線上兩端之源點 s_3 之源電流量 $f_{si}=+9$ 、終點 t_3 之終電流量 $f_{ij}=-2$ 及其負載量為 2 單位, 決定其他剩餘之每一連線上之負載量。如表 2 所示, 源點 s_1 與終點 t_3 之連線上負載量為零, 源點 s_2 與終點 t_3 之連線上負載量為零, 源點 s_3 與終點 t_1 之連線上負載量為 7 單位, 源點 s_3 與終點 t_2 之連線上負載量為 4 單位。此外, 由於源點 s_3 提供 2 單位之電流量予終點 t_3 , 因此源點 s_3 之源電流量 f_{si} 由 9 單位改變為 2 單位, 而終點 t_3 由於接受由源點 s_3 所提供 2 單位之電流量, 其終電流量 f_{ij} 由 2 單位改變為零。

比較其他剩餘之連線之長度, 選擇其餘連線中長度最短者, 亦即所有連線中長度次短者作為下一條可行連線。於此步驟中, 選定連線(7, 3)為下一條可行連線, 也就是如第二圖中源點 s_2 與終點 t_4 之連線。其中, 當剩餘之連線之其一上負載量為零時, 則上述連線為不可行狀態, 因此不可作為可行連線。

表 2 步驟 2. 中連線之長度及其負載量狀態

S / T	$t_1(-8)$	$t_2(-4)$	$t_3(0)$	$t_4(-5)$
$s_1(+7)$	(7, 7)	(13, 4)	(18, 0)	(13, 5)
$s_2(+3)$	(7, 3)	(11, 3)	(6, 0)	(7, 3) *
$s_3(+7)$	(12, 7)	(8, 4)	(5, 2) *	(10, 5)

* (可行連線之長度, 可行連線之負載量)

步驟 3. 根據可行連線(7, 3)上兩端之源點 s_2 之源電流量

$f_{si}=+3$ 、終點 t_4 之終電流量 $f_{ij}=-5$ 及其負載量為 3 單位，決定其他剩餘之每一連線上之負載量。如表 3 所示，源點 s_1 與終點 t_4 之連線上負載量為 2，源點 s_2 與終點 t_1 之連線上負載量為零，源點 s_2 與終點 t_2 之連線上負載量為零，源點 s_3 與終點 t_4 之連線上負載量為 2。此外，由於源點 s_2 提供 3 單位之電流量予終點 t_4 ，因此源點 s_2 之源電流量 f_{si} 由 3 單位改變為零，而終點 t_4 由於接受由源點 s_2 所提供 3 單位之電流量，其終電流量 f_{ij} 由 5 單位改變為 2 單位。

再比較其他剩餘之連線之長度，選擇連線(7, 7)為下一條可行連線，也就是第二圖中源點 s_1 與終點 t_1 之連線。

表 3 步驟 3. 中連線之長度及其負載量狀態

S / T	$t_1(-8)$	$t_2(-4)$	$t_3(0)$	$t_4(-2)$
$s_1(+7)$	(7, 7) *	(13, 4)	(18, 0)	(13, 2)
$s_2(0)$	(7, 0)	(11, 0)	(6, 0)	(7, 3) *
$s_3(+7)$	(12, 7)	(8, 4)	(5, 2) *	(10, 2)

* (可行連線之長度，可行連線之負載量)

步驟 4. 根據可行連線(7, 7)上兩端之源點 s_1 之源電流量 $f_{si}=+7$ 、終點 t_1 之終電流量 $f_{ij}=-8$ 及其負載量為 7 單位，決定其他剩餘之每一連線上之負載量。如表 4 所示，源點 s_1 與終點 t_2 之連線上負載量為零，源點 s_1 與終點 t_3 之連線上負載量為零，源點 s_1 與終點 t_4 之連線上負載量為零，源點 s_2 與終點 t_1 之連線上負載量為零，源點 s_3 與終點 t_1 之連線上負載量為 1。此外，由於源點 s_1 提供 7 單位之電流量予終點 t_1 ，因此源點 s_1 之源電流量 f_{si} 由 7 單位改變為零，而終點 t_1 由於接受由

源點 s_1 所提供 7 單位之電流量，其終電流量 f_{ij} 由 8 單位改變為 1 單位。

再比較其他剩餘之連線之長度，選擇連線(8, 4)為下一條可行連線，也就是第二圖中源點 s_3 與終點 t_2 之連線。

表 4 步驟 4. 中連線之長度及其負載量狀態

S / T	$t_1(-1)$	$t_2(-4)$	$t_3(0)$	$t_4(-2)$
$s_1(0)$	(7, 7) *	(13, 0)	(18, 0)	(13, 0)
$s_2(0)$	(7, 0)	(11, 0)	(6, 0)	(7, 3) *
$s_3(+7)$	(12, 1)	(8, 4) *	(5, 2) *	(10, 2)

* (可行連線之長度，可行連線之負載量)

步驟 5. 根據可行連線(8, 4)之源點 s_3 之源電流量 $f_{si}=+7$ 、終點 t_2 之終電流量值 $f_{ij}=-4$ 及其負載量為 4 單位，決定其他剩餘之每一連線上之負載量。如表 5 所示，源點 s_3 與終點 t_1 之連線上負載量為 1，源點 s_3 與終點 t_4 之連線上負載量為 2。此外，由於源點 s_3 提供 4 單位之電流量予終點 t_2 ，因此源點 s_3 之源電流量 f_{si} 由 7 單位改變為 3 單位，而終點 t_2 由於接受由源點 s_1 所提供 7 單位之電流量，其終電流量 f_{ij} 由 4 單位改變為零。

再比較其他剩餘之連線之長度，選擇連線(10, 2)為下一條可行連線，也就是第二圖中源點 s_3 與終點 t_4 之連線。

表 5 步驟 5. 中連線之長度及其負載量狀態

S / T	$t_1(-1)$	$t_2(0)$	$t_3(0)$	$t_4(-2)$
$s_1(0)$	(7, 7) *	(13, 0)	(18, 0)	(13, 0)
$s_2(0)$	(7, 0)	(11, 0)	(6, 0)	(7, 3) *
$s_3(+3)$	(12, 1)	(8, 4) *	(5, 2) *	(10, 2) *

* (可行連線之長度, 可行連線之負載量)

步驟 6. 根據可行連線(10, 2)兩端上之源點 s_3 之源電流量 $f_{si}=+3$ 、終點 t_4 之終電流量 $f_{tj}=-2$ 及其負載量為 2，決定其他剩餘之每一連線上之負載量。如表 6 所示，源點 s_3 與終點 t_1 之連線上負載量為 1。此外，由於源點 s_3 提供 2 單位之電流予終點 t_4 ，因此源點 s_3 之源電流量 f_{si} 由 3 單位改變為 1 單位，而終點 t_2 由於接受由源點 s_1 所提供 2 單位之電流量，其終電流量 f_{tj} 由 2 單位改變為零。

再比較其他剩餘之連線，選擇連線(12, 1)為下一條可行連線，也就是第二圖中源點 s_3 與終點 t_1 之連線。

表 6 步驟 6. 中連線之長度及其負載量狀態

S / T	$t_1(-1)$	$t_2(0)$	$t_3(0)$	$t_4(0)$
$s_1(0)$	(7, 7) *	(13, 0)	(18, 0)	(13, 0)
$s_2(0)$	(7, 0)	(11, 0)	(6, 0)	(7, 3) *
$s_3(+1)$	(12, 1) *	(8, 4) *	(5, 2) *	(10, 2) *

* (可行連線之長度, 可行連線之負載量)

步驟 7. 由於其他剩餘之連線之負載量為零，因此結束尋找下一條可行連線。因此，如表 7 所示，所有可行連線(7, 7)、(7, 3)、(12, 1)、(8, 4)、(5, 2)以及(10, 2)，也就是分別為第二圖中源點 s_1 與終點 t_1 之連線，源點 s_2 與終點 t_4 之連線，源點 s_3 與終點 t_1 之連線，源點 s_3 與終點 t_2 之連線，源點 s_3 與終點

t_3 之連線，以及源點 s_3 與終點 t_4 之連線。

將上述可行連線相互銜接，以形成一可行拓樸。其中，每一該可行連線之一電流密度小於或等於最大電流密度 J_{\max} ，使得電流流經上述可行連線時，可以確實地防範電子遷移之發生。

表 7 步驟 7. 中連線之長度及其負載量狀態

S / T	$t_1(0)$	$t_2(0)$	$t_3(0)$	$t_4(0)$
$s_1(0)$	(7, 7) *	(13, 0)	(18, 0)	(13, 0)
$s_2(0)$	(7, 0)	(11, 0)	(6, 0)	(7, 3) *
$s_3(0)$	(12, 1) *	(8, 4) *	(5, 2) *	(10, 2) *

* (可行連線之長度，可行連線之負載量)

步驟二：根據上述步驟所得之可行拓樸，上述可行拓樸之資料包括由每一組源點及終點之可行連線之長度、源電流量、終電流量及其負載量，建立一流量網路模型，如第三圖所示。

每一個源點及終點分別地表示流量網路模型之頂點 (vertex)，並且 $(l_{i,j}, f_{i,j}, c_{i,j})$ 表示由源點 s_i 指向終點 t_j 之每一條傳輸邊 (directed edge)，此傳輸邊具有下列資料： $l_{i,j}$ 表示源點 s_i 至終點 t_j 之直線長度， $f_{i,j}$ 表示源點 s_i 至終點 t_j 之可行電流，以及 $c_{i,j}$ 表示源點 s_i 至終點 t_j 之負載量，並且可行電流 $f_{i,j}$ 小於或等於負載量 $c_{i,j}$ 。此外，增加總源點 s_s 及總終點 t_t 作為流量網路模型之擬頂點 (dummy vertex)，並且 $(0, f_{s_i}, f_{s_i})$ 表示由總源點 s_s 至每一個源點 s_i 之傳輸邊的總電流， $(0, f_{t_j}, f_{t_j})$ 表示由總終點 t_t 至每一

個終點 t_j 之傳輸邊的電流，而 $(0, f_{ss}, f_{ss}) = (0, 19, 19)$ 表示由總源點 s_s 至總終點 t_j 之傳輸邊上的總電流。其中，源點 s_i 及終點 t_j 之間之實線之傳輸邊表示可行連線，虛線之傳輸邊表示其他連線。

步驟三：執行一演算法來檢查流量網路模型(flow network)中是否具有一負循環(the negative cycle)。其中，演算法係為負循環檢測演算法(negative-cycle detection algorithm)。

首先，利用上述流量網路模型建立殘餘圖(residual graph)，如第四圖所示。定義 $(l'_{ij}, f'_{ij}, c'_{ij})$ 表示傳輸邊之殘餘狀態，包括殘餘長度(residual wirelength)、殘餘電流(residual flow)及殘餘負載量(residual capacity)，並且每一傳輸邊 (s_i, t_j) 代表每一由源點 s_i 與終點 t_j 之連線，並且具有方向性。其殘餘狀態之定義如下：

1. 由源點 s_i 至終點 t_j 之正向傳輸邊 (s_i, t_j) 具有一殘餘長度 $l'_{ij} = +l_{ij}$ 以及一殘餘負載量 $c'_{ij} = c_{ij} - f_{ij}$ ，其中，可行電流 f_{ij} 受到負載量 c_{ij} 之限制： $0 \leq f_{ij} \leq c_{ij}$ 。

2. 由終點 t_j 至源點 s_i 之負向傳輸邊 (t_j, s_i) 具有一殘餘長度 $l'_{ij} = -l_{ij}$ 以及一殘餘負載量 $c'_{ij} = -f_{ij}$ ，其中， $-f_{ij} \leq f'_{ij} \leq 0$ 。

其中，上述連線之長度及其負載量之正符號「+」表示正向傳輸邊以及其殘餘電流係由源點提供，以及「-」表示負向傳輸邊以及其殘餘電流係由終點提供。

接著，檢查殘餘圖是否存在負循環。一負循環 $C_N = \{s_i, t_j, \dots, s_i\}$ 係由一源點出發至終點經由數個源點及數個終點後又回到同一個源點所組成，根據上述殘餘狀態之定義，可以由上述源點及終點間傳輸邊之資料，得到可行拓樸中所有可行連線之一總長度 L_C 。如第五圖所示，以圖中實線之傳輸邊表示殘餘圖之負循環，此負循環係為 $C_N = \{s_1, t_1, s_2, t_2, s_1\}$ ，也就是由源點 s_1 至終點 t_1 ，到源點 s_2 再至終點 t_2 ，再回到源點 s_1 之循環，其總長度 $L_C : 7 + (-12) + 10 + (-7) = -2$ 。

然後，判斷總長度 L_C 是否為零。若總長度 L_C 為零，則此負循環存在，執行步驟四；否則，負循環不存在，則可行拓樸為一最佳拓樸，可以有效地節省連線資源(routing resources)，因此執行步驟五。

步驟四：移除上述負循環。參照第六圖，係為第三圖之流量網路模型移除負循環後之一最佳流量網路模型。配合參照表8，根據下列步驟移除負循環。

首先，沿著負循環的方向，將原本由源點 s_3 至終點 t_1 之一單位之可行電流改由源點 s_2 注入，因此，源點 s_2 與終點 t_4 之可行連線之負載量隨之改變為2單位，而源點 s_3 至終點 t_4 之可行連線之負載量改變為3單位。因此，於晶片模組100上，得到一最佳拓樸，如第七圖所示。若此最佳拓樸中含有某一連線寬度小於最小連線寬度 w_{min} ，則將此連線寬度修正為最小連

線寬度 w_{\min} ；若此連線寬度大於最大連線寬度 w_{\max} ，則將此連線以數條符合最小連線寬度 w_{\min} 及最大連線寬度 w_{\max} 之合理寬度的連線替換。

表 8 最佳拓樸中連線之長度及其負載量狀態

S / T	$t_1(-8)$	$t_2(-4)$	$t_3(-2)$	$t_4(-5)$
$s_1(+7)$	(7, 7) *	(13, 0)	(18, 0)	(13, 0)
$s_2(+3)$	(7, 1) *	(11, 0)	(6, 0)	(7, 2) *
$s_3(+9)$	(12, 0)	(8, 4) *	(5, 2) *	(10, 3) *

* (可行連線之長度, 可行連線之負載量)

步驟五：最後，將最佳拓樸之每一可行連線以至少一水平連線及至少一垂直連線來表示，如第八圖所示，亦即將每一可行連線垂直化(rectilinearization)，以形成第九圖所示之一階梯狀之最佳連線。其中，實線表示連線，實線旁箭頭之數字表示連線上可行電流之分佈。

在一較佳實施例中，晶片模組 100 上配置有複數障礙物 O，如第十圖所示。考量障礙物 O 之配置後，於源點 $S = \{s_1, s_2, s_3\}$ 及終點 $T = \{t_1, t_2, t_3, t_4\}$ 之連線，選擇可行連線。然而，由於源點與終點之連線為一直線，因此其連線之長度受到障礙物 O 影響而必須增加，因此於原先之每一連線之長度加上繞過障礙物之一繞線長度，其中繞線長度為一繞過障礙物之長度與上述直線之連線之長度的差。根據上述加上繞線長度之

連線作上述步驟之計算，得到所有可行連線之長度及其負載量如下：源點 s_1 與終點 t_1 之可行連線之長度為9，其負載量為7；源點 s_2 及終點 t_3 之可行連線之長度為6，其負載量為2；源點 s_2 及終點 t_4 之可行連線之長度為7，其負載量為3；源點 s_3 及終點 t_2 之可行連線之長度為10，其負載量為4；以及源點 s_3 及終點 t_4 之可行連線之長度為10，其負載量為5。

將上述可行連線利用前述演算法相互銜接，以形成最佳拓樸。最後，將最佳拓樸之每一可行連線垂直化，以形成第十A圖所示之最佳連線。

在一較佳實施例中，多層之晶片模組101係由複數繞線層101a, 101b及101c所堆疊而成，如第十一圖所示。考量多層繞線層101a, 101b及101c之配置，通過上述繞線層之連線的長度包括這些繞線層之間的最短距離，接著，作上述步驟之計算，選擇源點 $p_1(x_1, y_1, z_1)$ 及終點 $p_2(x_2, y_2, z_2)$ 之可行連線，得到所有可行連線後，以形成最佳拓樸。最後，將最佳拓樸之每一可行連線垂直化，以形成第十一A圖所示之最佳連線。

綜上所述，本發明可以於積體電路之製造方法中，考慮電子遷移之防範，在佈線階段之後，採用上述方法以進行局部修正。此外，為了減少連線資源，可以在未佈有連線之晶片模組上作連線設計，來找出一最佳拓樸。

本發明可以應用之產品，例如類比積體電路設計(analog

design)、混合訊號積體電路設計(mixed signal design)、及自動化驅動之可靠性設計工具(reliability-driven design automation tool)等，並且其可能應用之產業為半導體電子產品設計公司(IC design house)、半導體電子設計服務公司(IC design service company)、半導體電子設計自動化軟體公司(IC design tool vendor)及半導體電子製造公司(IC design foundry)等。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍，即大凡依本發明申請專利範圍及發明說明內容所作之簡單的等效變化與修飾，皆仍屬本發明專利涵蓋之範圍內。另外本發明的任一實施例或申請專利範圍不須達成本發明所揭露之全部目的或優點或特點。此外，摘要部分和標題僅是用來輔助專利文件搜尋之用，並非用來限制本發明之權利範圍。

【圖式簡單說明】

第一圖，係為執行連線拓樸設計軟體之方法流程圖。

第二圖，係為一實施例中單層晶片模型上可行拓樸。

第三圖，係為一實施例中流量網路模型。

第四圖，係為一實施例中流量網路模型之殘餘示意圖。

第五圖，係為一實施例中移除負循環之殘餘示意圖。

第六圖，係為一實施例中最佳流量網路模型。

第七圖，係為一實施例中單層晶片模型上最佳拓樸。

第八圖，係為最佳拓墣與最佳連線之轉換示意圖。

第九圖，係為一實施例中單層晶片模型上最佳連線。

第十圖，係為一實施例中配置有障礙物之單層晶片模型上最佳拓墣。

第十A圖，係為一實施例中配置有障礙物之單層晶片模型上最佳連線。

第十一圖，係為一實施例中多層晶片模型上最佳拓墣。

第十一A圖，係為一實施例中多層晶片模型上最佳連線。

【主要元件符號說明】

晶片模型 100、101

晶片 101a、101b、101c

源點 s_1 、 s_2 、 s_3 、 s_s 、 p_1

終點 t_1 、 t_2 、 t_3 、 t_4 、 t_t 、 p_2

障礙物 O

七、申請專利範圍：

1. 一種連線拓樸設計方法，用以在一晶片模組上由複數拓樸中找出防範電子遷移之一最佳拓樸，其中每一該拓樸係由複數源點、複數終點及複數連線所組成，每一該連線係連接於該些源點之其一與該些終點之其一之間的直線，每一該源點提供一源電流量，每一該終點接受一終電流量，通過每一該連線之一可行電流係由該些源點之其一流向該些終點之其一，該方法包括：

● 計算所有該些連線之長度，以選擇該些連線之長度之最短者為一可行連線；

決定該可行連線之一負載量，其中該負載量係為該可行連線之該可行電流的最大值；

根據該可行連線之該負載量，以及該可行連線兩端的該源電流量及該終電流量，決定其餘之每一該連線上之該負載量；

● 比較其餘該些連線之長度，以選擇另一可行連線；

重複上述步驟，找到所有該些可行連線，以形成一可行拓樸；

根據該可行拓樸，建立一流量網路模型；

執行一演算法來檢查該流量網路模型中是否具有一負循環；以及

若該流量網路模型中具有該負循環，則移除該負循環，以得到該最佳拓樸。

2.如申請專利範圍第 1 項所述之連線拓樸設計方法，其中決定該可行連線之該負載量之步驟，包括：由該可行連線之兩端的該源電流量及該終電流量中，選擇一最小值，作為該可行連線之該負載量。

3.如申請專利範圍第 2 項所述之連線拓樸設計方法，更包括：若該流量網路模型中不具有該負循環，則定義該可行拓樸為該最佳拓樸。

4.如申請專利範圍第 3 項所述之連線拓樸設計方法，更包括：定義一最小連線寬度及一最大連線寬度；以及

根據該最小連線寬度及該最大連線寬度，修正該最佳拓樸中所有該些可行連線之寬度。

5.如申請專利範圍第 3 項所述之連線拓樸設計方法，更包括：將每一該可行連線之一端以一水平連線以及其另一端以一垂直連線來銜接，以形成一階梯狀連線，其中該水平連線垂直於該垂直連線。

6.如申請專利範圍第 1 項所述之連線拓樸設計方法，其中比較其餘該些連線之長度之步驟，包括：判斷剩餘之其餘之每一該連線上之該負載量是否為零。

7.如申請專利範圍第 1 項所述之連線拓樸設計方法，其中當該晶片模組上配置有至少一障礙物，並且該些連線之其一通過該障礙物時，該方法更包括：將通過該障礙物的該連線之長度加上繞過該障礙物之一繞線長度。

8.如申請專利範圍第 1 項所述之連線拓樸設計方法，其中當該晶片模組係由至少二繞線層堆疊而成時，通過該二繞

線層之連線的長度包括該兩繞線層之間的一最短距離。

9. 如申請專利範圍第 1 項所述之連線拓樸設計方法，其中該演算法係為一負循環檢測演算法。

10.如申請專利範圍第 1 項所述之連線拓樸設計方法，更包括：

利用一電腦執行一連線拓樸設計軟體，該電腦具有一輸入單元、一運算單元及一輸出單元，該連線拓樸設計軟體係提供該流量網路模型，以模擬該些拓樸；

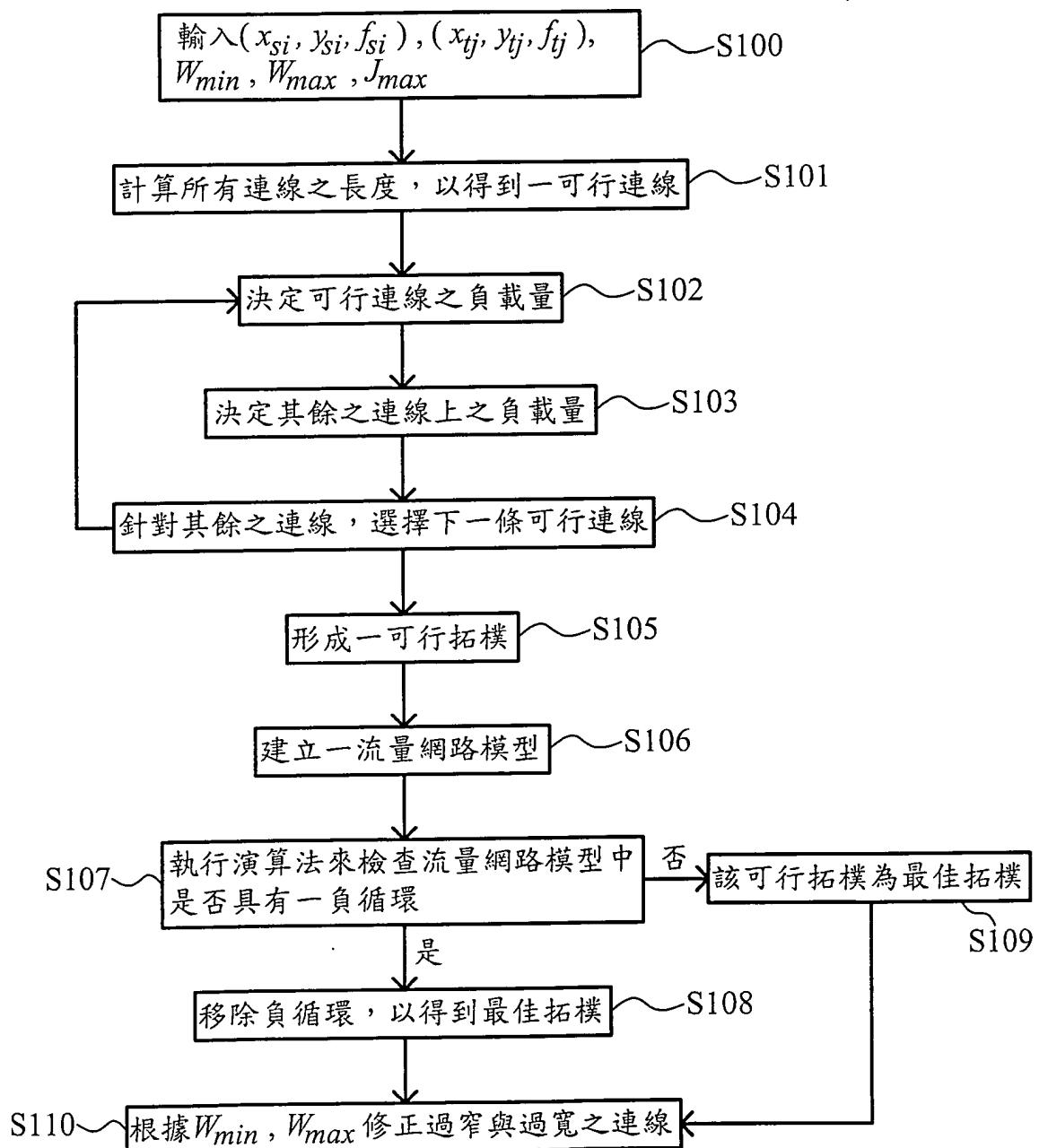
由該輸入單元接受由該連線拓樸設計軟體之一使用者所輸入之該些源點之位置、該些終點之位置、每一該源點之該源電流量、每一該終點之該終電流量、一最小連線寬度、一最大連線寬度及一最大電流密度；

藉由該運算單元，計算所有該些連線之長度，以演算出該最佳拓樸；以及

顯示該最佳拓樸於該輸出單元上。

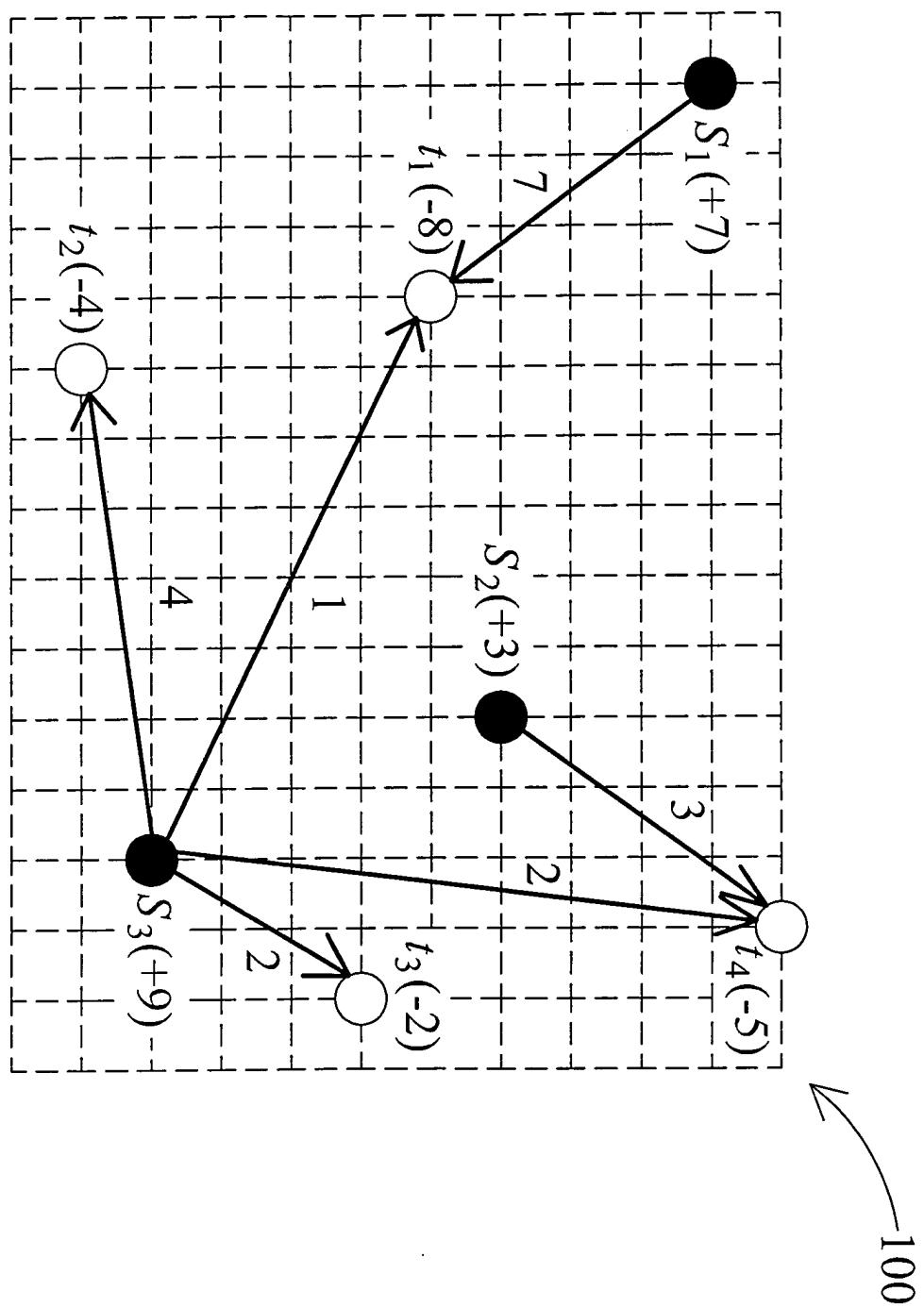
11.一種積體電路之製造方法，包括如申請專利範圍第 1 項所述之連線拓樸設計方法，該連線拓樸設計方法係使用於佈線階段之前。

12.一種積體電路之製造方法，包括如申請專利範圍第 1 項所述之連線拓樸設計方法，該連線拓樸設計方法係使用於佈線階段之後，以進行局部修正。



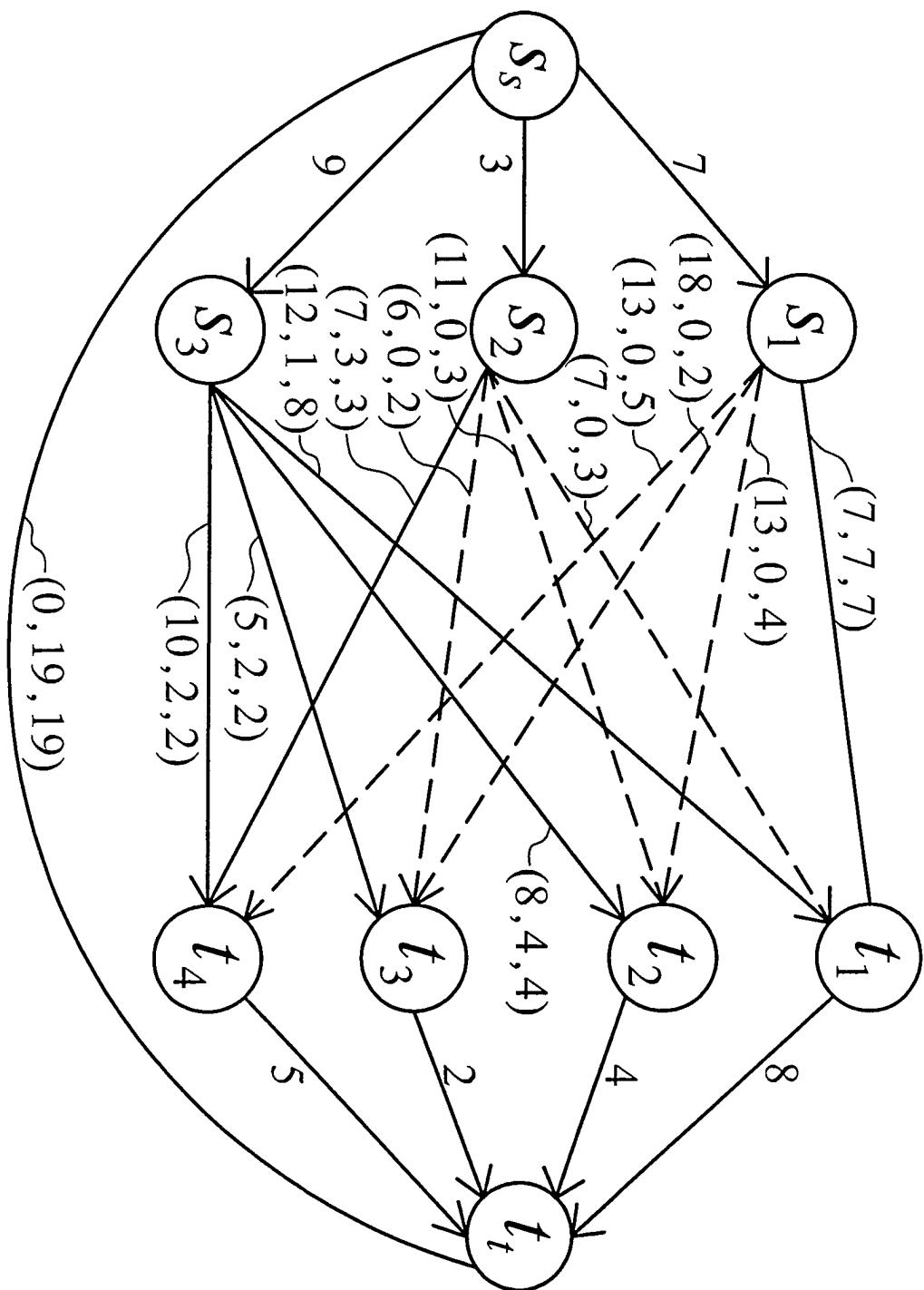
第一圖

第二圖



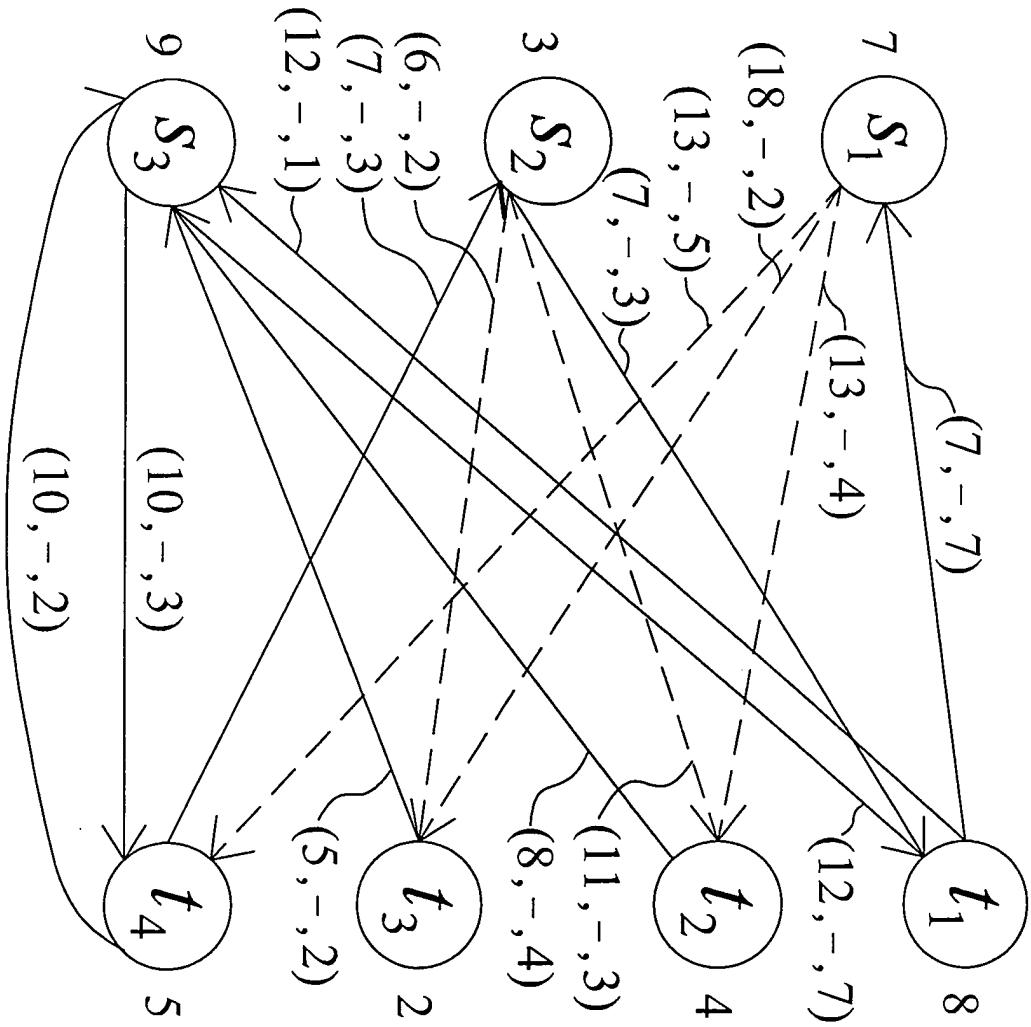
201211806

第三圖

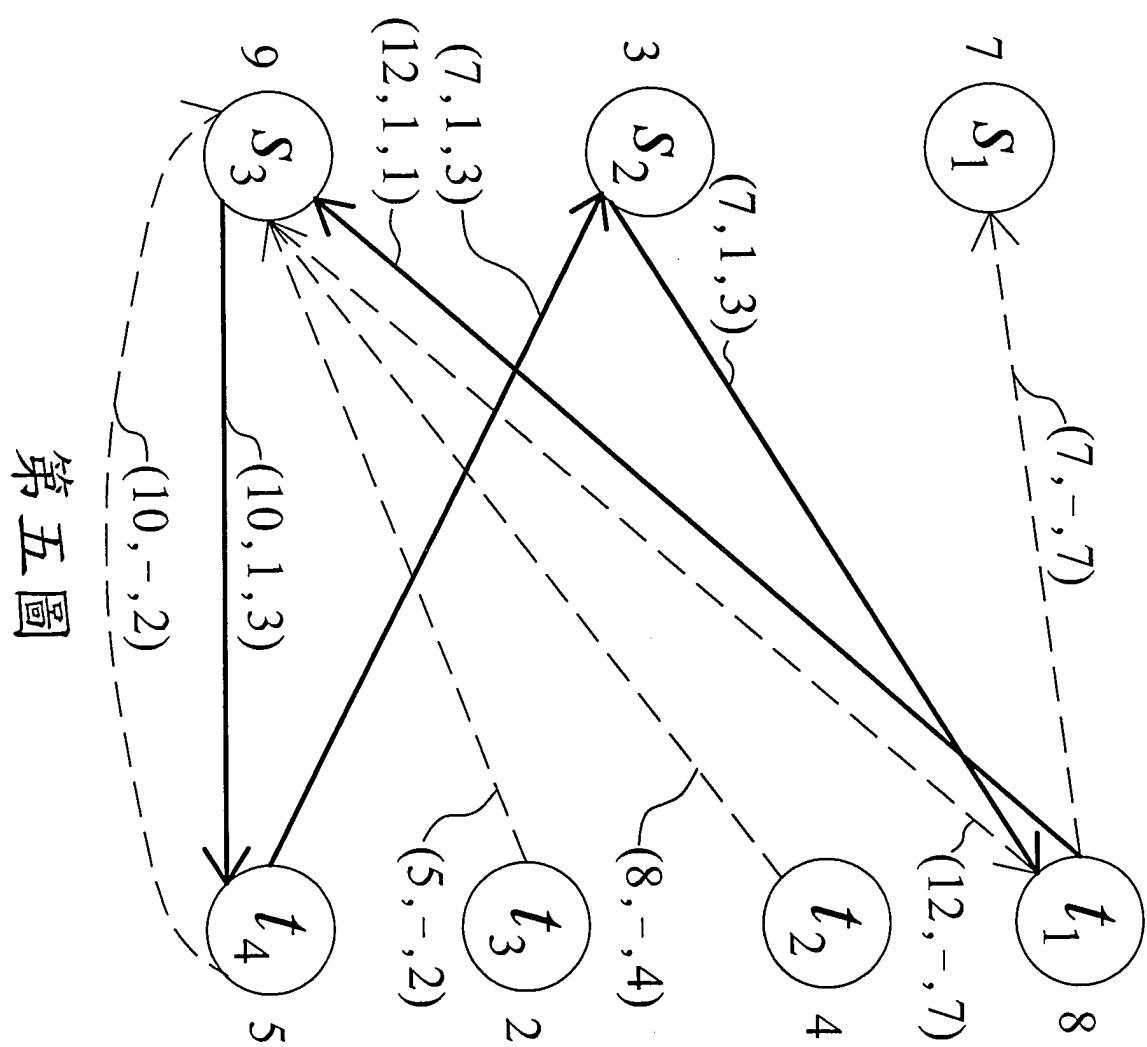


[S]

第四圖

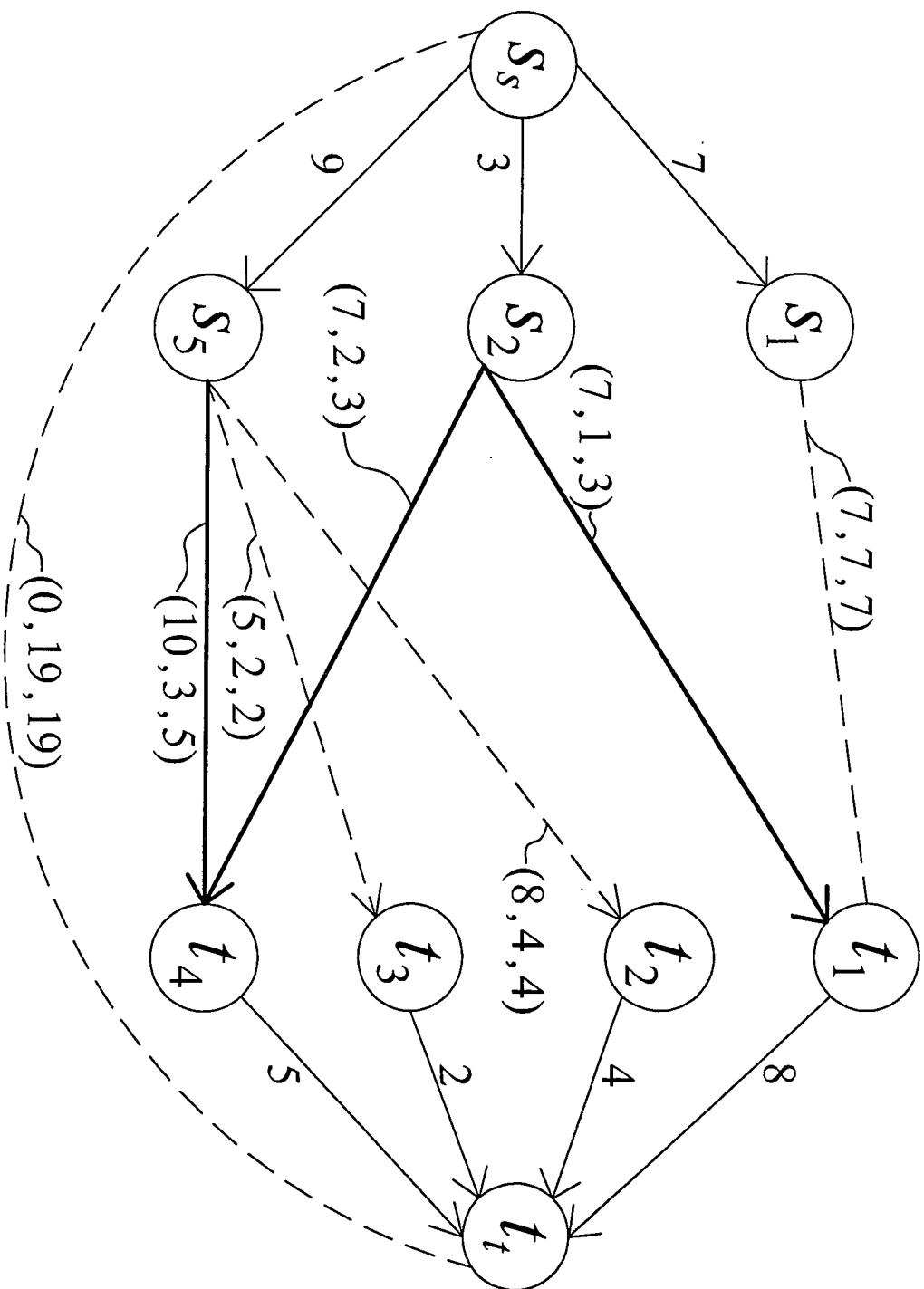


201211806



第五圖

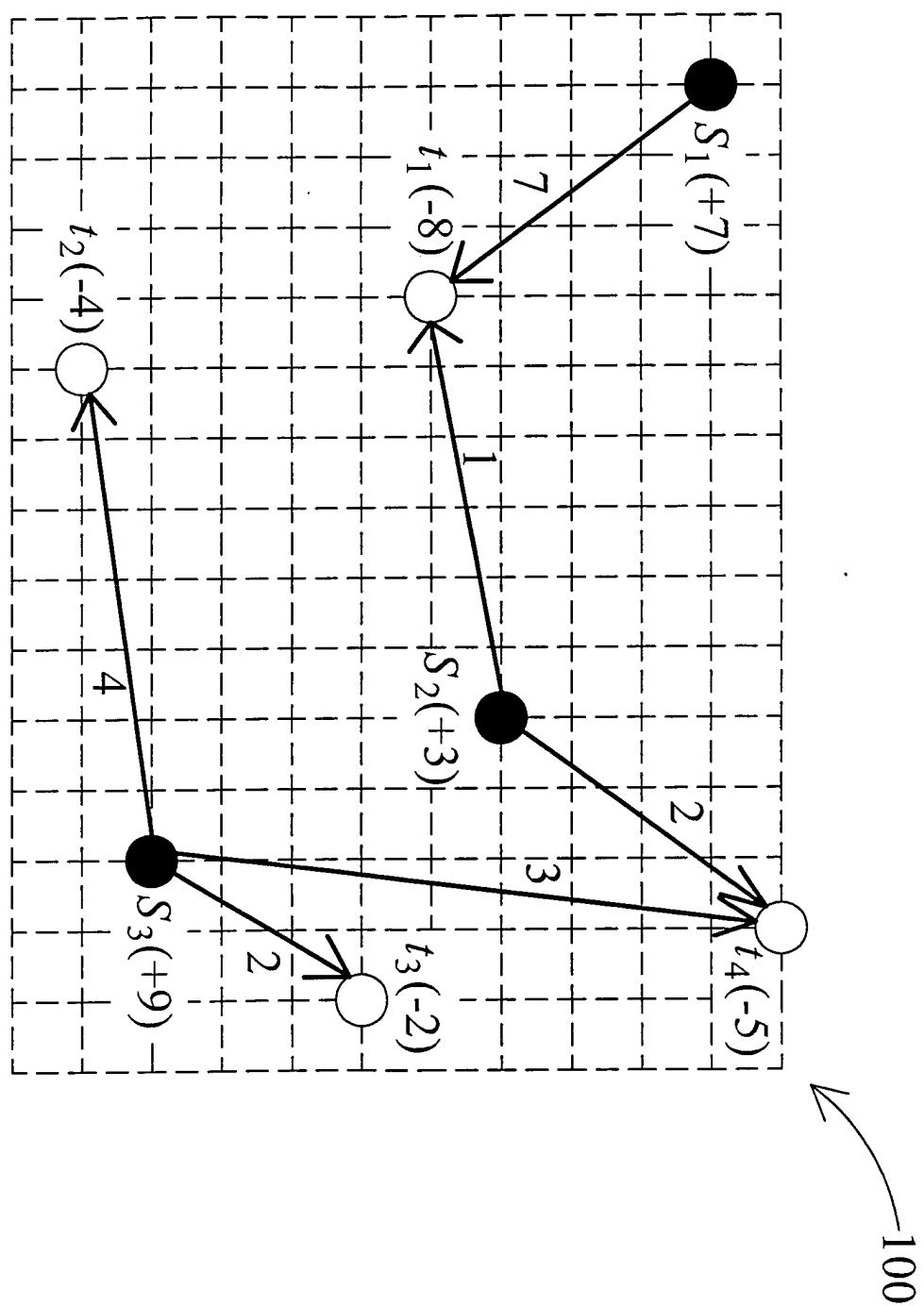
201211806



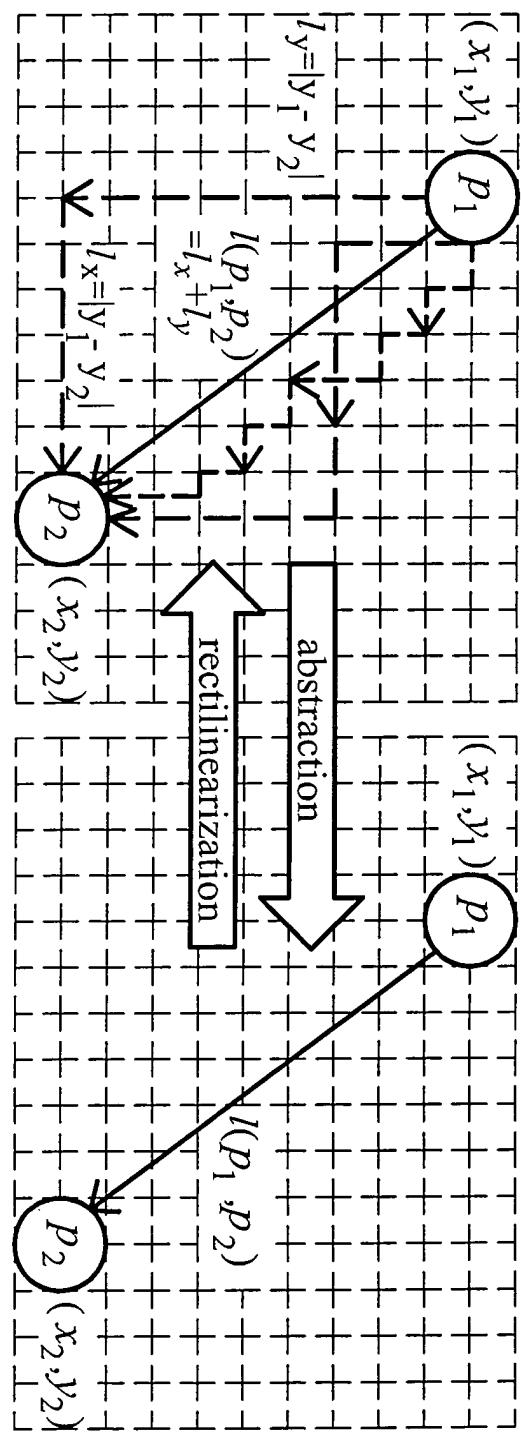
第六圖

201211806

第七圖

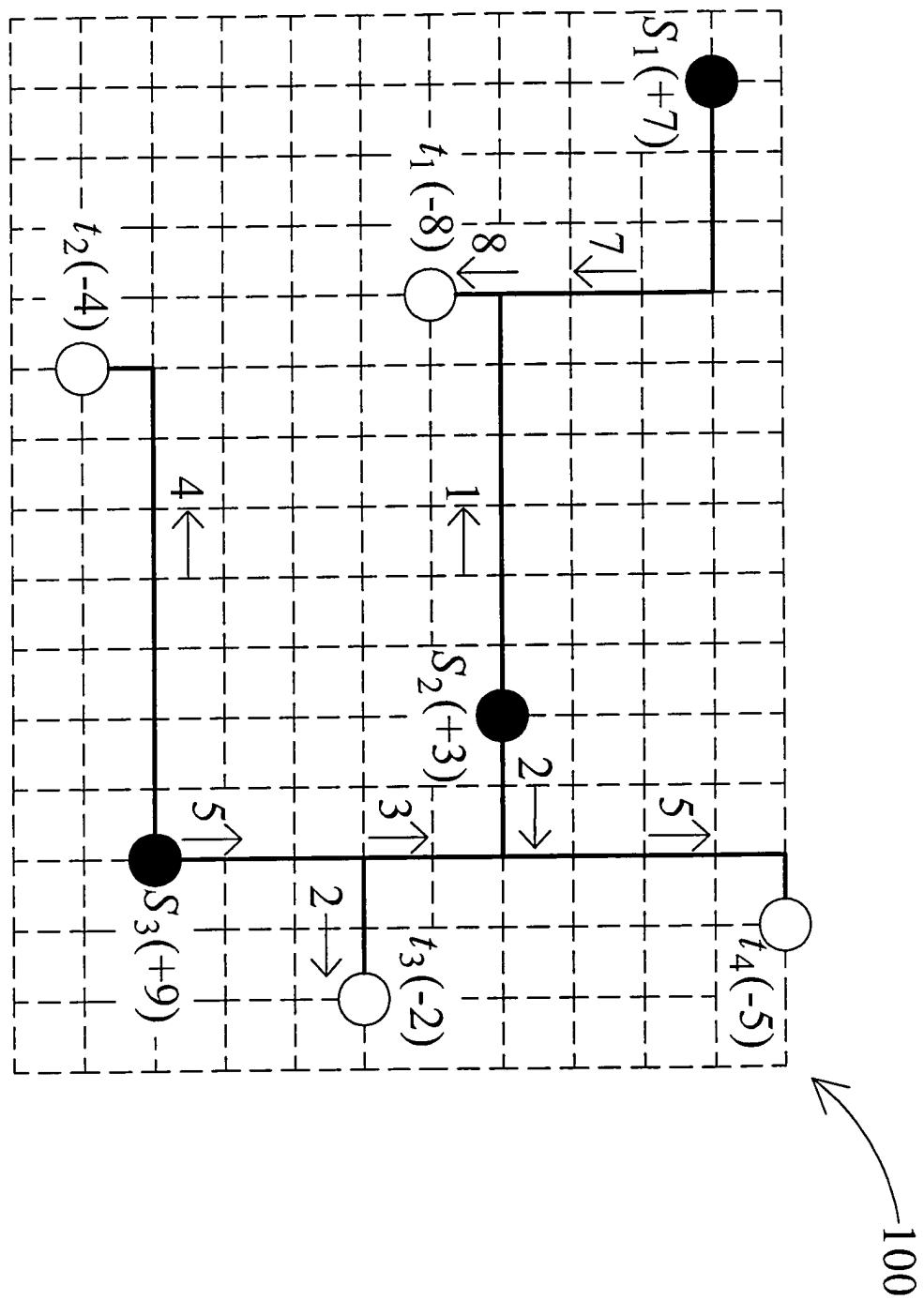


第八圖



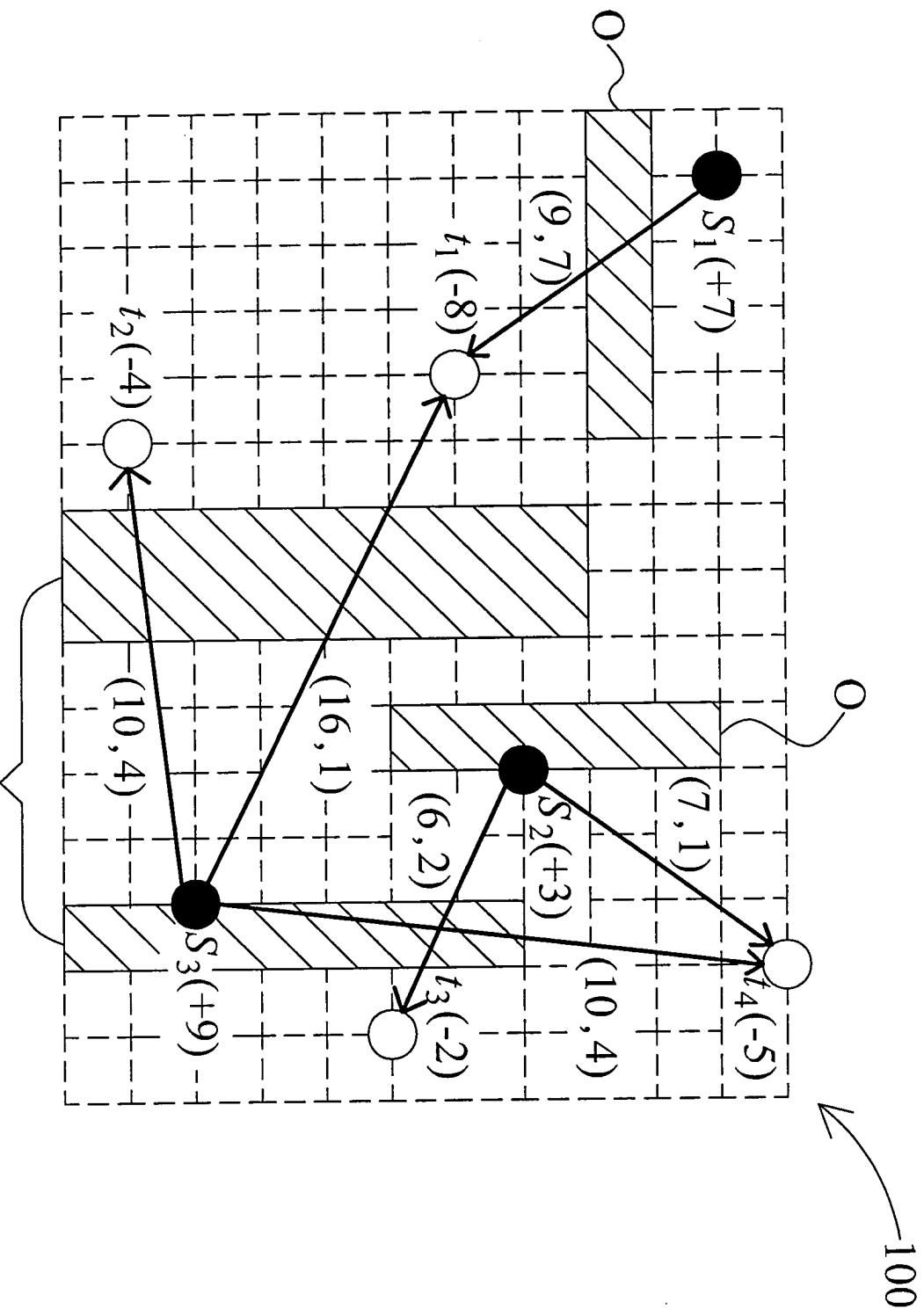
201211806

第九圖



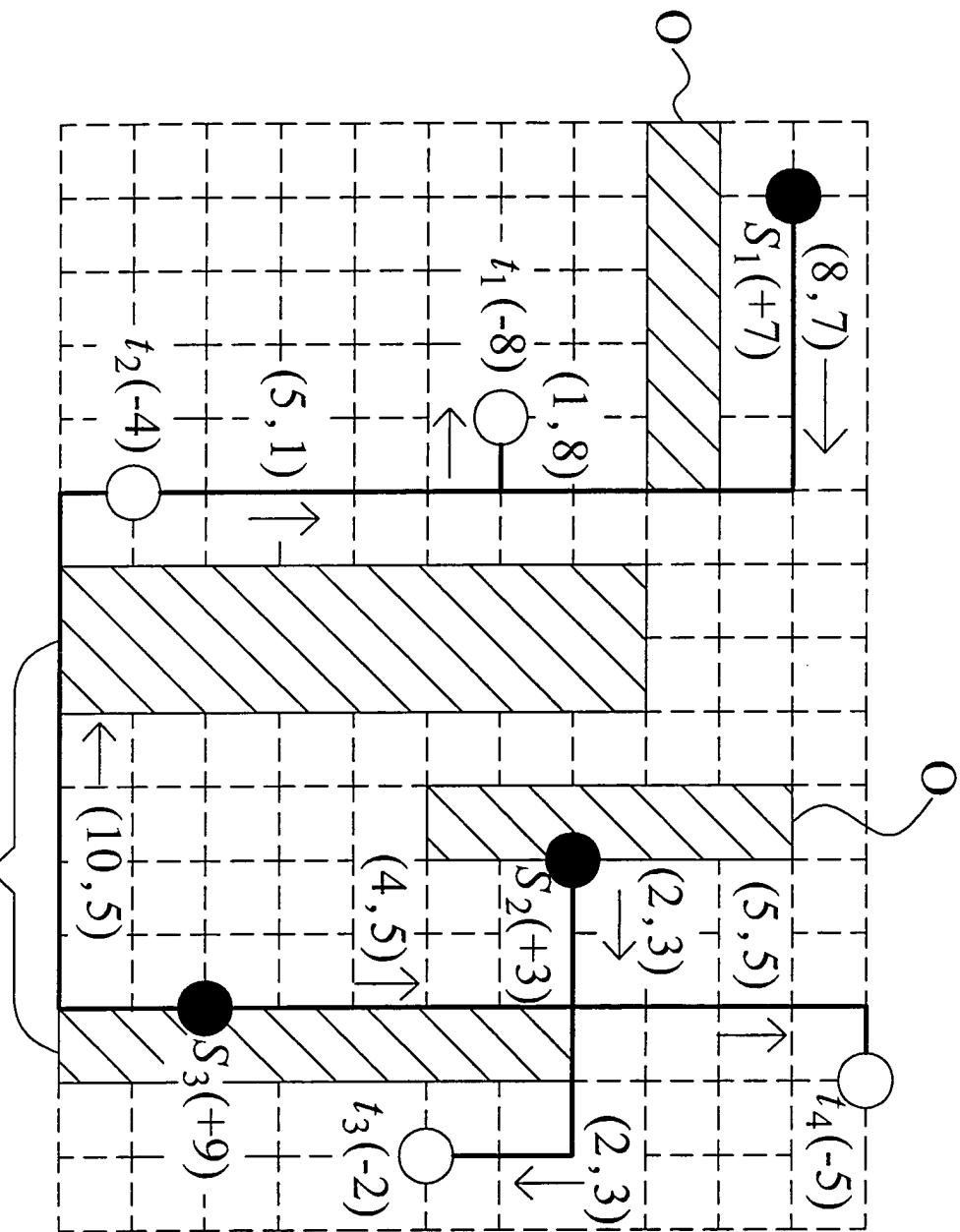
201211806

第十圖



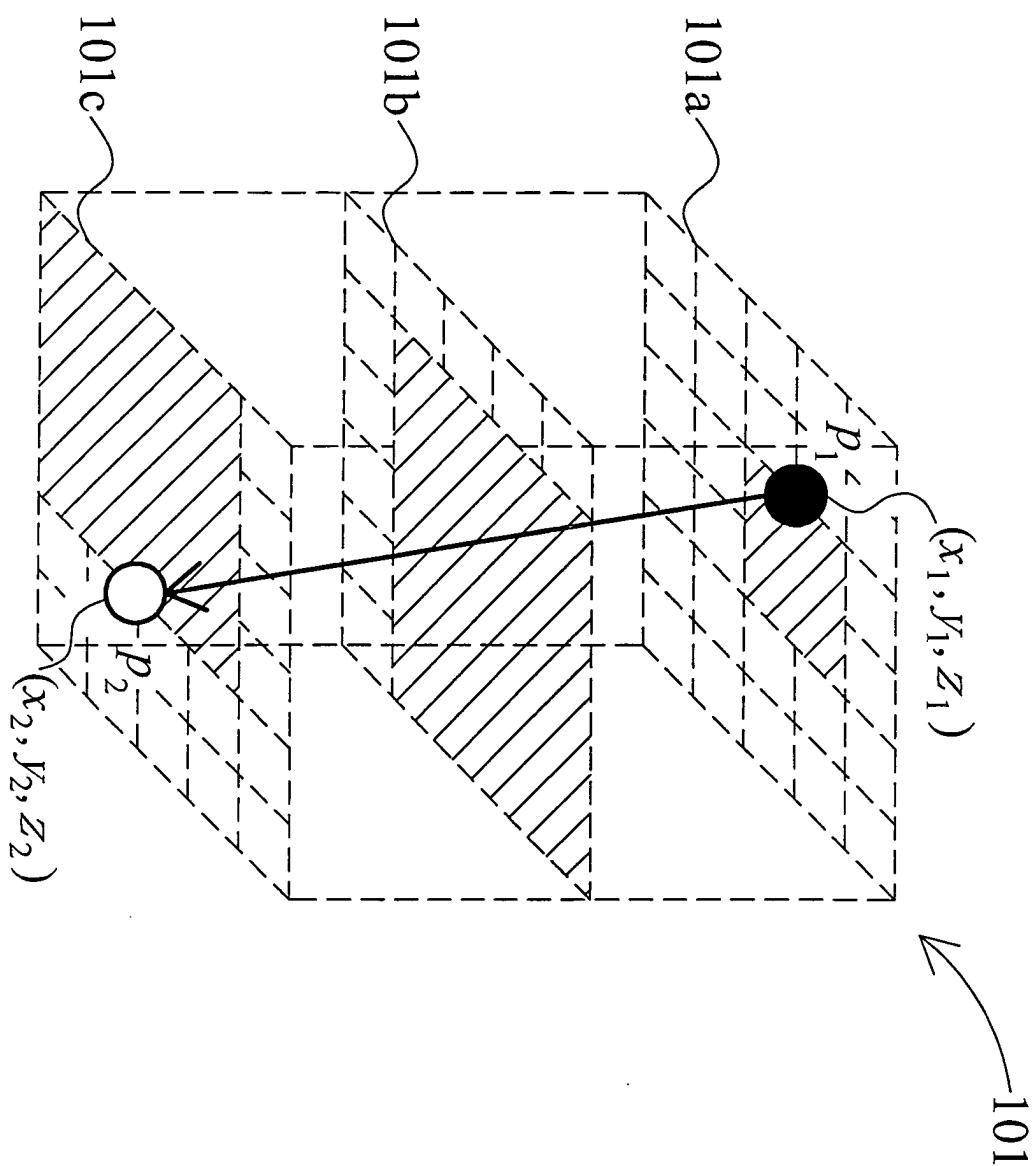
201211806

第+A圖



201211806

第十一圖



201211806

第十一圖

