



(21)申請案號：099129470

(22)申請日：中華民國 99 (2010) 年 09 月 01 日

(51)Int. Cl. : G01R31/303 (2006.01)

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)  
新竹市大學路 1001 號

(72)發明人：陳璽文 CHEN, SHI WEN (TW)；張銘宏 CHANG, MING HUNG (TW)；謝維致 HSIEH, WEI CHIH (TW)；黃威 HWANG, WEI (TW)

(74)代理人：林志鴻；陳聰浩；蘇清澤

申請實體審查：有 申請專利範圍項數：11 項 圖式數：5 共 22 頁

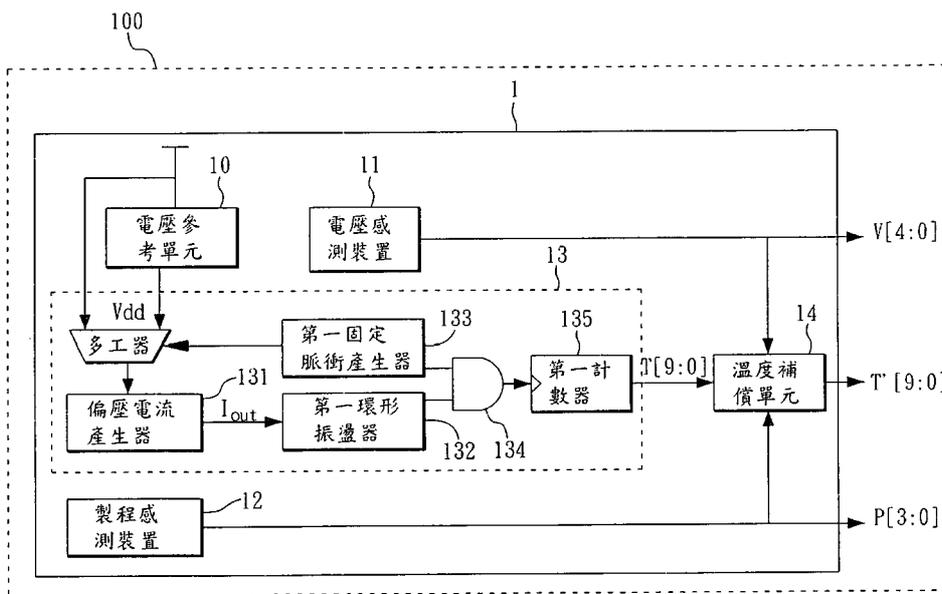
(54)名稱

全晶片上寬工作電壓溫度製程電壓的感測系統

FULLY ON-CHIP TEMPERATURE, PROCESS, AND VOLTAGE SENSOR

(57)摘要

本發明提供一種全晶片上寬工作電壓溫度製程電壓的感測系統，其係設置於一晶片上，該感測系統包含：一電壓感測裝置、一製程感測裝置、及一溫度感測裝置。其中，溫度感測裝置包含：一偏壓電流產生器、一環形振盪器、一固定脈衝產生器、一及閘、及一第一計數器。偏壓電流產生器依據晶片之工作電壓，而產生一與溫度相關之輸出電流。環形振盪器由輸出電流而產生一振盪訊號，固定脈衝產生器產生固定寬度之一脈衝訊號。第一及閘連接至環形振盪器及固定脈衝產生器，以對振盪訊號及脈衝訊號執行邏輯及運算，以產生一溫度感測訊號。



- 1：感測系統
- 10：電壓參考單元
- 11：電壓感測裝置
- 12：製程感測裝置
- 13：溫度感測裝置
- 14：溫度補償單元
- 100：晶片
- 131：偏壓電流產生器
- 132：環形振盪器
- 133：固定脈衝產生器
- 134：及閘
- 135：計數器

# 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：99129410

※申請日：10.01

※IPC 分類：G01R 31/303 (2006.01)

## 一、發明名稱：(中文/英文)

全晶片上寬工作電壓溫度製程電壓的感測系統

FULLY ON-CHIP TEMPERATURE, PROCESS, AND  
VOLTAGE SENSOR

## 二、中文發明摘要：

本發明提供一種全晶片上寬工作電壓溫度製程電壓的感測系統，其係設置於一晶片上，該感測系統包含：一電壓感測裝置、一製程感測裝置、及一溫度感測裝置。其中，溫度感測裝置包含：一偏壓電流產生器、一環形振盪器、一固定脈衝產生器、一及閘、及一第一計數器。偏壓電流產生器依據晶片之工作電壓，而產生一與溫度相關之輸出電流。環形振盪器由輸出電流而產生一振盪訊號，固定脈衝產生器產生固定寬度之一脈衝訊號。第一及閘連接至環形振盪器及固定脈衝產生器，以對振盪訊號及脈衝訊號執行邏輯及運算，以產生一溫度感測訊號。

三、英文發明摘要：

The present invention provides a fully on-chip temperature, process, and voltage sensor, which includes a voltage sensor, a process sensor and a temperature sensor. The temperature sensor includes a bias current generator, a ring oscillator, a fixed pulse generator, an AND gate, and a first counter. The bias current generator generates an output current related to temperature according to the operating voltage of chip. The ring oscillator generates an oscillation signal according to the output current. The fixed pulse generator generates a fixed pulse signal. The AND gate is connected to the ring oscillator and the fixed pulse generator for performing a logic AND operation on the oscillation signal and the fixed pulse signal, and generating a temperature sensor signal.

#### 四、指定代表圖：

(一)本案指定代表圖為：圖(1)。

(二)本代表圖之元件符號簡單說明：

1	感測系統	100	晶片
10	電壓參考單元	11	電壓感測裝置
12	製程感測裝置	13	溫度感測裝置
14	溫度補償單元		
131	偏壓電流產生器	132	環形振盪器
133	固定脈衝產生器	134	及閘
135	計數器		

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

「無」

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係關於一種感測系統，尤指一種可工作於低電壓的工作環境中之全晶片上寬工作電壓溫度製程電壓的感測系統。

### 【先前技術】

隨著科技的發展，與無線感測器相關的科技產品不斷地應用於人們的生活中。然而，無線感測器相關的電子產品，皆面臨如何有效降低功率的問題。唯有降低功率，電子產品才能延長電池的使用時間，因此，低功率的電路設計就變得相當重要。

而要達到極低的功率消耗，一般會將電路操作在次臨界電壓附近。然而，當電路在極低的電壓下操作時，其表現對溫度、製程、與電壓的變化相當敏感，很容易造成資料錯誤。其次，半導體製程不斷面臨著新的變異問題，例如：連線電容的電路延遲、訊號完整性和可靠度等。另外，運作環境下的變動雜訊在晶片工作頻率和功率消耗也同樣增加，因此電路效能呈現出更大的變異。

在無線感測的習知技術中，溫度感測均需仰賴類比數位轉換器始得實現，但使用類比數位轉換器會使得雜訊和功率消耗增加。因此，如何開發新的製程整合以提升積體電路之技術，將成為未來半導體產業所需面臨的重要課題。

**【發明內容】**

本發明之主要目的係在提供一種全晶片上寬工作電壓溫度製程電壓的感測系統，可工作於低電壓的工作環境中。本發明僅需使用少量的反向器，並且無需使用類比數位轉換器，即可產生與工作溫度成正比之訊號，並且取樣率高，功率消耗低。

為達成上述目的，本發明提供一種全晶片上寬工作電壓溫度製程電壓的感測系統，以提供電壓、溫度、製程電壓之有效偵測，該感測系統係設置於一晶片上，其包含：一電壓感測裝置，用以感測該晶片之工作電壓，以產生一電壓指示訊號；一製程感測裝置，用以感測該晶片之製程變化，以產生一製程指示訊號；以及一溫度感測裝置，用以感測該晶片之工作溫度，以產生一溫度指示訊號，該溫度感測裝置包含：一偏壓電流產生器，依據該晶片之工作電壓，而產生一與溫度相關之一輸出電流；一第一環形振盪器，連接至該偏壓電流產生器，以由該輸出電流驅動該第一環形振盪器，以產生一第一振盪訊號；一第一固定脈衝產生器，用以產生固定寬度之一第一脈衝訊號；一第一及閘，連接至該第一環形振盪器及該第一固定脈衝產生器，以對該第一振盪訊號及該第一脈衝訊號執行邏輯及運算，以產生一溫度感測訊號；以及一第一計數器，連接至該第一及閘，以計數該溫度感測訊號，俾產生一溫度指示訊號。

其中，偏壓電流產生器所產生之輸出電流係和溫度成正比，第一環形振盪器所產生之第一振盪訊號亦和溫度成正比。

另外，本發明之製程感測裝置包含：一第二環形振盪器，其係由奇數個反向器所組成，以產生一第二振盪訊號；一第二固定脈衝產生器，用以產生固定寬度之一第二脈衝訊號；一第二及閘，連接至該第二環形振盪器及該第二固定脈衝產生器，以對該第二振盪訊號及該第二脈衝訊號執行邏輯及運算，以產生一製程感測訊號；以及一第二計數器，連接至該第二及閘，以計數該製程感測訊號，俾產生該製程指示訊號。本發明使用零溫度係數之技術，可使第二環形振盪器所產生的第二振盪訊號之頻率和溫度無關。

本發明之電壓感測裝置，係由反向器、正反器、及互斥或閘所組成，以該工作電壓轉換成該電壓指示訊號。

本發明之偏壓電流產生器，係由一第一PMOS電晶體、一第二PMOS電晶體、一第一NMOS電晶體、一第二NMOS電晶體、及一電阻所組成。其中，第一NMOS電晶體及該第二NMOS電晶體工作於弱反轉區。流經該第二PMOS電晶體的該輸出電流可以用下列公式表示：

$$I_{OUT} = \frac{mV_T}{R} \times \ln \left[ \frac{W_{P1}W_{N2}}{W_{P2}W_{N1}} \right],$$

當中， $R$ 為該電阻之阻值， $V_T$ 為熱當電壓， $m$ 為一常數， $W_{P1}$ 為該第一PMOS電晶體寬度， $W_{P2}$ 為該第二PMOS電晶體寬

度， $w_{N1}$ 為該第一NMOS電晶體寬度， $w_{N2}$ 為該第二NMOS電晶體寬度。由此可知， $V_T$ 正比於絕對溫度，且該輸出電流正比於絕對溫度。本發明更可包含一溫度補償單元以接收電壓指示訊號、製程指示訊號，而對感測之溫度進行補償。

### 【實施方式】

請先參考圖1，圖1係本發明一較佳實施例之系統架構圖。如圖所示，全晶片上寬工作電壓溫度製程電壓的感測系統1係設置於一晶片100上，該感測系統1包含：一電壓參考單元10、一電壓感測裝置11、一製程感測裝置12、及一溫度感測裝置13。電壓參考單元10係接收一外部電壓而產生一工作電壓( $V_{dd}$ )予溫度感測裝置13。電壓感測裝置11係用以感測晶片100之工作電壓，以產生一電壓指示訊號( $V[4:0]$ )。製程感測裝置12係用以感測晶片100之製程變化，以產生一製程指示訊號( $P[3:0]$ )。溫度感測裝置13係用以感測晶片100之工作溫度，以產生一溫度指示訊號( $T[9:0]$ )。本發明另可包含一溫度補償單元14以接收電壓指示訊號、製程指示訊號、及溫度指示訊號，以對該晶片之溫度指示訊號( $T[9:0]$ )進行補償，而產生一修正後之溫度指示訊號( $T'[9:0]$ )。

以本實施例為例，該溫度感測裝置13包含：一偏壓電流產生器131、一第一環形振盪器132、一第一固定脈衝產生器133、一第一及閘134、及一第一計數器135。其

中，偏壓電流產生器131依據晶片100之工作電壓而產生一與工作溫度相關之一輸出電流( $I_{out}$ )，較佳地，該偏壓電流產生器131所產生之該輸出電流( $I_{out}$ )係和工作溫度成正比。第一環形振盪器132係連接至偏壓電流產生器131，以由輸出電流( $I_{out}$ )驅動第一環形振盪器132而產生一第一振盪訊號，較佳地，該第一振盪訊號和工作溫度成正比。第一固定脈衝產生器133係用以產生固定寬度之一第一脈衝訊號。第一及閘134係連接至第一環形振盪器132及第一固定脈衝產生器133，以對第一振盪訊號及第一脈衝訊號執行邏輯及運算，以產生一溫度感測訊號。第一計數器係連接至第一及閘134，以計數該溫度感測訊號而產生一溫度指示訊號(T[9:0])。

請參考圖2，其係本發明之電壓感測裝置11之系統架構圖。如圖所示，本發明之電壓感測裝置11係由十二個反向器111、六個D型正反器112、以及五個及互斥或閘(XOR)123所組成，可將工作電壓( $V_{dd}$ )轉換成電壓指示訊號(V[4:0])。此外，如前所述，前述之工作電壓( $V_{dd}$ )係屬於低電壓，如介於0.3 伏特至1 伏特之間。

接著，請參考圖3，圖3係本發明之製程感測裝置12之系統架構圖。如圖所示，該製程感測裝置12包含：一第二環形振盪器121、一第二固定脈衝產生器122、一第二及閘123、及一第二計數器124。其中，第二環形振盪器121係由奇數個反向器所組成，以產生一第二振盪訊號。第二固定脈衝產生器122包括一D型正反器1221、一

第三計數器1222、及一比較器1223，該第二固定脈衝產生器122係根據輸入第三計數器1222之輸入時脈訊號Clock以及N值大小以決定具有一固定寬度W之第二脈衝訊號。第二及閘123係連接至第二環形振盪器121及第二固定脈衝產生器122，以對第二振盪訊號及第二脈衝訊號執行邏輯及運算，以產生一製程感測訊號(fp)。第二計數器124係連接至第二及閘123，以計數該製程感測訊號而產生該製程指示訊號(P[3:0])。另外，本發明係使用零溫度係數(zero temperature coefficient)之技術，俾使該第二環形振盪器所產生的第二振盪訊號之頻率和溫度無關。

請繼續參考圖4，其係本發明之溫度感測裝置13之系統架構圖。如圖所示，該溫度感測裝置13之偏壓電流產生器131係由第一PMOS電晶體131P1、第二PMOS電晶體131P2、第一NMOS電晶體131N1、第二NMOS電晶體131N2、及電阻R所組成，其中，該第一NMOS電晶體131N1及該第二NMOS電晶體131N2係工作於弱反轉區(weak inversion region)。第一環形振盪器132係由奇數個反向器所組成，於本實施例中，該第一環形振盪器132係由五個反向器所組成。第一固定脈衝產生器133包括一D型正反器1331、一第四計數器1332、及一比較器1333，該第一固定脈衝產生器133係根據輸入第四計數器1332之輸入時脈訊號Clock以及N值大小以決定固定寬度W之第一脈衝訊號。

本發明之主要特徵在於，流經該偏壓電流產生器131之第二PMOS電晶體131P2、第二NMOS電晶體131N2的輸出電流( $I_{OUT}$ )係與溫度成正比。

輸出電流( $I_{OUT}$ )的公式推導如下。首先，流經該偏壓電流產生器131之第一PMOS電晶體131P1及第一NMOS電晶體131N1的輸入電流( $I_{IN}$ )為：

$$I_{IN} = \mu_0 C_{OX} \frac{W}{L} (m-1)(V_T)^2 \times e^{(V_{GS1}-V_{th})/mV_T},$$

其中， $\mu_0$ 為有效移動參數(Effective mobility)， $C_{OX}$ 為每單位面積柵氧化層電容值(Gate oxide capacitance per unit area)， $m$ 為一常數， $W$ 為電晶體之寬度， $L$ 為電晶體之長度， $V_T$ 為熱當電壓(Thermal Voltage)， $V_{th}$ 為門檻電壓(Threshold Voltage)。其中， $V_T = kT/q$ ， $k$ 為波茲曼常數， $T$ 為絕對溫度 $^{\circ}K$ ， $q$ 為電荷電量。

其次，流經該偏壓電流產生器131之第二PMOS電晶體131P2及第二NMOS電晶體131N2的輸出電流( $I_{OUT}$ )為：

$$I_{OUT} = \mu_0 C_{OX} \frac{W}{L} (m-1)(V_T)^2 \times e^{(V_{GS2}-V_{th})/mV_T},$$

若設定：

$$I_O = \mu_0 C_{OX} \frac{W}{L} (m-1)(V_T)^2, \quad ** \text{ (本公式有所修改，與發明$$

人所提供的PAPER不同，還請發明人協助確認) \*\*

經整理可得：

$$V_{GS1} = mV_T \times \ln \left[ \frac{I_{IN}}{I_{ON1}} \right] + V_{th} \text{ ,}$$

$$V_{GS2} = mV_T \times \ln \left[ \frac{I_{OUT}}{I_{ON2}} \right] + V_{th} \text{ .}$$

由於第一 PMOS 電晶體 131P1 與第二 PMOS 電晶體 131P2 為電流鏡 (current mirror)，因此：

$$\frac{I_{P1}}{I_{P2}} = \frac{W_{P1} / L_{P1}}{W_{P2} / L_{P2}} = \frac{I_{IN}}{I_{OUT}} \text{ , 並且}$$

$$\frac{I_{ON1}}{I_{ON2}} = \frac{W_{N1} / L_{N1}}{W_{N2} / L_{N2}} \text{ ,}$$

綜合上述，可推得：

$$I_{OUT} = \frac{V_{GS1} - V_{GS2}}{R} = \frac{mV_T \times \ln \left[ \frac{I_{IN} \times I_{ON2}}{I_{OUT} \times I_{ON1}} \right]}{R} = \frac{mV_T}{R} \times \ln \left[ \frac{W_{P1} W_{N2} / L_{P1} L_{N2}}{W_{P2} W_{N1} / L_{P2} L_{N1}} \right] \text{ .}$$

$$\text{倘若 } L_{P1} = L_{P2} = L_{N1} = L_{N2} \text{ , 則 } I_{OUT} = \frac{mV_T}{R} \times \ln \left[ \frac{W_{P1} W_{N2}}{W_{P2} W_{N1}} \right] \text{ .}$$

由於  $V_T$  正比於絕對溫度，因此，由上述公式可知輸出電流 ( $I_{our}$ ) 係正比於溫度。

圖 5 所示則為運作於各種工作電壓 (0.3V、0.35V、0.4V、0.45V、0.5V) 時，輸出電流 ( $I_{our}$ ) 與溫度的關係圖。從圖中可看出，當工作電壓介於 0.3 伏特至 1 伏特之間時，輸出電流 ( $I_{our}$ ) 與溫度 (晶片之工作溫度) 係成正比。

綜上所述，偏壓電流產生器 131 之第二 PMOS 電晶體 131P2、第二 NMOS 電晶體 131N2 的輸出電流 ( $I_{our}$ ) 係與溫度成正比。該輸出電流 ( $I_{our}$ ) 係在傳送至第一環形振盪器 132 而產生第一振盪訊號，由此，第一振盪訊號的震盪頻率係正比於溫度，其在與固定寬度之第一脈衝訊號相比較，則能產生與溫度成正比的感測訊號。

經由本發明所提供之全晶片上寬工作電壓溫度製程電壓的感測系統，無需使用類比數位轉換器、能隙參考 (Bandgap reference)，即可根據溫度而產生與溫度成正比的電流。並且，透過電壓感測裝置、及製程感測裝置的設置，更可對溫度量測進行補償、校正。本發明所提供之感測系統，可運作於低工作電壓 (0.3~1.0 伏特)，其功率消耗相當低，無論就目的、手段及功效，在在均顯示其迥異於習知技術之特徵，極具實用價值。

然而，上述諸多實施例僅係為了便於說明而舉例而已，本發明所主張之權利範圍自應以申請專利範圍所述為準，而非僅限於上述實施例。

## 【圖式簡單說明】

圖1係本發明一較佳實施例之系統架構圖。

圖2係本發明之電壓感測裝置之系統架構圖。

圖3係本發明之製程感測裝置之系統架構圖。

圖4係本發明之溫度感測裝置之系統架構圖。

圖5係輸出電流與溫度的關係圖。

## 【主要元件符號說明】

1	感測系統	100	晶片
10	電壓參考單元	11	電壓感測裝置
12	製程感測裝置	13	溫度感測裝置
14	溫度補償單元		
111	反向器	112,1221, D型正反器	
		1331	
113	及互斥或閘		
131	偏壓電流產生器	121,132	環形振盪器
122,133	固定脈衝產生器	123,134	及閘
124,135,	計數器	1223,1333	比較器
1222,1332			
131P1,	PMOS電晶體	131N1,	NMOS電晶體
131P2		131N2	
R	電阻		

## 七、申請專利範圍：

1. 一種全晶片上寬工作電壓溫度製程電壓的感測系統，其係設置於一晶片上，該感測系統包含：

一電壓感測裝置，用以感測該晶片之工作電壓，以產生一電壓指示訊號；

一製程感測裝置，用以感測該晶片之製程變化，以產生一製程指示訊號；以及

一溫度感測裝置，用以感測該晶片之工作溫度，以產生一溫度指示訊號，該溫度感測裝置包含：

一偏壓電流產生器，依據該晶片之工作電壓，而產生一與溫度相關之一輸出電流；

一第一環形振盪器，連接至該偏壓電流產生器，以由該輸出電流驅動該第一環形振盪器，以產生一第一振盪訊號；

一第一固定脈衝產生器，用以產生固定寬度之一第一脈衝訊號；

一第一及閘，連接至該第一環形振盪器及該第一固定脈衝產生器，以對該第一振盪訊號及該第一脈衝訊號執行邏輯及運算，以產生一溫度感測訊號；以及

一第一計數器，連接至該第一及閘，以計數該溫度感測訊號，俾產生該溫度指示訊號。

2. 如申請專利範圍第1項所述之感測系統，其中，該偏壓電流產生器所產生之該輸出電流係和該晶片之工作溫度成正比。

3. 如申請專利範圍第2項所述之感測系統，其中，由該輸出電流所驅動的該第一環形振盪器所產生之該第一振盪訊號和該晶片之工作溫度成正比。

4. 如申請專利範圍第3項所述之感測系統，其中，該製程感測裝置包含：

一 第二環形振盪器，其係由奇數個反向器所組成，以產生一第二振盪訊號；

一 第二固定脈衝產生器，用以產生固定寬度之一第二脈衝訊號；

一 第二及閘，連接至該第二環形振盪器及該第二固定脈衝產生器，以對該第二振盪訊號及該第二脈衝訊號執行邏輯及運算，以產生一製程感測訊號；以及

一 第二計數器，連接至該第二及閘，以計數該製程感測訊號，俾產生該製程指示訊號。

5. 如申請專利範圍第4項所述之感測系統，其中，其使用零溫度係數之技術，俾使該第二環形振盪器所產生的第二振盪訊號之頻率和該晶片之工作溫度無關。

6. 如申請專利範圍第5項所述之感測系統，其中，該電壓感測裝置係由反向器、正反器、及互斥或閘所組成，以該工作電壓轉換成該電壓指示訊號。

7. 如申請專利範圍第6項所述之感測系統，其中，該偏壓電流產生器係由一第一PMOS電晶體、一第二PMOS電晶體、一第一NMOS電晶體、一第二NMOS電晶體、及一電阻所組成。

8. 如申請專利範圍第7項所述之感測系統，其中，該第一NMOS電晶體及該第二NMOS電晶體工作於弱反轉區。

9. 如申請專利範圍第8項所述之感測系統，其中，流經該第二PMOS電晶體的該輸出電流可以用下列公式表示：

$$I_{OUT} = \frac{mV_T}{R} \times \ln \left[ \frac{W_{P1}W_{N2}}{W_{P2}W_{N1}} \right],$$

當中， $R$ 為該電阻之阻值， $V_T$ 為熱當電壓， $m$ 為一常數， $W_{P1}$ 為該第一PMOS電晶體寬度， $W_{P2}$ 為該第二PMOS電晶體寬度， $W_{N1}$ 為該第一NMOS電晶體寬度， $W_{N2}$ 為該第二NMOS電晶體寬度。

10. 如申請專利範圍第9項所述之感測系統，其中，該熱當電壓正比於絕對溫度，且該輸出電流正比於絕對溫度。

11. 如申請專利範圍第1項所述之感測系統，其中，更包含一溫度補償單元以接收該電壓指示訊號、該製程指示訊號、及溫度指示訊號，以對該溫度指示訊號進行補償。

八、圖式 (請見下頁)：

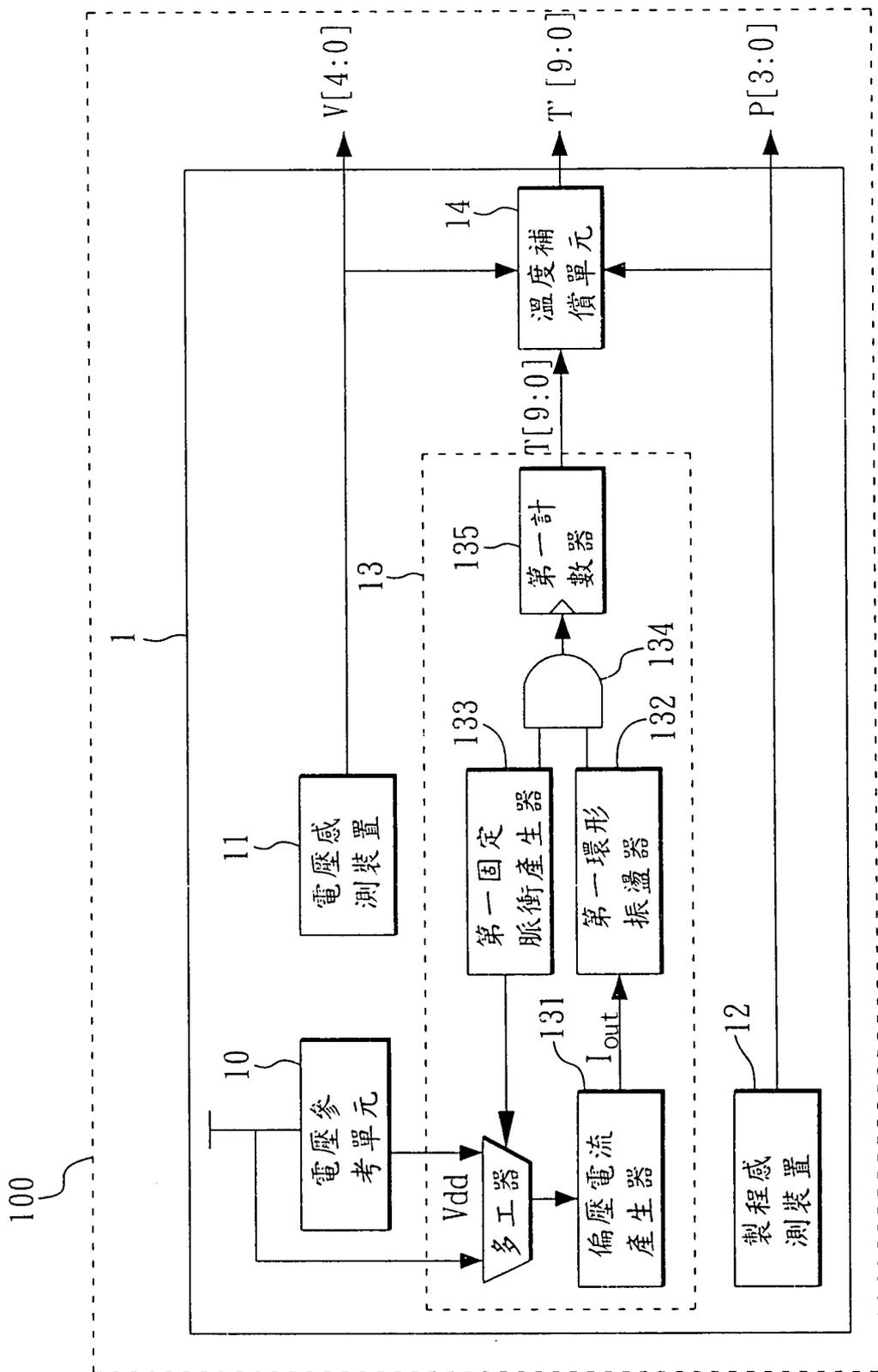


圖1

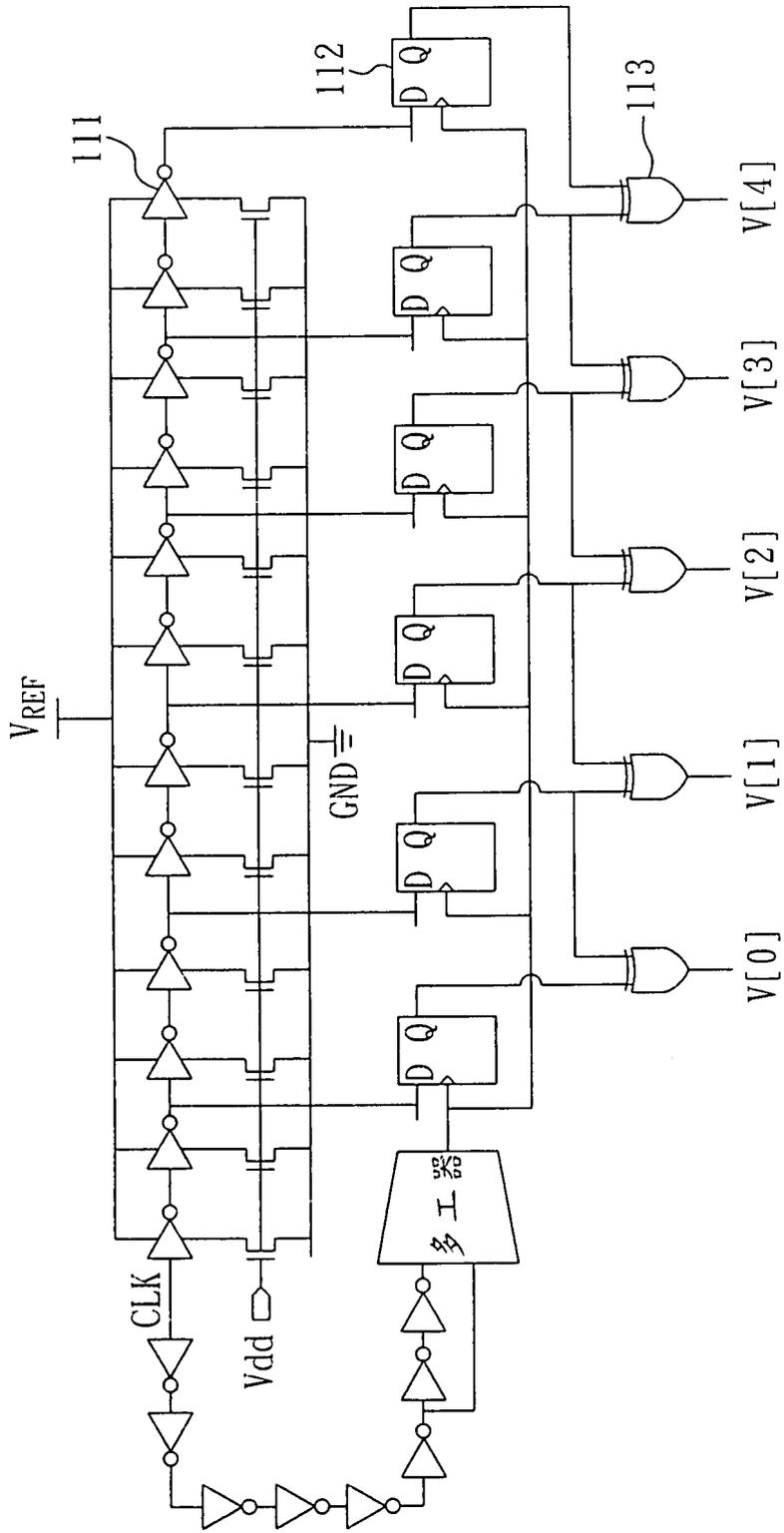


圖2

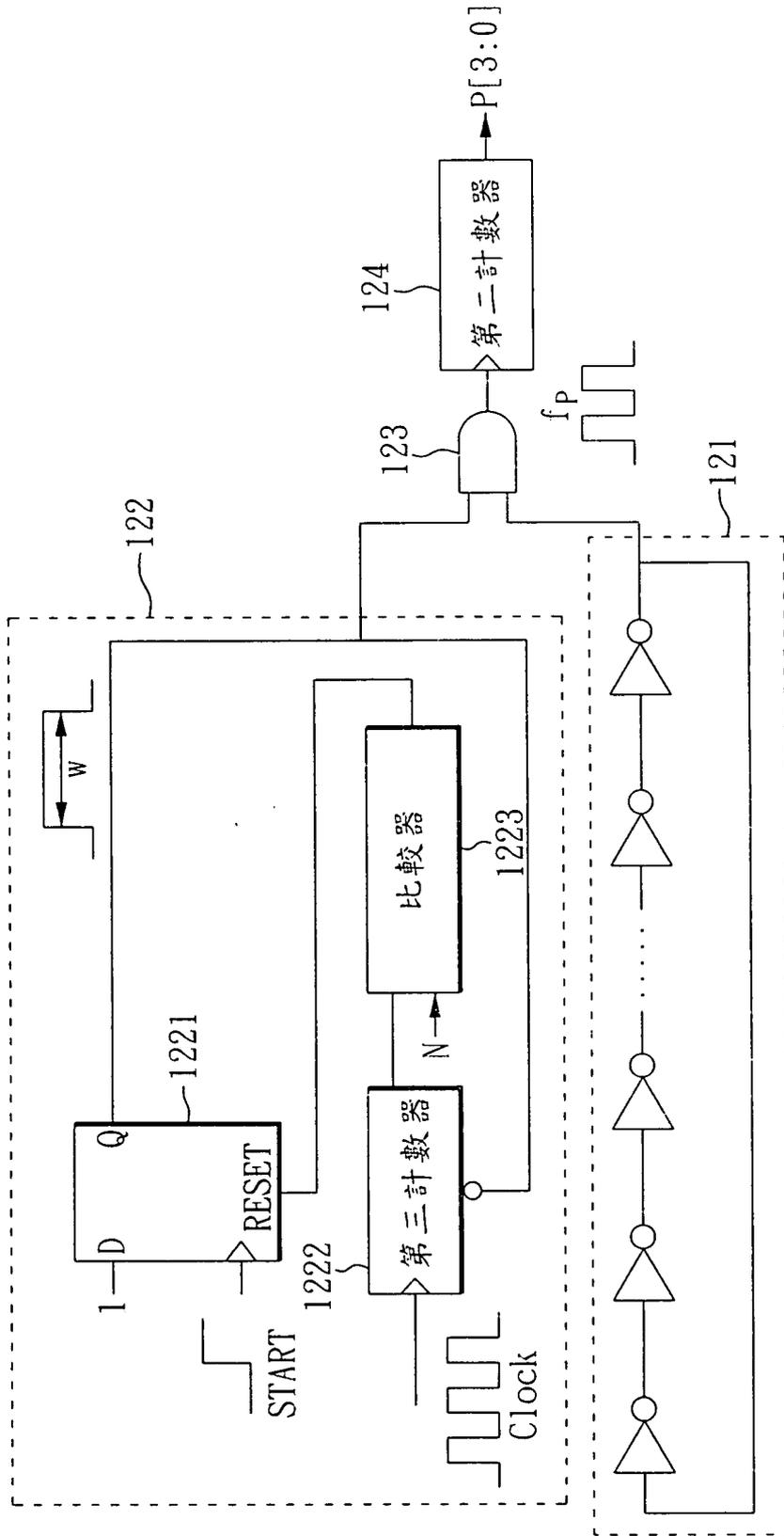


圖3

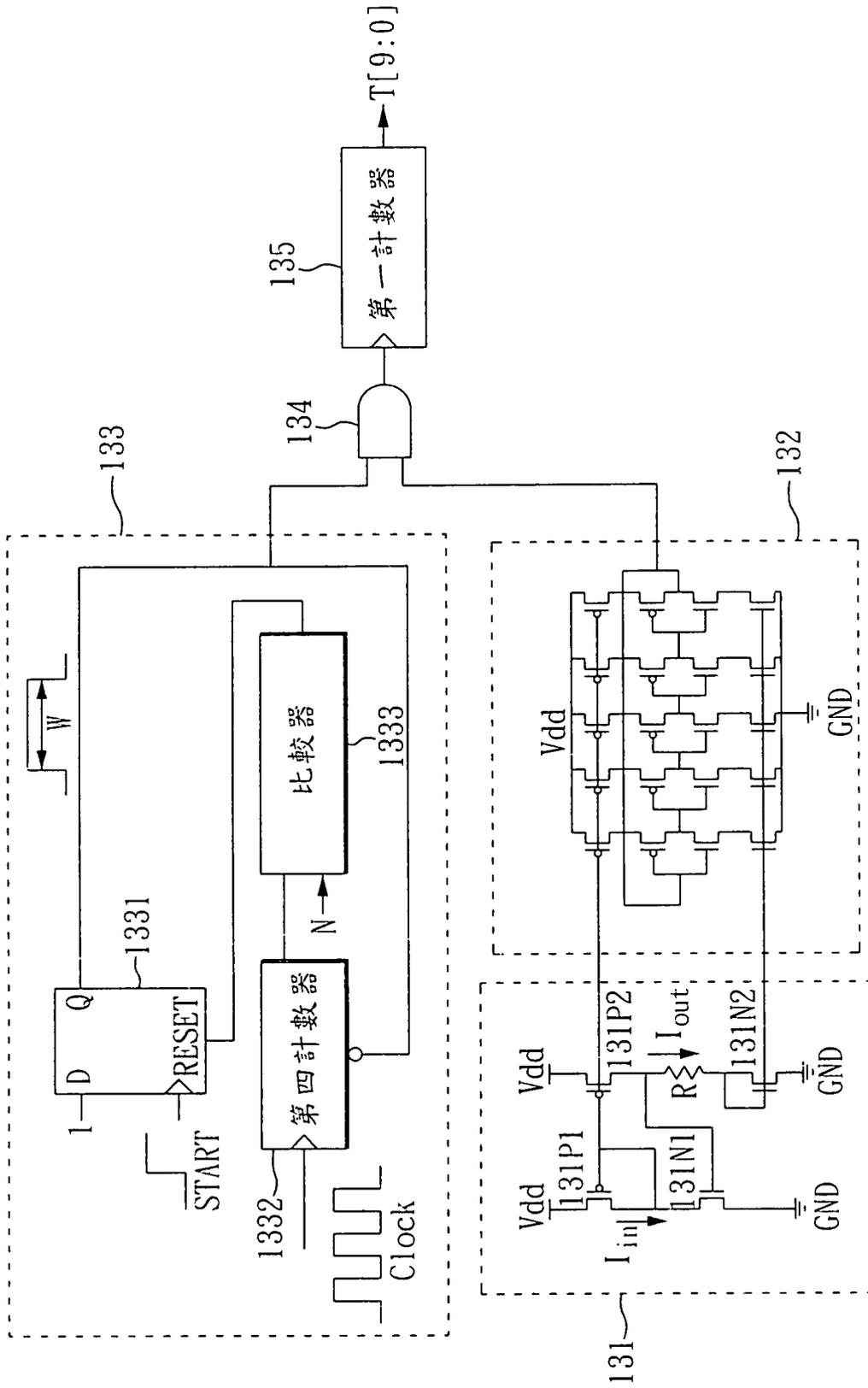


圖4

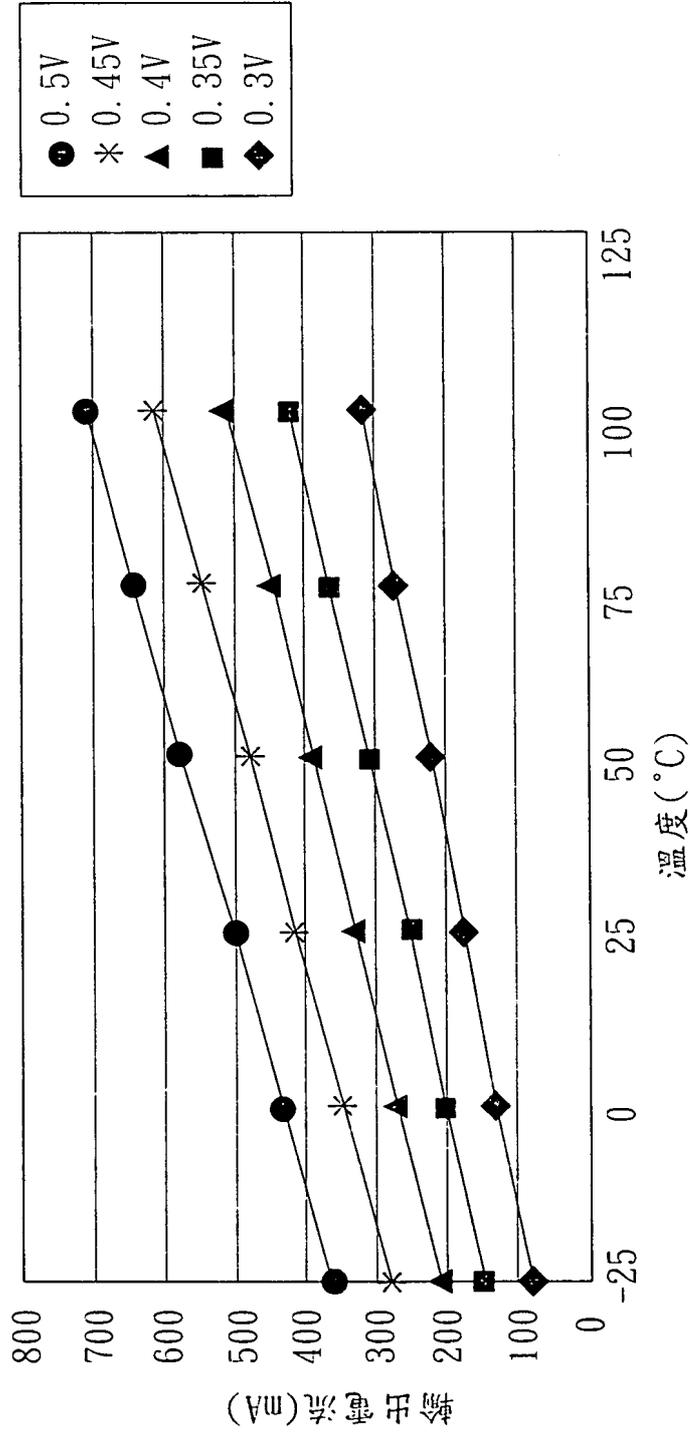


圖5

第三計數器 1222、及一比較器 1223，該第二固定脈衝產生器 122 係根據輸入第三計數器 1222 之輸入時脈訊號 Clock 以及 N 值大小以決定具有一固定寬度 W 之第二脈衝訊號。第二及閘 123 係連接至第二環形振盪器 121 及第二固定脈衝產生器 122，以對第二振盪訊號及第二脈衝訊號執行邏輯及運算，以產生一製程感測訊號 (fp)。第二計數器 124 係連接至第二及閘 123，以計數該製程感測訊號而產生該製程指示訊號 (P[3:0])。另外，本發明係使用零溫度係數 (zero temperature coefficient) 之技術，俾使該第二環形振盪器所產生的第二振盪訊號之頻率和溫度無關。

請繼續參考圖 4，其係本發明之溫度感測裝置 13 之系統架構圖。如圖所示，該溫度感測裝置 13 之偏壓電流產生器 131 係由第一 PMOS 電晶體 131P1、第二 PMOS 電晶體 131P2、第一 NMOS 電晶體 131N1、第二 NMOS 電晶體 131N2、及電阻 R 所組成，其中，該第一 NMOS 電晶體 131N1 及該第二 NMOS 電晶體 131N2 係工作於弱反轉區 (weak inversion region)。第一環形振盪器 132 係由奇數個反向器所組成，於本實施例中，該第一環形振盪器 132 係由五個反向器所組成。第一固定脈衝產生器 133 包括一 D 型正反器 1331、一第四計數器 1332、及一比較器 1333，該第一固定脈衝產生器 133 係根據輸入第四計數器 1332 之輸入時脈訊號 Clock 以及 N 值大小以決定固定寬度 W 之第一脈衝訊號。

本發明之主要特徵在於，流經該偏壓電流產生器 131 之第二 PMOS 電晶體 131P2、第二 NMOS 電晶體 131N2 的輸出電流 ( $I_{OUT}$ ) 係與溫度成正比。

輸出電流 ( $I_{OUT}$ ) 的公式推導如下。首先，流經該偏壓電流產生器 131 之第一 PMOS 電晶體 131P1 及第一 NMOS 電晶體 131N1 的輸入電流 ( $I_{IN}$ ) 為：

$$I_{IN} = \mu_0 C_{OX} \frac{W}{L} (m-1)(V_T)^2 \times e^{(V_{GS1}-V_{th}/mV_T)},$$

其中， $\mu_0$  為有效移動參數 (Effective mobility)， $C_{OX}$  為每單位面積柵氧化層電容值 (Gate oxide capacitance per unit area)， $m$  為一常數， $W$  為電晶體之寬度， $L$  為電晶體之長度， $V_T$  為熱當電壓 (Thermal Voltage)， $V_{th}$  為門檻電壓 (Threshold Voltage)。其中， $V_T = kT/q$ ， $k$  為波茲曼常數， $T$  為絕對溫度 °K， $q$  為電荷電量。

其次，流經該偏壓電流產生器 131 之第二 PMOS 電晶體 131P2 及第二 NMOS 電晶體 131N2 的輸出電流 ( $I_{OUT}$ ) 為：

$$I_{OUT} = \mu_0 C_{OX} \frac{W}{L} (m-1)(V_T)^2 \times e^{(V_{GS2}-V_{th}/mV_T)},$$

若設定：

$$I_O = \mu_0 C_{OX} \frac{W}{L} (m-1)(V_T)^2,$$

經整理可得：