

(21) 申請案號：099116654

(22) 申請日：中華民國 99 (2010) 年 05 月 25 日

(51) Int. Cl. : G01K7/01 (2006.01)

H03MI/12 (2006.01)

(71) 申請人：國立交通大學（中華民國）NATIONAL CHIAO TUNG UNIVERSITY (TW)
新竹市大學路 1001 號

(72) 發明人：林明澤 LIN, MING TSE (TW) ; 洪崇智 HUNG, CHUNG CHIH (TW)

(74) 代理人：林火泉

申請實體審查：有 申請專利範圍項數：10 項 圖式數：3 共 18 頁

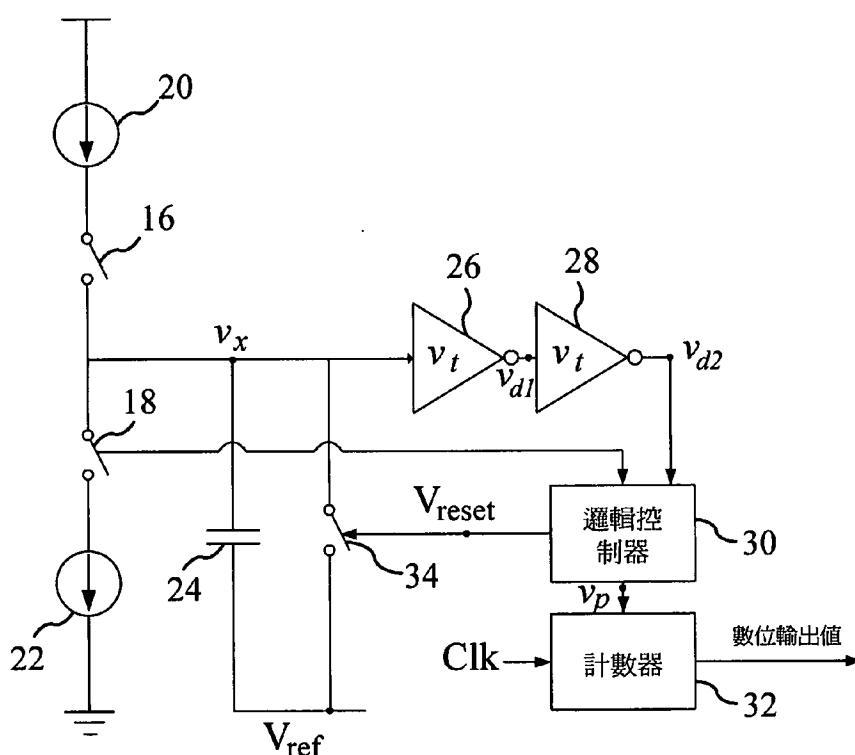
(54) 名稱

電流式雙斜率溫度數位轉換裝置

CURRENT MODE DUAL-SLOPE TEMPERATURE-TO-DIGITAL CONVERSION DEVICE

(57) 摘要

本發明係揭露一種電流式雙斜率溫度數位轉換裝置，包含一溫度相依電流源與一參考電流源，首先，溫度相依電流源對一電容充電，接著參考電流源對電容進行放電，電容係連接至少一觸發器，觸發器根據電容之端電壓輸出一第一數位訊號至一邏輯控制器中，邏輯控制器再根據第一數位訊號，輸出一第二數位訊號至一時間至數位轉換器中，轉換器在參考電流對電容放電時，且第一數位訊號變動前，接收第二數位訊號與一時脈訊號，以產生對應之數位輸出值。本發明利用雙斜率架構達成高線性解析度的要求，以避免一般時域電路所產生的曲率效應。



16：第一開關

18：第二開關

20：溫度相依電流源

22：參考電流源

24：電容

26：反向器

28：反向器

30：邏輯控制器

32：計數器

34：重置開關

201142259

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：99116654

※申請日：99.5.25

※IPC分類：G01K 7/01 (2006.01)
H03M 1/12 (2006.01)

一、發明名稱：(中文/英文)

電流式雙斜率溫度數位轉換裝置 / current mode dual-slope temperature-to-digital conversion device

二、中文發明摘要：

本發明係揭露一種電流式雙斜率溫度數位轉換裝置，包含一溫度相依電流源與一參考電流源，首先，溫度相依電流源對一電容充電，接著參考電流源對電容進行放電，電容係連接至少一觸發器，觸發器根據電容之端電壓輸出一第一數位訊號至一邏輯控制器中，邏輯控制器再根據第一數位訊號，輸出一第二數位訊號至一時間至數位轉換器中，轉換器在參考電流對電容放電時，且第一數位訊號變動前，接收第二數位訊號與一時脈訊號，以產生對應之數位輸出值。本發明利用雙斜率架構達成高線性解析度的要求，以避免一般時域電路所產生的曲率效應。

三、英文發明摘要：

A current mode dual-slope temperature-to-digital conversion device is disclosed. The conversion device comprises a temperature dependent current source and a reference current source. Firstly, a capacitor is charged by the temperature dependent current source. Next, the capacitor is discharged by the reference current source. The capacitor is coupled to at least one trigger, and the trigger sends out a first digital signal to a logic controller by the voltage of the capacitor. Then, the logic controller sends out a second digital signal to a time-to-digital converter according to the first digital signal. When the capacitor is discharged by the reference current source and before the first digital signal is varied, the converter receives the second digital signal and a clock signal to generate a corresponding digital output value. The present invention achieves the requirement of the high linearity resolution with the dual-slope architecture lest the curvature effect resulted from the time-domain circuit be occurred.

四、指定代表圖：

(一)本案指定代表圖為：第（2）圖。

(二)本代表圖之元件符號簡單說明：

16 第一開關

18 第二開關

20 溫度相依電流源

22 參考電流源

24 電容

26 反向器

28 反向器

30 邏輯控制器

32 計數器

34 重置開關

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

本發明係有關一種轉換裝置，特別是關於一種電流式雙斜率溫度數位轉換裝置。

【先前技術】

人類日常生活中常常運用到溫度資料，例如空調系統、冰箱及消防器材等。用來感測溫度的元件有很多種，可能是利用電阻的變化、電動勢的產生、顏色或體積的改變等各種方式來表現溫度的變化，而半導體材料其導電性受溫度的影響很大，因此以半導體材料所構成的積體電路之導電性也會受到溫度的影響，由此可利用積體電路特性隨溫度來改變的方式以製造感溫用的積體電路。

一般溫度感測裝置如第 1 圖所示，包含一溫度相依感測器 10、一參考源電路 12 及類比至數位轉換器（ADC）14；其中溫度相依感測器 10 主要用來產生隨溫度變化之電流與電壓，參考源電路 12 之功能則為產生與溫度無關的能隙參考電壓或電流源，至於類比至數位轉換器 14 則是將溫度相依感測器 10 與參考源電路 12 兩者之電壓差或電流差轉換成數位訊號。

溫度感測裝置可粗略分為兩種架構，即電壓域操作與時域操作。對於電壓域操作架構而言，在一定操作電壓下，為了達高解析度及高精確度之要求，必須要有複雜的校正電路，但如此便增加了研發時間、成本、消耗功率，及製成可攜性的問題。另對於時域操作架構，時域分割將沒有電壓擺幅限制，亦不需要額外的校正電路。然而，時域操作架構係使用反向器或延遲元件做溫度相依感測器，因此再轉換特性曲線存在有相當曲率的問

題。

因此，本發明係在針對上述之困擾，提出一種電流式雙斜率溫度數位轉換裝置，以解決習知所產生的問題。

【發明內容】

本發明之主要目的，在於提供一種電流式雙斜率溫度數位轉換裝置，其係利用雙斜率架構實現溫度數位轉換，並同時達成高線性解析度的要求，以避免一般時域電路所產生的曲率效應。

本發明之另一目的，在於提供一種電流式雙斜率溫度數位轉換裝置，其係利用電流源與電容組成的電流式積分器取代傳統之放大器式積分器，並採用對溫度較不敏感且省電、小面積的反向器取代傳統之比較器，以達到小面積與低功耗等優點。

為達上述目的，本發明提供一種電流式雙斜率溫度數位轉換裝置，其包含相互連接之一第一、第二開關，且其受一組非重疊控制訊號控制，第一、第二開關分別連接一溫度相依電流源與一參考電流源，其係分別產生一溫度相依電流與一參考電流。一電容之一端連接第一、第二開關，另一端連接一參考電壓，在第一開關導通時，溫度相依電流對電容充電，在第二開關導通時，參考電流對電容放電。第一、第二開關與電容係連接至少一觸發器之輸入端，觸發器設有一觸發電壓，並比較電容之端電壓與觸發電壓，以輸出一第一數位訊號，此觸發器可以反向器實現。一邏輯控制器連接觸發器之輸出端與第二開關，並接收第一數位訊號，以根據第二開關之開關狀態與第一數位訊號，輸出一第二數位訊號。邏輯控制器更連接一時間至數位轉換器，在參考電流對電容放電時，且第一數位訊號變動前，

201142259

轉換器接收第二數位訊號與一時脈訊號，並依據第二數位訊號，從時脈訊號計算對應之時脈數，以產生對應之數位輸出值。

茲為使 貴審查委員對本發明之結構特徵及所達成之功效更有進一步之瞭解與認識，謹佐以較佳之實施例圖及配合詳細之說明，說明如後：

【實施方式】

請參閱第 2 圖，本發明包含一第一、第二開關 16、18，其係受一組非重疊控制訊號控制，亦即當第一開關 16 導通時，第二開關 18 需呈截止狀態；或當第一開關 16 截止時，第二開關 18 需呈導通狀態；或第一、第二開關 16、18 同時截止；但第一、第二開關 16、18 不可同時導通。第一、第二開關 16、18 分別連接一參考電流源 20 與一溫度相依電流源 22，此兩電流源 20、22 皆為直流電流源，參考電流源 20 係產生一參考電流，溫度相依電流源 22 係產生一溫度相依電流，且溫度相依電流係與溫度成正比，當溫度愈高，則溫度相依電流愈大，當溫度愈低，則溫度相依電流愈小。

本發明更包含至少一觸發器，此至少一觸發器係以互相串聯之二反向器 26、28 為例。第一、第二開關 16、18 皆連接至一電容 24 之一端與反向器 26 之輸入端，且電容 24 之另一端連接一參考電壓 V_{ref} ，在第一開關 16 導通時，溫度相依電流對電容 24 充電，在第二開關導通 18 時，參考電流對電容 24 放電。

二反向器 26、28 皆設有一作為觸發電壓之切換電壓 V_t ，其係大於參考電壓 V_{ref} ，且反向器 28 之輸出端連接一邏輯控制器 30。反向器 26 係比較電容 24 之端電壓與切換電壓 V_t ，以輸出一第一數位訊號，反向器 28 接收第一數位訊號，以比較第一數位訊號與切換電壓 V_t ，進而輸出第二數位訊

號至邏輯控制器 30 中。

在此轉換裝置中，係利用電流源 20、22 與電容 24 組成的電流式積分器，不但能取代傳統之放大器式積分器，更適用互補式金氧半製程(CMOS)設計。此外，更採用對溫度較不敏感且省電、小面積的反向器取代傳統之耗電的比較器，以達到小面積與低功耗等優點。

邏輯控制器 30 連接第二開關 18 與一時間至數位轉換器(time-to-digital converter)，此時間至數位轉換器係以計數器 32 為例，邏輯控制器 30 接收第二數位訊號，以根據第二開關 18 之開關狀態與第二數位訊號，輸出一第三數位訊號。計數器 32 在參考電流對電容 24 放電時，且第二數位訊號變動前，接收第三數位訊號與一時脈訊號(Clk)，並依據第三數位訊號之直流準位，從時脈訊號計算對應之時脈數，以產生對應之計數值，以作為數位輸出值。

電容 24 與一重置開關 34 並聯，且重置開關 34 連接參考電壓 V_{ref} 與邏輯控制器 30，在溫度相依電流對電容 24 充電前與計數器 32 輸出計數值後，邏輯控制器 30 係瞬時導通重置開關 34，以將電容 24 之端電壓控制在參考電壓 V_{ref} 上。

以下請同時參閱第 3 圖，為了清楚說明，先介紹第 3 圖中每一個波形代表的意義。由於第一、第二開關 16、18 受一組非重疊控制訊號控制，因此 V_{s1} 代表控制第一開關 16 之訊號的電壓值，當 V_{s1} 為高準位時，代表第一開關 16 導通，當 V_{s1} 為低準位時，代表第一開關 16 截止； V_{s2} 代表控制第二開關 18 之訊號的電壓值，當 V_{s2} 為高準位時，代表第二開關 18 導通，當 V_{s2} 為低準位時，代表第二開關 18 截止。 V_{reset} 代表邏輯控制器 30 與重置開

關 34 之間的電壓，當 V_{reset} 為高準位時，代表邏輯控制器 30 控制重置開關 34 導通，當 V_{reset} 為低準位時，代表邏輯控制器 30 控制重置開關 34 截止。

V_x 代表電容 24 之端電壓； V_t 代表反向器 26 或反向器 28 之切換電壓； V_{d1} 代表第一數位訊號之電壓值； V_{d2} 代表第二數位訊號之電壓值； V_p 代表第三數位訊號之電壓值。

在 t_1 之前， V_{s1} 與 V_{s2} 皆為低準位， V_{reset} 為高準位，因此第一、第二開關 16、18 截止，邏輯控制器 30 控制重置開關 34 瞬時導通，電容 24 之端電壓 V_x 等於 V_{ref} 。由於 V_x 小於 V_t ，因此反向器 26 在比較 V_x 與 V_t 後，係輸出電壓值 V_{d1} 為高準位之第一數位訊號，反向器 28 接收此第一數位訊號後，係輸出電壓值 V_{d2} 為低準位之第二數位訊號。另由於第二開關 18 成呈截止狀態，因此邏輯控制器 30 係輸出電壓值 V_p 為低準位之第三數位訊號。

在時間等於 t_1 時， V_{s1} 從低準位提升至高準位， V_{s2} 為低準位，因此第一開關 16 從截止變為導通，第二開關 18 依然截止， V_x 、 V_{d1} 、 V_{d2} 、 V_p 皆保持原來電壓值。

在時間介於 t_1 與 t_2 之間時， V_{s1} 為高準位， V_{s2} 為低準位，因此第一開關 16 導通，第二開關 18 截止，溫度相依電流源 20 產生之溫度相依電流向電容 24 充電，使 V_x 以一固定斜率上升，但此時 V_x 仍小於 V_t ，所以反向器 26 在比較 V_x 與 V_t 後，係輸出電壓值 V_{d1} 為高準位之第一數位訊號，反向器 28 接收此第一數位訊號後，係輸出電壓值 V_{d2} 為低準位之第二數位訊號。另由於第二開關 18 呈截止狀態，因此邏輯控制器 30 係輸出電壓值 V_p 為低準位之第三數位訊號。

在時間等於 t_2 時， V_{s1} 為高準位， V_{s2} 為低準位，因此第一開關 16 導通，

第二開關 18 截止，溫度相依電流依然向電容 24 充電，但 V_x 等於 V_t ，因此反向器 26、28 被觸發，由反向器 26 輸出之第一數位訊號之電壓值 V_{d1} 從高準位降至低準位，由反向器 28 輸出之第二數位訊號之電壓值 V_{d2} 從低準位提升為高準位。另由於第二開關 18 呈截止狀態，因此邏輯控制器 30 係輸出電壓值 V_p 為低準位之第三數位訊號。

在時間介於 t_2 與 t_3 之間時， V_{s1} 為高準位， V_{s2} 為低準位，因此第一開關 16 導通，第二開關 18 截止，溫度相依電流依然向電容 24 充電，且 V_x 大於 V_t ，因此反向器 26 在比較 V_x 與 V_t 後，係輸出電壓值 V_{d1} 為低準位之第一數位訊號，反向器 28 接收此第一數位訊號後，係輸出電壓值 V_{d2} 為高準位之第二數位訊號。另由於第二開關 18 呈截止狀態，因此邏輯控制器 30 係輸出電壓值 V_p 為低準位之第三數位訊號。

在時間等於 t_3 時， V_{s1} 從高準位降至低準位， V_{s2} 為低準位，因此第一開關 16 從導通變為截止，第二開關 18 依然截止，溫度相依電流停止向電容 24 充電， V_x 不再上升，而保持一固定值。此時 V_x 大於 V_t ，因此反向器 26 在比較 V_x 與 V_t 後，係輸出電壓值 V_{d1} 為低準位之第一數位訊號，反向器 28 接收此第一數位訊號後，係輸出電壓值 V_{d2} 為高準位之第二數位訊號。另由於第二開關 18 呈截止狀態，因此邏輯控制器 30 係輸出電壓值 V_p 為低準位之第三數位訊號。

在時間介於 t_3 與 t_4 之間時， V_{s1} 為低準位， V_{s2} 為低準位，因此第一開關 16 截止，第二開關 18 截止。此時 V_x 大於 V_t ，因此反向器 26 在比較 V_x 與 V_t 後，係輸出電壓值 V_{d1} 為低準位之第一數位訊號，反向器 28 接收此第一數位訊號後，係輸出電壓值 V_{d2} 為高準位之第二數位訊號。另由於第二開關

18 呈截止狀態，因此邏輯控制器 30 係輸出電壓值 V_p 為低準位之第三數位訊號。

在時間等於 t_4 時， V_{s1} 為低準位， V_{s2} 從低準位提升為高準位，因此第一開關 16 依然截止，第二開關 18 從截止變為導通， V_x 、 V_{d1} 、 V_{d2} 皆保持原來電壓值。另由於第二開關 18 從截止變為導通，因此由邏輯控制器 30 輸出之第三數位訊號之電壓值 V_p ，從低準位提升為高準位。

在時間介於 t_4 與 t_5 之間時， V_{s1} 為低準位， V_{s2} 為高準位，因此第一開關 16 截止，第二開關 18 導通，參考電流源 22 產生之參考電流對電容 24 進行放電，使 V_x 以另一固定斜率下降。此時 V_x 仍大於 V_t ，因此反向器 26 在比較 V_x 與 V_t 後，係輸出電壓值 V_{d1} 為低準位之第一數位訊號，反向器 28 接收此第一數位訊號後，係輸出電壓值 V_{d2} 為高準位之第二數位訊號。另由於第二開關 18 與第二數位訊號之電壓值 V_{d2} 都沒變動，因此邏輯控制器 30 係輸出電壓值 V_p 為高準位之第三數位訊號。

在時間等於 t_5 時， V_{s1} 為低準位， V_{s2} 為高準位，因此第一開關 16 截止，第二開關 18 導通，參考電流對電容 24 進行放電。但此時 V_x 等於 V_t ，因此反向器 26、28 被觸發，由反向器 26 輸出之第一數位訊號之電壓值 V_{d1} 從低準位提升為高準位，由反向器 28 輸出之第二數位訊號之電壓值 V_{d2} 從高準位降至低準位。另由於第二開關 18 導通，且 V_{d2} 從高準位降至低準位，因此由邏輯控制器 30 輸出之第三數位訊號之電壓值 V_p ，從高準位降至低準位。

在從 t_4 到 t_5 的時間裡，計數器 32 係接收上述高準位之第三數位訊號與時脈訊號，並依據第三數位訊號之高準位輸出，從時脈訊號計算對應之時

脈數，以產生對應之計數值，以作為數位輸出值。

由於當溫度愈高，溫度相依電流愈大，則 t_1 到 t_3 充電時的斜率亦愈高， t_3 時之 V_x 亦愈高，那麼在參考電流是固定的前提下， V_p 為高準位的時間 T 亦愈長，因為 T 正比其涵蓋的時脈數，因此計數值亦會愈高。本發明利用充電電流與放電電流之雙斜率架構，來實現溫度數位轉換，並同時達成高線性解析度的要求，以避免一般時域電路中延遲元件所產生的曲率效應。

從 t_5 之後，並在第一開關 16 再次導通前，邏輯控制器 30 必須控制重置開關 30 再次瞬時導通，以將 V_x 恢復至 V_{ref} ，以作為下一次電容 24 充電之起點電壓。

上述之觸發器係以反向器 26、28 為例，另外亦可以一比較器來作為觸發器，比較器之正輸入端連接電容 24，負輸入端連接一作為觸發電壓之切換電壓 V_t ，輸出端連接邏輯控制器 30，比較器比較電容 24 之端電壓與切換電壓 V_t ，以輸出上述之第二數位訊號，其電壓值為 V_{d2} 。

綜上所述，本發明不但能達成高線性解析度的要求，更可達到小面積與低功耗等優點。

以上所述者，僅為本發明一較佳實施例而已，並非用來限定本發明實施之範圍，故舉凡依本發明申請專利範圍所述之形狀、構造、特徵及精神所為之均等變化與修飾，均應包括於本發明之申請專利範圍內。

【圖式簡單說明】

第 1 圖為先前技術之溫度感測裝置之電路方塊圖。

第 2 圖為本發明之電路方塊示意圖。

第 3 圖為本發明之各訊號波形圖。

201142259

【主要元件符號說明】

- | | |
|-------------|------------|
| 10 溫度相依感測器 | 12 參考源電路 |
| 14 類比至數位轉換器 | 16 第一開關 |
| 18 第二開關 | 20 溫度相依電流源 |
| 22 參考電流源 | 24 電容 |
| 26 反向器 | 28 反向器 |
| 30 邏輯控制器 | 32 計數器 |
| 34 重置開關 | |

七、申請專利範圍：

1. 一種電流式雙斜率溫度數位轉換裝置，包含：

一第一開關；

一第二開關，其係連接該第一開關，且該第一、第二開關受一組非重疊控制訊號控制；

一溫度相依電流源，其係連接該第一開關，並產生一溫度相依電流；

一參考電流源，其係連接該第二開關，並產生一參考電流；

一電容，其一端連接該第一、第二開關，另一端連接一參考電壓，在該第一開關導通時，該溫度相依電流對該電容充電，在該第二開關導通時，該參考電流對該電容放電；

至少一觸發器，其輸入端連接該第一、第二開關與該電容，並設有一觸發電壓，該觸發器比較該電容之端電壓與該觸發電壓，以輸出一第一數位訊號；

一邏輯控制器，其連接該觸發器之輸出端與該第二開關，並接收該第一數位訊號，以根據該第二開關之開關狀態與該第一數位訊號，輸出一第二數位訊號；以及

一時間至數位轉換器，其係在該參考電流對該電容放電時，且該第一數位訊號變動前，接收該第二數位訊號與一時脈訊號，並依據該第二數位訊號，從該時脈訊號計算對應之時脈數，以產生對應之數位輸出值。

2. 如申請專利範圍第1項所述之電流式雙斜率溫度數位轉換裝置，其中該觸發器之數量為一時，該觸發器為比較器，其正輸入端連接該電容，負輸入端連接一作為該觸發電壓之切換電壓，輸出端連接該邏輯控制器，該比較器比較該電容之端電壓與該切換電壓，以輸出該第一數位訊號。

3. 如申請專利範圍第1項所述之電流式雙斜率溫度數位轉換裝置，其中該觸發器之數量為二時，該二觸發器為二互相串聯之反向器，每一該反向

器設有一作為該觸發電壓之切換電壓，其中一該反向器之輸入端連接該電容，並比較該電容之端電壓與該切換電壓，以輸出一第三數位訊號，另一該反向器之輸出端係連接該邏輯控制器，並接收該第三數位訊號，以比較該第三數位訊號與該切換電壓，進而輸出該第一數位訊號至該邏輯控制器。

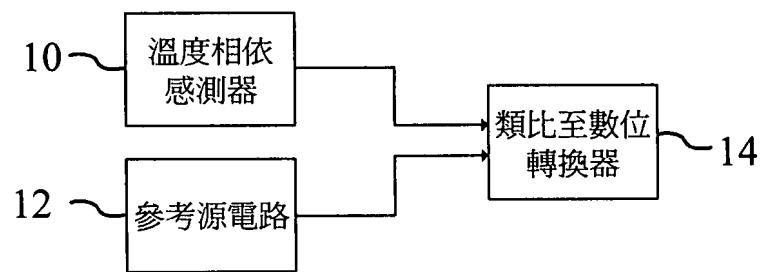
4. 如申請專利範圍第 1 項所述之電流式雙斜率溫度數位轉換裝置，其中該第二開關截止時，該第二數位訊號為低準位之數位訊號。
5. 如申請專利範圍第 1 項所述之電流式雙斜率溫度數位轉換裝置，其中該第二開關從截止狀態轉換為導通狀態時，該第二數位訊號從低準位之數位訊號提升為高準位之數位訊號。
6. 如申請專利範圍第 5 項所述之電流式雙斜率溫度數位轉換裝置，其中該第二開關為導通狀態，且該第一數位訊號從高準位之數位訊號降至低準位之數位訊號時，該第二數位訊號從高準位之數位訊號降至低準位之數位訊號。
7. 如申請專利範圍第 1 項所述之電流式雙斜率溫度數位轉換裝置，其中該時間至數位轉換器係依據該第二數位訊號之高準位輸出，從該時脈訊號計算對應之該時脈數，以產生對應之該數位輸出值。
8. 如申請專利範圍第 1 項所述之電流式雙斜率溫度數位轉換裝置，更包含一重置開關，其係與該電容並聯，並連接該參考電壓與該邏輯控制器，在該溫度相依電流對該電容充電前與該時間至數位轉換器輸出該數位輸出值後，該邏輯控制器係瞬時導通該重置開關，以將該電容之端電壓控制在該參考電壓上。
9. 如申請專利範圍第 1 項所述之電流式雙斜率溫度數位轉換裝置，其中該時間至數位轉換器為計數器，該計數器係依據該第二數位訊號之該直流準位，從該時脈訊號計算對應之該時脈數，以產生對應之計數值，並以

此作為該數位輸出值。

10.如申請專利範圍第 1 項所述之電流式雙斜率溫度數位轉換裝置，其中該溫度相依電流源與該參考電流源皆為直流電流源。

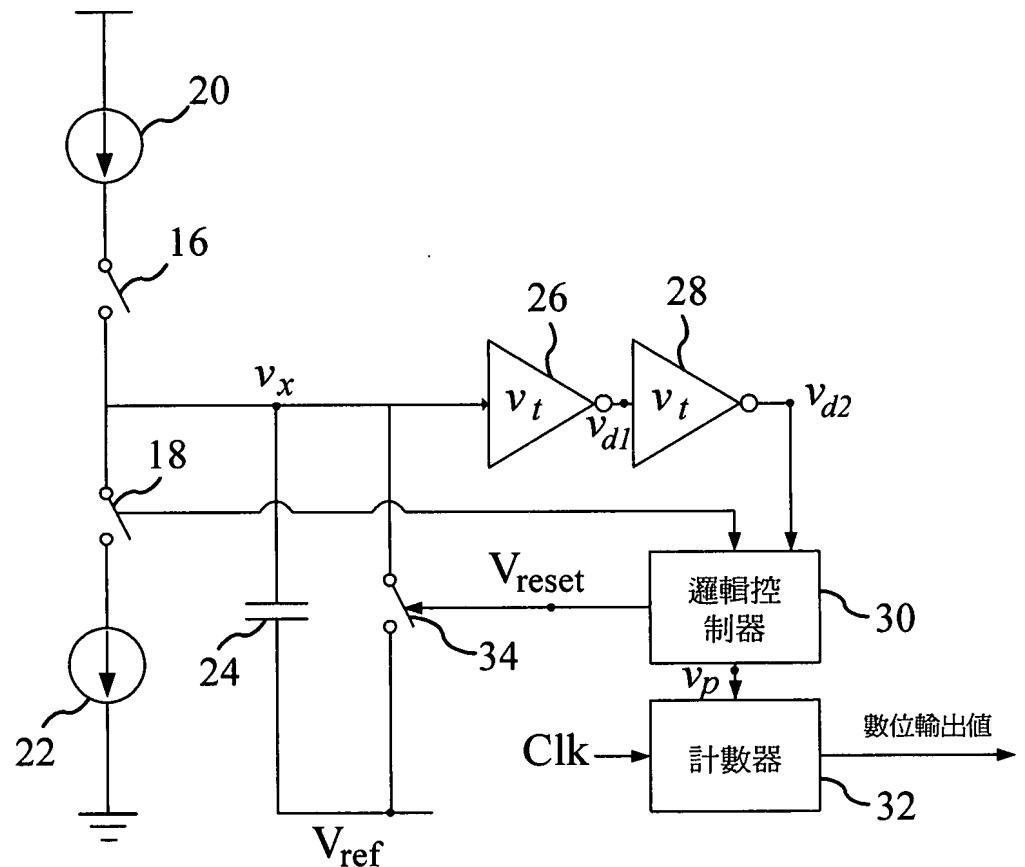
201142259

八、圖式：

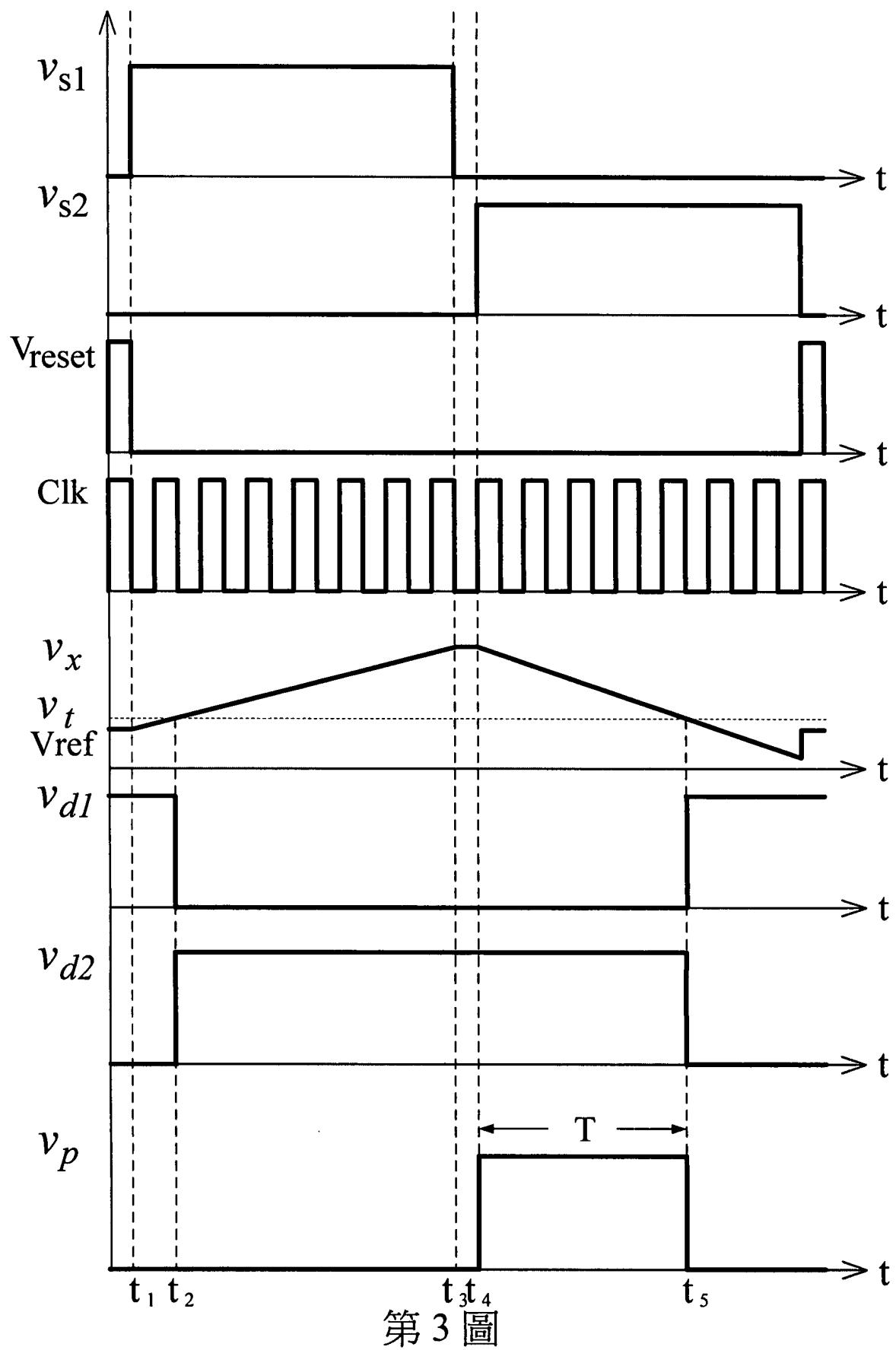


第 1 圖

201142259



第 2 圖



第3圖