



(21)申請案號：099102530

(22)申請日：中華民國 99 (2010) 年 01 月 29 日

(51)Int. Cl. : H01L23/60 (2006.01)

H05F3/02 (2006.01)

(71)申請人：世界先進積體電路股份有限公司 (中華民國) VANGUARD INTERNATIONAL SEMICONDUCTOR CORPORATION (TW)

新竹縣新竹科學工業園區園區三路 123 號

國立交通大學 (中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)

新竹市大學路 1001 號

(72)發明人：柯明道 KER, MING DOU (TW)；許哲綸 HSU, CHE LUN (TW)；周業甯 JOU, YEH NING (TW)；林耿立 LIN, GEENG LIH (TW)；黃曄仁 HUANG, YEH JEN (TW)

(74)代理人：洪澄文；顏錦順

申請實體審查：有 申請專利範圍項數：28 項 圖式數：7 共 28 頁

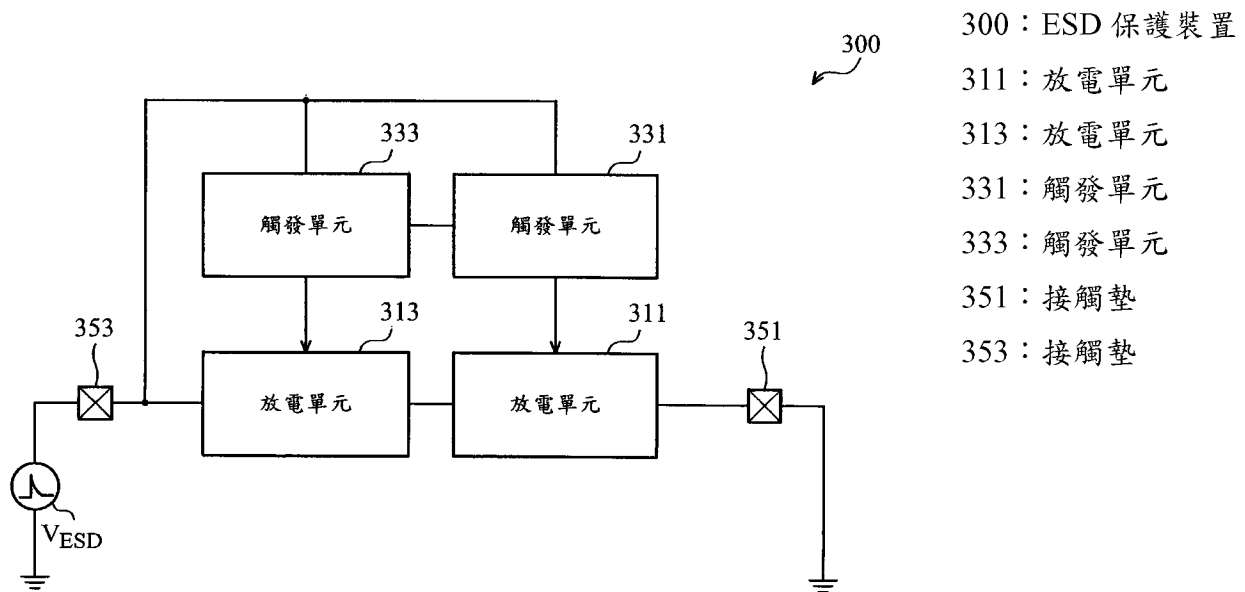
(54)名稱

靜電放電保護裝置

ELECTROSTATIC DISCHARGE PROTECTION DEVICE

(57)摘要

一種靜電放電保護裝置，包括一第一放電單元、一第二放電單元、一第一觸發單元以及一第二觸發單元。第一及第二放電單元串聯於一第一接觸墊與一第二接觸墊之間，用以釋放一靜電放電電流。當一靜電放電事件發生時，第一觸發單元觸發第一放電單元。當第一放電單元被觸發時，第二觸發單元觸發第二放電單元。



發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 99102530

H01L 23/60 (2006.01)

※申請日： 99.1.29

※IPC 分類： H05F 3/02 (2006.01)

一、發明名稱：(中文/英文)

靜電放電保護裝置

Electrostatic discharge protection device

二、中文發明摘要：

一種靜電放電保護裝置，包括一第一放電單元、一第二放電單元、一第一觸發單元以及一第二觸發單元。第一及第二放電單元串聯於一第一接觸墊與一第二接觸墊之間，用以釋放一靜電放電電流。當一靜電放電事件發生時，第一觸發單元觸發第一放電單元。當第一放電單元被觸發時，第二觸發單元觸發第二放電單元。

三、英文發明摘要：

An electrostatic discharge (ESD) protection device including a first discharge unit, a second discharge unit, a first trigger unit, and a second trigger unit is disclosed. The first discharge unit is serially connected to the second discharge unit between a first pad and a second pad to release ESD current. When an ESD event occurs, the first trigger unit triggers the first discharge unit. When the first discharge unit is triggered, the second trigger unit triggers the second discharge unit.

四、指定代表圖：

(一)本案指定代表圖為：第 (3) 圖。

(二)本代表圖之元件符號簡單說明：

300：ESD 保護裝置；

311、313：放電單元；

331、333：觸發單元；

351、353：接觸墊。

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

略

六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種靜電放電 (Electrostatic Discharge ; ESD) 保護裝置，特別是有關於一種具有高效率觸發電路的高壓靜電放電保護裝置。

【先前技術】

靜電放電 (Electrostatic Discharge ; 以下簡稱 ESD) 所造成之元件損害對積體電路產品來說已經成為最主要的可靠度問題之一。尤其是隨著尺寸不斷地縮小至深次微米之程度，金氧半導體之閘極氧化層也越來越薄，積體電路更容易因靜電放電現象而遭受破壞。為了避免 ESD 現象破壞積體電路，一般的解決方式係設置一 ESD 保護裝置於積體電路之中。

第 1 圖為習知 ESD 保護裝置。如圖所示，ESD 保護裝置 100 具有偵測電路 110 以及保護電路 130。當 ESD 事件發生在接觸墊 121，並且接觸墊 122 為接地 (ground) 電位時，偵測電路 110 觸發保護電路 130，用以釋放 ESD 電流。然而，由於偵測電路 110 具有電容 C 以及電阻 R，故 ESD 保護裝置 100 所佔用的空間較大。

第 2 圖為另一習知 ESD 保護裝置的剖面圖。ESD 保護裝置 200 係為一低壓基納 (zener) 觸發矽控整流器。然而 ESD 保護裝置 200 無法應用於高壓的元件，如 LED、LCD 驅動積體電路、或是電源管理積體電路之中。

【發明內容】

本發明提出一種靜電放電保護裝置，包括一第一放電

單元、一第二放電單元、一第一觸發單元以及一第二觸發單元。第一及第二放電單元串聯於一第一接觸墊與一第二接觸墊之間，用以釋放一靜電放電電流。第一觸發單元包括一第一電晶體以及至少一第一二極體。第一電晶體與第一二極體串聯於第一接觸墊與第一放電單元之間。當一靜電放電事件發生時，第一觸發單元觸發第一放電單元。第二觸發單元包括一第二電晶體，並耦接於第一接觸墊與第二放電單元之間。當第一放電單元被觸發時，第二電晶體觸發第二放電單元。

本發明提供另一種靜電放電保護裝置，包括一第一放電單元、一第二放電單元、一第一觸發單元以及一第二觸發單元。第一及第二放電單元串聯於一第一接觸墊與一第二接觸墊之間。第一觸發單元耦接於第一接觸墊與第一放電單元之間。第二觸發單元耦接於第一接觸墊與第二放電單元之間。當第一觸發單元觸發第一放電單元時，第二觸發單元觸發第二放電單元。

為讓本發明之特徵和優點能更明顯易懂，下文特舉出較佳實施例，並配合所附圖式，作詳細說明如下：

【實施方式】

本發明所提出的 ESD 保護裝置係為一高壓 (high voltage; HV) 裝置，並具有高效率的觸發電路。第 3 圖為本發明之 ESD 保護裝置之示意圖。如圖所示，ESD 保護裝置 300 耦接於接觸墊 351 與 353 之間。當一 ESD 事件發生在接觸墊 353，並且接觸墊 351 為接地 (grounding) 電位時，ESD 保護裝置 300 可將 ESD 電流釋放至地。

如圖所示，ESD 保護裝置 300 包括放電單元 311、313 及觸發單元 331、333。放電單元 311 與 313 串聯於接觸墊 351 與 353 之間。本發明並不限定放電單元 311 與 313 的種類，稍後將說明放電單元 311 與 313 的可能實施例。

在本實施例中，觸發單元 331 耦接於接觸墊 353 與放電單元 311 之間。當 ESD 事件發生於接觸墊 353，並且接觸墊 351 為接地電位時，觸發單元 331 觸發放電單元 311。因此，一電流路徑形成於接觸墊 353、觸發單元 331、放電單元 311 以及接觸墊 351 之間。

觸發單元 333 耦接於接觸墊 353 與放電單元 313 之間。當觸發單元 331 觸發放電單元 311 時，觸發單元 333 觸發放電單元 313。也就是說，當上述電流路徑形成後，觸發單元 333 便可觸發放電單元 313，使得 ESD 電流由接觸墊 353 開始，經由放電單元 313、311 及接觸墊 351，而釋放至地。

第 4A 圖為本發明之 ESD 保護裝置之一可能實施例。如圖所示，觸發單元 331 包括電晶體 M_{P1} 以及二極體模組 431。觸發單元 333 包括電晶體 M_{P2} 。在本實施例中，觸發單元 331 與 333 可形成一電流鏡(current mirror)電路。

在本實施例中，電晶體 M_{P1} 及 M_{P2} 均為 P 型電晶體，但並非用以限制本發明。電晶體 M_{P1} 之閘極耦接汲極，其源極耦接接觸墊 353，其汲極耦接二極體模組 431 的陰極。電晶體 M_{P2} 之閘極耦接電晶體 M_{P1} 之閘極，其源極耦接接觸墊 353，其汲極耦接放電單元 313。

如圖所示，二極體模組 431 具有二極體 $D_1 \sim D_n$ 。二極

體 $D_1 \sim D_n$ 的排列方式如第 4A 圖所示，其串聯於電晶體 M_{P1} 與放電單元 311 之間。在本實施例中，二極體 D_1 的陰極作為二極體模組 431 的陰極，耦接電晶體 M_{P1} 之汲極。

本發明並不限定二極體模組 431 內的二極體數量。在一可能實施例中，可僅具有單一二極體。在此例中，該二極體的陽極耦接放電單元 311，其陰極耦接電晶體 M_{P1} 的汲極。

藉由控制二極體的數量(即控制二極體模組 431 的崩潰電壓(breakdown voltage))，便可在正常工作模式下，不啟動 ESD 保護裝置 300。舉例而言，在正常工作模式(未發生 ESD 事件)下，當操作電壓小於二極體模組 431 的崩潰電壓時，觸發單元 331 不會提供觸發電流予放電單元 311。由於電流路徑無法形成於接觸墊 353、觸發單元 331、放電單元 311 與接觸墊 351 之間，因此，ESD 保護裝置 300 不會動作。

然而，在 ESD 保護模式(發生 ESD 事件)下，由於 ESD 電壓遠大於二極體模組 431 的崩潰電壓，故觸發單元 331 提供觸發電流予放電單元 311，用以觸發放電單元 311。因此，一電流路徑形成於接觸墊 353、觸發單元 331、放電單元 311 與接觸墊 351 之間。

在放電單元 311 被觸發後，觸發單元 333 將提供一觸發電流予放電單元 313，用以觸發放電單元 313。當放電單元 313 及 311 均被觸發後，ESD 電流便可由接觸墊 353 開始，經由放電單元 313、311，而釋放至地。

另外，在本實施例中，放電單元 311 及 313 分別為矽

控整流器(silicon controlled rectifier; SCR)411 及 413，但並非用以限制本發明。在其它實施例中，本領域之技術人員可利用其它具有放電導通功能的元件作為放電單元 311 及 313。另外，由於矽控整流器的結構係為本領域人士所深知，故不再贅述。

在本實施例中，矽控整流器 411 具有一陽極、一陰極以及一觸發端。如圖所示，矽控整流器 411 之陽極耦接放電單元 313，其陰極耦接接觸墊 351，其觸發端耦接二極體模組 431 的陽極。在本實施例中，矽控整流器 411 的觸發端具有 P 型摻雜物。

同樣地，矽控整流器 413 亦具有一陽極、一陰極以及一觸發端。矽控整流器 413 的陽極耦接接觸墊 353，其陰極耦接矽控整流器 411 的陽極，其觸發端耦接電晶體 M_{P2} 之汲極。在本實施例中，矽控整流器 413 的觸發端亦具有 P 型摻雜物。

當 ESD 事件發生在接觸墊 353，並且接觸墊 351 為接地電位時，ESD 電壓可導通電晶體 M_{P1} 。當電晶體 M_{P1} 的汲極電壓大於二極體模組 431 的崩潰電壓時，則將有一觸發電流流入矽控整流器 411 的觸發端。

本領域人士均深知，矽控整流器具有一 npn 電晶體以及一 pnp 電晶體。在矽控整流器 411 的觸發端(P+摻雜區)接收到觸發電流後，矽控整流器 411 內的 npn 電晶體便會被觸發。在 npn 電晶體被觸發後，便可提供另一觸發電流予矽控整流器 411 內的 pnp 電晶體的基極，進而觸發矽控整流器 411 內的 pnp 電晶體。

在矽控整流器 411 內的 npn 電晶體及 pnp 電晶體均被觸發後，將有一電流路徑形成在接觸墊 353、觸發單元 331、放電單元 311 及接觸墊 351 之間。藉由電流鏡的特性，觸發單元 333 便可觸發放電元件 313，使得 ESD 電流由接觸墊 353 開始，經由放電元件 313、311 以及接觸墊 351，而釋放至地。

第 4B 圖為本發明之 ESD 保護裝置之另一可能實施例。如圖所示，觸發單元 331 包括電晶體 M_{N2} 。觸發單元 333 包括電晶體 M_{N1} 、二極體模組 431 以及電阻 450。在本實施例中，電晶體 M_{N1} 及 M_{N2} 均為 N 型電晶體。

電晶體 M_{N1} 之閘極耦接其汲極，其源極耦接接觸墊 351，其汲極耦接二極體模組 431 之陽極。電阻 450 耦接於電晶體 M_{N1} 之閘極與源極之間。電晶體 M_{N2} 之閘極耦接電晶體 M_{N1} 之閘極，其汲極耦接放電單元 313，其源極耦接接觸墊 351。

在本實施例中，放電單元 311 及 313 分別為矽控整流器 415 及 417。如圖所示，矽控整流器 417 具有一陽極、一陰極以及一觸發端。矽控整流器 417 的陽極耦接接觸墊 353，其陰極耦接放電單元 311，其觸發端耦接二極體模組 431 之陰極。在本實施例中，矽控整流器 417 的觸發端具有 N 型摻雜物。

矽控整流器 415 亦具有一陽極、一陰極以及一觸發端。矽控整流器 415 的陽極耦接矽控整流器 417 之陰極，其陰極耦接接觸墊 351，其觸發端耦接電晶體 M_{N2} 之汲極。在本實施例中，矽控整流器 415 的觸發端具有 N 型摻雜物。

在本實施例中，當一 ESD 事件發生在接觸墊 353，並且接觸墊 351 為接地電位時，由於 ESD 事件所產生的暫態電壓大於二極體模組 431 的崩潰電壓，故可導通電晶體 M_{N1} 及 M_{N2} 。因此，ESD 電流可由接觸墊 353 開始，經由放電單元 313、311 及接地墊 351，而釋放至地。

第 5 圖為本發明之 ESD 保護裝置之另一示意圖。第 5 圖相似第 3 圖，不同之處在於，第 5 圖多了觸發單元 531 及放電單元 511。在一可能實施例中，當一電流路徑形成於接觸墊 353、觸發單元 331、放電單元 311 與接觸墊 351 之間時，觸發單元 333 觸發放電單元 313，並且觸發單元 531 觸發放電單元 511。由於觸發單元 531 的內部電路結構與觸發單元 333 相同，並且放電單元 511 與 313 相同，故不再贅述。

第 6 圖為本發明之 ESD 保護裝置之另一示意圖。如圖所示，ESD 保護裝置 600 耦接於接觸墊 651 與 653 之間。當 ESD 事件發生在接觸墊 653，並且接觸墊 651 為接地電位時，ESD 保護裝置 600 可將 ESD 電流由接觸墊 653 釋放至接觸墊 651。

在本實施例中，ESD 保護裝置 600 包括，放電單元 611、613 以及觸發單元 631、633、635、637。放電單元 611 及 613 串聯於接觸墊 651 與 653 之間。觸發單元 631 耦接於接觸墊 653 與放電單元 611 之間。觸發單元 633 耦接於接觸墊 653 與放電單元 613 之間。觸發單元 635 耦接於接觸墊 651 與放電單元 611 之間。觸發單元 637 耦接於接觸墊 651 與放電單元 613 之間。

在本實施例中，觸發單元 631 及 633 之一者會先觸發相對應的放電單元，然後另一者再觸發相對應的放電單元。舉例而言，在一可能實施例中，觸發單元 631 先觸發放電單元 611 後，觸發單元 633 才會觸發放電單元 613。在另一可能實施例中，在觸發單元 633 觸發放電單元 613 後，觸發單元 631 才觸發放電單元 611。

同樣地，在一可能實施例中，當觸發單元 635 先觸發放電單元 611 後，觸發單元 637 才會觸發放電單元 613。在另一可能實施例中，在觸發單元 637 觸發放電單元 613 後，觸發單元 635 才觸發放電單元 611。

由於放電單元 611 及 613 可被兩觸發單元所觸發，故放電單元 611 及 613 的觸發電壓小於第 1 圖的放電單元 311 及 313 的觸發電壓。

第 7A 圖為本發明之 ESD 保護裝置之另一可能實施例。在本實施例中，當一第一電流路徑形成在接觸墊 653、觸發單元 631 與放電單元 611 之間時，觸發單元 633 才會觸發放電單元 613。同樣地，當一第二電流路徑形成在接觸墊 651、觸發單元 637 與放電單元 613 之間時，觸發單元 635 才會觸發放電單元 611。

在本實施例中，觸發單元 631 與 633 具有一電流鏡電路，而觸發單元 635 與 637 具有另一電流鏡電路。另外，觸發單元 631 的二極體數量等於觸發單元 637 的二極體數量。

在一可能實施例中，第 7A 圖所示的觸發單元 631 的電路架構等於觸發單元 633 的電路架構。在此實施例中，觸

發單元 633 的電路架構等於觸發單元 631 的電路架構。由於觸發單元 631、633 與放電單元 611 及 613 之間的動作原理與電路架構和第 4A 圖相同，故不再贅述。

同樣地，第 7A 圖所示的觸發單元 635 的電路架構可等於觸發單元 637 的電路架構。在此實施例中，觸發單元 637 的電路架構等於觸發單元 635 的電路架構。由於觸發單元 635、637 與放電單元 611 及 613 之間的動作原理以及電路架構和第 4B 圖相同，故不再贅述。

在本實施例中，放電單元 611 具有一第一觸發端以及一第二觸發端，其中第一觸發端具有 P 型摻雜物，第二觸發端具有 N 型摻雜物。放電單元 611 的第一觸發端接收來自觸發單元 631 的觸發信號。放電單元 611 的第二觸發端接收來自觸發單元 635 的觸發信號。

另外，放電單元 613 亦具有一第一觸發端以及一第二觸發端，其中第一觸發端亦具有 P 型摻雜物，第二觸發端具有 N 型摻雜物。放電單元 613 的第一觸發端接收來自觸發單元 633 的觸發信號。放電單元 613 的第二觸發端接收來自觸發單元 637 的觸發信號。

第 7B 圖為本發明之 ESD 保護裝置之另一可能實施例。本發明並不限定放電單元與觸發單元的數量。在本實施例中，ESD 保護裝置 701 具有放電單元 $DU_1 \sim DU_K$ 、觸發單元 $TP_1 \sim TP_K$ 及 $TN_1 \sim TN_K$ 。以放電單元 DU_1 為例，放電單元 DU_1 接收來自觸發單元 TP_1 及 TN_K 的觸發信號。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不

脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

第 1 圖為習知 ESD 保護裝置。

第 2 圖為另一習知 ESD 保護裝置的剖面圖。

第 3 圖為本發明之 ESD 保護裝置之示意圖。

第 4A 圖為本發明之 ESD 保護裝置之一可能實施例。

第 4B 圖為本發明之 ESD 保護裝置之另一可能實施例。

第 5 圖為本發明之 ESD 保護裝置之另一示意圖。

第 6 圖為本發明之 ESD 保護裝置之另一示意圖。

第 7A 圖為本發明之 ESD 保護裝置之另一可能實施例。

第 7B 圖為本發明之 ESD 保護裝置之另一可能實施例。

【主要元件符號說明】

110：偵測電路；

130：保護電路；

C：電容；

R、450：電阻；

431：二極體模組；

$D_1 \sim D_n$ ：二極體；

411、413：矽控整流器；

$M_{P1} \sim M_{PK}$ 、 $M_{N1} \sim M_{NK}$ ：電晶體；

121、122、351、353、651、653：接觸墊；

311、313、611、613、 $DU_1 \sim DU_K$ ：放電單元；

331、333、631、633、635、637：觸發單元；

100、200、300、500、600、701：ESD 保護裝置。

七、申請專利範圍：

1.一種靜電放電保護裝置，包括：

一第一放電單元；

一第二放電單元，與該第一放電單元串聯於一第一接觸墊與一第二接觸墊之間，用以釋放一靜電放電電流；

一第一觸發單元，包括一第一電晶體以及至少一第一二極體，該第一電晶體與該第一二極體串聯於該第一接觸墊與該第一放電單元之間，當一靜電放電事件發生時，該第一觸發單元觸發該第一放電單元；以及

一第二觸發單元，包括一第二電晶體，並耦接於該第一接觸墊與該第二放電單元之間，當該第一放電單元被觸發時，該第二電晶體觸發該第二放電單元。

2.如申請專利範圍第1項所述之靜電放電保護裝置，其中該第一電晶體係為一第一P型電晶體，具有一第一閘極、一第一源極以及一第一汲極，該第一閘極耦接該第一汲極，該第一源極耦接該第一接觸墊，該第一汲極耦接該第一二極體之陰極。

3.如申請專利範圍第2項所述之靜電放電保護裝置，其中該第一放電單元係為一第一矽控整流器(silicon controlled rectifier；SCR)，具有一第一陽極、一第一陰極以及一第一觸發端，該第一陽極耦接該第二放電單元，該第一陰極耦接該第二接觸墊，該第一觸發端耦接該第一二極體之陽極。

4.如申請專利範圍第3項所述之靜電放電保護裝置，其中該第二電晶體係為一第二P型電晶體，具有一第二閘

極、一第二源極以及一第二汲極，該第二閘極耦接該第一閘極，該第一源極耦接該第一接觸墊，該第一汲極耦接該第二放電單元。

5.如申請專利範圍第4項所述之靜電放電保護裝置，其中該第二放電單元係為一第二矽控整流器，具有一第二陽極、一第二陰極以及一第二觸發端，該第二陽極耦接該第一接觸墊，該第二陰極耦接該第一陽極，該第二觸發端耦接該第二汲極。

6.如申請專利範圍第1項所述之靜電放電保護裝置，更包括一第三放電單元以及一第三觸發單元，該第三放電單元與該第二及第一放電單元串聯於該第一及第二接觸墊之間，該第三觸發單元具有一第三電晶體，該第三電晶體耦接於該第一接觸墊與該第三放電單元之間，當該第一放電單元被觸發時，該第三電晶體觸發該第三放電單元。

7.如申請專利範圍第1項所述之靜電放電保護裝置，其中該第一電晶體係為一第一N型電晶體，具有一第一閘極、一第一源極以及一第一汲極，該第一閘極耦接該第一汲極，該第一源極耦接該第一接觸墊，該第一汲極耦接該第一二極體之陽極。

8.如申請專利範圍第7項所述之靜電放電保護裝置，其中該第一觸發單元更包括一電阻，耦接於該第一閘極與該第一源極之間。

9.如申請專利範圍第8項所述之靜電放電保護裝置，其中該第一放電單元係為一第一矽控整流器(silicon controlled rectifier; SCR)，具有一第一陽極、一第一陰極

以及一第一觸發端，該第一陽極耦接該第二接觸墊，該第一陰極耦接該第二放電單元，該第一觸發端耦接該第一二極體之陰極。

10.如申請專利範圍第9項所述之靜電放電保護裝置，其中該第二電晶體係為一第二N型電晶體，具有一第二閘極、一第二源極以及一第二汲極，該第二閘極耦接該第一閘極，該第一汲極耦接該第二放電單元，該第一源極耦接該第一接觸墊。

11.如申請專利範圍第10項所述之靜電放電保護裝置，其中該第二放電單元係為一第二矽控整流器，具有一第二陽極、一第二陰極以及一第二觸發端，該第二陽極耦接該第一陰極，該第二陰極耦接該第一接觸墊，該第二觸發端耦接該第二汲極。

12.如申請專利範圍第1項所述之靜電放電保護裝置，更包括：

一第三觸發單元，包括一第三電晶體以及至少一第二二極體，該第三電晶體與該第二二極體串聯於該第二接觸墊與該第一放電單元之間，當一靜電放電事件發生時，該第三觸發單元觸發該第一放電單元；以及

一第四觸發單元，包括一第四電晶體，耦接於該第二接觸墊與該第二放電單元之間，當該第一放電單元被觸發時，該第四電晶體觸發該第二放電單元。

13.如申請專利範圍第12項所述之靜電放電保護裝置，其中該第一電晶體係為一第一P型電晶體，具有一第一閘極、一第一源極以及一第一汲極，該第一閘極耦接該

第一汲極，該第一源極耦接該第一接觸墊，該第一汲極耦接該第一二極體之陰極。

14.如申請專利範圍第 13 項所述之靜電放電保護裝置，其中該第一放電單元係為一第一矽控整流器(silicon controlled rectifier; SCR)，具有一第一陽極、一第一陰極、一第一觸發端以及一第二觸發端，該第一陽極耦接該第二放電單元，該第一陰極耦接該第二接觸墊，該第一觸發端耦接該第一二極體之陽極，該第二觸發端耦接該第二二極體之陰極。

15.如申請專利範圍第 14 項所述之靜電放電保護裝置，其中該第二電晶體係為一第二 P 型電晶體，具有一第二閘極、一第二源極以及一第二汲極，該第一閘極耦接該第一閘極，該第一源極耦接該第一接觸墊，該第一汲極耦接該第二放電單元。

16.如申請專利範圍第 15 項所述之靜電放電保護裝置，其中該第二放電單元係為一第二矽控整流器，具有一第二陽極、一第二陰極、一第三觸發端以及一第四觸發端，該第二陽極耦接該第一接觸墊，該第二陰極耦接該第一陽極，該第三觸發端耦接該第二汲極。

17.如申請專利範圍第 16 項所述之靜電放電保護裝置，其中該第三電晶體係為一第一 N 型電晶體，具有一第三閘極、一第三源極以及一第三汲極，該第三閘極耦接該第三汲極，該第三源極耦接該第二接觸墊，該第三汲極耦接該第二二極體之陽極。

18.如申請專利範圍第 17 項所述之靜電放電保護裝

置，其中該第三觸發單元更包括一電阻，耦接於該第三閘極與該第三源極之間。

19.如申請專利範圍第 18 項所述之靜電放電保護裝置，其中該第四電晶體係為一第二 N 型電晶體，具有一第四閘極、一第四源極以及一第四汲極，該第四閘極耦接該第三閘極，該第四汲極耦接該第四觸發端，該第四源極耦接該第二接觸墊。

20.一種靜電放電保護裝置，包括：

一第一放電單元；

一第二放電單元，與該第一放電單元串聯於一第一接觸墊與一第二接觸墊之間；

一第一觸發單元，耦接於該第一接觸墊與該第一放電單元之間；以及

一第二觸發單元，耦接於該第一接觸墊與該第二放電單元之間，當該第一觸發單元觸發該第一放電單元時，該第二觸發單元觸發該第二放電單元。

21.如申請專利範圍第 20 項所述之靜電放電保護裝置，其中當一電流由該第一接觸墊開始，流經該第一觸發單元、該第一放電單元以及該第二接觸墊時，該第二觸發單元觸發該第二放電單元。

22.如申請專利範圍第 20 項所述之靜電放電保護裝置，其中該第一及第二觸發單元具有一電流鏡電路。

23.如申請專利範圍第 20 項所述之靜電放電保護裝置，更包括：

一第三放電單元，與該第一及第二放電單元串聯於該

第一及第二接觸墊之間

一 第三觸發單元，耦接於該第一接觸墊與該第三放電單元之間，當該第一觸發單元觸發該第一放電單元時，該第三觸發單元觸發該第三放電單元。

24.如申請專利範圍第 23 項所述之靜電放電保護裝置，其中該第一、第二及第三觸發單元具有一電流鏡電路。

25.如申請專利範圍第 20 項所述之靜電放電保護裝置，更包括：

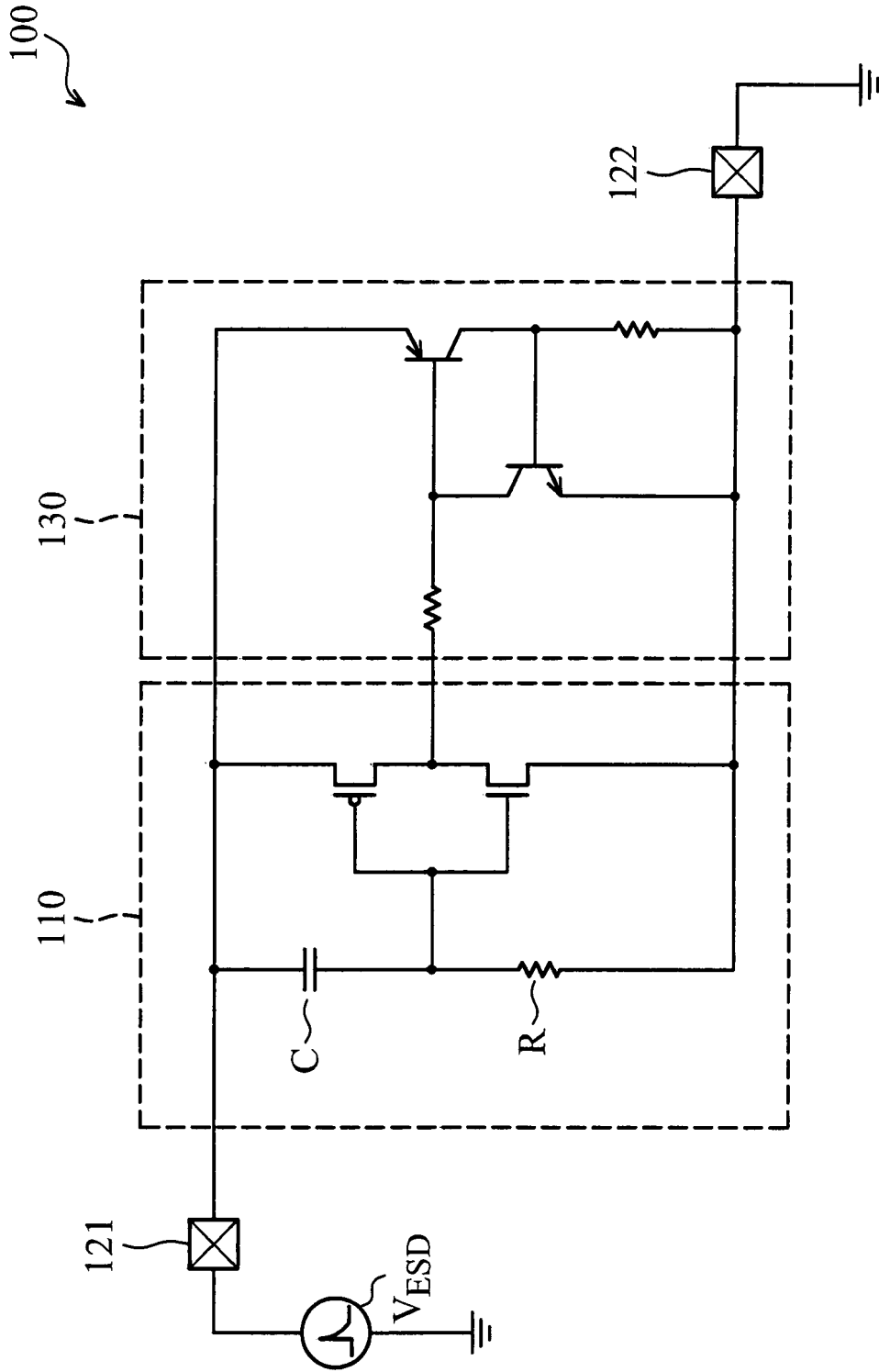
一 第三觸發單元，耦接於該第二接觸墊與該第一放電單元之間；以及

一 第四觸發單元，耦接於該第二接觸墊與該第二放電單元之間，當該第三觸發單元觸發該第一放電單元時，該第四觸發單元觸發該第二放電單元。

26.如申請專利範圍第 25 項所述之靜電放電保護裝置，其中該第一及第二觸發單元具有一第一電流鏡電路，該第三及第四觸發單元具有一第二電流鏡電路。

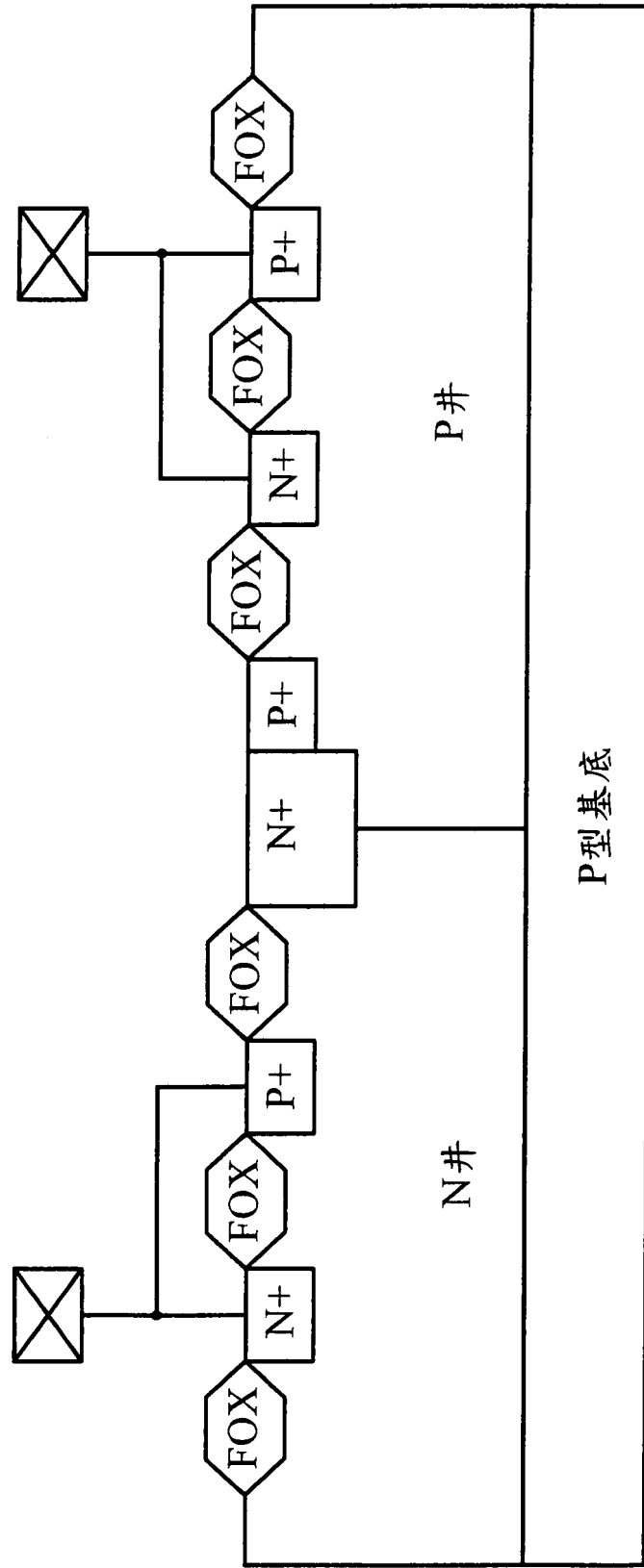
27.如申請專利範圍第 25 項所述之靜電放電保護裝置，其中該第一放電單元具有一第一觸發端以及一第二觸發端，該第一觸發端接收來自該第一觸發單元的一第一觸發信號，該第二觸發端接收來自該第三觸發單元的一第二觸發信號。

28.如申請專利範圍第 27 項所述之靜電放電保護裝置，其中該第一觸發端具有一 P 型摻雜物，該第二觸發端具有一 N 型摻雜物。

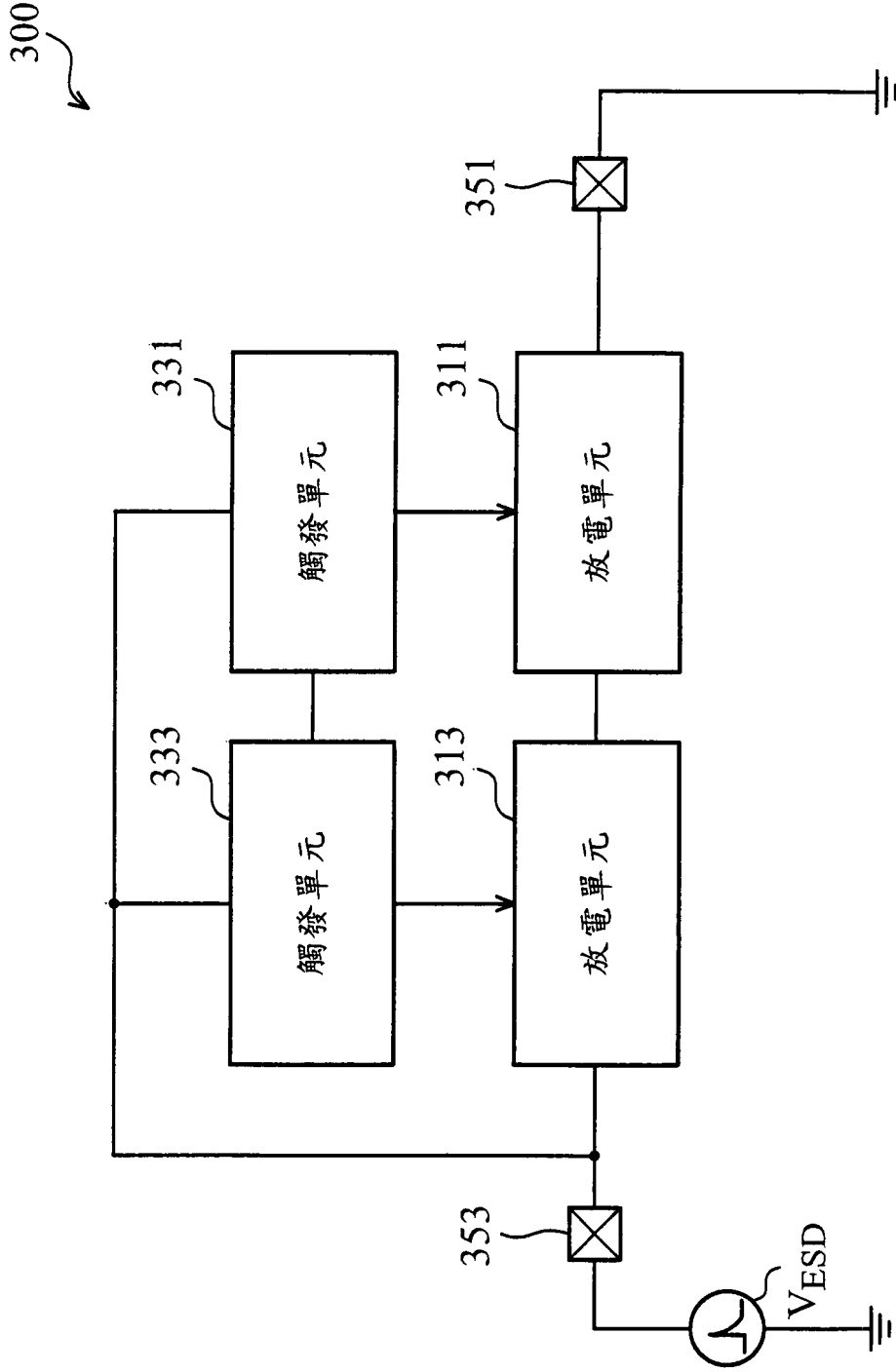


第 1 圖

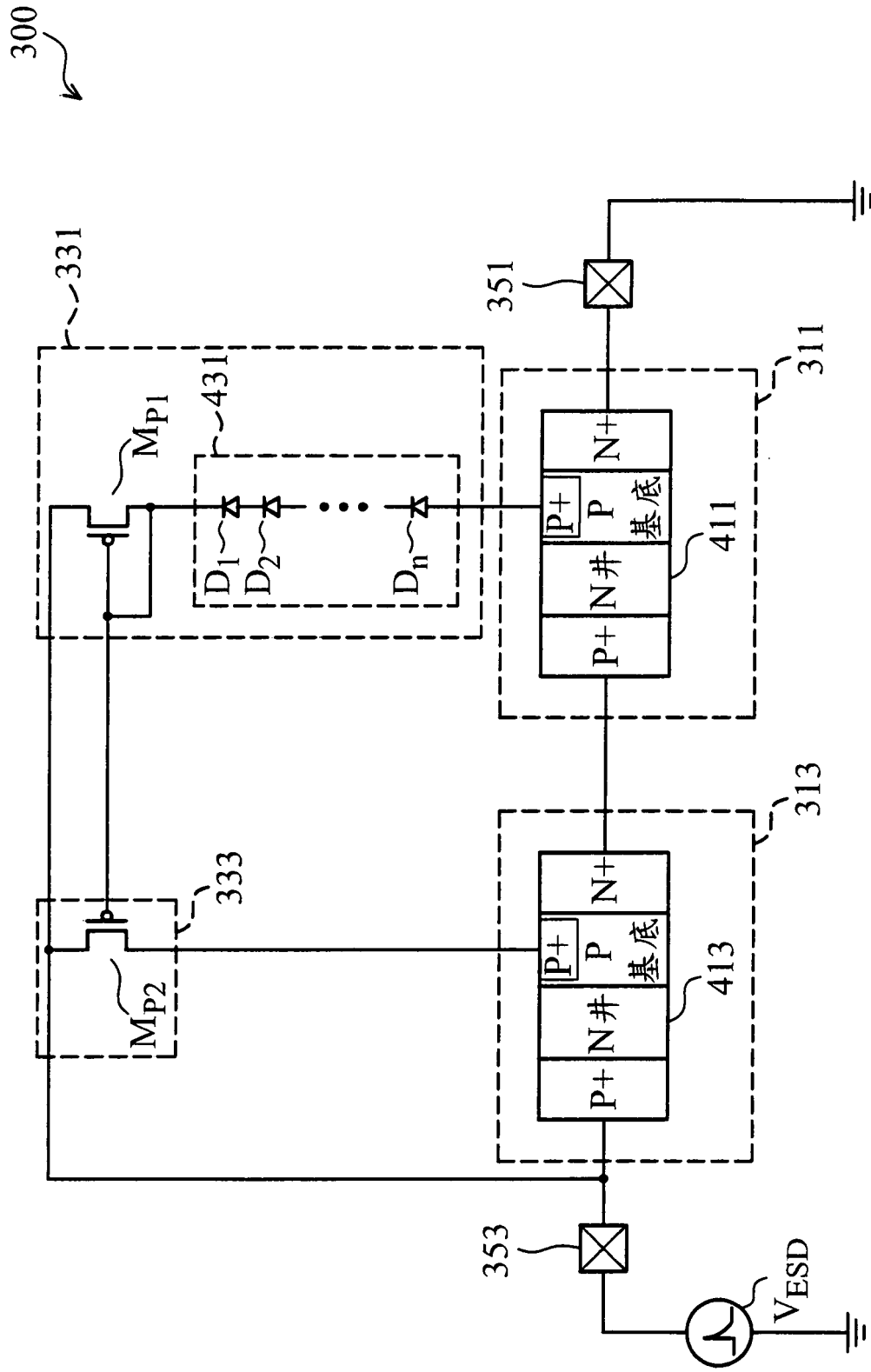
200



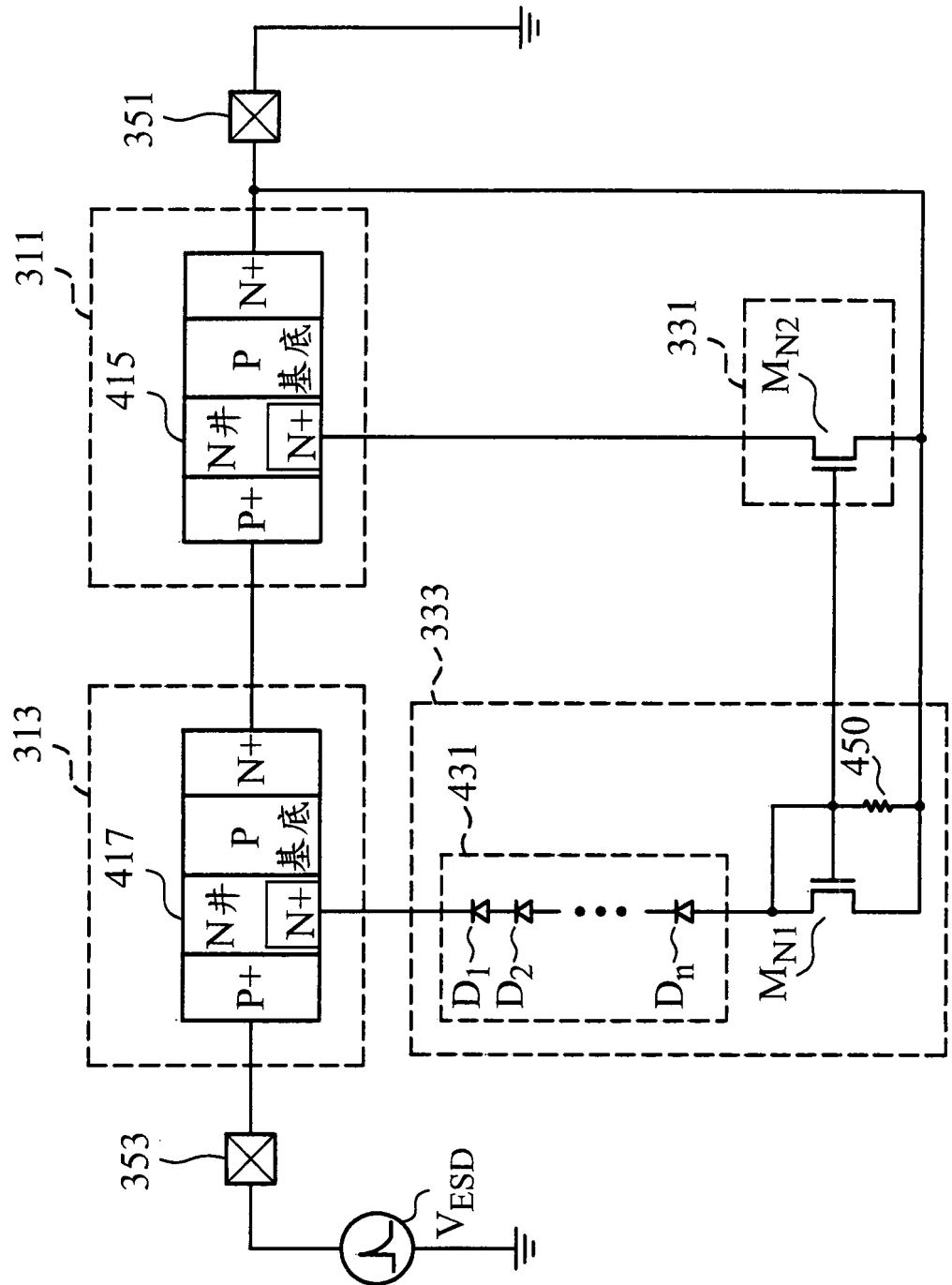
第 2 圖



第 3 圖

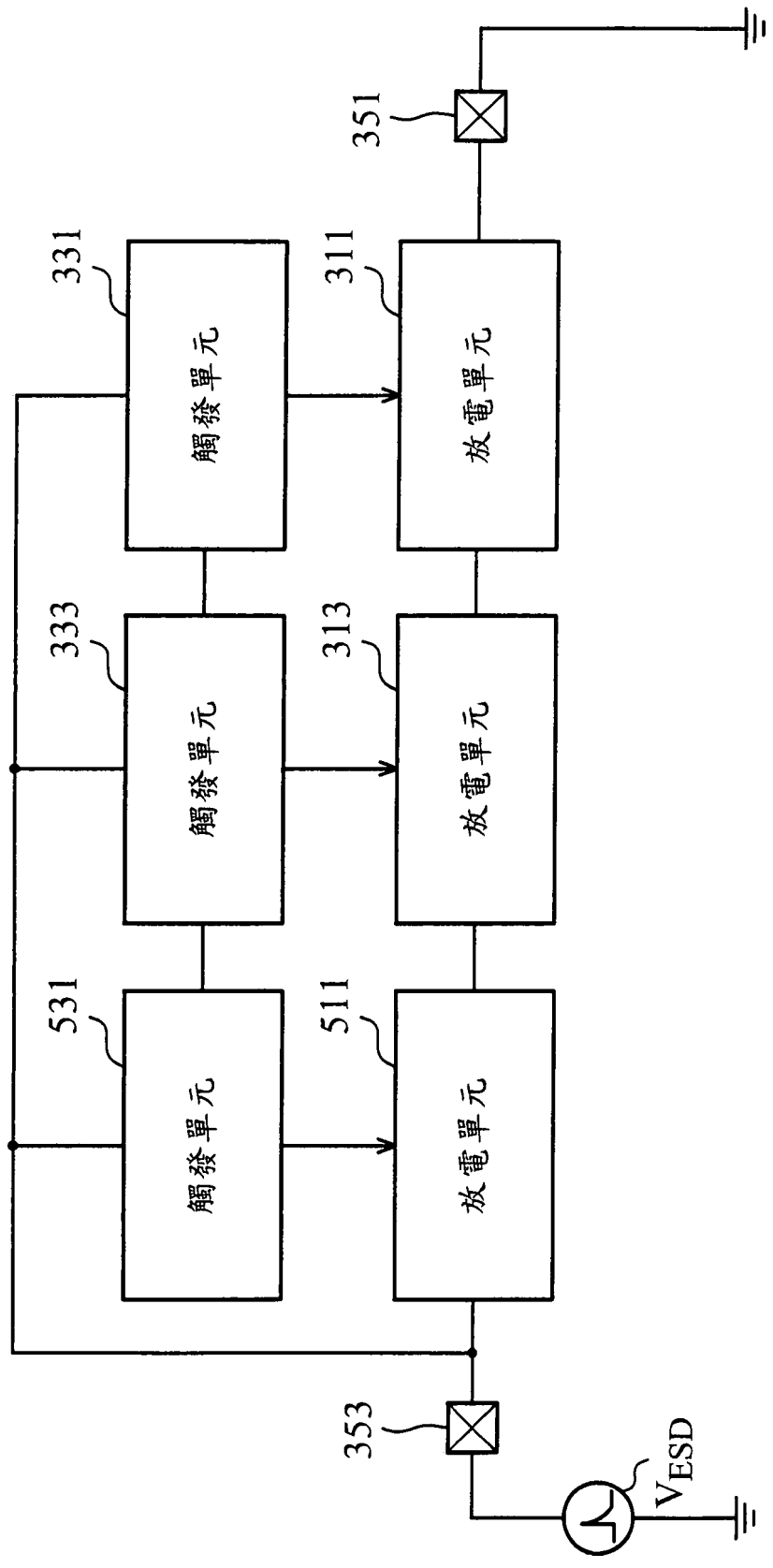


第 4A 圖

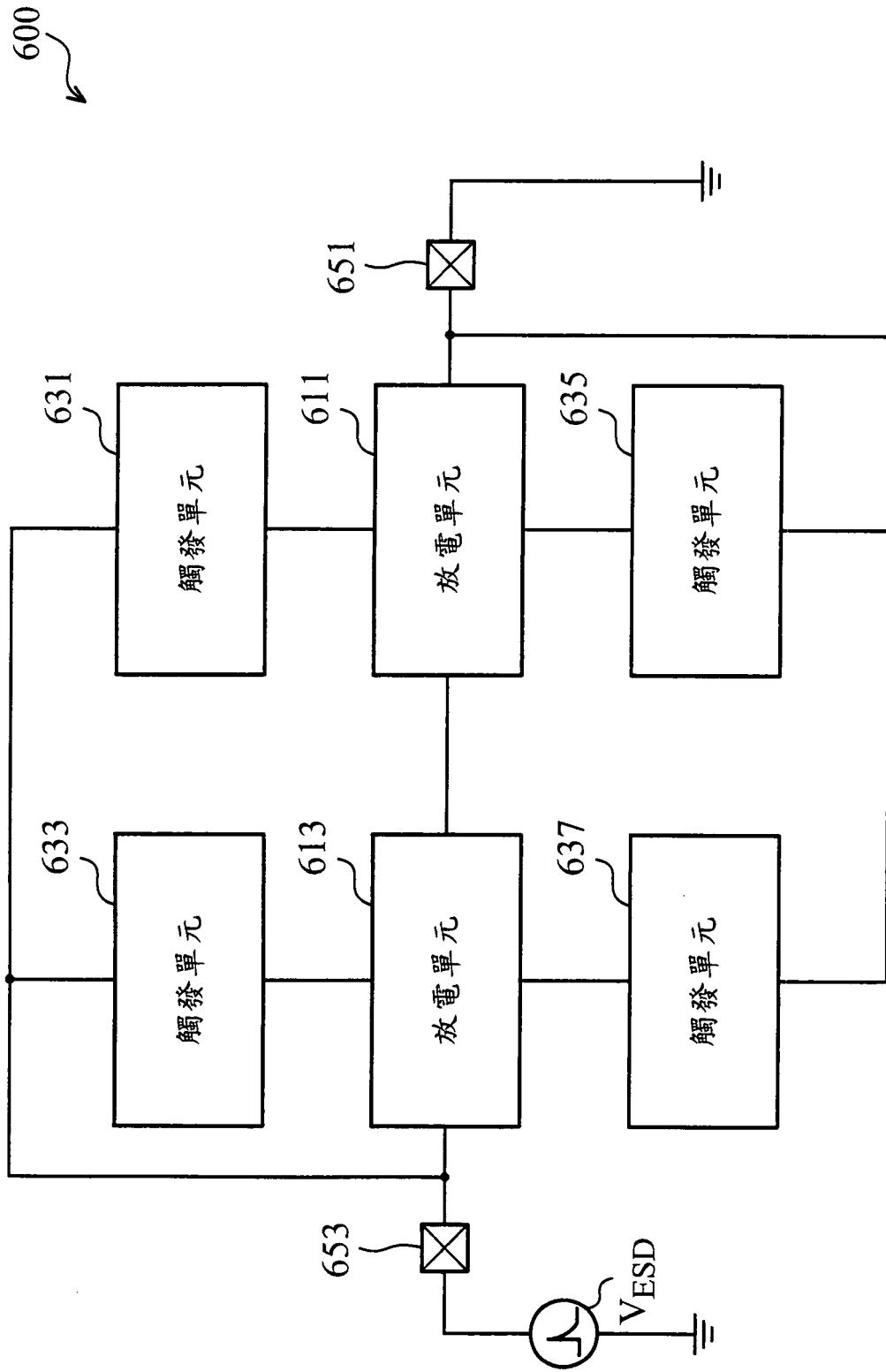


第 4B 圖

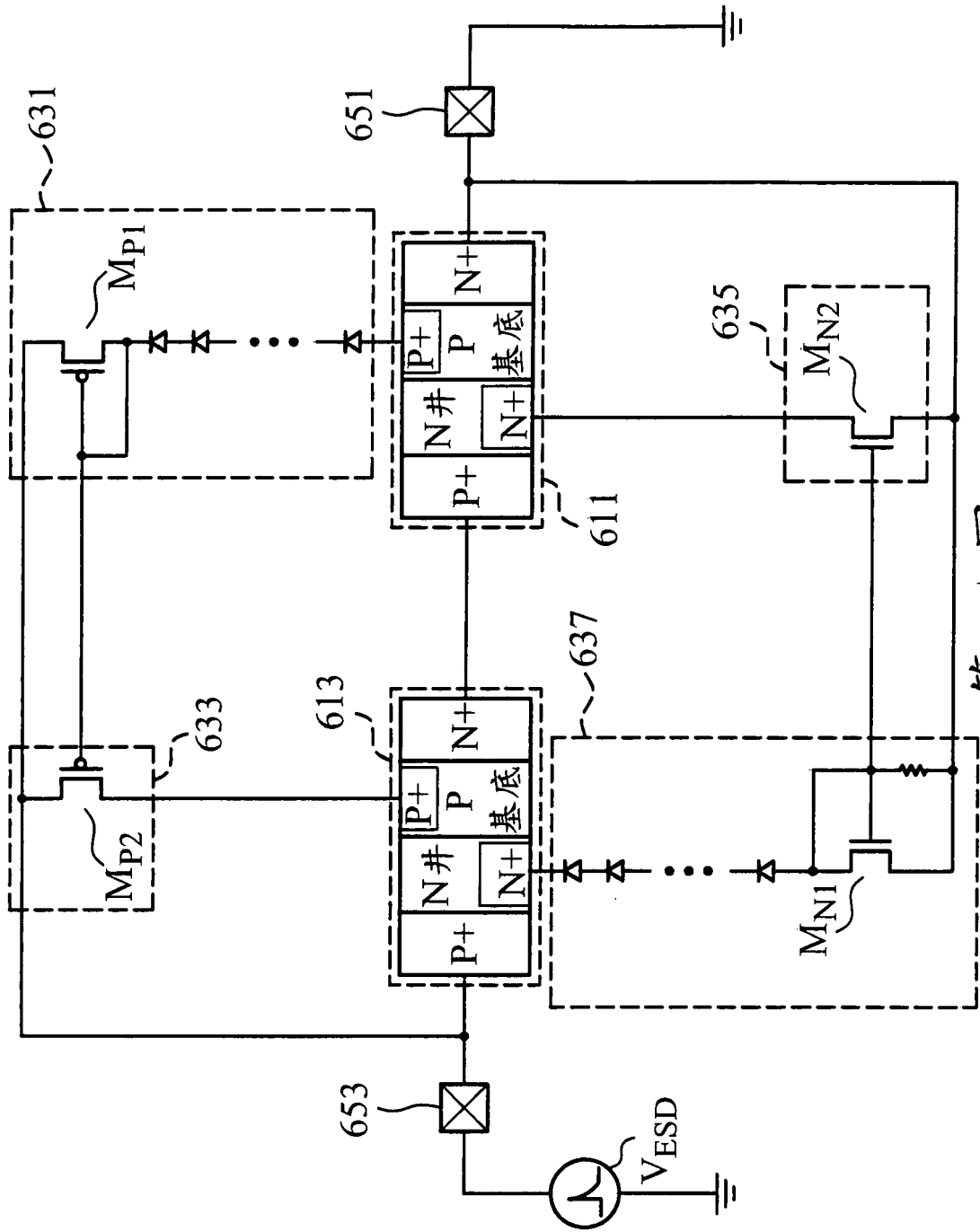
500



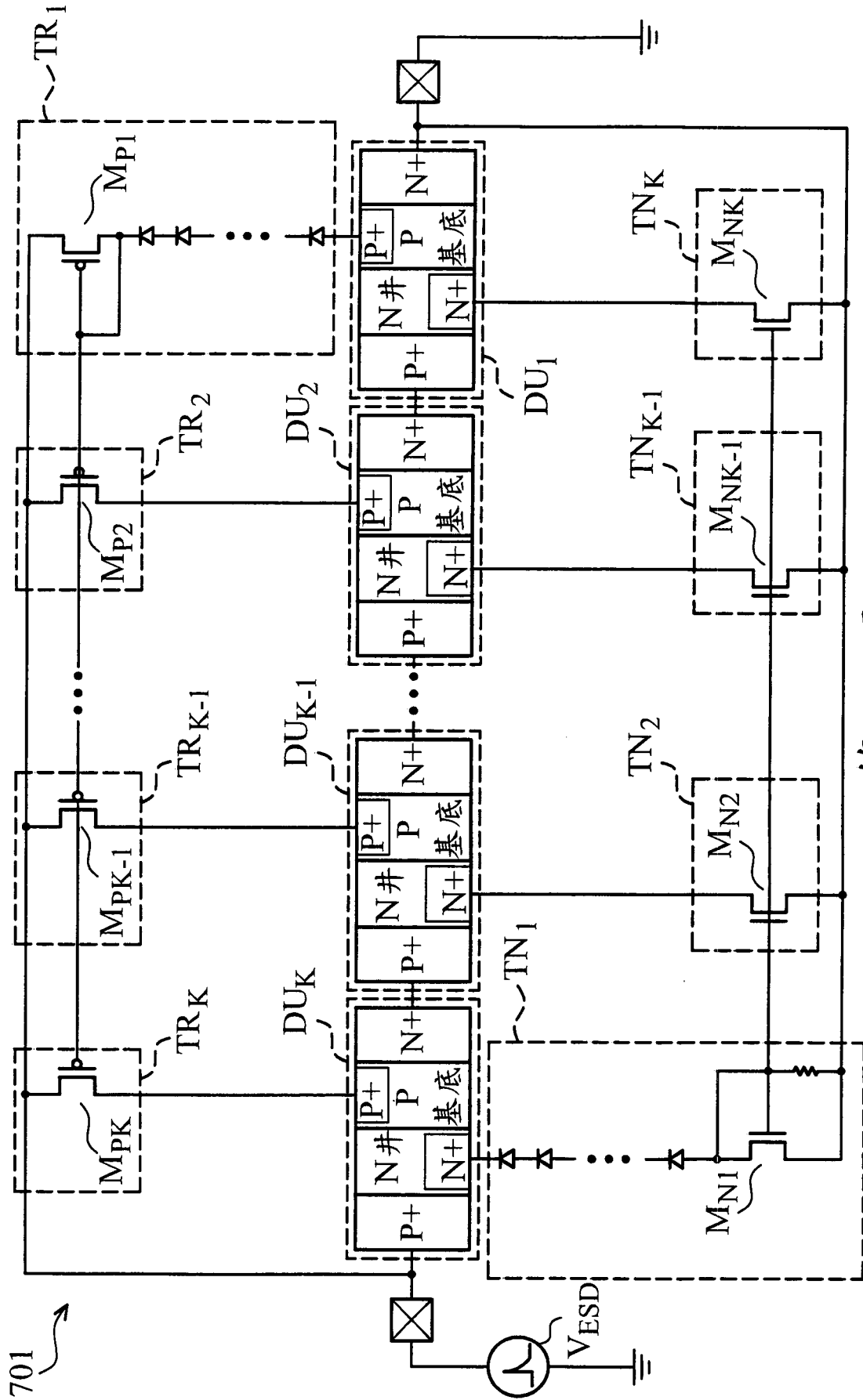
第 5 圖



第 6 圖



第 7A 圖



第 7B 圖