



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201029047 A1

(43)公開日：中華民國 99 (2010) 年 08 月 01 日

(21)申請案號：098102743

(22)申請日：中華民國 98 (2009) 年 01 月 23 日

(51)Int. Cl. : *H01L21/20 (2006.01)*

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)  
新竹市大學路 1001 號

(72)發明人：張志榜(TW)；吳耀銓(TW)

(74)代理人：林火泉

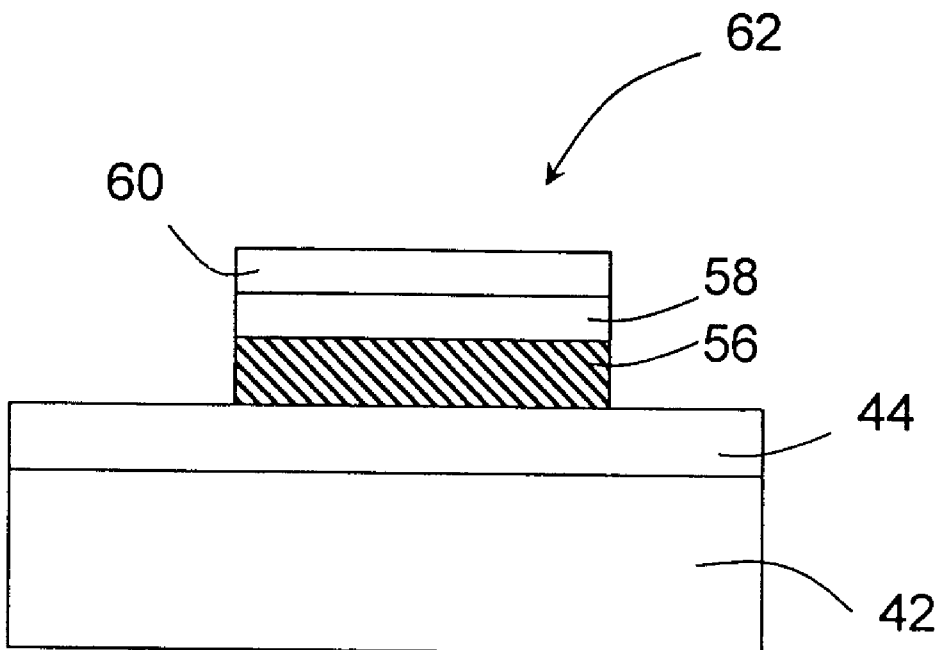
申請實體審查：有 申請專利範圍項數：12 項 圖式數：5 共 19 頁

(54)名稱

利用電漿改善金屬誘發側向結晶層特性的方法

(57)摘要

本發明提供一種利用電漿改善金屬誘發側向結晶層特性的方法，其係利用一含氟離子之電漿對此金屬誘發側向結晶層進行蝕刻，以移除金屬誘發側向結晶層上殘留的金屬成分，並使氟離子進入金屬誘發側向結晶層，進行缺陷的鈍化，以改善金屬誘發側向結晶層特性，使得後續薄膜電晶體完成後，能具有高品質與高可靠度。



- 42：基板
- 44：底層
- 56：主動層
- 58：閘極氧化層
- 60：閘極
- 62：薄膜電晶體結構

# 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號： 98102743

※申請日： 98.01.23 ※IPC分類：H01L 21/20 (2006.01)

## 一、發明名稱：(中文/英文)

利用電漿改善金屬誘發側向結晶層特性的方法

## 二、中文發明摘要：

本發明提供一種利用電漿改善金屬誘發側向結晶層特性的方法，其係利用一含氟離子之電漿對此金屬誘發側向結晶層進行蝕刻，以移除金屬誘發側向結晶層上殘留的金屬成分，並使氟離子進入金屬誘發側向結晶層，進行缺陷的鈍化，以改善金屬誘發側向結晶層特性，使得後續薄膜電晶體完成後，能具有高品質與高可靠度。

## 三、英文發明摘要：

四、指定代表圖：

(一)本案指定代表圖為：第 ( 3 (g) ) 圖。

(二)本代表圖之元件符號簡單說明：

- 42 基板
- 44 底層
- 56 主動層
- 58 閘極氧化層
- 60 閘極
- 62 薄膜電晶體結構

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係有關一種改善金屬誘發側向結晶層特性，特別是指一種利用電漿改善金屬誘發側向結晶層特性的方法。

### 【先前技術】

一般都知道利用鎳等金屬所誘發產生的側向結晶 (MILC) 即是將鎳等誘發金屬擇區鍍在非晶矽上，在進行退火結晶所形成。藉由鎳等誘發金屬可以降低非晶矽結晶溫度的特性，在較低溫下達到結晶的效果。但在金屬誘發側向結晶的過程中會有許多的鎳金屬矽化物殘留在多晶矽表面或者裡面，這會造成後續以非晶矽結晶為組成件之半導體元件的電性劣化。

鑑此，針對如何改善金屬誘發側向結晶特性的相關技術相繼產生。舉例來說，C. M. Hu, Y. S. Wu, C. C. Lin 等人於 IEEE Electron Devices Lett. 揭示利用金屬捉聚法改善金屬誘發結晶多晶矽薄膜電晶體之特性 (Improving the Electrical Properties of NILC Poly-Si Films Using a Gettering Substrate)，其步驟流程請一併參閱第 1 (a) ~1 (e) 圖，首先如第 1 (a) 圖所示，於矽基板 10 上依序沉積一氧化矽阻障層 12 與一非晶矽薄膜 14；再如第 1 (b) 圖所示，於非晶矽薄膜 14 上擇區形成鎳金屬層 16；如第 1 (c) 圖所示，利用退火製程於非晶矽薄膜層 14 內形成包含有金屬誘發結晶與金屬側向誘發結晶之多晶矽薄膜 18；如第 1 (d) 圖所示，移除鎳金屬層 16，並利用微影蝕刻製程對多晶矽薄膜層 18 定義出所需的主動層區域 20；如第 1 (e) 圖所示，於主動層區域 20 依續沉積一氧化矽層 22 與一非晶矽層 24，最後進行另一特定時間的退火，以達到金屬捉聚。

但這種金屬抓聚的方式雖然可以使金屬誘發結晶多晶矽薄膜內的金屬殘留量大幅度地降低(約為原來的1/30),但是會造成薄膜品質下降,導致後續元件製作電性劣化,且需要額外的捉聚退火製程時間。

C. P. Chang, Y. S. Wu 等人於 IEEE Electron Devices Lett. 提出氟離子佈植法改善金屬誘發結晶多晶矽薄膜電晶體之特性 (Improved Electrical Characteristics and Reliability of MILC poly-Si TFTs using Fluorine-Ion Implantation), 其步驟流程請一併參閱第 2 (a) ~ 2 (f) 圖, 首先如第 2 (a) 圖所示, 於玻璃基板或矽基板 26 上依序沉積一氧化矽層 28 與一非晶矽層 30; 接續, 如第 2 (b) 圖所示, 於非晶矽層 30 上形成擇區的鎳金屬層 32; 如第 2 (c) 圖所示, 進行退火使非晶矽層 30 結晶形成包含有金屬誘發結晶與金屬側向誘發結晶之多晶矽薄膜 34; 如第 2 (d) 圖所示, 移除剩餘的鎳金屬層 32, 利用離子佈植法將氟離子植入多晶矽薄膜 34 內; 如第 2 (e) 圖所示, 將多晶矽薄膜 34 定義出主動層區域 36; 最後如第 2 (f) 圖所示, 依序沉積閘極氧化層 38 與閘極 40。在這個方式下, 將氟離子利用離子佈植法驅入金屬誘發結晶多晶薄膜雖確實可提昇薄膜電晶體之特性, 但是大面積的佈植會使成本大幅度提高, 此外元件的漏電流特性並沒有獲得改善。

有鑑於此, 本發明遂針對上述習知技術之缺失, 提出一種利用電漿改善金屬誘發側向結晶層特性的方法, 以有效克服上述之該等問題。

### 【發明內容】

本發明之主要目的在提供一種利用電漿改善金屬誘發側向結晶層特性的方法, 其可以減少催化元素對金屬誘發側向結晶層的污染並且縮短製程

時間。

本發明之另一目的在提供一種利用電漿改善金屬誘發側向結晶層特性的方法，其可修補以非晶矽結晶為組成件之半導體元件的缺陷，並提高元件應用的可靠度。

為達上述之目的，本發明提供一種利用電漿改善金屬誘發側向結晶層特性的方法，其係先提供一表面具有一金屬誘發側向結晶層之絕緣基板；以及利用一含氟離子之電漿對此金屬誘發側向結晶層進行蝕刻，以移除金屬誘發側向結晶層上殘留的金屬成分與使氟離子進入金屬誘發側向結晶層，進行缺陷的鈍化，以改善金屬誘發側向結晶層特性。

底下藉由具體實施例詳加說明，當更容易瞭解本發明之目的、技術內容、特點及其所達成之功效。

### 【實施方式】

請一併參閱第 3 (a) 圖～第 3 (g) 圖，其係本發明之利用電漿改善金屬誘發側向結晶層特性的方法之各步驟結構剖視圖。首先如第 3 (a) 圖所示，先提供一絕緣基板 42，其可以是玻璃基板或者矽基板，並於基板 42 上沉積一材質為氧化矽之底層 44，此底層 44 所需的膜厚是依基板 42 的表面狀態而變化，當基板 42 的表面十分平坦並且基板 42 的離子特性對後續所製得之金屬誘發結晶特性影響甚低時，可以省略此底層；如第 3 (b) 圖所示，於底層 44 上利用低壓化學氣相沉積系統沉積一非晶矽 (a-Si) 層 46；如第 3 (c) 圖所示，於非晶矽層 46 上形成一氧化矽或氮化矽之阻擋層 48，並利用微影蝕刻技術將阻擋層 48 圖案化，以定義出至少一開口 50，其係顯露出部分非晶矽層 46，作為後續催化元素與非晶矽的接觸區；如第 3 (d)

圖所示，於阻擋層 48 與開口 50 沉積一催化元素層 52，其中催化元素層 52 之元素係選自於鎳、鈷、鈮、鉑、鐵、銅、銀、金、銻或錫，厚度為 1~20 Å，並利用化學溶液將圖案化阻擋層 48 移除；如第 3 (e) 圖所示，於爐管中進行退火製程，以使晶種誘發該非晶矽層 46 形成包含有金屬誘發結晶與金屬誘發側向結晶之結晶區 54，其中此退火製程的參數條件為溫度為 550 °C，時間為 18 小時；如第 3 (f) 圖所示，移除催化元素層 52，隨後並利用含氟離子的電漿對結晶區 54 進行表面蝕刻，其中蝕刻移除的比例佔整個結晶區的 5~10%，且此含氟的電漿為四氟甲烷 (CF<sub>4</sub>) 或六氟化硫 (SF<sub>6</sub>)；最後，如第 3 (g) 圖所示，於結晶區 54 進行主動層 56 範圍的定義，並隨後於主動層上依序沉積一閘極氧化層 58 與一閘極 60，以形成一薄膜電晶體結構 62。

請參閱第 4 (a) 圖與第 4 (b) 圖，其係利用本發明之氟離子表面蝕刻技術對金屬側向誘發結晶層進行不同時間蝕刻後的電子顯微鏡 (SEM) 照相圖。由圖中可發現未處理前的膜厚約為 120 奈米 (nm)，經由不同時間下的電漿處理後，分別可以得到不同的薄膜厚度，證實了本發明的方式有效的蝕刻掉多晶矽薄膜的表面，也代表相對的蝕刻掉金屬誘發側向結晶多晶矽薄膜於表面所殘留的金屬缺陷。

請參閱第 5 圖，其係經本發明之氟離子表面蝕刻技術蝕刻後之金屬側向誘發結晶層的二次離子分析 (SIMS) 頻譜圖。如圖所示，經氟離子電漿表面蝕刻後之金屬側向誘發結晶層表面將大量殘留氟離子，因此形成缺陷鈍化 (passivation) 效果，使得後續薄膜電晶體完成後，能具有高品質與高可靠度。

唯以上所述者，僅為本發明之較佳實施例而已，並非用來限定本發明實施之範圍。故即凡依本發明申請範圍所述之特徵及精神所為之均等變化或修飾，均應包括於本發明之申請專利範圍內。

### 【圖式簡單說明】

第 1 (a) ~ 1 (e) 圖是習知利用金屬抓聚方式來改善金屬誘發側向結晶之特性的步驟結構示意圖。

第 2 (a) ~ 2 (f) 圖是習知利用氟離子佈植法改善金屬誘發結晶多晶矽薄膜電晶體之特性的步驟結構示意圖。

第 3 (a) 圖 ~ 第 3 (g) 圖係本發明之利用電漿改善金屬誘發側向結晶層特性的方法之各步驟結構剖視圖。

第 4 (a) 圖與第 4 (b) 圖係利用本發明之氟離子表面蝕刻技術對金屬側向誘發結晶層進行不同時間蝕刻後的電子顯微鏡 (SEM) 照相圖。

第 5 圖係經本發明之氟離子表面蝕刻技術蝕刻後之金屬側向誘發結晶層的二次離子分析 (SIMS) 頻譜圖。

### 【主要元件符號說明】

- 10 矽基板
- 12 阻障層
- 14 非晶矽薄膜
- 16 鍍金屬層
- 18 多晶矽薄膜
- 20 主動層區域
- 22 氧化矽層



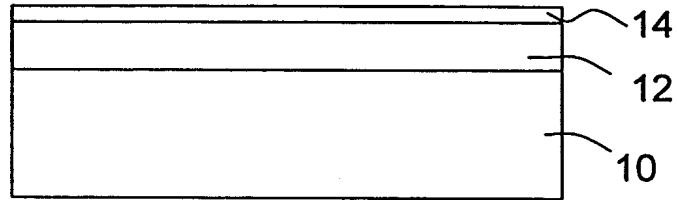
- 24 非晶矽層
- 26 基板
- 28 氧化矽層
- 30 非晶矽層
- 32 鎳金屬層
- 34 多晶矽薄膜
- 36 主動層區域
- 38 閘極氧化層
- 40 閘極
- 42 基板
- 44 底層
- 46 非晶矽層
- 48 阻擋層
- 50 開口
- 52 催化元素層
- 54 結晶區
- 56 主動層
- 58 閘極氧化層
- 60 閘極
- 62 薄膜電晶體結構

## 七、申請專利範圍：

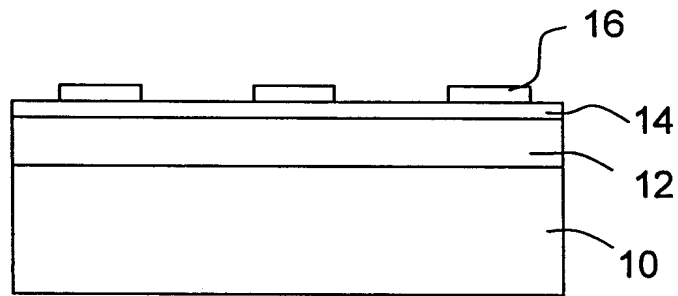
1. 一種利用電漿改善金屬誘發側向結晶層特性的方法，其包含有下列步驟：  
提供一表面具有一金屬誘發側向結晶層之絕緣基板；以及  
利用一含氟離子之電漿對該金屬誘發側向結晶層進行蝕刻，以移除該金屬誘發側向結晶層上殘留的金屬成分與使該氟離子進入該金屬誘發側向結晶層，進行缺陷的鈍化，以改善該金屬誘發側向結晶層之特性。
2. 如申請專利範圍第 1 項所述之利用電漿改善金屬誘發側向結晶層特性的方法，其中該表面具有該金屬誘發側向結晶層之絕緣基板的製作步驟包含有：  
提供一絕緣基板；  
於該基板上形成一非晶矽層；  
於該非晶矽層上形成一圖案化阻擋層，以定義出至少一開口，其係顯露出部分該非晶矽層；  
於該開口內沉積一催化元素層，並移除該圖案化阻擋層；  
進行退火製程，以使該催化元素層誘發該非晶矽層形成該金屬側向誘發結晶；以及  
移除該催化元素層。
3. 如申請專利範圍第 2 項所述之利用電漿改善金屬誘發側向結晶層特性的方法，其中於該基板上形成一非晶矽層之步驟前更可於該基板上形成一底層。
4. 如申請專利範圍第 3 項所述之利用電漿改善金屬誘發側向結晶層特性的方法，其中該底層是氧化矽層。

5. 如申請專利範圍第 2 項所述之利用電漿改善金屬誘發側向結晶層特性的方法，其中該非晶矽層係利用低壓化學氣相沉積法所製備。
6. 如申請專利範圍第 2 項所述之利用電漿改善金屬誘發側向結晶層特性的方法，其中該絕緣基板是選自於玻璃基板或矽基板。
7. 如申請專利範圍第 2 項所述之利用電漿改善金屬誘發側向結晶層特性的方法，其中該圖案化阻擋層之材質係為氧化矽或氮化矽。
8. 如申請專利範圍第 2 項所述之利用電漿改善金屬誘發側向結晶層特性的方法，其中該催化元素層之元素係選自於鎳、鈷、鈮、鉑、鐵、銅、銀、金、銻或錫。
9. 如申請專利範圍第 2 項所述之利用電漿改善金屬誘發側向結晶層特性的方法，其中該催化元素層的厚度是 1~20 Å。
10. 如申請專利範圍第 2 項所述之利用電漿改善金屬誘發側向結晶層特性的方法，其中該退火製程參數為 550°C、18 小時。
11. 如申請專利範圍第 1 項所述之利用電漿改善金屬誘發側向結晶層特性的方法，其中在完成利用該含氟離子之電漿對該金屬誘發側向結晶層進行蝕刻，以改善該金屬誘發側向結晶層特性的製程步驟後更可進行對該金屬誘發側向結晶層依序進行一主動層定義、一開極氧化沉積與一開極沉積的製程步驟，以形成一薄膜電晶體結構。
12. 如申請專利範圍第 1 項所述之利用電漿改善金屬誘發側向結晶層特性的方法，其中該含氟離子之電漿為四氟甲烷 (CF<sub>4</sub>) 或六氟化硫 (SF<sub>6</sub>)。

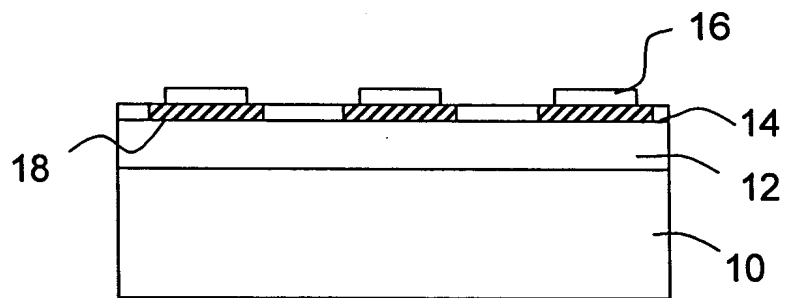
八、圖式：



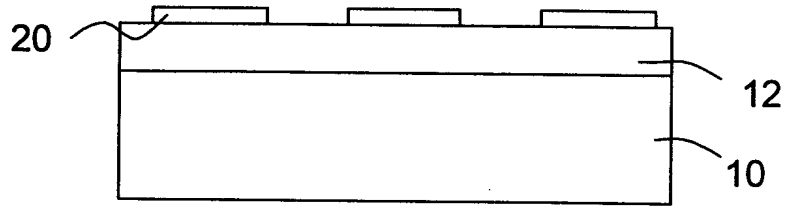
第1 (a) 圖



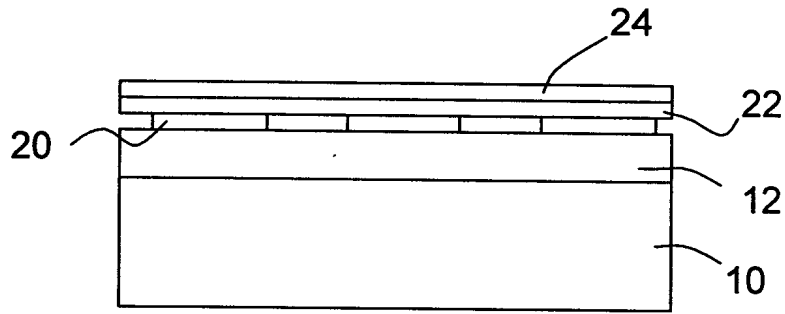
第1 (b) 圖



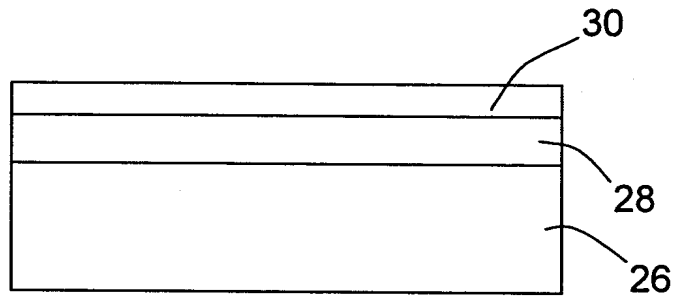
第1 (c) 圖



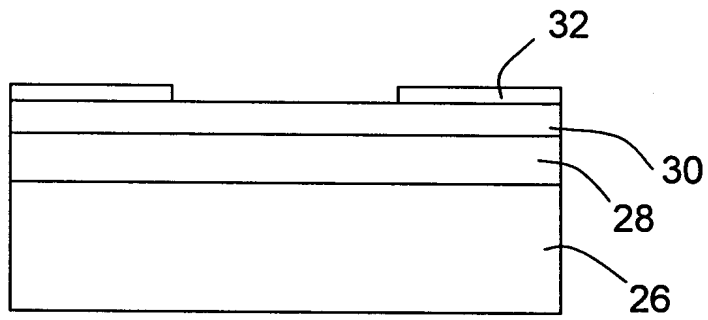
第1 (d) 圖



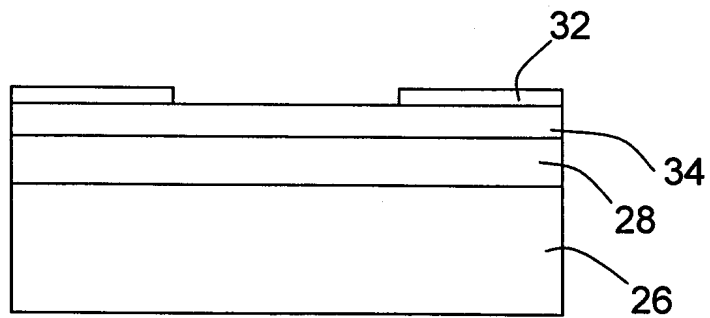
第1 (e) 圖



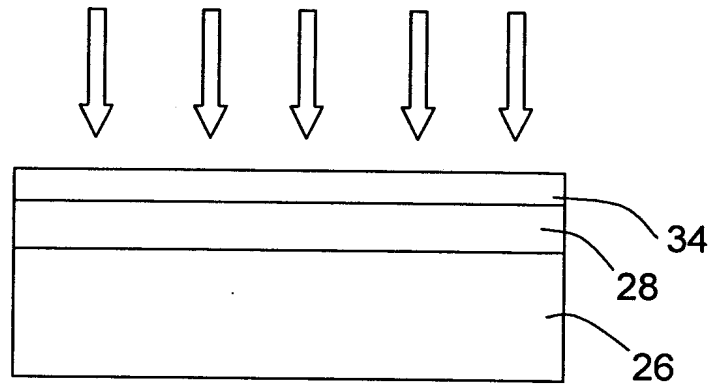
第2 (a) 圖



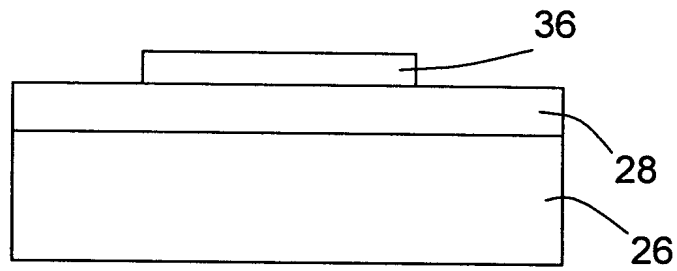
第2 (b) 圖



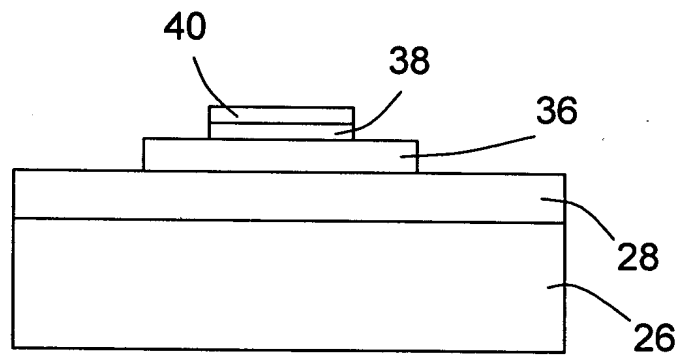
第2 (c) 圖



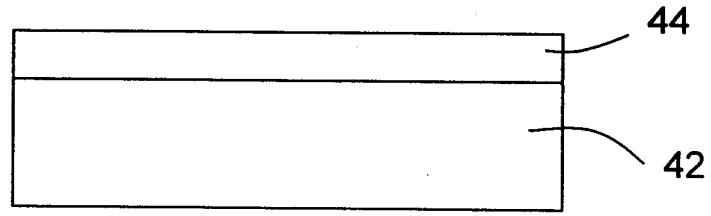
第2 (d) 圖



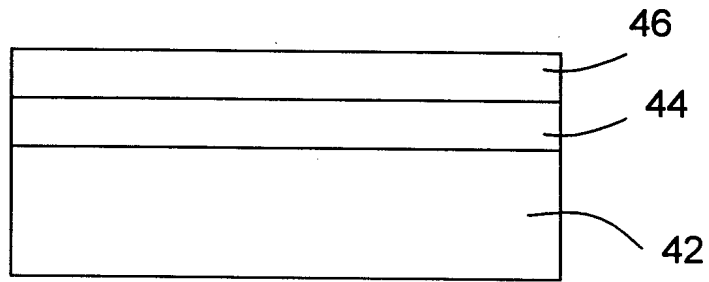
第2 (e) 圖



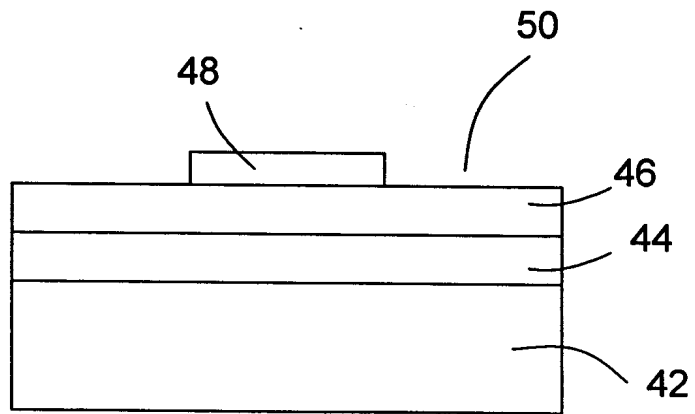
第2 (f) 圖



第3 (a) 圖

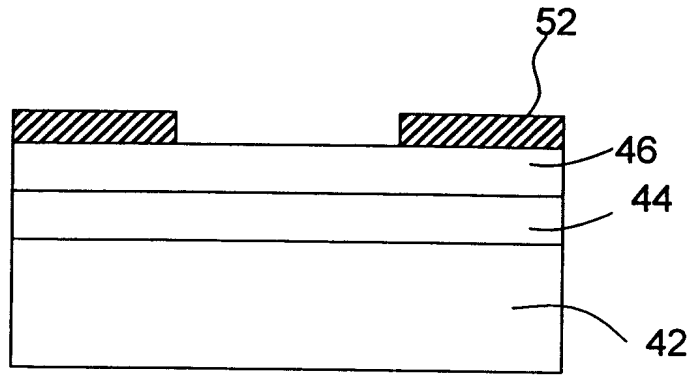


第3 (b) 圖

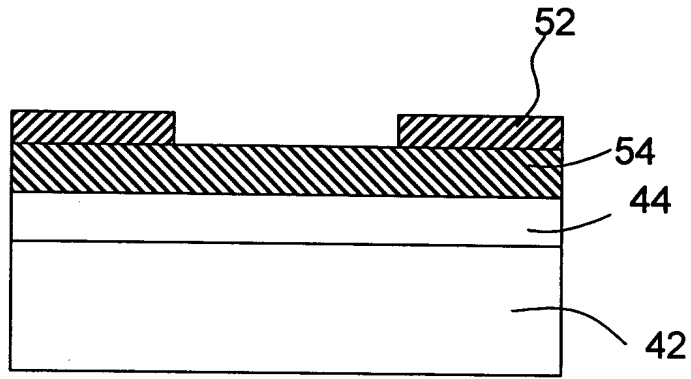


第3 (c) 圖

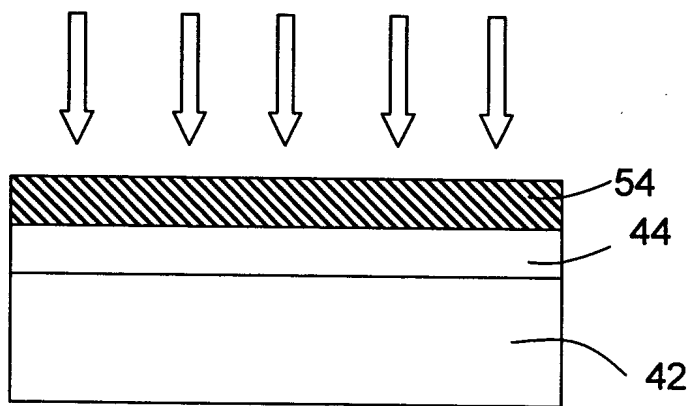




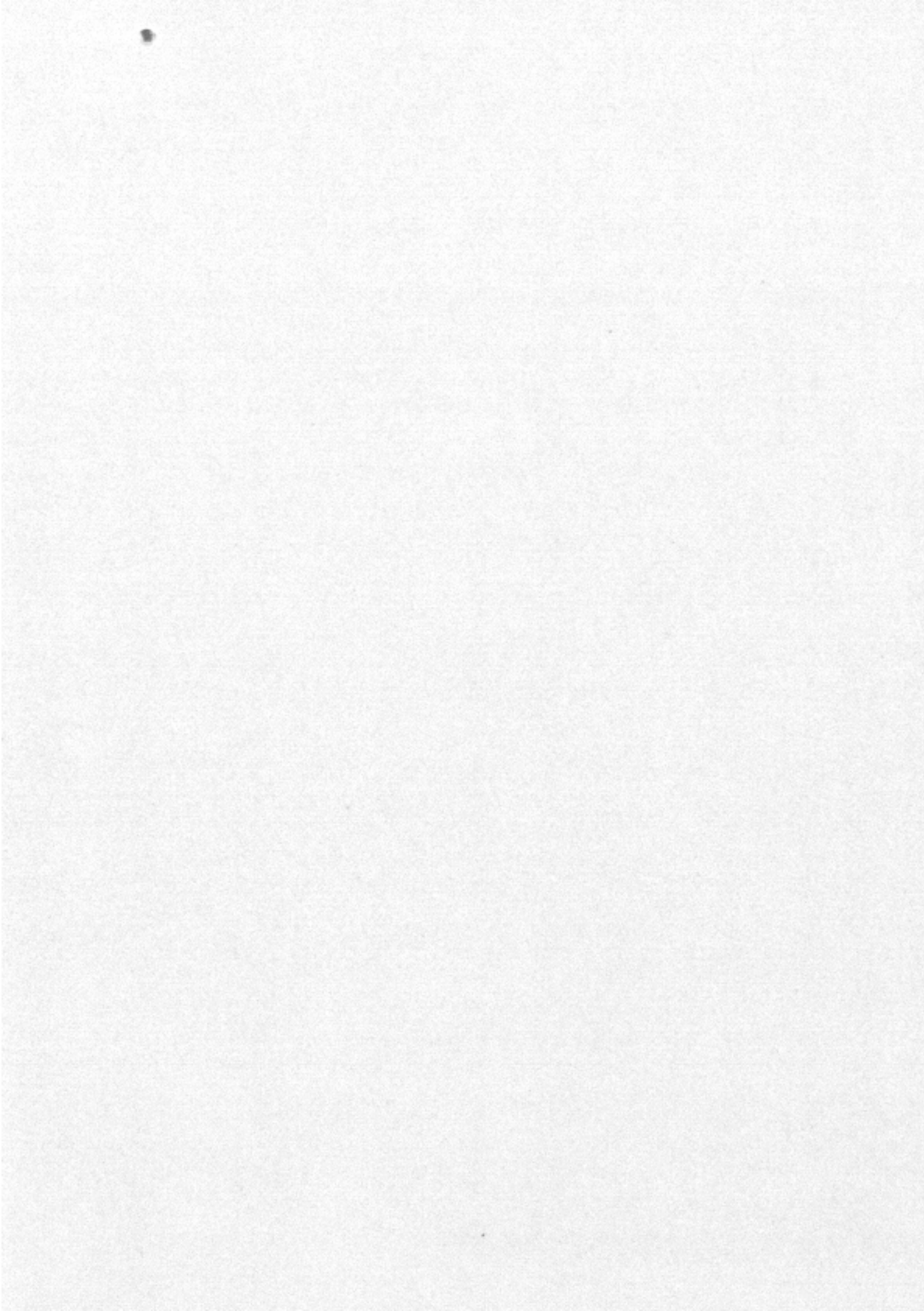
第3 (d) 圖

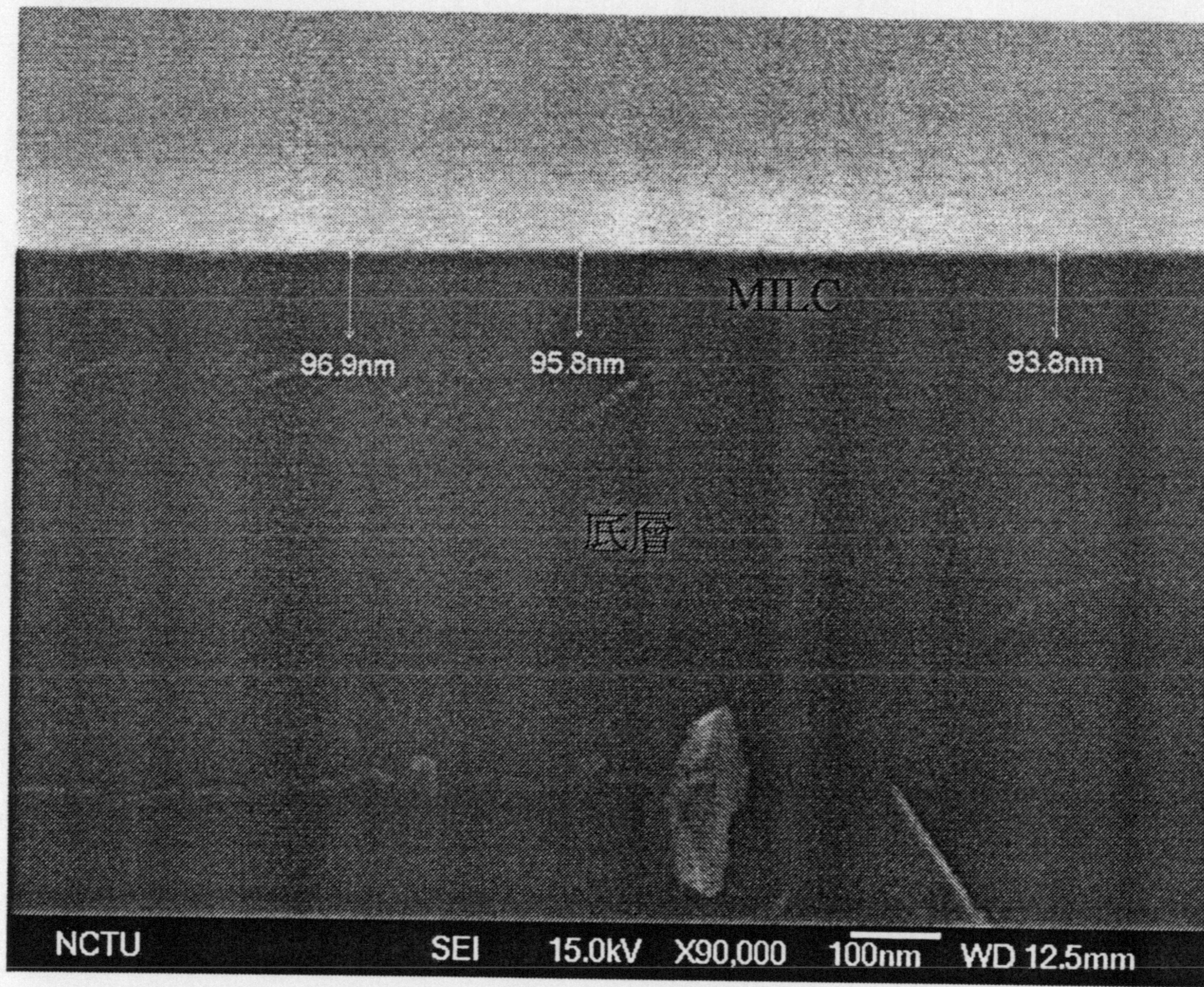


第3 (e) 圖

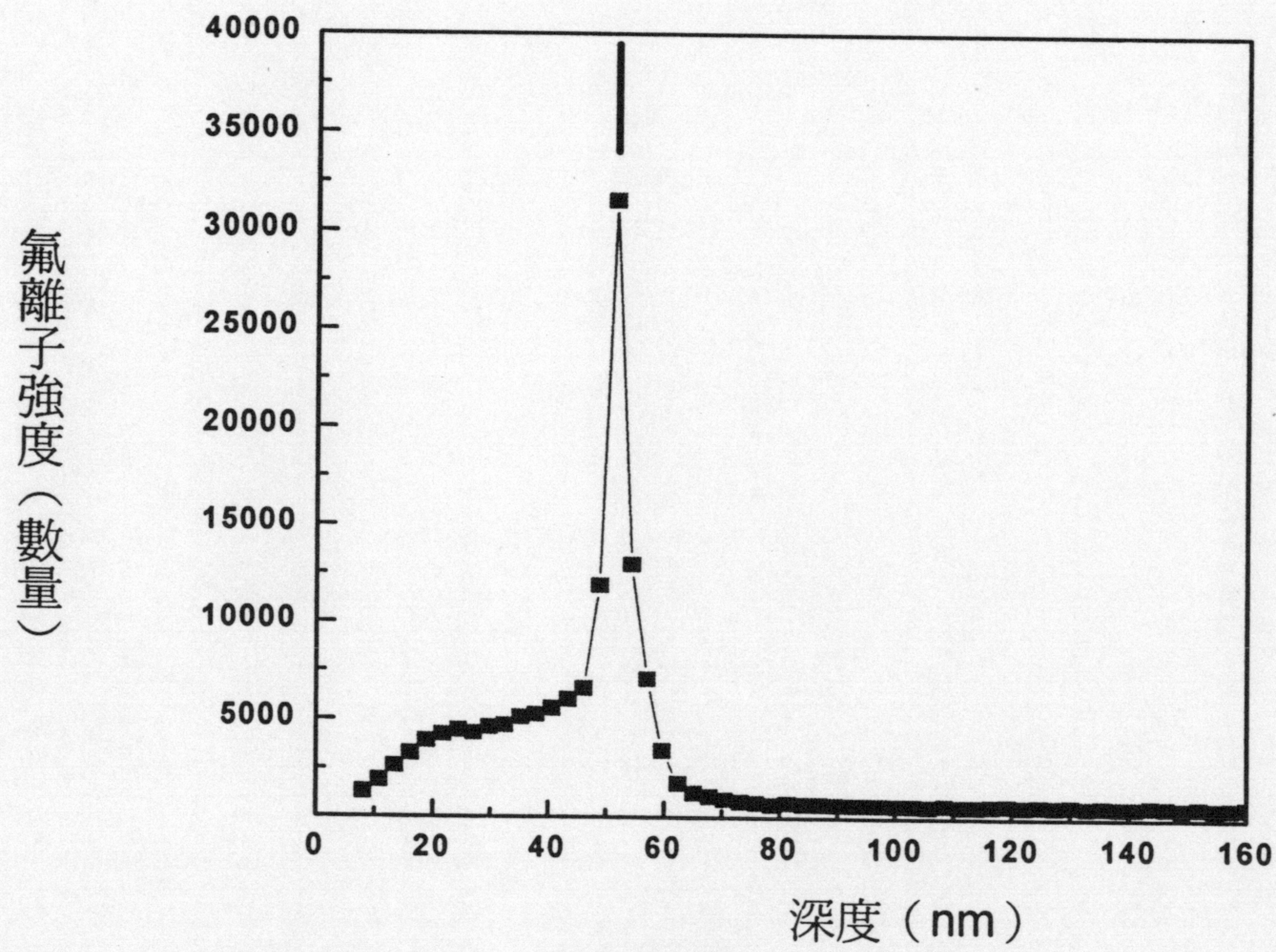


第3 (f) 圖





第4 (b) 圖



第5圖