

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 97116205

※申請日期： 97.5.2

※IPC 分類： H03L 7/00 (2006.01)

一、發明名稱：(中文/英文)

應用於時脈資料回復電路的多重交替式轉態取樣方法及裝置

MULTIPLE ALTERNATING EDGE SAMPLING METHOD AND

DEVICE FOR CLOCK AND DATA RECOVERY CIRCUIT

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

國立交通大學/NATIONAL CHIAO TUNG UNIVERSITY

代表人：(中文/英文)(簽章) 吳重雨/WU, CHUNG-YU

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號/No. 1001 Dasyue Road, Hsinchu, Taiwan, R.O.C.

國 籍：(中文/英文) 中華民國/TW

三、發明人：(共 5 人)

姓 名：(中文/英文)

林志憲/LIN, CHIH-HSIEN

周世傑/JOU, SHYH-JYE

鄭元樸/CHENG, YUAN-PU

黃彥穎/HUANG, YEN-YING

李舒蓉/LI, SHU-RUNG

國 籍：(中文/英文)(皆同) 中華民國/TW

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種應用於時脈資料回復電路的多重交替式轉態取樣方法及裝置，其於輸入信號的轉態中心的領先側及落後側多點交替式取樣而得到線性相位增益係數，因而具有交替式取樣的快速鎖定以及線性相位增益係數之優點。

六、英文發明摘要：

A multiple alternating edge-sampling method and device for a clock data recovery circuit is proposed. The method and device sample an input data signal at a plurality of sampling points of the lead region and lag region of the transition center to obtain a linear phase detecting gain. Therefore, the method and device have the advantages of locking quickly and the linear phase detecting gain.

七、指定代表圖：

(一)、本案代表圖為：第 3 圖

(二)、本案代表圖之元件代表符號簡單說明：

D_T	輸入信號
PD_3	相位偵測器
S_P	偵測位置
PD_{out}	輸出相位
$\Delta\phi$	相位差
PD_{gain}	相位增益係數

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種應用於時脈資料回復電路之取樣方法及裝置，特別是一種應用於時脈資料回復電路之多重交替式取樣方法及裝置。

【先前技術】

時脈資料回復電路(clock data recovery circuit)用於將受有雜訊的輸入信號轉為數位信號，其主要利用輸入信號的轉態(transition)決定出相位及頻率。透過取樣技術可決定輸入信號是否存在轉態及其相位資訊，以下說明目前常用的取樣技術及其缺失。

第 1 圖所示為二元相位取樣技術(binary sampling)。輸入信號 D_T 的轉態位置並非固定而存在一定的抖動現象，稱為吉特抖動(Jitter)。相位偵測器(phase detector, PD) PD_1 偵測其輸入信號 D_T 的相位，輸出相位輸出 PD_{out} ，圖中相位差 $\Delta\phi$ 為轉態邊緣與偵測點 S_P 的相位差(phase difference)。當偵測點 S_P 超前輸入信號相位時，相位輸出 PD_{out} 為正，反之，落後輸入信號相位時，相位輸出 PD_{out} 為負。此技術僅偵測輸入信號 D_T 的極性(polarity)，因此存在吉特抖動時，二元相位取樣技術幾乎無法鎖定相位(lock phase)，但因無須判斷相位差，因此具有偵測速度快的優點。

第二圖所示為交替式取樣技術(alternating edge-sampling)。此種技術主要在於輸入信號 D_T 轉態的附近設定為鎖定區(dead zone) W_d ，偵測相位偵測器 PD_2 僅在鎖定區 W_d 範圍的外部取樣。交替式取樣技術避免吉特抖動的影

響，但仍然僅能取得相位的極性，無法依據相位差而調整相位偵測器 PD₂ 的取樣時脈的相位。

由上述可知，非線性的取樣方法具有快速鎖定的優點，但同時具有無法回饋相位調整量的缺失。如何用相位偵測結果回饋至相位調整量且能維持快速的偵測速度，乃目前設計時脈資料回復電路的重要課題。

【發明內容】

本發明之一目的係提供一種多重交替式取樣方法及裝置，其於輸入信號轉態邊緣的不同相位差的位置取樣以獲得線性的相位增益係數，因而可得到良好的相位調整量。

為了達到上述目的，本發明一實施例之多重交替式取樣方法，包括：對一輸入信號的資料取樣，利用複數取樣點以讀取相位資訊，決定該輸入信號的相位超前或落後，決定相位調整量及頻率調整量，最後調整參考時脈的速率及相位。

【實施方式】

第3圖所示為本發明一實施例的多重交替式取樣技術示意圖。圖中輸入信號 D_T 的轉態位置並非固定而具有一定的吉特抖動(Jitter)現象。

複數個取樣點 S_P 表示在輸入信號 D_T 的轉態中心 (transition center) 位置附近取樣，每一個取樣位置離轉態邊緣具有一定的相位差，一般為 0.1~0.2 的單位週期(UI, 一個眼圖的寬度)，而取樣點依據取樣間隔而定，本實施例採用 5 個取樣點。

相位偵測器 PD_3 的輸出相位 PD_{out} 與相位差 $\Delta\phi$ 趨近一線性關係，其斜率為相位增益係數 (phase detecting gain) PD_{gain} 。相位差 $\Delta\phi$ 為取樣位置與轉態邊緣的相位差異，當參考時脈的邊緣落後 (lag) 於數入信號的相位時，其值為正；反之，領先 (lead) 輸入信號的相位時，其值為負。依據相位增益係數 PD_{gain} 即可決定參考時脈的相位的調整量。

第 4 圖為本發明取樣方法的實施例。步驟 S10 為判斷取樣資料是否存在轉態，當邊緣取樣點及資料取樣點的極性 (polarity，讀取值一高電位一低電位) 不同時，則輸入信號存在轉態。

步驟 S20 為調整取樣點，於轉態中心兩側 (左側為相位領先區，右側為相位落後區) 設置多個取樣位置以讀取其相位資訊，一般先讀取左側再讀取右側。本實施例的二相鄰取樣點間距為 0.1 個單位週期，取樣點數各為 5 點。

步驟 S30 為決定相位超前或落後，即每 5 個取樣點受吉特抖動的影響，每個取樣點的讀取值可能為落後或領先，最終判斷為領先或落後的方法可依據系統而定，其平均讀取值可降低吉特抖動的影響。本實施例係採用多數決的方法，即當領先的數量多於落後的數量則判斷為領先；反之，當領先的數量少於落後的數量則判斷為落後，

步驟 S40 為決定相位調整量，步驟 S30 可決定一線性的相位增益係數 PD_{gain} ，其可決定一相位調整量。

步驟 S50 為決定參考時脈速率的調整量其依據轉態資訊可得，非本發明重點，此處不詳述。

步驟 S60 為調整參考時脈頻率及相位，其 S40 之依據相位調整量及步驟 S50 之參考時脈速率的調整量而調整參考時脈的頻率及相位。重複執行 S10~S60 可快速鎖定相位及頻率。

第 5 圖為實施本發明的多重交替式取樣方法的時脈資料回復電路示意圖。時脈產生器 100 產出使的參考時脈，取樣器 200 藉由參考時脈對輸入信號取樣，本實施例利用 5 個位元取的 5 筆相位資料，每相鄰的取樣位置具有 $0.1 \sim 0.2$ 的單位週期而取得 5 筆不同相位差的資料，將取樣結果傳送給相位偵測器 300，相位偵測器 300 讀取每一筆相位資料並判斷其為領先或落後，在將結果傳送至先行過濾器 (prefilter) 400，本實施例採用多數決的方法以決定其最終相位資訊。

相位調整器 500 接收先行過濾器 400 的資料計算出相位調整量後傳送給頻率調整器 600 計算頻率調整量，本實施例的相位調整器 500 及頻率調整器 600 分別採用比例積分器及積分器實作。

由上述可知，本發明之多重交替式取樣方法採用交替式取樣方法而可維持快速鎖定相位的優點，又具有線性的相位增益係數而降低非線性取樣的缺失。

以上所述之實施例僅係為說明本發明之技術思想及特點，其目的在使熟習此項技藝之人士能夠瞭解本發明之內容並據以實施，當不能以之限定本發明之專利範圍，即大凡依本發明所揭示之精神所作之均等變化或修飾，仍應涵蓋在本發明之專利範圍內。

【圖式簡單說明】

第 1 圖所示為先前技術的二元相位偵測技術示意圖。

第 2 圖所示為先前技術的交替式相位偵測技術示意圖。

第 3 圖所示為本發明之多重交替式相位偵測技術示意圖。

第 4 圖所示為本發明之多重交替式相位偵測方法流程圖。

第 5 圖所示為本發明之多重交替式相位偵測裝置示意圖。

【主要元件符號說明】

D_T	輸入信號
PD_1 、 PD_2 、 PD_3	相位偵測器
PD_{gain}	相位增益係數
S_P	偵測位置
PD_{out}	輸出相位
$\Delta\phi$	相位差
S10	判斷取樣資料是轉態
S20	調整取樣位置
S30	決定相位超前或落後
S40	決定相位調整量
S50	決定頻率調整量
S60	調整時脈
100	時脈產生器
200	取樣器
300	相位偵測器
400	先行過濾器
500	相位調整器
600	頻率調整器

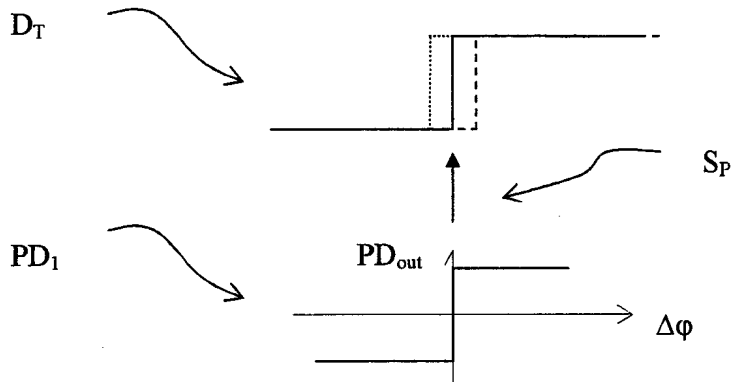
十、申請專利範圍：

1. 一種多重交替式的取樣方法，應用於時脈資料回復電路，包含：
 - 取樣一輸入信號的資料；
 - 設置複數取樣點於該輸入信號及調整該些取樣點位置以讀取相位資訊；
 - 決定該輸入信號的一相位差資訊及一相位增益係數；
 - 依據該相位差資訊及該相位增益係數，決定一相位調整量；
 - 決定一頻率調整量；以及
 - 依據該相位調整量及該頻率調整量，調整一參考時脈的速率及相位。
2. 如請求項第 1 項所述的多重交替式的取樣方法，其中該複數取樣點為五個取樣點。
3. 如請求項第 1 項所述的多重交替式的取樣方法，其中該複數取樣點之間隔介於一資料單位週期的十分之一與五分之一間。
4. 如請求項第 1 項所述的多重交替式的取樣方法，其中決定該輸入信號的相位差資訊之步驟為利用一多數決之方法。
5. 如請求項第 1 項所述的多重交替式的取樣方法，其中該相位調整量正比於該相位增益係數。
6. 一種時脈資料回復電路多重交替式的取樣裝置，包含：
 - 一時脈產生器輸出一參考時脈；
 - 一相位取樣器接收該參考時脈與一資料輸入信號，取樣該資料輸入信號以及輸出一回復資料信號；
 - 一相位偵測器接收該資料輸入信號並多點取樣，其中任二相鄰取樣點間具有一相位間隔並輸出複數個相位資訊資料；
 - 一先行過濾器連接該相位偵測器，用以接收該些相位資訊資料與決定該資料輸入信號之一相位資訊；

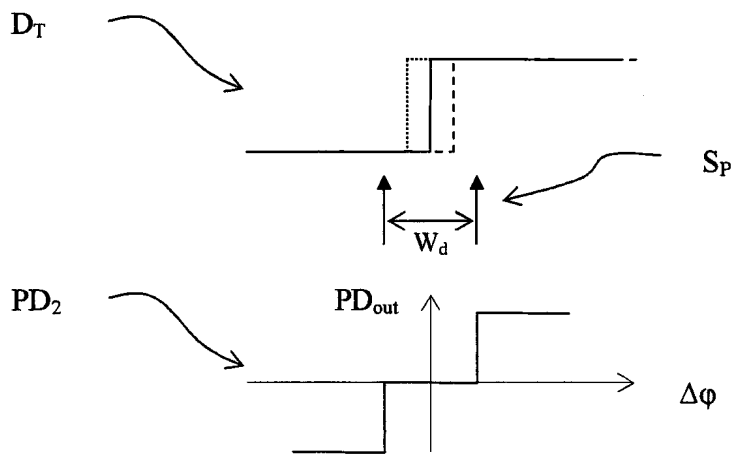
一相位調整器連接該先行過濾器，其依據該相位資訊以決定一相位調整量；以及

一頻率決定器連接該相位調整器及該時脈產生器，用以決定一頻率調整量、輸出一回復時脈及調整該參考時脈。

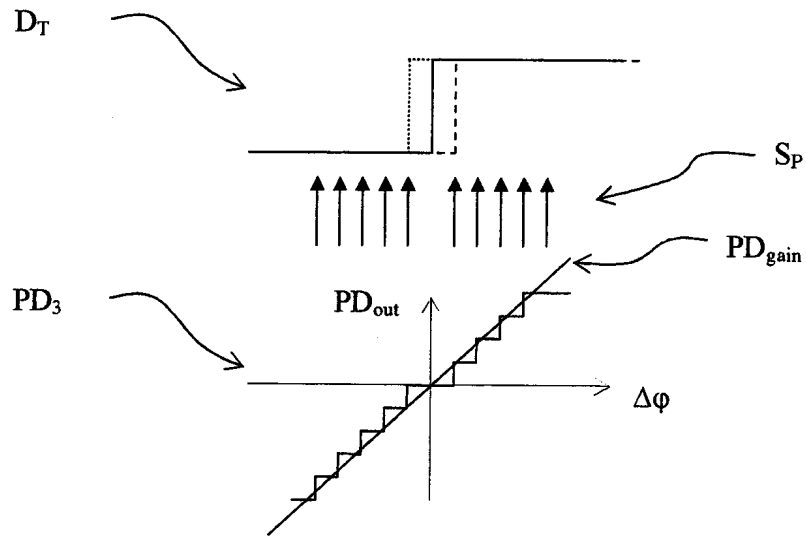
7. 如請求項第 6 項所述的時脈資料回復電路多重交替式的取樣裝置，其中該相位偵測器一次取樣數為 5 個取樣點。
8. 如請求項第 6 項所述的時脈資料回復電路多重交替式的取樣裝置，其中該相位調整量正比於一相位增益係數。
9. 如請求項第 6 項所述的時脈資料回復電路多重交替式的取樣裝置，其中該相位調整器為比例積分器。



第 1 圖(先前技術)



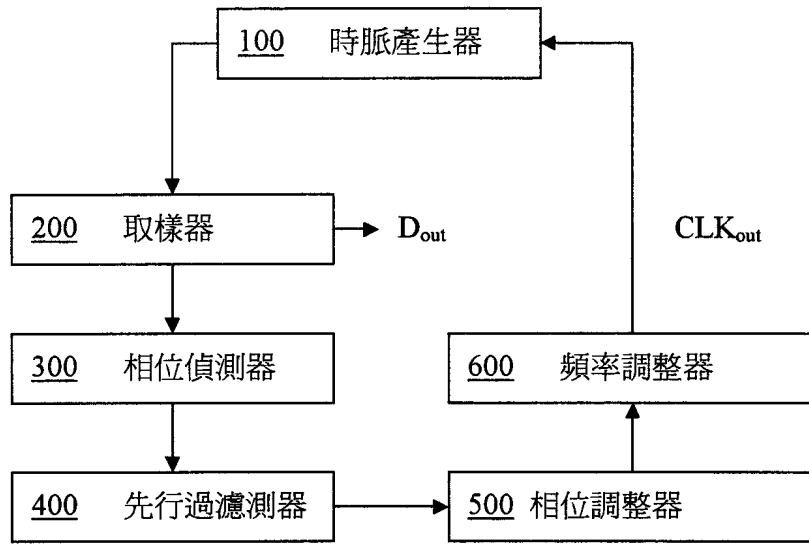
第 2 圖(先前技術)



第 3 圖



第 4 圖



第 5 圖