

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97115188

※申請日期：97-4-25

※IPC 分類：H01P 5/68 (2006.01)

H01P 3/68 (2006.01)

一、發明名稱：(中文/英文)

垂直轉接結構/VERTICAL TRANSITION STRUCTURE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

國立交通大學/NATIONAL CHIAO TUNG UNIVERSITY

代表人：(中文/英文)(簽章) 吳重雨/WU, CHUNG-YU

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號/No. 1001 Dasyue Road, Hsinchu, Taiwan, R.O.C.

國籍：(中文/英文) 中華民國/TW

三、發明人：(共 4 人)

姓名：(中文/英文)

張翼/CHANG, EDWARD-YI

吳偉誠/WU, WEI-CHENG

黃瑞彬/HWANG, RUEY-BING

許立翰/HSU, LI-HAN

國籍：(中文/英文)(皆同) 中華民國/TW

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種高頻傳輸線之轉接結構，利用一導電軸心與包圍其周圍的導電結構作為基板與覆晶晶片之垂直的轉接結構，應用於高頻覆晶封裝上可避免底膠填入的影響。

六、英文發明摘要：

A vertical transition structure for high frequency transition lines includes a conductive axial core and a conductive structure surrounding the conductive axial core for vertical transition. The vertical transition structure is applied on a high-frequency flip-chip package for fear of underfill.

七、指定代表圖：

(一)、本案代表圖為：第 3B 圖

(二)、本案代表圖之元件代表符號簡單說明：

13、23	接地部分
15、231	信號線
253a、253b	導電連接結構

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種垂直轉接結構，特別是一種高頻傳輸線之垂直轉接結構。

【先前技術】

近年來無線通訊產品須求成長快速，無線通訊產品的發展講求輕薄短小，功能日益增強，產品功能的增強意謂著電路設計將愈趨複雜化且包含的元件也愈多，但產品體積卻要求也愈來愈小。因此，平面的 PCB 電路設計已不能符合體積變小之原則，是故採用垂直整合的低溫共燒陶瓷(LTCC)的製程或多層印刷電路板(multi-layer PCB)來滿足電路設計的需求。然而，具有垂直轉接的多層板或 LTCC 中，在垂直轉接的 via，將產生寄生電容或寄生電感的效應。

目前的垂直轉接有微帶線(ML)轉帶線(SL)、微帶線轉微帶線、共平面波導(CPW)轉 CPW、CPW 轉微帶線等的型式。舉例來說，第一種為上下對稱的 CPW-CPW，其上下垂直轉接的 via，在低頻時並不會有太大的反射損失，但隨著頻率的增加時，其 via 的寄生效應將造成其反射參數的特性變差。一般可以利用所謂的本地匹配(local matching)的補償技術，使其寄生電容的效應降低，甚至轉變成為部份的電感效應，使其達到阻抗匹配的效果，進而改善反射損失。第二種為開槽(slot)或空腔(cavity)耦合的微帶線轉接，其直接將 via 拿掉，以避免寄生效應的產生。在接地層開槽中，開槽產生電感效應，使阻抗匹配。而空腔耦合的方式為開槽的改良，將兩接地(ground)層中間所夾的介質改為與接地層相同的金屬材質，但保留狹縫，如此以形成波導(wave guide)的方式以進行耦合。第三種為微帶線轉帶線(SL)，利用一高阻抗補償技術來改善頻寬特性，利用一段額外電感性的高阻抗來

補償轉接時產生的電容效應。不同的寬度會產生不同的阻抗值，當寬度愈小，則阻抗愈大，趨向電感性。

第 1 圖所示為傳統高頻覆晶封裝之三接地凸塊正視透視圖。基板 10 上有一共面波板(CoPlanar Waveguides)12，微波晶片封裝體 18 的電路層 16 藉由三個凸塊 14 耦接至共面波板 12。利用不同的轉接方式應用於不同的封裝形式上，基本上，隨著操作頻率的提高，打線形式的封裝產生的寄生效應亦隨之增加，因此覆晶形式的封裝逐漸應用於高頻產品中。然而，覆晶形式的封裝之底膠材料的填充使得傳導線在毫米波段下的耗損增加。因此，為了具寬頻特性及低損耗的傳導線設計，在傳導線與轉接方式的設計上仍有加強的空間。

【發明內容】

為了解決上述問題，本發明目的之一係在提供一種轉接結構，利用同軸結構保護連接線之間的垂直轉接，避免底膠(underfill)填入之後造成的效能劣化。

本發明之目的之一係在提供一種轉接結構，利用同軸轉接結構提升微波晶片與封裝基板之傳輸效率，並且避免信號線間的相互干擾(crosstalk)，達到低入射損耗及低反射損耗。

本發明之目的之一係在提供一種轉接結構，利用同軸轉接結構提供更多的電流路徑(return current path)。

為了達到上述目的，本發明之一實施例提供一種高頻覆晶封裝結構，包含一基板具有一第一信號線與一第一接地部分電性絕緣且間隔設置；一覆晶晶片具有一第二信號線與一第二接地部分電性絕緣且間隔設置。一第一導電連接結構設置於基板與覆晶晶片之間，其中第一導電連接結構接觸第一接地部分與第二接地部分並與第一接地部分與第二接地部分電性連接。一第二導電連接結構設置於基板與覆晶

晶片之間，其中第二導電連接結構接觸第一信號線與第二信號線，且第一導電連接結構圍繞第二導電連接結構並以第二導電連接結構為一軸心。

本發明並提供一種高頻傳輸線之轉接結構，包含具有一絕緣表面的基材，一高頻傳輸線圖案於其上。高頻傳輸線圖案包含：一信號線具有一條狀部分與一末端；及一接地部分與信號線電性絕緣且間隔設置，其中接地部分包圍條狀部分，並且於末端的周圍形成一擴大部分。一介電層於高頻傳輸線圖案上，其中介電層暴露出末端及接地部分的擴大部分；一第一導電連接結構於介電層上並接觸暴露出的擴大部分上；及一第二導電連接結構於介電層上並接觸暴露出的末端，其中第一導電連接結構圍繞第二導電連接結構並以第二導電連接結構為一軸心。

以下藉由具體實施例配合所附的圖式詳加說明，當更容易瞭解本發明之目的、技術內容、特點及其所達成之功效。

【實施方式】

第 2A 至第 2E 圖為根據本發明之一實施例製造高頻覆晶封裝之基板的剖面透視示意圖。如第 2A 圖所示，首先於具有一絕緣表面的基材 11 上形成一導電層，以適當的方法於導電層上製作出一高頻傳輸線圖案，高頻傳輸線圖案包含一信號線 15 及一接地部分 13 彼此電性絕緣。於一實施例中，具有一絕緣表面的基材 11 可以為單層板或多層板，材料可以為玻璃、矽基材、其他陶瓷材料或高分子材料。導電層一般為一銅箔層與基板 11 一起壓合，或是銅箔層再加上一電鍍銅層，或是於基板 11 電鍍一銅層。可以選擇的，亦可於基板 11 上利用微影與電鍍的方式形成一金層作為導電層，但本發明不限於上述。

其次，信號線 15 包含一條狀部分從基板 11 的一側向基板 11 的中間延伸後形成一末端 151。接地部分 13 則從基板 11 的一側開始，包圍了信號線 15 的條狀部分，並且於末端 151 的周圍形成一擴大部分 131。上述也可以說是，接地部分 13 與信號線 15 之條狀部分間的距離小於接地部分 13 之擴大部分 131 與信號線 15 之末端 151。於此實施例中，擴大部分 131 呈圓弧狀，然本發明不限於上述，擴大部分 131 亦可為其他的幾何形狀，例如方形或菱形等等。

參考第 2B 圖，於高頻傳輸線圖案及部分基材 11 上形成一介電層 17。以適當的方式，例如蝕刻的方式，移除部份的介電層 17，並暴露出末端 151 以及擴大部分 131。於一實施例中，介電層 17 為一苯環丁烯 (Benzocyclobutene) 或感光型 Benzocyclobutene (photo-Benzocyclobutene) 層，其他在高頻表現佳的介電材料，例如聚亞醯胺 (polyimide)、氮化物 (Nitride)、氧化物 (Oxide) 或陶瓷 (Ceramic) 材料等亦可作為本發明之介電層 17 的材料。

參照第 2C 圖，以適當的方式，例如旋塗或乾膜覆蓋的方式，於介電層 17 及基板 11 上形成一光阻層 19。光阻層 19 經過曝光、顯影與蝕刻後形成第一圖案 191 與第二圖案 193。第一圖案 191 暴露出末端 151，第二圖案 193 暴露出擴大部分 131 以及部分的介電層 17，其中暴露出的擴大部分 131 與介電層 17 組合成一與末端 151 同軸心的圓環狀圖形。可以理解的，本發明的擴大部分 131 與末端 151 的組合形狀不限於圓環狀圖形，亦可為其他同軸心的幾何形狀。

之後，於第一圖案 191 與第二圖案 193 處進行電鍍或蒸鍍導電層，例如先鍍一鈦層後再鍍上一金層，並進行烘烤 (curing)，然後再移除光阻層 19，形成第一導電連接結構 201 (conductive connector) 與第二導電連接結構 203，如第 2D 圖所示。第一導電連接結構 201 電性連接接地部分並且與信號線電性絕緣。第二導電連接結構 203 電性連接信號線之末端並且與接地部分電性絕緣。參照第 2E 圖，高頻覆晶封

裝之基材結構製作出以第二導電連接結構203為軸心以及環繞的第一導電連接結構201，且兩導電連接結構位於基材之大致中間的區域。此外，基材邊緣的信號線與接地部分被暴露出來以提供後續的連接之用。

第3A圖為根據本發明之一高頻覆晶封裝之晶片封裝的仰視透視示意圖。參照第3A圖，晶片29的主動面（圖上未示）朝下，封裝晶片23的線路面上覆蓋一介電層27。線路面具有與第2A圖相似的高頻傳輸線圖案，包含了信號線231及其周圍的接地部分23。與第2B至第2E圖相同的步驟，形成了第三導電連接結構251a與251b及第四導電連接結構253a與253b。第三導電連接結構251a與251b分別對應並圍繞第四導電連接結構253a與253b。第三導電連接結構251a與251b接觸接地部分23並電性連接。第四導電連接結構253a與253b之一端接觸信號線231並電性連接。

第3B圖是根據本發明之一實施例之轉接結構的放大示意圖。第3B圖係將介電層省略以利表示，基材上的信號線15與周圍的接地部分13電性絕緣且間隔設置。相同的，晶片上的接地部分23與信號線231電性絕緣且間隔設置。基材上的信號線15透過接觸第二導電連接結構（第2D圖的203）及第四導電連接結構253a/253b的轉接連上晶片的信號線231以形成本發明之轉接結構。根據上述，本發明之轉接方式應用於高頻覆晶封裝上，其為一種同軸式的轉接結構，可以保護連接線之間的垂直轉接，避免底膠(underfill)填入之後造成的效能劣化。本發明之轉接結構可以有效提升微波晶片與封裝基板之傳輸效率，達到低入射損耗（小於0.6dB）及低反射損耗（小於20dB）的目的。

第4圖為根據本發明之一實施例之基板與封裝接合後的示意圖。一基板之基材11具有一第一信號線15與一第一接地部分13電性絕緣且間隔設置。介電層17覆蓋部分的第一接地部分13與部分第

一信號線 15。覆晶晶片 29 具有一第二信號線 231 與一第二接地部分 23 電性絕緣且間隔設置。環狀的導電連接結構設置於基板與覆晶晶片之間，並接觸第一接地部分 13 與第二接地部分 23 並與第一接地部分 13 與該第二接地部分 23 電性連接。圓柱狀的第二導電連接結構設置於基板與覆晶晶片之間並接觸第一信號線 15 與第二信號線 231，且環狀第一導電連接結構圍繞圓柱狀第二導電連接結構並以圓柱狀第二導電連接結構為一軸心。根據上述，本發明之垂直轉接結構可以應用於微帶線(ML)轉帶線(SL)、微帶線轉微帶線、共平面波導(CPW)轉 CPW、CPW 轉微帶線等型式，不限於上述實施例。其次，本發明之垂直轉接結構亦不侷限於應用於覆晶封裝形式中，其他的封裝形式，例如低溫共燒陶瓷封裝(Low Temperature Co-fired Ceramics package, LTCC)、高溫共燒陶瓷封裝(High Temperature Co-fired Ceramics package, HTCC)、高分子積層板式多晶片模組(Organic Laminate Multichip Modules, MCM-L)或堆積式多晶片模組(Deposited Thin Film MCM, MCM-D)。

以上所述之實施例僅係為說明本發明之技術思想及特點，其目的在使熟習此項技藝之人士能夠瞭解本發明之內容並據以實施，當不能以之限定本發明之專利範圍，即大凡依本發明所揭示之精神所作之均等變化或修飾，仍應涵蓋在本發明之專利範圍內。

【圖式簡單說明】

第 1 圖所示為傳統高頻覆晶封裝之三接地凸塊正視透視圖。

第 2A、2B、2C、2D、2E 圖為為根據本發明之一實施例製造高頻覆晶封裝之基板的剖面透視示意圖。

第 3A 圖為根據本發明之一高頻覆晶封裝之晶片封裝的仰視透視示意圖。

【圖式簡單說明】

第 1 圖所示為傳統高頻覆晶封裝之三接地凸塊正視透視圖。

第 2A、2B、2C、2D、2E 圖為為根據本發明之一實施例製造高頻覆晶封裝之基板的剖面透視示意圖。。

第 3A 圖為根據本發明之一高頻覆晶封裝之晶片封裝的仰視透視示意圖。

第 3B 圖是根據本發明之一實施例之轉接結構的放大示意圖。

第 4 圖為根據本發明之一實施例之基板與封裝接合後的示意圖。

【主要元件符號說明】

10	基板
12	共面波板
14	凸塊
16	電路層
18	微波晶片封裝體
11	基材
13、23	接地部分
15、231	信號線
131	擴大部分
151	末端
17、27	介電層
19	光阻層
191、193	圖案
201、203、251a、251b、253a、 253b	導電連接結構
23	晶片

十、申請專利範圍：

1. 一種高頻傳輸線之轉接結構，包含：
 - 一基材，該基材具有一絕緣表面；
 - 一高頻傳輸線圖案於該絕緣表面上，其中該高頻傳輸線圖案包含：
 - 一信號線，其具有一條狀部分與一末端；及
 - 一接地部分與該信號線電性絕緣且間隔設置，其中該接地部分包圍該條狀部分，並且於該末端的周圍形成一擴大部分；
 - 一介電層於該高頻傳輸線圖案上，其中該介電層暴露出該末端及該接地部分的該擴大部分；
 - 一第一導電連接結構於該介電層上並接觸該暴露出的擴大部分上；及
 - 一第二導電連接結構於該介電層上並接觸該暴露出的末端，其中該第一導電連接結構圍繞該第二導電連接結構並以該第二導電連接結構為一軸心。
2. 如請求項 1 所述之高頻傳輸線之轉接結構，其中該擴大部分與該末端的間距大於該接地部分與該條狀部分。
3. 如請求項 1 所述之高頻傳輸線之轉接結構，其中該基材的材料為玻璃、矽基材、陶瓷或高分子。
4. 如請求項 1 所述之高頻傳輸線之轉接結構，其中該高頻傳輸線圖案的材料為一銅層或一金層。
5. 如請求項 1 所述之高頻傳輸線之轉接結構，其中該第一導電連接結構與該第二導電連接結構的材料為一鈦層及一金層。
6. 如請求項 1 所述之高頻傳輸線之轉接結構，其中該第一導電連接結構具有一圓柱形狀且該第二導電連接結構具有一環狀形狀圍繞該圓柱形狀。
7. 一種晶片的轉接結構，包含：

一晶片，該晶片提供一絕緣表面；

一信號線位於該絕緣表面上，該信號線具有一條狀部分與二末端；

一接地部分與該信號線電性絕緣且間隔設置，其中該接地部分包圍該條狀部分，並且於每一該末端的周圍形成一擴大部分；

一介電層於該信號線與該接地部分上，其中該介電層暴露出二該末端及部分二該擴大部分；

二個第一導電連接結構於該介電層上並分別對應及接觸二該暴露出的擴大部分上；及

二個第二導電連接結構於該介電層上並分別接觸二該暴露出的末端，其中每一該第一導電連接結構對應並圍繞每一該第二導電連接結構並以每一該第二導電連接結構為一軸心。

8. 如請求項 7 所述之晶片的轉接結構，其中該信號線與該接地部分的材料為一銅層或一金層。

9. 如請求項 7 所述之晶片的轉接結構，其中該第一導電連接結構與該第二導電連接結構的材料為一鈦層及一金層。

10. 如請求項 7 所述之晶片的轉接結構，其中該第一導電連接結構具有一圓柱形狀且該第二導電連接結構具有一環狀形狀圍繞該圓柱形狀。

11. 一種高頻覆晶封裝結構，包含：

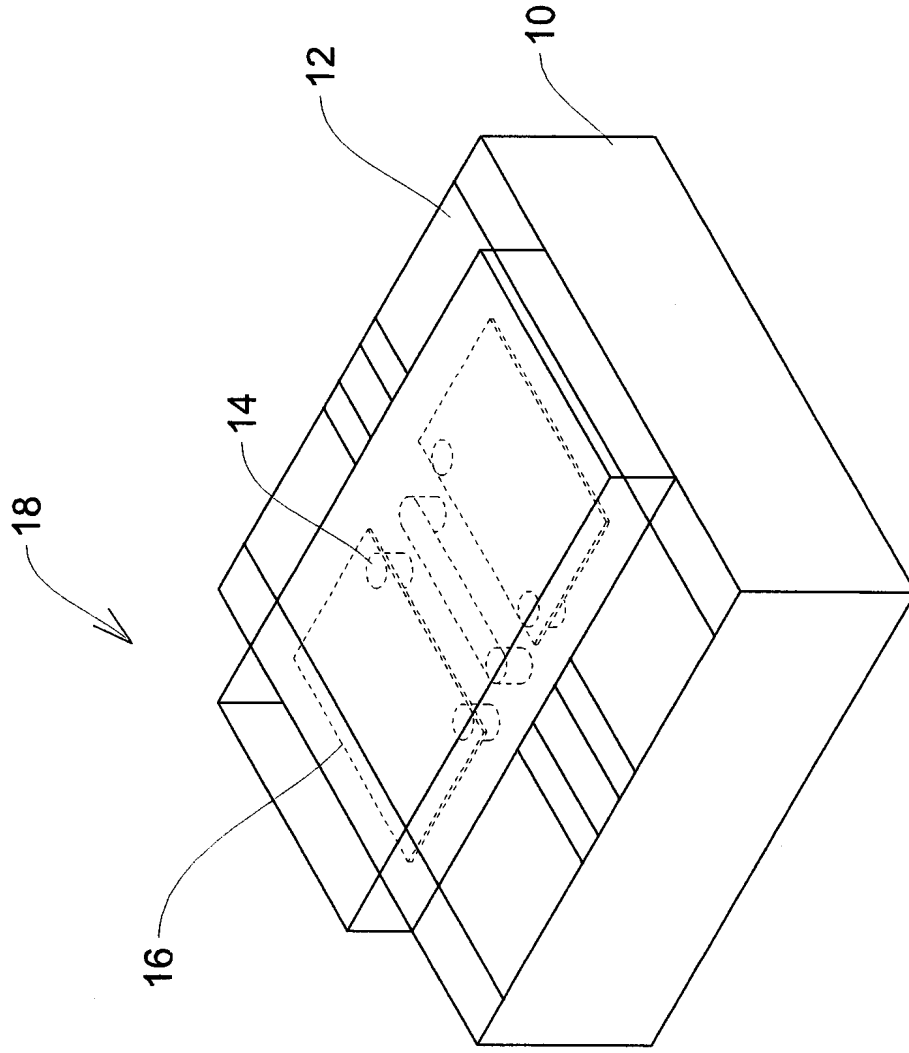
一基板，其具有一第一信號線與一第一接地部分電性絕緣且間隔設置；

一覆晶晶片，其具有一第二信號線與一第二接地部分電性絕緣且間隔設置；

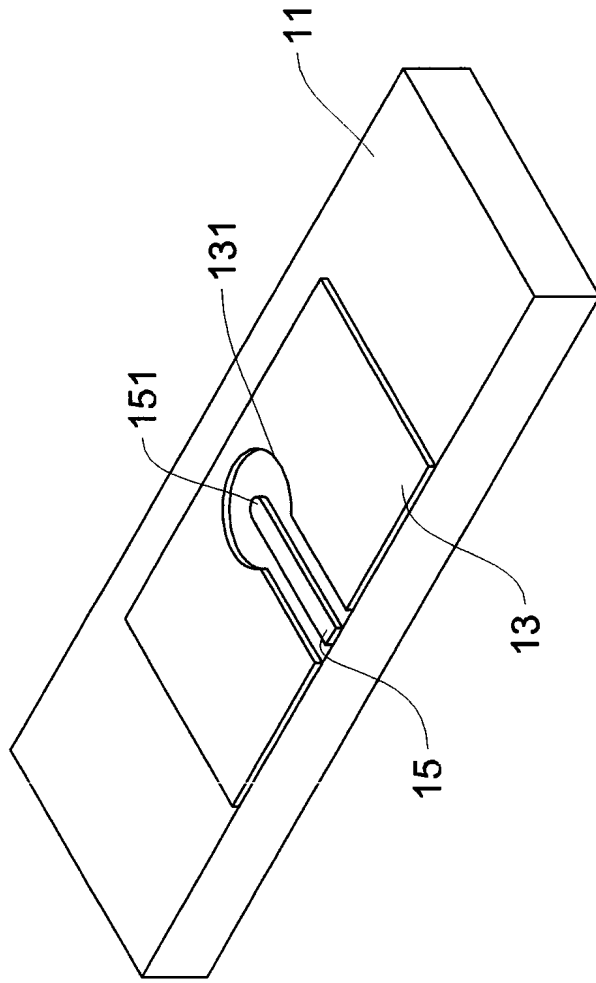
一第一導電連接結構設置於該基板與該覆晶晶片之間，其中該第一導電連接結構接觸該第一接地部分與該第二接地部分並與該第一接地部分與該第二接地部分電性連接；及

一第二導電連接結構設置於該基板與該覆晶晶片之間，其中該第二導電連接結構接觸該第一信號線與該第二信號線，且該第一導電連接結構圍繞該第二導電連接結構並以該第二導電連接結構為一軸心。

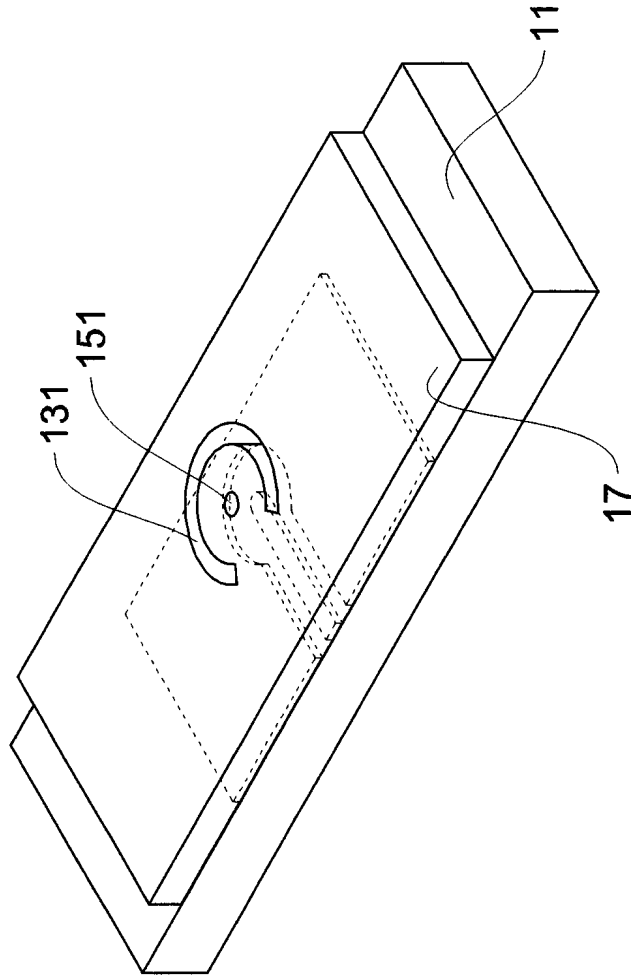
12. 如請求項 11 所述之高頻覆晶封裝結構，更包含一介電層覆蓋部分的該第一接地部分與部分該第一信號線。
13. 如請求項 11 所述之高頻覆晶封裝結構，更包含一介電層覆蓋部分的該第二接地部分與部分該第二信號線。
14. 如請求項 12 或 13 所述之高頻覆晶封裝結構，其中該介電層為一苯環丁烯層、聚亞醯胺(polyimide)、氮化物(Nitride)、氧化物(Oxide)或陶瓷(Ceramic)層。
15. 如請求項 11 所述之高頻覆晶封裝結構，其中該基板更包含一具有一絕緣表面的基材，該基材的材料為玻璃、矽基材、陶瓷或高分子。
16. 如請求項 11 所述之高頻覆晶封裝結構，其中該第一導電連接結構的材料為一鈦層與一金層。
17. 如請求項 11 所述之高頻覆晶封裝結構，其中該第二導電連接結構的材料為一鈦層與一金層。
18. 如請求項 11 所述之高頻覆晶封裝結構，其中該第一接地部分與該第一信號線的材料為一銅層或一金層。
19. 如請求項 11 所述之高頻覆晶封裝結構，其中該第二接地部分與該第一信號線的材料為一銅層或一金層。



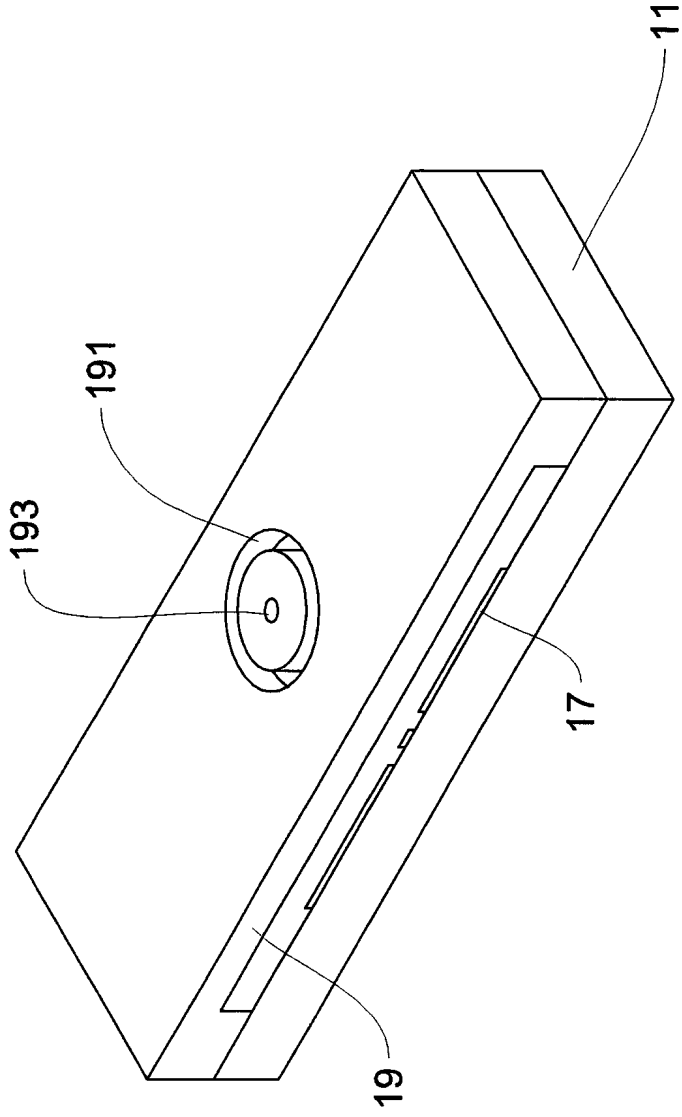
第1圖(習知技術)



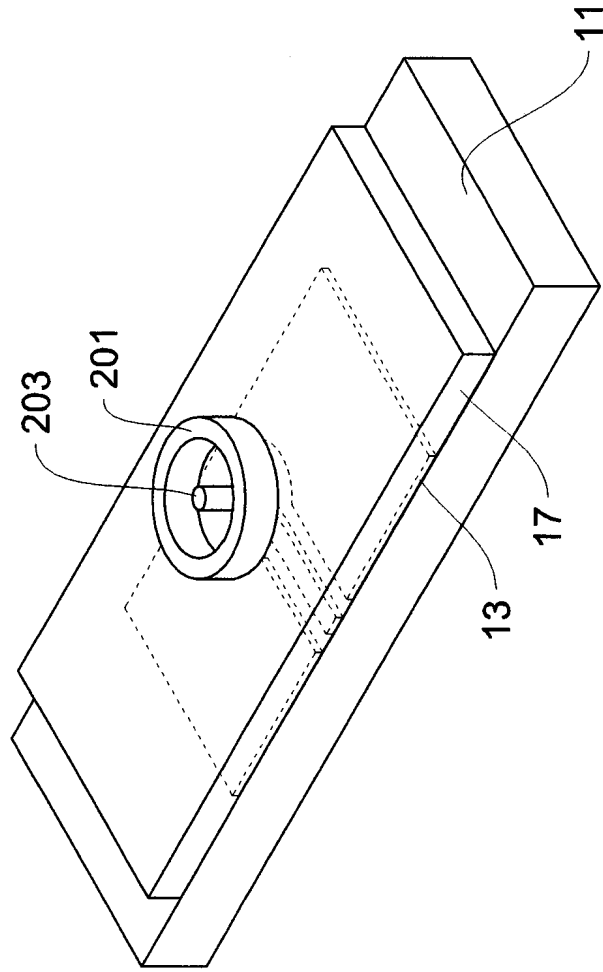
第2A圖



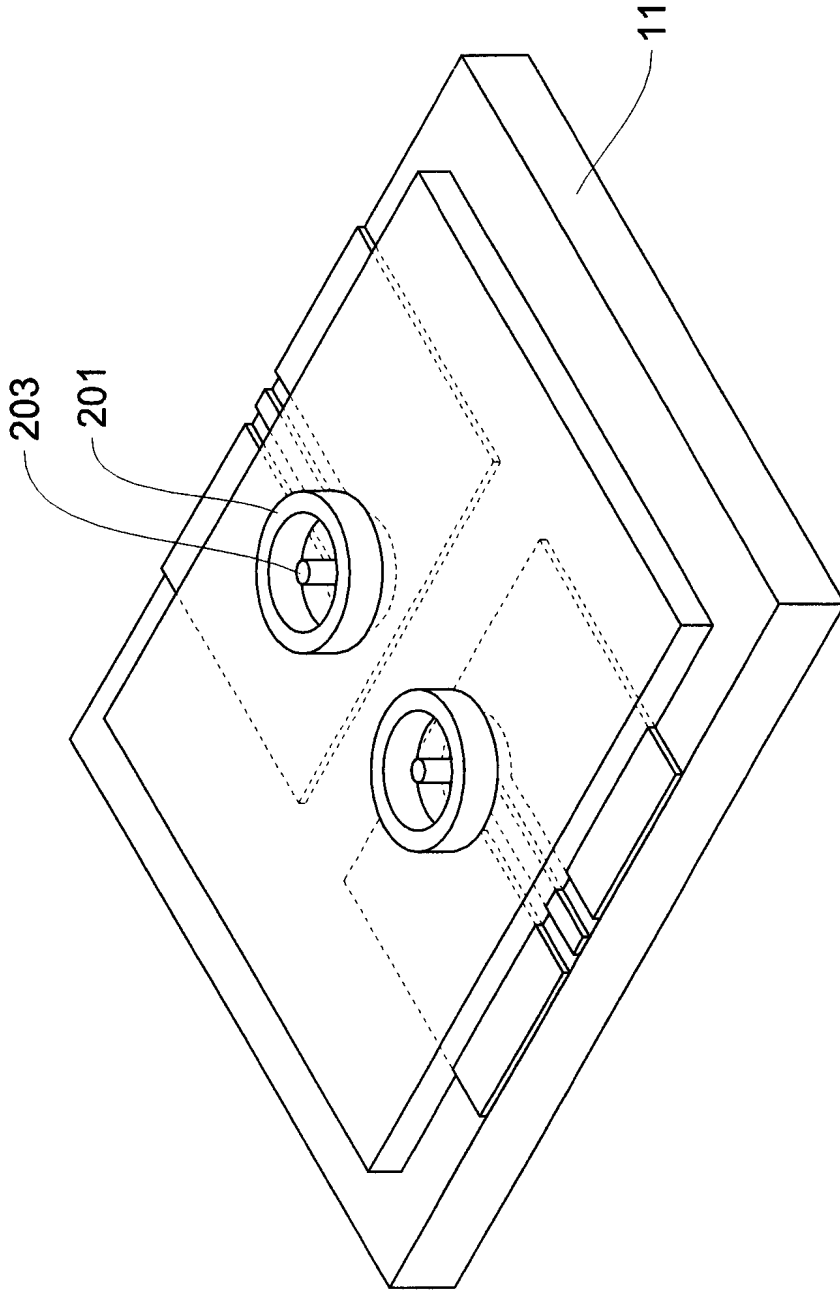
第2B圖



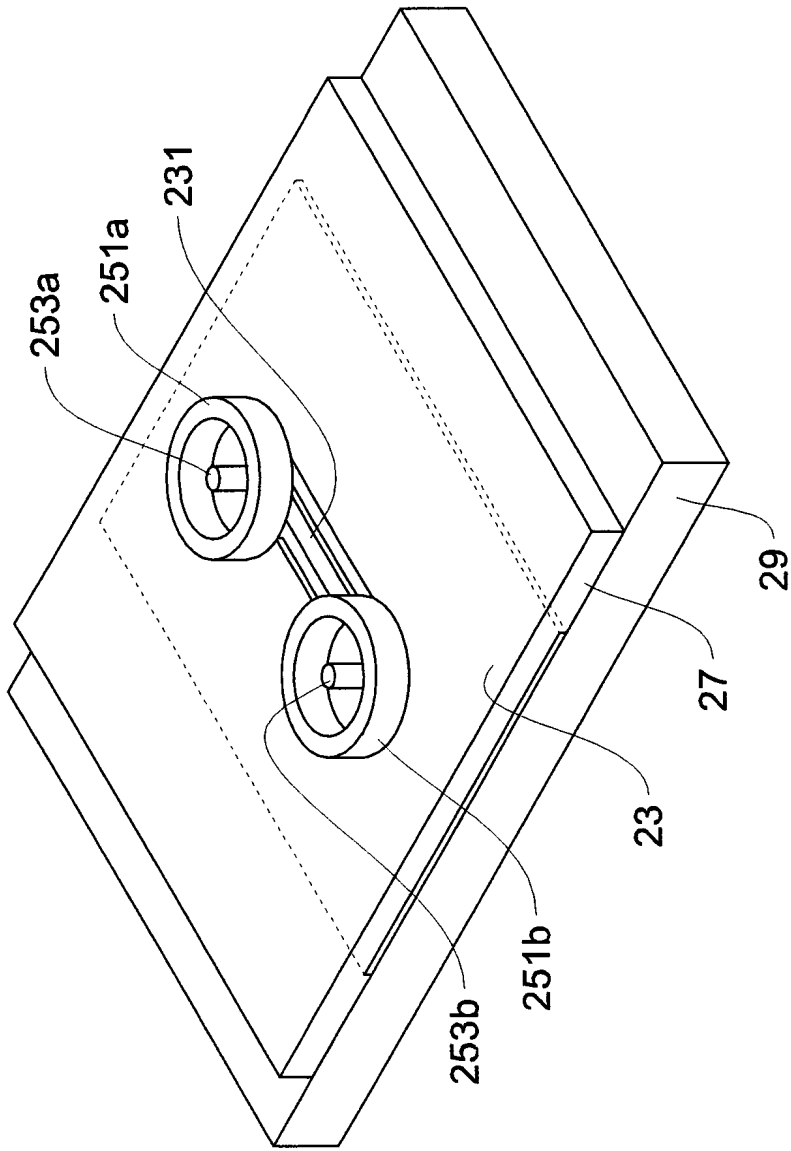
第20圖



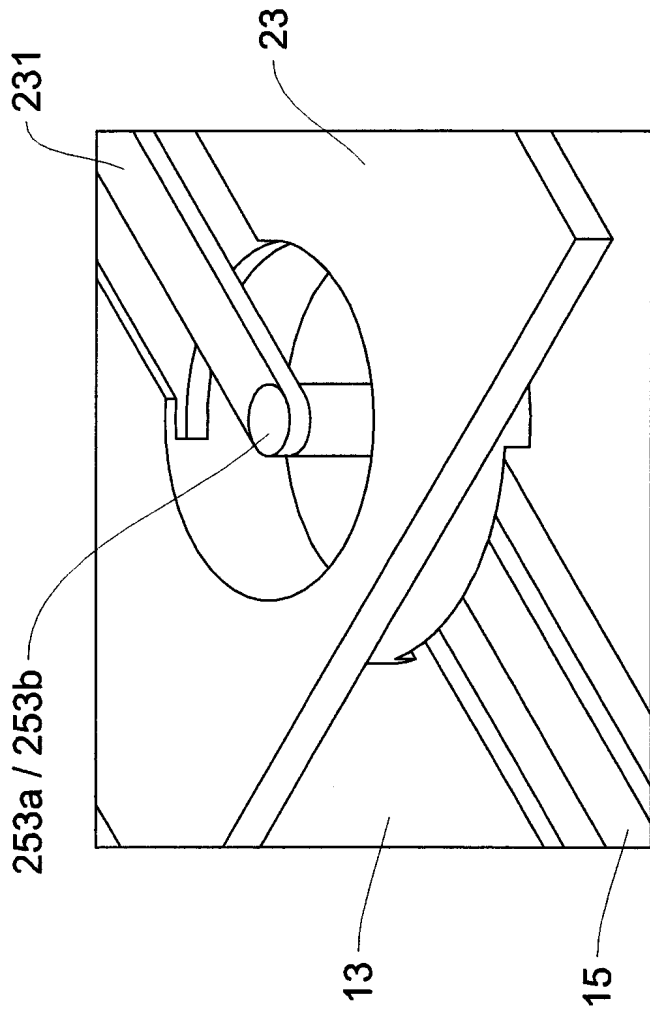
第2D圖



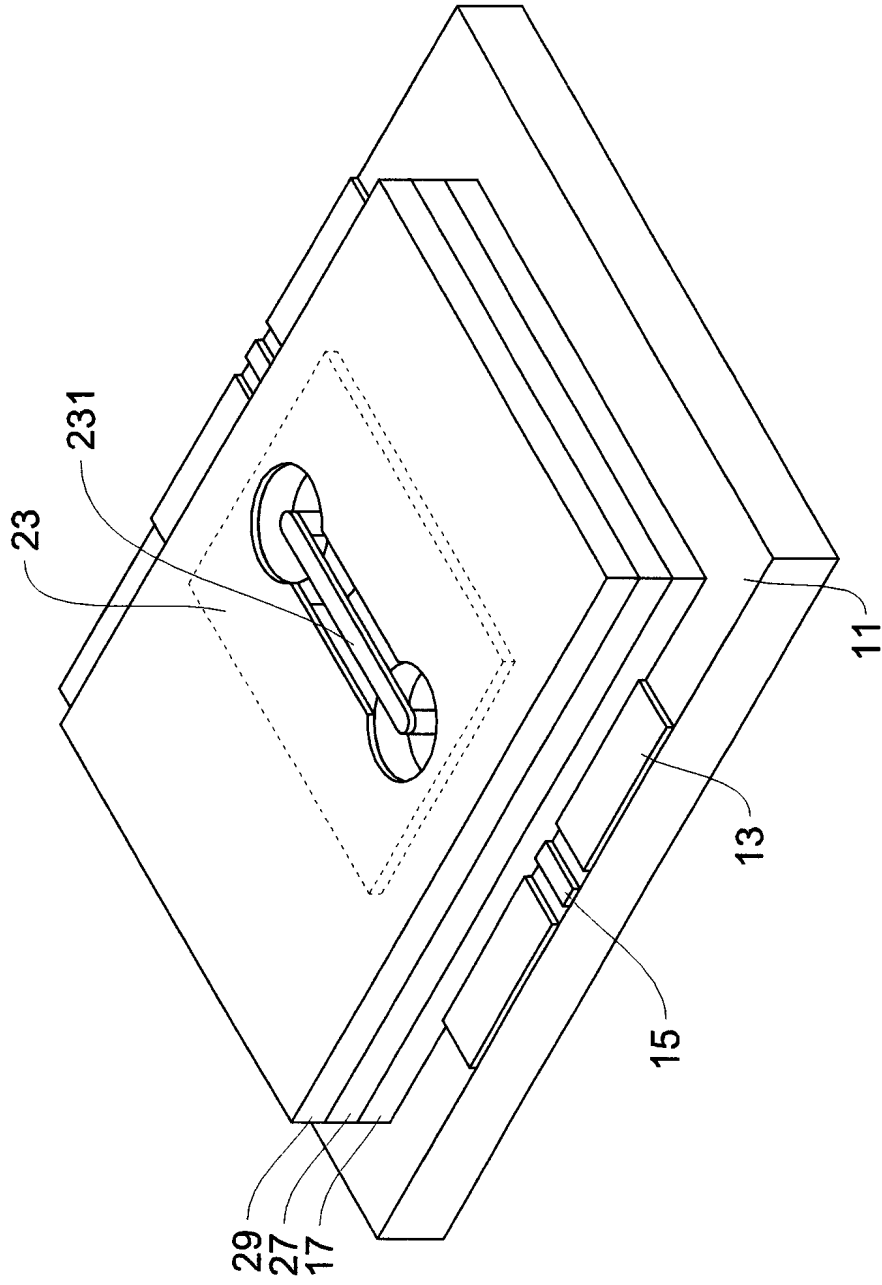
第2E圖



第3A圖



第3B圖



第4圖