

200926612

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 96146695

※ 申請日期： 96.12.7 ※IPC 分類： H03H 13/00 (2006.01)

一、發明名稱：(中文/英文)

多模多平行度資料交換方法及其裝置

二、申請人：(共1人)

姓名或名稱：(中文/英文)

國立交通大學

代表人：(中文/英文) 吳重雨

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號

國 籍：(中文/英文) 中華民國 TW

三、發明人：(共5人)

姓 名：(中文/英文)

1. 陸志豪
2. 林建青
3. 李鎮宜
4. 張錫嘉
5. 許雅三

國 籍：(中文/英文)

中華民國 TW (皆同)

200926612

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明係提出一種多模多平行度資料交換方法及其裝置，其係可應用於查核節點運算器或是一位元節點運算器。本發明係包含複製部份或全部之原始位移資料作為複製位移資料，並將原始位移資料和複製位移資料組成一資料區塊；並以此資料區塊為單位，對此資料區塊進行位移，以便自位移後之資料區塊中取出位移資料。本發明係使用一個最大尺寸位移電路與複製部份的資料，即可支援不同位移尺寸的規格需求，以最小複雜度完成多種尺寸位移器之功能。

六、英文發明摘要：

200926612

七、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

10 LDPC解碼控制器

12 通道值記憶體

14 查核節點運算器

16 位元節點運算器

18 共用記憶體

20 多模多平行度資料交換裝置

202 多模多尺寸位移單元

204 多模多尺寸位移單元

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種應用於通道編碼中之低密度對稱檢查碼（Low density parity check，LDPC）解碼技術，特別是關於一種應用於通訊系統之多模多平行度資料交換方法及其裝置。

【先前技術】

由於低密度對稱檢查碼（LDPC）的編碼增益接近向農（Shannon）極限，且在解碼程序上，LDPC 具有低複雜度的特性，所以在近年來之應用愈來愈為多，廣泛被使用在很多不同的通訊應用上。

LDPC 碼係為一種特殊的區塊碼（block codes），藉由定義一個對稱檢查矩陣（parity check matrix），以有系統地產生碼字元，並規範訊息位元（message bits）之間的關係。在演算法上，LDPC 解碼是使用訊息傳送的演算法，利用不同演算法進行查核節點（check node）和位元節點（bit node）間的訊息可靠度交換。使用這樣的演算法在硬體實現上必須使用記憶體來儲存交換的訊息，而所需要的記憶體量跟同位元矩陣（H matrix）中所包含 1 的數量有關。換句話說，當同位元矩陣的長度越長或矩陣的大小越大則所需要的記憶體量就會越多。

尤其是在 LDPC 解碼器中，運算元間之大量且隨機之訊息交換仍具有實作之困難性。而類循環（Quasi-cyclic）LDPC 編碼將訊息交換簡化為資料移位，因而達成較佳之電路實現方式。其中，在類循環 LDPC 解碼器中，由於使用了簡化的對稱檢查矩陣，因此可以利用位移電路將位元節儉與查核節點間的資料交換，因此，當類循環 LDPC 編碼的長度越長時，為了達到更高的資料處理速度，將需要大量的位移電路做資料交換的動作，而在目

前的通訊規格，必須支援不同位移尺寸的電路，有可能必須專門為特定位移尺寸而特製一套位移電路。而在通訊規格中又必須支援不同多模位移尺寸（multi mode shift size）與多速率（multi rate）的位移電路，導致類循環 LDPC 不論是位移尺寸或是硬體電路控制複雜度會大幅度的增加，同時也會造成硬體電路關鍵路徑（critical path）延遲的增加。另外，一般位移電路一次只能執行一筆資料的位移與交換，無法提昇 LDPC 解碼器在小型交換尺寸時的解碼速率。

由於類循環 LDPC 解碼器需要具高度彈性之位移裝置來提供不同大小之位移器功能，有鑑於此，本發明遂提出一種多模多平行度資料交換方法及其裝置，來改善存在於先前技術中之問題點。

【發明內容】

本發明之主要目的係在提供一種多模多平行度資料交換方法及其裝置，其係使用一個最大尺寸位移電路與複製部份的資料，即可支援不同位移尺寸的規格需求，並同時降低位移電路複雜度。

本發明之另一目的係在提供一種多模多平行度資料交換方法及其裝置，其係可提高不同位移尺寸之平行度，僅使用同樣一套硬體電路，大幅提高 LDPC 解碼裝置在小位移尺寸資料交換與解碼速率。

為達到上述之目的，本發明之一實施態樣係在提出一種方法，包含選擇第一數量之原始位移資料，複製部份或全部之原始位移資料作為複製位移資料，並將原始位移資料和複製位移資料組成一長度大於第一數量之資料區塊；接續可對資料區塊進行位移，位移完成之後，即可自位移後之資料區塊中取出預期之位移資料。

其中，在上述之資料區塊中更包括有虛設資料（dummy data）。

本發明之另一實施態樣係在提出一種裝置，包含有至少一多模多尺寸位移單元，其係可應用於一查核節點運算器或是位元節點運算器，此多模多尺寸位移單元包括有一組合資料區塊，此組合資料區塊具有一個或多個資料區塊，每一資料區塊則包含第一數量之原始位移資料，以及複製部份或全部之該原始位移資料的複製位移資料，並可以此資料區塊為單位，進行位移並取出位移資料。

底下藉由具體實施例配合所附的圖式詳加說明，當更容易瞭解本發明之目的、技術內容、特點及其所達成之功效。

【實施方式】

LDPC 是一種高效能與高速的通道編碼方法，在未來通訊資料量到達 Gb/s 時，LDPC 碼將被大量運用。LDPC 解碼主要有位元節點（bit node）與查核節點（check node）兩種運算，並在位元節點與查核節點之間交換運算完畢的資訊，在類循環 LDPC 中，由於演算法上的平行度很高，很容易達成 Gb/s 的解碼速度，同時使用位移電路資料交換的數量也越來越高，而且必須支援到不同位移尺寸（shift size）的規格要求，因此本發明提出新的方法與裝置，本發明只需以最大位移尺寸為基礎的位移電路，再配合複製部分的資料，來達到任何期望位移尺寸內之任一位移量，即可支援不同位移尺寸的規格需求，同時降低此位移電路的複雜度，同時可以提高不同位移尺寸的平行度，用同樣一套硬體電路，大幅度提高 LDPC 解碼器在小位移尺寸資料交換與解碼的速率。

請先參閱第 1 圖所示，其係為使用本發明技術之 LDPC 解碼器架構，其

係包含有一 LDPC 解碼控制器 10，可接收輸入之通道值，並可將輸入通道值儲存在一通道值記憶體 12 中，並有一查核節點運算器 14 以及位元節點運算器 16，其運算後之數值係儲存於一公用記憶體 18 中；此查核節點運算器 14 係透過一多模多平行度資料交換裝置 20 中之多模多尺寸位移單元 202 對公用記憶體 18 進行存取之動作，當然查核節點運算器 14 與位元節點運算器 16 之間亦透過另一個多模多尺寸位移單元 204 進行交換訊息，且上述各元件則受該 LDPC 解碼控制器 10 所控制。

本發明之多模多平行度資料交換方法即應用於上述之多模多尺寸位移單元 202、204 內，此方法係包含選擇第一數量之原始位移資料，複製部份或全部之原始位移資料作為複製位移資料，使原始位移資料連同複製後之複製位移資料組成一長度大於第一數量之資料區塊；當然，更可組合第二數量的複數資料區塊為組合資料區塊。不管是單獨的資料區塊或是組合後之資料區塊，皆係以此資料區塊為單位，進行資料位移，完成位移之後，即可自位移後之該資料區塊中取出預期之位移資料。其中，更可依實際情況，適當地於資料區塊內加入一虛設資料，以供分隔不同資料區塊或供複製資料使用。

另外，在高速應用領域中，若第二數量為 M ，則組合資料區塊係具有 M 組不同之組合資料，其係可同時進行移位並取出預期之位移資料。而當 M 組不同組合資料之總長度大於等於位移尺寸時，即可利用此多模多尺寸位移裝置同時完成 M 組資料位移。

在說明完本發明之技術特徵後，底下將針對不同狀況之不同實施範例

來說明本發明之精神。

在多模多尺寸位移單元，若在資料區塊中之期望位移尺寸(Expected z factor) 小於或等於最大位移尺寸 (Maximum z factor) 之一半，如第 2(a) 圖所示，在該資料區塊中，原始位移資料 1st~(z-1)th 係位於資料區塊前段，而將複製原始位移資料的前半段組成之複製位移資料 1st~(z/2-1)th 設置於資料區塊後段，且原始位移資料與複製位移資料間之數量比例係為 2：1。舉例來說，當最大位移尺寸為 96，期望位移尺寸為 72，位移量為 7 時，則在資料區塊中，原始位移資料開始位移成為 7st~(z-1)th，複製位移資料前進 7，仍為 1st~(z/2-1)th，在預期位移資料內，仍保持有原始位移資料 7st~(z-1)th，以及複製位移資料 1st~7th。

另一方面，若在資料區塊中之期望位移尺寸(Expected z factor) 大於最大位移尺寸 (Maximum z factor) 之一半，如第 2(b) 圖所示，在該資料區塊中，原始位移資料 1st~(z-1)th 係位於資料區塊後段，而將複製原始位移資料的後半段所組成之複製位移資料(z/2)th~(z-1)th 設置於資料區塊前段，且原始位移資料與複製位移資料間之數量比例亦為 2：1。舉例來說，當最大位移尺寸為 96，期望位移尺寸為 72，而位移量為 56 時，則在資料區塊中，因複製位移資料在前段，所以移動量可換算為 $(56-z/2)=7$ ，此時，複製位移資料開始位移成為 $(z/2+7)th~(z-1)th$ ，原始位移資料前進 7，仍為 1st~(z-1)th，在預期位移資料內，仍保持有複製位移資料 $(z/2+7)th~(z-1)th$ ，以及原始位移資料 1st~(z-8)th。

上述二實施範例係為在多模多尺寸位移單元只進行一組資料區塊的資

料位移交換作業，除此之外，更可於同一個多模多尺寸位移單元內，同時進行數組資料區塊（係構成一組組合資料區塊）的平行處理。

首先，以 2 平行度之模式為例，若在資料區塊中之期望位移尺寸(Expected z factor)小於或等於最大位移尺寸 (Maximum z factor) 之一半，如第 3(a)圖所示，整個組合資料區塊包含有二組資料區塊，第一組資料區塊由前至後依序包含有第一原始位移資料 1st~(z-1)th、複製第一原始位移資料前半段之第一複製位移資料 1st~(z/2-1)th，以及第一虛設資料；以相同方向排列方式，第二組資料區塊係包含有第二原始位移資料 1st~(z-1)th、複製第二原始位移資料前半段之第二複製位移資料 1st~(z/2-1)th，以及第二虛設資料。雖然此實施範例中具有二組資料區塊，但因其係以資料區塊為單位各自位移交換，故其作動方式亦與前述第 2(a)圖之實施範例相同，不再重複敘述。

若在資料區塊中之期望位移尺寸(Expected z factor)大於最大位移尺寸 (Maximum z factor) 之一半，如第 3(b)圖所示，整個組合資料區塊亦包含有二組資料區塊，第一組資料區塊由前至後依序包含有第一虛設資料、複製第一原始位移資料後半段之第一複製位移資料(z/2)th~(z-1)th，以及第一原始位移資料 1st~(z-1)th；以相同方向排列方式，第二組資料區塊由前至後依序包含有第二虛設資料、複製第二原始位移資料後半段之第二複製位移資料(z/2)th~(z-1)th，以及第二原始位移資料 1st~(z-1)th。雖然此實施範例中亦具有二組資料區塊，但因其係以資料區塊為單位各自位移交換，故其作動方式亦與前述第 2(b)圖之實施範例相同，

於此不再重複敘述。

其中，在上述 2 平行度之模式中，本發明也要考量到位移量是否有小於等於期望位移尺寸的 $1/2$ ；上述之第 3(a)圖與第 3(b)圖所示範例，是兩筆資料位移量都是小於等於期望位移尺寸的 $1/2$ ；除此之外，也有可能需要位移的兩筆資料之位移量差異很大，第一筆資料小於等於期望位移尺寸的 $1/2$ ，第二筆資料卻大於期望位移尺寸的 $1/2$ ，所以當平行度為 2 的時候，本發明要位移兩筆資料，每筆資料都有配置一個 2 對 1 的多工器去判斷複製後半段或是前半段的資料。換言之，因為第一筆資位移量小於等於期望位移尺寸的 $1/2$ ，所以係複製前半段資料；第二筆資位移量大於期望位移尺寸的 $1/2$ ，所以係複製後半段資料。

上述實施範例係以 2 平行度模式來加以詳加說明，除此之外，3 平行度、4 平行度……甚至是 M 平行度，都是採用相同方式，僅調整資料區塊數量即可完成多平行度之位移交換。其中，若為 3 平行度以上，在判斷位移尺寸大小時，就應該將最大位移尺寸 (z factor) 值除以 3、4 或 M，以保持最大總位移尺寸為一定值，而無須如先前技術般要因應不同位移尺寸來設計位移電路。

綜上所述，本發明只需以最大位移尺寸為基礎的位移電路，來達到任何期望位移尺寸內之任一位移量，故，本發明係使用一個最大尺寸位移電路與複製部份的資料，即可支援不同位移尺寸的規格需求，可提高不同位移尺寸之平行度，並同時降低位移電路複雜度。因此，本發明僅使用同樣一套硬體電路，大幅提高 LDPC 解碼裝置在小位移尺寸資料交換與解碼速

率，故可有效改善存在於先前技術之該等問題。

以上所述之實施例僅係為說明本發明之技術思想及特點，其目的在使熟習此項技藝之人士能夠瞭解本發明之內容並據以實施，當不能以之限定本發明之專利範圍，即大凡依本發明所揭示之精神所作之均等變化或修飾，仍應涵蓋在本發明之專利範圍內。

【圖式簡單說明】

第 1 圖為使用本發明技術之 LDPC 解碼器架構。

第 2(a) 圖為本發明在小位移尺寸之資料區塊示意圖。

第 2(b) 圖為本發明在大位移尺寸之資料區塊示意圖。

第 3(a) 圖為本發明在小位移尺寸之組合資料區塊示意圖。

第 3(b) 圖為本發明在大位移尺寸之組合資料區塊示意圖。

【主要元件符號說明】

10 LDPC 解碼控制器

12 通道值記憶體

14 查核節點運算器

16 位元節點運算器

18 共用記憶體

20 多模多平行度資料交換裝置

202 多模多尺寸位移單元

204 多模多尺寸位移單元

十、申請專利範圍：

1. 一種多模多平行度資料交換方法，包括下列步驟：

選擇第一數量之原始位移資料，複製部份或全部之該原始位移資料作為複製位移資料，使該原始位移資料和該複製位移資料組成一長度大於該第一數量之資料區塊；

對該資料區塊進行位移；以及

自位移後之該資料區塊中取出位移資料。

2、如申請專利範圍第 1 項所述之多模多平行度資料交換方法，其中該資料

區塊係位於一多模多尺寸位移單元內。

3、如申請專利範圍第 2 項所述之多模多平行度資料交換方法，其中該資料

區塊係提供給一查核節點運算器或是一位元節點運算器使用。

4、如申請專利範圍第 1 項所述之多模多平行度資料交換方法，更包括一組

合資料區塊，其係由第二數量之該資料區塊組成。

5、如申請專利範圍第 4 項所述之多模多平行度資料交換方法，其中在進行

位移步驟時，可同時對該組合資料區塊內之所有該資料區塊進行位移，

並取出各自之位移資料。

6、如申請專利範圍第 1 或 4 項所述之多模多平行度資料交換方法，其中該

資料區塊內更設有一虛設資料，以供分隔不同該資料區塊。

7、如申請專利範圍第 6 項所述之多模多平行度資料交換方法，其中該虛設

資料係位於該複製位移資料後面。

8、如申請專利範圍第 1 項所述之多模多平行度資料交換方法，其中該原始

位移資料和該複製位移資料之數量比例係為 2 比 1。

9、如申請專利範圍第 1 項所述之多模多平行度資料交換方法，其中在該資料區塊中，若其期望位移尺寸（Expected z factor）小於或等於最大位移尺寸因子（Maximum z factor）之一半，則該原始位移資料位於該資料區塊前段，而該複製位移資料位於該資料區塊後段，且該複製位移資料係為複製該原始位移資料的前半段。

10、如申請專利範圍第 1 項所述之多模多平行度資料交換方法，其中在該資料區塊中，若其期望位移尺寸()大於最大位移尺寸之一半，則該原始位移資料位於該資料區塊後段，而該複製位移資料位於該資料區塊前段，且該複製位移資料係為複製該原始位移資料的後半段。

11、一種多模多平行度資料交換裝置，包括：

至少一多模多尺寸位移單元，包括有一組合資料區塊，該組合資料區塊具有至少一資料區塊，每一該資料區塊係包含第一數量之原始位移資料，以及複製部份或全部之該原始位移資料的複製位移資料，以該資料區塊為單位，進行位移並取出位移資料。

12、如申請專利範圍第 11 項所述之多模多平行度資料交換裝置，其中該多模多尺寸位移單元係提供給一查核節點運算器或是一位元節點運算器使用。

13、如申請專利範圍第 11 項所述之多模多平行度資料交換裝置，其中該組合資料區塊由第二數量之該資料區塊組成時，可同時對該組合資料區塊內之所有該資料區塊進行位移，並取出各自之位移資料。

14、如申請專利範圍第 11 項所述之多模多平行度資料交換裝置，其中該資

料區塊內更設有一虛設資料，以供分隔不同該資料區塊。

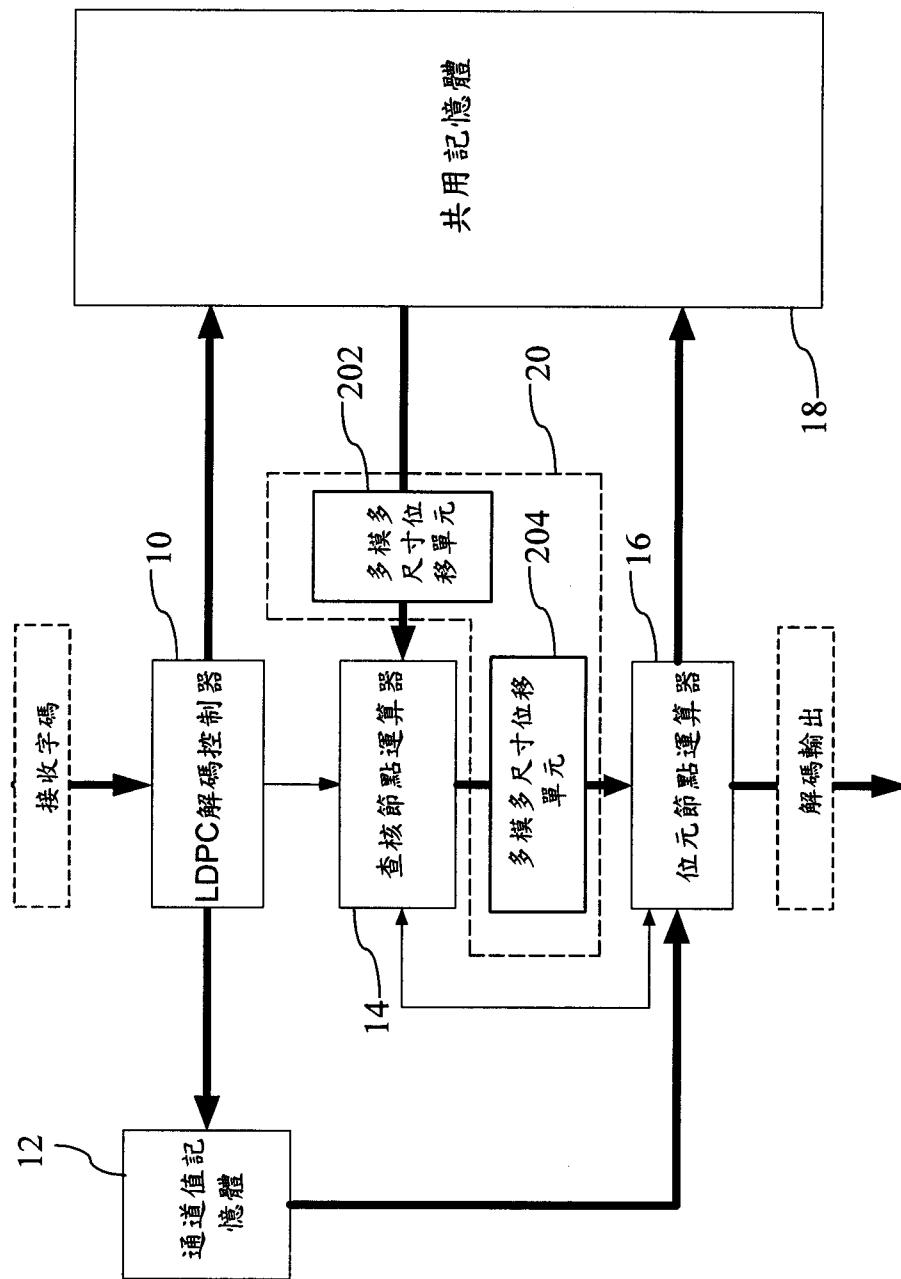
15、如申請專利範圍第 11 項所述之多模多平行度資料交換裝置，其中該虛設資料係位於該複製位移資料後面。

16、如申請專利範圍第 11 項所述之多模多平行度資料交換裝置，其中該原始位移資料和該複製位移資料之數量比例係為 2 比 1。

17、如申請專利範圍第 11 項所述之多模多平行度資料交換裝置，其中在該資料區塊中，若其期望位移尺寸小於或等於最大位移尺寸之一半，則該原始位移資料位於該資料區塊前段，而該複製位移資料位於該資料區塊後段，且該複製位移資料係為複製該原始位移資料的前半段。

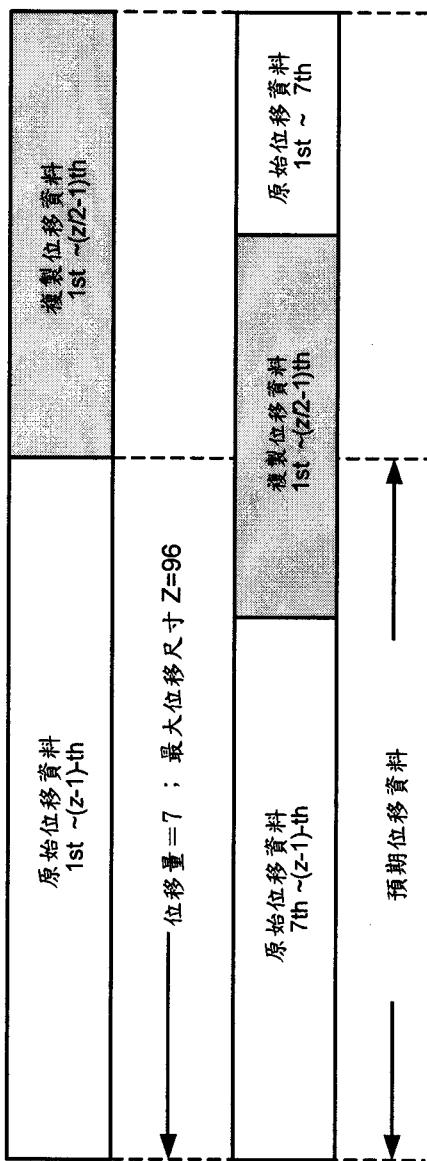
18、如申請專利範圍第 11 項所述之多模多平行度資料交換裝置，其中在該資料區塊中，若其期望位移尺寸大於最大位移尺寸之一半，則該原始位移資料位於該資料區塊後段，而該複製位移資料位於該資料區塊前段，且該複製位移資料係為複製該原始位移資料的後半段。

200926612



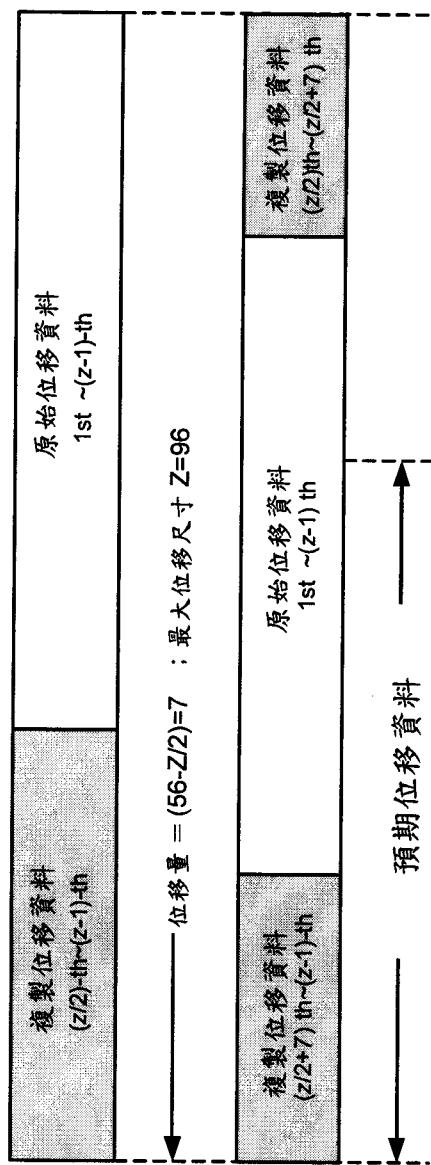
第1圖

200926612



第2(a)圖

200926612



第2(b)圖

200926612

第一原始位移資料 1st~(z-1)th	第一複製位移資料 1st~(z/2-1)th	第二資料 虛設資料 1st~(z-1)th	第二複製位移資料 1st~(z/2-1)th	第二資料 虛設資料 1st~(z/2-1)th
-------------------------	---------------------------	-----------------------------	---------------------------	-------------------------------

第3(a)圖

200926612

第一資料 虛設資料	第一複製位移資料 $(z/2)th \sim (z-1)th$	第一原始位移資料 $1st \sim (z-1)th$	第二虛設資料	第二複製位移資料 $(z/2)th \sim (z-1)th$	第二原始位移資料 $1st \sim (z-1)th$
--------------	------------------------------------	--------------------------------	--------	------------------------------------	--------------------------------

第3(b)圖