

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96109133

※申請日期：96.3.16

※IPC分類：H01L29/92(2006.01)

一、發明名稱：(中文/英文)

鐵電薄膜電容器及製造方法

Ferroelectric Capacitor and Manufacturing Method

二、申請人：(共1人)

姓名或名稱：(中文/英文)(簽章)

國立交通大學 / National Chiao Tung University

代表人：(中文/英文) (簽章)

吳重雨 / Wu, Chung-Yu

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號

1001 Ta Hsueh Road, Hsinchu City, Taiwan 300, R.O.C.

國籍：(中文/英文)

中華民國/TW

三、發明人：(共6人)

姓名：(中文/英文)

1. 鄭晃忠 / Cheng, Huang-Chung

4. 郭孟維 / Kuo, Meng-Wei

2. 邱碧秀 / Chiou, Bi-Shiou

5. 王志良 / Wang, Jyh-Liang

3. 史德智 / Shye, Der-Chi

6. 陳至信 / Chen, Jyh-Shin

國籍：(中文/英文)

1. 中華民國/TW;

4. 中華民國/TW;

2. 中華民國/TW;

5. 中華民國/TW;

3. 中華民國/TW;

6. 中華民國/TW;

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註

記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要

鐵電薄膜電容器及製造方法

一種鐵電薄膜電容器，包括一下部電極、一鐵電薄膜介電層及一上部電極。該鐵電薄膜介電層係一第一鐵電薄膜、一易氧化金屬層及一第二鐵電薄膜的三明治夾層結構，藉由該易氧化金屬層表面的易氧化特性，使該易氧化金屬層產生不連續界面，以達到加強該鐵電薄膜電容器的電氣熱穩定特性，降低溫度電容係數及降低漏電流的效果。在該鐵電薄膜電容器的製造方法中，使用熱退火處理可增加該易氧化金屬層表面的氧化。

六、英文發明摘要

A ferroelectric capacitor comprising a bottom electrode, a ferroelectric dielectric layer, and a top electrode. The ferroelectric dielectric layer is a sandwich structure, having a first ferroelectric thin film, a metal oxide layer, and a second ferroelectric thin film. The metal oxide layer is sandwiched in between the first ferroelectric thin film and the second ferroelectric thin film. To strengthen and achieve the thermal stabilities of ferroelectric capacitor and reduce the temperature coefficient of capacitance and leakage current by using the discontinuous interface which is formed by a metal oxide layer. In the manufacturing method of the ferroelectric capacitor, to enhance the oxidation of the interface of the metal oxide layer by using the thermal annealing.

七、指定代表圖：

(一)、本案指定代表圖為：第(2)圖

(二)、本案代表圖之元件符號簡單說明：

20：鐵電薄膜電容器

22：下部電極

24：鐵電薄膜介電層

242：鐵電薄膜

244：易氧化金屬層

246：鐵電薄膜

26：上部電極

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明是有關於電容器及製造方法，特別是一種鐵電薄膜電容器及製造方法。

【先前技術】

隨著技術的進步，鐵電薄膜電容器較傳統的二氧化矽及 ONO 的電容器具有高介電係數、高壓電常數、高機電耦合常數及良好光電效應等優點，已為半導體、記憶體、微機電及通訊產業元件中所廣泛應用，例如應用於半導體高介電材料，或作為動態隨機記憶體元件(DRAM)、非揮發性記憶體(Non-Volatile memory)、微波或高頻通訊元件、壓力感測元件、溫度或紅外線感測元件等。

第 1 圖係傳統的鐵電薄膜電容器的結構示意圖，鐵電薄膜電容器 10 包括一下部電極 12，在下部電極 12 上依序形成一鐵電薄膜介電層 14 及一上部電極 16。鐵電薄膜介電層 14 主要係以鐵電材料所組成，但鐵電材料的種類繁多，主要分為鈣鈦礦(Perovskite)結構材料及具有介電性鐵或電鐵性的非鈣鈦礦結構材料。而具有介電性鐵或電鐵性的非鈣鈦礦結構材料可以鉍系列層狀鈣鈦礦(Bi-layer Perovskite)結構材料作為代表，也就是在鉍氧層(Bi_2O_2)間夾著類鈣鈦礦結構，如 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT)及 $\text{Bi}_{4-x}\text{La}_x\text{Ti}_3\text{O}_{12}$ (BLT)等。

然而鐵電薄膜電容器 10 的缺點為熱穩定性不足及漏電流較大，在積體電路的元件尺寸持續微縮的情況下，漏電流的因素，將影響到電容厚度無法持續縮小，當然室溫的變化亦會影響電容器的電容值。

台灣專利公告第 440994 號「鐵電電容器、鐵電記憶體元件及其製造方法」，提出了一種降低鐵電薄膜電容器的漏電流結構及製造方法，在鐵電薄膜介電層係採用複數層的鐵電薄膜，並使用熱退火處理來控制各層鐵電薄膜的結晶方向，使上下相鄰的鐵電薄膜結晶方向有所不同，以降低鐵電薄膜電容器的漏電流。但是這種結構在製造方法中，必需對各層鐵電薄膜進行熱退火處理，而且對熱退火處理的溫度和時間都要有嚴格的控管，才可以使各層鐵電薄膜達到預期的結晶方向，因此提高了製造過程的複雜度及困難度，也提高製造成本，在產品的良率上也受到一定的考驗。

因此，本發明提出一種鐵電薄膜電容器及製造方法，以改善傳統的鐵電薄膜電容器的漏電流問題。相較於台灣專利公告第 440994 號所揭露的技術而言，本發明係降低了製造過程的複雜度及困難度，與提高鐵電薄膜電容器的良率。

【發明內容】

本發明的目的之一，在於提供一種鐵電薄膜電容器及製造方法，以降低電容器的漏電流。

本發明的目的之一，在於提供一種鐵電薄膜電容器及製造方法，以強化電容器的熱穩定性。

根據本發明的上述的目的，提出一種鐵電薄膜電容器，包括一下部電極；一鐵電薄膜介電層，形成在該下部電極上，該鐵電薄膜介電層包括一第一鐵電薄膜，形成在該下部電極上；一易氧化金屬層，形成在該第一鐵電薄膜

上，藉由氧化該易氧化金屬層表面，以使該易氧化金屬層產生不連續接面；以及一第二鐵電薄膜，形成在該易氧化金屬層上；以及一上部電極，形成在該第二鐵電薄膜上。

本發明提出的鐵電薄膜電容器，在該易氧化金屬層的厚度係為 0.1-100nm。而在該鐵電薄膜介電層及該下部電極之間，若形成一絕緣層，即成為 MFIS 的鐵電薄膜電容器；在該鐵電薄膜介電層及該下部電極之間形成一絕緣層，且在該鐵電薄膜介電層及該絕緣層之間形成一金屬層，即成為 MFMIS 的鐵電薄膜電容器。

本發明提出的鐵電薄膜電容器，該上部電極及該下部電極可以選擇使用的材料包括金屬、氧化物導電材料、高摻雜半導體材料及高分子導電材料。而該第一鐵電薄膜及該第二鐵電薄膜可以選擇使用的材料包括鈣鈦礦結構及具有介電性鐵或電鐵性的非鈣鈦礦結構材料，其中，該具有介電性鐵或電鐵性的非鈣鈦礦結構材料可以鈹系列層狀的鈣鈦礦結構材料作為代表。該易氧化金屬層可以選擇使用的材料包括過渡與非過渡金屬元素及其合金。

根據本發明的上述的目的，亦提出一種一種鐵電薄膜電容器製造方法，包括形成一下部電極；形成一第一鐵電薄膜在該下部電極上；形成一易氧化金屬層在該第一鐵電薄膜上，藉由氧化該易氧化金屬層表面，以使該易氧化金屬層產生不連續接面；形成一第二鐵電薄膜在該易氧化金屬層上；以及形成一上部電極在該第二鐵電薄膜上。

而本發明提出的鐵電薄膜電容器製造方法，將視易氧化金屬層表面的氧化程度，以決定是否使用熱退火處理增加該易氧化金屬層表面的氧化。

本發明提出的鐵電薄膜電容器製造方法，在形成下部電極、第一鐵電薄膜、易氧化金屬層、第二鐵電薄膜及上部電極等步驟中，可選用的製程方法包括濺鍍、蒸鍍、凝膠懸覆法、有機金屬化學氣相沉積法、電漿輔助化學氣相沉積法、高密度電漿輔助化學氣相沉積法、有機金屬裂解法及雷射剝鍍沉積法。

【實施方式】

本發明的係提出一種鐵電薄膜電容器及製造方法，與傳統的鐵電薄膜電容器不同在於，本發明係在鐵電薄膜介電層的部份，形成一鐵電薄膜/易氧化金屬層/鐵電薄膜的三明治夾層結構，藉由易氧化金屬層的易氧化特性，在易氧化金屬層表面形成一氧化層，使易氧化金屬層與上下兩層的鐵電薄膜形成不連續接面，以降低漏電流及得到較佳的熱穩定性。

第 2 圖為本發明的鐵電薄膜電容器的結構示意圖，鐵電薄膜電容器 20 包括一下部電極 22，一鐵電薄膜介電層 24 及一上部電極 26。在下部電極 22 上依序形成鐵電薄膜介電層 24 及上部電極 26，而下部電極 22 及上部電極 26 的材料可選擇使用金屬、氧化物導電材料、高摻雜半導體材料及高分子導電材料等。

鐵電薄膜介電層 24 具有一鐵電薄膜 242、易氧化金屬層 244 及鐵電薄膜 246，在鐵電薄膜 242 及鐵電薄膜 246 之間，藉由易氧化金屬層 244 的易氧化特性，並控制其厚度為奈米尺寸，較佳者係為 0.1-100nm，以達到不連續接面的效果。易氧化金屬層 244 的材料係使用易氧化金屬做為

材料，例如過渡與非過渡金屬元素及其合金(alloy)。鐵電薄膜 242 及鐵電薄膜 244 的材料包括可選擇使用鈣鈦礦結構材料或選擇具有介電性鐵或電鐵性的非鈣鈦礦結構材料，而具有介電性鐵或電鐵性的非鈣鈦礦結構係以鈹系列層狀的鈣鈦礦結構材料作為其中的代表。

值得注意的是，易氧化金屬層 244 所使用的材料，在製造過程中，若表面氧化並不明顯或足夠時，可以利用熱退火處理增加易氧化金屬層 244 表面氧化。而易氧化金屬層 244 並不限定一層，其可為複數層。

在第 2 圖中，本發明的鐵電薄膜電容器 20 的結構，適用於 MFM 及 MFS 結構。MFM 結構係指下部電極 22 為金屬材料，鐵電薄膜介電層 24 係為鐵電材料，上部電極 26 係為金屬材料。MFS 結構係指下部電極 22 係為矽化合物材料，鐵電薄膜介電層 24 係為鐵電材料，上部電極 26 係為金屬材料。除了鐵電薄膜電容器 20 的結構之外，亦可在鐵電薄膜介電層 24 及下部電極 22 之間形成一絕緣層，以成為 MFIS 結構，或是在 MFIS 結構下的鐵電薄膜介電層 24 及絕緣層之間形成一金屬層，以成為 MFMIS 結構。

第 3 圖係漏電流與易氧化金屬層厚度的關係示意圖。請同時參照第 2 圖，在此，鐵電薄膜 242 及 244 係以鈣鈦礦結構作為材料，例如鈦酸鋇鉕(BST)，易氧化金屬層 244 係以鉻(Cr)作為材料。而第 3 圖的縱座標係為漏電流，單位為安培，第 3 圖的橫座標為易氧化金屬層的厚度，單位為 nm。而第一曲線 30 係指易氧化金屬層係在溫度為 30°C 時，漏電流與易氧化金屬層厚度的關係曲線。而第二曲線 32 係指易氧化金屬層係在溫度為 90°C 時，漏電流與易氧化金屬

層厚度的關係曲線。而第三曲線 34 係指易氧化金屬層係在溫度為 150°C 時，漏電流與易氧化金屬層厚度的關係曲線。

由第 3 圖可知，漏電流與易氧化金屬層厚度係呈函數關係，也可進一步證明易氧化金屬層可以降低鐵電薄膜電容器的漏電流。值得注意的是，需根據易氧化金屬層的材料，來控制易氧化金屬層厚度，才可得到最低的漏電流，以鉻金屬為例，易氧化金屬層厚度係在 2nm 為最佳，但總體來說，不論易氧化金屬層所使用的材料為何，易氧化金屬層的厚度範圍即是在 0.1-100nm。

溫度電容係數(TCC)係為熱敏感性的重要指標之一，一般而言，溫度電容係數較低者，則電容器的熱穩定性較佳。而溫度電容係數的定義如下：

$$TCC=(dC/dT)\times(1/C) \quad (EQ-1)$$

其中，(dC/dT)為電容隨溫度的變化率，C 為電容值，T 為溫度。

第 4 圖係電容溫度係數(TCC)與易氧化金屬層厚度的關係示意圖。第 4 圖的縱座標係溫度在 30°C 時，電容溫度係數與溫度的變化率，亦可稱之為溫度電容敏感度(TCC × ΔT/C_{30°C})，單位為 fF/°C，根據數學式 EQ-1 及第 4 圖所得數據，即可得到電容溫度係數值。第 4 圖的橫座標為易氧化金屬層的厚度，單位為 nm。根據第 4 圖所示，本發明所採用的鐵電薄膜/易氧化金屬層/鐵電薄膜的三明治夾層結構，比傳統鐵電薄膜電容器結構的電容溫度係數低。

第 5 圖為本發明的鐵電薄膜電容器的製造方法流程

圖。首先進行步驟 S1 係形成一下部電極，而形成下部電極的方法可以使用濺鍍、蒸鍍、凝膠懸覆法、有機金屬化學氣相沉積法、電漿輔助化學氣相沉積法、高密度電漿輔助化學氣相沉積法、有機金屬裂解法及雷射剝鍍沉積法等達成。接著，係進行步驟 S2 形成一第一鐵電薄膜在下部電極上，而此處所指的第一鐵電薄膜係第 2 圖的鐵電薄膜 242。

之後再進行步驟 S3 一易氧化金屬層在第一鐵電薄膜上。接著，進行步驟 S4 形成一第二鐵電薄膜在易氧化金屬層上，而此處所指的第三鐵電薄膜係第 2 圖的鐵電薄膜 246。最後，係進行步驟 S5 形成一上部電極在第二鐵電薄膜上。在步驟 S2 到步驟 S5 中，形成第一鐵電薄膜、易氧化金屬層、第二鐵電薄膜及上部電極的方法均可以選擇使用濺鍍、蒸鍍、凝膠懸覆法、有機金屬化學氣相沉積法、電漿輔助化學氣相沉積法、高密度電漿輔助化學氣相沉積法、有機金屬裂解法及雷射剝鍍沉積法等達成。

值得注意的是，在步驟 S3 所形成的易氧化金屬層，根據材料的不同，表面氧化的程度也隨之不同，為了增加易氧化金屬層表面的氧化，可在步驟 S4 之後，額外進行一熱退火處理的步驟。此外，熱退火處理的步驟亦可在步驟 S3 之後或在步驟 S5 之後進行。

請對照第 2 圖，本發明的鐵電薄膜電容器，在鐵電薄膜介電層 24 的部份，除了如第 2 圖所示的鐵電薄膜 242、易氧化金屬層 244 及鐵電薄膜 246 的三明治夾層結構之外，亦可以設計成複數層的鐵電薄膜，而在每兩層的鐵電薄膜之間，則以易氧化金屬層隔離，一樣可以達到加強電容器的熱穩定性及降低漏電流的效果。值得注意的是，此

處所敘述的複數層的鐵電薄膜係指三層以上的鐵電薄膜。

本發明的鐵電薄膜電容器，較傳統的鐵電薄膜電容器強化了電容器的熱穩定性，並降低了漏電流，因此，在積體電路的元件尺寸持續微縮的情況下，使得電容器厚度可以持續縮小，進而使鐵電薄膜電容器製程上更加簡單，應用的領域更加廣泛。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

為讓本發明之上述和其他目的、特徵、優點與實施例能更明顯易懂，所附圖式之詳細說明如下：

第 1 圖為傳統的鐵電薄膜電容器的結構示意圖；

第 2 圖為本發明的鐵電薄膜電容器的結構示意圖；

第 3 圖係漏電流與易氧化金屬層厚度的關係示意圖；

第 4 圖係電容溫度係數與易氧化金屬層厚度的關係示意圖；以及

第 5 圖為本發明的鐵電薄膜電容器的製造方法流程圖。

【主要元件符號說明】

10：鐵電薄膜電容器

12：下部電極

14：鐵電薄膜介電層

- 16：上部電極
- 20：鐵電薄膜電容器
- 22：下部電極
- 24：鐵電薄膜介電層
- 242：鐵電薄膜
- 244：易氧化金屬層
- 246：鐵電薄膜
- 26：上部電極
- 30：第一曲線
- 32：第二曲線
- 34：第三曲線

十、申請專利範圍：

1. 一種鐵電薄膜電容器，包括：

一下部電極；

一鐵電薄膜介電層，形成在該下部電極上，該鐵電薄膜介電層包括：

一第一鐵電薄膜，形成在該下部電極上；

一易氧化金屬層，形成在該第一鐵電薄膜上，氧化該易氧化金屬層表面，以使該易氧化金屬層產生不連續界面；以及

一第二鐵電薄膜，形成在該易氧化金屬層上；以及

一上部電極，形成在該鐵電薄膜介電層上。

2. 如申請專利範圍第 1 項之鐵電薄膜電容器，其中該易氧化金屬層的厚度為 0.1-100nm。

3. 如申請專利範圍第 1 項之鐵電薄膜電容器，更包括一絕緣層，形成在該鐵電薄膜介電層及該下部電極之間。

4. 如申請專利範圍第 3 項之鐵電薄膜電容器，更包括一金屬層，形成在該鐵電薄膜介電層及該絕緣層之間。

5. 如申請專利範圍第 1 項之鐵電薄膜電容器，其中該上部電極及該下部電極所使用的材料包括金屬、氧化物導電材料、高摻雜半導體材料及高分子導電材料其中之一。

6. 如申請專利範圍第 1 項之鐵電薄膜電容器，其中該

第一鐵電薄膜及該第二鐵電薄膜所使用的材料包括鈣鈦礦結構材料及具有介電性鐵或電鐵性的非鈣鈦礦結構材料其中之一。

7. 如申請專利範圍第 6 項之鐵電薄膜電容器，其中該具有介電性鐵或電鐵性的非鈣鈦礦結構材料包括鈹系列層狀的鈣鈦礦結構。

8. 如申請專利範圍第 1 項之鐵電薄膜電容器，其中該易氧化金屬層包括過渡與非過渡金屬元素及其合金。

9. 一種鐵電薄膜電容器製造方法，包括下列步驟：
形成一下部電極；
形成一第一鐵電薄膜在該下部電極上；
形成一易氧化金屬層在該第一鐵電薄膜上，藉由氧化該易氧化金屬層表面，以使該易氧化金屬層產生不連續界面；
形成一第二鐵電薄膜在該易氧化金屬層上；以及
形成一上部電極在該第二鐵電薄膜上。

10. 如申請專利範圍第 9 項之鐵電薄膜電容器製造方法，更包括使用熱退火處理，以增加該易氧化金屬層表面的氧化。

11. 如申請專利範圍第 9 項之鐵電薄膜電容器製造方法，其中該形成該下部電極的步驟包括使用濺鍍、蒸鍍、

凝膠懸覆法、有機金屬化學氣相沉積法、電漿輔助化學氣相沉積法、高密度電漿輔助化學氣相沉積法、有機金屬裂解法及雷射剝鍍沉積法其中之一。

12. 如申請專利範圍第 9 項之鐵電薄膜電容器製造方法，其中該形成該第一鐵電薄膜的步驟包括使用濺鍍、蒸鍍、凝膠懸覆法、有機金屬化學氣相沉積法、電漿輔助化學氣相沉積法、高密度電漿輔助化學氣相沉積法、有機金屬裂解法及雷射剝鍍沉積法其中之一。

13. 如申請專利範圍第 9 項之鐵電薄膜電容器製造方法，其中該形成該易氧化金屬層的步驟包括使用濺鍍、蒸鍍、凝膠懸覆法、有機金屬化學氣相沉積法、電漿輔助化學氣相沉積法、高密度電漿輔助化學氣相沉積法、有機金屬裂解法及雷射剝鍍沉積法其中之一。

14. 如申請專利範圍第 9 項之鐵電薄膜電容器製造方法，其中該形成該第二鐵電薄膜的步驟包括使用濺鍍、蒸鍍、凝膠懸覆法、有機金屬化學氣相沉積法、電漿輔助化學氣相沉積法、高密度電漿輔助化學氣相沉積法、有機金屬裂解法及雷射剝鍍沉積法其中之一。

15. 如申請專利範圍第 9 項之鐵電薄膜電容器製造方法，其中該形成該上部電極的步驟包括使用濺鍍、蒸鍍、凝膠懸覆法、有機金屬化學氣相沉積法、電漿輔助化學氣相沉積法、高密度電漿輔助化學氣相沉積法、有機金屬裂

解法及雷射剝鍍沉積法其中之一。

16. 一種鐵電薄膜電容器，包括：

一下部電極；

一鐵電薄膜介電層，形成在該下部電極上，該鐵電薄膜介電層具有多個鐵電薄膜，該鐵電薄膜之間以一易氧化金屬層隔離，藉由氧化該易氧化金屬層表面，以使該易氧化金屬層產生不連續接面；以及

一第二鐵電薄膜，形成在該易氧化金屬層上；以及

一上部電極，形成在該鐵電薄膜介電層上。

17. 如申請專利範圍第 16 項之鐵電薄膜電容器，其中該易氧化金屬層的厚度為 0.1-100nm。

18. 如申請專利範圍第 16 項之鐵電薄膜電容器，更包括一絕緣層，形成在該鐵電薄膜介電層及該下部電極之間。

19. 如申請專利範圍第 18 項之鐵電薄膜電容器，更包括一金屬層，形成在該鐵電薄膜介電層及該絕緣層之間。

20. 如申請專利範圍第 16 項之鐵電薄膜電容器，其中該上部電極及該下部電極所使用的材料包括金屬、氧化物導電材料、高摻雜半導體材料及高分子導電材料其中之一。

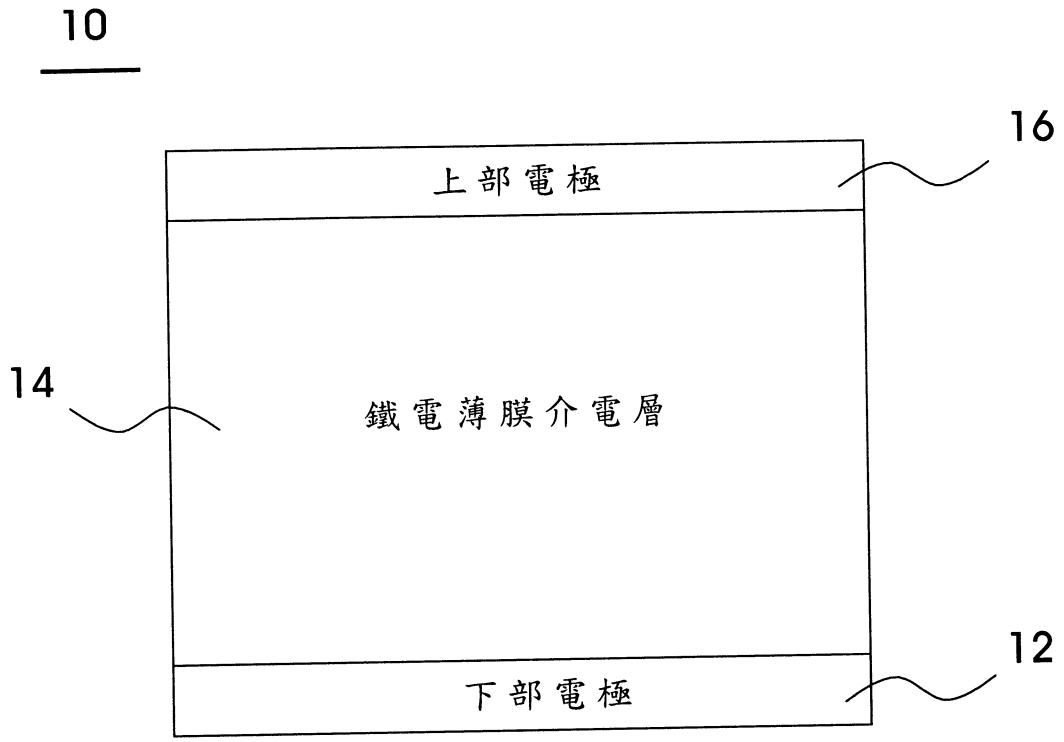
21. 如申請專利範圍第 16 項之鐵電薄膜電容器，其中該第一鐵電薄膜及該第二鐵電薄膜所使用的材料包括鈣鈦礦結構材料及具有介電性鐵或電鐵性的非鈣鈦礦結構材料

其中之一。

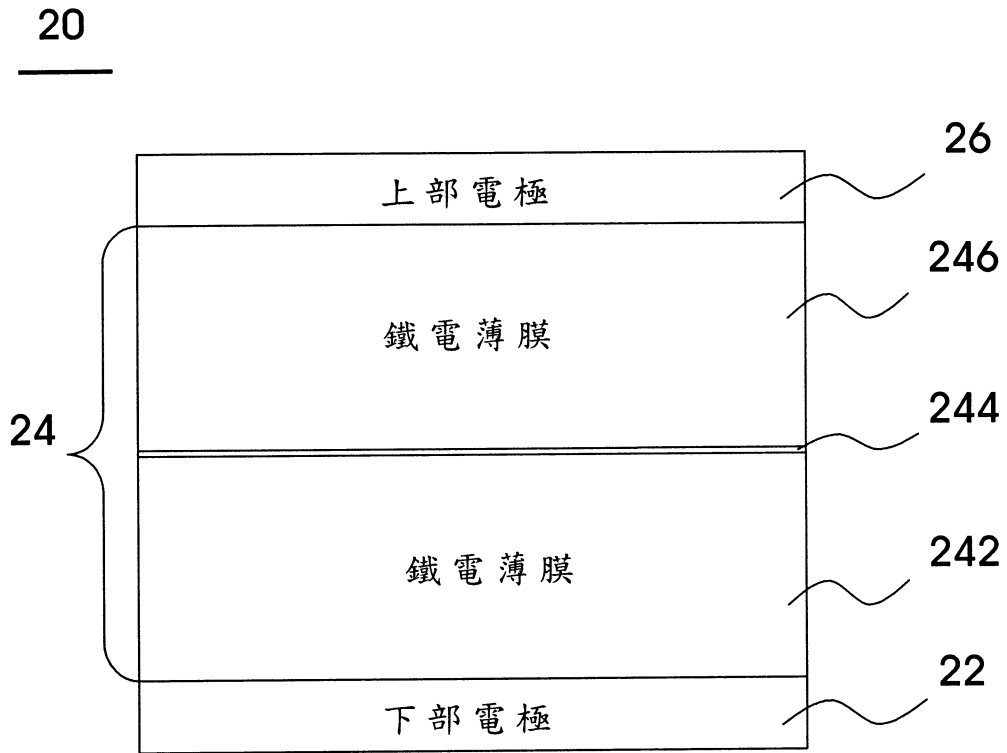
22. 如申請專利範圍第 21 項之鐵電薄膜電容器，其中該具有介電性鐵或電鐵性的非鈣鈦礦結構材料包括鈹系列層狀的鈣鈦礦結構。

23. 如申請專利範圍第 16 項之鐵電薄膜電容器，其中該易氧化金屬層包括過渡與非過渡金屬元素及其合金。

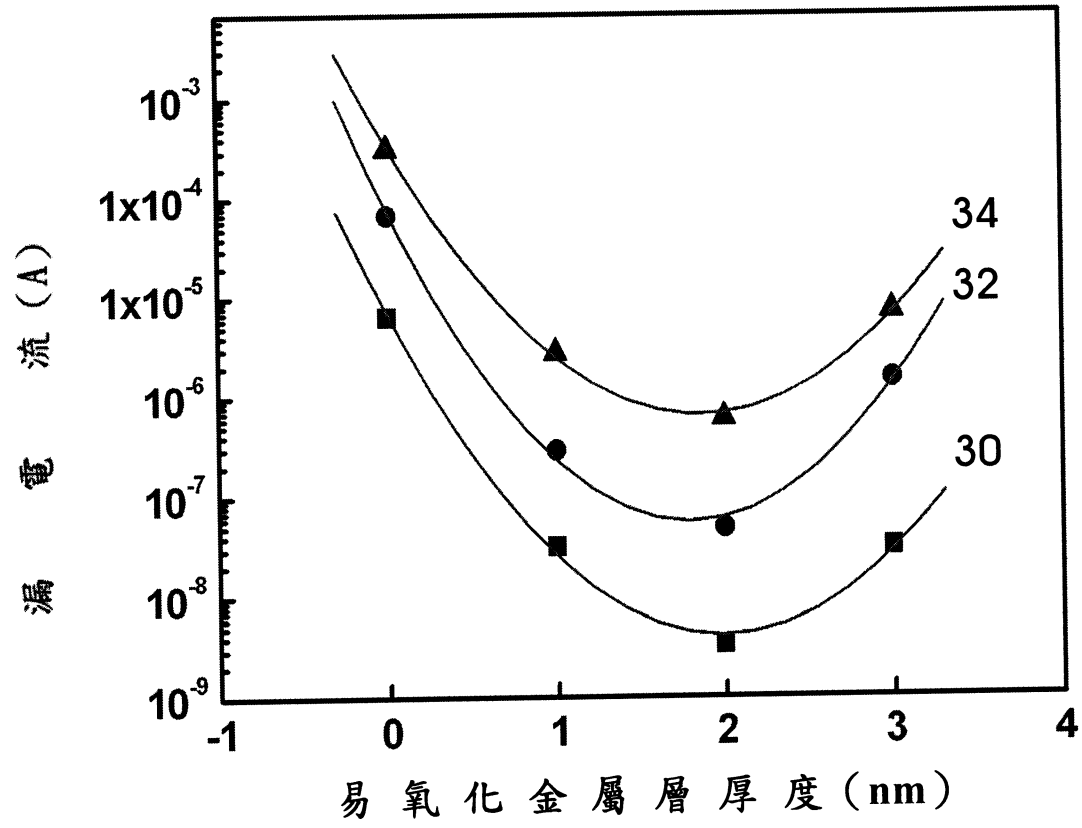
十一、圖示：



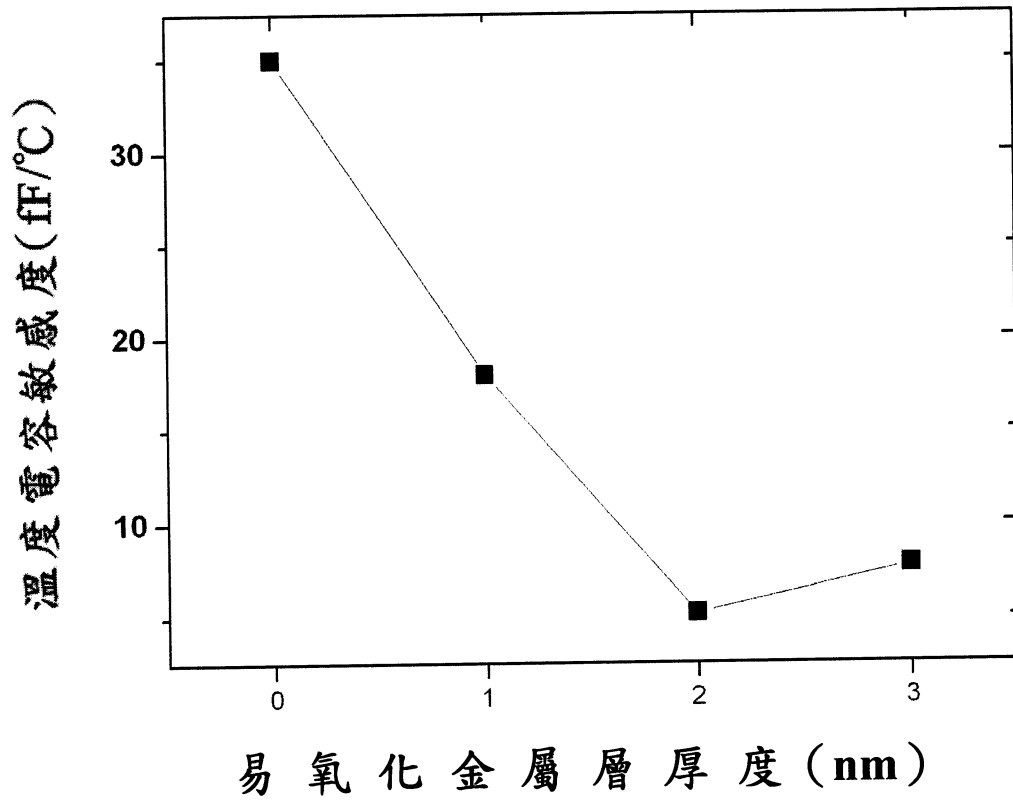
第 1 圖



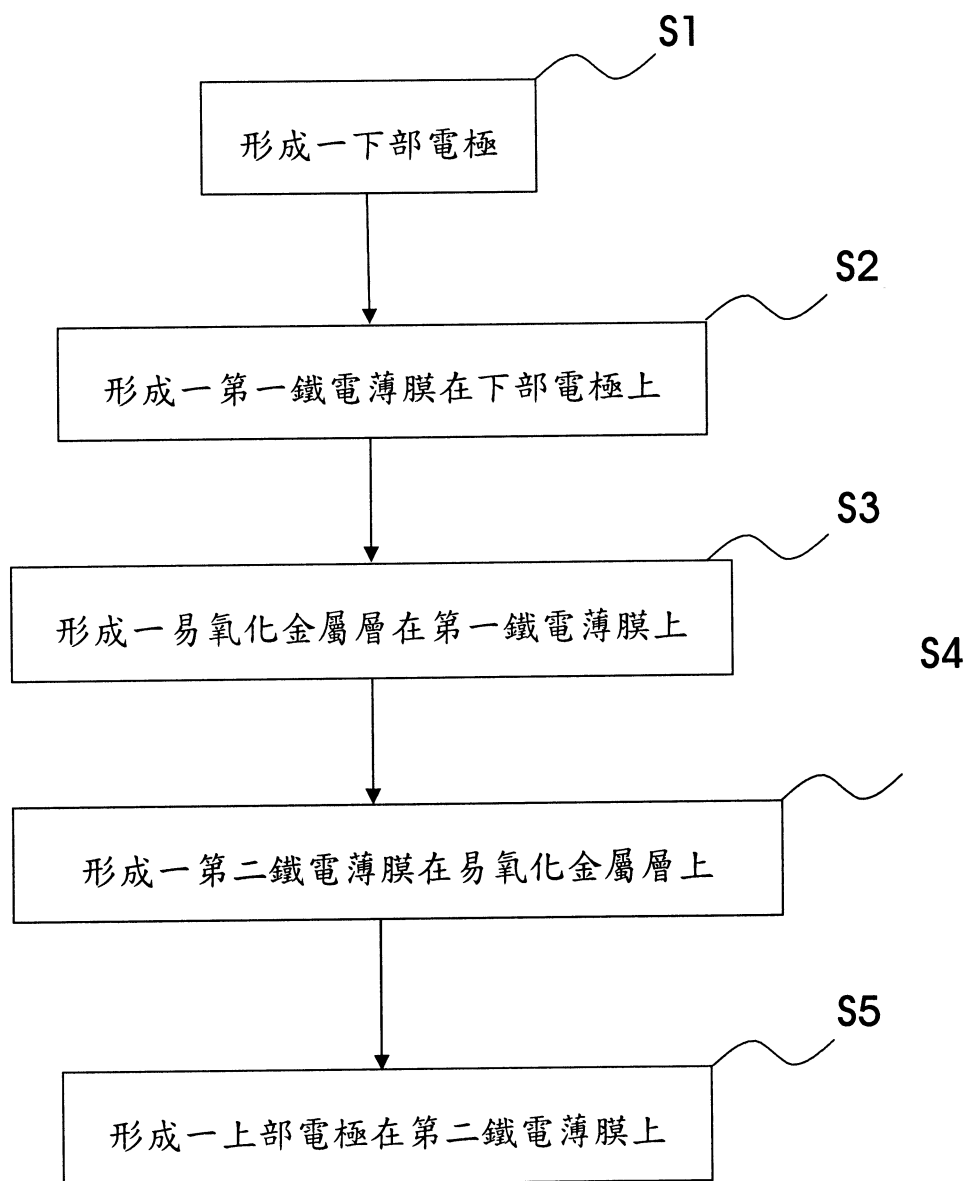
第 2 圖



第 3 圖



第 4 圖



第 5 圖