

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96102952

※申請日期：96.1.26

※IPC 分類：H03K 17/16

一、發明名稱：(中文/英文)

預先充電取樣保持電路

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

國立交通大學

代表人：(中文/英文) 黃威

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號

國籍：(中文/英文) 中華民國 TW

三、發明人：(共 3 人)

姓名：(中文/英文) 1. 王成業

2. 吳介琮

3. 李瑞梅

國籍：(中文/英文) 1. 中華民國 TW

2. 中華民國 TW

3. 中華民國 TW

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為：95年9月11日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明提出一種預先充電取樣保持電路，其係由一緩衝器耦合一輸入埠並利用一開關根據一取樣保持電路之狀態導通該緩衝器與一總負載電容間之電路進行預先充電，於取樣保持電路的取樣相位時，對其總負載電容預先充電，於保持相位時，由於預先充電之緣故，進一步降低輸出負載對取樣到的信號影響，且得到降低運算放大器所需擺動之速率、輸出擺動振幅以及寬頻乘績之性能要求，而適合先進低電源電壓的製程技術的設計實現。

六、英文發明摘要：

七、指定代表圖：

(一) 本案代表圖為：第一圖

(二) 本案代表圖之元件代表符號簡單說明：

2 預先充電取樣保持電路 4 取樣保持電路

6 緩衝器 8 總負載電容

10 開關

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種取樣保持電路，特別是關於一種能預先充電取樣保持電路。

【先前技術】

按，對於日常生活中所產生的物理訊號，大部分都是以類比訊號的形式存在，然而，通常會將其轉換成數位訊號的形式存在，在對訊號作進一步之處理，主要是對於數位雜訊不亦干擾，訊號運算較經濟之優點，而為實現高解析度，高速，達耐奎斯特率之類比數位轉換器主流為採用管線式架構，伴有線性回授之高增益運算放大器最常被採用於確保其取樣保持電路及管線級的線性度。且近年來因半導體製程的進步，使得數位處理電路性能獲得大幅提昇，不但運算時脈不斷提高，電路面積更隨製程不斷微縮，使得數位訊號處理的應用日趨廣泛。

如美國專利第 6992509 號，係採用多一套取樣開關電容網路，兩套取樣的開關電容網路交互取樣並保持，每一保持相位時，運算放大器會因為前一個相位所保持的輸出訊號的位準與目前要穩定到的準位接近而使運算放大器的擺動速率與穩定時間的要求可以降低，然而這個方法不適用於高頻率的輸入訊號，當輸入頻率接近達耐奎斯特率時，它所提出的優點將不存在，甚至比傳統沒有預先充電而利用取樣相位的時間將輸出重設到共模準位，其運算放大器需要更大的擺動數率。

有鑑於此，本發明係針對上述之困擾，提出一種預先充電取樣保持電路，以改善上述之缺失。

【發明內容】

本發明之主要目的係提供一種預先充電保持電路，係利用一預先充電路徑達到預先充電電路輸出負載之效，降低輸出負載對取樣到的信號影響。

本發明之另一目的係提供一種預先充電保持電路，係利用預先充電輸出負載之結果，降低運算放大器所需擺動之速率、輸出擺動振幅及增益與寬頻之性能要求。

本發明之再一目的係提供一種預先充電保持電路，係利用一預先充電路徑預先充電之結果，使其適用於時序交錯的系統應用。

為達到上述之目的本發明係提供一種預先充電取樣保持電路係由一緩衝器分別連接一輸入電壓訊號之輸入埠與一開關並構成一條預先充電路徑，及一取樣保持電路所組成，當取樣保持電路於取樣相位之狀態，此開關導通緩衝器與一總負載電容間之電路對此總負載電容預先充電，並透過直流耦合對一耦合電容預先充電；而在此取樣保持電路中，與輸入埠連接之第一開關亦對一取樣電容、寄生電容進行預先充電，故，當取樣保持電路於保持相位之狀態，輸出埠與取樣電容連接之第二開關，根據輸出埠與取樣電容之導通以保持信號至所需之信號準位，進一步達到降低在保持相位時，電路內部運算放大器所需的擺動速率，輸出擺動振幅以及增益與頻寬乘積之要求，並且減少輸出負載對取樣信號的影響，使其更適用時序交錯的系統應用。

底下藉由具體實施例配合所附的圖式詳加說明，當更容易瞭解本創作的目的、技術內容、特點及其所達成的功效。

【實施方式】

請參考第一圖，係為預先充電取樣保持電路的電路圖，係包括一緩衝器 6 與一開關 10 構成預先充電的路徑，及一取樣保持電路 4 組成，於取樣保持電路 4 地取樣相位時，對輸出埠 Po 的一總負載電容 8 預先充電；於取樣保持電路 4 的保持相位時，此開關 10 打開，預先充電路徑關掉，回歸取樣保持電路 4 正常的保持動作。

進一步參考第二圖，係為預先充電取樣保持電路之輸入信號/輸出信號與取樣時脈在時間軸上的示意圖，再取樣相位時，如 Δt_1 所示，輸出信號 V_o 藉由緩衝器至開關路徑充電，因此輸出信號 V_o 追隨輸入信號 V_i 而變化，在保持相位時，如 Δt_2 所示，輸出信號 V_o 只需小幅擺動即可穩至最後的穩態直。

請參考第三圖、第四圖，第三圖為取樣保持電路之單端輸出組電路圖，第四圖為取樣保持電路之單端輸出組時序圖。其中，取樣保持電路 4 係包括第一開關 14，耦合於輸入埠 P_i ，以根據取樣相位之狀態導通輸入埠 P_i 與一取樣電容電路 4 進行預先充電；第二開關 16，分別連接輸出埠 P_o 與此取樣電容 22，根據輸出埠 P_o 與取樣電容 22 之導通以保持信號至所需之信號準位；一運算放大器 12，連接取樣電容 22，依據取樣電容 22 所儲存電壓訊號傳送出去；以及連接於運算放大器 12 之一寄生電容 18 與一耦合電容 20。當電路之相對應操作為在取樣相位，即時脈信號 $\phi_{1a}=1$ ， $\phi_1=1$ 時，開關 10 與第一開關 14 這兩個開關導通，輸入信號 V_i 對取樣電容 22 充電；而輸入信號 V_i 亦透過緩衝器 6 及導通的開關 10 對輸出埠 $P_o(1)$ 上的耦合電容 18 與總負載電容 8 充電；此外，運算放大器 12 的輸出埠 P_o 的

寄生電容 20，也透過耦合電容 18 的直流耦合而預先充電。當轉換至保持相位時，即時脈訊號 $\phi_{1a}=0$ ， $\phi_1=0$ 且 $\phi_2=1$ 時，開關 10、與第一開關 14 會斷路，此時第二開關 16 導通，輸出訊號 V_o 會趨穩到取樣電容 22 所取樣到的信號準位。由於在取樣相位時，輸出訊號 V_o 已經由緩衝器 6 至開關 10 路徑預先充電，因此，轉換至保持相位時，輸出訊號 V_o 可以很快的擺動到接近取樣電容 22 所取樣到的信號準位，因此運算放大器 12 擺動的速率要求可以大幅降低，此外，由於擺動的振幅也因為預先的充電而降低，等效上只要花較少的擺動時間即可擺動到接近取樣電容 22 所取樣到的信號準位，因此在固定的時脈週期下，有更長的趨穩時間，因此運算放大器 12 的增益與頻寬乘積的要求相對變的寬鬆。而本發明亦可延伸為取樣保持電路之全差動視組態，其步驟與上述之取樣保持電路之單端輸出組相同，故在此不在敘述。

請參考第五圖，係為應用於時序交錯類比數位轉器之輸入取樣網路預先充電取樣保持電路圖，包括一緩衝器 6 與一開關 10 構成預先充電的路徑，及一取樣保持電路 4；一類比數位轉換器之輸入取樣網路 24，藉由線路與此取樣保持電路連接，當電路之相對應操作為在取樣相位，即時脈訊號 $\phi_{1a}=1$ ， $\phi_1=1$ 時，輸入訊號 V_i 對取樣電容 16 進行充電，同時亦對第一條轉換器通道的總負載電容 8 進行預先充電，而在此週期中，其運算放大器 12 的輸出埠 P_o 會被第一開關 14 所等化，因此加入耦合電容 18，當切換到保持相位時，由於預先充電之緣故，所以運算放大器 12 的輸出埠 P_o 會在很短的時間週期中趨穩到它的最終值而不需擺動。而加入耦合電容 18

與預先充電的動作，降低了運算放大器 12 的直流增益與輸出擺動振幅的規格需求，致使達到更高的工作速度。

綜合上述係可得知，本發明所提供一種預先充電取樣保持電路，由於預先充電而使電路本身的運算放大器設計的擺動速率，輸出擺動振幅以及增益與寬頻的乘積的需求可以降低；因此本發明適合於低電源電壓之先進製程技術。並且只須加一簡單的緩衝器與開關網路即可避免在時序交錯應用時輸出負載的不匹配對取樣保持電路輸出響應的影響，因此，適合應用於時序交錯的系統架構設計。

以上所述實施例僅係為說明本發明之技術思想及特點，其目的在使熟習此項技藝之人士能夠瞭解本發明之內容並據以實施，當不能以之限定本發明之專利範圍，即大凡依本發明所揭示之精神所作之均等變化或修飾，仍應涵蓋在本發明之專利範圍內。

【圖式簡單說明】

第一圖為本發明取樣保持電路之電路圖。

第二圖為本發明取樣保持電路之輸出入信號與取樣時脈在時間軸上的示意圖。

第三圖為本發明取樣保持電路之單端輸出組電路圖。

第四圖為本發明取樣保持電路之單端輸出組時序圖。

第五圖為本發明取樣保持電路之應用於時序交錯類比數位轉換器之輸入取樣網路電路圖。

【主要元件符號說明】

- 2 預先充電取樣保持電路
- 4 取樣保持電路
- 6 緩衝器
- 8、8' 總負載電容
- 10 開關
- 12 運算放大器
- 14 第一開關
- 16 第二開關
- 18 耦合電容
- 20 寄生電容
- 22 取樣電容
- 24 類比數位轉換器之輸入取樣網路

十、申請專利範圍：

1. 一種預先充電取樣保持電路，其包括：

- 一輸入埠，可輸入一電壓訊號；
- 一取樣保持電路，連接該輸入埠，以根據該電壓訊號傳送至一輸出埠；
- 一緩衝器，其係耦合於該輸入埠，係接收該電壓訊號對一被動元件進行預先充電；以及
- 一開關，連接該緩衝器及該輸出埠，以根據該取樣保持電路之狀態導通該緩衝器與該被動元件間之電路。

2. 如申請專利範圍第 1 項所述之預先充電取樣保持電路，其中該取樣保持電路於取樣相位時，對其該被動元件預先充電；於該取樣保持電路的保持相位時，該開關打開，該預先充電路徑關掉，回歸該取樣保持電路正常的保持動作。

3. 如申請專利範圍第 1 項所述之預先充電取樣保持電路，其中該被動元件係為一總負載電容。

4. 如申請專利範圍第 1 項所述之預先充電取樣保持電路，其中取樣保持電路包括：

第一開關，耦合於該輸入埠，以根據取樣相位之狀態導通該輸入埠與一取樣電容電路進行預先充電；

第二開關，分別連接該輸出埠與該取樣電容，根據該輸出埠與該取樣電容之導通以保持信號至所需之信號準位。

一運算放大器，連接該取樣電容，依據該取樣電容所儲存電壓訊號傳送出去；

一耦合電容，耦合該運算放大器輸出埠；以及

至少一寄生電容，連接該運算放大器。

5. 如申請專利範圍第 4 項所述之預先充電取樣保持電路，其中該耦合電容，係根據該緩衝器接收該輸入電壓訊號預先充電。

6. 如申請專利範圍第 4 項所述之預先充電取樣保持電路，其中該耦合電容，係根據該耦合電容之直流耦合預先充電。

7. 如申請專利範圍第 1 項所述之預先充電取樣保持電路，其中該開關係控制取樣輸入信號、保持被取樣到的信號。

8. 一種預先充電取樣保持電路，其包括：

一輸入埠，可輸入一電壓訊號；

一取樣保持電路，連接該輸入埠，以根據該電壓訊號傳送至一輸出埠；

一緩衝器，其係耦合於該輸入埠，係接收該電壓訊號對至少一被動元件進行預先充電；以及

一開關，連接該緩衝器及該輸出埠，控制該緩衝器與該被動元件間之電路；以及

一類比數位轉換器之輸入取樣網路，藉由線路與該取樣保持電路連接，根據該取樣保持電路之狀態導通該緩衝器與該被動元間之電路，將其輸入埠之電壓訊號傳送與該被動元件連接之一輸出網路電壓訊號傳送出去。

9. 如申請專利範圍第 8 項所述之預先充電取樣保持電路，其中該被動元件係為一總負載電容。

10. 如申請專利範圍第 8 項所述之預先充電取樣保持電路，其中該取樣保持電路於取樣相位時，對其該被動元件預先充電；於該取樣保持電路的保持相位時，該開關打開，該預先充電路徑關掉，回歸該取樣保持電路正常的保持動作。

11. 如申請專利範圍第 8 項所述之預先充電取樣保持電路，其中該類比數位轉換器之輸入取樣網路為一條或一條以上類比數位轉會器通道。

12. 如申請專利範圍第 8 項所述之預先充電取樣保持電路，其中該類比數位轉換器之輸入取樣網路電壓訊號為常數的偏壓位準。

13. 如申請專利範圍第 8 項所述之預先充電取樣保持電路，其中取樣保持電路包括：

第一開關，耦合於該輸入埠，以根據取樣相位之狀態導通該輸入埠與一取樣電容電路進行預先充電；

第二開關，分別連接該輸出埠與該取樣電容，根據該輸出埠與該取樣保持電路之導通以保持信號至所需之信號準位。

一運算放大器，連接該取樣電容，依據該取樣電容所儲存電壓訊號傳送出去；

一耦合電容，耦合該運算放大器輸出埠；以及

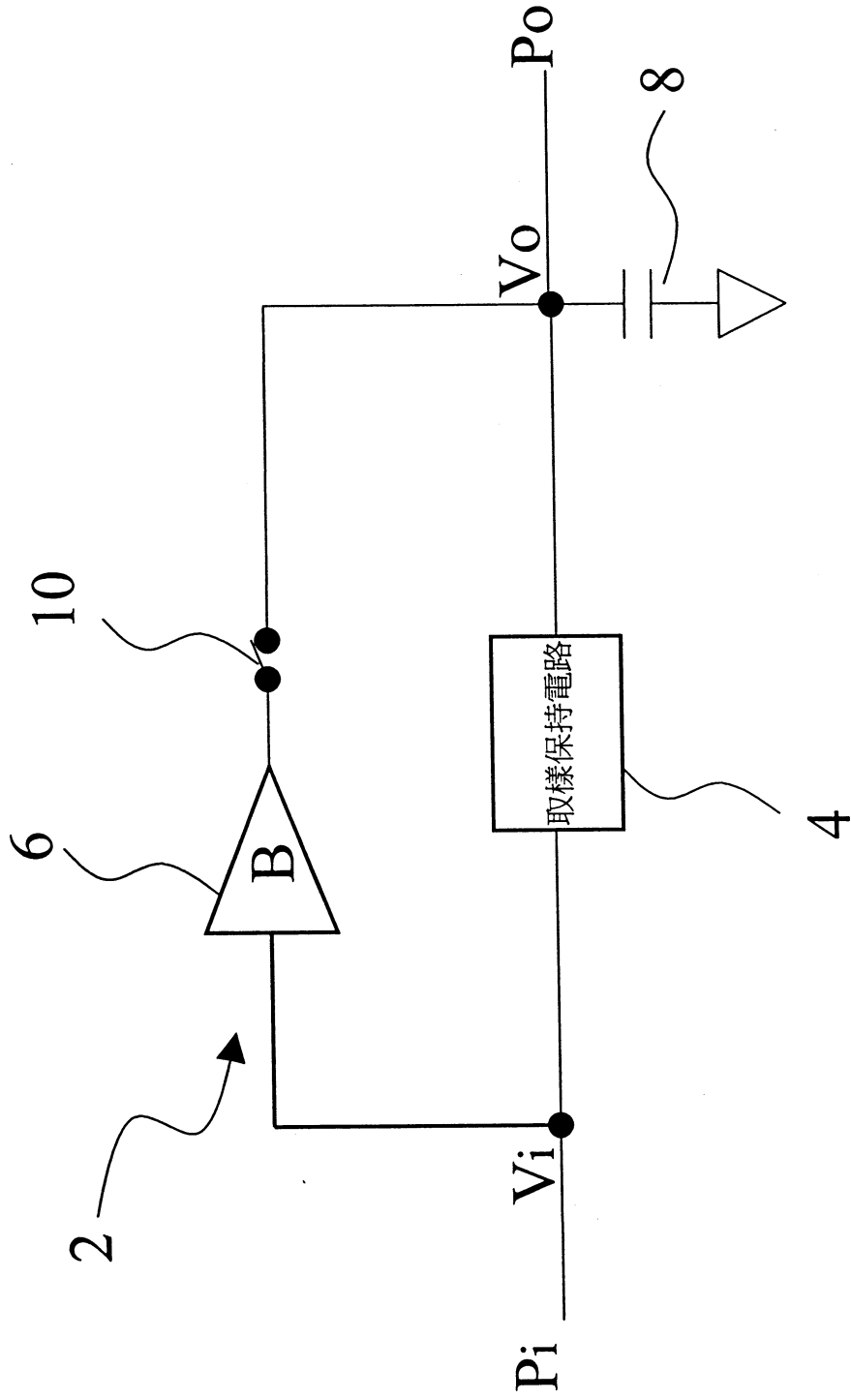
至少一寄生電容，連接該運算放大器。

14. 如申請專利範圍第 13 項所述之預先充電取樣保持電路，其中該耦合電容，係根據該緩衝器接收該輸入電壓訊號預先充電。

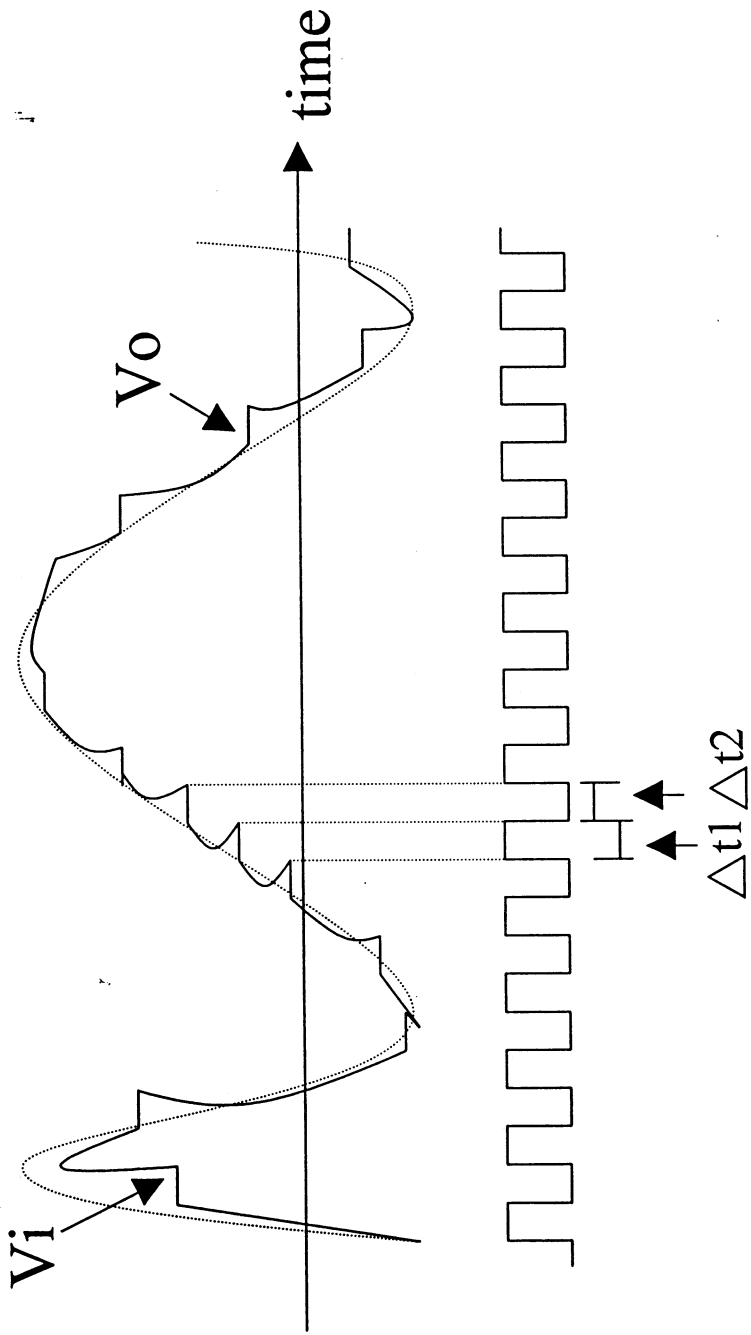
15. 如申請專利範圍第 13 項所述之預先充電取樣保持電路，其中該耦合電

容，係根據該耦合電容之直流耦合預先充電。

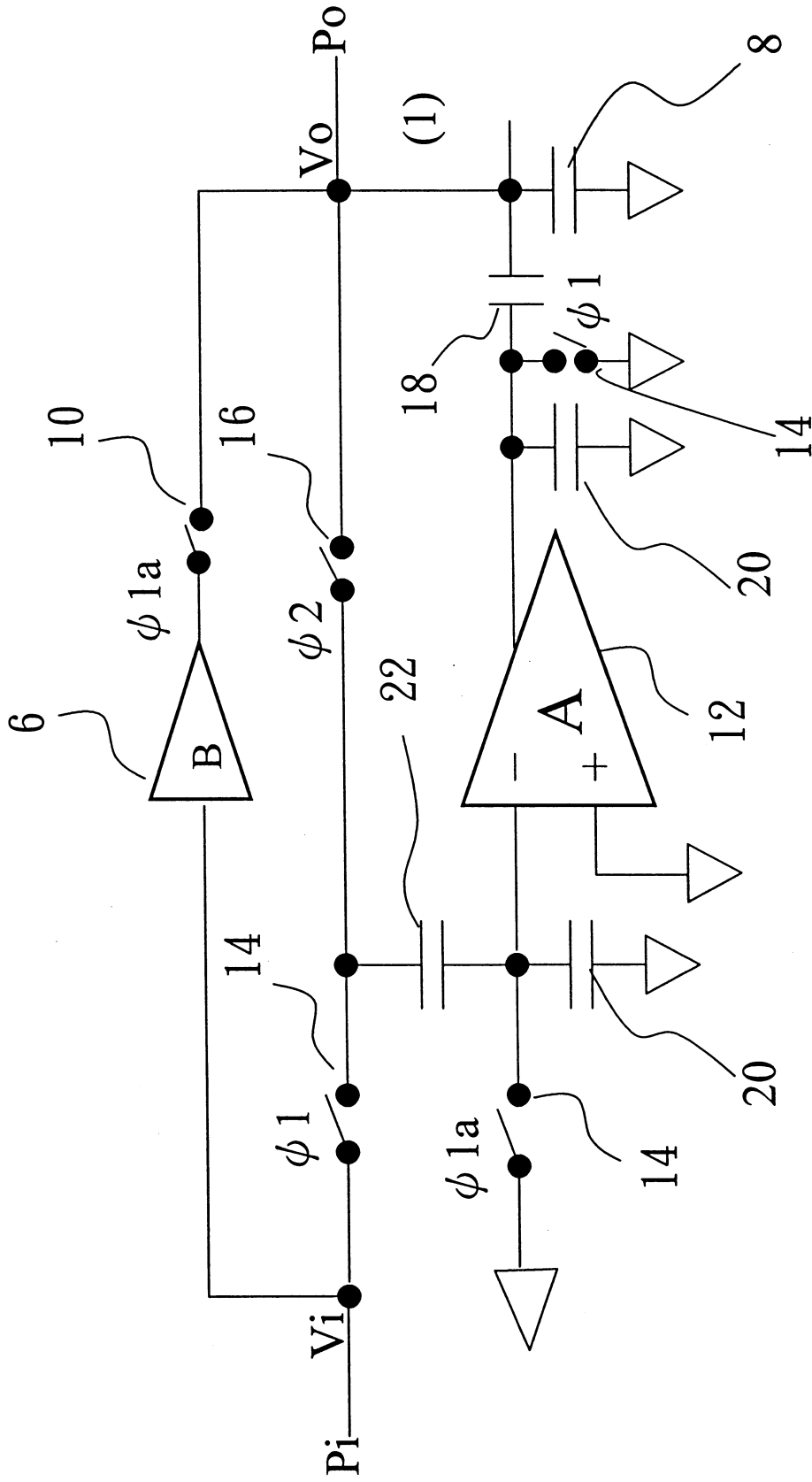
16. 如申請專利範圍第 8 項所述之預先充電取樣保持電路，其中該開關係控制取樣輸入電壓信號、保持被取樣到的電壓信號。



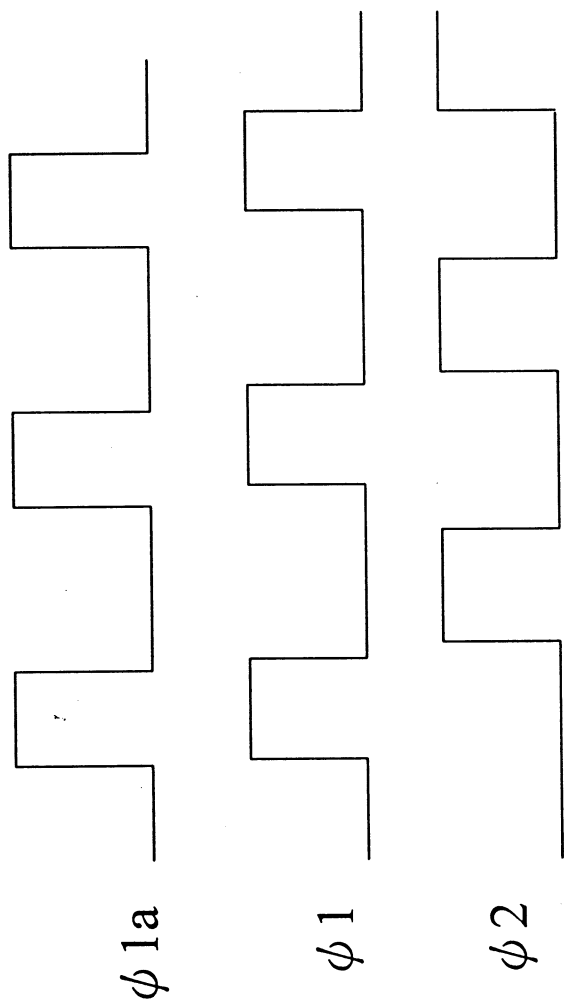
第一圖



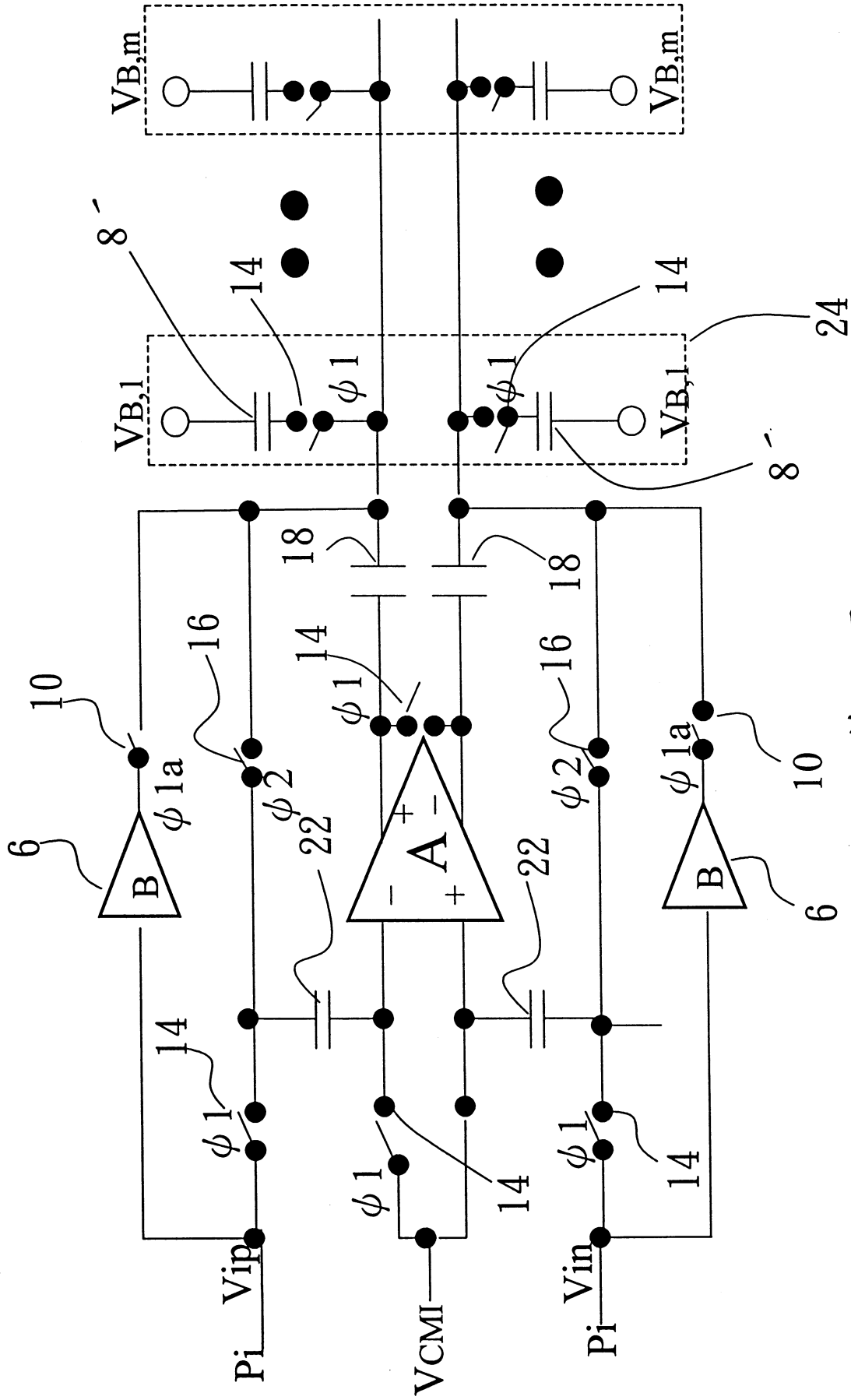
第二圖



第三圖



第四圖



第五圖