

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95125953

※申請日期：95.7.14

※IPC 分類：G02P 1/133

一、發明名稱：(中文/英文)

基板排序派工之方法/

METHOD FOR SUBSTRATE SORTING AND DISPATCHING

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)(簽章) ID : 46804706

國立交通大學/NATIONAL CHIAO TUNG UNIVERSITY

指定 為應受送達人

代表人：(中文/英文)(簽章) 張俊彥/CHANG, CHUNYEN

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號

NO.1001 DASYUE Road, Hsinchu CITY 300-10, Taiwan(R.O.C)

國籍：(中文/英文) 中華民國 / ROC

電話/傳真/手機：(02)8227-8658

E-MAIL：

三、發明人：(共 2 人)

姓名：(中文/英文) ID：

1. 巫木誠/ MUH-CHERNG WU N103464697

2. 陳德珊/ TE-SHAN CHEN S122938198

國籍：(中文/英文)

1. 中華民國/ ROC

2. 中華民國/ ROC

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明係揭露一種基板排序派工之方法，此方法包含提供卡匣配對關係、基板配對關係及排序機，並設置有輸入埠及輸出埠，且依據卡匣配對關係經演算法產生派工序列，將複數個第一卡匣依派工序列配送至輸入埠，且第一卡匣中的複數個第一基板，藉由排序機之機械手臂依基板配對關係移動與特定第二卡匣配對者至輸出埠，產出與第二卡匣內複數個第二基板完全配對的複數個第三卡匣，並將已配對的第二、第三卡匣送入壓合機進行壓合，藉此派工序列縮短第三卡匣產出時程，提昇壓合機之產能利用率。

六、英文發明摘要：

A method for substrate sorting and dispatching includes providing a cassette matching relationship, a substrate matching relationship and a sorter and disposes an input port and an output port. A dispatching series is generated by an algorithm based on the cassette matching relationship. A plurality of first cassettes is dispatched to the input port based on the dispatching series. A plurality of first substrates in the first cassette is moved by a robot arm of the sorter to the output port based on the substrate matching relationship and a specific second cassette matcher. A plurality of third cassettes

which completely matches the plurality of second substrates in the second cassette is then generated. The second, third cassettes which have been matched are delivered to an assembly machine for assembling to reduce the production time for the third cassette and increase capacity utilization of the assembly machine.

七、指定代表圖：

(一)本案指定代表圖為：第(二)圖。

(二)本代表圖之元件符號簡單說明：

S21~S26：流程步驟。

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明係揭露一種基板排序派工之方法，特別是關於縮短排序機集中配對基板的產出時程之方法。

【先前技術】

薄膜液晶顯示器因具備薄型、重量輕、低消耗電力之特徵，在資訊通訊時代廣被應用以作為平面顯示器，而且其用途正逐漸擴大，除了目前主要用途之筆記型個人電腦之外，也應用在桌上型顯示器、電視等影音裝置及大型顯示器等方面。在薄膜液晶 (Thin Film Transistor Liquid Crystal Display, TFT-LCD) 顯示器的製作上，包含下列三個主要製程：陣列 (array) 製程、組立 (cell) 製程、模組 (module) 製程。其中，組立製程是將 TFT 基板與彩

七、指定代表圖：

(一)本案指定代表圖為：第(二)圖。

(二)本代表圖之元件符號簡單說明：

S21~S26：流程步驟。

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明係揭露一種基板排序派工之方法，特別是關於縮短排序機集中配對基板的產出時程之方法。

【先前技術】

薄膜液晶顯示器因具備薄型、重量輕、低消耗電力之特徵，在資訊通訊時代廣被應用以作為平面顯示器，而且其用途正逐漸擴大，除了目前主要用途之筆記型個人電腦之外，也應用在桌上型顯示器、電視等影音裝置及大型顯示器等方面。在薄膜液晶 (Thin Film Transistor Liquid Crystal Display, TFT-LCD) 顯示器的製作上，包含下列三個主要製程：陣列 (array) 製程、組立 (cell) 製程、模組 (module) 製程。其中，組立製程是將 TFT 基板與彩

色濾光片基板 (Color Filter plate, CF plate) 進行組立壓合，注入液晶形成 TFT-LCD 基板，然後將 TFT-LCD 基板切割成所需之 TFT-LCD 面板 (panel) 大小後，送至模組製程進行後續製作。

在生產現場，基板是以卡匣 (cassette) 為單位進行承載，通常一個卡匣可以承載約 10~20 片基板。而基板製造的良率具有隨機特性，因此，為了提高配對良率，通常是將多個 CF 和 TFT 卡匣內的基板整合配對，一配對成組的 CF 和 TFT 基板互稱為配對基板 (mapping plate)。於基板配對後，一 CF 卡匣內的基板所對應的 TFT 基板可能雜散在不同的 TFT 卡匣內，為了方便 Cell 製程的組立作業，會先進行基板抽換及重置作業 (pick-and-replace)，亦即將一 CF 卡匣所配對的 TFT 基板從原卡匣內全部抽出，置放在一個新的 TFT 卡匣內，以便壓合組立，此新的 TFT 卡匣稱為目標卡匣 (target cassette)，而執行抽換作業的設備稱為排序機 (sorter)。

請參閱第一圖，係顯示習知技藝之排序機系統之示意圖。圖中之排序機 11 是依據基板配對以進行基板抽換程序，此抽換程序須將容納於卡匣內的基板抽換，使 TFT 卡匣和 CF 卡匣可以匹配成對。換言之，在抽換基板之後，使每一 CF 卡匣皆有一相匹配的 TFT 卡匣。此基板抽換的程序一般是固定所有 CF 卡匣內的基板，由排序機 11 抽換 TFT 卡匣的基板，以逐一產生與每一個 CF 卡匣匹配的 TFT 卡匣。其中，抽換前的 TFT 卡匣置於輸入埠 111，另將空卡匣置於輸出埠 112，由排序機 11 依據基板配對以機器手臂

113 移動輸入埠 111 的 TFT 基板至輸出埠 112 的空卡匣中。

由於，組立製程為流線型生產(flow line)，排序機下游為組立壓合機台(assembly machine)，作業內容是將配對好的 TFT 基板和 CF 基板進行壓合。其生產特性為，在上游的目標卡匣產出不缺乏的情形下，每隔固定時間可以產出一個壓合卡匣，反之，上游的目標卡匣產出時程過長的情形下，壓合機的產能則會閒置，形成產能的浪費。

為解決上述所提出的產能浪費的需求。本發明人基於多年從事研究與諸多實務經驗，經多方研究設計與專題探討，遂於本發明提出一種基板排序派工之方法以作為前述期望一實現方式與依據。

【發明內容】

有鑑於上述課題，本發明之目的為提供一種基板排序派工之方法，特別是關於縮短排序機集中配對基板的產出時程之方法。

緣是，為達上述目的，依本發明之基板排序派工之方法，包含提供複數第一卡匣與複數個第二卡匣之卡匣配對關係，及第一卡匣之複數個第一基板與第二卡匣之複數個第二基板之基板配對關係，以及提供排序機，並設置至少一輸入埠及至少一輸出埠，首先，依據卡匣配對關係經由演算法產生派工序列，將第一卡匣依派工序列配送至輸入埠，再者，容置有複數個第一基板於其內的第一卡匣，藉由排序機之機械手臂將配送於輸入埠之第一卡匣依基板配

對關係移動與特定第二卡匣配對之第一基板至輸出埠，接續，產出與第二卡匣內之第二基板完全配對的複數個第三卡匣，以及將已配對的第二卡匣及第三卡匣送入壓合機進行壓合，藉由派工序列以縮短第三卡匣產出的總合時程，提昇壓合機之產能利用率。

承上所述，因依本發明之基板排序派工之方法，所使用之演算法為動態規劃法，而第一基板為薄膜電晶體基板，第二基板為彩色濾光片基板，亦提供第二卡匣之配對序列，以建立動態規劃法之網路，依據此網絡經由動態規劃法，獲得時間成本最少之派工序列。

茲為使 貴審查委員對本發明之技術特徵及所達成之功效有更進一步之瞭解與認識，下文謹提供較佳之實施例及相關圖式以為輔佐之用，並以詳細之說明文字配合說明如後。

【實施方式】

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文依本發明之基板排序派工之方法特舉較佳實施例，並配合所附相關圖式，作詳細說明如下，其中相同的元件將以相同的元件符號加以說明。

請參閱第二圖，係為本發明之基板排序派工之方法流程圖。此方法之流程步驟如後：

步驟 S21：提供複數個第一卡匣與複數個第二卡匣之

卡匣配對關係，及前述第一卡匣之複數個第一基板與前述第二卡匣之複數個第二基板之基板配對關係；

步驟 S22：提供排序機，並設置至少一輸入埠及至少一輸出埠；

步驟 S23：依據卡匣配對關係經由一演算法產生一派工序列，將前述第一卡匣依派工序列配送至輸入埠；

步驟 S24：容置有多個第一基板於其內的前述第一卡匣，藉由排序機之機械手臂將配送於輸入埠之第一卡匣依基板配對關係移動與特定第二卡匣配對之第一基板至輸出埠；

步驟 S25：產出與前述第二卡匣內之第二基板完全配對的第三卡匣；

步驟 S26：將已配對的第二卡匣及第三卡匣送入一壓合機係進行壓合；

其中，藉由派工序列以縮短第三卡匣產出的總合時程，提昇壓合機之產能利用率，而演算法較佳為動態規劃法，第一基板為薄膜電晶體基板（Thin Film Transistor plate），第二基板為彩色濾光片基板（Color Filter plate），再者，由第二卡匣之配對序列，建立動態規劃法之一網絡，依據網絡經由動態規劃法，獲得時間成本最少之派工序列。

請參閱第三圖，係為本發明實施例之卡匣配對關係表。其中，四個 CF 卡匣分別標示為 CF1、CF2、CF3 及 CF4，

四個 TFT 卡匣分別標示為 TFT1、TFT2、TFT3 及 TFT4，表中係以 $CF3 \rightarrow CF4 \rightarrow CF2 \rightarrow CF1$ 為產出相配對的第三卡匣之配對序列，以 CF4 為例，與 CF4 配對的 TFT 卡匣有 TFT2 及 TFT4，意即在 TFT2 及 TFT4 中有與 CF4 中的 CF 基板配對的 TFT 基板，因此，TFT2 及 TFT4 又稱之為 CF4 的會員卡匣。

請參閱第四圖，係為本發明第三圖之卡匣配對關係表建立之網絡示意圖。此示意圖中，依第三圖之配對序列以決定第三卡匣之產出順序，並且排序機設置有兩個輸入埠為條件，建立動態規劃法的網絡。依第三圖所給定的配對序列，首先要把 T1 的 TFT 卡匣置於輸入埠，產出與 CF3 配對的第三卡匣，再者要產出與 CF4 配對的第三卡匣則需把 T2 及 T4 的 TFT 卡匣置於輸入埠，要產出與 CF2 配對的第三卡匣則需把 T1、T2 及 T3 的 TFT 卡匣分別置於輸入埠，要產出與 CF1 配對的第三卡匣則需把 T1、T2、T3 及 T4 的 TFT 卡匣分別置於輸入埠，因為此例之輸入埠為兩個，因此，CF1 的會員卡匣 T1、T2、T3 及 T4 即形成六種置入順序，CF2 的會員卡匣 T1、T2 及 T3 有三種置入順序，同時，因可置入的輸入埠為 2 個因此當先置入 T1 及 T2 後，再置入 T3 時，則更加產生是移除 T1 或 T2 再置入 T3 的兩種組合，因此 CF2 亦形成六種置入順序，而 CF4 有兩個會員卡匣，故可同時置入於兩個輸入埠中，而 CF3 僅有一個會員卡匣，且 CF3 為產出第三卡匣序列的第一個，於此僅需置入 T1 卡匣即可，最後於設定開始及結束於頭尾兩端，於此則建立起動態規劃法的網絡。

承上所述，本發明之動態規劃法依第四圖之網絡進行規劃，以獲得總合產出時間最短的派工序列。根據網絡獲得每個CF卡匣置入TFT卡匣的置入順序產出相配對的第三卡匣的產出時間，更獲得當一CF卡匣已產出第三卡匣後，變動置於輸入埠的TFT卡匣以產出下一個第三卡匣，轉換成欲產出第三卡匣的置入順序所需的置換時間，而動態規劃則是由累加出個別派工序列的時間中，最短的時間作為採用的派工序列，其中由CF1往CF2的派工便有36種派工方式，累加CF1的每個置入順序的第三卡匣的產出時間及CF1與CF2變換置入順序的置換時間，並於CF2的每一個置入順序保留累加最少的時間，再累加CF2的產出時間，依此往開始端累加，最後獲得一總時間最短之派工序列。

請參閱第五圖，係為本發明與習知技藝排序機派工之績效表。表中，係設定有六種生產情境及1~5個輸入埠，且上下卡匣的時間以及抽放基板的時間為固定時間，並由習知技藝之隨機解決定派工序列、基因啟發式決定派工序列，及本發明之動態規劃法決定派工序列，以獲得各決策方式的績效。由本發明所獲得的績效與習知技藝最佳的績效比較，獲得本發明所改進的績效。由表中，基因啟發式均優於隨機解，而本發明之動態規劃法又優於基因啟發式，且動態規劃法一般而言均可達到100%的績效，使上游第三卡匣的產出時間短於下游壓合機壓合的時間，唯在生產情境是CF/TFT卡匣數=20、基板片數=20、面板數=30且排序機的輸入埠數較少的情況下，才使得第三卡匣產出的績效低於100%，讓壓合機產生短暫的閒置，即便如此，本

發明之動態規劃法仍然優於習知技藝之隨機解及基因啟發式所產生的派工序列。

以上所述僅為舉例性，而非為限制性者。任何未脫離本發明之精神與範疇，而對其進行之等效修改或變更，均應包含於後附之申請專利範圍中。

【圖式簡單說明】

第一圖係顯示習知技藝之排序機系統之示意圖；

第二圖係為本發明之基板排序派工之方法流程圖；

第三圖係為本發明實施例之卡匣配對關係表；

第四圖係為本發明第三圖之卡匣配對關係表建立之網絡示意圖；以及

第五圖係為本發明與習知技藝排序機派工之績效表。

【主要元件符號說明】

11：排序機；

111：輸入埠；

112：輸出埠；

113：機器手臂；

S21～S26：流程步驟；

CF1、CF2、CF3 及 CF4：CF 卡匣；以及

T1、T2、T3 及 T4：TFT 卡匣。

十、申請專利範圍：

1、一種基板排序派工之方法，至少包含：

提供複數個第一卡匣與複數個第二卡匣之一卡匣配對關係，及該些第一卡匣之複數個第一基板與該些第二卡匣之複數個第二基板之一基板配對關係；

提供一排序機，並設置至少一輸入埠及至少一輸出埠；

依據該卡匣配對關係經由一演算法產生一派工序列，將該些第一卡匣依該派工序列配送至該輸入埠；

容置有該些第一基板於其內的該些第一卡匣，藉由該排序機之一機械手臂將配送於該輸入埠之該些第一卡匣依該基板配對關係移動與特定該第二卡匣配對之該第一基板至該輸出埠；

產出與該些第二卡匣內之該些第二基板完全配對的複數個第三卡匣；以及

將已配對的該第二卡匣及該第三卡匣送入一壓合機係進行壓合；

其中，藉由該派工序列以縮短該些第三卡匣產出的總合時程，提昇該壓合機之產能利用率。

2、如申請專利範圍第 1 項所述之基板排序派工之方法，其中更包含提供一動態規劃法作為該演算法。

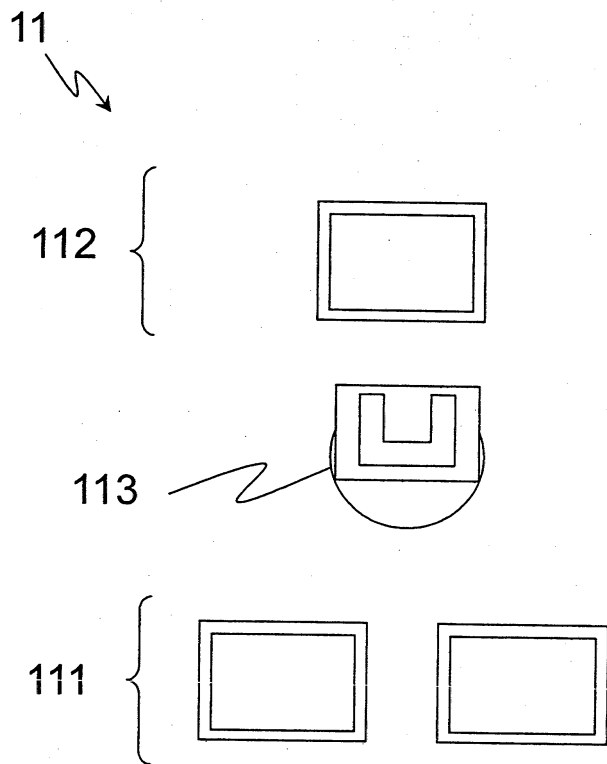
3、如申請專利範圍第 1 項所述之基板排序派工之方法，其中更包含提供一薄膜電晶體基板 (Thin Film Transistor plate) 作為該第一基板。

4、如申請專利範圍第 1 項所述之基板排序派工之方

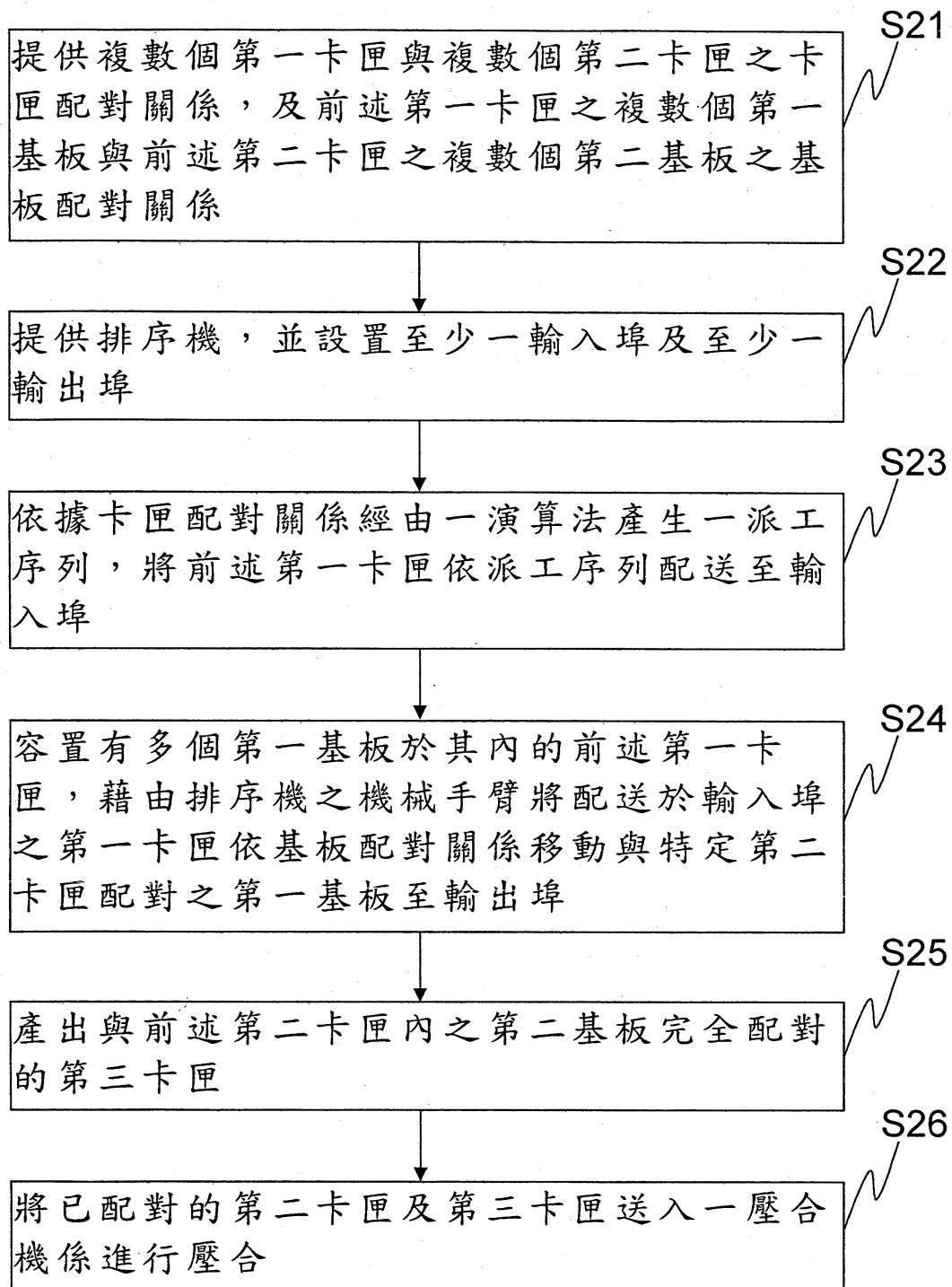
法，其中更包含提供一彩色濾光片基板（Color Filter plate）作為該第二基板。

- 5、如申請專利範圍第 2 項所述之基板排序派工之方法，其中更包含提供該些第二卡匣之一配對序列，以建立該動態規劃法之一網絡。
- 6、如申請專利範圍第 2 項所述之基板排序派工之方法，其中更包含依據該網絡經由該動態規劃法，獲得時間成本最少之該派工序列。

十一、圖式：



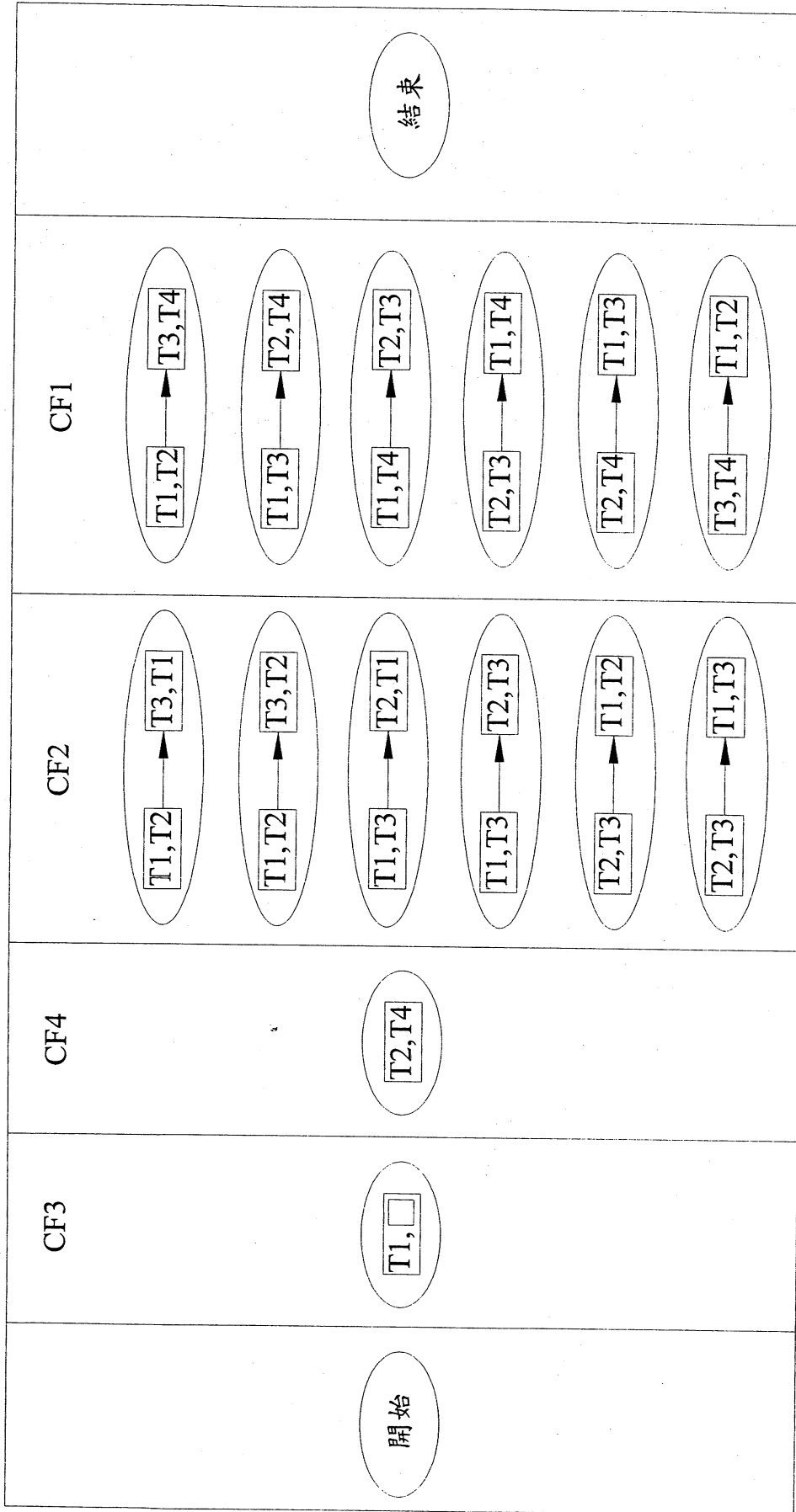
第一圖



第二圖

產出順序		TFT1	TFT2	TFT3	TFT4
1	CF3	1	0	0	0
2	CF4	0	1	0	1
3	CF2	1	1	1	0
4	CF1	1	1	1	1

第三圖



第四圖

生產情境	輸入埠數	隨機解	基因啟 發式	動態規 劃法	改進績效
CF/TFT 卡匣數=10 基板片驄=20 面板數=6	1	89.9%	96.2%	100.0%	3.8%
	2	91.2%	95.9%	100.0%	4.1%
	3	90.0%	95.5%	100.0%	4.5%
	4	89.7%	95.1%	100.0%	4.9%
	5	88.7%	94.5%	100.0%	5.5%
CF/TFT 卡匣數=10 基板片驄=20 面板數=30	1	88.5%	92.8%	100.0%	7.2%
	2	89.1%	92.6%	100.0%	7.4%
	3	88.6%	92.7%	100.0%	7.3%
	4	86.3%	92.7%	100.0%	7.3%
	5	85.6%	91.7%	100.0%	8.3%
CF/TFT 卡匣數=15 基板片驄=20 面板數=6	1	93.4%	98.3%	100.0%	1.7%
	2	92.6%	98.2%	100.0%	1.8%
	3	93.6%	98.1%	100.0%	1.9%
	4	94.0%	98.0%	100.0%	2.0%
	5	92.6%	97.9%	100.0%	2.1%
CF/TFT 卡匣數=15 基板片驄=20 面板數=30	1	93.1%	94.4%	100.0%	5.6%
	2	92.5%	94.2%	100.0%	5.8%
	3	91.6%	94.2%	100.0%	5.8%
	4	90.9%	94.3%	100.0%	5.7%
	5	91.4%	94.4%	100.0%	5.6%
CF/TFT 卡匣數=20 基板片驄=20 面板數=6	1	94.9%	98.5%	100.0%	1.5%
	2	95.1%	98.5%	100.0%	1.5%
	3	95.7%	98.4%	100.0%	1.6%
	4	95.5%	98.3%	100.0%	1.7%
	5	96.2%	98.3%	100.0%	1.7%
CF/TFT 卡匣數=20 基板片驄=20 面板數=30	1	92.8%	95.2%	95.2%	0.0%
	2	93.1%	96.2%	98.2%	2.0%
	3	93.1%	96.9%	99.1%	2.2%
	4	93.3%	97.7%	99.5%	1.8%
	5	93.5%	97.6%	100.0%	2.4%

第五圖