

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94105787

※申請日期：94.2.25

※IPC 分類：

H01L 21/316

一、發明名稱：(中文/英文)

利用晶體成長過濾基板而進行鍳誘發非晶矽結晶

NI INDUCED CRYSTALLIZATION OF AMORPHOUS SILICON BY USING CRYSTAL
GROWTH FILTER SUBSTRATE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

國立交通大學

NATIONAL CHIAO TUNG UNIVERSITY

代表人：(中文/英文)

張俊彥/CHANG, CHUN-YEN

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號

1001 Ta-Hsueh Rd., Hsinchu, Taiwan R.O.C.

國籍：(中文/英文)

中華民國/R.O.C

三、發明人：(共 4 人)

姓名：(中文/英文)

1. 吳耀銓/WU, YEW-CHUNG SERMON

2. 胡國仁/HU, GUO-REN

3. 賴育銘/LAI YU-MING

4. 侯智元/HOU, CHIH-YUAN

國 籍：(中文/英文)

1.~4. 中華民國/R.O.C

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，

其事實發生日期為：2004年8月26日。

申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

國 籍：(中文/英文)

1.~4. 中華民國/R.O.C

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，

其事實發生日期為：2004年8月26日。

申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明關於利用鎳誘發非晶矽結晶方法而製造出大的多晶矽顆粒，其採取壓印技術以控制多晶矽成長之成核位置，及利用不同指向的矽晶圓當做 Ni 的晶種層以控制 Ni 擴散的數量。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

- 01 矽
- 02 氧化物
- 03 非晶矽
- 04 主動層
- 05 鎳

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬技術領域】

本發明關於一種製造大顆粒多晶矽薄膜之方法，其藉由矽晶圓晶種而獲得非晶矽（a-Si）之鎳誘發結晶，可應用於多晶矽的結晶領域，適合於光電產業及半導體產業。

【先前技術】

薄膜電晶體（thin film transistor）可作為液晶顯示器畫素之開關元件。低溫多晶矽之薄膜電晶體，對於主動陣列液晶顯示器（AMLCDs）而言，具有優異之應用價值，因其在一般價廉之玻璃基板上具良好之電性與整合週邊電路之能力。由於多晶矽薄膜電晶體必須於玻璃基板製造以降低製造費用，故另有研究朝向多晶矽薄膜之低溫製程著手。

習知技術採 Ni 金屬誘發側向結晶（NILC）法以將非晶矽層轉換成為多晶矽材質，即是將 Ni 擇區地鍍在非晶矽上，而進行退火結晶，乃因為 Ni 可以降低非晶矽的結晶溫度，且可以在較低溫下達到結晶的效果。但是，習知 NILC 的過程中並非所有非晶矽都會被誘發成多晶矽，並且通常發現在 Ni 所誘發的針狀結晶間仍然有非結晶的區域存在；除此之外，Ni 所誘發的針狀結晶粒尺寸非常小（<100nm），因此會有較多的晶界存在，而減損薄膜電晶體的執行效果，也因此目前有相當多的研究在於如何增加 NILC 多晶矽薄膜的晶粒尺寸。

例如美國專利 US 6,097,037 揭示一種電晶體，包含一金屬誘發側向結晶（MILC）區域其成長於含半導體材料之基

板上，複數之金屬誘發結晶（MIC）區域其成長於含半導體材料之金屬誘發側向結晶（MILC）區域兩側；其製作方法，先將 TFT 製程作至閘極（gate）步驟後覆上光阻，並隨後鍍上 Ni，之後再將光阻去除而去進行退火。然而，其中之 MIC 區域及 MILC 區域，其結晶必須要經過較長的退火時間。

再者，美國專利 US 6,162,667 揭示一種製作半導體元件之方法，係在非晶矽 a-Si 上鍍覆一層絕緣層，然後將少量的 Ni 引入此絕緣層中，藉由此絕緣層可控制 NiSi₂ 的成核數，並且因而得到較大之晶粒。然而，因為利用此絕緣層來減少 Ni 的擴散數量，而控制 NiSi₂ 的成核量，所以相對地亦必須增加退火時間。

總結習知技術之缺失包括：金屬誘發結晶技術須要較長的退火時間，這對產業上來說相對成本耗費較大；其次，結晶品質及效能較差而影響薄膜電晶體的執行效果，殘餘的 Ni 也會造成矽膜的污染。

【發明內容】

本發明之主要目的在於提供一種可以成長出大的晶粒並改善結晶性之晶體成長方法，其可減少非晶矽區域殘留及 Ni 的污染，並縮短製程時間。

本發明之方法係利用晶體成長過濾基板而進行鎳誘發非晶矽結晶，針對鎳金屬誘發側向結晶及壓印結晶技術做了改良，特徵在於採取壓印技術以控制多晶矽成長之成核位置，及利用不同指向的矽晶圓當做 Ni 的晶種層以控制 Ni 擴散的數量，而製造出大的多晶矽顆粒。其中，可作為當做

Ni 的晶種層者，包括不同指向的矽晶圓，例如：(100)、(110)、(111)、三五族基材，例如：GaAs、GaN、或其他基材，例如：MgO 等。

本發明之方法包括：在玻璃基板或矽基板沉積一層氧化矽 (oxide) 層；利用低壓化學氣相沉積系統沈積一層非晶矽 (a-Si) 層；利用黃光微影技術定義出主動層 (active layer)，再利用反應性離子蝕刻系統蝕刻出主動層圖案；另外，準備一矽晶圓，利用濺渡系統將 Ni 鍍覆在此矽晶圓背面；之後再利用夾具將兩晶圓加壓之後推入爐管中退火，爲了控制鎳矽化物的數量，可將其分爲兩階段式退火。

本發明之方法中，因 Ni 在單晶矽的擴散係數遠大於在絕緣層中的擴散係數，所以本發明中所需要的退火時間較習知 NILC 法爲短，只要控制在單晶矽背面的 Ni 的厚度，及控制第一階段退火時間，即可控制 NiSi₂ 的成核數量。

本發明之利用晶體成長過濾基板而進行鎳誘發非晶矽結晶，同時針對鎳金屬誘發側向結晶及壓印結晶技術做了改良。在矽晶圓的背面鍍覆上一層薄的厚度約 (1~20Å) 的 Ni 膜，並且與另一片已圖案化 (pattern) 的非晶矽膜接合後，再進行退火結晶。退火溫度較佳爲 550°C。平均晶粒尺寸約爲 50μm。其得到之結晶效果比傳統的 NILC 好。

傳統之壓印技術應用在結晶技術上，因其金屬直接鍍覆在壓印的面上，而直接與非晶矽接觸，由於此種方法的 Ni 會部分轉移到非晶矽上造成 Ni 的污染嚴重；另外，利用 SiN_x 來控制 Ni 擴散數量的方法中，因 Ni 在 SiN_x 的擴散係數非

常的小（在 850°C 下約為 $4.4 \times 10^{-12} \text{cm}^2/\text{s}$ ），若在低溫下退火相對地所需的退火時間長，若要較快的結晶速率，則所需的溫度高，而不適合一般的玻璃基板。本發明中係使用矽晶圓來當作過濾層 (filter)，以控制 Ni 的擴散數量，使其結晶成核的數量（即 NiSi_2 數目）較少而能使成長成較大的晶粒；又，本發明之製程溫度較低，故沒有一般壓印製程之問題。

【實施方式】

以下，用實施例以具體地說明本發明之技術內容及實施方式。然本發明並非因而限於該實施例。

（實施例 1）

本發明之製造流程如第 1 圖所示，其中試片之製作分成兩部分進行；首先，將玻璃基板或矽基板沉積一層氧化矽層之後，再利用低壓化學氣相沉積法沈積一層非晶矽層，之後利用黃光微影技術定義出主動層，再利用反應性離子蝕刻系統蝕刻出主動層圖案；再者，準備一矽晶圓，利用濺渡系統將 Ni 鍍覆在此矽晶圓背面，Ni 的厚度 1~20Å；接著，先將表面進行清洗，再進行加壓接觸，利用夾具將兩晶圓加壓之後，推入爐管中退火。為了控制鎳矽化物的數量，可將其分兩段式退火，此例第一段退火為 550°C、3 小時，之後將兩接合的試片分開，將有主動層圖案的試片繼續在爐管中退火 550°C、18 小時。本發明之製造流程示意圖如第 2 圖所示，而所得到結果如第 3 及第 4 圖所示。

第 3 圖中顯示主動層中大顆粒多晶矽之 OM 影像。該多晶矽顆粒之形成係因為 NILC 多晶矽成長之成核位址之數

量是可被控制的。矽晶片作為晶種過濾器，於第一階段退火程序中，作為控制抵達該非晶矽圖案表面之鎳數量。該鎳集聚到一定濃度後，然後與非晶矽形成 NiSi_2 ，此 NiSi_2 是作為誘發非晶矽結晶化之觸媒。

第 4 圖顯示 TEM 影像亮區及多晶矽大顆粒之電子繞射圖案。由第 4 圖中插入之電子繞射圖案，其較佳之向位是 (110)。由 TEM 影像，其顯示該大顆粒由針狀顆粒所組成。傳統之 MILC 顆粒具有更多分支，但並未在該 TEM 影像發現到，因此意味本發明之此多晶矽結晶度是非常優異的。

(實施例 2)

如第 5 圖所示，準備一片 blanket 的 a-Si，如記號(a)所示，另外、在另一邊的 Si 單晶上進行黃光微影製程，用 RIE 或濕式蝕刻以呈現出圖案(此圖案可為 Tip 狀)，並在此單晶的背面鍍上 Ni 層。進行加壓接觸前，先將表面進行清洗，之後再利用夾具將兩晶圓加壓，之後推入爐管中退火。為了控制鎳矽化物的數量，可將其分兩段式退火，此例第一段退火為 550°C 短時間(10min~3hr)，之後將兩接合的試片分開，將非晶矽的試片繼續在爐管中 550°C 下退火至完全結晶。

(實施例 3)

如第 6 圖所示，準備一片 blanket 的 a-Si，在另一邊的 Si 單晶上的背面鍍上 Ni 層。進行加壓接觸前，先將表面進行清洗，之後再利用夾具將兩晶圓加壓，之後推入爐管中退火。為了控制鎳矽化物的數量，可將其分兩段式退火，此例第一段退火為 550°C 短時間(10min~3hr)，之後將兩接合的試

片分開，將非晶矽的試片繼續在爐管中 550°C 下退火至完全結晶。

(實施例 4)

如第 7 圖所示，準備一片 blanket 的 a-Si，在 blanket 的 a-Si 上再鍍上 SiN_x，在另一邊的 Si 單晶的背面鍍上 Ni 層。進行加壓接觸前，先將表面進行清洗，之後再利用夾具將兩晶圓加壓，之後推入爐管中退火。為了控制鎳矽化物的數量，可將其分兩段式退火，此例第一段退火為 550°C 短時間(10min~3hr)，之後將兩接合的試片分開，將非晶矽的試片繼續在爐管中 550°C 下退火至完全結晶。

【圖式簡單說明】

第 1 圖顯示本發明之方法流程圖。

第 2 圖顯示本發明之方法中壓印步驟之示意圖；(a)壓印前非晶矽部分的俯視圖及側視圖及(b)壓印後的側視圖。

第 3 圖顯示試片退火後經過 secco etching 所觀察到的多晶矽的 OM 圖。

第 4 圖顯示本發明所製作的多晶矽所得到的穿透式電子影像及其繞射圖像。

第 5 圖顯示本發明實施例 2 之方法流程壓印步驟之示意圖。

第 6 圖顯示本發明實施例 3 之方法流程壓印步驟之示意圖。

第 7 圖顯示本發明實施例 4 之方法流程壓印步驟之示意圖。

圖式中主要元件符號說明

01 矽

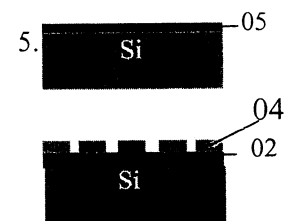
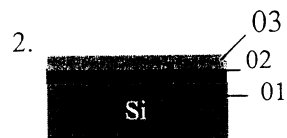
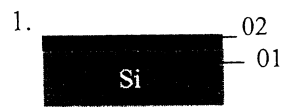
- 02 氧化物
- 03 非晶矽
- 04 主動層
- 05 鎳
- 06 圖案化之非晶矽島狀物
- 07 曝光之氧化物
- 08 圖案化之單晶矽
- 09 SiN_x 層

十、申請專利範圍：

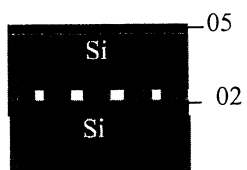
1. 一種鎳誘發非晶矽結晶方法，其特徵在於採取壓印技術以控制多晶矽成長之成核位置，及利用不同指向的矽晶圓當做 Ni 的晶種層以控制 Ni 擴散的數量，而製造出大的多晶矽顆粒。
2. 如申請專利範圍第 1 項之方法，其中多晶矽顆粒平均晶粒尺寸約為 $50\mu\text{m}$ 。
3. 如申請專利範圍第 1 項之方法，其中可作為當做 Ni 的晶種層者選自指向 (100)、(110)、(111) 之矽晶圓、GaAs、GaN 之三五族基材、或 MgO 之其他基材其中之一。
4. 一種鎳誘發非晶矽結晶方法，包括：
 - (1) 提供一沉積一層氧化矽(oxide)層之基板；
 - (2) 利用低壓化學氣相沉積系統沈積一層非晶矽(a-Si)層於該氧化矽層上；
 - (3) 利用黃光微影技術定義出主動層，及利用反應性離子蝕刻系統蝕刻出主動層圖案；
 - (4) 提供另一矽晶圓，其利用濺渡系統使 Ni 鍍覆在矽晶圓之背面；
 - (5) 利用夾具將此兩晶圓加壓而接合；
 - (6) 將該接合之晶圓於爐管中退火或 RTA 中退火。
5. 如申請專利範圍第 4 項之方法，其中步驟 (4) 之矽晶圓背面之 Ni 膜厚度約 $1\sim 20\text{\AA}$ 。
6. 如申請專利範圍第 4 項之方法，其中步驟 (6) 退火分為兩階段，以控制鎳矽化物的數量。

7. 如申請專利範圍第 6 項之方法，其中退火溫度較佳為 550℃。

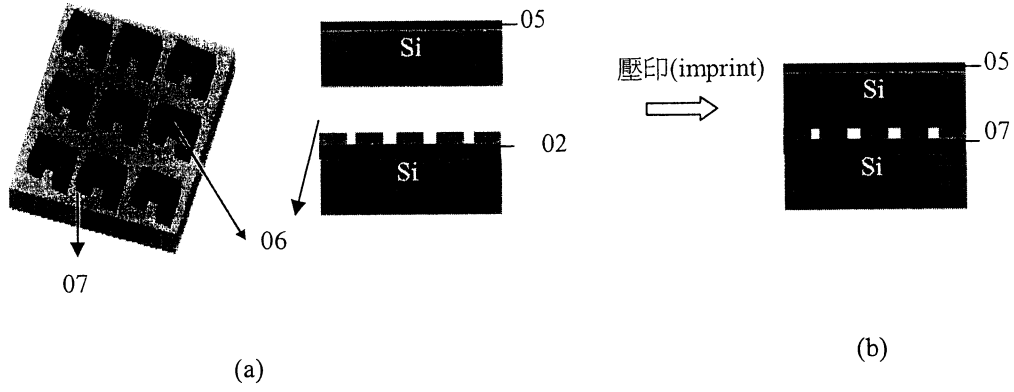
十一、圖式：



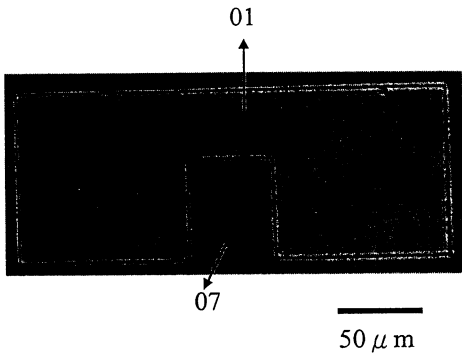
壓印



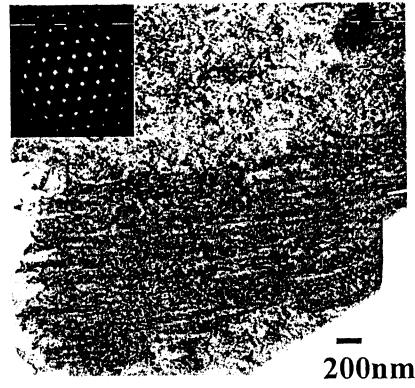
第 1 圖



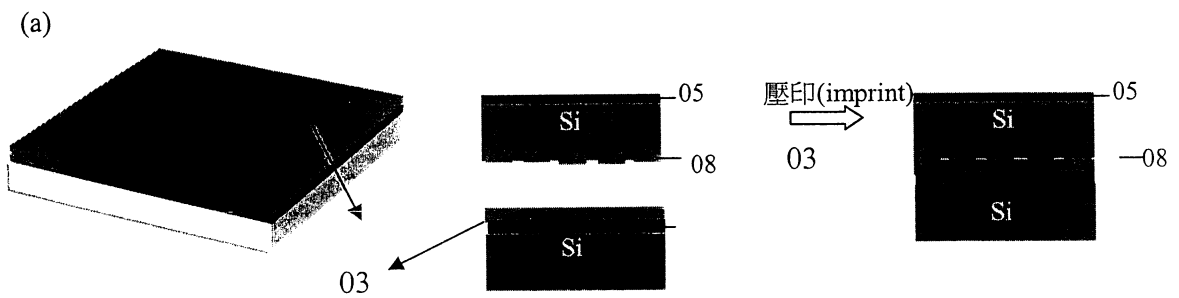
第 2 (a) ~ (b) 圖



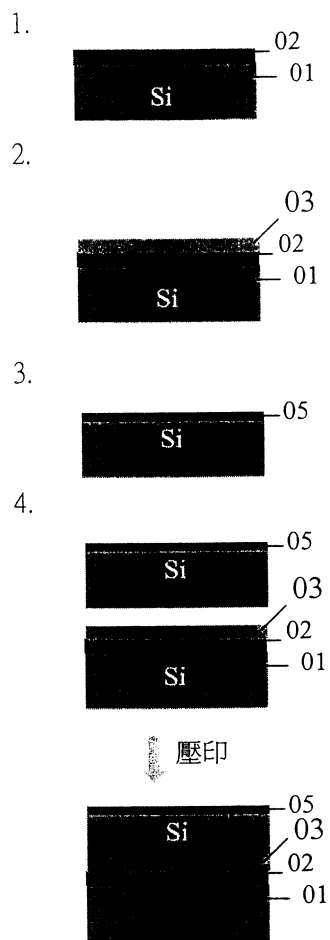
第 3 圖



第 4 圖



第 5 圖

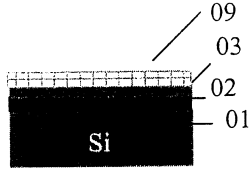


第 6 圖

1.



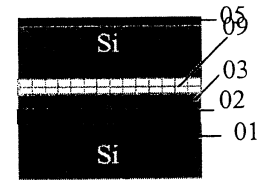
2.



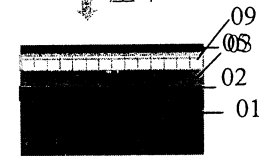
3.



4.



壓印



第 7 圖