

發明專利說明書

200618481

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 93136531

※申請日期： 93.11.26

※IPC 分類：H03M1/06

一、發明名稱：(中文/英文)

寬頻多級多位元積分三角調變器

二、申請人：(共 1 人)

姓名或名稱：(中文/英文) 國立交通大學

代表人：(中文/英文) 張俊彥

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號

國 籍：(中文/英文) 中華民國 TW

三、發明人：(共 2 人)

姓 名：(中文/英文)

1、 張騰轟

2、 董蘭榮

國 籍：(中文/英文)

1、 中華民國 TW

2、 中華民國 TW

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其實發生日期為：93 年 5 月 27 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明提供一種寬頻多級多位元積分三角調變器，用以達成類比數位轉換器(ADC)的功能，利用兩階共振器為基礎的多級多位元積分三角調變器，來實現寬頻且高解析度之類比數位轉換器，藉由此調變器第一級的非線性震盪來減低類比電路非理想效應所造成之動態範圍(DR)的損失，由於此非線性震盪是調變器本身架構所造成的，所以不需任何額外類比或數位的硬體及演算法產生，可有效的減少製造成本及提昇轉換器性能。

六、英文發明摘要：

七、指定代表圖：

(一)、本案代表圖為：第一圖

(二)、本案代表圖之元件代表符號簡單說明：

- | | |
|-------------|-------------|
| 10 第一級三角調變器 | 11 單一延遲共振器 |
| 12 單一位元量化器 | 20 第二級三角調變器 |
| 21 雙延遲共振器 | 22 四位元量化器 |

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明係有關一種積分三角調變器，特別是有關一種寬頻多級多位元積分三角調變器。

【先前技術】

隨著高頻寬及高動態範圍的積分三角調變器（Sigma-delta Modulators, SDM）需求增加，在此趨勢下多級串接、多位元量化器的積分三角調變器架構變的相當具吸引力，此架構不但可以達到高階的雜訊移轉而不用顧慮穩定度的問題外，更可利用多位元量化器來減低三角調變器模組中類比數位轉換器（ADC）所產生的誤差效應，進而提高整體積分三角調變器的解析度。

傳統多級多位元積分三角調變器是利用兩級以上的調變器來達到高階調變器的性能，其主要優點是可避免單級高階調變器所可能造成之穩定性問題，而其主要缺失為在電路實現上，非理想效應如運算放大器（OPAMP）的有限增益、電路中電容值的飄移，會造成第一級類比電路中雜訊轉移函數（Noise transfer function）和數位抵銷電路的不匹配，進而造成整體調變器動態範圍的損失。

習知美國 US 5,500,645 專利「Analog-to-digital converters using multistage bandpass delta sigma modulators with arbitrary center frequency」利用共振器來實現多級高階帶通積分三角調變器，使其具有可調整的中心頻率，而並未提出利用非線性震盪來改善因電路非理想效應所

造成系統動態範圍損失的事實。

習知美國 US5,148,166 專利「Third order sigma delta oversampled analog-to-digital converter network with low component sensitivity」為兩級三階之低通積分三角調變器，其第一級為二階單一位元之調變器、第二級為一階單一位元調變器，由於其兩級都是使用單一位元量化器來實現，所以對電路非理想效應容忍度較高，但也由於兩級都是使用單一位元量化器，所以此調變器的有效頻寬及解析度會被限制住。

習知美國 US5,442,354 專利「Fourth-order cascaded sigma-delta modulator」為兩級四階之低通調變器，其兩級皆為二階積分三角調變器，利用適當的數位電路將第一級的量化雜訊消除，並得到四階積分三角調變器的性能，在此專利中，其每一級皆未使用共振器的架構，而且其亦無對於電路非理想效應所造成系統動態範圍損失提出任何補償的方法。

習知美國 US5,838,270 專利「Second order and cascaded 2-1 oversampled modulators with improved dynamic range」提出兩級三階之低通積分三角調變器，其調變器特色是在雜訊轉移函數(Noise transfer function)中導入零點來增加調變器的動態範圍，但其並未在第一級使用高 Q 值順向串接共振器的組態，另外亦無針對電路非理想效應所造成系統動態範圍損失提出任何補償的方法。

有鑑於此，本發明係針對上述之問題，提出一種寬頻多級多位元積分三角調變器，利用第一級之非線性震盪來減低類比電路非理想效應所造成之動態範圍的損失。

【發明內容】

本發明之主要目的，係在提供一種寬頻多級多位元積分三角調變器，其係利用第一級調變器非線性震盪來改善傳統多級多位元調變器因電路非理想效應所造成系統動態範圍之損失，不需額外的類比或數位的補償電路及演算法，有效的減少製造成本及提昇調變器性能。

本發明之另一目的，係在提供一種寬頻多級多位元積分三角調變器，其係在第二級使用多位元量化器來增加調變器有效之頻寬及解析度。

本發明之再一目的，係在提供一種寬頻多級多位元積分三角調變器，其係在雜訊轉移函數 (Noise transfer function, NTF) 中導入零點來增加調變器的動態範圍及解析度。

根據本發明，其係利用非線性震盪來改善系統動態範圍之寬頻多級多位元積分三角調變器，包括第一級調變器可接收輸入之類比訊號及產生輸出之數位訊號，當類比訊號振幅小於一臨界震盪電壓時，第一級調變器會進入震盪模式 (Oscillation mode) 並產生持續的非線性震盪，第二級調變器接收該第一級調變器之迴圈濾波器產生之輸出訊號及產生第二數位訊號，且可以將單一位元量化器產生之雜訊消掉保留該多位元量化器之雜訊，最後將第一級輸出之數位訊號與第二級輸出之數位訊號經過數位抵銷電路處理後，來產生最後調變器的數位輸出訊號。

底下藉由具體實施例配合所附的圖式詳加說明，當更容易瞭解本發明之目的、技術內容、特點及其所達成之功效。

【實施方式】

本發明提出一種新的多級多位元積分三角調變器架構用以達成類比數位轉換器 (ADC) 的功能。

本發明將使用一個四階、四位元量化器的積分三角調變器 (SDM) 架構，在超取樣比值 (Over sampling ratio, OSR) = 8，且沒有任何補償電路的條件下，效能仍可達到 80 dB 的動態操作範圍實施例。請參閱第一圖為本發明電路架構圖，利用兩個共振器串接成兩級四階的積分三角調變器，第一級積分三角調變器 10 的迴圈濾波器是使用單一延遲共振器 (Single delay resonator, SDR) 11 其為二階高 Q 值順向串接共振器 (High Q cascaded-resonator-with-feedforward, HQCRFF)，另外再搭配單一位元的量化器 12，而第二級三角調變器 20 的迴圈濾波器是使用雙延遲共振器 (Double delay resonator, DDR) 21 為低 Q 值順向串接積分器 (Low Q cascaded-integrator-with-feedforward, LQCIFFF)，另外再搭配四位元的量化器 22，在此架構之下，經由分析可得第二級積分三角調變器 20 之輸入可表示成下列方程式 (1)：

$$I_2(z) = \frac{Z^{-1}}{D(z)} [(a_1 a_2 - q)X(z) - a_1 a_2 E_S(z)] \dots\dots\dots (1)$$

而式 (1) 經過數位邏輯雜訊對消之後，最後得到之輸出可表示成下列方程式 (2)：

$$Y(z) = z^{-1}X(z) + \frac{1}{a_1 a_2 b_1} H_2(z) NTF_{DDR}(z) E_m(z) \dots\dots\dots (2)$$

其中

$$H_2(z) = 1 - (2 - a_1 a_2 g_1)z^{-1} + z^{-2} \dots\dots\dots (3)$$

$$NTF_{DDR}(z) = 1 - 2z^{-1} + (1 + g_2)z^{-2} \dots\dots\dots (4)$$

$$NTF_{SDR}(z) = \frac{H_2(z)}{D(z)} \dots\dots\dots (5)$$

在上述方程式中， $X(z)$ 和 $Y(z)$ 分別表示整體電路之輸出及輸入， $E_S(z)$ 和 $E_m(z)$ 則是表示第一級積分三角調變器 10 的單一位元量化雜訊，及第二級積分三角調變器 20 的的四位元量化雜訊，而 $NTF_{SDR}(z)$ 和 $NTF_{DDR}(z)$ 則各為第一級單一延遲共振器 (SDR) 11 的雜訊轉移函數(Noise transfer function, NTF) 及第二級雙延遲共振器 (DDR) 21 的雜訊轉移函數， $NTF_{SDR}(z)$ 的分母部分則由 $D(z)$ 來表示，而 q 為一位元量化器的增益，最後數位雜訊消除濾波器函數 $H_2(z)$ 即令其等於 $NTF_{SDR}(z)$ 的分子部分。

從式 (2) 中可觀察得知每一級積分三角調變器 10 貢獻一複數零點給雜訊轉移函數 (NTF)，而有零點的雜訊轉移函數 (NTF) 可有效的應用在寬頻操作上且習知技術中亦指出了零點位置的最佳化，基於此法，我們可得單一延遲共振器 (SDR) 11、雙延遲共振器 (DDR) 21 之最佳迴路增益：

$$a_1 a_2 g_1 = 0.7416 \frac{\pi^2}{OSR^2} \dots\dots\dots (6)$$

$$g_2 = 0.1156 \frac{\pi^2}{OSR^2} \dots\dots\dots (7)$$

然而在實現上若 $NTF_{SDR}(z)$ 的分子部分與 $H_2(z)$ 只有要稍稍一點不一致，則會產生漏量化雜訊(Leakage quantization noise)，導致動態操作範圍(DR)的損失，而此不一致性主要是來自電路中的非線性效應，如有限的運算放大器(OPAMP)增益及電容值的不一致，為了減緩電路中非理想效應的影響，

因此我們將第一級積分三角調變器 10 (SDM) 操作在振盪模式。當第一級積分三角調變器 10 操作在振盪模式下時，此時第一級積分三角調變器 10 的量化器 12 回授到輸入端之路徑會失去追蹤輸入類比訊號的能力，因此在第一級數位輸出端將不再與輸入類比訊號有關，亦不再受電路中非理想效應影響。隨著輸入端振幅大小之不同，第一級積分三角調變器 10 可操作在調變模式或是振盪模式，當輸入的振幅小於臨界準位時，此時因其雜訊轉移函數 (NTF_{SDR}) 在共振頻率下有很大的增益，所以第一級積分三角調變器 10 就會產生振盪，而在同時，第二級積分三角調變器 20 之雙延遲共振器 (DDR) 21 之雙延遲共振器架構並未產生振盪，因此仍可確保電路能成功地達成類比-數位的轉換功能，且當第一級積分三角調變器 10 操作在振盪模式下之時，式(1)和式(2)則會改變成：

$$I_{2,OSC}(z) = \frac{a_1 a_2 z^{-1}}{1 - (2 - a_1 a_2 g_1) z^{-1} + z^{-2}} X(z) + R(z) + T(z) \dots \dots (8)$$

$$Y_{OSC}(z) \cong z^{-1} X(z) + \frac{1}{a_1 a_2 b_1} H(z) NTF_{DDR}(z) E_m(z) \dots \dots (9)$$

在方程式(8)和方程式(9)中， $R(z)$ 和 $T(z)$ 分別為單一延遲共振器 (SDR) 的共振訊號以及在二分之一操作頻率下之單音 (Single-tone) 訊號，明顯地，在振盪模式之下，第一級積分三角調變器 10 之量化雜訊消失。

因為沒有了量化雜訊，所以動態操作範圍 (DR) 將不會因非線性效應而降低，請參閱第二圖為臨界準位對超取樣比值 (OSR) 之關係圖，越低的超取樣比值有越高的臨界準位，此現象意味著當超取樣比值很低時，動態操作範圍 (DR) 可明顯的獲得改善，所以利用此共振器之積分三角調變器

(SDM) 架構相當適合應用在寬頻的使用，儘管當第一級積分三角調變器 10 操作在調變模式下，會因為量化雜訊的產生而限制了最大的訊雜比 (peak SNR)，然而因增加的雜訊轉移函數 (NTF) 零點使得本發明與傳統串級架構比起來，仍可達到較大的最大訊雜比。

在超取樣比值 (OSR) = 8，取樣頻率 = 60M Hz 的規格下，利用 Matlab 進行四階四元位量化器之共振器 SDM，在此模擬之中，我們設定其直流增益 (DC gain) = 50 dB，迴轉率 (Slew rate) = 150 v/us，頻寬 (Bandwidth) = 300M Hz 及飽和電壓為正負 1 伏特，電容的不匹配度設為 1%。

在調變模式及振盪模式兩種模式下，第三圖為第一級積分三角調變器輸出頻譜，圖 a 為 $I_2(z)$ 在振盪模式下的 FFT，圖 b 為 $Y_1(z)$ 在振盪模式下的 FFT，圖 c 為 $I_2(z)$ 在調變模式下的 FFT，圖 d 為 $Y_1(z)$ 在調變模式下的 FFT，又第四圖為第二級三角調變器受非線性效應影響之輸出頻譜，圖 a 為在理想的調變模式下之輸出頻譜，SNDR=80dB，圖 b 為非理想的調變模式下之輸出頻譜，SNDR=67dB，圖 c 為在理想的振盪模式下之輸出頻譜，SNDR=63dB，圖 d 為非理想的振盪模式下之輸出頻譜，SNDR=63dB，由模擬結果中我們可觀察得知，當操作在振盪模式時對電路的非線性效應是不靈敏的。

第五圖為輸入振幅對雜訊比 (SNR) 之關係圖，本發明之架構與採用與傳統的四階積分三角調變器架構相同之規格做模擬之結果做一比較，本發明在超取樣比值 (OSR) = 8 的條件下可以達到 80 dB 的動態操作範圍 (DR)，而不需要增加任何額外的電路補償，因此本發明適用於寬頻上之應用，且可有效改善動態操作範圍 (DR)。同理，我們亦可將此想法應用在帶通積分

三角調變器 (band-pass SDM) 將其雜訊轉移函數 (NTF) 結構用本發明取而代之。

再者，本發明可應用在其它架構，如第一級必須由二階高 Q 值順向串接共振器及單一位元量化器所組成，而第二級則亦可以使用其他架構的調變器，同樣可達到利用非線性震盪來改善系統動態範圍的特性；或者是，第一級由二階高 Q 值順向串接共振器及單一位元量化器所組成，第二級由低 Q 值順向串接積分器的組成，接下來亦可以增加至三、四、五... N 級，同樣可達到利用非線性震盪來改善系統動態範圍的特性。

本發明利用上述多級串接及多位元量化器的積分三角調變器 (SDM)，其令第一級的積分三角調變器產生振盪，而第一級的積分三角調變器量化雜訊將會消失，因此就不會有因電路中非理想效應產生的漏量化雜訊出現而在調變器最後輸出發生問題，進而改善類比-數位轉換器 (ADC) 動態操作範圍 (DR)。

以上所述係藉由實施例說明本發明之特點，其目的在使熟習該技術者能瞭解本發明之內容並據以實施，而非限定本發明之專利範圍，故，凡其他未脫離本發明所揭示之精神所完成之等效修飾或修改，仍應包含在以下所述之申請專利範圍中。

【圖式簡單說明】

第一圖為本發明電路架構圖。

第二圖為本發明臨界準位對超取樣比 (OSR) 之關係圖。

第三圖為本發明第一級三角調變器輸出頻譜。

第四圖為本發明積分三角調變器受非線性效應影響之輸出頻譜。

第五圖為本發明輸入振幅對訊雜比 (SNR) 之關係圖。

【主要元件符號說明】

- | | |
|-------------|-------------|
| 10 第一級三角調變器 | 11 單一延遲共振器 |
| 12 單一位元量化器 | 20 第二級三角調變器 |
| 21 雙延遲共振器 | 22 四位元量化器 |

十、申請專利範圍：

1. 一種寬頻多級多位元積分三角調變器，其係將一類比訊號轉換成一數位訊號，該寬頻多級多位元積分三角調變器包括：

一第一級調變器，其係包括一迴圈濾波器可導入一零點，該零點可以用來壓抑訊號頻寬內之量化雜訊進而提升系統的解析度，以及一單一位元量化器可產生一回授訊號，該第一級調變器接收輸入類比訊號及產生一第一級數位訊號，當該類比訊號振幅小於一臨界震盪電壓時，該第一級調變器會進入震盪模式（Oscillation mode）並產生持續的非線性震盪，此時可以減少由該第一級調變器的非理想效應所造成的整體調變器動態範圍之損失；以及

一第二級調變器，其係包括一迴圈濾波器可導入一零點，該零點可以用來壓抑訊號頻寬內之量化雜訊進而提升系統的解析度，以及一多位元量化器產生一回授訊號，該第二級調變器係連接該第一級調變器並接收該第一級調變器之迴圈濾波器產生之輸出訊號，最後產生一第二級數位訊號，將第一級及第二級數位輸出訊號經過雜訊消除電路，可以將該單一位元量化器產生之雜訊消除保留該多位元量化器之雜訊。

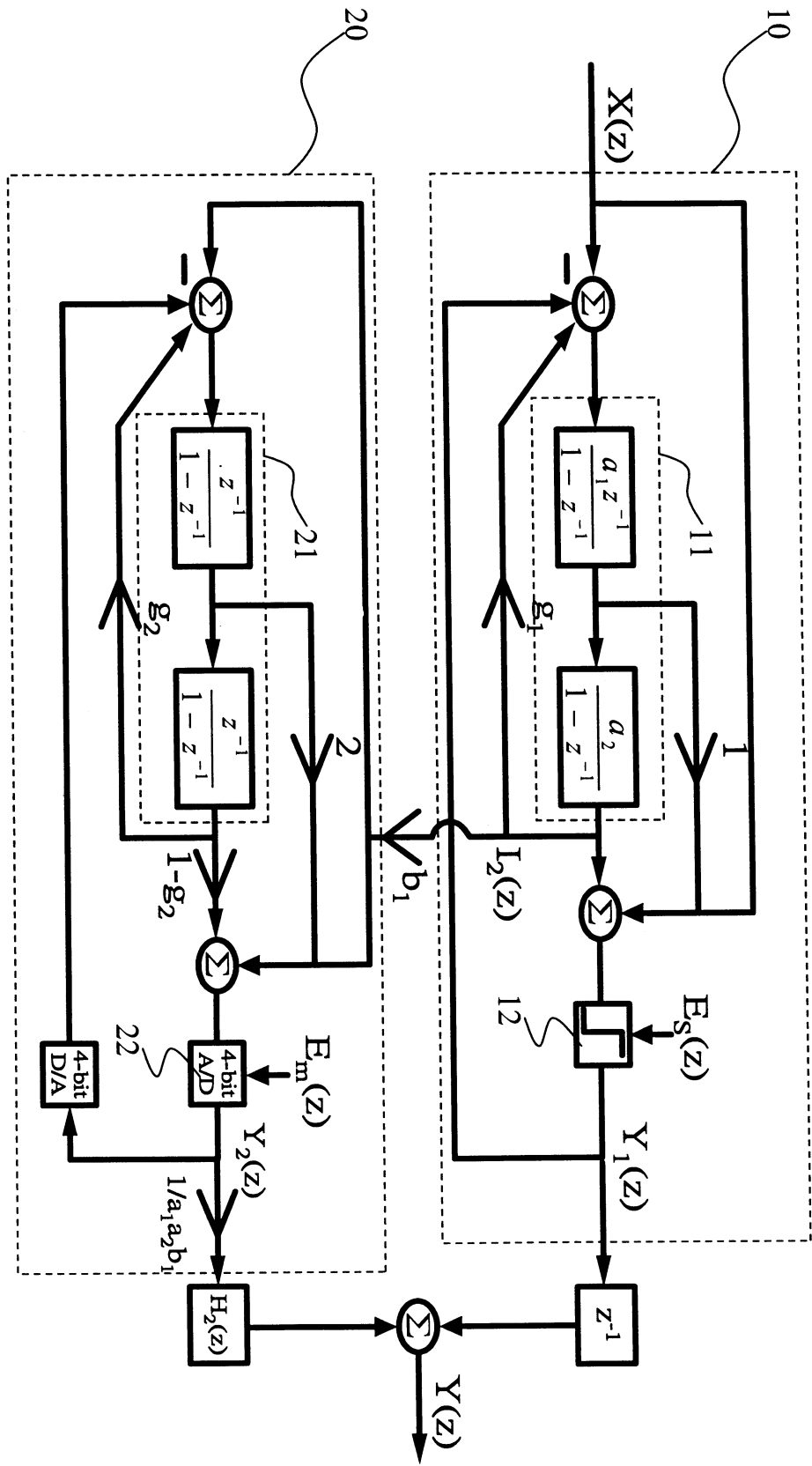
2. 如申請專利範圍第 1 項所述之寬頻多級多位元積分三角調變器，其中該第一級調變器之迴圈濾波器為一單一延遲共振器（Single delay resonator）。

3. 如申請專利範圍第 2 項所述之寬頻多級多位元積分三角調變器，其中該單一延遲共振器為一二階高 Q 值順向串接共振器（High Q cascaded-resonator- with-feedforword, HQCRFF）。

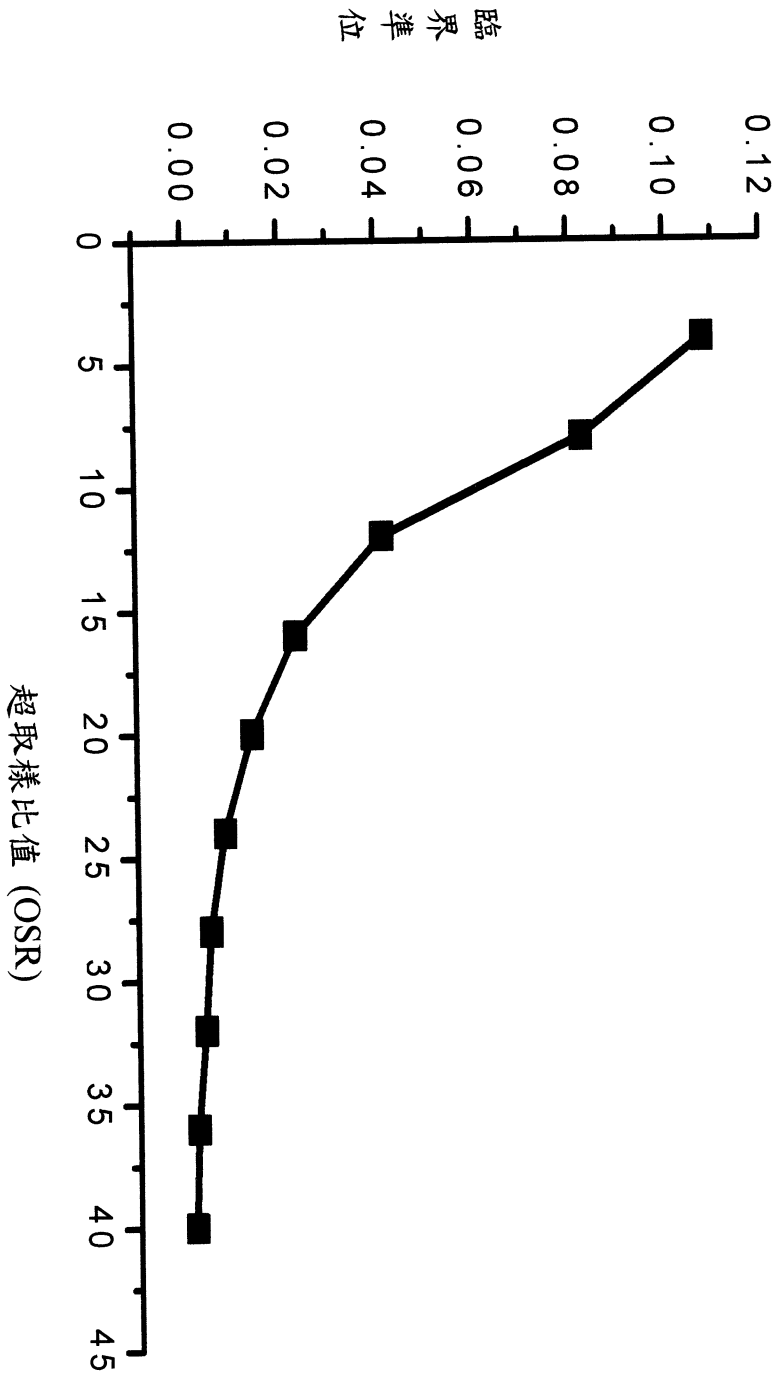
4. 如申請專利範圍第 3 項所述之寬頻多級多位元積分三角調變器，其中該二階高 Q 值順向串接共振器係包括一非反向交換式電容積分器 (Non-inverting switched-capacitor integrator)、一反向交換式電容積分器 (Inverting switched-capacitor integrator) 以及一局部回授電容值所構成。
5. 如申請專利範圍第 1 項所述之寬頻多級多位元積分三角調變器，其中該第二級調變器之迴圈濾波器為一雙延遲共振器 (Double delay resonator)。
6. 如申請專利範圍第 5 項所述之寬頻多級多位元積分三角調變器，其中該雙延遲共振器為一低 Q 值順向串接積分器 (Low Q cascaded-integrator-with-feedforward, LQCIF)。
7. 如申請專利範圍第 6 項所述之寬頻多級多位元積分三角調變器，其中該低 Q 值順向串接積分器係包括二非反向交換式電容積分器 (Non-inverting switched-capacitor integrator) 以及一局部回授電容值。
8. 如申請專利範圍第 1 項所述之寬頻多級多位元積分三角調變器，其中該第一級調變器之零點的位置係由高 Q 值順向串接共振器的迴圈增益產生。
9. 如申請專利範圍第 1 項所述之寬頻多級多位元積分三角調變器，其中該第二級調變器之零點的位置係由低 Q 值順向串接積分器的迴圈增益產生。
10. 如申請專利範圍第 1 項所述之寬頻多級多位元積分三角調變器，其中該臨界震盪電壓為該第一級調變器之零點位置及該第一級調變器超取樣比 (Oversampling ratio) 產生。
11. 如申請專利範圍第 1 項所述之寬頻多級多位元積分三角調變器，其中該

200618481

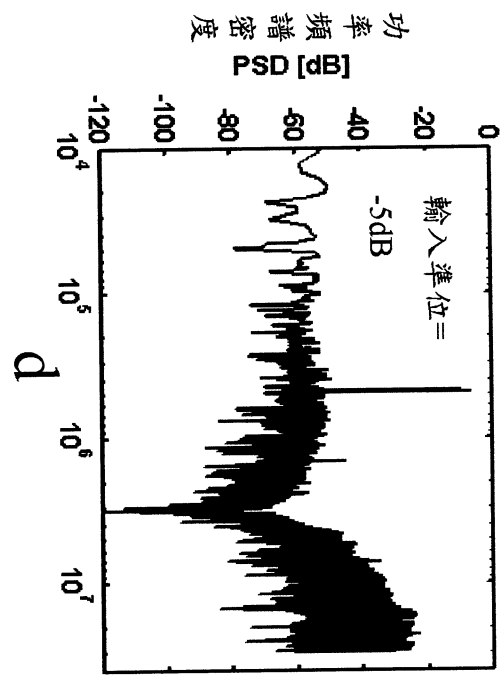
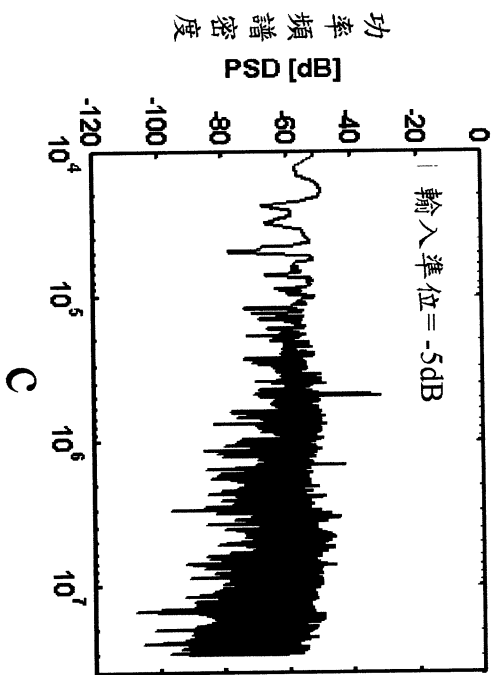
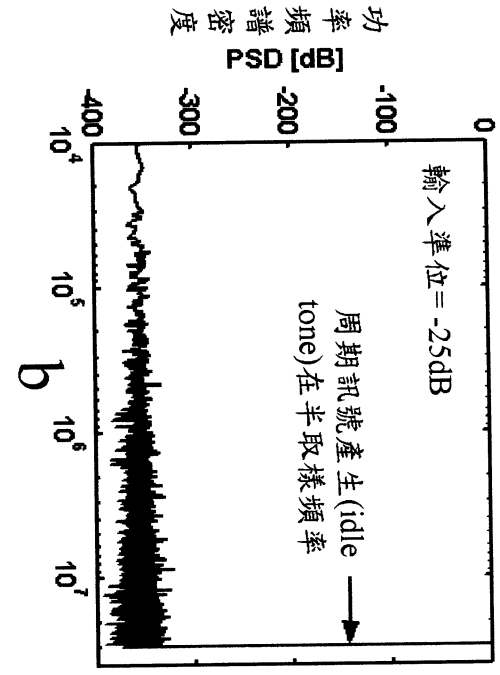
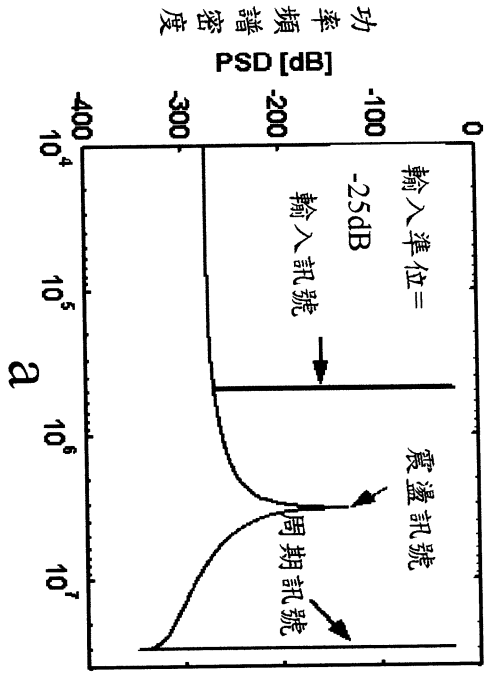
數位訊號係為該第一數位訊號與該第二數位訊號之合成。



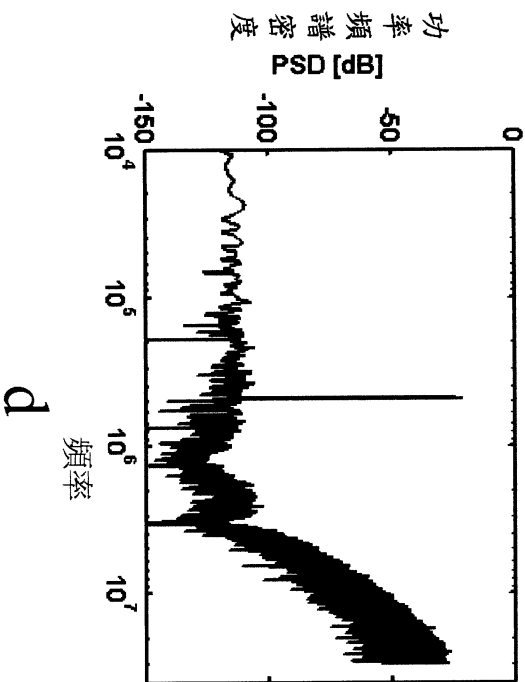
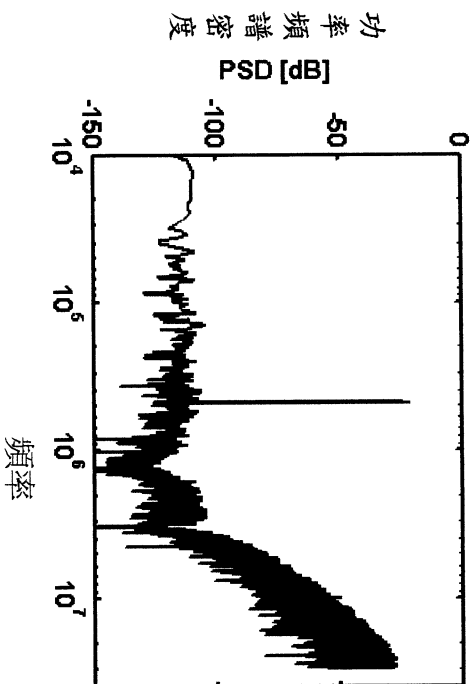
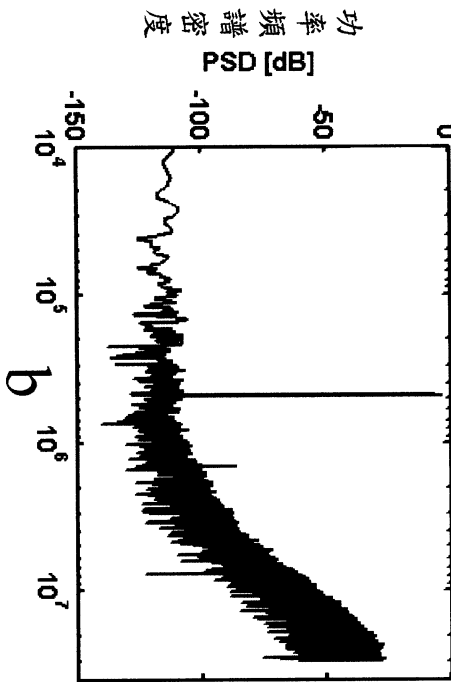
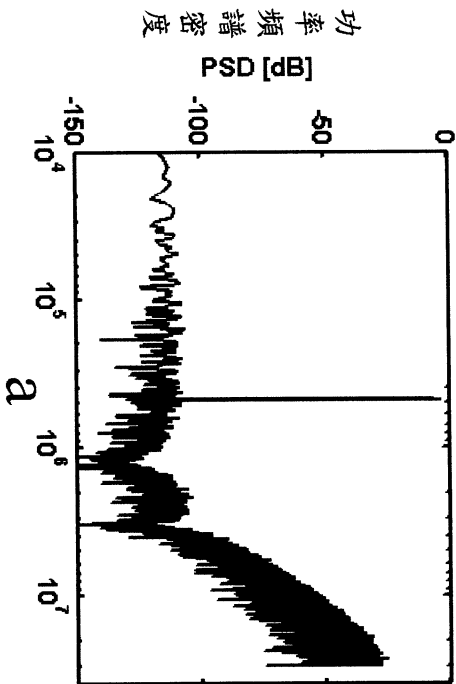
第一圖



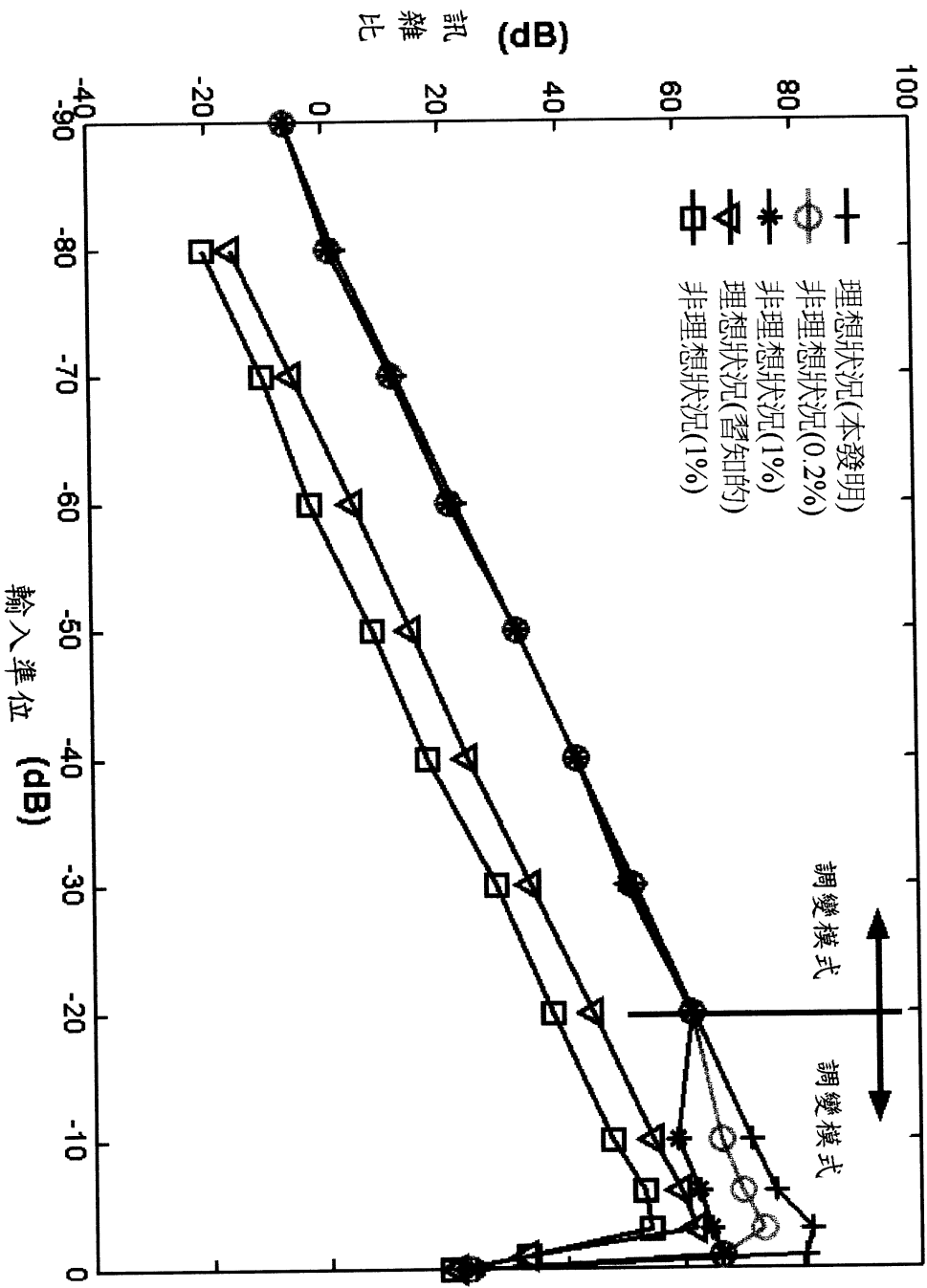
第二圖



第三圖



第四圖



第五圖