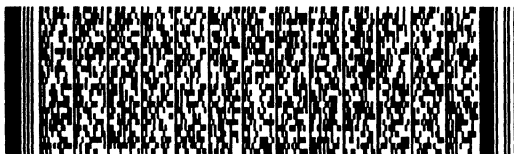


申請日期： 93.11.2	IPC分類
申請案號： 93133302	H01L 21/44

(以上各欄由本局填註)

發明專利說明書 200616100

一、 發明名稱	中文	高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法
	英文	
二、 發明人 (共3人)	姓名 (中文)	1. 陳三元 2. 林晉慶 3. 陳虹蓓
	姓名 (英文)	1. 2. 3.
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
三、 申請人 (共1人)	名稱或 姓名 (中文)	1. 國立交通大學
	名稱或 姓名 (英文)	1.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹市大學路1001號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1.
	代表人 (中文)	1. 張俊彥
	代表人 (英文)	1.



一、本案已向

國家(地區)申請專利 申請日期 案號 主張專利法第二十七條第一項國際優先權

無

二、主張專利法第二十九條第一項國內優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為：

四、有關生物材料已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

有關生物材料已寄存於國內(本局所指定之寄存機構)：

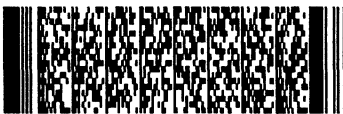
寄存機構：

寄存日期：

寄存號碼：

無

不須寄存生物材料者：所屬技術領域中具有通常知識者易於獲得時，不須寄存。



四、中文發明摘要 (發明名稱：高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法)

本發明一種高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其係在鍍有氧化鋅薄膜的矽基板上，經由化學溶液法在低溫（55-95℃）環境下成長陣列式排列之氧化鋅奈米結構，接著再經過氨氣（NH₃）電漿處理使氮離子藉著表面吸附或缺陷路徑來擴散而形成氮摻雜P型氧化鋅奈米結構。因此，本發明可製造規則排列的氮摻雜氧化鋅奈米線，並且可應用在p-n接面和半導體異質結構的光電元件上，具有高可靠、低熱處理成本、快速熱處理、元件產出效率高等功效。

五、英文發明摘要 (發明名稱：)



六、指定代表圖

(一)、本案代表圖為：第一圖



五、發明說明 (1)

【發明所屬之技術領域】

本發明係有關一種P型氧化鋅奈米結構之製造方法，特別是關於一種高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法。

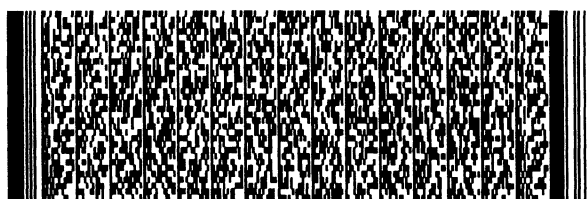
【先前技術】

在積體電路製程的急劇微型化過程裡，現今的製程結構材料技術均面臨了極為嚴苛與不凡的挑戰，也使得奈米結構材料獲致大量與廣泛的研究與探討；單就微型化的奈米光電元件應用而言，無論在微分析技術、資料儲存與光學計算等等範疇裡，奈米雷射光源的取得與高穩定性的需求特性均被視為是奈米光電技術的一大挑戰。

由於目前奈米科技的迅速發展，使得光電元件的研發日趨快速，尤其是半導體奈米線及奈米柱是非常好的奈米系統的建構單元，它可以是電晶體的連接線，也可以當作半導體的介面，甚至也可以當作場發射的尖端。

在現今的光電材料中，由於氧化鋅是一種直接能隙半導體，具有較寬的能隙(約 3.37eV)及較高的激子結合能(約 60meV)，非常適合作為短波長發光材料及紫外光雷射，但其本質上就偏向N型半導體，因此最近這兩三年許多的研究，都著重於如何發展P型氧化鋅 (p-type ZnO)。

習知一些有關P型氧化鋅 (p-type ZnO) 薄膜的製造如美國專利證號US6638846、US2003183818及中國專利證



五、發明說明 (2)

號CN1440053，均無以P型氧化鋅 (p-type ZnO-based) 製造之奈米線或奈米柱的應用。

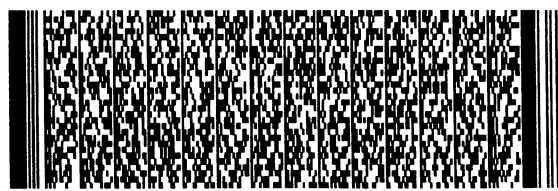
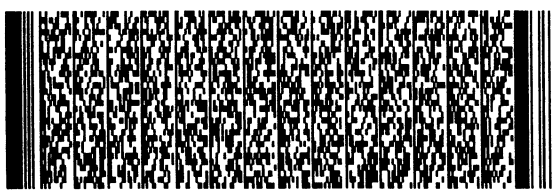
目前有關在ZnO-based奈米線或奈米棒的製造技術，如MOCVD (Chemical Vapour Deposition)、PVD (Physical Vapour Deposition) 與Vapor-liquid-solid (VLS) 等這些製程技術都必須要較高的能量(溫度)及特殊的製程環境下，才能反應生成，且無法製作出可摻雜其他元素之氧化鋅奈米線，尤其是無法製作出具有P型半導性的氧化鋅奈米線，且傳統的高溫製程或快速升溫退火之熱處理方式容易導致諸多缺點。

有鑑於此，本發明係針對上述之問題，提一種高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，以有效改善習知之缺失。

【發明內容】

本發明之主要目的，係在提供一種高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，藉由低溫水溶液法合成陣列式單晶氧化物奈米結構，可避免製程溫度過高，且適合與傳統半導體製程整合，具有高可靠及熱處理成本低之優點。

本發明之另一目的，係在提出一種高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，藉由電漿處理製程可製作出摻雜其他元素之氧化鋅奈米結構，且是具有P型半導性的氧化鋅奈米結構。



五、發明說明 (3)

本發明之再一目的，其係可製備規則排列的氮摻雜氧化鋅奈米結構，並且可應用在p-n 接面和半導體異質結構的光電元件上，對未來奈米線發光二極體 (Nano tube LED) 有很大的影響。

為達上述目的，本發明構製造方法，是利用將基板置入含有鋅 (Zn) 離子之金屬鹽類化學水溶液中，在一溫度範圍內，經由與金屬鹽類化學溶液反應，成長出氧化鋅奈米結構，在經過電漿處理產生高度陣列式排列具摻雜元素之P型氧化鋅奈米結構。

底下藉由具體實施例配合所附的圖式詳加說明，當更容易瞭解本發明之目的、技術內容、特點及其所達成之功效。

【實施方式】

本發明所揭露之鐵電元件製造方法係可有效改善鐵電薄膜之材料特性，請參閱第一圖為本發明之製造方法包括下列步驟，首先，步驟1提供一矽基板，步驟2用射頻磁控電鍍機沉積氧化鋅薄膜在基板上，靶材是純度99.99%的氧化鋅，矽基板先用一般的半導體程序清洗後再放入腔體，最好的濺鍍條件是矽基板溫度50℃，交流功率50 W，濺鍍壓力10mTorr，濺鍍時間40分鐘，步驟3把覆蓋氧化鋅薄膜的矽基板置入含有0.005M硝酸鋅 ($Zn(NO_3)_2 \cdot 6H_2O$) 和六亞甲四酸 ($C_6H_{12}N_4$, HMT) 水溶液的玻璃瓶中，接著於烘箱中維持在20℃至200℃而最佳之溫度則是55℃至95℃，

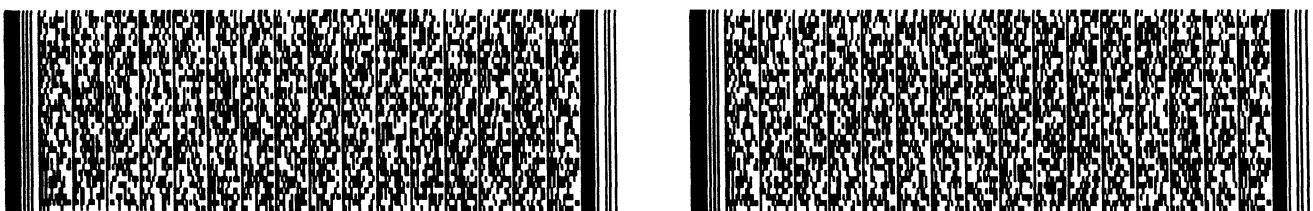


五、發明說明 (4)

經過1分鐘至10天生長氧化鋅奈米柱，然後取出基板，步驟4用清水沖洗並在室溫下乾燥，會長出排列成陣式的氧化鋅奈米柱，接著步驟5讓氧化鋅奈米柱暴露在 NH_3 電漿中15秒至30分，工作溫度是 20°C 至 500°C 而最佳之工作溫度則是 100°C 至 300°C ，工作壓力是300 m Torr，所使用的交流功率為200 W，最後產生高度陣列式排列氮摻雜P型氧化鋅奈米線；其中矽基板亦可以用塑膠、金屬、玻璃、高分子聚合物、氧化物、III-V族或II-VI族化合物者代替，且基板具有表面處理薄膜，其薄膜可以為高分子聚合物、金屬或氧化物薄膜或粗糙結構之有機或無機之微細顆粒物質所構成；又金屬鹽類化學溶液除了為硝酸鋅($\text{Zn}(\text{NO}_3)$)

2.6H₂O)化學溶液外亦可使用氯化鋅或醋酸鋅之化學溶液；在步驟5中電漿處理氣氛可為含有氮離子之氣體包括氮(N_2)、氨(NH_3)、或氧化亞氮(N_2O)，且摻雜元素可以為鎘與氮、磷、砷、鋰、鈉或鉀離子。

第二圖之(a)是氧化鋅奈米線橫截面的穿透式電子顯微鏡圖像，顯示氧化鋅奈米柱成長方向垂直於基板，具有一均勻的長度約400-500 nm，由選區電子繞射圖形中，顯示出氧化鋅奈米柱是單晶結構，其直徑約為10-20nm。此外，透過控制實驗條件，化學溶液法能生成不同長寬比且高度陣列式排列的氧化鋅奈米柱或奈米線。第二圖之(b)是高解析放大倍率的顯微圖片，描述氧化鋅奈米柱的垂直方向成長的晶格間距大約是0.51 nm，與文獻中氧化鋅結構的C軸參數幾乎一致(氧化鋅wurtzite結構， $c=0.521$



五、發明說明 (5)

nm) ，表示[0001]是氧化鋅奈米柱最佳成長方向。第二圖之(c)是含有疊差缺陷的氧化鋅奈米柱高解析式電子顯微鏡圖；其中，氧化鋅奈米線或奈米柱的成長角度相對於基板可為0至90度，其直徑可以從10 nm至1000 nm，其長度可以為直徑之10至1000倍。

第三圖是氧化鋅奈米柱室溫下的光激發光(PL)特性，在第三圖之(a)中，未經過電漿處理的氧化鋅奈米柱的光激發光光譜，呈現弱的紫外光放射光波其波峰在3.28eV並伴隨著一個相當強烈的可見光光波，大約在2.1eV處。另一方面，由實驗中發現經過NH₃電漿處理的氧化鋅奈米柱相較於未經處理的試片有較好的PL性質，紫外光放射強度會隨著電漿處理的時間增加而增加一直到90秒時。此外，背景訊號幾乎覆蓋所有有電漿處理試片的長波長放射，表示NH₃電漿處理可以降低因缺陷或者雜質而產生的缺陷躍遷。紫外光放射強度(IUV)和可見光放射強度(IDLE)的比值如第三圖之(b)，所有試片在NH₃電漿處理時間低於120秒時，其光激發光比值會隨著電漿處理時間增加而提高，而較高的光激發光比值意味著氧化鋅奈米柱經過電漿處理可以成功的提高光學品質，然而如果電漿處理時間多於120秒，則光激發光比值會緩慢的降低，這是因為氧化鋅奈米柱的形貌遭到破壞。

第四圖之(a)為XPS核心能階光譜圖，從氧化鋅奈米柱經NH₃電漿處理後的表面取得，參考樣品沒有偵測到任何氮訊號，然而在經過90秒NH₃電漿處理過的氧化鋅奈米柱

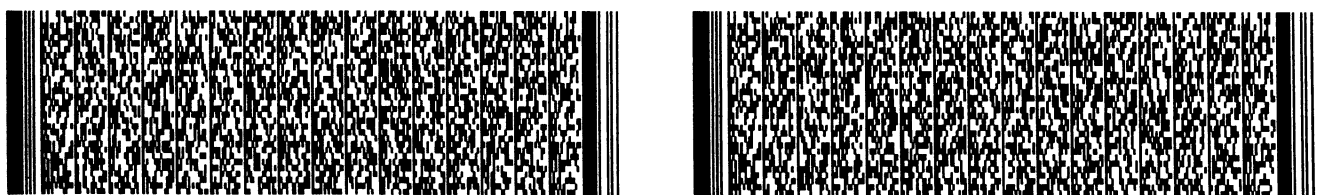


五、發明說明 (6)

上偵測到N1s波峰，此外，與參考樣品相較，觀察發現經過NH₃電漿處理的氧化鋅奈米柱的Zn 2p光譜傾向較高的束縛能階，峰值改變約為0.2-0.6eV；再如第四圖之(b)所示，峰值的位移表示表面能帶彎曲的減少，所以NH₃電漿處理可修補部分的表面缺陷，降低氧化鋅奈米柱的表面狀態密度，然而當NH₃電漿處理時間高於120秒時，Zn 2p峰值轉變約為4-5eV，位移至更高的束縛能的能階，這個現象意味著經由NH₃電漿處理強烈的改變氧化鋅奈米柱的表面能帶彎曲，因此可能使氧化鋅奈米柱的結構形貌遭到改變。

第五圖是經90秒NH₃電漿處理的p型氧化鋅奈米柱與n型氧化鋅薄膜共接面的I-V曲線，圖中所插入圖形的I-V特性是使用上下鈦電極在N型氧化鋅薄膜及P型氧化鋅奈米線的兩邊所測得的曲線。從I-V特性曲線的線性關係中可以確定其為歐姆接觸，p-n接面的整流效應也清楚的顯示出來，並且在順向偏壓下，其起始電壓為1.5V，幾乎是氧化鋅的能隙的一半。

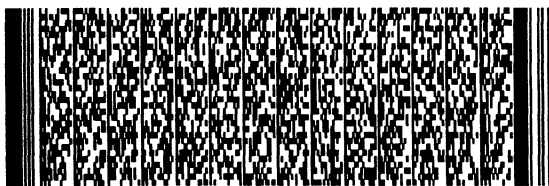
本發明之主要目的，在於提供一種相當重要且簡單的方法可以用來製作P型氧化鋅奈米柱在矽基板(Si wafer)，應用在p-n接面上的光電元件。因此，本發明在溫度為20℃~200℃內，經由金屬鹽類化學溶液反應，以使氧化鋅薄膜在板基板上成長出氧化鋅奈米結構，搭配後續電漿處理產生高度陣列式排列的氮摻雜P型氧化鋅奈米結構，以獲得良好之光電特性。本發明之鐵電元件熱處理方



五、發明說明 (7)

法不僅可製得良好鐵電性之鐵電元件，且為低製程溫度及低熱應力之熱處理方法，其係可有效降低交互擴散及低熔點成分的揮發，故兼具有高可靠及低熱處理成本之優點。

以上所述係藉由實施例說明本發明之特點，其目的在使熟習該技術者能瞭解本發明之內容並據以實施，而非限定本發明之專利範圍，故，凡其他未脫離本發明所揭示之精神所完成之等效修飾或修改，仍應包含在以下所述之申請專利範圍中。



圖式簡單說明

【圖式簡單說明】

第一圖為本發明之製造方法流程圖。

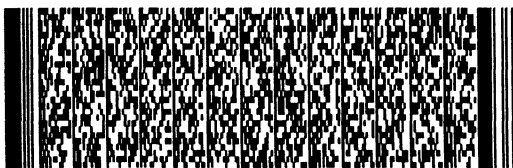
第二圖顯示本發明之氧化鋅奈米線橫截面的穿透式電子顯微鏡圖像。

第三圖顯示本發明之氧化鋅奈米柱室溫下的光激發光(PL)特性。

第四圖顯示本發明之XPS核心能階光譜圖。

第五圖顯示本發明經過90秒NH₃電漿處理的P型氧化鋅奈米柱與n型氧化鋅薄膜共接面的I-V曲線。

【主要元件符號說明】



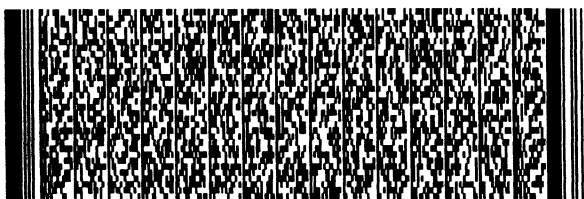
六、申請專利範圍

1. 一種高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，包括下列步驟：
提供一基板並置入含有鋅（Zn）離子之金屬鹽類化學溶液中；
在一溫度範圍內，經由與該金屬鹽類化學溶液反應，成長出氧化鋅奈米結構；以及
經過電漿處理產生高度陣列式排列具至少一摻雜元素之P型氧化鋅奈米結構。
2. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該基板係選自矽基板、塑膠、金屬、玻璃、高分子聚合物、氧化物、III-V族及II-VI族化合物所組成群組其中之一者。
3. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該基板為一種具有表面處理薄膜的基板。
4. 如申請專利範圍第3項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該薄膜為高分子聚合物、金屬或氧化物薄膜。
5. 如申請專利範圍第3項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該薄膜為一有相當程度粗糙結構之物質所構成。
6. 如申請專利範圍第5項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該物質為一有機或無機之微細顆粒。



六、申請專利範圍

7. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該金屬鹽類化學溶液係選自硝酸鋅($Zn(NO_3)_2 \cdot 6H_2O$)、氯化鋅或醋酸鋅所組成群組其中之一者。
8. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該溫度範圍為 $20^\circ C$ 至 $200^\circ C$ 。
9. 如申請專利範圍第8項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中與該溫度範圍在 $55^\circ C$ 至 $95^\circ C$ 為最佳。
10. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該氧化鋅奈米線或奈米柱成長時間為1分鐘至10天。
11. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該氧化鋅奈米結構為氧化鋅奈米線、氧化鋅奈米柱或氧化鋅奈米棒。
12. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該氧化鋅奈米結構成長角度相對於基板可為 0 至 90 度。
13. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該氧化鋅奈米結構之直徑可以從 10 nm 至 1000 nm ，其長度可以為直徑之 10 至 1000 倍。
14. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元



六、申請專利範圍

素之P型氧化鋅奈米結構製造方法，其中該電漿處理氣氛可為含有氮離子之氣體。

15. 如申請專利範圍第13項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該氣體為氮(N₂)、氨(NH₃)或氧化亞氮(N₂O)。

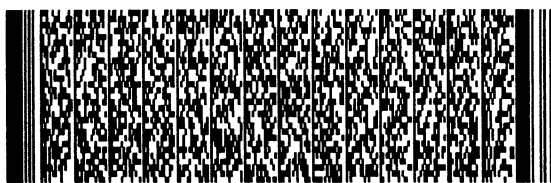
16. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該電漿處理溫度為20℃至500℃。

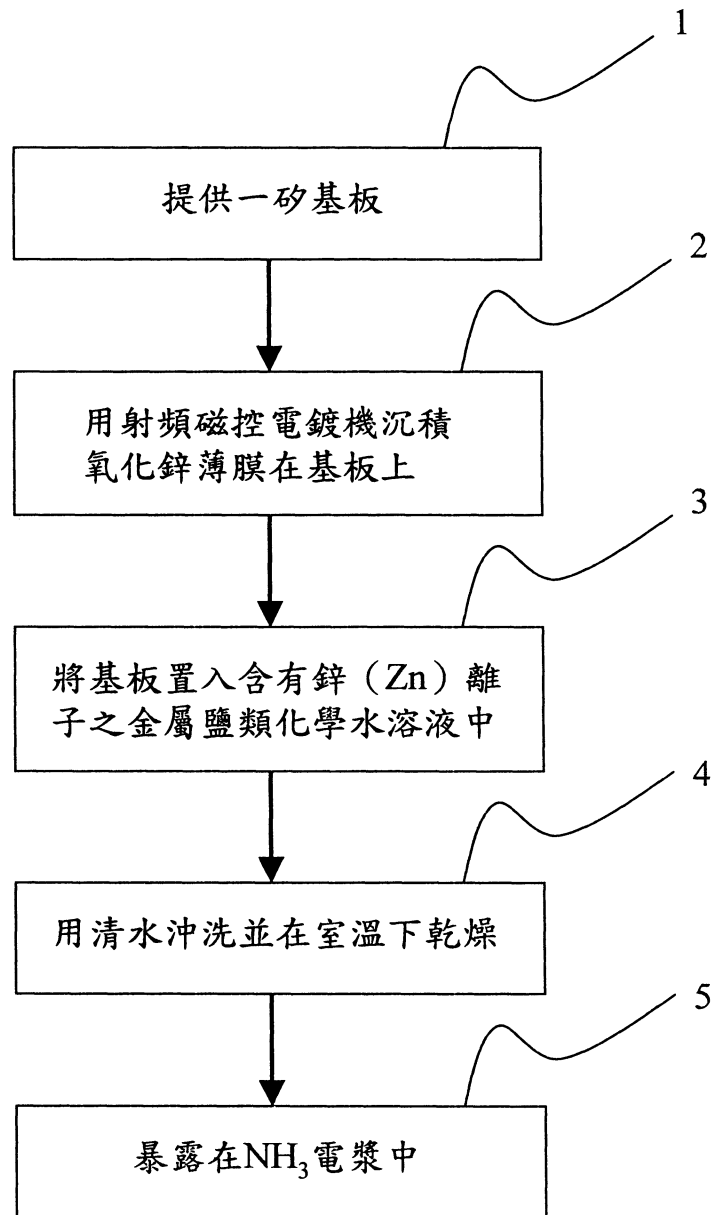
17. 如申請專利範圍第16項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該電漿處理最佳的溫度為100℃至300℃。

18. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該電漿處理時間為15秒至30分。

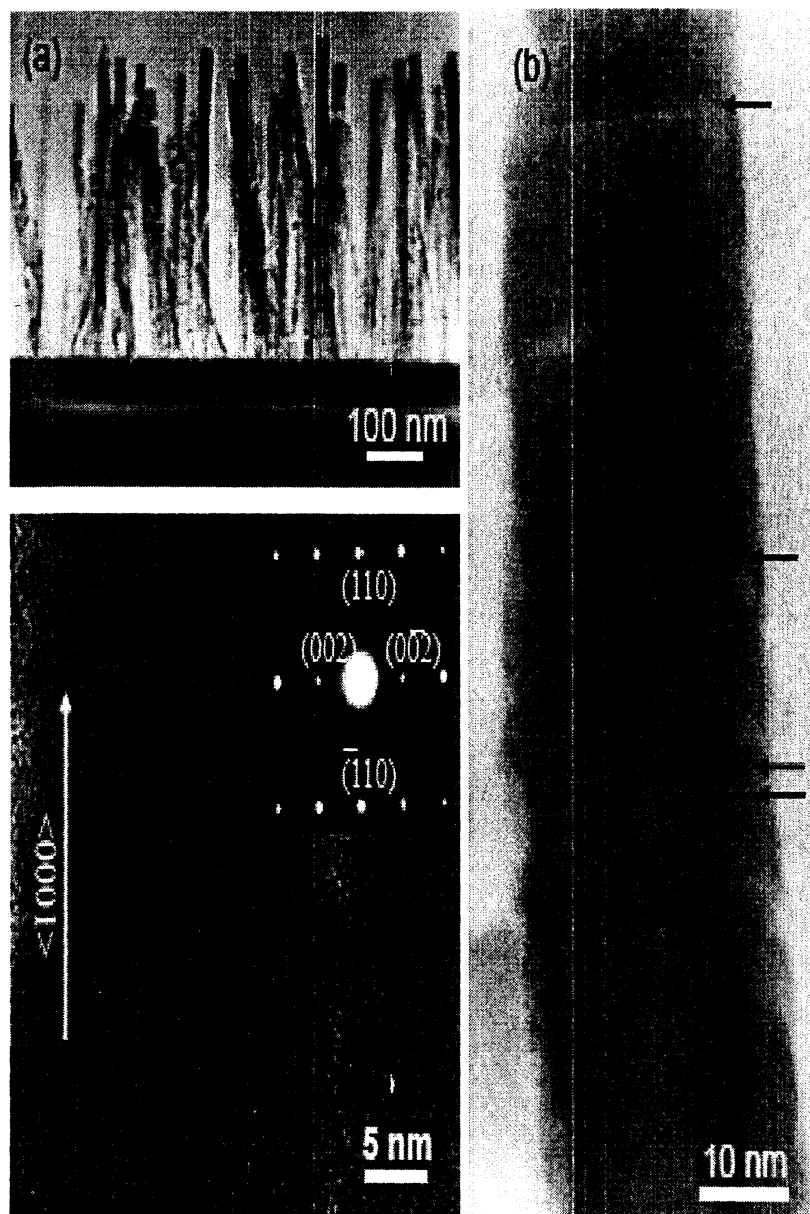
19. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該摻雜元素為氮離子。

20. 如申請專利範圍第1項所述之高度陣列式排列具摻雜元素之P型氧化鋅奈米結構製造方法，其中該摻雜元素為鎵與氮、磷、砷、鋰、鈉或鉀離子。

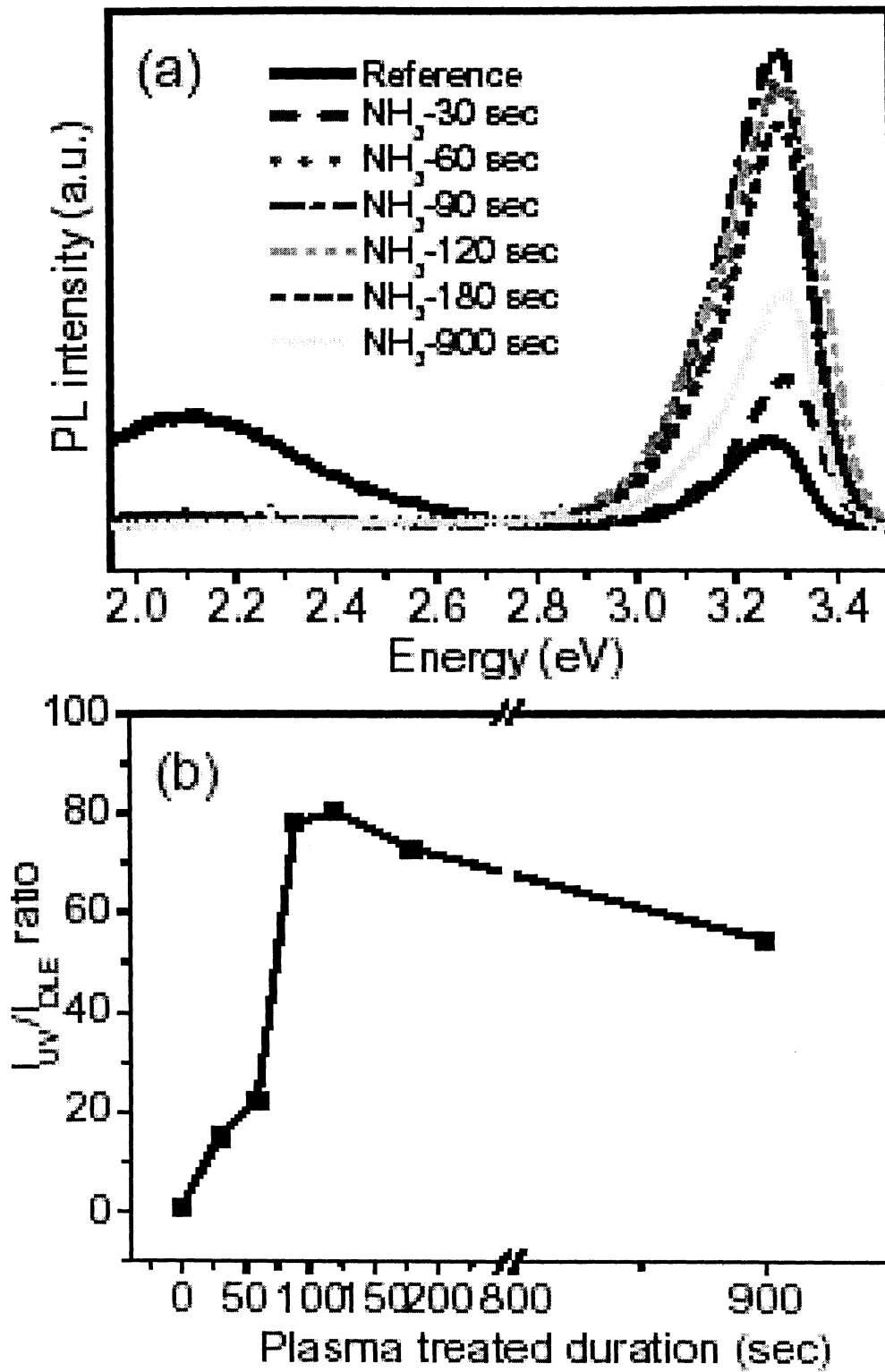




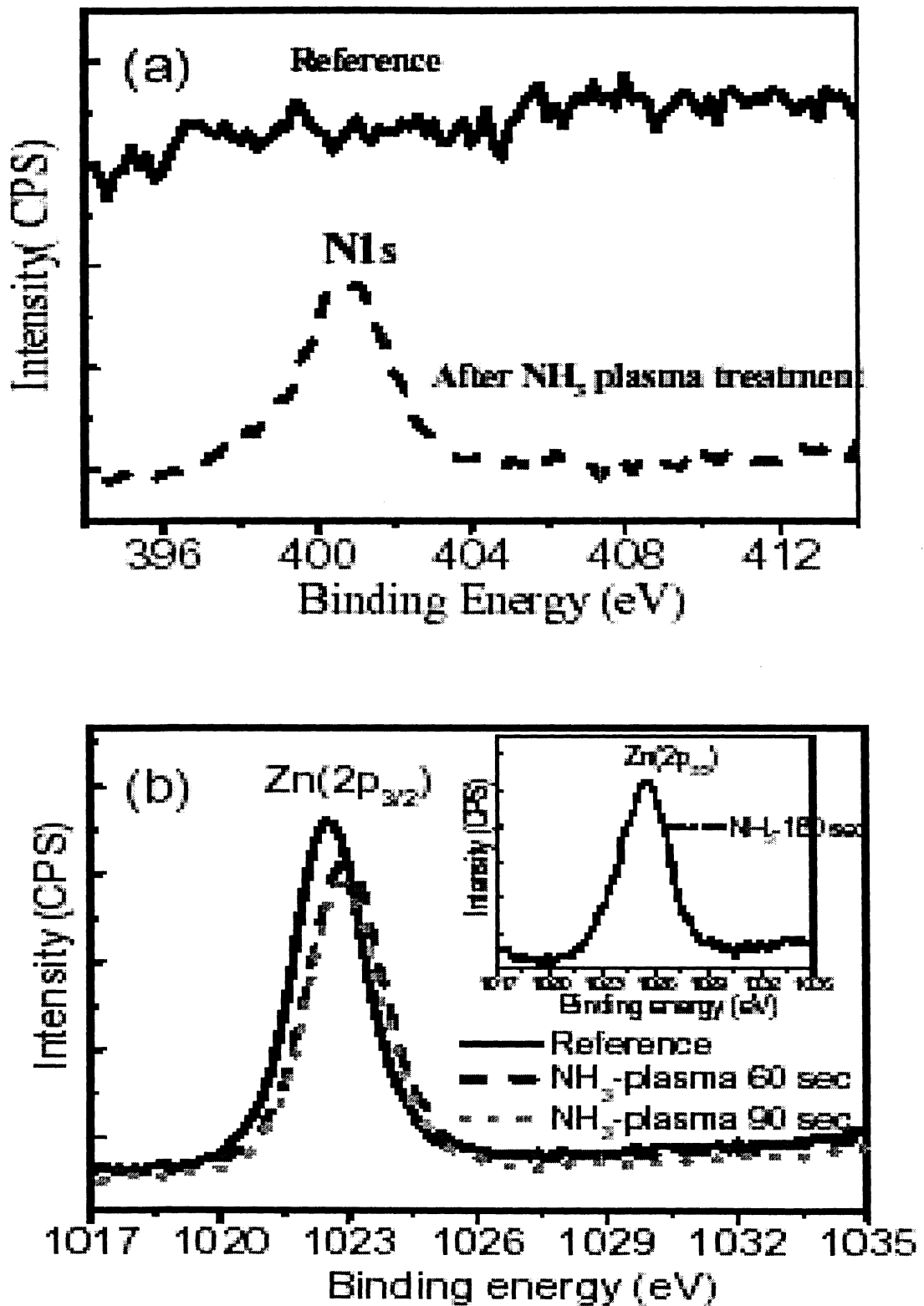
第一圖



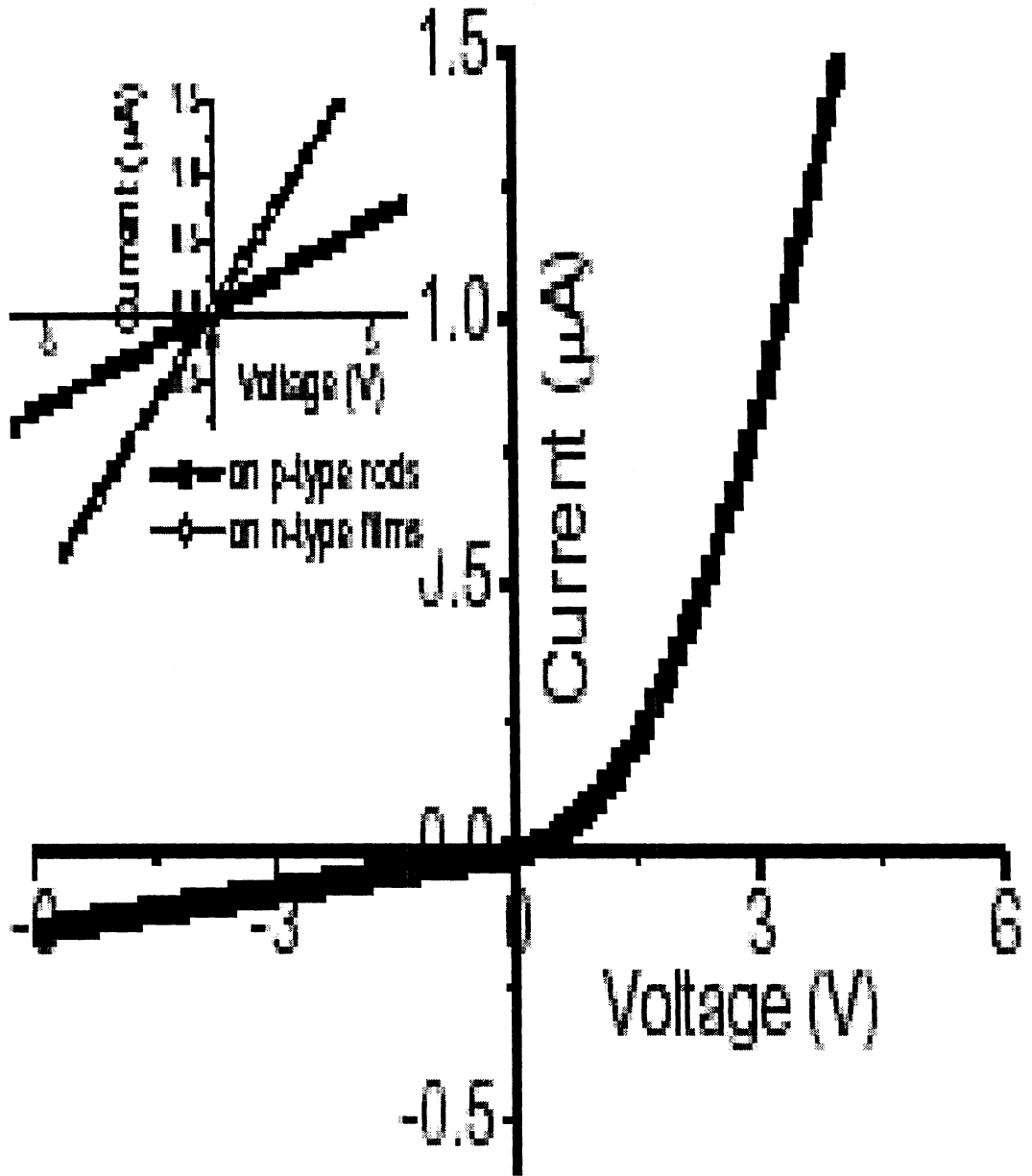
第二圖



第三圖

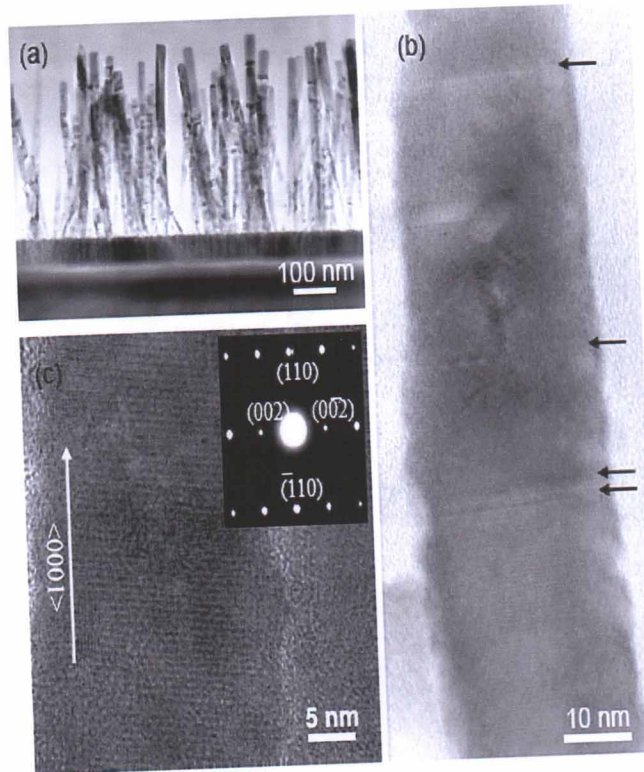


第四圖

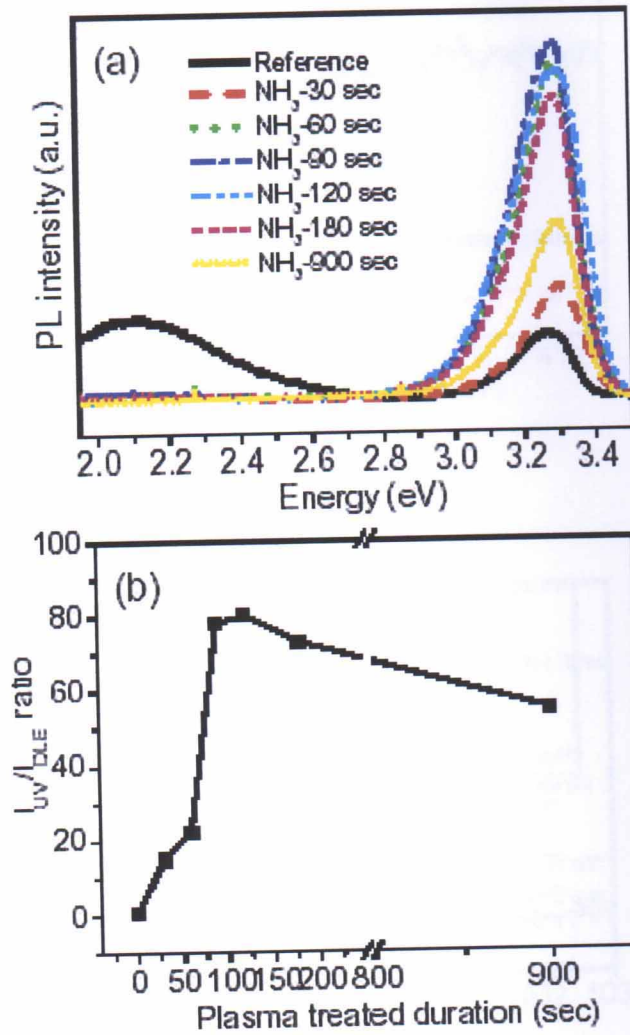


第五圖

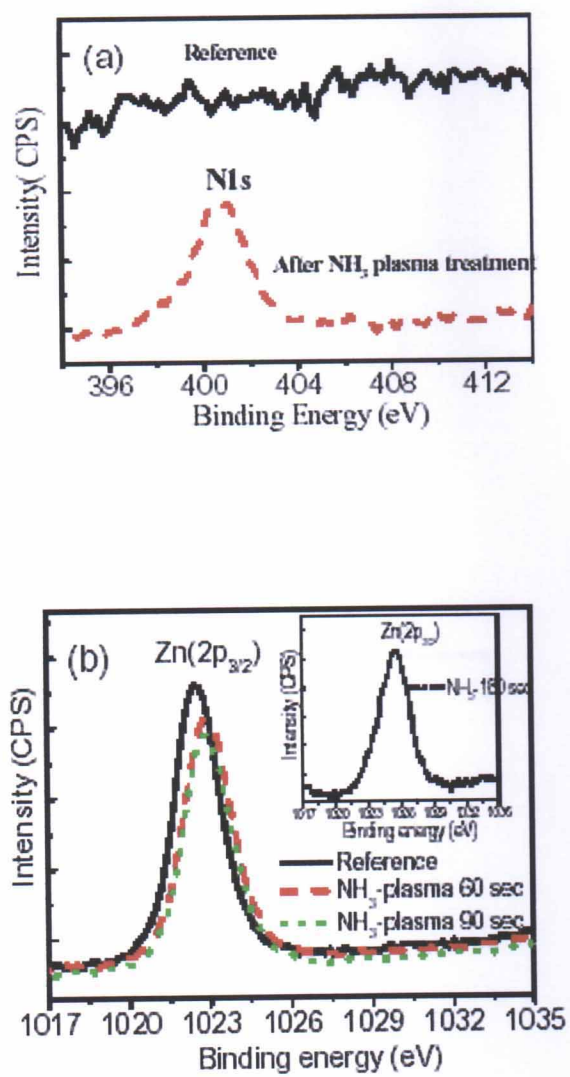
93年11月9日 修正
補充
93133302



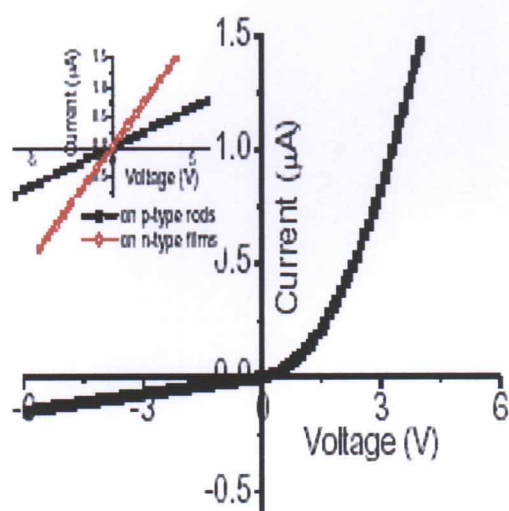
第二圖



第三圖



第四圖

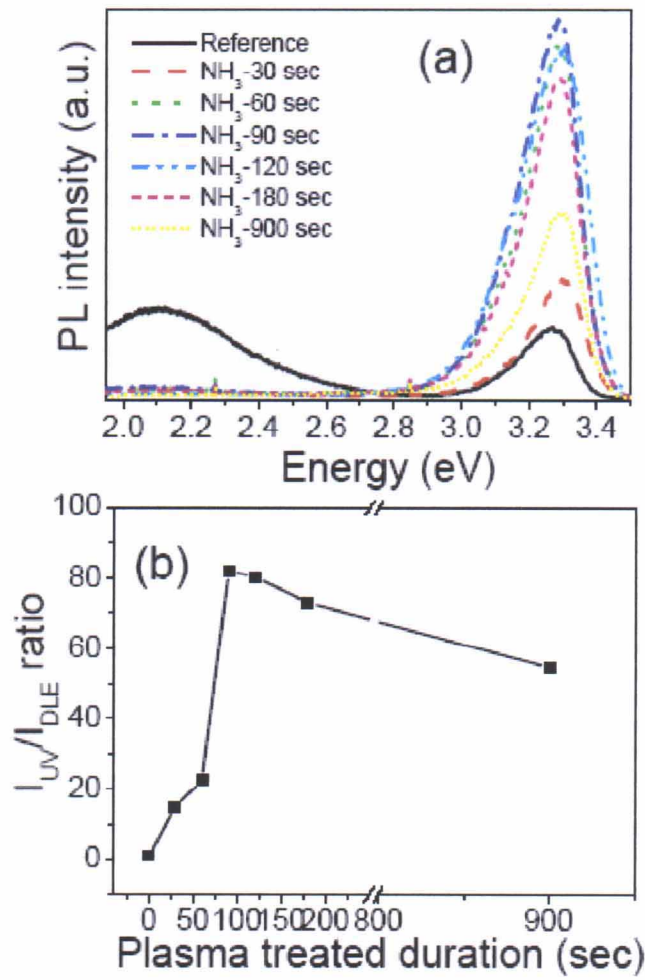


第五圖

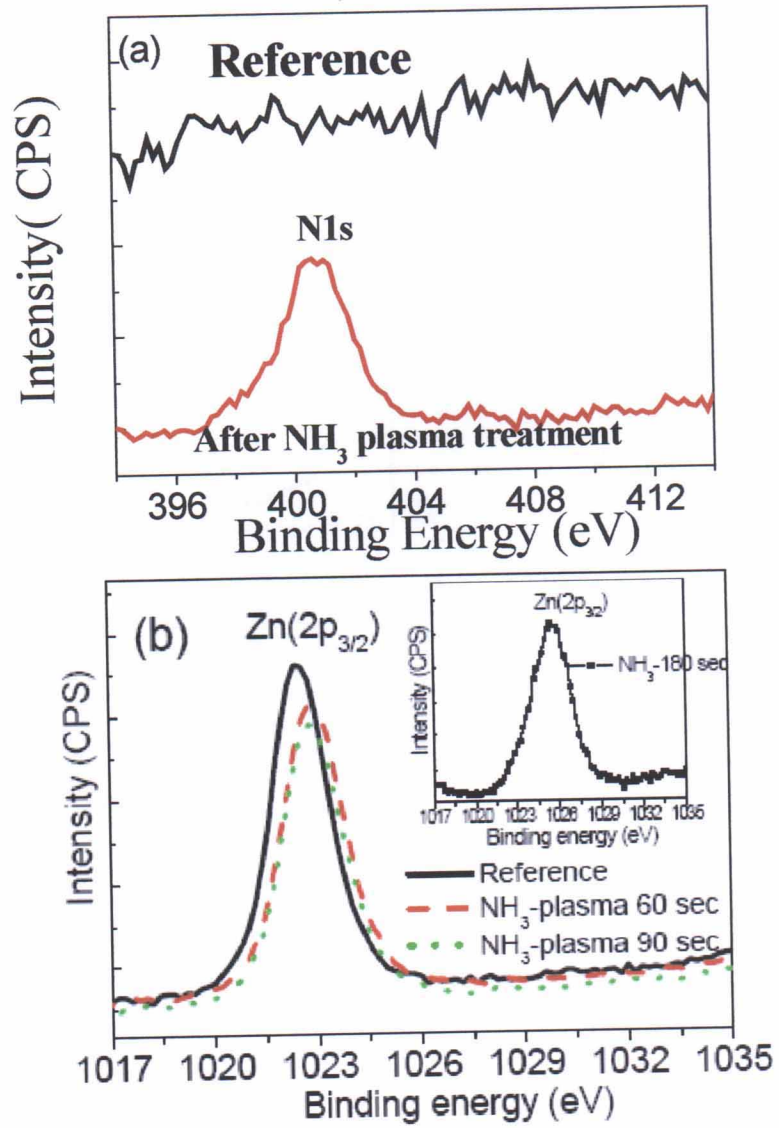
94年7月15日修(更)正替換

93133302

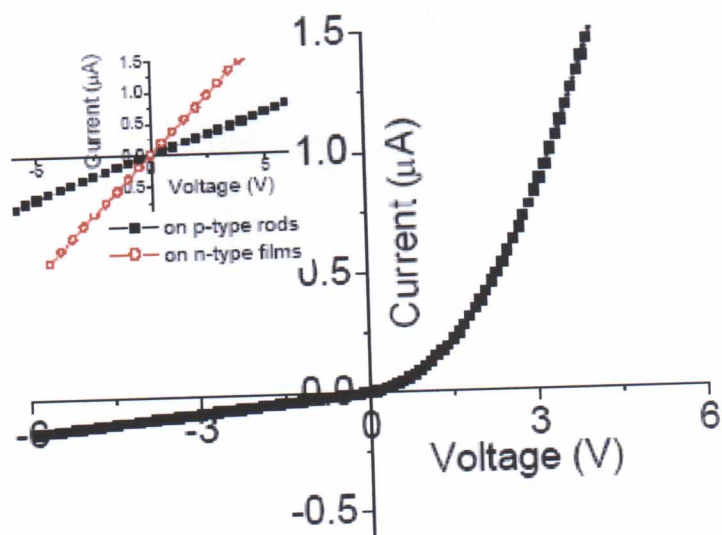
960203



第三圖



第四圖



第五圖