

# 發明專利說明書

200518446

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92132262  
92132262

※申請日期：P2.11.18 ※IPC 分類：H03F3/17

壹、發明名稱：(中文/英文)

D類放大器(Class-D)之控制電路

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

國立交通大學

代表人：(中文/英文) 張俊彥

住居所或營業所地址：(中文/英文) 新竹市大學路 1001 號

國籍：(中文/英文) 中華民國

參、發明人：(共 3 人)

姓名：(中文/英文)

1. 余祥華 / Yu Hsiang-Hua

2. 胡竹生 / Hu Jwu-Sheng

住居所地址：(中文/英文)

1. 新竹市大學路 68 號 7F-4

2. 新竹市明湖路 648 巷 104 弄 68 號

國籍：(中文/英文)

1. 中華民國

2. 中華民國

**肆、聲明事項：**

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為： 年 月 日。

◎本案申請前已向下列國家（地區）申請專利  主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1.

2.

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

**伍、中文發明摘要：**

本發明為一 Class-D 功率放大器的切換控制之信號調變及補償電路，藉以決定放大器輸出級的開關切換，使其輸出級導通電流的時間正比於信號大小，而避免能源的浪費與多餘的開關切換，以達到高效率與低雜訊的目的，此外，本發明具有補償及抑制控制頻寬內之失真及雜訊的能力，可大為提升 Class-D 放大器的效能及性能。

**陸、英文發明摘要：**

**柒、指定代表圖：**

(一)本案指定代表圖為：第( 一 )圖。

(二)本代表圖之元件代表符號簡單說明：

濾波器 . . . . . 10

訊號加法器 . . . . . 20

積分器 . . . . . 30

比較器 . . . . . 40、50

邏輯電路 . . . . . 60

橋接裝置 . . . . . 70

**捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：**

## 玖、發明說明：

### 【發明所屬之技術領域】

一種 D 類放大器(Class-D)之控制電路，尤指一種關於音頻功率放大器(power amplifiers)、電機驅動裝置(motor drivers)或切換式整流器(switching regulators)之 D 類放大器控制電路。

### 【先前技術】

D 類放大器是一種效率極高的放大器，採用開關切換技術以大幅度提升功率放大器運作效能，特別適用於一般攜帶式裝置，如 PDA、筆記型電腦、MP3 播放器、行動電話等產品，這種高效能功率放大及轉換方式可延長電池壽命，並且提供工商業產品更多元的應用。

由於輸出級電晶體係在完全導通或完全截止之狀態下工作，因此，D 類放大器具有高效能及低功率耗損等特性。一般 D 類放大器係於數位狀態下運作，輸入訊號需轉換成為開關切換指令 (switching command)，並以此開關切換指令控制輸出端電晶體開啟或關閉，藉以決定通過負載之電流方向。

以目前技術而言，將輸入訊號轉換為二元開關切換指令之調製技術包括以下兩種：高頻脈衝寬度調製技術 (pulse-width modulation, PWM) 及 sigma-delta 調製技術 (sigma-delta modulation, SDM)，然而，上述調製技術仍具有些許問題，尚待改進：

1. 上述運作方式僅能控制通過負載的電流方向，並且持續提供負載電流，當輸入訊號很小或為零時，上述切換放大器將變得

很沒效率，並且導致巨大的能量損耗及切換雜訊，因此，在小訊號輸入時，工作效率將大幅度降低。

2. 需要額外 L-C 濾波器以去除高頻切換雜訊，增加製造成本並損壞維修負擔。

#### 【發明內容】

爰是，本發明之主要目的，在於解決上述之問題，避免缺失的存在，本發明主要目的在於增進 D 類全波 H 橋接功率放大器之工作表現，進而提昇效率、工作線性特性及降低切換雜訊。

本發明係為一 D 類全波 H 橋接放大器的調變技術，可產生一忠實的呈現輸入訊號之開關切換指令，並且補償輸出級非理想波形，其主要目的包括：

第一，增加工作效率：本發明之放大器只在需要的時候切換輸出級電晶體並提供所需電流，如是，可減少切換次數、降低傳導損耗，並增加工作效率；

第二，提升裝置之可靠度：本發明輸出端電晶體具有比傳統切換技術較少之切換頻率，因此，由於指令切換所產生的切換雜訊可大幅降低，並提升裝置的可靠度；

第三，降低切換雜訊：藉由迴授補償可提升對電源供應器所產生的雜訊的忍受度，並且減緩訊號失真及通帶 (in-band) 切換雜訊。

為達到上述目的，本發明其包括一濾波器及輸出級之差動輸出電壓之濾波器、一處理濾波器之輸出訊號及積分器之

輸出訊號之訊號加法器、一處理訊號加法器之輸出訊號及輸出級之差動輸出電壓之積分器、二分別判別積分器及訊號加法器輸出訊號正負符號之比較器及一邏輯電路，該邏輯電路係以正負符號決定輸出級之開關切換指令，如是，可使輸出級導通電流的輸出時間正比於信號大小，避免能源的浪費與降低開關切換次數，以達到提升效率與降低雜訊的目的。

#### 【實施方式】

有關本發明之詳細說明及技術內容，現就配合圖式說明如下：

請審查委員參閱『第一圖』，係本發明之控制電路示意圖，如圖所示：本發明為一種 D 類放大器(Class-D)之控制電路，藉以控制輸出級 H 橋接裝置 70 之電流方向及其導通時間，主要包括一濾波器 10、一訊號加法器 20、一積分器 30、二比較器 40、50 及一邏輯電路 60。

上述濾波器 10 係以輸入訊號  $r$  及輸出級之差動輸出電壓作為輸入訊號，經處理後產生一輸出訊號  $z$ ，此濾波器 10 對於信號頻帶 (signal bandwidth) 具有較大迴授增益 (feedback gain)，如是可降低通帶切換雜訊，並在差動輸出端忠實再生輸入訊號  $r$ ；

上述訊號加法器 20 係以濾波器 10 之輸出訊號  $z$  及積分器 30 之輸出訊號  $x$  作為輸入訊號，將輸入訊號進行加法運算而產生一輸出訊號，此訊號加法器 20 係由一運算放大器 Q4 及相對應之電阻 R4~R7 構成，可由電阻控制而以不同

增益對輸入訊號進行處理；

上述積分器 30 係以訊號加法器 20 之輸出訊號  $y$  及輸出級之差動輸出電壓作為輸入訊號，並對輸入訊號積分而產生一輸出訊號  $x$ ，此積分器 30 係由一運算放大器 Q3 及其相對應之電容 C1~C2 及電阻 R1~R3 所構成；

上述二比較器 40、50 係分別對積分器 30 輸出訊號  $x$  及訊號加法器 20 輸出訊號  $y$  之內容產生一正負號判斷，此比較器 40、50 即是一判斷訊號大於零或小於零的正負號判斷函數 (signum function)，其輸出訊號可分別表示為  $\text{sign}(x)$  及  $\text{sign}(y)$ ，當  $x > 0$  時， $\text{sign}(x)$  為一正電壓，而當  $x < 0$  時， $\text{sign}(x)$  為一負電壓；

上述邏輯電路 60，係以上述正負號判斷的結果作為輸入訊號，經處理而輸出控制放大器輸出級 H 橋接裝置 70 之切換開關指令，除去截止時間，其包含三個工作狀態，請同時參閱下例表格：

第一狀態，係為正電壓導通狀態，當  $\text{sign}(x)\text{sign}(y) > 0$  或  $\text{sign}(x) > 0$  時，此時邏輯電路 60 將控制輸出級使 S1 及 S3 導通，而 S2 及 S4 截止；

第二狀態，係為零電壓導通狀態，當  $\text{sign}(x)\text{sign}(y) < 0$ ，此時邏輯電路 60 將控制輸出級產生兩種情形，其一，S2 及 S3 導通，而 S1 及 S4 截止，或者，S2 及 S3 截止，而 S1 及 S4 導通；

第三狀態，係為負電壓導通狀態，當  $\text{sign}(x)\text{sign}(y) > 0$  或  $\text{sign}(x) < 0$  時，此時邏輯電路 60 將控制輸出級使 S1 及



S3 截止，而 S2 及 S4 導通。

此切換邏輯電路 60 主要提供一正確的切換邏輯及轉換過程中的截止時間 (dead time)，藉以避免 S1 與 S2，或者 S3 與 S4 同時導通。

條件	狀態	S1	S2	S3	S4
$\text{sign}(x)\text{sign}(y)>0$ $\text{sign}(x)>0$	1	on	off	on	off
$\text{sign}(x)\text{sign}(y)<0$	2	off/on	off/on	on/off	on/off
$\text{sign}(x)\text{sign}(y)>0$ $\text{sign}(x)<0$	3	off	on	off	on

藉由上述構造，可使輸出級導通電流的輸出時間正比於信號大小，避免能源的浪費與降低開關切換次數，以達到提升效率與降低雜訊的目的，此外，本發明具有補償及抑制控制頻寬內之失真及雜訊的能力，可大為提升 Class-D 放大器的效能及性能。

惟以上所述者，僅為本創作之較佳實施例而已，當不能以之限定本創作實施之範圍，即大凡依本創作申請專利範圍所作之均等變化與修飾，皆應仍屬本創作專利涵蓋之範圍內。

【圖式簡單說明】

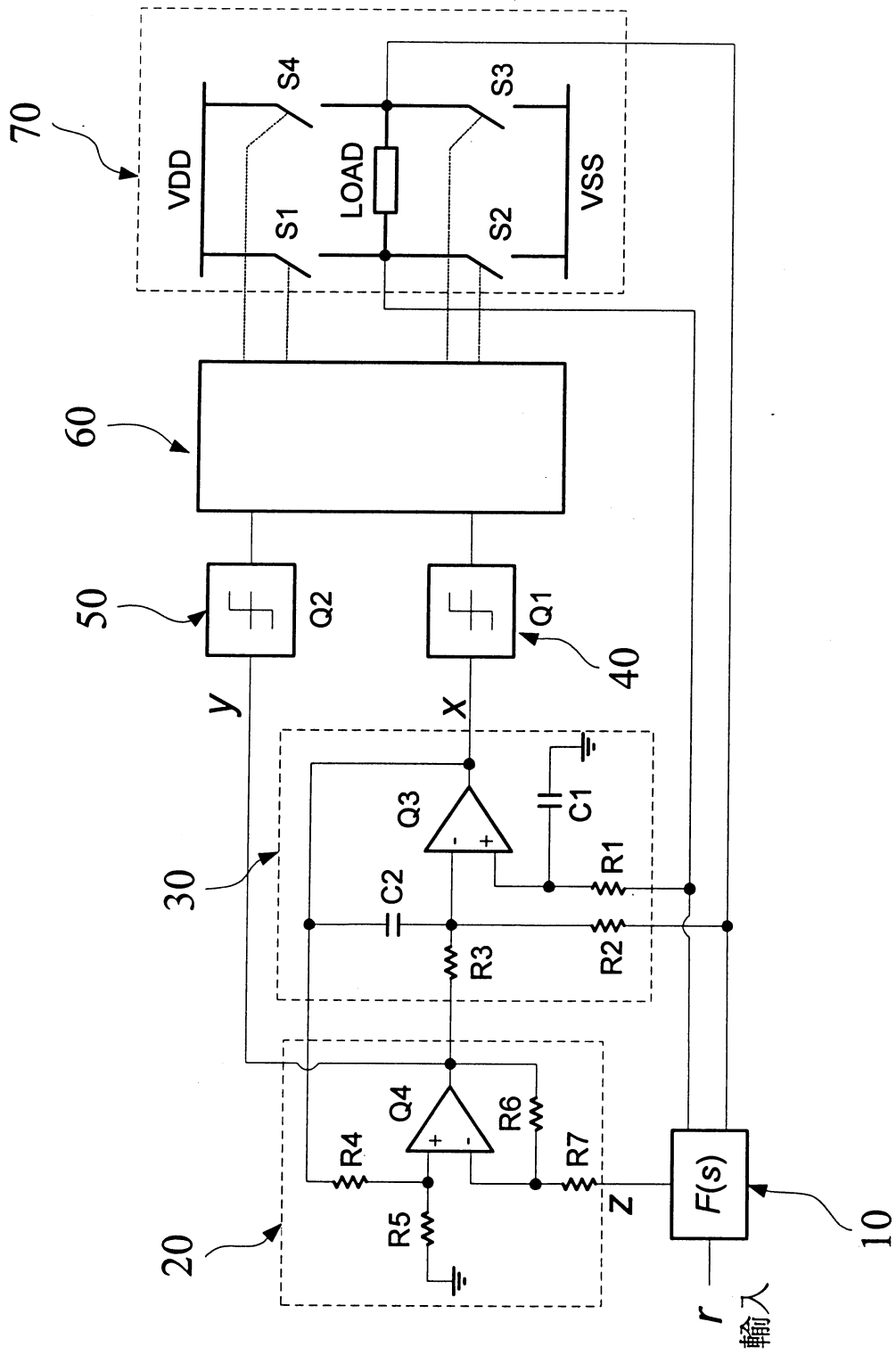
第一圖，係本發明之控制電路示意圖

【元件標號對照】

濾波器	· · · · ·	1 0
訊號加法器	· · · · ·	2 0
積分器	· · · · ·	3 0
比較器	· · · · ·	4 0、5 0
邏輯電路	· · · · ·	6 0
橋接裝置	· · · · ·	7 0

拾、申請專利範圍：

1. 一種 D 類放大器 (Class-D) 之控制電路，藉以產生一控制 D 類放大器輸出級之開關切換指令，其包括：
  - 一濾波器，係以輸入訊號及輸出級之差動輸出電壓作為輸入訊號，並對輸入訊號處理而產生一輸出訊號；
  - 一訊號加法器，係以濾波器之輸出訊號及積分器之輸出訊號作為輸入訊號，並對輸入訊號進行加法運算而產生一輸出訊號；
  - 一積分器，係以訊號加法器之輸出訊號及輸出級之差動輸出電壓作為輸入訊號，並對輸入訊號積分而產生一輸出訊號；
  - 二比較器，分別判斷積分器及訊號加法器輸出訊號之正負號而輸出判斷結果；
  - 一邏輯電路，係以判斷符號決定輸出級之開關切換指令。
2. 如申請專利範圍第 1 項所述之 D 類放大器 (Class-D) 之控制電路，其中，該輸出級係為一 H 橋接裝置。



第一圖