



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I420570 B

(45) 公告日：中華民國 102 (2013) 年 12 月 21 日

(21) 申請案號：097149988

(22) 申請日：中華民國 97 (2008) 年 12 月 22 日

(51) Int. Cl. : **H01L21/027 (2006.01)**(71) 申請人：國立交通大學 (中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)  
新竹市大學路 1001 號(72) 發明人：張翼 CHANG, EDWARD YI (TW)；張家達 CHANG, CHIA TA (TW)；蕭世匡  
HSIAO, SHIH KUANG (TW)

(74) 代理人：黃孝惇

(56) 參考文獻：

US 6168906B1

US 2004/0146807A1

審查人員：于若天

申請專利範圍項數：6 項 圖式數：8 共 0 頁

(54) 名稱

以光阻熱回流處理技術於半導體基板上形成圖形的方法

METHOD FOR FORMING PATTERNED SEMICONDUCTOR SUBSTRATE BY THERMAL  
REFLOW TECHNIQUE

(57) 摘要

本發明揭露一種以光阻熱回流處理技術於半導體基板上形成圖形的方法，藉由改善黃光微影技術，使用乾式蝕刻方法蝕刻出具有特定傾斜角度，具有平滑的蝕刻輪廓，具有均勻且具有高密度與高蝕刻深、寬之圖形化半導體基板。且以控制光阻熱回流技術之時間，可形成不同的圖形及間距，以達到半導體基板上之極小線寬的目的。

The invention is disclosed that patterned semiconductor substrate is fabricated by thermal reflow technique. Also, the patterned semiconductor substrate having different sub-micron spacings can be fabricated by using different time for the thermal reflow technique process.

# 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：97/149988

※申請日：97.12.27

※IPC分類：H01L 21/027 (2006.01)

## 一、發明名稱：(中文/英文)

以光阻熱回流處理技術於半導體基板上形成圖形的方法 /  
Method for forming patterned semiconductor substrate by thermal  
reflow technique

## 二、中文發明摘要：

本發明揭露一種以光阻熱回流處理技術於半導體基板上形成圖形的方法，藉由改善黃光微影技術，使用乾式蝕刻方法蝕刻出具有特定傾斜角度，具有平滑的蝕刻輪廓，具有均勻且具有高密度與高蝕刻深、寬之圖形化半導體基板。且以控制光阻熱回流技術之時間，可形成不同的圖形及間距，以達到半導體基板上之極小線寬的目的。

## 三、英文發明摘要：

The invention is disclosed that patterned semiconductor substrate is fabricated by thermal reflow technique. Also, the patterned semiconductor substrate having different sub-micron spacings can be fabricated by using different time for the thermal reflow technique process.

**四、指定代表圖：**

(一)本案指定代表圖為：第( 2 )圖

(二)本代表圖之元件符號簡單說明：

201 半導體基板

202 蝕刻遮罩

203 光阻層

**五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：**

無

## 六、發明說明：

### 【發明所屬之技術領域】

本發明為一種形成半導體機基板圖形的方法，特別是一種以光阻熱回流處理技術於半導體基板上形成圖形的方法。

### 【先前技術】

傳統上，於半導體基板上製作圖形時，會使用乾式蝕刻法形成所需的圖形，而乾式蝕刻法雖可蝕刻出高密度及高蝕刻深、寬比率的圖形，但仍無法蝕刻出具有傾斜角度，且所蝕刻的輪廓具有平滑、平整且均勻之圓柱狀圖形。

如傳統的半導體基板之圖形形成方式，其蝕刻過程如下圖之第 1A 圖、第 1B 圖以及第 1C 圖之習知技藝圖所示。其中如第 1A 圖所示，於半導體基板 (Substrate) 101 上形成蝕刻遮罩 (Hard Mask) 102。再如第 1B 圖所示，於蝕刻遮罩 102 上形成光阻層 103。最後如第 1C 圖所示，以乾蝕刻技術，使用光阻層 103 進行蝕刻且除去蝕刻遮罩 102，以及蝕刻半導體基板 101，最後形成所需的圖形。而習知技術所蝕刻出的半導體基板圖形，其圖形無法具有特定的傾斜角度，且所蝕刻的輪廓亦無法平整。

當半導體基板若具有特定傾斜角度，如圓柱狀之蝕刻圖形，且當其應用於發光二極體元件時，一般咸信認為可增加光的外部萃取效率，且進而可提升元件的輸出功率。

此外，以溼式蝕刻半導體基板所形成的圖形化半導體

基板，雖可提供傾斜角度之蝕刻圖形，但卻無法蝕刻出高密度以及高蝕刻的深、寬比率；且亦無法蝕刻出輪廓平滑、平整以及均勻之圖形。

如中華民國專利資料庫所提供的專利編號公開號第 I236773 號之專利，其所形成之半導體基板的蝕刻圖形為洞形狀圖形。其所形成的圖形密度與蝕刻後的深、寬比率較低，且無法具有特定的圓柱狀傾斜角度。

又經搜尋中華民國專利編號公開號第 200601582 號之專利，其所進行之圖形化半導體基板的方法同前所述。其所形成的圖形密度與蝕刻後的深、寬比率較低，且無法具有特定的圓柱狀傾斜角度。

故於目前所發表的文獻中，倘使用乾式蝕刻法所製作的半導體基板產生的圖形，亦皆無法蝕刻出兼具傾斜角度、高密度、高蝕刻深、寬比率，且無法蝕刻出具有平滑、平整輪廓之柱狀圖形。而此結果亦會嚴重影響半導體基板圖形化成長之磊晶品質及應用於元件上的特性。

故而，為因應圖形化半導體基板技術之生產需求，尚需發展相關製造的製程技術，並節省製造人力與製造時間等成本，且能有效形成各式的圖形化半導體基板，以達到節能減碳之目的。

### 【發明內容】

本發明為一種以光阻熱回流處理技術於半導體基板上形成圖形的方法。

相較於習知技藝中的圖形化半導體基板，本發明可形成兼具有高密度，高蝕刻深、寬比，以及具有平滑的蝕刻輪廓，平整之比柱狀圖形，並具有特定傾斜角度圖形之半導體基板，故可大幅增加元件的特性。

本發明藉由控制不同之光阻熱回流處理的時間，可形成出不同圖形間距之半導體基板，且達到形成具有極小線寬之半導體基板。

本發明可改良半導體製程中的黃光微影技術，進而改善半導體基板經蝕刻後的圖形，可且進一步以控制光阻熱回流處理的時間，改變光阻的形狀，故可以縮小半導體基板所具有的圖形間距。

本發明可有效的降低磊晶過程中所產生的差排密度，且可提升磊晶的品質，而對於發光二極體元件，本發明可增進加光的外部萃取效率，進而提高發光二極體的元件輸出功率。

故而，關於本發明之優點與精神可以藉由以下發明詳述及所附圖式得到進一步的瞭解。

### 【實施方式】

本發明為一種以光阻熱回流處理技術於半導體基板上形成圖形的方法，詳細步驟如下所示：

本發明係使用光阻熱回流處理技術，藉以於半導體基板上形成圓形圖案，而其流程如第 2A 圖至第 2D 圖所示。

如第 2A 圖所示，於半導體基板 (Substrate) 201 上

形成蝕刻遮罩 (Hard Mask) 202。而半導體基板材料包括如：藍寶石 (Sapphire)，矽基板 (Si)，碳化矽 (SiC) 等半導體基板。

如第 2B 圖所示，於蝕刻遮罩 (Hard Mask) 202 上形成光阻層 203。

如第 2C 圖所示，對光阻層 203 進行熱回流處理技術 (Thermal Reflow Technique)，使光阻層 203 產生形變，成為圓弧形狀的光阻層 203。其熱回流之溫度約達 150°C 至 180°C 之間。且以控制光阻熱回流的時間，其熱回流之時間約達 30 秒至 120 秒之間，藉以形成不同圖形間距之光阻圖形。

如第 2D 圖所示，以半導體黃光微影製程中的乾蝕刻技術，如電漿蝕刻方式，且使用光阻層 203 以進行蝕刻蝕刻遮罩 202，以及半導體基板 201 等，而可於半導體基板 201 上形成具有圓形的圖案。故於半導體基板上的圖形兼具高密度、高蝕刻深寬比、蝕刻輪廓平滑、並帶有傾斜角度之柱狀圖形。其圖形亦可形成線寬，該線寬可極微小化，而達到 0.3 微米 ( $\mu m$ ) 至 1 微米。

第 3 圖為電子顯微鏡下，藍寶石半導體基板圖形之蝕刻結果，其蝕刻輪廓平整、均勻、並帶有傾斜角度。

本發明為一種改善黃光微影步驟的技術，利用乾式蝕刻方法可蝕刻出具有傾斜角度、蝕刻輪廓平滑、均勻、高密度與高蝕刻深、寬比圖形基板。更可以控制光阻熱回流技術之時間，形成不同圖形間距之圖形化基板，以達到極

小線寬之圖形化基板。

本發明與一般習知技術之圖形化基板比較，本發明可形成兼具高密度、高蝕刻深、寬比、蝕刻輪廓平滑、並具有傾斜角度圖形之半導體基板，且藉由控制不同光阻熱回流處理技術時間，形成不同圖形間距之圖形化基板，達到極小線寬之圖形化基板。

以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之申請專利範圍；凡其它未脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍內。

#### 【圖式簡單說明】

第 1A 至第 1C 圖所示為習知技藝圖。

第 2A 至第 2D 圖所示為本發明之較佳實施例圖。

第 3 圖為本發明之電子顯微鏡圖形。

#### 【主要元件符號說明】

101 半導體基板

102 蝕刻遮罩

103 光阻層

201 半導體基板

202 蝕刻遮罩

203 光阻層



## 七、申請專利範圍：

1. 一種以熱回流處理技術使光阻層產生形變而於半導體基板上形成圖形的方法，至少包含：

形成一蝕刻遮罩於一半導體基板上且該蝕刻遮罩上具有一光阻層，其中該半導體基板係由藍寶石半導體基板，矽基半導體基板，以及碳化矽半導體基板群組中所選出；

進行一熱回流處理，係對該光阻層進行該熱回流處理，成為具有一特定形狀光阻層，其中該熱回流處理之溫度包含約 151°C 至 180°C 之間，該熱回流處理之時間包含約 30 秒至 120 秒之間；

進行電漿蝕刻該蝕刻遮罩以及該半導體基板，係藉由該特定形狀光阻層以進行蝕刻，以於該半導體基板上形成一特定圖形。

2. 根據申請專利範圍第 1 項之方法，其中該特定圖形包含一柱狀圖形。
3. 根據申請專利範圍第 2 項之方法，其中該柱狀圖形的間距包含 0.3 微米至 1 微米。
4. 一種以熱回流處理技術使光阻層產生形變而於半導體基板上形成圖形的方法，至少包含：

形成一蝕刻遮罩於一半導體基板上，其中該半導體基板係由藍寶石半導體基板，矽基半導體基板，以及碳化矽半導體基板群組中所選出；

10年5月8日修正替換頁

申請修正日期：2013年5月8日

形成一光阻層於該蝕刻遮罩上；

進行一熱回流處理，係對該光阻層進行該熱回流處理以使該光阻層產生形變，成為具有一特定形狀光阻層，其中該熱回流處理之溫度包含約 151°C 至 180°C 之間，該熱回流處理之時間包含約 30 秒至 120 秒之間；

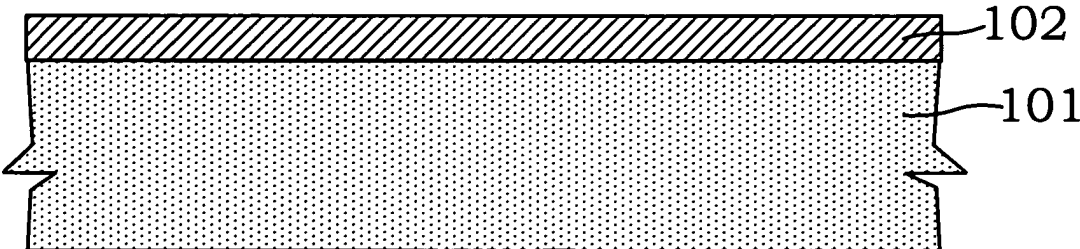
進行電漿蝕刻該蝕刻遮罩以及該半導體基板，係藉由該特定形狀光阻層以進行蝕刻，以於該半導體基板上形成一特定圖形。

5. 根據申請專利範圍第 1 項之方法，其中該特定圖形包含一柱狀圖形。
6. 根據申請專利範圍第 5 項之方法，其中該柱狀圖形的間距包含 0.3 微米至 1 微米。

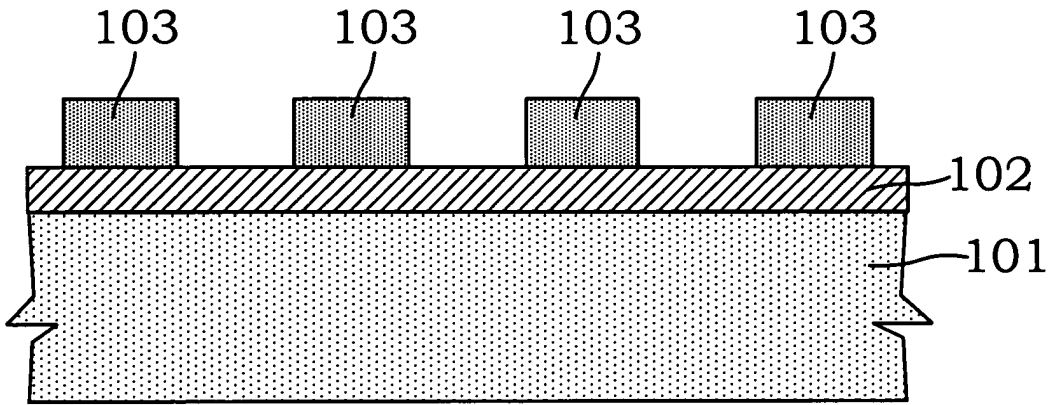
102年5月8日修正替換頁

申請修正日期：2013年5月8日

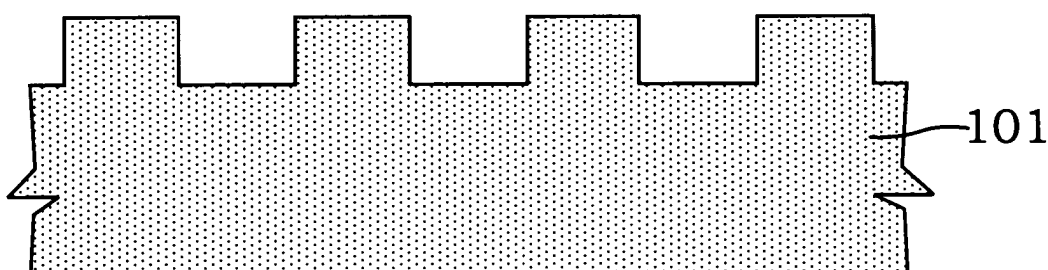
八、圖式：



第 1A 圖

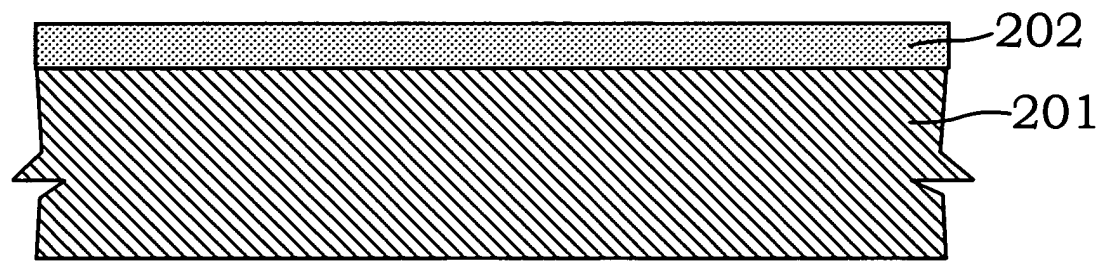


第 1B 圖

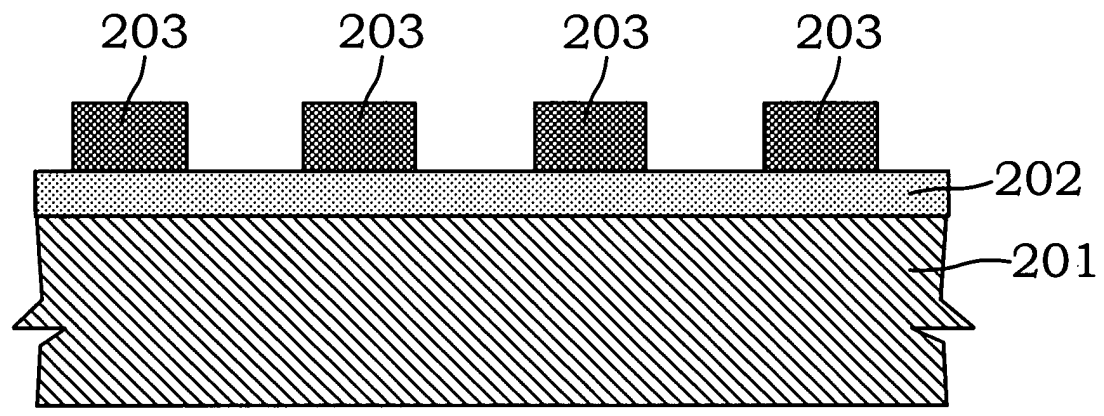


第 1C 圖

102年5月8日修正替換頁



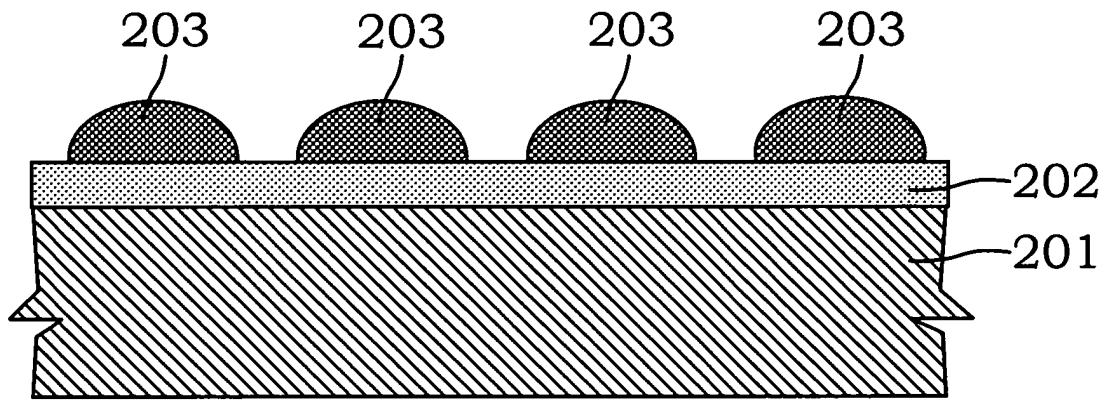
第 2A 圖



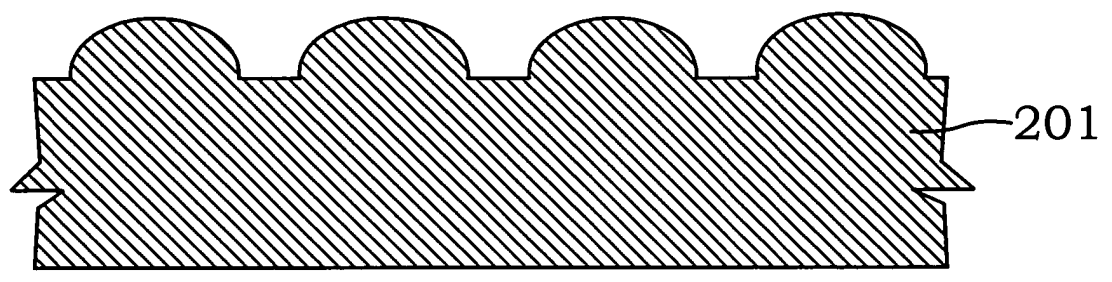
第 2B 圖

102年5月8日修正替換頁

申請修正日期：2013年5月8日



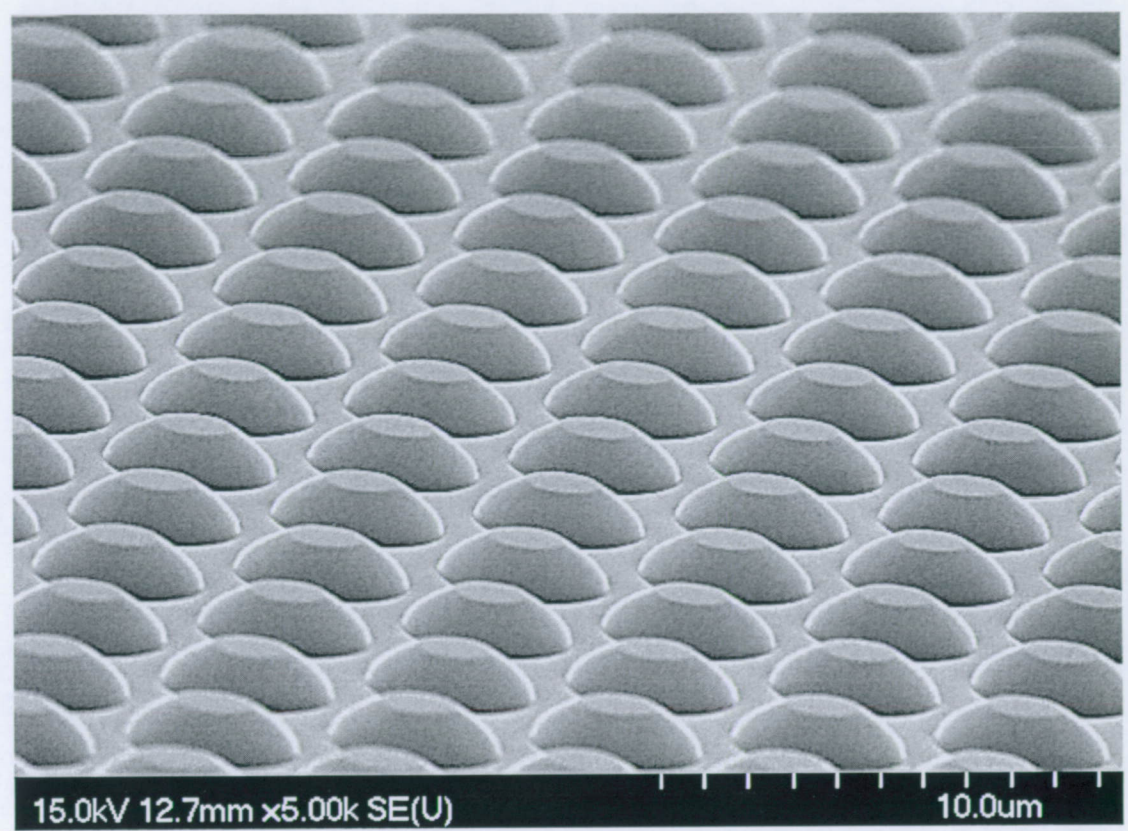
第 2C 圖



第 2D 圖

10年5月8日修正替換頁

申請修正日期：2013年5月8日



第 3 圖