



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I363486B1

(45)公告日：中華民國 101 (2012) 年 05 月 01 日

(21)申請案號：097134324

(22)申請日：中華民國 97 (2008) 年 09 月 05 日

(51)Int. Cl. : **H03B7/06 (2006.01)**(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)
新竹市大學路 1001 號

(72)發明人：陳巍仁 CHEN, WEIZEN (TW)；吳重雨 WU, CHUNG YU (TW)；虞繼堯 YU, CHI YAO (TW)

(74)代理人：黃于真；李國光

(56)參考文獻：

TW	291624	TW	200711289A
US	6621365B1	US	7154349B2
US	7405632B2		

Demirkan, M., Bruss, S.P., Spencer, R.R., "Design of Wide Tuning-Range CMOS VCOs Using Switched Coupled-Inductors", Solid-State Circuits, IEEE Journal of, On page(s): 1156 - 1163, Volume: 43 Issue: 5, May 2008

審查人員：陳臆聰

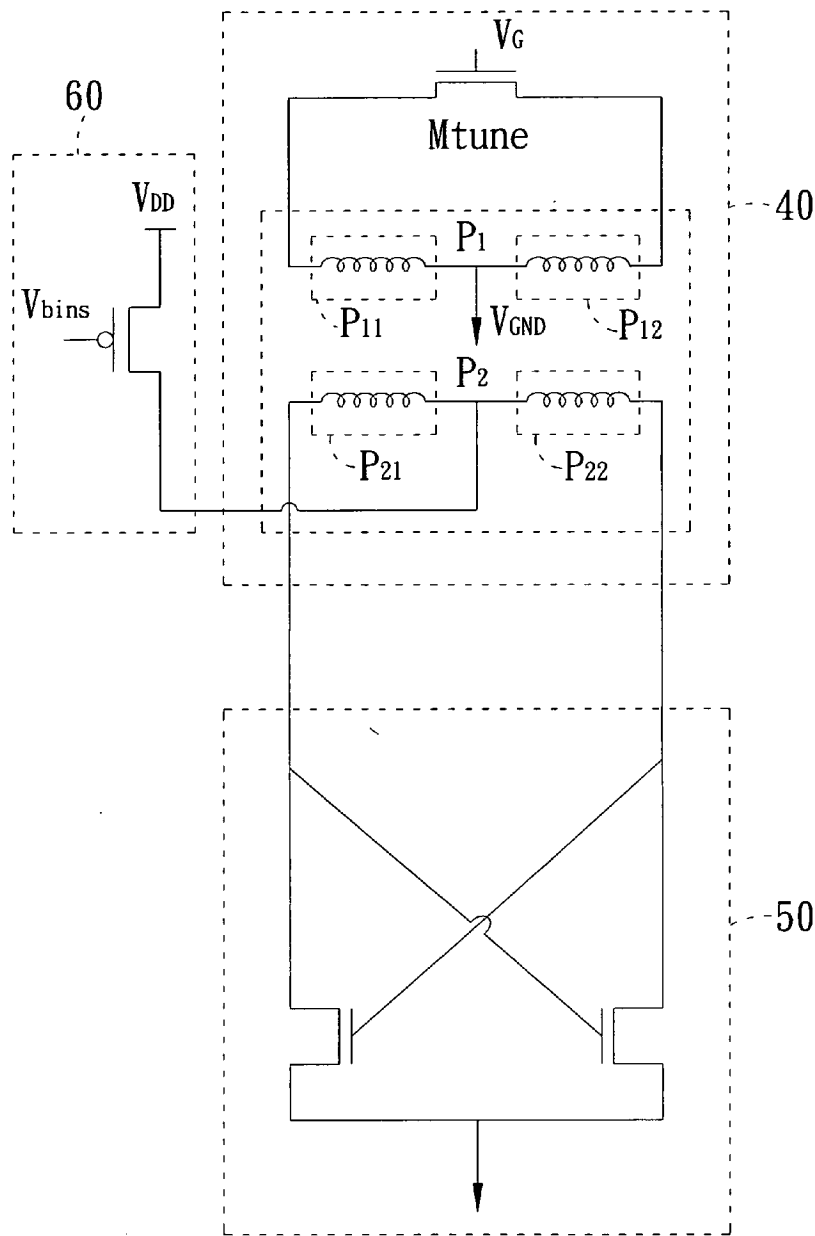
申請專利範圍項數：7 項 圖式數：9 共 22 頁

(54)名稱

使用可變電感之電壓控制振盪器

(57)摘要

一種電壓控制振盪器，其包含可變電感、負阻抗提供電路、工作電壓源及接地點。可變電感包含一變壓器及一電晶體開關，變壓器包含一次側線圈與二次側線圈，一次側線圈包含第一線圈與第二線圈，二次側線圈包含第三線圈與第四線圈。電晶體開關並聯於一次側線圈，以根據一閘極電壓調整可變電感之電感值。負阻抗提供電路並聯於二次側線圈，以補償電壓控制振盪器於振盪時之功率消耗。工作電壓源電性連接於第三線圈與第四線圈之間，接地點電性連接於第一線圈與第二線圈之間。藉此，電壓控制振盪器之振盪頻率受控於閘極電壓值。



- P1 . . . 一次側線圈
- P11 . . . 第一線圈
- P12 . . . 第二線圈
- P2 . . . 二次側線圈
- P21 . . . 第三線圈
- P22 . . . 第四線圈
- M_{tune} . . . 電晶體開關
- V_{DD} . . . 工作電壓
- V_{bias} . . . 工作偏壓
- V_G . . . 閘極電壓
- V_{GND} . . . 接地點
- 40 . . . 可變電感
- 50 . . . 負阻抗提供電路
- 60 . . . 工作電壓源

第 4 圖



日期：101年03月01日

發明專利說明書

公告本

※記號部分請勿填寫

※申請案號：097134324

※IPC分類：H03B1/06 (2006.01)

※申請日：97.09.05

一、發明名稱：

使用可變電感之電壓控制振盪器

二、中文發明摘要：

一種電壓控制振盪器，其包含可變電感、負阻抗提供電路、工作電壓源及接地點。可變電感包含一變壓器及一電晶體開關，變壓器包含一次側線圈與二次側線圈，一次側線圈包含第一線圈與第二線圈，二次側線圈包含第三線圈與第四線圈。電晶體開關並聯於一次側線圈，以根據一閘極電壓調整可變電感之電感值。負阻抗提供電路並聯於二次側線圈，以補償電壓控制振盪器於振盪時之功率消耗。工作電壓源電性連接於第三線圈與第四線圈之間，接地點電性連接於第一線圈與第二線圈之間。藉此，電壓控制振盪器之振盪頻率受控於閘極電壓值。

三、英文發明摘要：

四、指定代表圖：

(一)本案指定代表圖為：第(4)圖。

(二)本代表圖之元件符號簡單說明：

P1：一次側線圈；

P11：第一線圈；

P12：第二線圈；

P2：二次側線圈；

P21：第三線圈；

P22：第四線圈；

M_{tune} ：電晶體開關；

VDD：工作電壓；

V_{bias} ：工作偏壓；

VG：閘極電壓；

VGND：接地點；

40：可變電感；

50：負阻抗提供電路；以及

60：工作電壓源。

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

[0001] 本發明是有關於一種壓控振盪器，特別是有關於一種使用可變電感之電壓控制振盪器。

【先前技術】

[0002] 壓控振盪器(Voltage-Controlled Oscillator, VCO) 是一種以電壓輸入來控制振盪頻率的電子振盪電路。其振盪的頻率會隨著直流電壓的不同而改變，常被應用在諸如頻率調變(FM)、相位調變(PM)或脈波寬度調變(PWM)等電路。高頻壓控振盪器在控制振盪頻率時，通常是利用變容二極體C與電感L所組成的LC諧振電路來調整振盪頻率。例如提高變容二極體的逆向偏壓，使變容二極體內的空乏區加大，進而導致變容二極體內兩導體面之距離變長，因而降低電容值；藉此，LC諧振電路的頻率就會提高。反之，降低逆向偏壓時，變容二極體內的電容值會變大，LC諧振電路的頻率就會降低。而低頻壓控振盪器則依照不同的頻率範圍來使用不同的控制方法，例如以控制電流大小，來改變電容的充電速率。

[0003] 在習知技藝之CMOS電壓控制振盪器(VCO)中，如美國專利公告號第7,196,592所提出之CMOS電壓控制振盪器，其以一電容器串聯可變電阻以製作可變電容，然而，當所需要的振盪頻率升高到一定的程度時(例如60GHz)，由於可變電容品質參數(Q值)下降之故，同樣的負阻抗電路所能容忍的最大可變電容值將大幅降低，因而導致其可調整的頻率範圍下降且將無法被應用於寬頻的系統當中

[0004] 而習知技藝之使用可變電感之電壓控制振盪器，如美國專利公告號第7,268,634所提出之CMOS電壓控制振盪器，則當需要較高之頻率解析度時，必須如其所教示之使用許多CMOS開關電容對，這些需要完全開關的CMOS開關電容對將具有可觀的寄生電容、面積與複雜的佈線，因此其振盪頻率將受限於這些非理想效應。

【發明內容】

[0005] 有鑑於上述習知技藝之各項問題，本發明之目的就是在提供一種使用可變電感之電壓控制振盪器，以解決習知之電壓控制振盪器於高頻時所產生的可調整範圍下降及寄生電容過大等問題。

[0006] 根據本發明之目的，提出一種電壓控制振盪器，其包含一可變電感、一負阻抗提供電路、一工作電壓源及一接地點。可變電感包含一變壓器及一電晶體開關，變壓器包含一次側線圈與二次側線圈；一次側線圈包含第一線圈與第二線圈，且第一線圈串聯第二線圈；二次側線圈包含第三線圈與第四線圈，且第三線圈串聯第四線圈。電晶體開關並聯於一次側線圈，以根據一閘極電壓調整可變電感之電感值。負阻抗提供電路並聯於二次側線圈，以補償電壓控制振盪器於振盪時之功率消耗。工作電壓源電性連接於第三線圈與第四線圈之間，接地點電性連接於第一線圈與第二線圈之間。藉此，電壓控制振盪器之振盪頻率受控於電感值，而電感值則可由閘極電壓值來調整。

- [0007] 承上所述，因依本發明之使用可變電感之電壓控制振盪器，具有以下優點：
- [0008] (1)本發明將可使CMOS壓控振盪器或數位碼控制振盪器同時擁有相當高的振盪頻率、大頻率調整範圍與高頻率解析度。
- [0009] (2)本發明是利用變壓器與可變電阻為基礎，因而無需任何可變電容，且僅需一組可完全開關的電晶體開關即可達成可變電感的設計。若將其使用在壓控振盪器或是數位碼控制振盪器下，其將有能力操作於相當高的振盪頻率、頻率解析度並同時擁有大頻率調整範圍。
- [0010] (3)本發明可解決高頻時壓控振盪器頻率調整範圍過窄，以至於無法應用於寬頻系統的問題。且對數位碼控制振盪器而言，在相同的頻率解析度下，本發明將可達到更高的振盪頻率。

【實施方式】

- [0011] 請參閱第1圖，其係為本發明一實施例之使用變壓器與可變電阻所達成之可變電感的結構示意圖。圖中，可變電感10包括一變壓器T與一可變電阻 R_t ，且變壓器T包含一次側線圈P1與二次側線圈P2。從二次側線圈P2看入，此可變電感10可等效為等效電路20，且其等效電阻 R_{eq} 與等效電感 L_{eq} 可計算如下：

[0012]

$$L_{eq} = \frac{R_t^2 L_1^2 + \omega^2 L_1^2 L_2^2 (1 - k^2)^2}{R_t^2 L_1 + \omega^2 L_1 L_2^2 (1 - k^2)}$$

$$R_{eq} = \frac{L_1}{k^2 L_2} + \frac{\omega^2 L_1 L_2 (1 - k^2)^2}{k^2 R_t}$$

- [0013] 其中 ω 為頻率， k 為變壓器 T 之耦合參數， L_1 為一次側線圈 $P1$ 之電感值， L_2 為二次側線圈 $P2$ 之電感值。
- [0014] 由上式中可發現，當可變電阻 R_t 改變時，等效電感 L_{eq} 亦會改變。此可變電感10在極高頻時之等效電感 L_{eq} 與品質參數 $Q = R_{eq} / \omega L_{eq}$ 對於可變電阻 R_t 的關係曲線如第2圖所示。由第2圖可以看出本實施例之可變電感10在極高頻時，特別是在頻率高達60GHz時，有很穩定的品質參數 Q ，且等效電感 L_{eq} 對可變電阻 R_t 之斜率亦相對穩定。
- [0015] 請參閱第3圖，其係為本發明之可變電感以電晶體開關取代可變電阻之結構示意圖。在CMOS積體電路設計中，上述之可變電阻 R_t 可以用一個電晶體開關來實現。圖中，可變電感30係以電晶體開關 M_{tune} 並聯於變壓器 T 之一次側線圈 $P1$ 以取代可變電阻 R_t ，並藉由閘極電壓 V_G 來達到調整電阻值之目的。藉此，本發明之可變電感30可輕易地融入積體電路製程中，並透過閘極電壓 V_G 來提升對於可變電阻 R_t 之調控精準度。
- [0016] 請繼續參閱第4圖，其係為本發明之使用可變電感之電壓控制振盪器之結構示意圖。圖中，本發明之電壓控制振盪器包含一可變電感40、一負阻抗提供電路50、一工作電壓源60及一接地點 $VGND$ 。可變電感40之工作原理已詳述於前，在此不予贅述，而僅揭示其於本發明一實施例之結構如下：可變電感40包含一變壓器 T 及一電晶體開關

M_{tune} ，變壓器T包含一次側線圈P1與二次側線圈P2；一次側線圈P1包含第一線圈P11與第二線圈P12，且第一線圈P11串聯第二線圈P12；二次側線圈P2包含第三線圈P21與第四線圈P22，且第三線圈P21串聯第四線圈P22。電晶體開關 M_{tune} 並聯於一次側線圈P1，以根據一閘極電壓VG調整可變電感40之電感值；因此，電晶體開關 M_{tune} 可為一NMOS場效電晶體開關、一PMOS場效電晶體開關或一CMOS場效電晶體開關。

[0017] 電壓控制振盪器之負阻抗提供電路50並聯於二次側線圈P2，以補償電壓控制振盪器於振盪時之功率消耗，此負阻抗提供電路50之結構與工作原理為習知此技藝者所知悉，在此不予贅述而僅提供如第4圖所示之負阻抗提供電路50以作為一實施例，並非以此為限；亦即，於本技術領域中具有通常知識者，可輕易設計出其他結構之負阻抗提供電路而不妨礙本發明之施行。

[0018] 工作電壓源60電性連接於第三線圈P21與第四線圈P22之間，以提供一工作電壓VDD予電壓控制振盪器；此外，工作電壓源60於一實施例中可串接一工作偏壓Vbias以接收諸如頻率調變(FM)、相位調變(PM)或脈波寬度調變(PWM)等電壓訊號。最後，接地點VGND則電性連接於第一線圈P11與第二線圈P12之間。藉此，電壓控制振盪器之振盪頻率受控於電感值，而電感值則可由閘極電壓值來調整。亦即，改變閘極電壓 V_G 即可改變其振盪頻率。第5圖即為使用130nm CMOS時，閘極電壓 V_G 與振盪頻率的關係曲線圖；由圖中可發現振盪頻率接近60GHz時，此

壓控振盪器仍有約16.63%(51~60GHz)的頻率調整範圍

。

[0019] 請參閱第6圖，其係為本發明一實施例之使用可變電感之電壓控制振盪器之結構示意圖。於本實施例中，電晶體開關 M_{tune} 係以一場效電晶體開關陣列70來取代之；藉此，場效電晶體開關陣列70可使本發明之壓控振盪器具有頻率粗調機制與頻率細調機制。亦即，場效電晶體開關陣列70可包含一受控於類比電壓訊號 V_{fine} 的場效電晶體開關及 $n+1$ 個受控於數位電壓訊號Bit 0~Bit n的場效電晶體開關；上述之諸多場效電晶體開關可彼此並聯而構成上述之場效電晶體開關陣列70。藉此，本實施例可透過數位電壓訊號Bit 0~Bit n對壓控振盪器進行粗調，並透過類比電壓訊號 V_{fine} 對其進行細調。值得注意的是，場效電晶體開關陣列70可藉由切割電晶體開關 M_{tune} 來達成，因而不增加其寄生電容。此外，當本發明之使用可變電感之電壓控制振盪器應用於高頻高解析數位碼控制振盪器(DCO)時，可將場效電晶體開關陣列70設計為如第7圖所示之場效電晶體開關陣列71，進而完全由數位碼控制器來調控數位電壓訊號Bit 0~Bit n；而且，若需要增加頻率解析度時，亦可採用如第8圖所示之具有開關電阻對之場效電晶體開關陣列72。承上所述，數位電壓訊號Bit 0~Bit n較佳可連接一使用fractional-N控制碼之數位控制器，以達到高頻率解析度之要求。

[0020] 最後，請參考第9圖，其係為本發明一實施例之電壓控制振盪器之結構示意圖。圖中，可變電感40、負阻抗提供

電路50與工作電壓源60之詳細實施方式皆已敘述於前，在此不予贅述。本實施例之電壓控制振盪器更可包括一可變電容80，此可變電容80係並聯於二次側線圈P2，以增加本實施例之電壓控制振盪器的頻率調整範圍。此外，若為了提高本實施例之電壓控制振盪器的頻率解析度，則可變電容80亦可由一開關電容陣列來實現之。

[0021] 以上所述僅為舉例性，而非為限制性者。任何未脫離本發明之精神與範疇，而對其進行之等效修改或變更，均應包含於後附之申請專利範圍中。

【圖式簡單說明】

[0022] 第1圖係為本發明一實施例之變壓器與可變電阻所組成之可變電感的結構示意圖；

第2圖係為本發明一實施例之可變電感之等效電感與品質參數對於可變電阻之關係曲線圖；

第3圖係為本發明之可變電感以電晶體開關取代可變電阻之結構示意圖；

第4圖係為本發明之使用可變電感之電壓控制振盪器之結構示意圖；

第5圖係為本發明之電壓控制振盪器之開極電壓與振盪頻率的關係曲線圖；

第6圖係為本發明一實施例之電壓控制振盪器之結構示意圖；

第7圖係為本發明一實施例之場效電晶體開關陣列之結構示意圖；

第8圖係為本發明一實施例之具有開關電阻對之場效電晶

體開關陣列之結構示意圖；以及

第9圖係為本發明一實施例之電壓控制振盪器之結構示意圖。

【主要元件符號說明】

- [0023] Bit0~Bitn：數位電壓訊號；
- Leq：等效電感；
- Mtune：電晶體開關；
- P1：一次側線圈；
- P11：第一線圈；
- P12：第二線圈；
- P2：二次側線圈；
- P21：第三線圈；
- P22：第四線圈；
- Req：等效電阻；
- Rt：可變電阻；
- T：變壓器；
- Vbias：工作偏壓；
- VDD：工作電壓；
- Vfine：類比電壓訊號；
- VG：閘極電壓；
- VGND：接地點；
- 10、30、40：可變電感；
- 20：等效電路；
- 50：負阻抗提供電路；
- 60：工作電壓源；
- 70、71、72：場效電晶體開關陣列；以及

80：可變電容。

七、申請專利範圍：

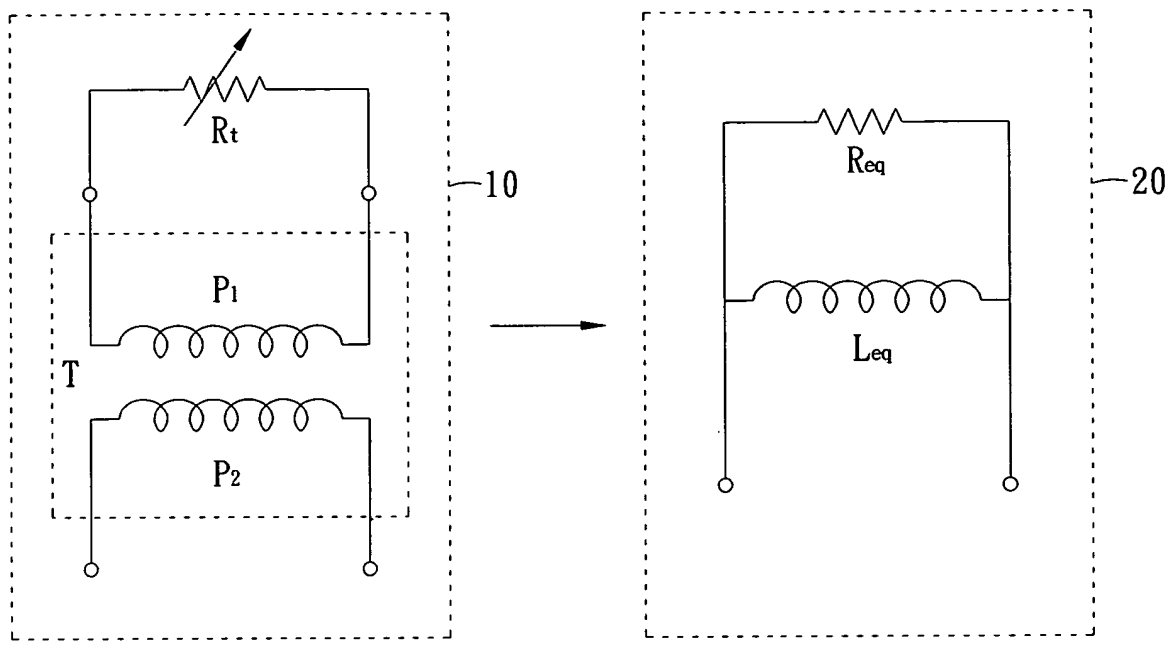
1. 一種電壓控制振盪器，其包含：
 - 一可變電感，其包含：
 - 一變壓器，包含一一次側線圈與一二次側線圈，該一次側線圈包含一第一線圈與一第二線圈，且該第一線圈串聯該第二線圈，該二次側線圈包含一第三線圈與一第四線圈，且該第三線圈串聯該第四線圈；以及
 - 一電晶體開關，係並聯於該一次側線圈，用以根據一閘極電壓調整該可變電感之一電感值；
 - 一負阻抗提供電路，係並聯於該二次側線圈，用以補償該電壓控制振盪器於振盪時之功率消耗；
 - 一工作電壓源，係電性連接於該第三線圈與該第四線圈之間；以及
 - 一接地點，係電性連接於該第一線圈與該第二線圈之間；
 - 其中，該電壓控制振盪器之一振盪頻率係受控於該電感值；
 - 其中，該電晶體開關為一場效電晶體開關陣列，該場效電晶體開關陣列受控於一數位控制器，該數位控制器為一使用fractional-N控制碼之數位控制器。
2. 如申請專利範圍第1項所述之電壓控制振盪器，其中該電晶體開關包含一NMOS場效電晶體開關、一PMOS場效電晶體開關或一CMOS場效電晶體開關。
3. 如申請專利範圍第1項所述之電壓控制振盪器，其中該場效電晶體開關陣列之一部份場效電晶體係用以頻率細調。
4. 如申請專利範圍第3項所述之電壓控制振盪器，其中該場

效電晶體開關陣列之另一部份場效電晶體係用以頻率粗調

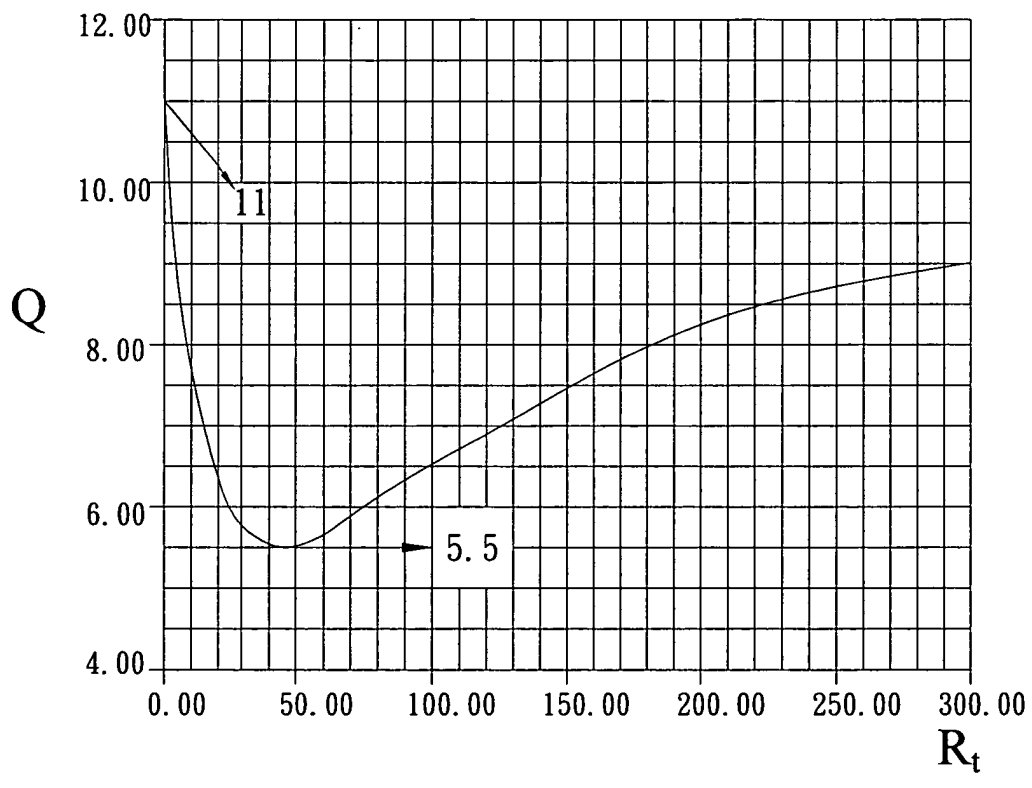
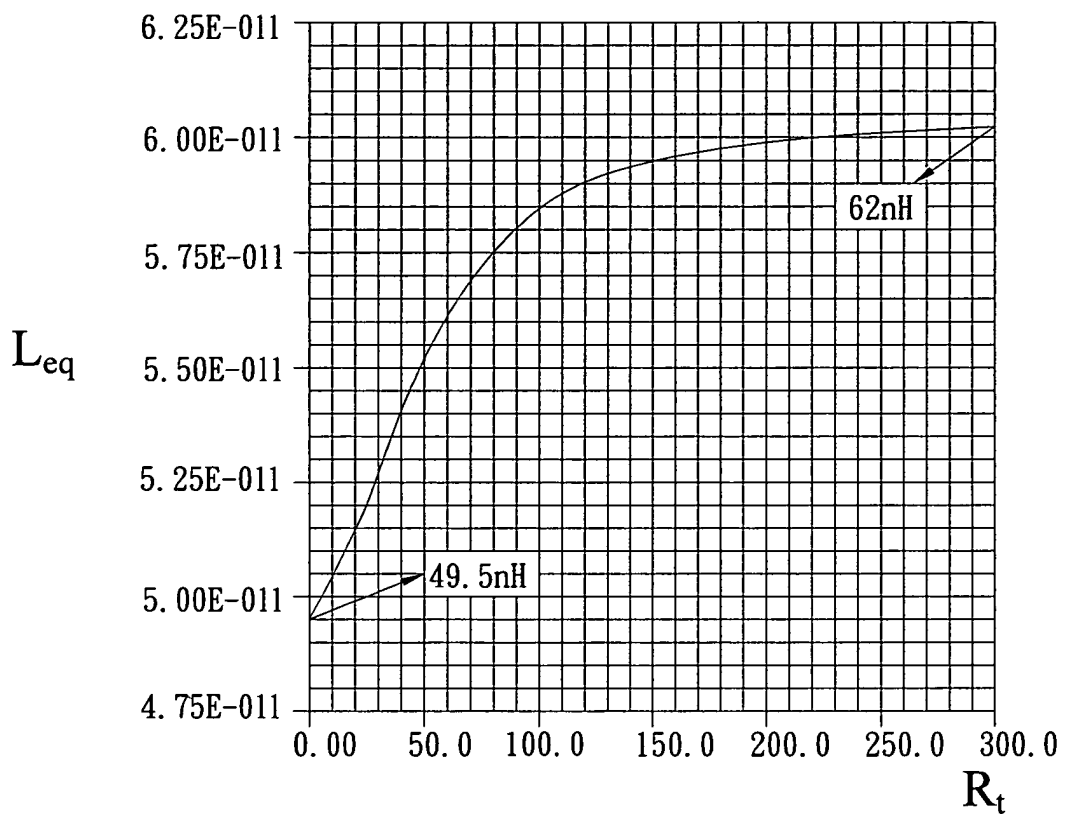
。

- 5 . 如申請專利範圍第1項所述之電壓控制振盪器，其中該二次側線圈可並聯一可變電容以增加該電壓控制振盪器之一頻率調整範圍。
- 6 . 如申請專利範圍第1項所述之電壓控制振盪器，其中該二次側線圈可並聯一開關電容陣列以提高該電壓控制振盪器之一頻率解析度。
- 7 . 如申請專利範圍第1項所述之電壓控制振盪器，其中該工作電壓源進一步串接一工作偏壓，以接收頻率調變(FM)、相位調變(PM)或脈波寬度調變(PWM)之電壓訊號。

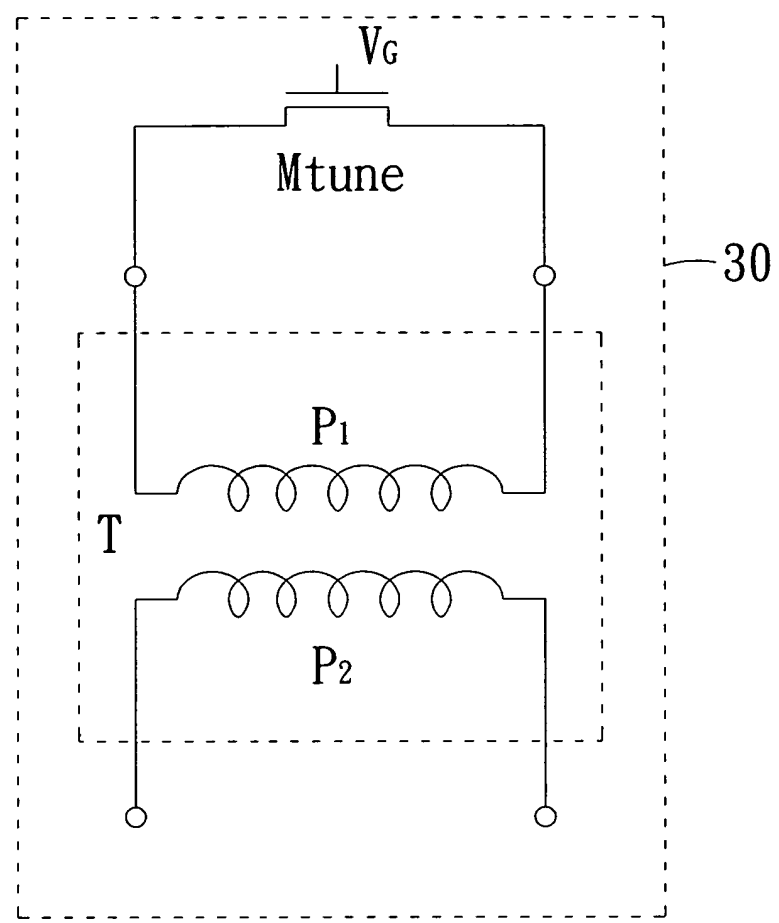
八、圖式：



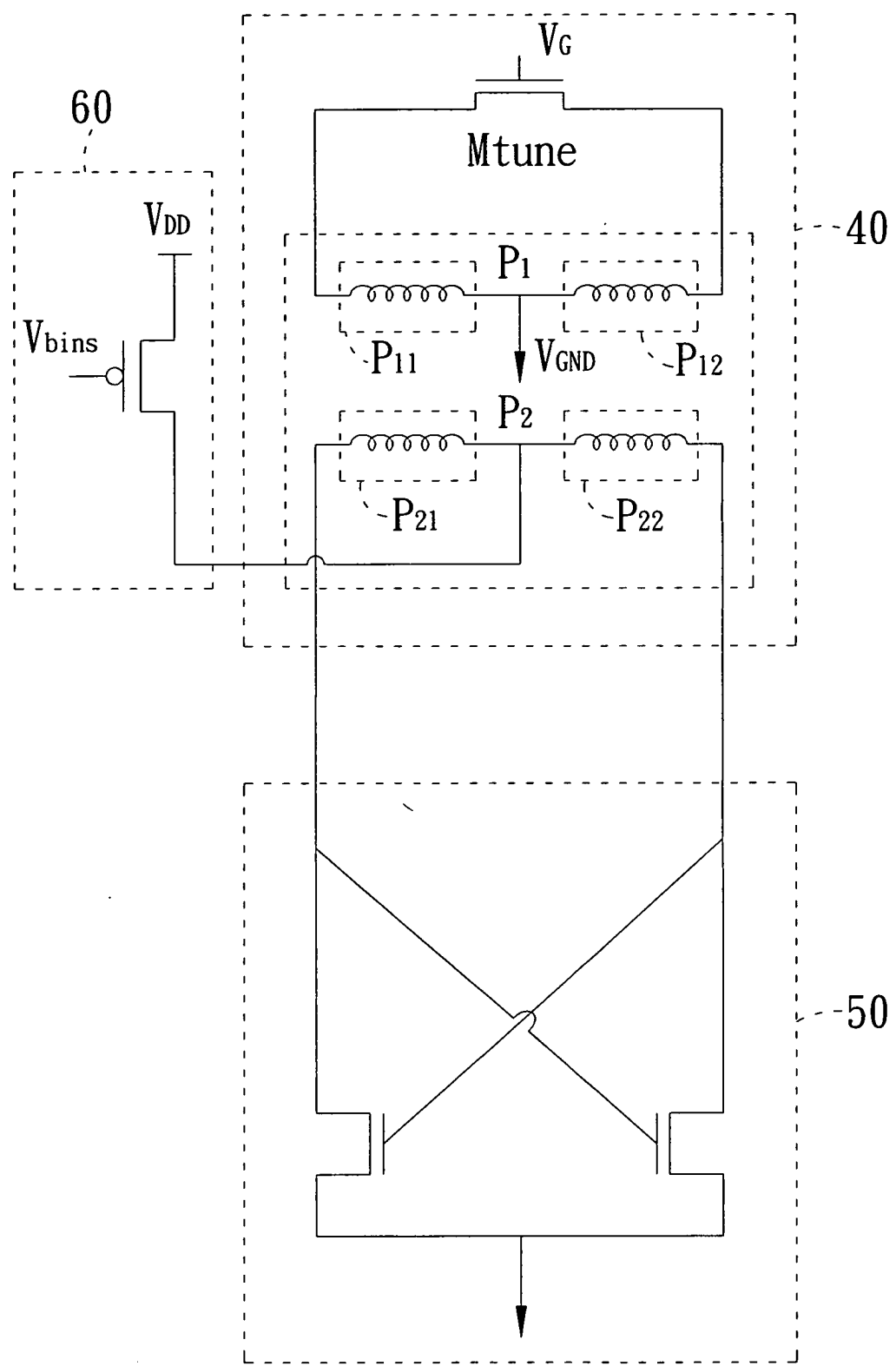
第 1 圖



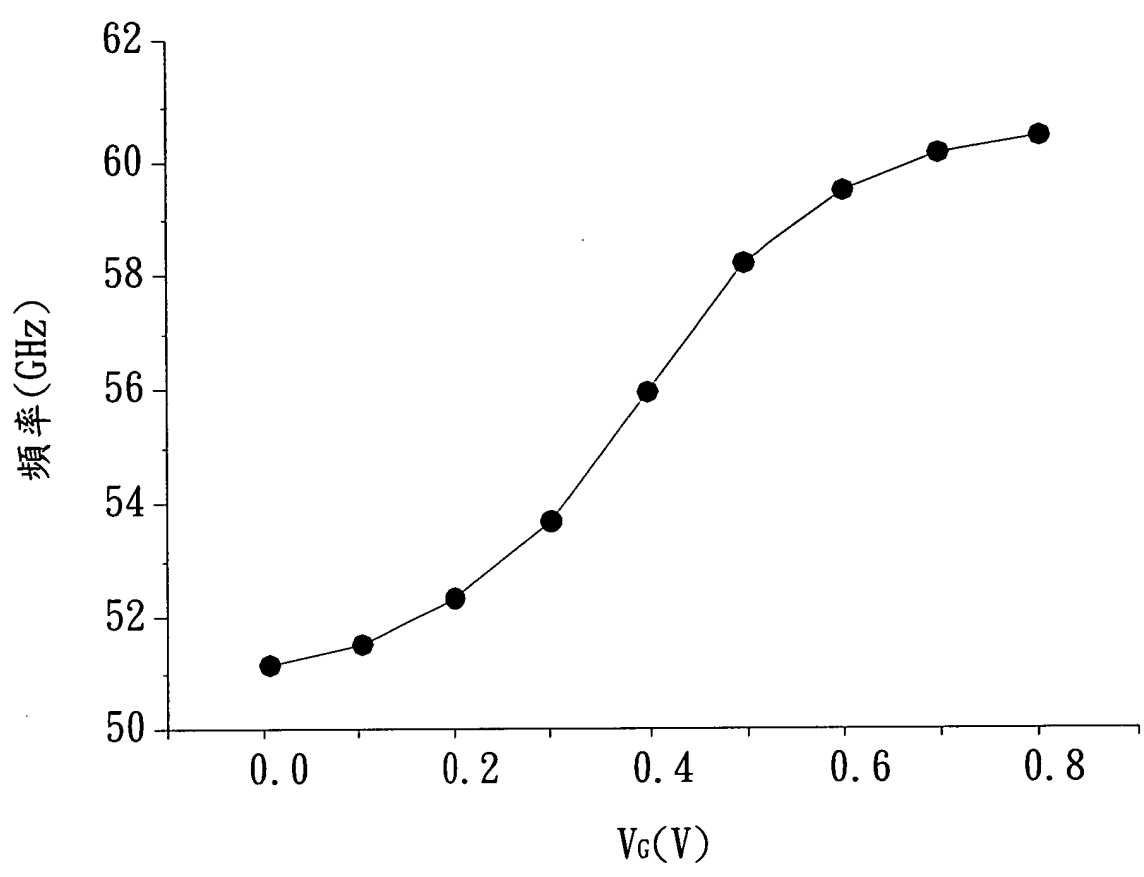
第 2 圖



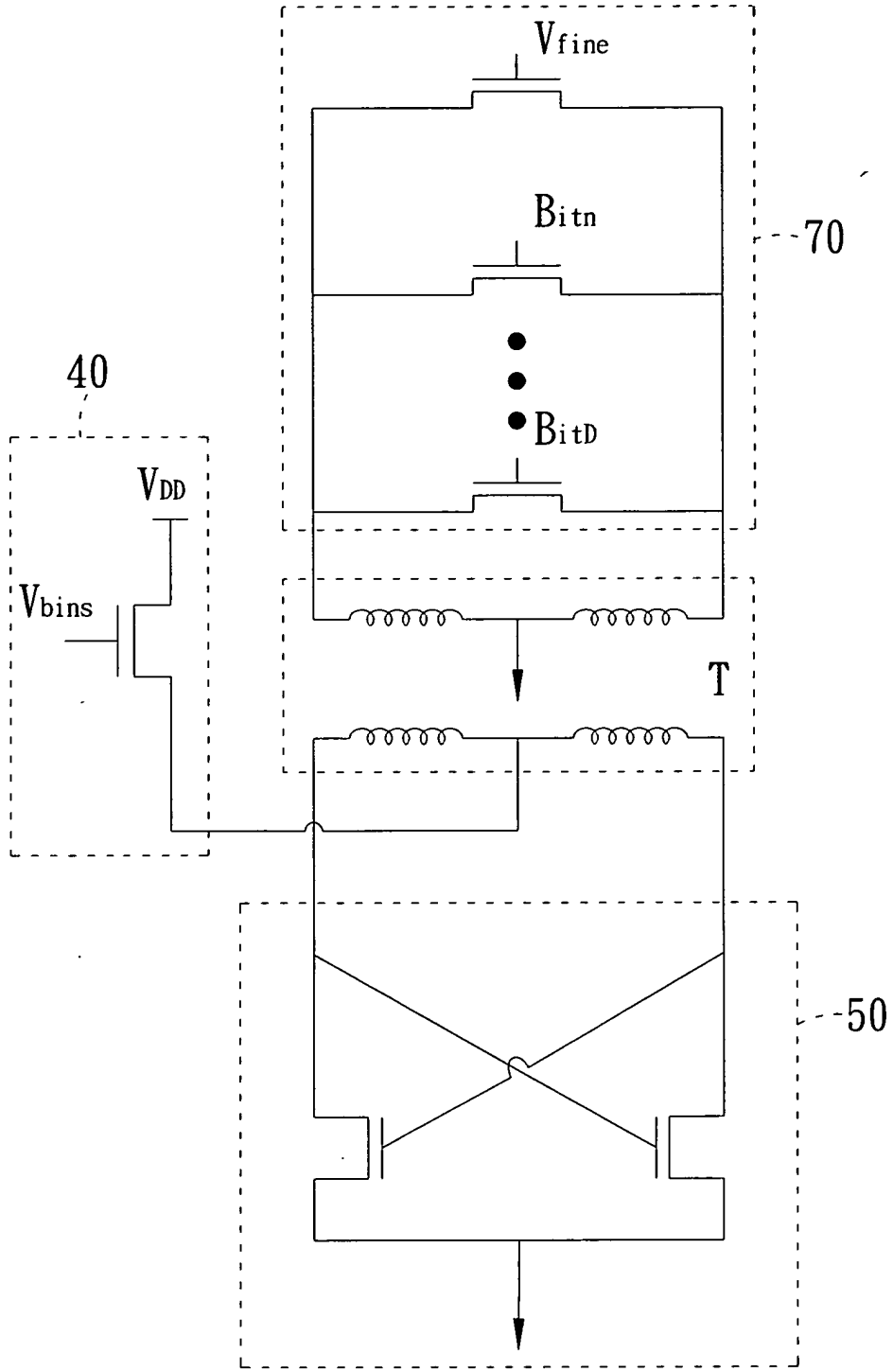
第 3 圖



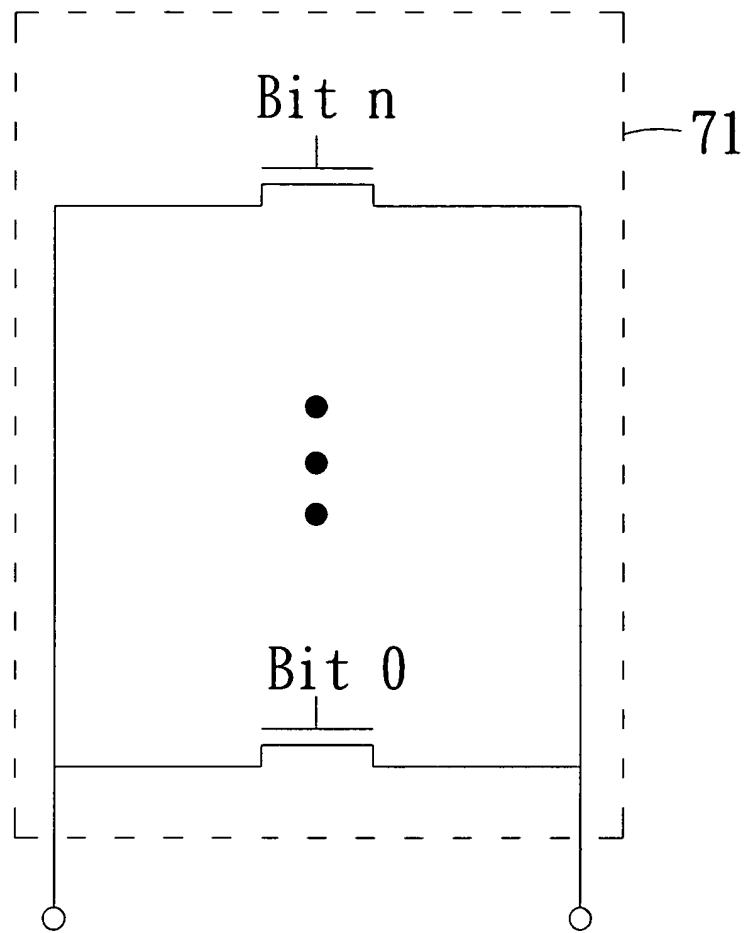
第 4 圖



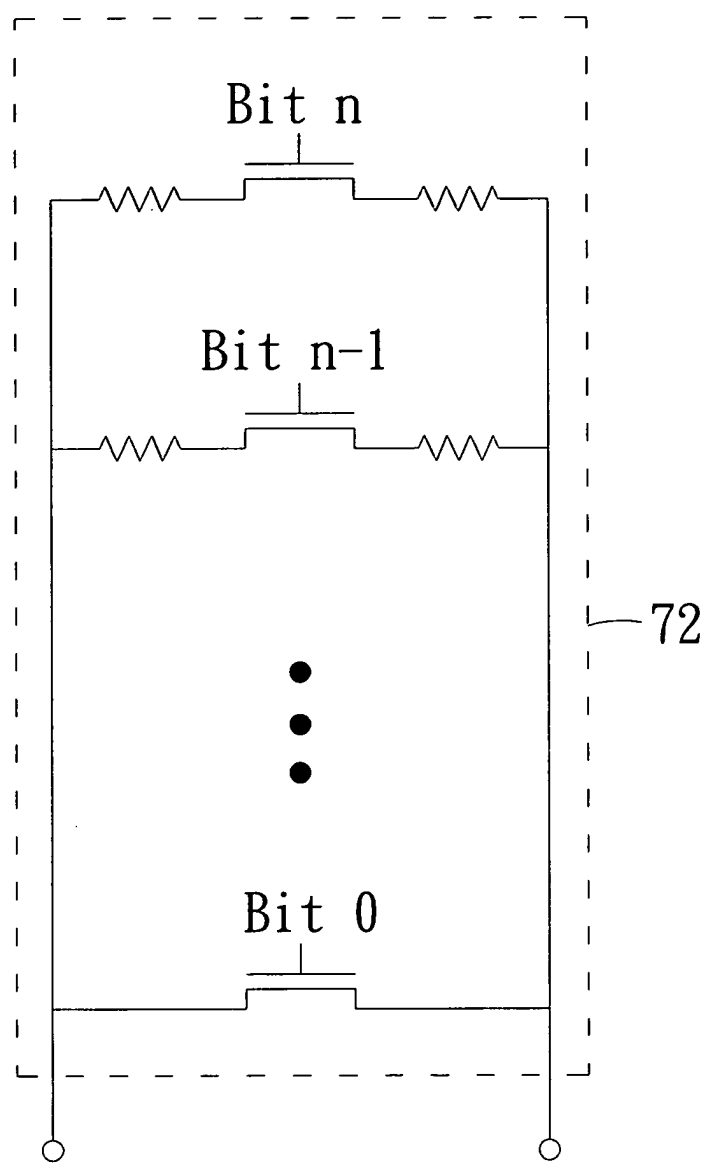
第 5 圖



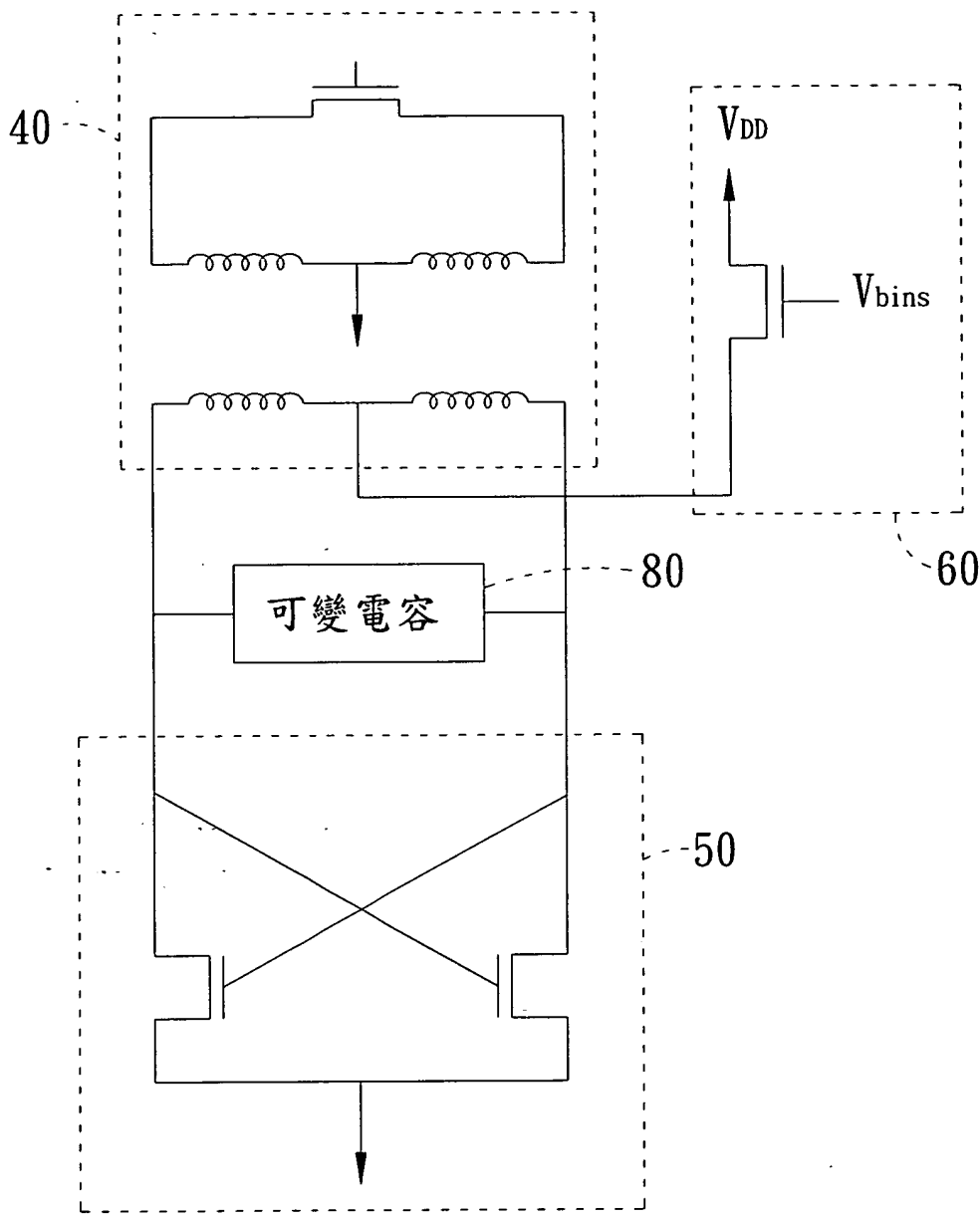
第 6 圖



第 7 圖



第 8 圖



第 9 圖