



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I362825B1

(45) 公告日：中華民國 101 (2012) 年 04 月 21 日

(21) 申請案號：097144627

(22) 申請日：中華民國 97 (2008) 年 11 月 19 日

(51) Int. Cl. : **H03D7/12 (2006.01)**(71) 申請人：國立交通大學 (中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)  
新竹市大學路 1001 號

(72) 發明人：郭建男 KUO, CHIEN NAN (TW) ; 陳煥昇 CHEN, HUAN SHENG (TW)

(74) 代理人：陳昭誠

(56) 參考文獻：

TW I281772B

TW 200729726A

US 2004/0207464A1

US 2008/0068052A1

US 2008/0258783A1

審查人員：陳臆聰

申請專利範圍項數：20 項 圖式數：5 共 25 頁

(54) 名稱

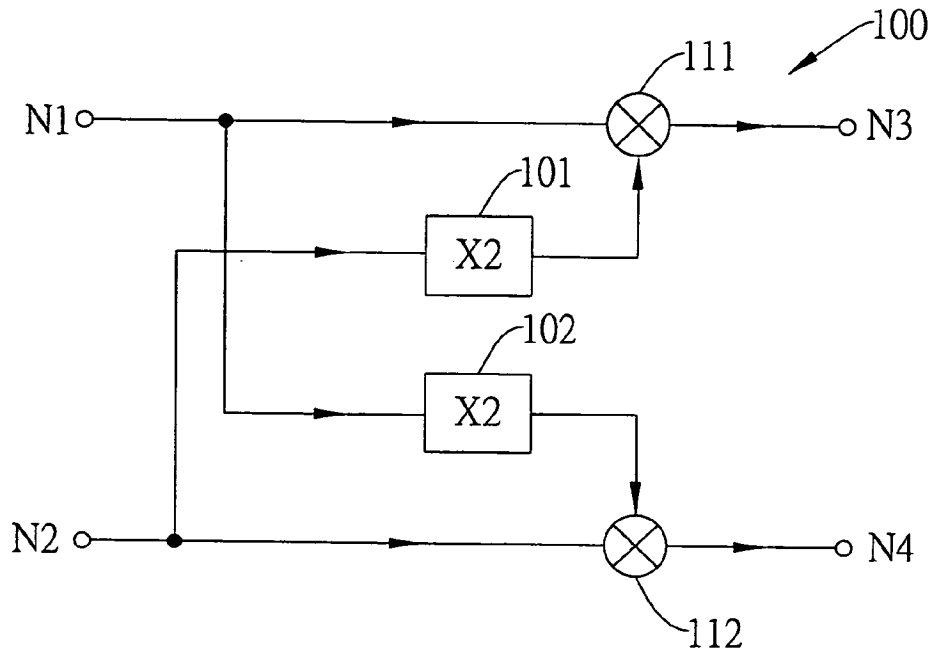
實現輸出具有三倍頻正交信號之電路及方法

CIRCUIT AND METHOD FOR IMPLEMENTING THE THIRD HARMONIC FREQUENCY I/Q SIGNAL

(57) 摘要

一種實現輸出具有三倍頻正交信號之電路與方法，係應用於相位正交之二個輸入信號，其先利用倍頻器接收該二個輸入信號並分別產生二個倍頻信號，再藉由混波器將相對應的輸入信號以及該倍頻信號進行混波，俾分別產生具有頻率為輸入信號之頻率之三倍且相位正交之二個輸出信號，藉此，無需甚大之輸入信號振幅，即可提供功率消耗較低、頻寬範圍大且可實現為任意製程上之高頻信號源之三倍頻正交信號。

A circuit and method for implementing the third harmonic frequency I/Q signal, have I/Q differential fundamental signal. The input differential signal is first utilized to generate the second harmonic through a frequency doubler consisting of a differential pair, and then the second harmonic signal is multiplied to the fundamental signal to generate the output signal at the third harmonic frequency. The I/Q signal paths are coupled through the doubler to maximize the output amplitude. The mixer load can be inductive element or a resonator.



- 100 . . . 實現輸出具有三倍頻正交信號之電路
- 101 . . . 第一倍頻器
- 102 . . . 第二倍頻器
- 111 . . . 第一混波器
- 112 . . . 第二混波器
- N1 . . . 第一輸入端
- N2 . . . 第二輸入端
- N3 . . . 第一輸出端
- N4 . . . 第二輸出端

第 1 圖

# 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：97144627

※申請日：97.11.19      ※IPC 分類：H03D 7/2 (2006.01)

## 一、發明名稱：(中文/英文)

實現輸出具有三倍頻正交信號之電路及方法

CIRCUIT AND METHOD FOR IMPLEMENTING THE THIRD  
HARMONIC FREQUENCY I/Q SIGNAL

## 二、中文發明摘要：

一種實現輸出具有三倍頻正交信號之電路與方法，係應用於相位正交之二個輸入信號，其先利用倍頻器接收該二個輸入信號並分別產生二個倍頻信號，再藉由混波器將相對應的輸入信號以及該倍頻信號進行混波，俾分別產生具有頻率為輸入信號之頻率之三倍且相位正交之二個輸出信號，藉此，無需甚大之輸入信號振幅，即可提供功率消耗較低、頻寬範圍大且可實現為任意製程上之高頻信號源之三倍頻正交信號。

## 三、英文發明摘要：

A circuit and method for implementing the third harmonic frequency I/Q signal, have I/Q differential fundamental signal. The input differential signal is first utilized to generate the second harmonic through a frequency doubler consisting of a differential pair, and then the second harmonic signal is multiplied to the fundamental signal to generate the output signal at the third harmonic frequency. The I/Q signal paths are coupled through the doubler to maximize the output amplitude. The mixer load can be inductive element or a resonator.

#### 四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

100	實現輸出具有三倍頻正交信號之電路
101	第一倍頻器
102	第二倍頻器
111	第一混波器
112	第二混波器
N1	第一輸入端
N2	第二輸入端
N3	第一輸出端
N4	第二輸出端

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：  
無。

## 六、發明說明：

### 【發明所屬之技術領域】

本發明所揭示係關於射頻積體電路設計領域，更具體而言，係為一種應用於寬頻無線通訊系統之實現輸出具有三倍頻正交信號之電路與方法。

### 【先前技術】

目前毫米波頻段的規劃及系統格式制定正在進行中，例如：IEEE 802.15.3c。未來市場可包含所有近距離高速通訊需求之商品，例如：高畫質多媒體介面(HDMI)、高速無線檔案傳輸、汽車防撞雷達以及影像成像技術，未來市場將相當龐大。

由於在毫米波频段直接使用壓控振盪器(Voltage-controlled Oscillator, VCO)產生本地振盪信號會造成其相位雜訊(phase noise)品質較差，因此常使用一個在較低頻之壓控振盪器搭配一個頻率乘法器來達到提供高頻振盪信號之目的。另外，於近代通訊系統應用上，常常需要具有正交相位之信號源以提供信號進行頻率轉換。然而，高頻信號源因元件品質不善而不易設計。頻率乘法器之主要目的係使系統可以使用較低頻率之信號來完成頻率合成(frequency synthesize)，以減低鎖相迴路的負擔。

目前產生倍頻信號之主要方式係將電晶體操作在strong non-linear 區以得到方波的輸出，接著再經由一個濾波器得到所需要頻率之信號。然而，這種方式往往效率不高，也就是說，這種方式必須消耗較大之功率，且需要振

幅較大之輸入信號以使得電晶能夠操作在 strong non-linear 區。

綜上所述，如何發展一種用於無線寬頻通訊系統，且無需甚大之輸入信號振幅之實現輸出具有三倍頻正交信號之電路及方法，以提供具有三倍頻之正交信號，且具有較大頻寬範圍以及較低之功率消耗，同時可實現於任意製程上，無疑係為此應用領域中迫切面對之課題。

### 【發明內容】

本發明係提供一種無需甚大之輸入信號振幅即可實現輸出具有三倍頻正交信號之電路與方法。

本發明係提供一種具有較大頻寬範圍之實現輸出具有三倍頻正交信號之電路及方法。

本發明係提供一種較低之功率消耗之實現輸出具有三倍頻正交信號之電路及方法。

本發明係提供一種可實現為任意製程上之高頻信號源之實現輸出具有三倍頻正交信號之電路及方法。

承上述，本發明所提供之實現輸出具有三倍頻正交信號之電路，係應用於具有頻率為  $f_0$  之第一輸入信號以及與該頻率為  $f_0$  之第一輸入信號相位正交且頻率為  $f_0$  之第二輸入信號，該實現輸出具有三倍頻正交信號之電路包括：第一輸入端，係用以供輸入該頻率為  $f_0$  之第一輸入信號；第二輸入端，係用以供輸入該頻率為  $f_0$  之第二輸入信號；第一倍頻器，係電氣連接至該第二輸入端，用以接收該頻率為  $f_0$  之第二輸入信號以產生包含頻率為兩倍  $f_0$  之信號之第

二倍頻信號；第二倍頻器，係電氣連接至該第一輸入端，用以接收該頻率為  $f_0$  之第一輸入信號以產生包含頻率為兩倍  $f_0$  之信號之第一倍頻信號；第一混波器，係電氣連接至該第一輸入端與第一倍頻器，用以接收並混波該頻率為  $f_0$  之該第一輸入信號與該包含頻率為兩倍  $f_0$  之信號之第二倍頻信號，以產生包含頻率為三倍  $f_0$  之信號之第一輸出信號；第二混波器，係電氣連接至該第二輸入端與第二倍頻器，用以接收並混波該頻率為  $f_0$  之該第二輸入信號與該包含頻率為兩倍  $f_0$  之信號之第一倍頻信號，以產生包含頻率為三倍  $f_0$  之信號之第二輸出信號；第一輸出端，係電氣連接至該第一混波器，用以輸出該第一輸出信號；以及第二輸出端，係電氣連接至該第二混波器，用以輸出該第二輸出信號。

承上述，本發明所提供之實現輸出具有三倍頻正交信號之方法，係應用於如本發明之實現輸出具有三倍頻正交信號之電路，該實現輸出具有三倍頻正交信號之方法包括以下步驟：於分別輸入該第一輸入信號以及該第二輸入信號於該第一輸入端以及該第二輸入端時，分別透過該第一倍頻器以及該第二倍頻器接收該第二輸入信號以及該第一輸入信號，並分別據以產生該第二倍頻信號以及該第一倍頻信號；分別透過該第一混波器以及該第二混波器接收該第一輸入信號與該第二倍頻信號以及該第二輸入信號與該第一倍頻信號，並分別據以產生該第一輸出信號以及該第二輸出信號；以及輸出該第一輸出信號與該

第二輸出信號。

綜上所述，本發明之實現輸出具有三倍頻正交信號之電路與方法，係應用於相位正交之二個輸入信號，其先利用倍頻器接收該二個輸入信號並分別產生二個倍頻信號，再藉由混波器將相對應的輸入信號以及該倍頻信號進行混波，俾分別產生具有頻率為輸入信號之頻率之三倍且相位正交之二個輸出信號，因此，本發明係藉由倍頻器以及混波器所構成的電路架構，即可實現輸出具有三倍頻正交信號，相較於先前技術，本發明無需甚大之輸入信號振幅，功率消耗亦較低，頻寬範圍亦較大且可實現為任意製程上之高頻信號源。

### 【實施方式】

以下實施例係充分且詳細地描述以使熟悉本領域之技藝人士可製造及使用本發明，其他實施例依此揭露可明瞭而理解。

於下列敘述中，給定多個實施例之詳細說明以提供本發明之完整瞭解。為避免模糊本發明，一些習知的電路架構細節未詳細地揭露。同樣地，用以配合本發明實施例進行說明之所有圖式係為概略圖且未依實際比例進行繪製。

參照第 1 圖，顯示本發明之實現輸出具有三倍頻正交信號之電路之第一實施例的架構圖，該實現輸出具有三倍頻正交信號之電路 100 係應用於具有頻率為  $f_0$  之第一輸入信號以及與該頻率為  $f_0$  之第一輸入信號相位正交且頻率為  $f_0$  之第二輸入信號，其中，該實現輸出具有三倍頻正交信



號之電路包括有第一輸入端 N1、第二輸入端 N2、第一倍頻器 101、第二倍頻器 102、第一混波器 111、第二混波器 112、第一輸出端 N3 以及第二輸出端 N4。

以下即針對本發明之實現輸出具有三倍頻正交信號之電路之第一實施例之上揭物件進行詳細說明：

該第一輸入端 N1，係用以供輸入頻率為  $f_0$  之第一輸入信號，該第二輸入端 N2，係用以供輸入頻率為  $f_0$  之第二輸入信號，該第一倍頻器 101，係電氣連接至該第二輸入端 N2，用以接收從該第二輸入端 N2 輸入之頻率為  $f_0$  之該第二輸入信號以產生包含頻率為兩倍  $f_0$  之信號之第二倍頻信號。該第二倍頻器 102 係電氣連接至該第一輸入端 N1，用以接收從該第一輸入端 N1 輸入之頻率為  $f_0$  之該第一輸入信號以產生頻率為兩倍  $f_0$  之第一倍頻信號，該第一混波器 111，係電氣連接至該第一輸入端 N1 與該第一倍頻器 101，用以接收自該第一輸入端 N1 傳來之頻率為  $f_0$  之該第一輸入信號，以及自該第一倍頻器 101 傳來之頻率為兩倍  $f_0$  之該第二倍頻信號，並據以混波而產生頻率為三倍  $f_0$  之信號之第一輸出信號至該第一輸出端 N3。第二混波器 112，係電氣連接至該第二輸入端 N2 與該第二倍頻器 102，用以接收自該第二輸入端 N2 傳來之頻率為  $f_0$  之該第二輸入信號，以及自該第二倍頻器 102 傳來之頻率為兩倍  $f_0$  之該第一倍頻信號，並據以混波而產生頻率為三倍  $f_0$  之信號之第二輸出信號至該第二輸出端 N5。

舉例而言，而非限制，自該第一輸入端 N1 輸入之該

第一輸入信號具有頻率  $f_0$ ，而自該第一倍頻器 101 輸入之該第二倍頻信號具有頻率  $f_1$  (兩倍  $f_0$ )，藉由該第一混波器 111 混波後可於該第一輸出端 N3 產生頻率為  $f_0+f_1$  之該第一輸出信號 (其至少具有 3 倍  $f_0$  之頻率)。

舉例而言，而非限制，自該第二輸入端 N2 輸入之該第二輸入信號具有頻率  $f_2$ ，而自該第二倍頻器 102 輸入之該第一倍頻信號具有頻率  $f_4$  (兩倍  $f_0$ )，藉由該第二混波器 112 混波後可於該第二輸出端 N4 產生頻率為  $f_2+f_4$  之該第二輸出信號 (其至少具有 3 倍  $f_0$  之頻率)。

需要特別說明的是，本發明中用於實現輸出具有三倍頻交信號之電路 100 係為將直流偏壓電流再利用之疊加架構，且為 I/Q 路徑耦合電路架構，用以於該第一輸入信號以及該第二輸入信號非相位正交時，不將非相位正交之該第一輸入信號以及該第二輸入信號之頻率放大三倍，而將非相位正交之該第一輸入信號以及該第二輸入信號維持原狀。

於本實施例中，該第一倍頻器 101、該第二倍頻器 102、該第一混波器 111 以及該第二混波器 112 係利用電晶體來實現，該電晶體可為 BJT 或是 FET 電晶體。

承上所述，於該第一輸出端 N3 與該第二輸出端 N4 上所產生之該第一輸出信號與該第二輸出信號，具有將該第一輸入信號與該第二輸入信號頻率加總之效果，且該第一輸出信號與該第二輸出信號相對於該第一輸入信號與該第二輸入信號之增益，係決定於該第一輸入信號與該第二

輸入信號間之相位差，與該第一混波器 111 與該第二混波器 112 之負載形式。

參照第 2 圖，顯示本發明之實現輸出具有三倍頻正交信號之電路之第二實施例的架構圖。該實現輸出具有三倍頻正交信號之電路 200 係包括有第一倍頻器 201、第二倍頻器 202、第一混波器 211、第二混波器 212、第一帶通濾波器 (band-pass filter) 221、第二帶通濾波器 (band-pass filter) 221。

以下即針對本發明之實現輸出具有三倍頻正交信號之電路之第二實施例之上揭物件並配合信號的傳輸進行詳細說明：

第一輸入信號  $I_{f_0}$  與第二輸入信號  $Q_{f_0}$  為兩組相位正交之差動輸入信號，頻率皆在一倍頻 ( $f_0$ )。該第一倍頻器 201 係用以接收該第二輸入信號  $Q_{f_0}$  並輸出頻率在二倍頻 ( $2f_0$ ) 之第二倍頻信號  $A_{2f_0}$ 。該第二倍頻器 202 係用以接收該第一輸入信號  $I_{f_0}$  並輸出頻率為二倍頻之第一倍頻信號  $B_{2f_0}$ 。接著，該第一混波器 211 將該第一輸入信號  $I_{f_0}$  與該第二倍頻信號  $A_{2f_0}$  進行混波，並產生頻率在三倍頻 ( $3f_0$ ) 之第一輸出信號  $A_{3f_0}$ 。該第二混波器 212 將該第二輸入信號  $Q_{f_0}$  與該第一倍頻信號  $B_{2f_0}$  進行混波，並產生頻率為三倍頻 ( $3f_0$ ) 之該第二輸出信號  $B_{3f_0}$ ，其中，該第一輸出信號  $A_{3f_0}$  與該第二輸出信號  $B_{3f_0}$  彼此相位為正交。

需說明的是，此第二實施例與第一實施例之最大差別在於本實施例中，經由該第一混波器 211 與該第二混波器

212 所產生之該第一輸出信號  $A_{3f_0}$  與該第二輸出信號  $B_{3f_0}$  可能包含了該第一輸出信號  $A_{3f_0}$  與該第二輸出信號  $B_{3f_0}$  之外的其他諧波(不同頻帶)。因此，本實施例係利用該第一帶通濾波器 221 與該第二帶通濾波器 222 來消除其他諧波，如第 2 圖所示，第一帶通濾波器 221 與第二帶通濾波器 222，係用以取出所需要之第一頻帶輸出信號  $I_{3f_0}$  與第二頻帶輸出信號  $Q_{3f_0}$ 。當然，該第一帶通濾波器 221 與第二帶通濾波器 222 可根據所需要之頻帶而設計。

參照第 3 圖，顯示本發明之實現輸出具有三倍頻正交信號之電路之負載為電感元件之電路圖。該實現輸出具有三倍頻正交信號之電路係包括有由電晶體差動對 M5-M6 及 M7-M8 分別構成的兩個倍頻器、由電晶體差動對 M1-M2 及 M3-M4 分別構成的兩個混波器以及負載(電感元件 L1、L2、L3 及 L4)。於本實施例中，輸入信號係為相位正交且頻率相同之差動信號  $I(I^+$ 與  $I^-)$ 及  $Q(Q^+$ 與  $Q^-)$ 。

以下即針對本發明之實現輸出具有三倍頻正交信號之電路之負載為電感元件之電路之上揭物件進行詳細說明：

差動信號  $I(I^+$ 與  $I^-)$ 以差動輸入方式輸入至該混波器之該電晶體差動對 M1-M2 及該倍頻器之該電晶體差動對 M7-M8 之閘極，同時，差動信號  $Q(Q^+$ 與  $Q^-)$ 也以差動輸入方式輸入至該混波器之該電晶體差動對 M3-M4 及該倍頻器之該電晶體差動對 M5-M6 之閘極。

接著，經由該倍頻器之該電晶體差動對 M5-M6 倍頻

該差動信號  $Q$ ，並自該倍頻器之該電晶體差動對 M5-M6 之共汲極(drain)輸出頻率為兩倍差動信號  $Q$  之頻率的二倍頻信號，同時，經由該倍頻器之該電晶體差動對 M7-M8 倍頻該差動信號  $I$ ，並自該倍頻器之該電晶體差動對 M7-M8 之共汲極(drain)輸出頻率為兩倍差動信號  $I$  之頻率的二倍頻信號。而由該電晶體差動對 M5-M6 所構成之該倍頻器與由該電晶體差動對 M7-M8 所構成之該倍頻器之共汲極，係分別電氣連接至由該電晶體差動對 M1-M2 所構成之該混波器與由該電晶體差動對 M3-M4 所構成之該混波器之共源極。

接續該混波器(該電晶體差動對 M1-M2 所構成者)將自該電晶體差動對 M1-M2 之閘極輸入之該差動信號  $I$ ，以及由該倍頻器(該電晶體差動對 M5-M6 所構成者)之該電晶體差動對 M5-M6 之共汲極所輸出至該混波器(該電晶體差動對 M1-M2 所構成者)之該電晶體差動對 M1-M2 之共源極之二倍頻信號進行混波，以得到頻率至少具有三倍差動信號  $I$  之頻率的三倍頻信號  $I_{3f_0}$ ，並於該混波器(電晶體差動對 M1-M2 所構成者)之電晶體差動對 M1-M2 之汲極輸出。

同時，接續該混波器(該電晶體差動對 M3-M4 所構成者)將自該電晶體差動對 M3-M4 之閘極輸入之該差動信號  $Q$ ，以及由該倍頻器(該電晶體差動對 M7-M8 所構成者)之該電晶體差動對 M7-M8 之共汲極所輸出至該混波器(該電晶體差動對 M3-M4 所構成者)之該電晶體差動對 M3-M4 之共源極之二倍頻信號進行混波，以得到頻率至少具有三

倍差動信號  $Q$  之頻率的三倍頻信號  $Q_{3f_0}$ ，並於該混波器(電晶體差動對 M3-M4 所構成者)之電晶體差動對 M3-M4 之汲極輸出。

於此，該三倍頻信號  $I_{3f_0}$  與該三倍頻信號  $Q_{3f_0}$  係 I/Q 正交差動形式，且藉由輸入信號(差動信號  $I$  與  $-Q$ )為相位正交(相位差 90 度)所進行之混波，可於該三倍頻信號  $I_{3f_0}$  與該三倍頻信號  $Q_{3f_0}$  上產生最大之振幅並得到正交之相位。

僅為舉例說明，而非為限制，於本電路中，該由電晶體差動對 M1-M2 所構成之該混波器及由電晶體差動對 M3-M4 所構成之該混波器之負載係分別為電感元件  $L_1$  與  $L_2$  及  $L_3$  與  $L_4$ 。藉由適當地選擇負載之電感元件值可增加該三倍頻信號  $I_{3f_0}$  與該三倍頻信號  $Q_{3f_0}$  於高頻時之增益。

參照第 4 圖，顯示本發明之實現輸出具有三倍頻正交信號之電路之負載為 LC 共振電路之電路圖。於本電路中，該電路除具有與前一電路(第 3 圖)完全相同之架構與構成元件之外，復包含額外之電容性負載(電容  $C_1$ 、 $C_2$ 、 $C_3$  及  $C_4$ )。該電容  $C_1$  係並聯於該電感  $L_1$ ，而形成 LC 共振電路形式，該電容  $C_2$  係並聯於該電感  $L_2$ ，而形成 LC 共振電路形式。同時，該電容  $C_3$  係並聯於該電感  $L_3$ ，而形成 LC 共振電路形式，該電容  $C_4$  係並聯於該電感  $L_4$ ，而形成 LC 共振電路形式。

於此，藉由適當地選擇負載之電感元件值與電容元件值可最大化該第一輸出信號  $I_{3f_0}$  與該第二輸出信號  $Q_{3f_0}$  分

別相對於該第一輸入信號  $I_{f0}$  與該第二輸入信號  $Q_{f0}$  之增益。

參照第 5 圖，顯示本發明之實現輸出具有三倍頻正交信號之方法的流程圖。係包括有步驟 500、步驟 501 以及步驟 502。

以下即針對本發明之實現輸出具有三倍頻正交信號之方法之上揭步驟進行詳細說明：

於步驟 500，係於分別輸入該第一輸入信號以及該第二輸入信號於該第一輸入端以及該第二輸入端時，分別透過該第一倍頻器以及該第二倍頻器接收該第一輸入信號以及該第二輸入信號，並分別據以產生該第一倍頻信號以及該第二倍頻信號。

於步驟 501，係分別透過該第一混波器以及該第二混波器接收該第一輸入信號與該第二倍頻信號以及該第二輸入信號與該第一倍頻信號，並分別據以產生該第一輸出信號以及該第二輸出信號。

於步驟 502，係輸出該第一輸出信號與該第二輸出信號。

綜上所述，本發明之實現輸出具有三倍頻正交信號之電路與方法，係應用於相位正交之二個輸入信號，其先利用倍頻器接收該二個輸入信號並分別產生二個倍頻信號，再藉由混波器將相對應的輸入信號以及該倍頻信號進行混波，俾分別產生具有頻率為輸入信號之頻率之三倍且相位正交之二個輸出信號，因此，本發明係藉由倍頻器以及混

波器所構成的直流偏壓電流再利用之疊加電路架構，即可實現輸出具有三倍頻正交信號，相較於先前技術，本發明無需甚大之輸入信號振幅，功率消耗亦較低，頻寬範圍亦較大且可用以作為任意單晶片製程上之高頻信號源。

### 【圖式簡單說明】

第 1 圖係本發明之實現輸出具有三倍頻正交信號之電路的第一實施例架構圖；

第 2 圖係本發明之實現輸出具有三倍頻正交信號之電路的第二實施例架構圖；

第 3 圖係本發明之實現輸出具有三倍頻正交信號之電路之負載為電感元件之電路圖；

第 4 圖係本發明之實現輸出具有三倍頻正交信號之電路之負載為 LC 共振電路之電路圖；以及

第 5 圖係本發明之實現輸出具有三倍頻正交信號之方法的流程圖。

### 【主要元件符號說明】

100	實現輸出具有三倍頻正交信號之電路
101	第一倍頻器
102	第二倍頻器
111	第一混波器
112	第二混波器
200	實現輸出具有三倍頻正交信號之電路
201	第一倍頻器
202	第二倍頻器



211	第一混波器
212	第二混波器
221	第一帶通濾波器
222	第二帶通濾波器
500-502	步驟
$A_{2f_0}$	第二倍頻信號
$A_{3f_0}$	第一輸出信號
$B_{2f_0}$	第一倍頻信號
$B_{3f_0}$	第二輸出信號
$C_1$	電容元件
$C_2$	電容元件
$C_3$	電容元件
$C_4$	電容元件
$I_{f_0}$	第一輸入信號
$I_{3f_0}$	第一頻帶輸出信號
$I (I^+、I^-)$ 、 $Q(Q^+、Q^-)$	差動信號
$L_1$	電感元件
$L_2$	電感元件
$L_3$	電感元件
$L_4$	電感元件
M1-M8	電晶體
N1	第一輸入端
N2	第二輸入端
N3	第一輸出端

N4	第二輸出端
$Q_{f0}$	第二輸入信號
$Q_{3f0}$	第二頻帶輸出信號

## 七、申請專利範圍：

1. 一種實現輸出具有三倍頻正交信號之電路，係應用於具有頻率為  $f_0$  之第一輸入信號以及與該頻率為  $f_0$  之第一輸入信號相位正交且頻率為  $f_0$  之第二輸入信號，該第一輸入信號與該第二輸入信號為差動輸入信號，該實現輸出具有三倍頻正交信號之電路包括：

第一輸入端，係用以供輸入該頻率為  $f_0$  之第一輸入信號；

第二輸入端，係用以供輸入該頻率為  $f_0$  之第二輸入信號；

第一倍頻器，係電氣連接至該第二輸入端，用以接收該頻率為  $f_0$  之第二輸入信號以產生包含頻率為兩倍  $f_0$  之信號之第二倍頻信號；

第二倍頻器，係電氣連接至該第一輸入端，用以接收該頻率為  $f_0$  之第一輸入信號以產生包含頻率為兩倍  $f_0$  之信號之第一倍頻信號；

第一混波器，係電氣連接至該第一輸入端與第一倍頻器，用以接收並混波該頻率為  $f_0$  之該第一輸入信號與該包含頻率為兩倍  $f_0$  之信號之第二倍頻信號，以產生包含頻率為三倍  $f_0$  之信號之第一輸出信號；

第二混波器，係電氣連接至該第二輸入端與第二倍頻器，用以接收並混波該頻率為  $f_0$  之該第二輸入信號與該包含頻率為兩倍  $f_0$  之信號之第一倍頻信號，以產生包含頻率為三倍  $f_0$  之信號之第二輸出信號；

第一輸出端，係電氣連接至該第一混波器，用以輸出該第一輸出信號；以及

第二輸出端，係電氣連接至該第二混波器，用以輸出該第二輸出信號。

2. 如申請專利範圍第 1 項之實現輸出具有三倍頻正交信號之電路，其中，該實現輸出具有三倍頻正交信號之電路係為 I/Q 路徑耦合電路架構，用以於該第一輸入信號以及該第二輸入信號非相位正交時，不將非相位正交之該第一輸入信號以及該第二輸入信號之頻率放大三倍，而將非相位正交之該第一輸入信號以及該第二輸入信號維持原狀。
3. 如申請專利範圍第 1 項之實現輸出具有三倍頻正交信號之電路，其中，於該第一輸出端以及該第二輸出端復分別電氣連接第一帶通濾波器與第二帶通濾波器，用以分別於該第一輸出信號與該第二輸出信號中取得所需頻率之信號。
4. 如申請專利範圍第 1 項之實現輸出具有三倍頻正交信號之電路，其中，該第一倍頻器、該第二倍頻器、該第一混波器以及該第二混波器係利用電晶體來實現，該電晶體包含：BJT 及 FET 電晶體。
5. 如申請專利範圍第 1 或 4 項之實現輸出具有三倍頻正交信號之電路，其中，該第一倍頻器係由共汲極電晶體差動對所構成，而該電晶體之閘極係用以接收該第二輸入信號，且該電晶體之汲極係用以產生該第二倍

- 頻信號。
6. 如申請專利範圍第 1 或 4 項之實現輸出具有三倍頻正交信號之電路，其中，該第二倍頻器係由共汲極電晶體差動對所構成，而該電晶體之閘極係用以接收該第一輸入信號，且該電晶體之汲極係用以產生該第一倍頻信號。
  7. 如申請專利範圍第 1 或 4 項之實現輸出具有三倍頻正交信號之電路，其中，該第一混波器係由共源極電晶體差動對所構成，而該電晶體之閘極係用以接收該第一輸入信號，且該電晶體之源極係用以接收該第一倍頻器所產生之該第二倍頻信號，該電晶體之汲極係用以產生該第一輸出信號。
  8. 如申請專利範圍第 1 或 4 項之實現輸出具有三倍頻正交信號之電路，其中，該第二混波器係由共源極電晶體差動對所構成，而該電晶體之閘極係用以接收該第二輸入信號，且該電晶體之源極係用以接收該第二倍頻器所產生之該第一倍頻信號，該電晶體之汲極係用以產生該第二輸出信號。
  9. 如申請專利範圍第 1 項之實現輸出具有三倍頻正交信號之電路，其中，該第一混波器與該第二混波器之輸出負載係電感元件或 LC 共振電路，且該輸出負載係最大化該第一輸出信號與該第二輸出信號分別相對於該第一輸入信號與該第二輸入信號之增益。
  10. 如申請專利範圍第 1 項之實現輸出具有三倍頻正交信

號之電路，其中，該第一混波器與該第二混波器與該第一倍頻器以及該第二倍頻器所構成的電路架構係為將直流偏壓電流再利用之疊加架構。

11. 一種應用於如申請專利範圍第 1 項之實現輸出具有三倍頻正交信號之電路之實現輸出具有三倍頻正交信號之方法，包括以下步驟：

於分別輸入該第一輸入信號以及該第二輸入信號於該第一輸入端以及該第二輸入端時，分別透過該第一倍頻器以及該第二倍頻器接收該第二輸入信號以及該第一輸入信號，並分別據以產生該第二倍頻信號以及該第一倍頻信號；

分別透過該第一混波器以及該第二混波器接收該第一輸入信號與該第二倍頻信號以及該第二輸入信號與該第一倍頻信號，並分別據以產生該第一輸出信號以及該第二輸出信號；以及

輸出該第一輸出信號與該第二輸出信號。

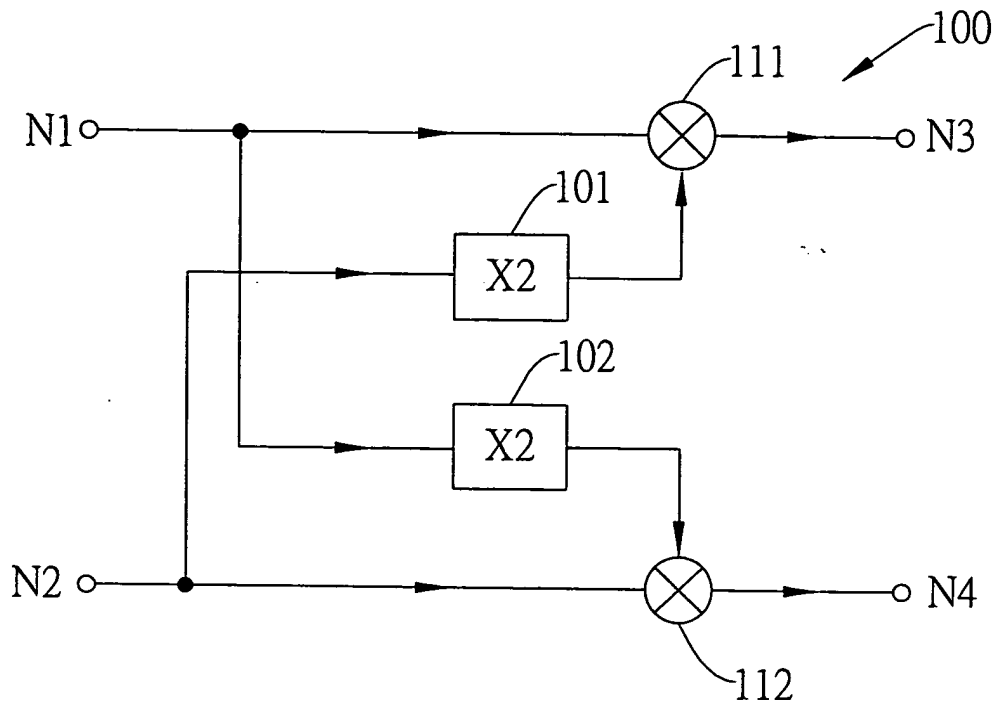
12. 如申請專利範圍第 11 項之實現輸出具有三倍頻正交信號之方法，其中，該實現輸出具有三倍頻正交信號之方法係於該第一輸入信號以及該第二輸入信號非相位正交時，不將非相位正交之該第一輸入信號以及該第二輸入信號之頻率放大三倍，而將非相位正交之該第一輸入信號以及該第二輸入信號維持原狀。
13. 如申請專利範圍第 11 項之實現輸出具有三倍頻正交信號之方法，其中，在輸出該第一輸出信號與該第二輸

- 出信號後，復分別經由第一帶通濾波器與第二帶通濾波器取得所需頻率之信號。
14. 如申請專利範圍第 11 項之實現輸出具有三倍頻正交信號之方法，其中，該第一倍頻器、該第二倍頻器、該第一混波器以及該第二混波器係利用電晶體來實現，該電晶體包含：BJT 及 FET 電晶體。
  15. 如申請專利範圍第 11 或 14 項之實現輸出具有三倍頻正交信號之方法，其中，該第一倍頻器係由共汲極電晶體差動對所構成，而該電晶體之閘極係用以接收該第二輸入信號，且該電晶體之汲極係用以產生該第二倍頻信號。
  16. 如申請專利範圍第 11 或 14 項之實現輸出具有三倍頻正交信號之方法，其中，該第二倍頻器係由共汲極電晶體差動對所構成，而該電晶體之閘極係用以接收該第一輸入信號，且該電晶體之汲極係用以產生該第一倍頻信號。
  17. 如申請專利範圍第 11 或 14 項之實現輸出具有三倍頻正交信號之方法，其中，該第一混波器係由共源極電晶體差動對所構成，而該電晶體之閘極係用以接收該第一輸入信號，且該電晶體之源極係用以接收該第一倍頻器所產生之該第二倍頻信號，該電晶體之汲極係用以產生該第一輸出信號。
  18. 如申請專利範圍第 11 或 14 項之實現輸出具有三倍頻正交信號之方法，其中，該第二混波器係由共源極電

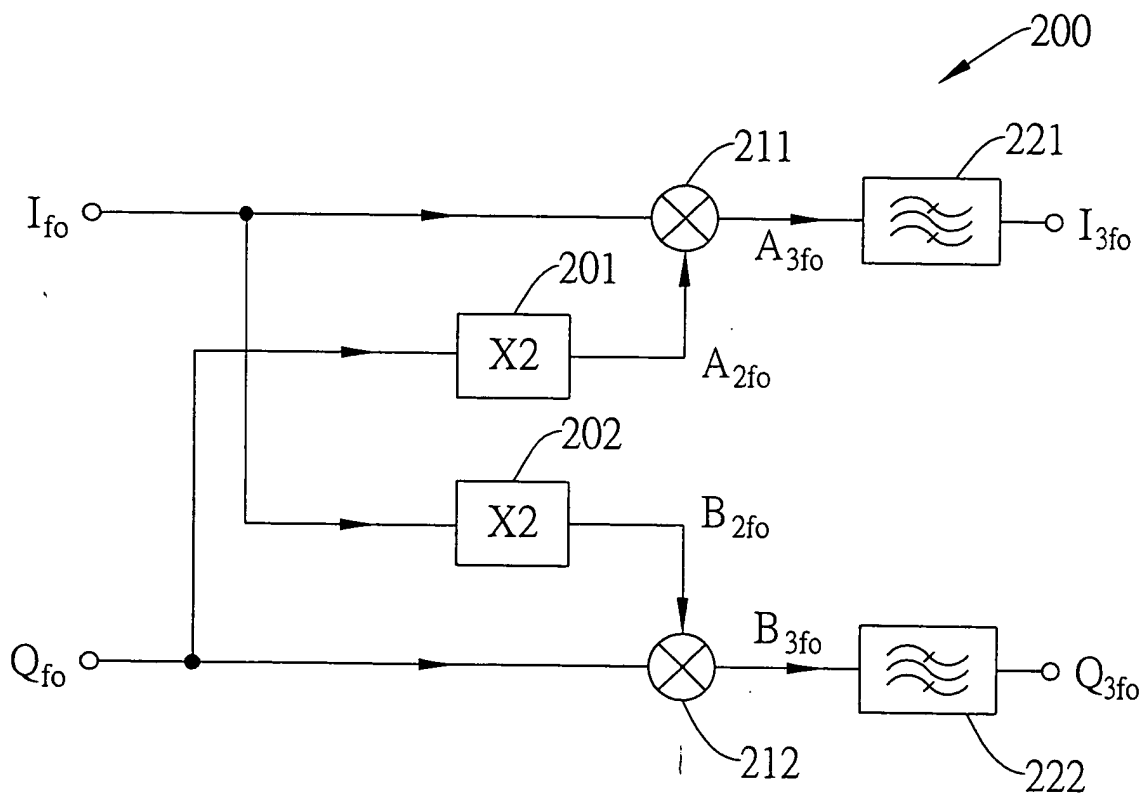
晶體差動對所構成，而該電晶體之閘極係用以接收該第二輸入信號，且該電晶體之源極係用以接收該第二倍頻器所產生之該第一倍頻信號，該電晶體之汲極係用以產生該第二輸出信號。

19. 如申請專利範圍第 11 項之實現輸出具有三倍頻正交信號之方法，其中，該第一混波器與該第二混波器之輸出負載係電感元件或 LC 共振電路，且該輸出負載係最大化該第一輸出信號與該第二輸出信號分別相對於該第一輸入信號與該第二輸入信號之增益。
20. 如申請專利範圍第 11 項之實現輸出具有三倍頻正交信號之方法，其中，該第一混波器與該第二混波器與該第一倍頻器以及該第二倍頻器所構成的電路架構係為將直流偏壓電流再利用之疊加架構。

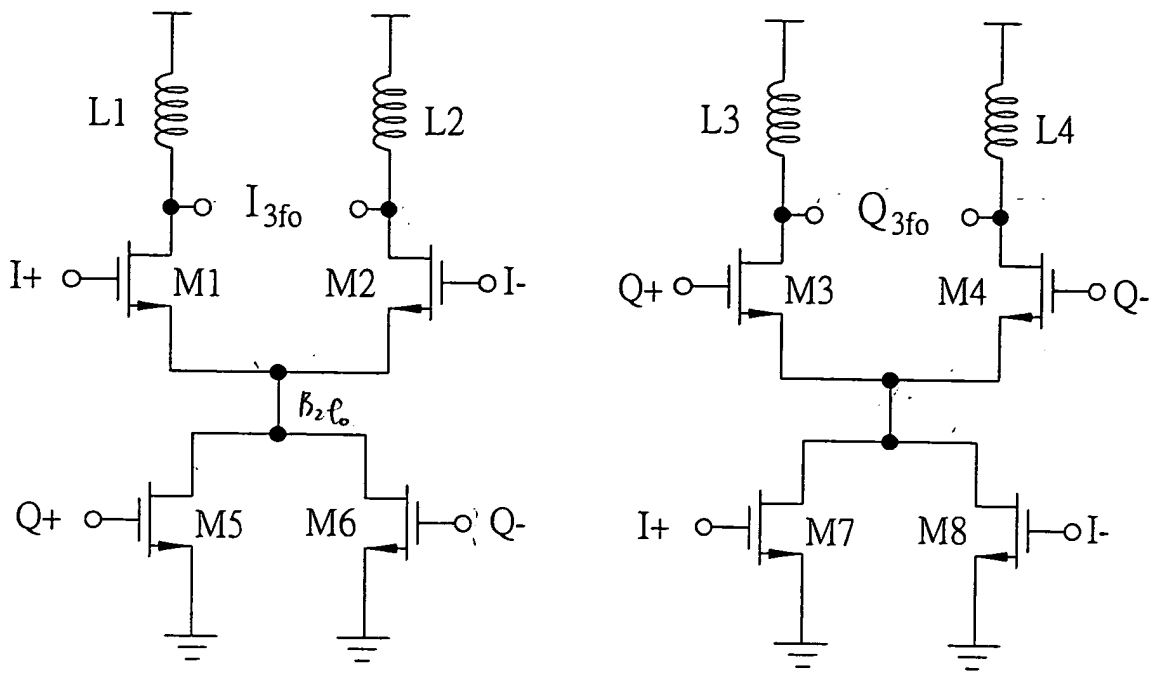




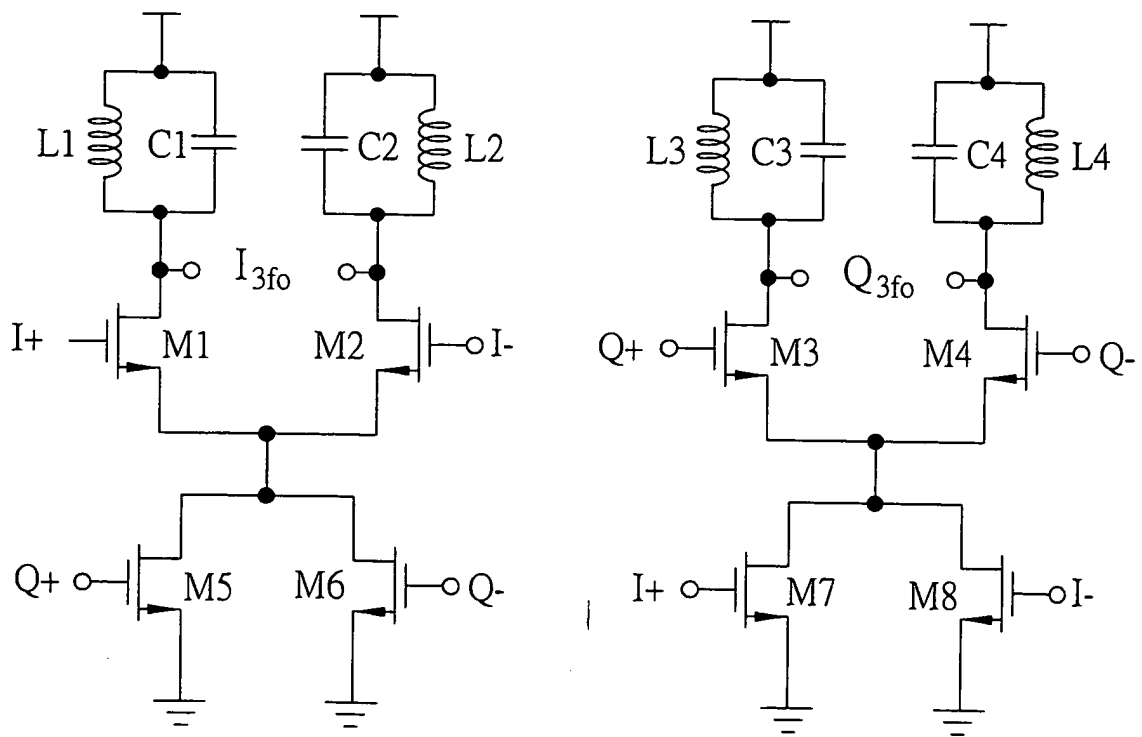
第 1 圖



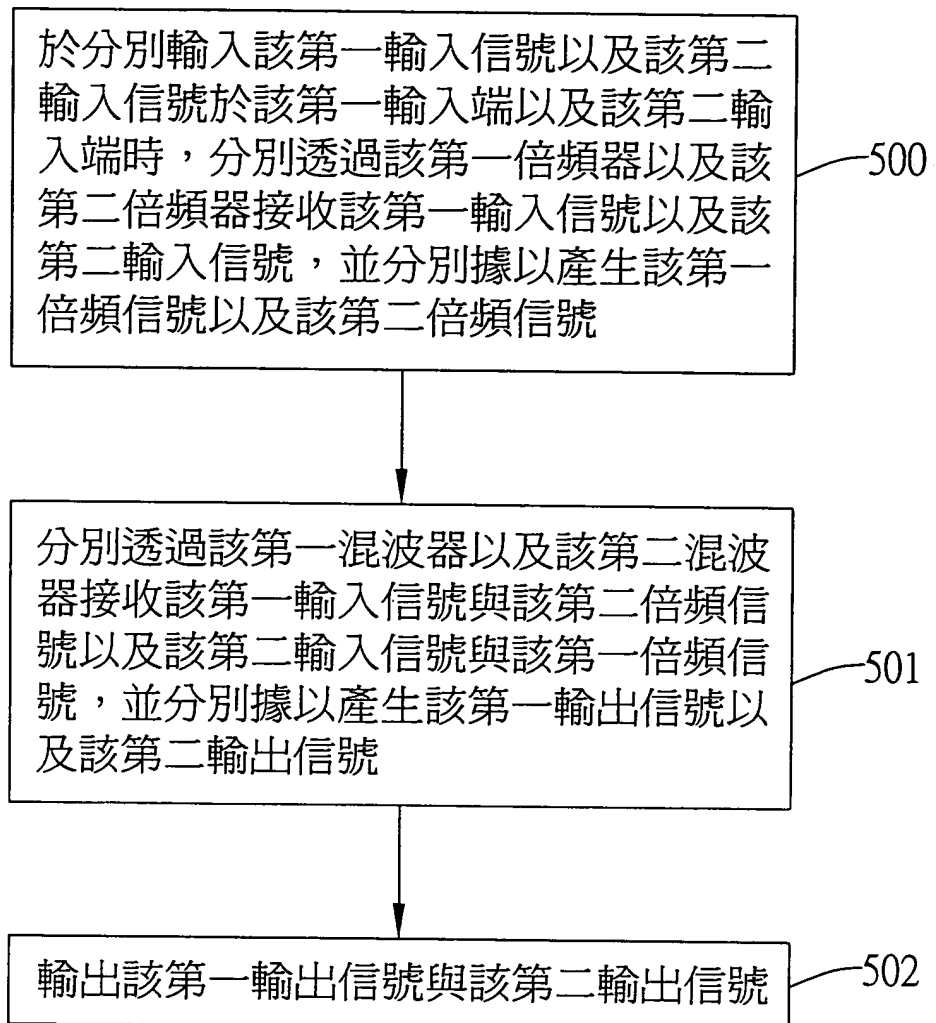
第 2 圖



第 3 圖



第 4 圖



第 5 圖