

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 9712964

※ 申請日期： 97.4.10

※IPC 分類：H03M 13/15 (2006.01)

一、發明名稱：(中文/英文)

H03M 13/00 (2006.01)

適用於縮短式 BCH 碼或 Reed-Solomon 碼之解碼方法及裝置

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

國立交通大學

NATIONAL CHIAO TUNG UNIVERSITY

代表人：(中文/英文)

吳重雨/WU, CHUNG-YU

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號

1001 TA-HSUEH RD., HSINCHU, TAIWAN R.O.C.

國 籍：(中文/英文)

中華民國/R.O.C.

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 張錫嘉/CHANG, HSIE-CHIA

2. 吳昭逸/WU, JAU-YET

3. 廖彥欽/LIAO, YEN-CHIN

國 籍：(中文/英文)

1. ~ 3. 中華民國/R.O.C.

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

本案未在國外申請專利

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明提出一種 BCH 碼與 Reed-Solomon 碼的解碼方法與裝置。其採用修改後的 Berlekamp-Massey 演算法來進行解碼，藉由將其中的錯誤位置多項式重新定義為逆向錯誤位置多項式，解碼器之效率得以提升，解碼過程之運算更可由共用之可重組式模組來加以實現。解碼器並以多套可重組式模組構成解碼器之架構，提供不同平行度之平行運算，以滿足解碼器在不同應用下之解碼速率需求。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第 4 圖。

(二)本代表圖之元件符號簡單說明：

σ_j 多項式中 x^j 之係數

r_i 多項式 $R(x)$ 中 x^i 之係數

● 八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明主要是用於通訊系統的錯誤更正機制，特別是適用於縮短式 BCH 碼與 Reed-Solomon 碼之改良的解碼方法與裝置。

【先前技術】

Reed-Solomon 碼與 BCH 碼發展至今，已被廣泛定義使用在許多通訊系統或資料儲存系統(例如，DVD、快閃記憶體或數位電視等)，作為錯誤更正機制。尤其 DVB-S2 中所定義之縮短式 BCH 碼，由於區塊長度較長，為符合系統高效能高傳輸的要求，而需要在短時間內完成解碼動作，解碼器之設計遂成為一大挑戰。

習知的 BCH 碼之解碼動作，主要有三個步驟：計算徵狀(syndrome)，解關鍵方程式(key equation)以及 Chien 式搜尋(Chien Search)，如第 1(a)圖所示之架構。徵狀計算器計算出徵狀多項式 $S(x)$ 中 x^{j-1} 的係數 S_j ， $j=1,2,\dots,2t$ ；接著關鍵方程式求解器(solver)解出錯誤位置多項式(error locator polynomial) $\sigma(x)$ ，最後再經由 Chien 式搜尋找出 $\sigma(x)$ 的所有根而進一步找出錯誤位置。習知之 Reed-Solomon 解碼步驟與 BCH 相似，主要有四個步驟如第 1(b)圖所示：計算徵狀，解關鍵方程式，Chien 式搜尋以及計算錯誤值。第 1 圖中的徵狀計算器及 Chien 式搜尋主要運算皆有限場常數乘法運算，如第 2 圖所示。徵狀計算部分則包含了 $2t$ 個如第 2 圖所示的徵狀計算單元(cell)，經過 n 個循環後，分別由這 $2t$ 個徵狀計算單元產生 $2t$ 個徵狀。而 Chien 式搜尋電

路包含 t 個如第 2 圖所示的 Chien 式搜尋單元，初始運算時每個單元選擇 0 作為輸入，接下來每個 cycle 都以 σ_i 為輸入，同時每個 cycle 都檢查一個有限場元素是否為 $\sigma(x)$ 的根，在 n 個 cycle 完成 Chien 式搜尋。然而，由於兩個單元各自有不同之輸入，必須以不同的電路架構來進行計算及處理，因而增加了硬體的複雜度。

習知技術包含專利案 1「Howard H. Ireland et al, “Method and Apparatus for use in a decoder of a forward error correction(FEC) system for locating bit errors in a error locator polynomial” US 7,058,876 B1, Jun.6,2006」以及文獻 1「G. Davida and J. Cowles, “A new error-locating polynomial for decoding of BCH codes,” *IEEE Trans. Inform. Theory.*, vol. 21, pp. 235-236, Mar. 1975」、文獻 2「Y. Chen and K. K. Parhi, “Area-efficient parallel decoder architecture for long BCH codes,” *IEEE International Conference on Acoustics, Speech, and Signal Processing*, Vol.5, PP. v-73-6, May, 2004」。

但上述之先前技術仍不完備，在專利案 1 中，僅提供針對 Chien 式搜尋在尋找錯誤位置之改良；文獻 1 中，僅提出逆向 (reverse) 錯誤位置多項式的定義與對應之 Berlekamp- Massey 演算法，並未提出對應之解碼器架構以及可得到之效能改善；以及在文獻 2 中，僅提出適用於解較長之碼長度的 BCH 解碼器之 Chien 式搜尋架構，其平行運算架構可改善長碼之解碼時間，同時需要更多的硬體複雜度。然而，文獻皆未討論如何使用逆向錯誤位置多項式對應

的 Berlekamp- Massey 解碼演算法來共用徵狀計算與 Chien 式搜尋的部分電路及其對應平行運算架構，而達到降低硬體成本或提升解碼速率之目的。

【發明內容】

為了解決上述缺點，需要一種解碼方法，改進 Chien 式搜尋之效率，允許解碼器之徵狀計算與 Chien 式搜尋共用運算單元。解碼器設計採用逆向錯誤位置多項式之定義，尤其是在解區塊長度較長之縮短式 Reed-Solomon 碼或 BCH 碼時，可減少需用到的有限場之常數乘法器；且解碼器之徵狀計算與 Chien 式搜尋可共用運算單元，以可重組式模組來加以實現，因此可節省整體解碼器的硬體複雜度，並且在解縮短碼時仍可符合高度複雜度解碼器設計。

為了符合上述需求，本發明提出一種應用在 BCH 碼的解碼方法，其特徵在於包含以下三個步驟：計算徵狀之步驟，用以偵測錯誤並收集資訊；解關鍵方程式之步驟，用前一步驟所得之徵狀值來分析錯誤，是在定義上以逆向錯誤位置多項式來取代原有的錯誤位置多項式定義，並採用對應之修改 Berlekamp-Massey 演算法來解出逆向錯誤位置多項式；以及執行 Chien 式搜尋之步驟，以 Chien 式搜尋來尋找逆向錯誤位置多項式之所有根，進而找出錯誤的位置。

另外，本發明還提出一種應用在 Reed-Solomon 碼的解碼方法，其特徵在於包含以下四個步驟：計算徵狀之步驟，用以偵測錯誤並收集資訊；解關鍵方程式之步驟，用前一步驟所得之徵狀值來分析錯誤，是在定義上以逆向錯誤位置多項式來取代原有的錯誤位置多項式定義，並採用對應

之修改 Berlekamp-Massey 演算法來解出逆向錯誤位置多項式；執行 Chien 式搜尋之步驟，以 Chien 式搜尋來尋找逆向錯誤位置多項式之所有根，進而找出錯誤的位置；最後以 Forney 演算法，配合 Chien 式搜尋所找出的所有根，計算出錯誤位置的錯誤值。

【實施方式】

本發明主要是用於通訊系統的錯誤更正機制，本案的兩個重點分別是(1)逆向錯誤位置多項式 (reverse error locating polynomial)，以及(2)藉以使徵狀計算 (syndrome calculation)和 Chien 式搜尋使用相同的電路。

本實施例是以數位電視系統來進行說明，第 3 圖是一般的二代數位電視衛星廣播系統傳送端示意圖。每種 BCH 碼都是定義在 $GF(2^{14})$ 或 $GF(2^{16})$ 有限場之縮短碼。

在 FEC 編碼區塊中有 BCH 編碼器，在透過衛星傳送資料至遠端時，在傳送過程中資料可能會因為傳送路徑品質不佳而發生錯誤，而本案就是用於接收端的解碼器，找出收訊時造成的錯誤並加以補正。

由於這種系統對於錯誤率有相當嚴格的要求 (MPEG2 訊框錯誤率 $<10^{-7}$)，以 BCH 碼搭配 LDPC 碼則可達到高品質之傳輸要求。由於 LDPC 的解碼方式會造成錯誤地板現象 (error floor)，必須在 LDPC 解碼後再使用 BCH 解碼更正 LDPC 解碼器無法解出之錯誤位元。

<第 1 實施例>

第 1 實施例中，以 BCH 碼為例，當解碼器接受到外來信號後，本發明之解碼步驟會進行以下步驟：

(a) 計算徵狀，用以偵測錯誤、判斷錯誤並收集資訊；

首先，一般是以多項式 $R(x) = C(x) + E(x)$ 來表示所接收到的訊號，其中 $C(x)$ 是無誤之字碼多項式，而錯誤字元多項式則是 $E(x) = x^{j_1} + x^{j_2} + \cdots + x^{j_v}$ ，其中 j_1, j_2, \dots, j_v 表示 v 個發生錯誤的錯誤位置。

徵狀 S_1, S_2, \dots, S_{2t} 是由下式 (1) 所計算出：

$$S_j = R(\alpha^j) = E(\alpha^j) = \sum_{i=1}^v (\alpha^j)^{i} = \sum_{i=1}^v (\alpha^i)^j = \sum_{i=1}^v (\beta_i)^j \quad (1)$$

其中， $j=1, 2, \dots, 2t$ 。

在此情況下，傳統解碼器最多可更正 t 個錯誤， $\beta_i = \alpha^{j_i}$ 稱做錯誤位置數，且 α 是在 $GF(2^m)$ 有限場中的初始元素。

(b) 解關鍵方程式，用來分析錯誤，是以逆向錯誤位置多項式來取代原有的錯誤位置多項式定義，並採用對應之修改 Berlekamp-Massey 演算法來解出逆向錯誤位置多項式。

一般的錯誤位置多項式如下：

$$\sigma(x) = (1 - \beta_1 x)(1 - \beta_2 x) \cdots (1 - \beta_v x) \quad (2)$$

$$= \sigma_0 + \sigma_1 x + \sigma_2 x^2 \cdots + \sigma_v x^v \quad (3)$$

然而，本案藉由逆向錯誤位置多項式定義如下：

$$\tilde{\sigma}(x) = (1 - \frac{\beta_1}{x})(1 - \frac{\beta_2}{x}) \cdots (1 - \frac{\beta_v}{x}) \quad (4)$$

$$= \tilde{\sigma}_0 + \tilde{\sigma}_1 x + \tilde{\sigma}_2 x^2 \cdots + \tilde{\sigma}_v x^v \quad (5)$$

因為多項式 (2) 中的 $(1 - \beta_i x)$ 改寫成多項式 (4) 的 $(1 - \beta_i/x)$ 倒數表示 (其中， $i=1, 2, \dots, v$)，故稱為逆向錯誤位置多項式。

(c) 以 Chien 式搜尋來尋找逆向錯誤位置多項式之所有根，進而找出錯誤的位置。

參照第 2 圖，在解碼器中，徵狀計算部由 $2t$ 個徵狀計算單元構成，經過 n 個循環後可計算出 $2t$ 個徵狀，而 Chien 式搜尋部由 t 個 Chien 式搜尋單元構成，每個單元在解碼器初始化時以 σ_j 作為輸入，之後則以 0 作為輸入。第 i 個循環時，檢查 α^{-i} 是否為錯誤位置多項式的根：

$$\begin{aligned}\sigma(\alpha^{-i}) &= \sigma_0 + \sigma_1(\alpha^{-i})^1 + \sigma_2(\alpha^{-i})^2 + \cdots + \sigma_i(\alpha^{-i})^i \\ &= \sigma_0 + \sigma_1(\alpha^{-1})^i + \sigma_2(\alpha^{-2})^i + \cdots + \sigma_i(\alpha^{-i})^i \\ &= \sigma_0 + C_1 + \cdots + C_i\end{aligned}$$

在 n 個循環後可以找出錯誤位置多項式的所有根。本案之發明人發現在比較徵狀計算單元及 Chien 式搜尋單元以後，解碼器運作過程中，重複乘法再累計等計算有類似之處，若透過應用逆向錯誤位置多項式，則可使兩種運算共用同一個硬體架構。也就是藉由逆向錯誤位置多項式中定義倒數的動作，會使得 Chien 式搜尋裡面的 α^{-j} 變成 α^j 。

換言之，本來徵狀計算和 Chien 式搜尋是兩個不同的硬體架構，不但無法共用，還需要額外的電路來分別執行各自的功能。但在本發明中，由於改寫成逆向錯誤位置多項式，會使 Chien 式搜尋中的 α^{-j} 變成 α^j ，故 Chien 式搜尋和徵狀計算可使用相同的硬體架構或電路，所以能夠節省硬體資源。

如第 4 圖所示，其說明一個並列的四個徵狀計算單元與 Chien 式搜尋單元共用(平行度為 4)之平行架構圖。一個解碼器若包含 t 個此共用架構，計算出相對應的 t 個徵狀與找出錯誤位置多項式的所有根僅需要 $\lceil n/4 \rceil$ 個循環(亦即，對 $n/4$ 取天花板函數(ceiling function))。此平行架構中，以

IN_EN 訊號來切換徵狀計算與 Chien 式搜尋兩種步驟運算，當 IN_EN=1 時則進行徵狀計算，若 IN_EN=0 時則進行 Chien 式搜尋。換言之，IN_EN 和 $R(x)$ 的 $r_k \cdots r_{k+3}$ 等輸入進行 AND 邏輯運算，故在計算徵狀時，上方多工器選擇暫存器 D 輸出作為多工器輸入，且下方的 IN_EN 控制訊號皆為 1，經過 AND 邏輯運算後允許 $R(x)$ 的 $r_k \cdots r_{k+3}$ 等輸入；然而，當此電路在執行 Chien 式搜尋運算時，則 IN_EN 控制訊號為 low， $r_k \cdots r_{k+3}$ 等輸入與 IN_EN=0 經過 AND 邏輯運算後結果皆為 0，故 Chien 式搜尋運算不受到 $r_k \cdots r_{k+3}$ 輸入之影響，以此方式來區分同一硬體架構下的徵狀計算與 Chien 式搜尋。

本發明之實施例雖以「平行度=4」為例，但並非侷限於此，當然可以根據需求而增減。

<第 2 實施例>

第 2 實施例中，以 Reed-Solomon 碼為例，而在 Reed-Solomon 碼方面，比 BCH 多一個步驟(d)，這是因為 BCH 碼為二進位，一旦發生錯誤，非 0 即 1，所以不需要額外計算錯誤值，除此之外，皆和第 1 實施例相同。

(a)計算徵狀，用以偵測錯誤、判斷錯誤並收集資訊；

(b)解關鍵方程式，用來分析錯誤，是以逆向錯誤位置多項式來取代原有的錯誤位置多項式定義，並採用對應之修改 Berlekamp-Massey 演算法來解出逆向錯誤位置多項式；

(c)以 Chien 式搜尋來尋找逆向錯誤位置多項式之所有根，進而找出錯誤的位置；以及

(d) 計算錯誤值，第 k 個錯誤位置的錯誤值 e_k 可利用 Forney 演算法如下：

$$e_k = \frac{-\tilde{\omega}(\beta_k)}{\beta_k \prod_{i=1, i \neq k}^v (1 - \frac{\beta_i}{x})} \quad (6)$$

求出，而其中

$$\tilde{\omega}(x) = \tilde{\sigma}(x)S(x) \quad \text{mod } x^{2t} \quad (7)$$

與第 1 實施例相同，透過本發明所定義之逆向錯誤位置多項式，一樣能夠達到電路共用的效果，也就是如第 4 圖所示，徵狀計算及 Chien 式搜尋可共用同一個硬體架構。

本發明已針對較佳實施例予以描述，但該等實施例係僅描述而非限定於此，熟習於本項技藝之該等人士將理解的是，可在不悖離本發明下文申請專利範圍中所界定之本發明的範疇及精神下，進行各種修正及變化。

【圖式簡單說明】

第 1 圖係表示習知的 BCH 碼與 Reed-Solomon 碼之解碼動作示意圖。

第 2 圖係表示習知的徵狀計算和 Chien 式搜尋運算之示意圖。

第 3 圖係表示一般的二代數位電視衛星廣播系統傳送端之示意圖。

第 4 圖係表示並列的四個徵狀計算和 Chien 式搜尋的共用架構

【主要元件符號說明】

$R(x)$ 所接收的多項式

100年12月7日修正替換頁

修正頁

- r_i 多項式 $R(x)$ 中 x^i 之係數
- $S(x)$ 徵狀多項式
- S_j 多項式 $S(x)$ 中 x^j 之係數
- $\sigma(x)$ 錯誤位置多項式
- σ_j 多項式 $\sigma(x)$ 中 x^j 之係數

十、申請專利範圍：

1. 一種應用在 BCH 碼的解碼裝置，其特徵為具有：

共同運算部，其具備至少一組徵狀計算及 Chien 式搜尋的組合架構，用以偵測錯誤、判斷錯誤並收集資訊，以獲得徵狀值並送至後述之關鍵方程式求解器，再以 Chien 式搜尋來找出後述之關鍵方程式求解器所求得之逆向錯誤位置多項式的所有根，進而找出錯誤的位置；

關鍵方程式求解器，以該徵狀計算所獲得之徵狀值來分析錯誤，並以逆向錯誤位置多項式來取代原有的錯誤位置多項式定義，並採用對應之修改 Berlekamp-Massey 演算法來解出逆向錯誤位置多項式；以及

切換單元，用以切換在該共同運算部中的徵狀計算與 Chien 式搜尋。

2. 如申請專利範圍第 1 項之解碼裝置，其中，該切換單元為至少一個邏輯 AND 閘，其分別輸入有徵狀計算架構之輸出及一個可以是邏輯高/低的信號，並使該兩種信號進行邏輯 AND 運算。
3. 如申請專利範圍第 1 項之解碼裝置，其中，以平行度為 p 的組合架構來計算出徵狀值與找出錯誤位置多項式的所有根時，僅需要 $\lceil n/p \rceil$ 個循環，其中 n 為 1 個徵狀計算單元計算出 1 個徵狀所需的循環數。
4. 如申請專利範圍第 1 項之解碼裝置，其中，該解碼裝置主要是適用於縮短式 BCH 碼。
5. 如申請專利範圍第 1 項至第 4 項中任一項之解碼裝置，

其中，原有的錯誤位置多項式為 $\sigma(x) = (1 - \beta_1 x)(1 - \beta_2 x) \dots (1 - \beta_v x)$ ，將之取代的逆向錯誤位置多項式則是

$$\tilde{\sigma}(x) = (1 - \frac{\beta_1}{x})(1 - \frac{\beta_2}{x}) \dots (1 - \frac{\beta_v}{x})。$$

6. 一種應用在 BCH 碼的解碼方法，其特徵為在申請專利範圍第 5 項之解碼裝置中執行以下步驟：

計算徵狀之步驟，首先該切換單元先切換至徵狀計算架構，以偵測錯誤、判斷錯誤並收集資訊，以獲得徵狀值；

解關鍵方程式之步驟，以所獲得之徵狀值來分析錯誤，並以逆向錯誤位置多項式來取代原有的錯誤位置多項式定義，並採用對應之修改 Berlekamp-Massey 演算法來解出逆向錯誤位置多項式；以及

執行 Chien 式搜尋之步驟，該切換單元再切換至 Chien 式搜尋架構，以 Chien 式搜尋來尋找逆向錯誤位置多項式之所有根，進而找出錯誤的位置。

7. 一種應用在 Reed-Solomon 碼的解碼裝置，其特徵為具有：

共同運算部，其具備至少一組徵狀計算及 Chien 式搜尋的組合架構，用以偵測錯誤、判斷錯誤並收集資訊，以獲得徵狀值並送至後述之關鍵方程式求解器，再以 Chien 式搜尋來找出後述之關鍵方程式求解器所求得之逆向錯誤位置多項式的所有根，進而找出錯誤的位置；

關鍵方程式求解器，以該徵狀計算部所獲得之徵狀值來分析錯誤，並以逆向錯誤位置多項式來取代原有的錯誤位置多項式定義，並採用對應之修改 Berlekamp-

Massey 演算法來解出逆向錯誤位置多項式；

錯誤值計算部，以 Forney 演算法，配合共同運算部之 Chien 式搜尋所找出的所有根，計算出錯誤位置的錯誤值；以及

切換單元，用以切換在該共同運算部中的徵狀計算與 Chien 式搜尋。

8. 如申請專利範圍第 7 項之解碼裝置，其中，該切換單元為至少一個邏輯 AND 閘，其分別輸入有徵狀計算架構之輸出及一個可以是邏輯高/低的信號，並使該兩種信號進行邏輯 AND 運算。
9. 如申請專利範圍第 7 項之解碼裝置，其中，以平行度為 p 的組合架構來計算出徵狀值與找出錯誤位置多項式的所有根時，僅需要 $\lceil n/p \rceil$ 個循環，其中 n 為 1 個徵狀計算單元計算出 1 個徵狀所需的循環數。
10. 如申請專利範圍第 7 項之解碼裝置，其中，該解碼裝置主要是適用於縮短式 Reed-Solomon 碼。
11. 如申請專利範圍第 7 項至第 10 項中任一項之解碼裝置，其中，原有的錯誤位置多項式為 $\sigma(x) = (1 - \beta_1 x)(1 - \beta_2 x) \dots (1 - \beta_v x)$ ，將之取代的逆向錯誤位置多項式則是

$$\tilde{\sigma}(x) = (1 - \frac{\beta_1}{x})(1 - \frac{\beta_2}{x}) \dots (1 - \frac{\beta_v}{x})。$$

12. 一種應用在 Reed-Solomon 碼的解碼方法，其特徵為在申請專利範圍第 11 項之解碼裝置中執行以下步驟：

計算徵狀之步驟，首先該切換單元先切換至徵狀計算架構，以偵測錯誤、判斷錯誤並收集資訊，以獲得徵

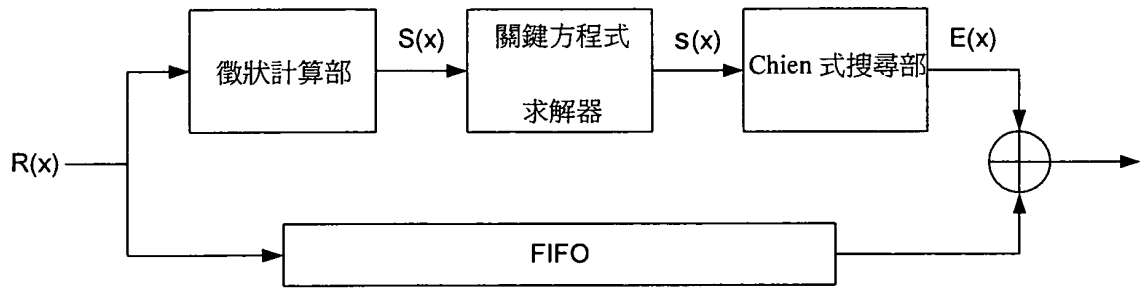
狀值；

解關鍵方程式之步驟，以所獲得之徵狀值來分析錯誤，並以逆向錯誤位置多項式來取代原有的錯誤位置多項式定義，並採用對應之修改 Berlekamp-Massey 演算法來解出逆向錯誤位置多項式；

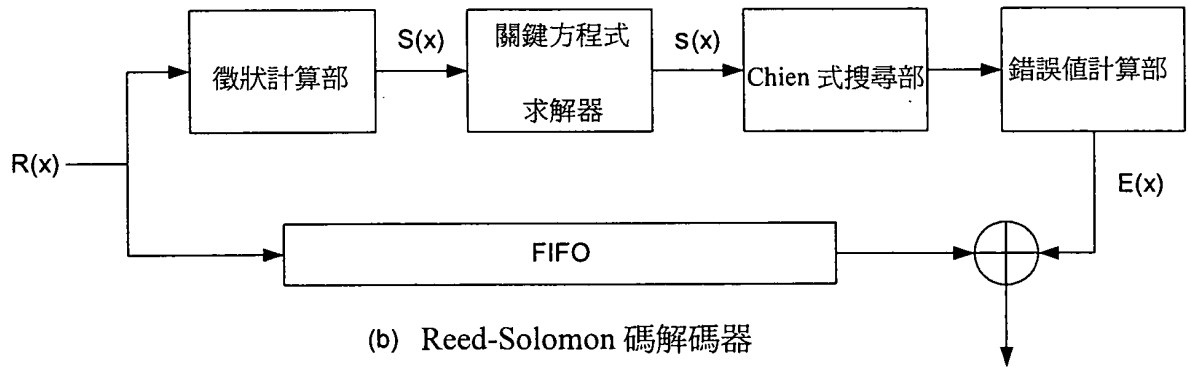
執行 Chien 式搜尋之步驟，該切換單元再切換至 Chien 式搜尋架構，以 Chien 式搜尋來尋找逆向錯誤位置多項式之所有根，進而找出錯誤的位置；以及

計算錯誤值之步驟，以 Forney 演算法，配合 Chien 式搜尋所找出的所有根，計算出錯誤位置的錯誤值。

十一、圖式：

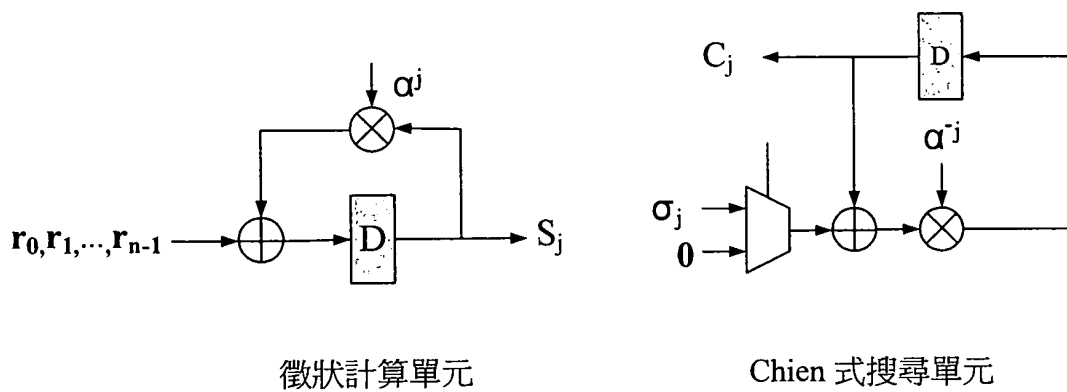


(a) BCH 碼解碼器

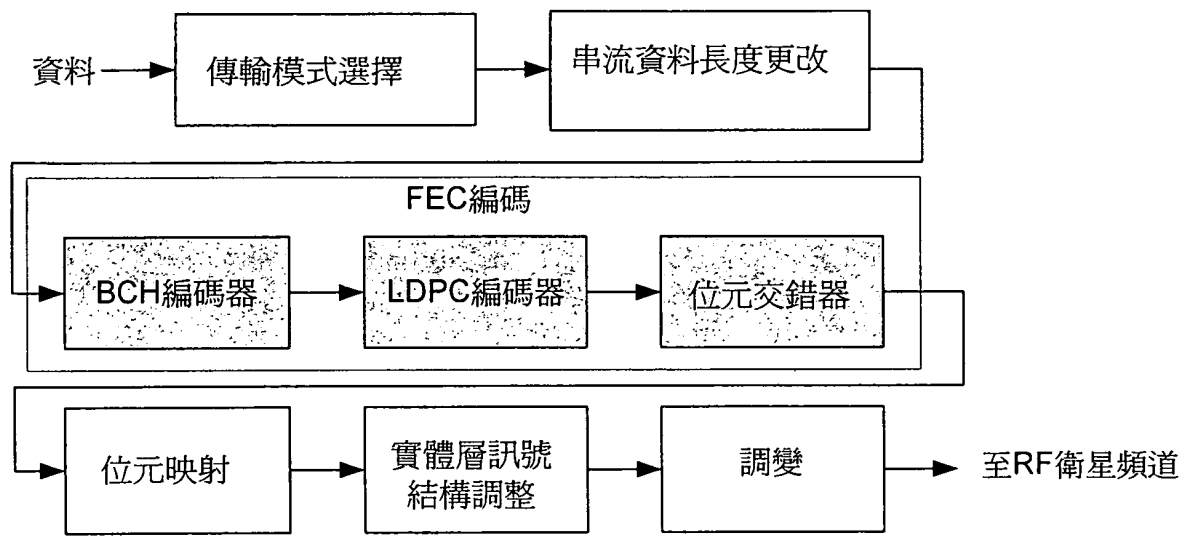


(b) Reed-Solomon 碼解碼器

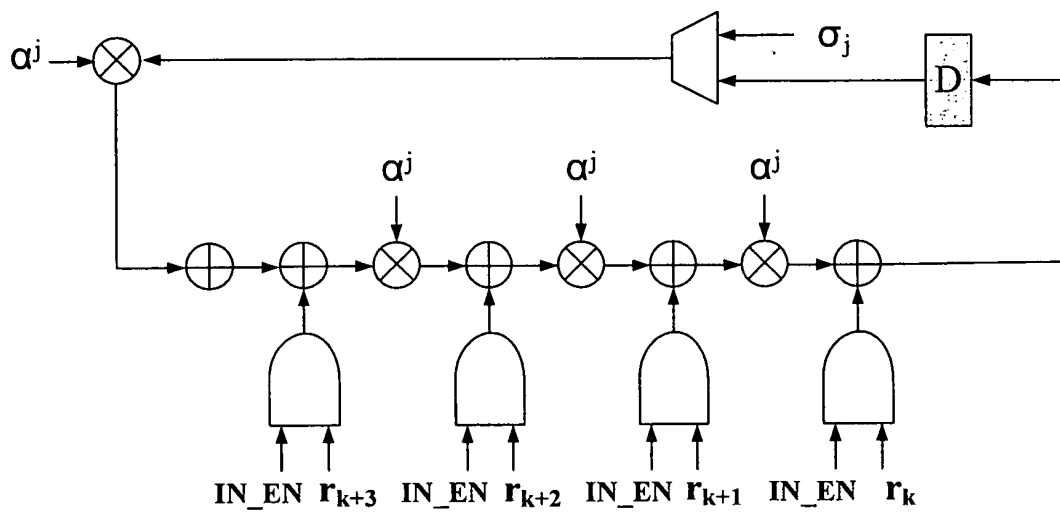
第 1 圖



第 2 圖



第 3 圖



第 4 圖