

發明專利說明書

PD1060009

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95119771

※申請日期：95.5.19

※IPC 分類：H03M13/11 (2006.01)

一、發明名稱：(中文/英文)

應用於信度傳播演算法的自動補償方法與裝置

METHOD AND APPARATUS FOR SELF-COMPENSATION ON
BELIEF-PROPAGATION ALGORITHM**二、申請人：**(共 1 人)

姓名或名稱：(中文/英文)

國立交通大學

NATIONAL CHIAO TUNG UNIVERSITY

代表人：(中文/英文)

張俊彥/CHANG, CHUN-YEN

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號

1001 Ta-Hsueh Rd., Hsinchu, Taiwan R.O.C.

國籍：(中文/英文)

中華民國/R.O.C

三、發明人：(共 4 人)

姓名：(中文/英文)

1. 廖彥欽/LIAO, YEN-CHIN
2. 林建青/LIN, CHIEN-CHING
3. 張錫嘉/CHANG, HSIE-CHIA
4. 劉志尉/LIU, CHIH-WEI

國 籍：(中文/英文)

1.~4.中華民國/R.O.C

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。



國 籍：(中文/英文)

1.~4.中華民國/R.O.C

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。



五、中文發明摘要：

本發明提供一種用於信度傳播演算法之解碼的自動補償方法，在訊號雜訊比低時仍可有效修正誤差、改進解碼器效能及維持低硬體複雜度，包括：首先使用一最小和(min-sum)演算法來算出多個輸出值，藉以趨近於一信度傳播檢查端之運算結果；接著以一檢查條件來檢查目前解碼疊代次數；及最後若在前一步驟中，該目前解碼疊代次數被判定為一欲修正狀態時，則將該多個輸出值進行一補償程序；其中，係依據該信度傳播檢查端之一輸入值來動態選擇該補償項。本發明亦提供一種用於信度傳播演算法之解碼的自動補償裝置，係利用上述本發明之方法來加以執行的，其具備最小和演算單元及動態量化控制單元等裝置。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第 3 圖。

(二)本代表圖之元件符號簡單說明：

31	排序器
32	動態量化控制單元
321、322	程式單元
33	輸出選擇器

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種自動補償方法及其裝置，且特別係關於一種用於信度傳播演算法之解碼的自動補償方法及其裝置。

【先前技術】

目前許多高速傳輸系統中，由於運用高效能的前置錯誤修正技巧，例如低密度同位檢查碼(LDPC, low density parity code)，而使得傳輸效率得以提升；其中關於 LDPC (以下簡稱 LDPC 解碼器)，係採用信度傳播演算法之解碼，主要係藉由位元端(bit nodes)和檢查端(check nodes)之間不斷地交換與更新訊息而完成的，然而，其中檢查端訊息更新所需的非線性運算會增加硬體之複雜度及成本，所以基於經濟性因素之考量，往往以硬體複雜度較低之方式來取代之，最常見之方法即為使用最小和(min-sum)演算法，此方法適用於高的訊號雜訊比(SNR, signal to noise ratio)的傳輸環境中，然而，當訊號雜訊比較低時，則將出現較大之近似誤差，導致解碼器的錯誤修正效率降低。

第 1 圖表示 LDPC 解碼器架構圖。LDPC 解碼器所採用的信度傳播演算法，由檢查端和位元端彼此間訊息不斷交換而構成。第 2 圖係表示習知解碼裝置之檢查端電路方塊圖，最小和演算手段係包含排序器 11 以及輸出選擇器 13，排序器 11 將來自位元端的輸入值 $X_1 \sim X_n$ 排序後輸出兩個最小數值 m_1 及 m_2 ，並未提供任何補償效果就直接經由

輸出選擇器 13 輸出結果 $r_1 \sim r_n$ ，而未補償之架構常導致解碼效能降低。此外，通常習知技術僅使用一固定常數來做為修正最小和演算法的補償項，但仍不足以提供精確的補償效果。

【發明內容】

鑑於先前技術所存在之問題，本發明的目的在於提供一種用於信度傳播演算法之解碼的自動補償方法，可有效修正誤差，改進解碼器效能及維持低硬體複雜度。

本發明的另一目的在於提供一種用於信度傳播演算法之解碼的自動補償裝置，可有效修正誤差，改進解碼器效能及維持低硬體複雜度，主要是利用一最小和(min-sum)演算法來趨近於一信度傳播檢查端(check node)之運算結果。

為達成上述目的，本發明所提出之用於信度傳播演算法之解碼的自動補償方法，包含下列步驟：(1) 使用一最小和演算法來算出多個輸出值，藉以趨近於一信度傳播檢查端之運算結果；(2)，以一檢查條件來檢查目前解碼疊代次數；以及(3)，若在步驟(2)中，該目前解碼疊代次數被判定為一欲修正狀態時，則進行一補償程序；其中該補償項係依據該信度傳播檢查端之一輸入值來做動態調整，且檢查端之輸出各有其對應的補償項，且該檢查端之輸出係至少有兩個以上。

再者，最小和演算法可算出至少兩個輸出值，且其各有對應之補償項；其中，該補償項為冪級數(power series)

再者，本發明亦提出一種用於信度傳播演算法 (Belief-propagation) 之解碼的自動補償裝置，其係利用於信度傳播法之解碼的自動補償方法來加以執行。

本發明由於採用在最小和演算法之檢查碼更新時，根據當時檢查端之輸入信號而動態修正最小和演算法的誤差之結構，在訊號雜訊比低時仍可有效修正誤差、改進解碼器效能及維持低硬體複雜度。

【實施方式】

為使本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉出較佳實施例，並配合所附圖式，詳細說明如下。

本發明提出以動態之補償項取代固定補償項的自動補償方法，可改善以固定常數作為修正項之解碼器效能，使解碼器可在較低之訊號雜訊比環境下工作，或在固定訊號雜訊比環境下解碼器可以用較少的解碼次數完成解碼。

其中，該補償項為冪級數 (power series)，在本實施例中，為了維持低複雜度之設計，則以 2 之冪級數來構成動態補償項，因此乘法動作可以使用加法及位元之位移完成，但該冪級數並不限於 2 之冪級數。

此外，根據目前疊代之次數來決定是否需要修正，以預防因修正項數值受限於 2 之冪級數而造成誤差隨著解碼次數而累加擴散的情況。

第 3 圖係表示本實施例之用於信度傳播 (Belief-propagation) 演算法之解碼的自動補償方法之流程圖。首先

，於步驟 201 中，使用一最小和演算法來算出 2 個輸出值 m_1 (最小值)、 m_2 (次小值)，且此輸出結果趨近於一信度傳播檢查端之運算結果。接著，於步驟 203 中，以一檢查條件來判定目前解碼疊代次數(decoding iteration number) i 是否需要修正。接下來，於步驟 205 中，若判定為目前解碼疊代次數 i 為一欲修正狀態時，則將目前排序器 31 之輸出值 m 乘上一補償項 B ，藉以提升解碼效率，其中係依據該信度傳播檢查端之一輸入值來動態選擇該補償項。

步驟 203 中的檢查條件，可藉由將目前解碼疊代次數 i 除以一非零正整數 L ，來得到一餘數以執行檢查，若餘數不等於 $L-1$ 時，則判定該目前解碼疊代次數 i 為欲修正狀態。

接著，以最小值 m_1 為例，在步驟 205 中的該動態調整係包含：

(1)若目前解碼疊代次數 i 被判定為一欲修正狀態時，將目前排序器 31 之輸出值 m_1 與一比較值 T_1 做比較；

(2)若目前排序器 31 之輸出值 m_1 大於比較值 T_1 時，將目前排序器 31 之輸出值 m_1 乘上第 1 補償項之第一補償值 B_{11} ；若該目前排序器 31 之輸出值 m_1 不大於比較值 T_1 時，將目前排序器 31 之輸出值 m_1 乘上第 1 補償項之第二補償值 B_{12} 。

此外，本發明之自動補償裝置中，該排序器 31 之輸出可以是兩個以上($m_1 \sim m_n$)，但在本實施例中則以兩個輸出為例(m_1 、 m_2)，且各有其對應之第一、二補償項 B_1 、 B_2 。

第 4 圖描繪本發明實施例之用於信度傳播演算法之解碼的自動補償裝置之檢查端電路方塊圖。來自位元端的輸入值 $X_1 \sim X_n$ 經由排序器 31 選出兩個最小數值 m_1 及 m_2 。動態量化控制單元 32 包含程式單元 321 及程式單元 322，則程式單元 321 及 322 分別接收最小數值 m_1 及 m_2 ，而輸出經補償之輸出值 y_1 及 y_2 並經由輸出選擇器 33 而輸出結果 $r_1 \sim r_n$ 。

不同於第 2 圖所示之習知檢查端電路方塊圖，本發明之檢查端電路更在做為最小和演算手段的排序器 31 以及輸出選擇器 33 之間加入一個動態量化控制單元 32。如第 4 圖之動態量化控制單元 32，以下係以電腦程式的方式來表達本實施例之用於信度傳播演算法之解碼的自動補償方法(步驟 203、205)，首先，先以排序器 31 來找出輸入值 $X_1 \sim X_n$ 之兩個最小數值 m_1 及 m_2 ，再經由動態量化控制單元 32 來執行下列程式：

```
If(i%L!=L-1)
```

```
  If( $m_1 > T_1$ )
```

```
     $y_1 = m_1 B_{11}$ 
```

```
  else
```

```
     $y_1 = m_1 B_{12}$ 
```

```
  else
```

```
     $y_1 = m_1$ 
```

```
    ... .. (程式 1)
```

；以及

```
If(i%L!=L-1)
```

If($m_2 > T_2$)

$$y_2 = m_2 B_{21}$$

else

$$y_2 = m_2 B_{22}$$

else

$$y_2 = m_2 \quad \dots\dots\dots(\text{程式 2})$$

在程式 1 及程式 2 中， L 為非零正整數， i 為目前解碼疊代次數， B_{11} 、 B_{12} 、 B_{21} 及 B_{22} 分別為第 1、2 補償項之第 1、2 補償值， y_1 、 y_2 為經過補償後之輸出值， T_1 及 T_2 為比較值。以下表格列出針對 DVB-S2 系統之數種 64800-位元 LDPC 碼所建議的補償值：

表 1

編碼率	B_{11}	B_{12}	T_1	B_{21}	B_{22}	T_2
1/4	0.5	0.75	0.5	1.0	1.0	...
1/3	0.625	0.75	0.625	0.875	1.0	2.0
2/5	0.5	0.75	1.25	0.75	1.0	1.25
1/2	0.625	0.875	1.5	0.75	0.875	1.625
3/5	0.5	0.75	2.0	0.75	1.0	2.0

當 $L > 1$ 時，如下列表格：

表 2

編碼率	B_{11}	B_{12}	T_1	B_{21}	B_{22}	T_2	L
1/4	0.375	0.5	0.5	0.75	0.75	...	3
1/3	0.625	0.75	2.0	0.75	0.875	1.5	3
2/5	0.5	0.625	1.5	0.625	0.875	1.125	3
1/2	0.5	0.625	1.75	0.625	0.75	2.0	2
3/5	0.375	0.625	2.0	0.625	0.75	1.0	3

在另一種實施型態中，第 5 圖係本發明實施例之多維度輸入之檢查端電路方塊圖。補償項除了以最小和演算法之輸出值的最小值及次小值決定，亦可由檢查端之多維度輸入決定。例如，排序器之輸出 m_1 及 m_2 經過動態補償後產生 $B_{m_1}m_1$ 和 $B_{m_2}m_2$ 。 B_{m_1} 和 B_{m_2} 可各自經由 $(m_1 \sim m_k)$ 等 $(m_2 \sim m_{k+1})$ 之 k -維度之排序器輸出決定，圖中以查表法 (LUT) 為例作為補償項 (normalization factor) 之選擇方式。

第 6 圖係表示本實施例之電腦模擬結果，可說明本發明所提出之動態補償方法可節省解碼次數和時間。如第 6 圖所示，其中 SNR 為訊號雜訊比，SNR 越低代表雜訊能量越大，以表中 rate 3/5 為例，在 SNR 約為 3.1dB 時，採用最小和 (min-sum) 演算法需經過 50 次解碼才可達到錯誤率 (Bit Error Rate, BER) 為 10^{-5} 。若採用本發明之動態補償法，只需要 12 次解碼即可在相同 SNR 下達到相同錯誤率。同樣地，傳統常數補償方法 (conventional constant approach)，在 SNR 約為 2.6dB 時，需要 50 次解碼可達到錯誤率為

10^{-5} ，若採用本發明之動態補償修正法，只需要 20 次解碼即可達到相同的效能。

第 7 圖係表示本實施例之電腦模擬結果，以 3/5 為例，解碼器採用不同的演算法，各自最多可執行 50 次解碼。最小和 (min-sum) 演算法達到錯誤率 (BER) 10^{-5} 所需要的 SNR 約為 3.1dB，若採用本發明所提出之動態補償法，達到相同錯誤率之 SNR 約為 2.3dB，約有 0.8dB 的 SNR 改善。同樣地，與傳統常數補償法比較 (conventional constant approach)，在 SNR 約為 2.6dB 時可達到錯誤率為 10^{-5} ，若採用本發明所提出的動態補償修正方式，約有 0.3dB 的 SNR 改善。

綜上所述，本發明由於採用在最小和演算法中，根據檢查碼之輸入信號而動態修正最小和演算法的誤差之結果，可有效修正誤差，改進解碼器效能及維持低硬體複雜度。

雖然本發明已以較佳實施例揭露如上，但本發明並非限定於此，本發明可應用在數位電視衛星廣播、高速乙太網路、高速無線區域網路以及無線都會型網路等等，任何熟習該項技術所屬之領域者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視附錄之申請專利範圍所界定者為準。

【圖式簡單說明】

第 1 圖係 LDPC 解碼器架構圖。

第 2 圖係習知解碼裝置之檢查端電路方塊圖。

第 3 圖係本發明實施例之用於信度傳播演算法之解碼的自動補償方法之流程圖。

第 4 圖係本發明實施例之用於信度傳播演算法之解碼的自動補償裝置之檢查端電路方塊圖。

第 5 圖係本發明實施例之多維度輸入之檢查端電路方塊圖。

第 6 圖係表示本實施例之電腦模擬結果。

第 7 圖係表示本實施例之電腦模擬結果。

【主要元件符號說明】

11、31、41	排序器
13、33、43	輸出選擇器
32、42	動態量化控制單元
201	使用最小和演算法
203	檢查一目前疊代次數
205	補償
321、322	程式單元

第95117771號「應用於信度傳播演算法的自動補償方法與裝置」
專利案

(2009年8月4日修正)

十、申請專利範圍：

1.一種用於信度傳播演算法之解碼的自動補償方法，包含下列步驟：

第1步驟，使用一最小和(min-sum)演算法來算出多個輸出值，藉以趨近於一信度傳播檢查端之運算結果；

第2步驟，以一檢查條件來檢查目前解碼疊代次數；

以及

第3步驟，若在第2步驟中，該目前解碼疊代次數被判定為一欲修正狀態時，則將該多個輸出值進行一補償程序；

其中係依據該信度傳播檢查端之一輸入值來動態選擇該補償項。

2.如申請專利範圍第1項之自動補償方法，其中該最小和演算法可算出至少兩個輸出值，且其各有對應之補償項。

3.如申請專利範圍第1項之自動補償方法，其中該補償項為冪級數(power series)。

4.如申請專利範圍第1項之自動補償方法，其中該檢查條件為：將該目前解碼疊代次數除以一個非零正整數而可獲得一餘數，若該餘數不等於該正整數-1時，則判斷該目前解碼疊代次數為該欲修正狀態。

- 5.如申請專利範圍第 1 項之自動補償方法，其中該補償程序為：將該目前輸出值與一比較值做比較；若該目前輸出值大於該比較值時，將該目前輸出值乘上該補償項之一補償值；以及若該目前輸出值不大於該比較值時，將該目前輸出值乘上該補償項之另一補償值。
- 6.如申請專利範圍第 1 至 5 項任一項之自動補償方法，其中該補償項除了以最小和演算法之輸出值的最小值及次小值決定，亦可由檢查端之多維度輸入決定。
- 7.如申請專利範圍第 1 至 5 項任一項之自動補償方法，其中該補償項可由查表法、乘法等方式實現。
- 8.如申請專利範圍第 1 至 5 項任一項之自動補償方法，可用軟體、多用途處理器、或數位訊號處理器實現之。
- 9.一種用於信度傳播演算法之解碼的自動補償裝置，其用以執行如申請專利範圍第 1 至 8 項所述之任一種方法，該裝置具備：

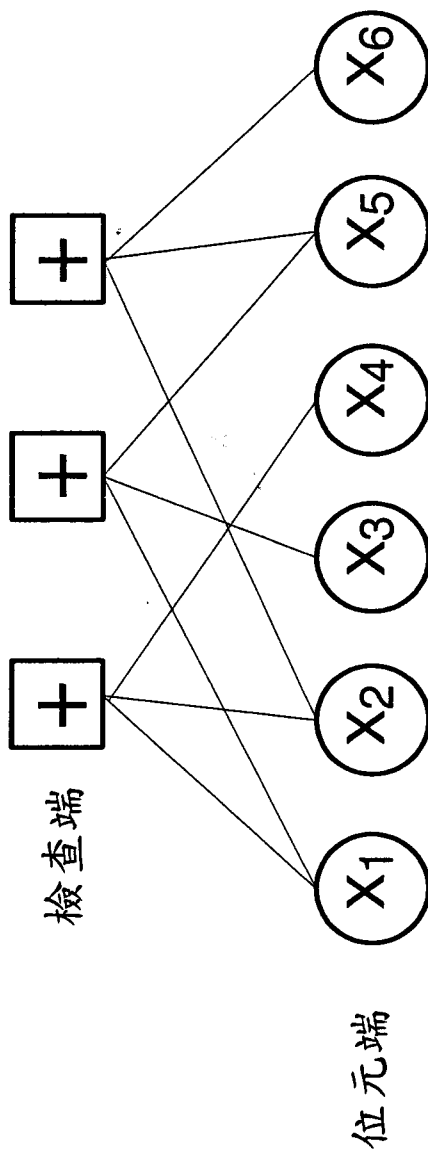
最小和演算單元，其包含排序器及輸出選擇器，使用一最小和演算法來算出多個輸出值，藉以趨近於一信度傳播檢查端之運算結果；以及

動態量化控制單元，配置在該排序器及輸出選擇器之間，以一檢查條件來檢查目前解碼疊代次數，且該目前解碼疊代次數被判定為一欲修正狀態時，則將該多個輸出值進行一補償程序。
- 10.如申請專利範圍第 9 項之自動補償裝置，其中該檢查條件為：將該目前解碼疊代次數除以一个非零正整數而可

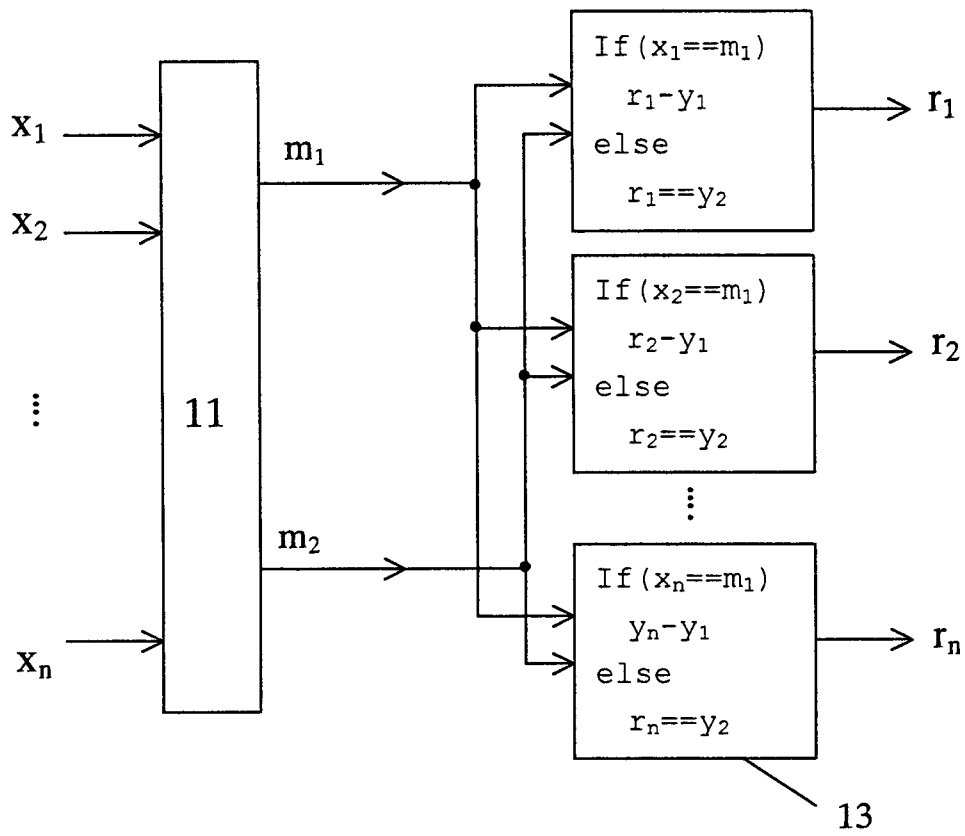
獲得一餘數，若該餘數不等於該正整數 -1 時，則判斷該目前解碼疊代次數為該欲修正狀態。

11. 如申請專利範圍第 9 項之自動補償裝置，其中，該補償程序為：將該目前輸出值與一比較值做比較，若該目前輸出值大於該比較值時，將該目前輸出值乘上該補償項之一補償值；以及，若該目前輸出值不大於該比較值時，將該目前輸出值乘上該補償項之另一補償值。
12. 如申請專利範圍第 9 項之自動補償裝置，其中該自動補償裝置可用數位電路或類比電路來實現之。

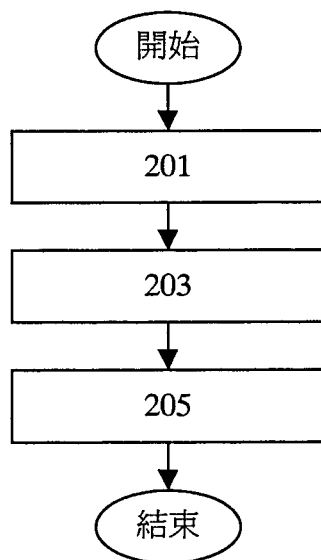
十一、圖式：



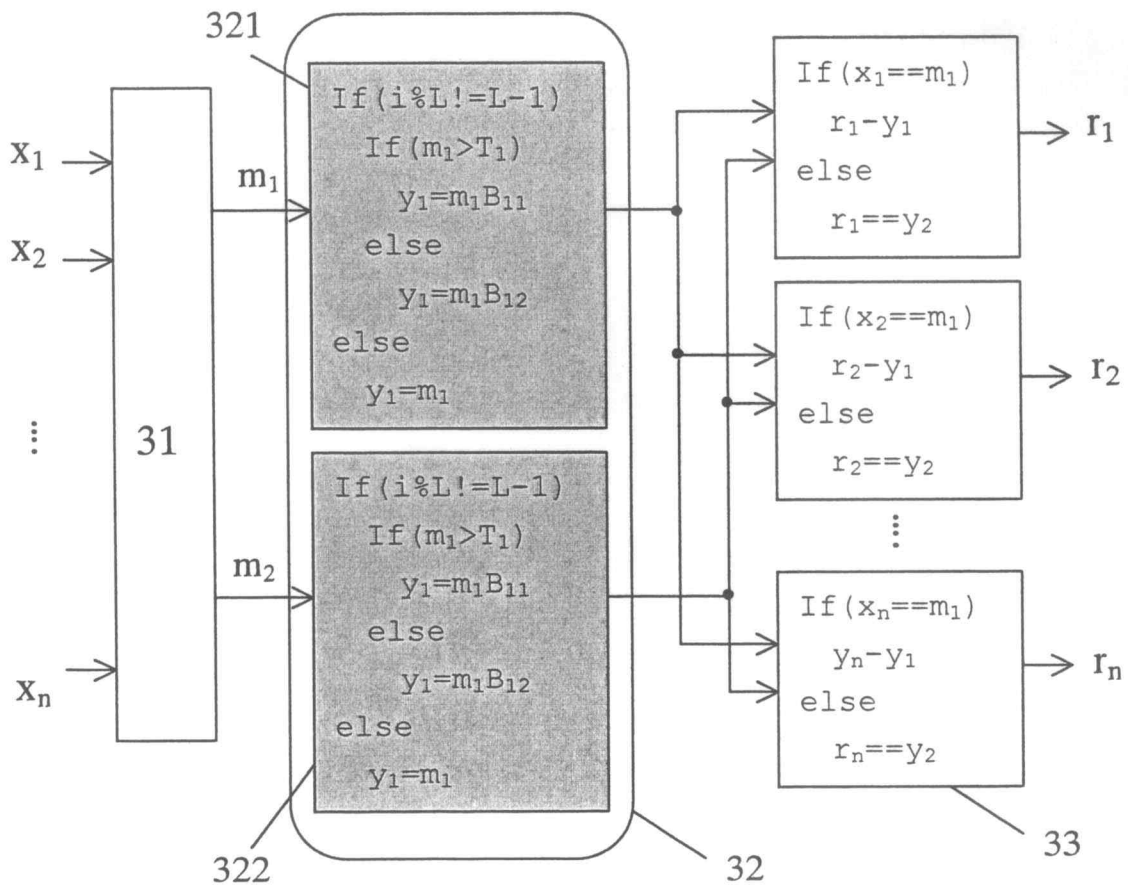
第1圖



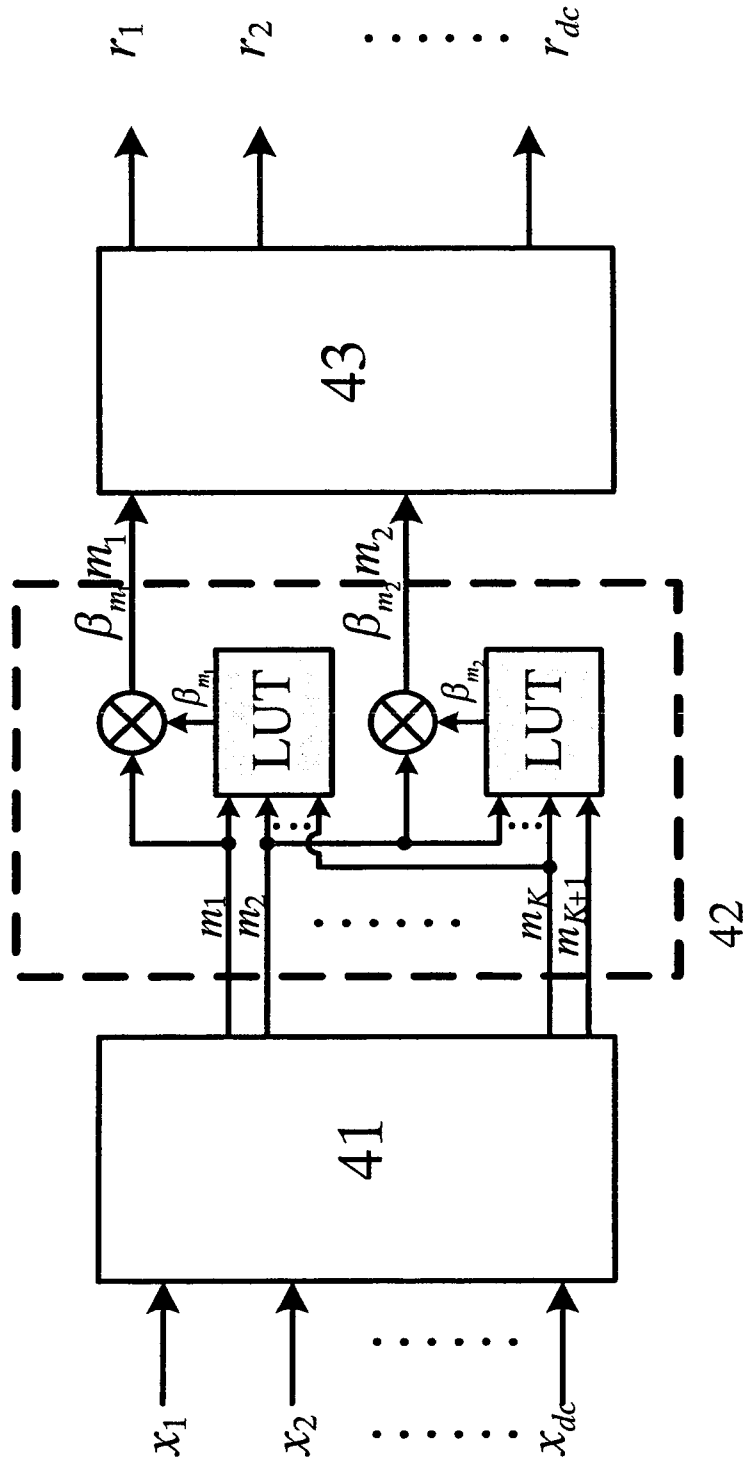
第 2 圖



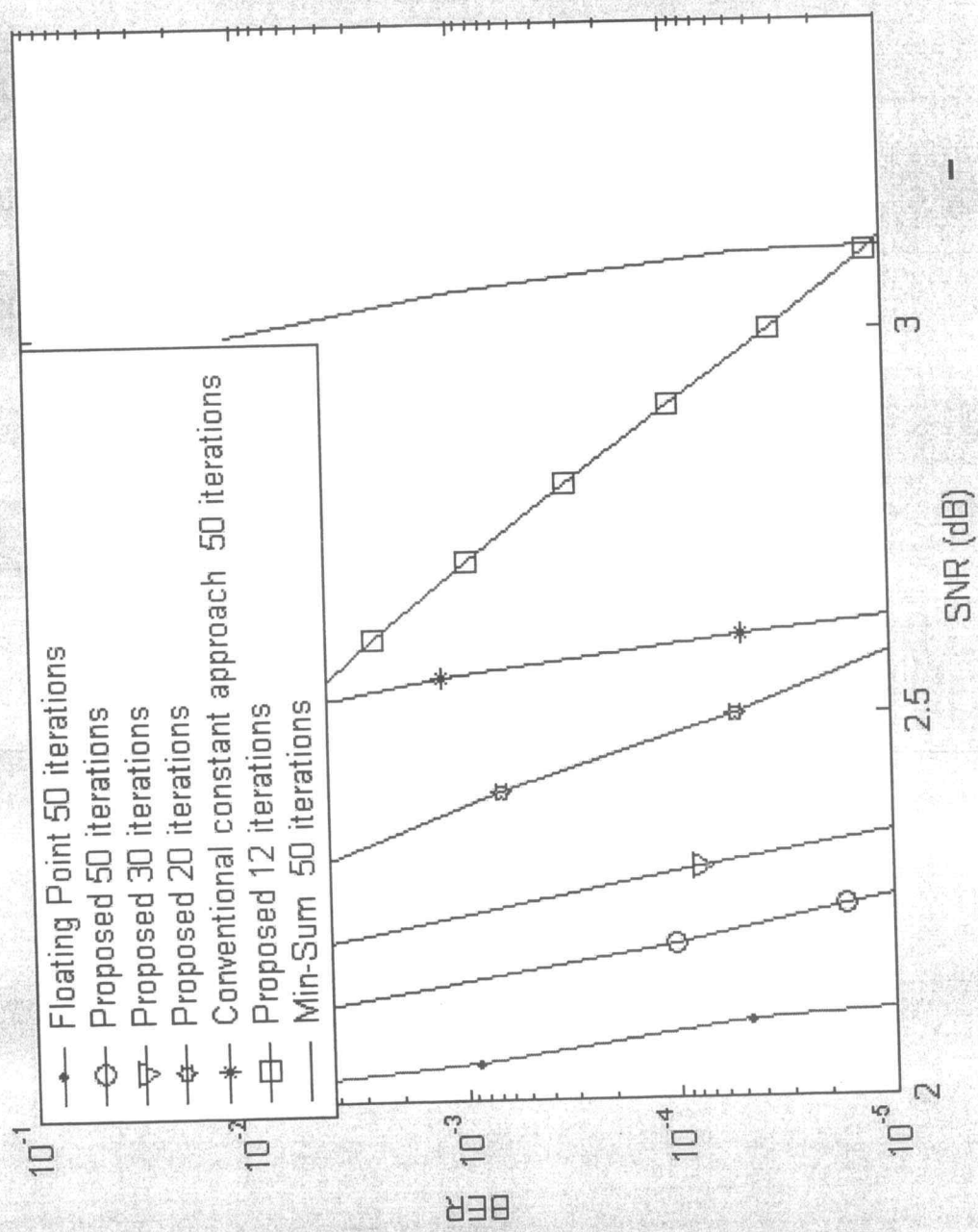
第 3 圖



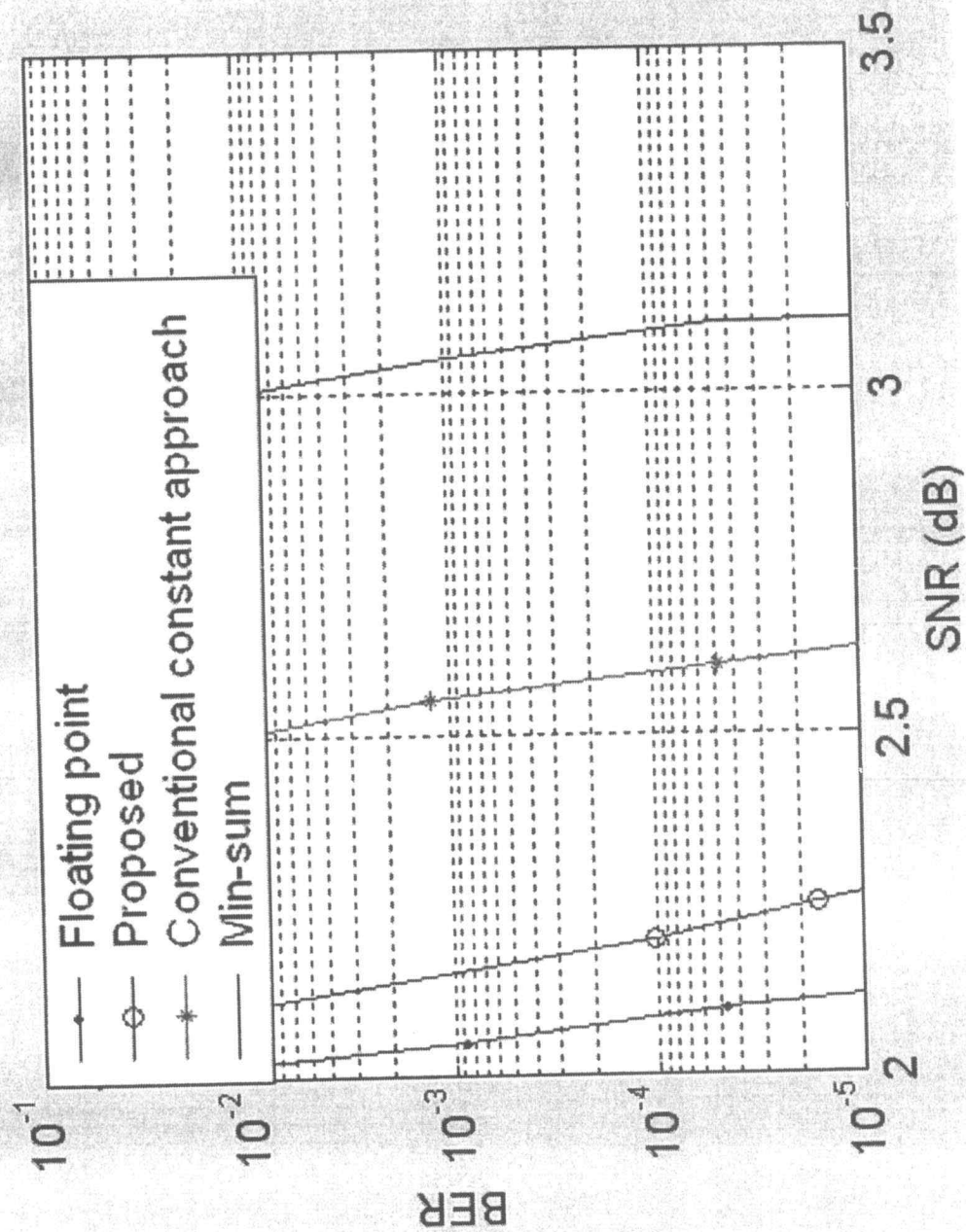
第 4 圖



第 5 圖



第6圖



第7圖