

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：P411148

※申請日期：P4.4.8

※IPC 分類：H01L21/5258

一、發明名稱：(中文/英文)

具銅金屬化之複合物半導體元件

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

國立交通大學 / National Chiao Tung University

代表人：(中文/英文) 張俊彥 / Chun-Yen Chang

住居所或營業所地址：(中文/英文)

新竹市大學路 1001 號 / 1001 Ta Hsueh Rd., Hsinchu,
Taiwan

國籍：(中文/英文) 中華民國

三、發明人：(共 3 人)

姓名：(中文/英文)

1. 張翼
2. 張尚文
3. 李承士

國籍：(中文/英文)

1. 中華民國
2. 中華民國
3. 中華民國

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明係為一具銅金屬化之複合物半導體元件，結構為異質接面雙載子電晶體（HBT）結構，當基板為砷化鎵基板時，其歐姆接觸層之材料為鈮/鍺/氮化鎢/銅或鉑/鈦/鉑/銅，而金屬連接線為鈦/鉑/銅；若基板為磷化銦基板時，歐姆接觸層之材料為鈦/鉑/銅或鉑/鈦/鉑/銅，金屬連接線為鈦/鉑/銅，藉由具有較佳散熱特性之銅取代金，可增加其散熱效果，進而增加元件的可靠度。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

具銅金屬化之複合物半導體元件 1

基板 1 1

附屬基層 1 1 1

第一 n 型歐姆接觸層 1 2 a

第二 n 型歐姆接觸層 1 2 b

p 型歐姆接觸層 1 3

金屬連接線 1 4

介電質 1 5

收集層 1 6

基礎層 1 7

射極層 1 8

參雜層 1 9

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

本發明係提供一具銅金屬化之複合物半導體元件，特別是本發明係將歐姆接觸層及金屬連接線之材料藉由具有較佳散熱特性之銅取代金，可應用於相關砷化鎵和磷化銦之複合物半導體產業中。

【先前技術】

按，傳統的複合物半導體元件（如：異質接面雙載子電晶體（HBT）、高電子遷移率電晶體（HEMT））藉由金（Au）作為歐姆金屬層及金屬連接線，若考慮路由控制（Routing Control，RC）延遲效應時，則可使用電阻值更低及散熱性更佳的銅取代金，以使該複合物半導體元件的特性更為優異。如美國專利公告第 6,444,567 號及美國專利公告第 6,319,819 號提出銅化學機械研磨金屬平坦化，和銅與介電層之間的阻擋性之銅製程；如美國專利公告第 6,455,425 號則提出銅化學機械研磨（Cu CMP）金屬平坦化，和銅與介電層之間的阻擋性，利用選擇性沉積法製作銅製程；如美國專利公告第 6,452,276 號提出利用 α -W 作為銅的擴散阻障層；如美國專利公告第 6,437,440 號及美國專利公告第 6,291,885 號則為利用（TaN）氮化鉭作為銅的擴散阻障層；如美國專利公告第 6,180,523 號提出利用 eletronless 的方式製作出銅/

金連接線 (Cu/Au interconnects)，其附著層則使用鎳 (Ni)、鋁 (Al)、多晶矽 (polysilicon) 或矽化鈮 (PdSi_x)，而阻障層使用鎳-硼 (Ni-B) 化合物、鎳 (Ni)、鈮 (Pd) 或鈷 (Co)，再上使用金或銅栓塞 (plug)。

另，如中華民國專利公告第 465031 號之「銅製程的方法」，以電鍍及使用氮化鈦做為擴散阻障層，並藉由化學機械研磨技術在矽上製作出金屬鑲嵌之銅製程；如中華民國專利公告第 441002 號之「金屬內連線的製造方法」，藉由電鍍在矽層上製作出金屬雙鑲嵌之銅製程；如中華民國專利公告第 436995 號之「銅製程之阻障層製作方法」，利用金屬電漿濺鍍製程鍍上鈦，和化學氣相沉積 (CVD)、有機金屬氣相磊晶法 (MOCVD) 沉積氮化鈦，該氮化鈦做為銅的擴散阻障層。綜上述所，上述之專利皆為應用在矽製程上，且是使用複雜的銅雙鑲嵌製程，需使用化學機械研磨技術，並無應用在複合物半導體製程。故，一般習用者係無法符合使用者於實際使用時之所需。

【發明內容】

因此，本發明之主要目的係在於提供一銅金屬化及可應用於複合物半導體製程之具銅金屬化之複合物半導體元件。

為達上述之目的，本發明係提供一具銅金屬化之複合物半導體元件，係至少由一基板、一 n 型歐姆接觸層、

一 p 型歐姆接觸層及一金屬連接線組成，且該金屬連接線由一擴散阻障層及一銅組成，該具銅金屬化之複合物半導體元件 1 之結構為異質接面雙載子電晶體（Heterojunction Bipolar Transistor, HBT）結構，當該基板為砷化鎵基板時，該 n 型歐姆接觸層之材料為鈮/鍺/氮化鎢/銅（Pd/Ge/WNX/Cu），該 p 型歐姆接觸層之材料為鉑/鈦/鉑/銅（Pt/Ti/Pt/Cu），而該金屬連接線為鈦/鉑/銅（Ti/Pt/Cu）；若該基板為磷化銦基板時，該 n 型歐姆接觸層之材料為鈦/鉑/銅，該 p 型歐姆接觸層之材料為鉑/鈦/鉑/銅，該金屬連接線為鈦/鉑/銅。上述之擴散阻障層之材料可為鈮（Ta）、氮化鈮（TaN）、鎢（W）、氮化鎢（WNX）、氮化鎢鈦（TiWNX）、鉑（Pt）或鍺（Pd），而該金屬連接線藉由剝離技術完成銅金屬導線圖形，該銅金屬導線圖形可為多層結構（Multi-finger），即可應用於銅空氣橋（Cu Air-bridge）結構中。

另，本發明亦可提出另一具銅金屬化之複合物半導體元件，係至少藉由一基板、一源極、一汲極、一閘極及一金屬連接線 3 7 構成，該具銅金屬化之複合物半導體元件之結構可為金屬半導體場效電晶體（Metal Semiconductor Field Effect Transistor, MESFET）結構或高電子遷移率電晶體（high-electron-mobility transistor, HEMT）結構，該源極及該汲極為 N 極，且其材料為鍺化鈮/氮化鎢/銅，該閘極之材料為鈦/鉑/銅，

而該金屬連接線為銅空氣橋結構。本發明之具銅金屬化之複合物半導體元件藉由具有較佳散熱特性之銅取代金，可增加其散熱的效果，進而增加元件的可靠度，並大幅的降低生產成本。

【實施方式】

請參閱『第1圖』所示，係本發明之具銅金屬化之複合物半導體元件之異質接面雙載子電晶體結構示意圖。如圖所示：本發明之具銅金屬化之複合物半導體元件1係至少由一基板11、一附屬基層111、一第一n型歐姆接觸層12a、一p型歐姆接觸層13、一第二n型歐姆接觸層12b、一金屬連接線14、一介電質15、一收集層16、一基礎層17、一射極層18及一參雜層19組成，該具銅金屬化之複合物半導體元件1之結構為異質接面雙載子電晶體（Heterojunction Bipolar Transistor, HBT）結構，當該基板1為砷化鎵基板時，該第一n型歐姆接觸層12a及該第二n型歐姆接觸層12b之材料為鈮/鍺/氮化鎢/銅（Pd/Ge/WN_x/Cu），該p型歐姆接觸層13之材料為鉑/鈦/鉑/銅（Pt/Ti/Pt/Cu），而該金屬連接線14之材料為鈦/鉑/銅（Ti/Pt/Cu）；若該基板1為磷化銦基板時，該第一n型歐姆接觸層12a及該第二n型歐姆接觸層12b之材料為鈦/鉑/銅（Ti/Pt/Cu），該p型歐姆接觸層13之材料為鉑/鈦/鉑/銅（Pt/Ti/Pt/Cu），該金屬連接線14之材料為鈦/

鉑/銅 (Ti/Pt/Cu)。上述之金屬連接線 1 4 係藉由先在一複合物半導體元件表面鍍上一層光阻，再經由黃光製程曝光、顯影定義出所需要鍍金屬之區域，藉由濺鍍或電子束蒸鍍的方式沉積一擴散阻障層，以防止銅和其他材料與基材之間的互相擴散及反應，該擴散阻障層之材料可為鉭 (Ta)、氮化鉭 (TaN)、鎢 (W)、氮化鎢 (WN_x)、氮化鎢鈦 (TiWN_x)、鉑 (Pt) 或鍍 (Pd)，再藉由濺鍍、蒸鍍、銅化學氣相沉積 (CVD) 或化學電鍍的方式沉積一銅，且在濺鍍的同時使用一準直器 (collimator) 技術，使其方向性更好而不會有階梯覆蓋的問題，最後再利用剝離技術 (lift-off) 並使用丙酮將該光阻及多餘之金屬去除完成該金屬連接線 1 4。

本發明之具銅金屬化之複合物半導體元件之基板若使用 n 型砷化鎵基板，上述之歐姆金屬層則可使用鈮/鍍/氮化鎢/銅；若該基板為 n 型磷化銻基板，上述之歐姆金屬層則可使用鈦/鉑/銅；而該基板若為 p 型砷化鎵基板或 p 型磷化銻基板，上述之歐姆金屬層則使用鉑/鈦/鉑/銅。該具銅金屬化之複合物半導體元件之金屬連接線係藉由該擴散阻障層防止銅和其他材料與基材之間的互相擴散及反應，並藉由該銅進一步的降低電阻，使該具銅金屬化之複合物半導體元件的路由控制 (Routing Control, RC) 延遲效應降低，且該金屬連接線由於利用剝離技術完成銅金屬導線圖形，該銅金屬導線圖形可為多層結構

(Multi-finger)，即可應用於銅空氣橋 (Cu Air-bridge) 結構中。請參閱『第 2 A ~ 2 E 圖』所示，係本發明之銅空氣橋結構示意圖。如圖所示：該銅空氣橋 2 之製程係先將一第一光阻層 2 2 形成於一砷化鎵基板 1 1 上，利用黃光製程定義出一空氣橋之金屬墊橋墩 2 3，再利用濺鍍或蒸鍍的方式於該第一光阻層及該金屬墊橋墩上鍍上一薄金屬層 2 4，該薄金屬層之材料可為鎢/銅/鎢 (W/Cu/W)，將一第二光阻層 2 5 形成於該薄金屬層 2 4 上，再利用黃光製程定義出一空氣橋之導線位置後，將該薄金屬層 2 4 之表面上多餘的鎢清除，最後利用電鍍的方式鍍上一電鍍銅層 2 6 後，再以丙酮及電漿去除殘餘的第一光阻層 2 2 及第二光阻層 2 5。而該歐姆接觸層之製程係為先將定義金屬圖形之黃光製程完成後，再使用濺鍍或蒸鍍的方式沉積一多層金屬結構，最後再利用剝離技術將光阻及多餘的金屬去掉以形成歐姆接觸結構，由於上述之歐姆接觸層均使用銅金屬化之歐姆接觸結構，且該金屬連接線以銅導線取代金作為內連接導線，使其傳輸速度增快，並降低成本，另外，由於本發明之具銅金屬化之複合物半導體元件所使用之銅比金具有較佳之散熱特性，對於高功率的元件而言，可增加其散熱的效果，進而增加元件的可靠度，且由於銅之價格比金低，可大幅的降低生產成本。

另，本發明亦可提出另一具銅金屬化之複合物半導

體元件，請參閱『第3圖』所示，係本發明之具銅金屬化之複合物半導體元件之高電子遷移率電晶體結構示意圖。如圖所示：係藉由一基板31、一通道層32、一絕緣層33、一源極34、一汲極35、一閘極36及一金屬連接線37構成一金屬半導體場效電晶體（Metal Semiconductor Field Effect Transistor，MESFET）結構3，該源極34及該汲極35為N極，且其材料為鍺化鈮/氮化鎢/銅（PdGe/WN_x/Cu），該閘極36之材料為鈦/鉑/銅，該金屬連接線37為銅空氣橋結構。

又，本發明亦可提出又一具銅金屬化之複合物半導體元件，請參閱『第4圖』所示，係本發明之具銅金屬化之複合物半導體元件之金屬半導體場效電晶體結構示意圖。如圖所示：係由一基板41、一緩衝層42a、一通道層42b、一逆電流層42c、一障蔽層42d、一覆蓋層42e、一絕緣層43、一源極44、一汲極45、一閘極46及一金屬連接線47構成一高電子遷移率電晶體（high-electron-mobility transistor，HEMT）結構47，該閘極46之材料為鈦/鉑/銅，該源極44及該汲極45為N極，且其材料為鍺化鈮/氮化鎢/銅，而該金屬連接線47為銅空氣橋結構。

綜上所述，本發明之具銅金屬化之複合物半導體元件，以「銅金屬化」作為主要策略，可有效改善習用之種種缺點，使其傳輸速度增快及增加散熱的效果，進而

增加元件的可靠度，並大幅的降低生產成本，進而使本發明之產生能更進步、更實用、更符合使用者之所需，確已符合發明專利申請之要件，爰依法提出專利申請，尚請 貴審查委員撥冗細審，並盼早日准予專利以勵創作，實感德便。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍；故，凡依本發明申請專利範圍及發明說明書內容所作之簡單的等效變化與修飾，皆應仍屬本發明專利涵蓋之範圍內。

【圖式簡單說明】

第 1 圖，係本發明之具銅金屬化之複合物半導體元件之異質接面雙載子電晶體結構示意圖。

第 2 A ~ 2 E 圖，係本發明之銅空氣橋結構示意圖。

第 3 圖，係本發明之具銅金屬化之複合物半導體元件之高電子遷移率電晶體結構示意圖。

第 4 圖，係本發明之具銅金屬化之複合物半導體元件之金屬半導體場效電晶體結構示意圖。

【主要元件符號說明】

具銅金屬化之複合物半導體元件 1

基板 1 1、3 1、4 1

附屬基層 1 1 1

第一 n 型歐姆接觸層 1 2 a

第二 n 型歐姆接觸層 1 2 b

p 型歐姆接觸層 1 3

金屬連接線 1 4、3 7、4 7

介電質 1 5

收集層 1 6

基礎層 1 7

射極層 1 8

參雜層 1 9

銅空氣橋 2

砷化鎵基板 2 1

第一光阻層	2 2
金屬墊橋墩	2 3
薄金屬層	2 4
第二光阻層	2 5
電鍍銅層	2 6
金屬半導體場效電晶體結構	3
通道層	3 2、4 2 b
絕緣層	3 3、4 3
源極	3 4、4 4
汲極	3 5、4 5
閘極	3 6、4 6
高電子遷移率電晶體結構	4
緩衝層	4 2 a
逆電流層	4 2 c
障蔽層	4 2 d
覆蓋層	4 2 e

十、申請專利範圍：

1. 一種具銅金屬化之複合物半導體元件，係至少由一材料為砷化鎵之基板、一附屬基層、一第一 n 型歐姆接觸層、一 p 型歐姆接觸層、一第二 n 型歐姆接觸層、一金屬連接線、一收集層、一介電質、一基礎層、一射極層及一參雜層構成一異質接面雙載子電晶體 (HBT) 結構，其特徵在於該第一 n 型歐姆接觸層及該第二 n 型歐姆接觸層之材料為鈮/鎳/氮化鎢/銅 (Pd/Ge/WN_x/Cu)，該 p 型歐姆接觸層之材料為鉑/鈦/鉑/銅 (Pt/Ti/Pt/Cu)，該金屬連接線之材料為鈦/鉑/銅 (Ti/Pt/Cu)，且由一擴散阻障層及銅組成。
2. 依據申請專利範圍第 1 項所述之具銅金屬化之複合物半導體元件，其中，該金屬連接線係由剝離技術 (lift-off) 完成銅金屬導線圖形。
3. 依據申請專利範圍第 1 項所述之具銅金屬化之複合物半導體元件，其中，該銅金屬導線圖形係為多層結構，並用以銅空氣橋 (Cu Air-bridge) 結構。
4. 依據申請專利範圍第 3 項所述之具銅金屬化之複合物半導體元件，其中，該銅空氣橋結構之製程係至少包含：
 - (a) 先將一第一光阻層形成於一砷化鎵基板上，再利用黃光製程定義出一空氣橋之金屬墊橋墩；
 - (b) 於該第一光阻層及該金屬墊橋墩上鍍上一薄

金屬層；

(c) 將一第二光阻層形成於該薄金屬層上，先利用黃光製程定義出一空氣橋之導線位置後，再將該薄金屬層之表面上多餘的鎢清除；

(d) 利用電鍍的方式鍍上一電鍍銅層後，再用丙酮及電漿去除殘餘的第一光阻層及第二光阻層。

5. 依據申請專利範圍第4項所述之具銅金屬化之複合物半導體元件，其中，該薄金屬層之材料為鎢/銅/鎢 (W/Cu/W)。
6. 依據申請專利範圍第4項所述之具銅金屬化之複合物半導體元件，其中，該薄金屬層係由濺鍍、蒸鍍的方式中擇其一成長。
7. 依據申請專利範圍第1項所述之具銅金屬化之複合物半導體元件，其中，該擴散阻障層之材料係為鈮 (Ta)、氮化鈮 (TaN)、鎢 (W)、氮化鎢 (WN_x)、氮化鎢鈦 (TiWN_x)、鉑 (Pt) 及鍺 (Pd) 中擇其一。
8. 依據申請專利範圍第1項所述之具銅金屬化之複合物半導體元件，其中，該擴散阻障層係選自濺鍍、電子束蒸鍍的方式成長。
9. 依據申請專利範圍第1項所述之具銅金屬化之複合物半導體元件，其中，該銅之沉積方式為濺鍍、蒸鍍銅化學氣相沉積 (CVD) 及化學電鍍中擇其一。

10. 一種具銅金屬化之複合物半導體元件，係至少藉由一材料為磷化銦之基板、一附屬基層、一第一 n 型歐姆接觸層、一 p 型歐姆接觸層、一第二 n 型歐姆接觸層及一金屬連接線、一收集層、一基礎層、一介電質、一射極層及一參雜層構成一異質接面雙載子電晶體結構，其特徵在於該第一 n 型歐姆接觸層及該第二 n 型歐姆接觸層之材料為鈦/鉑銅，該 p 型歐姆接觸層之材料為鉑/鈦/鉑/銅，該金屬連接線之材料為鈦/鉑/銅，且由一擴散阻障層及銅組成。
11. 依據申請專利範圍第 10 項所述之具銅金屬化之複合物半導體元件，其中，該金屬連接線係由剝離技術完成銅金屬導線圖形。
12. 依據申請專利範圍第 11 項所述之具銅金屬化之複合物半導體元件，其中，該銅金屬導線圖形係為多層結構，並用以銅空氣橋結構。
13. 依據申請專利範圍第 12 項所述之具銅金屬化之複合物半導體元件，其中，該銅空氣橋結構之製程係至少包含：
 - (a) 先將一第一光阻層形成於一砷化鎵基板上，再利用黃光製程定義出一空氣橋之金屬墊橋墩；
 - (b) 於該第一光阻層及該金屬墊橋墩上鍍上一薄金屬層；

- (c) 將一第二光阻層形成於該薄金屬層上，先利用黃光製程定義出一空氣橋之導線位置後，再將該薄金屬層之表面上多餘的鎢清除；
- (d) 利用電鍍的方式鍍上一電鍍銅層後，再用丙酮及電漿去除殘餘的第一光阻層及第二光阻層。
14. 依據申請專利範圍第 13 項所述之具銅金屬化之複合物半導體元件，其中，該薄金屬層之材料為鎢/銅/鎢。
15. 依據申請專利範圍第 13 項所述之具銅金屬化之複合物半導體元件，其中，該薄金屬層係由濺鍍、蒸鍍的方式中擇其一成長。
16. 依據申請專利範圍第 10 項所述之具銅金屬化之複合物半導體元件，其中，該擴散阻障層之材料係為鈿、氮化鈿、鎢、氮化鎢、氮化鎢鈦、鉑及鍺中擇其一。
17. 依據申請專利範圍第 10 項所述之具銅金屬化之複合物半導體元件，其中，該擴散阻障層係選自濺鍍、電子束蒸鍍的方式成長。
18. 依據申請專利範圍第 10 項所述之具銅金屬化之複合物半導體元件，其中，該銅之沉積方式為濺鍍、蒸鍍、銅化學氣相沉積及化學電鍍中擇其一。
19. 一種具銅金屬化之複合物半導體元件，係至少由一

基板、一通道層、一絕緣層、一源極、一汲極、一閘極及一金屬連接線構成一金屬半導體場效電晶體 (MESFET) 結構，其特徵在於該源極及該汲極之材料為鍺化鈮/氮化鎢/銅 ($\text{PdGe}/\text{WN}_x/\text{Cu}$)，該閘極之材料為鈦/鉑/銅，該金屬連接線為銅空氣橋結構。

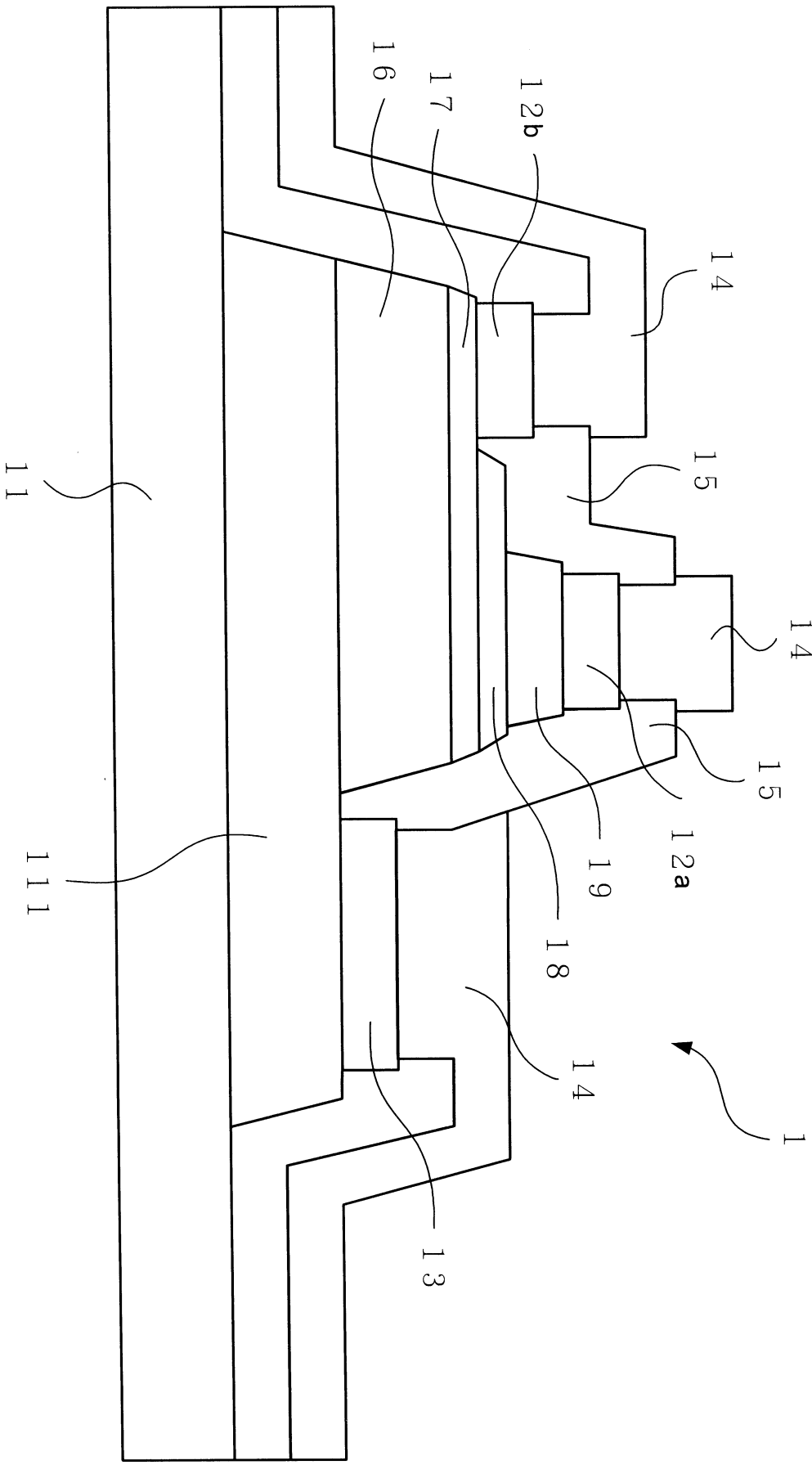
20. 一種具銅金屬化之複合物半導體元件，係至少由一基板、一緩衝層、一通道層、一逆電流層、一障蔽層、一覆蓋層、一絕緣層、一源極、一汲極、一閘極及一金屬連接線構成一高電子遷移率電晶體 (HEMT) 結構，其特徵在於該源極及該汲極之材料為鍺化鈮/氮化鎢/銅，該閘極之材料為鈦/鉑/銅，該金屬連接線為銅空氣橋結構。
21. 一種具銅金屬化之複合物半導體元件，係至少由一 n 型砷化鎵基板、一附屬基層、一第一 n 型歐姆接觸層、一 p 型歐姆接觸層、一第二 n 型歐姆接觸層、一介電質、一金屬連接線、一收集層、一基礎層、一射極層及一參雜層構成一異質接面雙載子電晶體 (HBT) 結構，其特徵在於該第一 n 型歐姆接觸層、該第二 n 型歐姆接觸層及該 p 型歐姆接觸層之材料為鈮/鍺/氮化鎢/銅，該金屬連接線之材料為鈦/鉑/銅，且由一擴散阻障層及銅組成。
22. 一種具銅金屬化之複合物半導體元件，係至少由一 p

型砷化鎵基板、一附屬基層、一第一 n 型歐姆接觸層、一 p 型歐姆接觸層、一第二 n 型歐姆接觸層、一金屬連接線、一介電質、一收集層、一基礎層、一射極層及一參雜層構成一異質接面雙載子電晶體 (HBT) 結構，其特徵在於該第一 n 型歐姆接觸層、該第二 n 型歐姆接觸層及該 p 型歐姆接觸層之材料為鉑/鈦/鉑/銅，該金屬連接線之材料為鈦/鉑/銅，且由一擴散阻障層及銅組成。

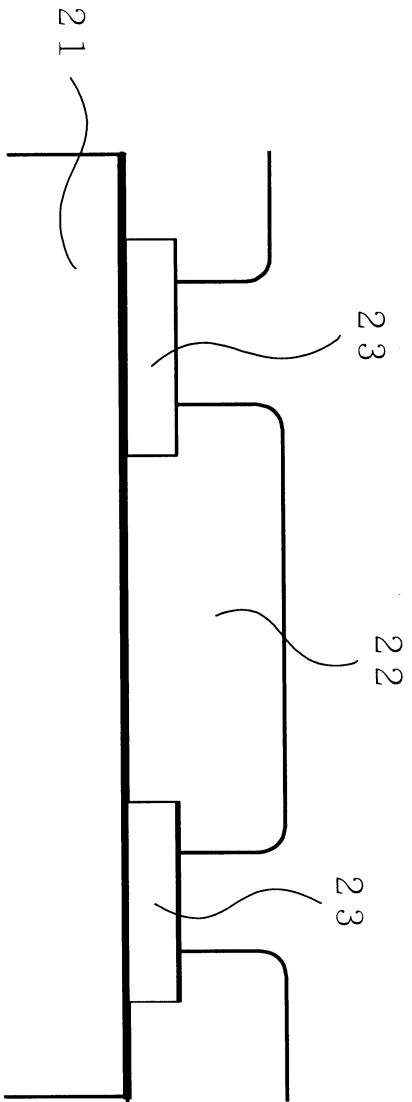
23. 一種具銅金屬化之複合物半導體元件，係至少由一 n 型磷化銦基板、一附屬基層、一第一 n 型歐姆接觸層、一 p 型歐姆接觸層、一第二 n 型歐姆接觸層、一金屬連接線、一收集層、一基礎層、一介電質、一射極層及一參雜層構成一異質接面雙載子電晶體 (HBT) 結構，其特徵在於該第一 n 型歐姆接觸層、該第二 n 型歐姆接觸層及該 p 型歐姆接觸層之材料為鈦/鉑/銅 (Ti/Pt/Cu)，該金屬連接線之材料為鈦/鉑/銅，且由一擴散阻障層及銅組成。

24. 一種具銅金屬化之複合物半導體元件，係至少由一 p 型磷化銦基板、一附屬基層、一第一 n 型歐姆接觸層、一 p 型歐姆接觸層、一第二 n 型歐姆接觸層、一介電質、一金屬連接線、一收集層、一基礎層、一射極層及一參雜層構成一異質接面雙載子電晶體 (HBT) 結構，其特徵在於該第一 n 型歐姆接觸層、

該第二 n 型歐姆接觸層及該 p 型歐姆接觸層之材料為鉑/鈦/鉑/銅，該金屬連接線之材料為鈦/鉑/銅，且由一擴散阻障層及銅組成。

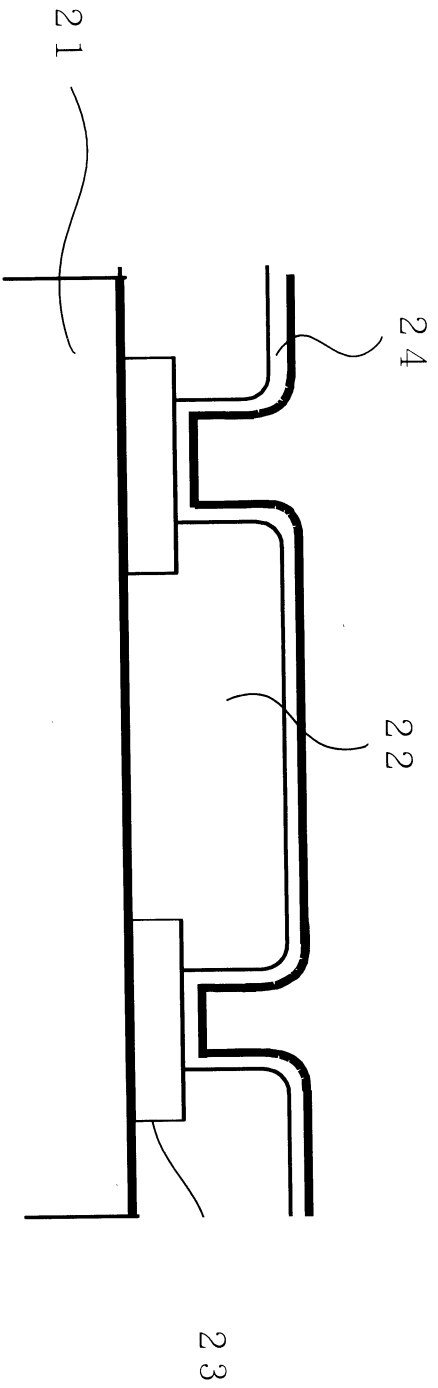


第 1 圖



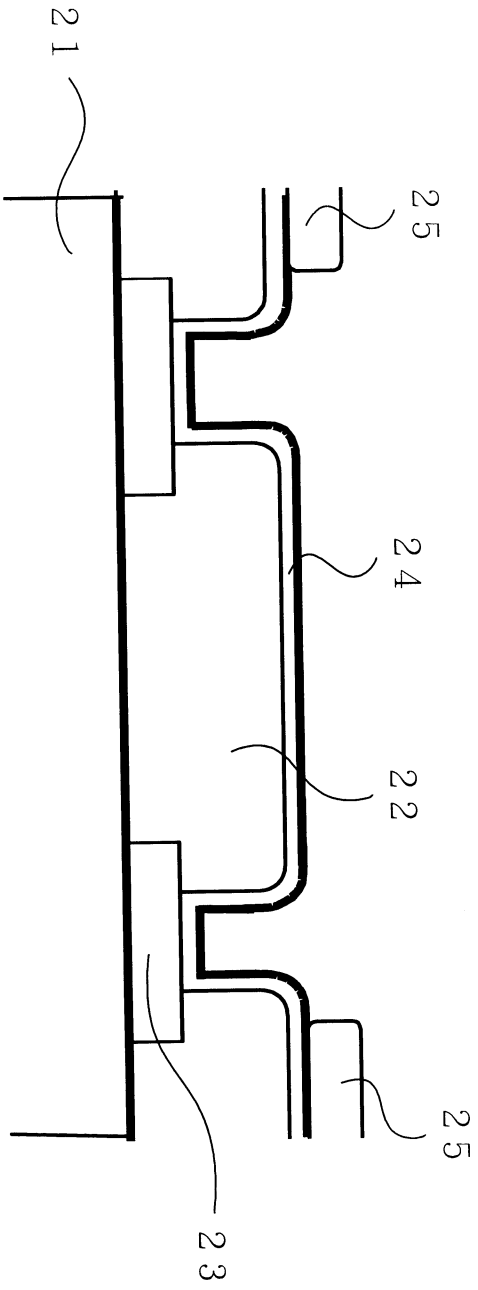
第 2 A 圖





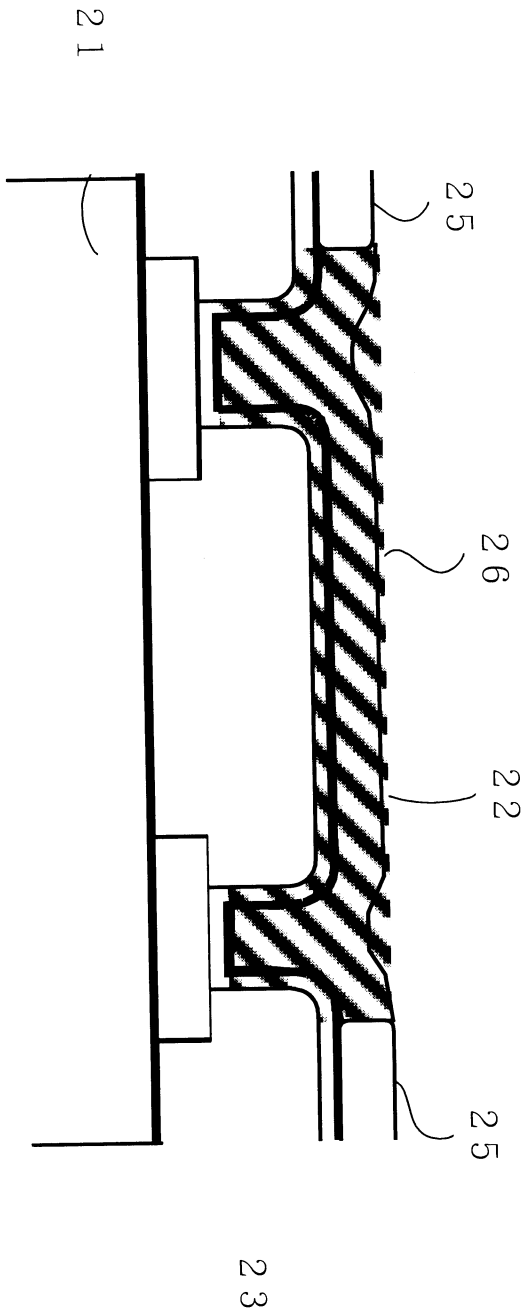
第2B圖



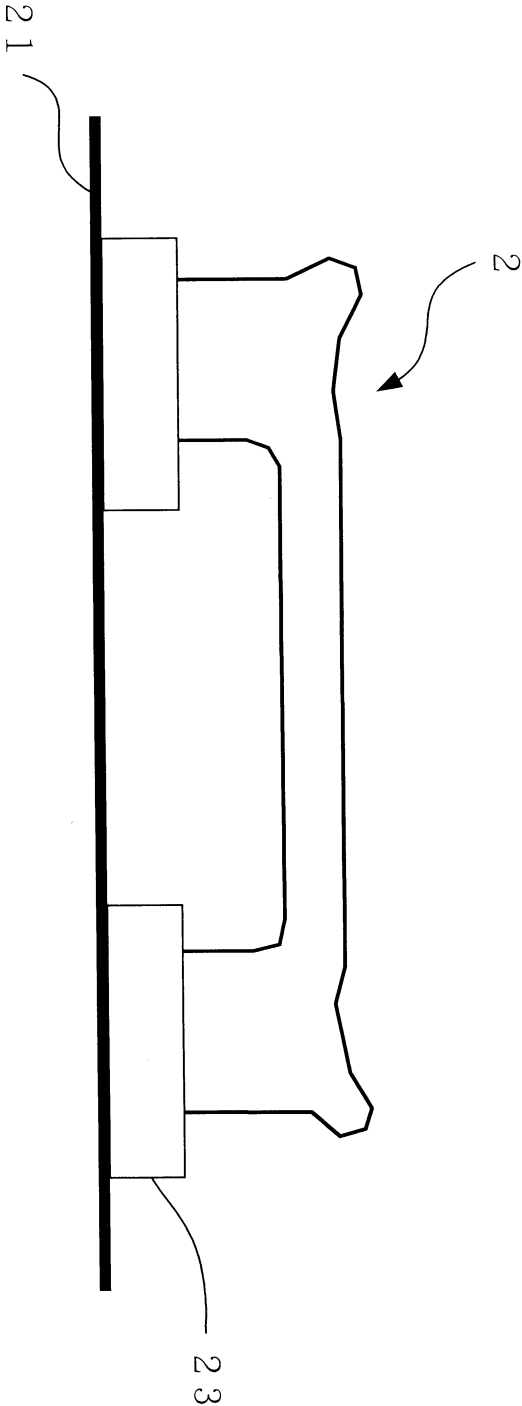


第 2 C 圖



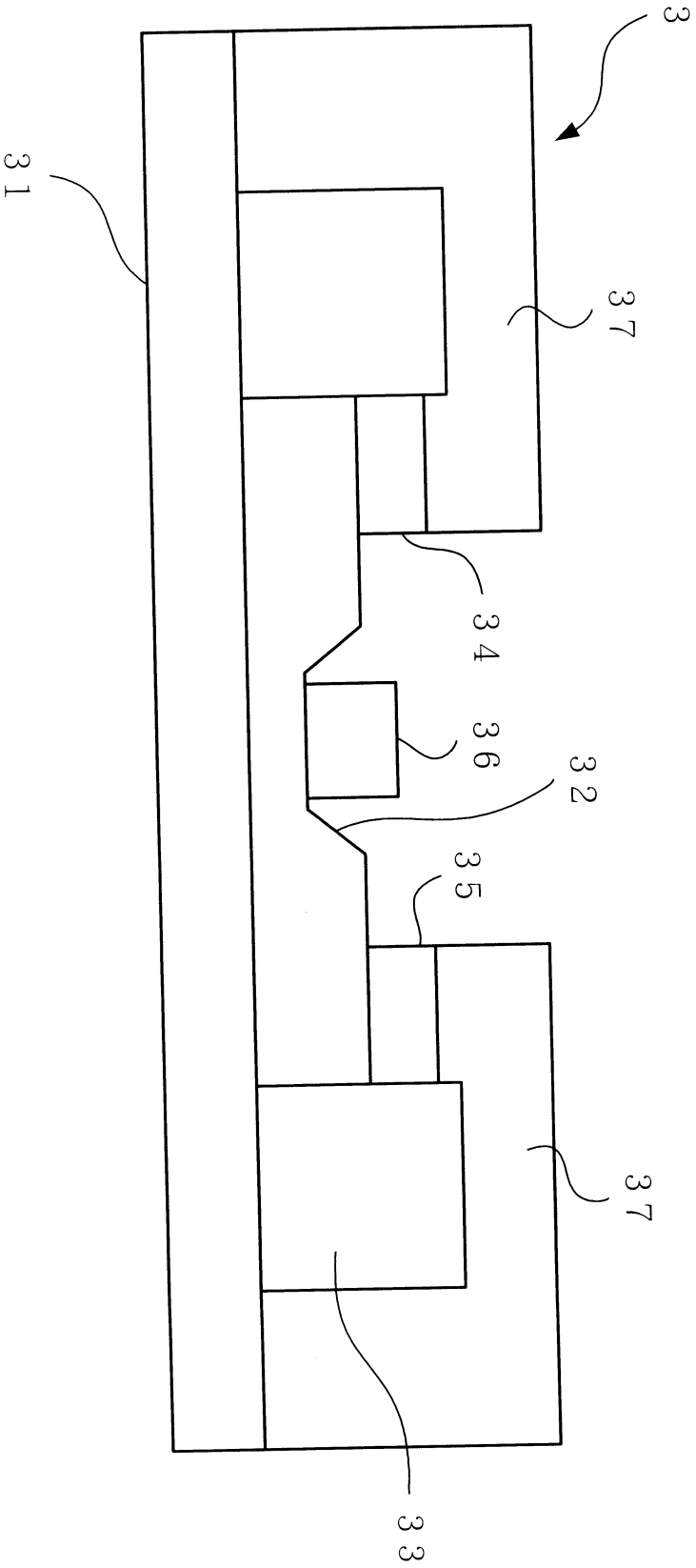


第2D圖

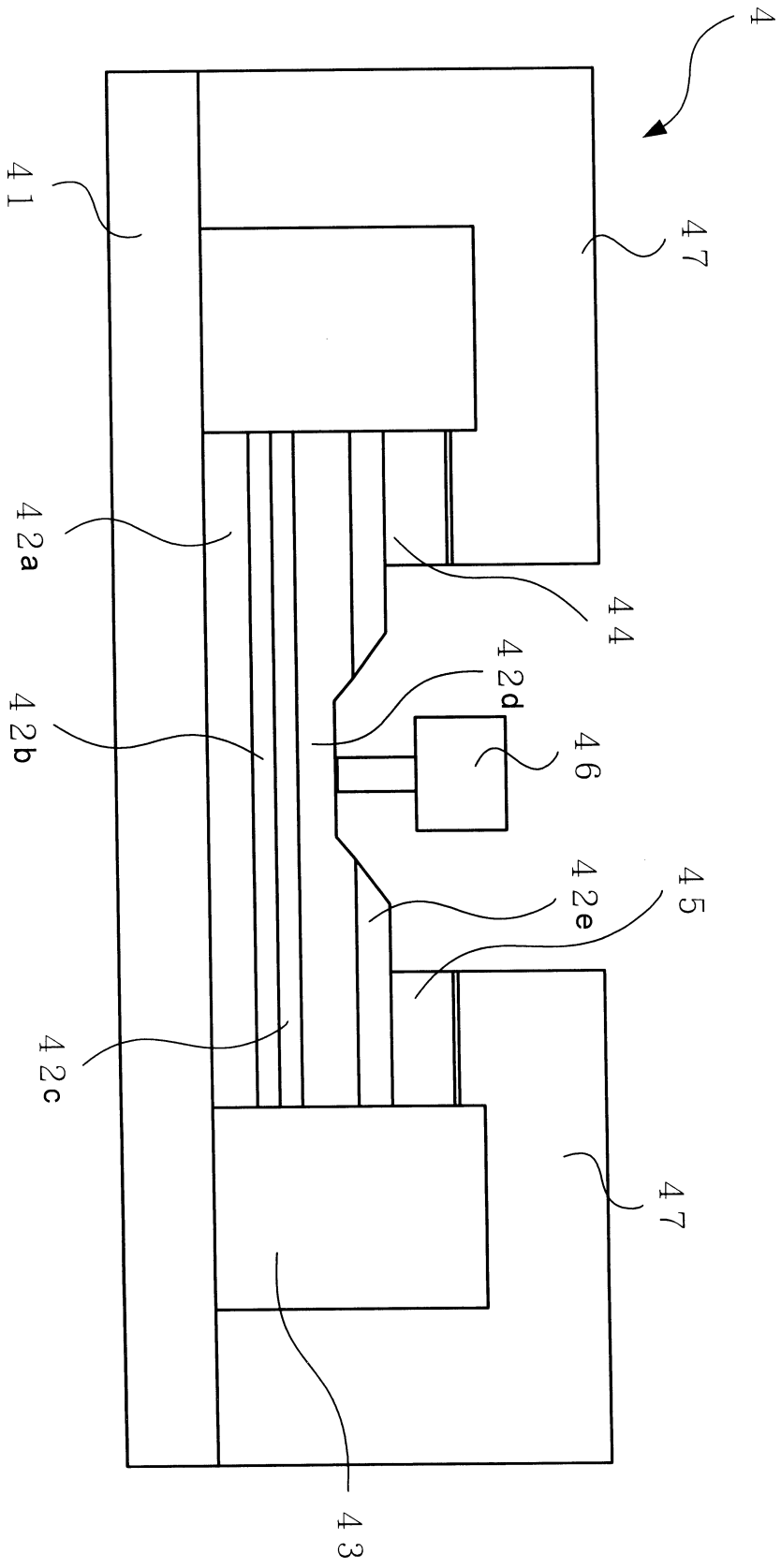


第 2 E 圖





第 3 圖



第4圖