

公告本

申請日期: 92.5.29

IPC分類

申請案號: 92114623

H01L 29/986

(以上各欄由本局填註)

發明專利說明書

I220795

一、 發明名稱	中文	製作複晶矽薄膜電晶體之方法
	英文	
二、 發明人 (共2人)	姓名 (中文)	1. 葉清發 2. 陳添富
	姓名 (英文)	1. Ching-Fa Yeh 2. Tien-Fu Chen
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中文)	1. 新竹市建功一路31號5樓之3 2. 高雄縣大寮鄉保生街43巷7號
	住居所 (英文)	1. 2.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 國立交通大學
	名稱或姓名 (英文)	1. National Chiao Tung University
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹市大學路1001號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1.
	代表人 (中文)	1. 張俊彥
	代表人 (英文)	1.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

二、主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

熟習該項技術者易於獲得, 不須寄存。

四、中文發明摘要 (發明名稱：製作複晶矽薄膜電晶體之方法)

【發明摘要】

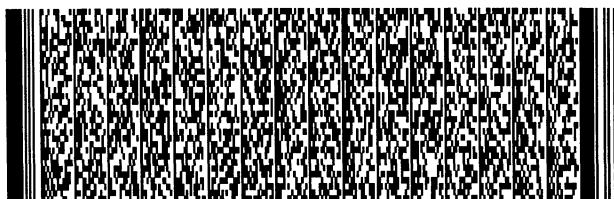
本發明係一種製作複晶矽薄膜電晶體之方法，係可改善複晶矽薄膜電晶體的電特性與可靠度，在傳統四道光罩製作薄膜電晶體之前，先做選擇性氧化矽薄膜，此技術除了可利用雷射側向再結晶來提高複晶矽薄膜電晶體的場效載子移動率之外，具厚源極(Thick Source)/汲極(Thick Drain)且薄通道(Thin Channel)結構更可降低靠近汲極(Drain)端的側向電場及通道的缺陷密度，因而可改善薄膜電晶體的可靠度。

伍、(一)、本案代表圖為：第5a圖

(二)、本案代表圖之元件代表符號簡單說明：

基板 1、緩衝層 2、複晶矽(或非晶矽)薄膜 3、通道 5、閘極 70、源極 71、汲極 72

陸、英文發明摘要 (發明名稱：)



五、發明說明 (1)

【發明所屬之技術領域】

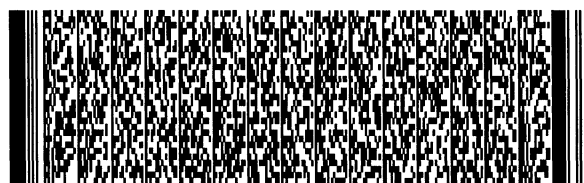
本發明是有關於一種製作複晶矽薄膜電晶體之方法，尤指一種可改善複晶矽薄膜電晶體的電特性，進而可將薄膜電晶體整合在顯示器面板的周邊電路上，製作高品質 (high field effect mobility、low subthreshold swing、high on-off current ratio)、高可靠度 (good reliability) 的複晶矽薄膜電晶體。

【先前技術】

按，目前在複晶矽薄膜電晶體結構之製作上，係以厚源極 (Source) / 汲極 (Drain) 且薄通道 (Channel) 為最佳的薄膜電晶體結構，因為厚源極 (Source) / 汲極 (Drain) 可降低電流路徑的電阻值，而薄通道 (Channel) 可降低複晶矽晶粒邊界所產生的缺陷密度，因此，在相同的偏壓下可使電晶體電流增大；

然而目前為止於複晶矽薄膜電晶體結構之製作時所提出製作此薄膜電晶體結構的方法，均必須用到化學機械研磨機台 CMP，才可達到其通道之平坦化；或者是先用曝光技術定義出厚源極 (Source) / 汲極 (Drain) 區域然後再定義電晶體的主動區域，但此製作方法並無法使達到通道平坦化；

是故，上述習知技術之缺失係在於製作複晶矽薄膜電晶體之結構時，必須使用化學機械研磨機台 (CMP)，而該化學機械研磨機台 (CMP) 並無法用在玻璃基板以及可



五、發明說明 (2)

彎曲之柔軟基板上，而且該薄膜電晶體通道不平坦將使元件特性與可靠度變差。

【發明內容】

本發明之主要目的，在於可改善複晶矽薄膜電晶體的電特性，進而可將薄膜電晶體整合在顯示器面板的周邊電路上，製作高品質(high field effect mobility、low subthreshold swing、high on-off current ratio)、高可靠度(good reliability)的複晶矽薄膜電晶體。

本發明之另一目的，係在於具有雷射退火後觸發熔融矽側向再結晶的機制，因此可大幅提升場效載子移動率進而改善元件特性。

本發明之又一目的，係在於不需使用化學機械研磨機台(CMP)就可製作厚源極(Source)/汲極(Drain)薄通道(Channel)之最佳薄膜電晶體結構。

為達上述之目的，本創係一種製作複晶矽薄膜電晶體之方法，包含下列步驟：

步驟一：取一基板，並於該基板上形成一緩衝層；

步驟二：於該緩衝層上形成一複晶矽(或非晶矽)薄膜；

步驟三：在複晶矽(或非晶矽)薄膜上鍍上一層可阻擋水氣、氧氣或氧氣電漿等可氧化複晶矽(或非晶矽)的阻擋層；

步驟四：利用一道光罩定義出該阻擋層之選擇性氧化複晶矽(或非晶矽)通道區域；



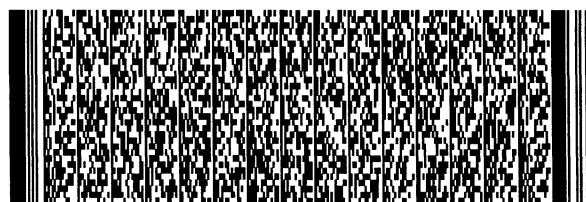
五、發明說明 (3)

步驟五：進行複晶矽（或非晶矽）的選擇性氧化，並利用蝕刻方式將阻擋層選擇性去除，此時基板經過清洗後再沈積上一層非晶矽薄膜就可形成了同時具有兩種不同厚度的複晶矽薄膜電晶體主動層，製作出厚源極(Source)/汲極(Drain)且薄通道(Channel)的結構；

步驟六：再將該主動層進行雷射退火，而退火後由於薄通道的非晶矽全部熔融，厚區域的矽薄膜只會部分熔融，而通道內全部熔融非晶矽會以左右兩邊厚區域未熔融的矽薄膜為晶種觸發往中間再結晶，如此可讓通道內晶粒變大進而提高電晶體的載子移動率。

【實施方式】

請參閱『第1~7圖』，係本發明步驟一~六成形狀態之剖面示意圖、本發明成形後的閘極與通道的相對位置示意圖、本發明電晶體製作完成後之剖面示意圖、本發明通道具側向再結晶之照片圖、本發明所製作的複晶矽薄膜電晶體之電特性曲線圖。如圖所示：本發明係一種製作複晶矽薄膜電晶體之方法，可改善複晶矽薄膜電晶體的電特性，進而可將薄膜電晶體整合在顯示器面板的周邊電路上，製作高品質(high field effect mobility、low subthreshold swing、high on-off current ratio)、高可靠度(good reliability)的複晶矽薄膜電晶體，並具有雷射退火後觸發熔融矽側向再結晶的機制，因此可大幅提升場效載子移動率進而改善元件特性，且不需使用化學機



五、發明說明 (4)

械研磨機台 (CMP) 就可製作厚源極(Source)/汲極(Drain)薄通道 (Channel) 之最佳薄膜電晶體結構；其包含下列步驟：

步驟一：取一基板 1，並於該基板 1 上形成一緩衝層 2；

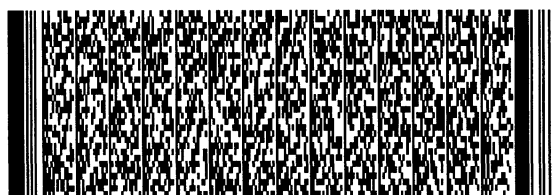
步驟二：於該緩衝層 2 上形成一複晶矽 (或非晶矽) 薄膜 3；

步驟三：在複晶矽 (或非晶矽) 薄膜 3 上鍍上一層可阻擋水氣、氧氣或氧氣電漿等可氧化複晶矽 (或非晶矽) 的阻擋層 4，而該阻擋層 4 可為氮化矽 Si_3N_4 、碳化矽 SiC 以及高熔點金屬如鎢W、鉬Mo、鉻Cr、鈦Ta、氮化鈦TaN等材質所製成；

步驟四：利用一道光罩定義出該阻擋層 4 之選擇性氧化複晶矽 (或非晶矽) 通道 5 區域；

步驟五：進行複晶矽 (或非晶矽) 的選擇性氧化，用以選擇性氧化薄膜電晶體通道 5，而該選擇性氧化薄膜電晶體通道 5 區域的方法包括濕式氧化 (Wet Oxidation)、乾式氧化 (Dry Oxidation)、電漿氧化 (Plasma

Oxidation) 及離子佈植植入氧、氮等原子後選擇性去除阻擋層，再經由高溫爐管或快速退火 (RTA) 等方式來形成氧化矽、氮化矽的隔離區域，並利用蝕刻方式將阻擋層 4 選擇性去除，而該蝕刻方式可為濕式或乾式之蝕刻方式，並進一步以此蝕刻方式製作通道的平坦化，另外尚可利用離子佈植方式植入氧、氮等原子後去除阻擋層 4，再經由高溫爐管或快速退火 (RTA) 來形成隔離區域，此時



五、發明說明 (5)

基板 1 經過清洗後再沈積上一層非晶矽薄膜 6 就可形成了同時具有兩種不同厚度的複晶矽薄膜電晶體主動層，製作出厚源極 7 1 (Source)/汲極 7 2 (Drain) 且薄通道 5 (Channel) 的結構；

步驟六：再將該主動層進行雷射退火，而該主動層退火之方式包括 (準分子) 雷射再結晶 (ELC)、金屬致側向再結晶 (MILC)、固相結晶 (SPC) 等方式，而退火後由於薄通道 5 的非晶矽全部熔融，厚區域的矽薄膜只會部分熔融，而通道 5 內全部熔融非晶矽會以左右兩邊厚區域未熔融的矽薄膜為晶種觸發往中間再結晶，如此可讓通道內晶粒變大進而提高電晶體的載子移動率；如是，藉由上述之步驟形成一製作複晶矽薄膜電晶體之方法。

接下來在自動對準的離子植入後，閘極 7 0 與通道 5 的相對位置我們提出了如第 4 a 圖、第 4 b 圖及第 4 c 圖所示的狀況，電晶體製作完成後分別如第 5 a 圖、第 5 b 圖及第 5 c 圖所示。

而第 6 圖為通道具側向再結晶的證明，如圖所示晶粒可側向成長 $1 \mu\text{m}$ 以上，第 7 圖為利用此法所製作的複晶矽薄膜電晶體之電特性曲線，圖中顯示以本發明製作之電晶體 (Novel) TFTs (結構圖如第 5 c 圖) 其場效載子移動率可達 $302 \text{ cm}^2/\text{Vs}$ ，比起在相同製程參數下所得到的傳統結構 (Conventional) TFTs 高出 4 倍之多，第 6 圖、第 7 圖為本發明之實驗初步成果。

由以上詳細說明，可使熟知本項技藝者明瞭本發明的



五、發明說明 (6)

確可達成前述目的，實已符合專利法之規定，爰提出專利申請。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍；故，凡依本發明申請專利範圍及創作說明書內容所作之簡單的等效變化與修飾，皆應仍屬本發明專利涵蓋之範圍內。



圖式簡單說明

【圖式簡單說明】

第 1、2、3 圖，係本發明步驟一~六成形狀態之剖面示意圖。

第 4a 圖、第 4b 圖及第 4c 圖，係本發明成形後的閘極與通道的相對位置示意圖。

第 5a 圖、第 5b 圖及第 5c 圖，係本發明電晶體製作完成後之剖面示意圖。

第 6 圖，係本發明通道具側向再結晶之照片圖。

第 7 圖，係本發明所製作的複晶矽薄膜電晶體之電特性曲線圖。

【圖號說明】

基板 1

緩衝層 2

複晶矽（或非晶矽）薄膜 3

阻擋層 4

通道 5

非晶矽薄膜 6

閘極 7 0

源極 7 1

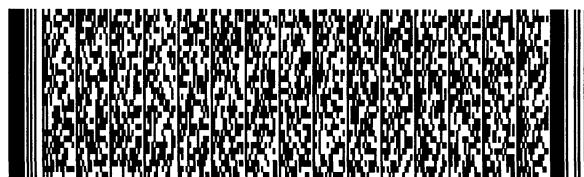
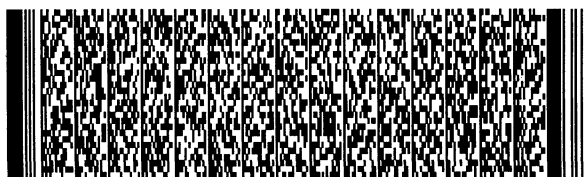
汲極 7 2



六、申請專利範圍

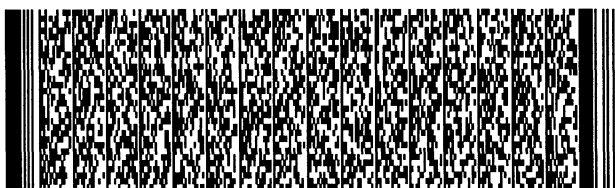
【申請專利範圍】

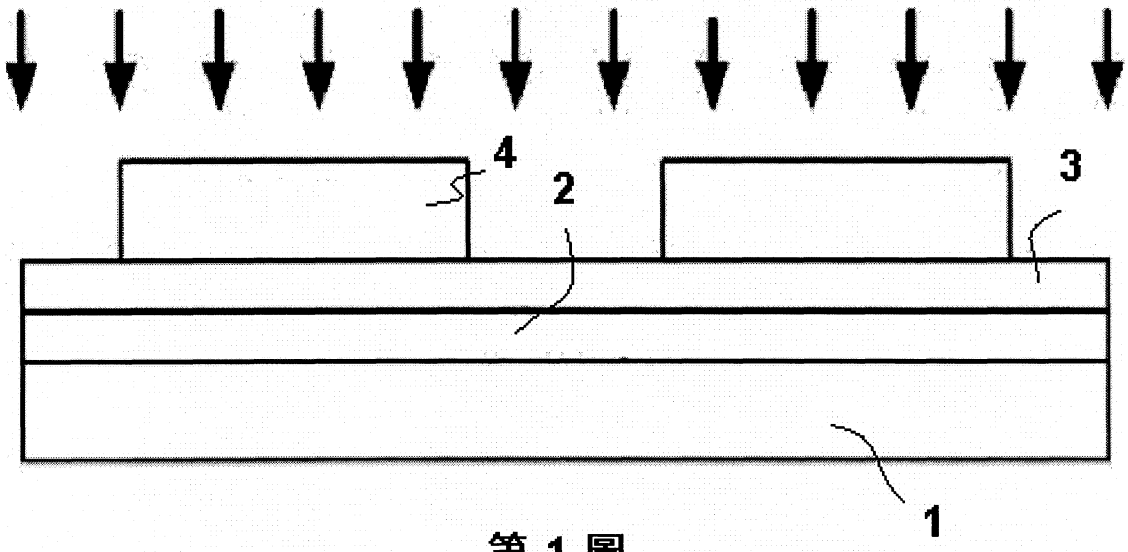
1. 一種製作複晶矽薄膜電晶體之方法，包含下列步驟：
步驟一：取一基板，並於該基板上形成一緩衝層；
步驟二：於該緩衝層上形成一複晶矽（或非晶矽）薄膜；
步驟三：在複晶矽（或非晶矽）薄膜上鍍上一層可阻擋水氣、氧氣或氧氣電漿等可氧化複晶矽（或非晶矽）的阻擋層；
步驟四：利用一道光罩定義出該阻擋層之選擇性氧化複晶矽（或非晶矽）通道區域；
步驟五：進行複晶矽（或非晶矽）的選擇性氧化，用以選擇性氧化薄膜電晶體通道區域，並利用蝕刻方式將阻擋層選擇性去除，此時基板經過清洗後再沈積上一層非晶矽薄膜就可形成了同時具有兩種不同厚度的複晶矽薄膜電晶體主動層，製作出厚源極(Source)/汲極(Drain)且薄通道(Channel)的結構；
步驟六：再將該主動層進行雷射退火，而退火後由於薄通道的非晶矽全部熔融，厚區域的矽薄膜只會部分熔融，而通道內全部熔融非晶矽會以左右兩邊厚區域未熔融的矽薄膜為晶種觸發往中間再結晶，如此可讓通道內晶粒變大進而提高電晶體的載子移動率。
2. 依申請專利範圍第1項所述之製作複晶矽薄膜電晶體之方法，其中，該阻擋層可為氮化矽 Si_3N_4 、碳化矽 SiC 以及高熔點金屬如鎢W、鉬Mo、鉻Cr、鉭Ta、氮化鉭TaN等材質。



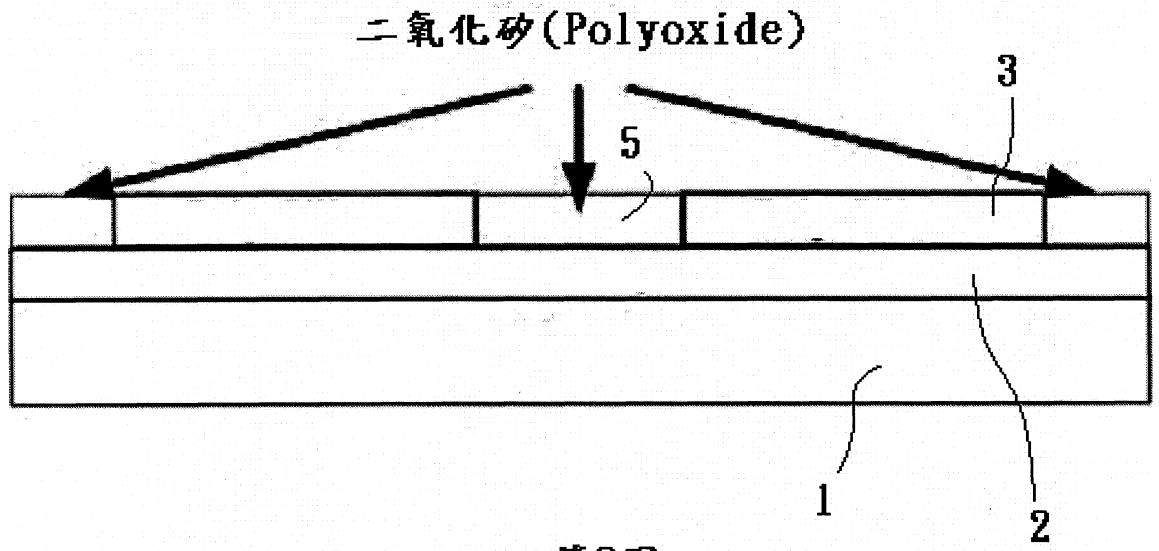
六、申請專利範圍

3. 依申請專利範圍第1項所述之製作複晶矽薄膜電晶體之方法，其中，該選擇性氧化薄膜電晶體通道區域的方法包括濕式氧化 (Wet Oxidation)、乾式氧化 (Dry Oxidation)、電漿氧化 (Plasma Oxidation) 及離子佈植植入氧、氮等原子後選擇性去除阻擋層，再經由高溫爐管或快速退火 (RTA) 等方式來形成氧化矽、氮化矽的隔離區域。
4. 依申請專利範圍第3項所述之製作複晶矽薄膜電晶體之方法，其中，該選擇性去除阻擋層的方法可為濕式或乾式之蝕刻方式，並進一步以此方式製作通道的平坦化。
5. 依申請專利範圍第1項所述之製作複晶矽薄膜電晶體之方法，其中，該主動層退火之方式包括 (準分子) 雷射再結晶 (ELC)、金屬致側向再結晶 (MILC)、固相結晶 (SPC) 等方式。

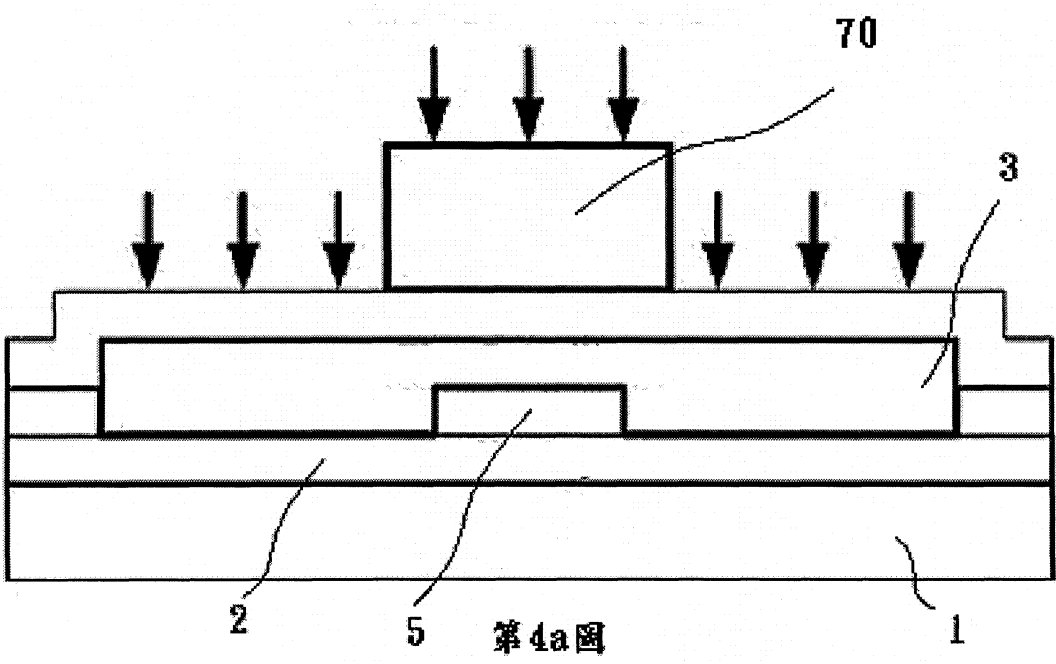
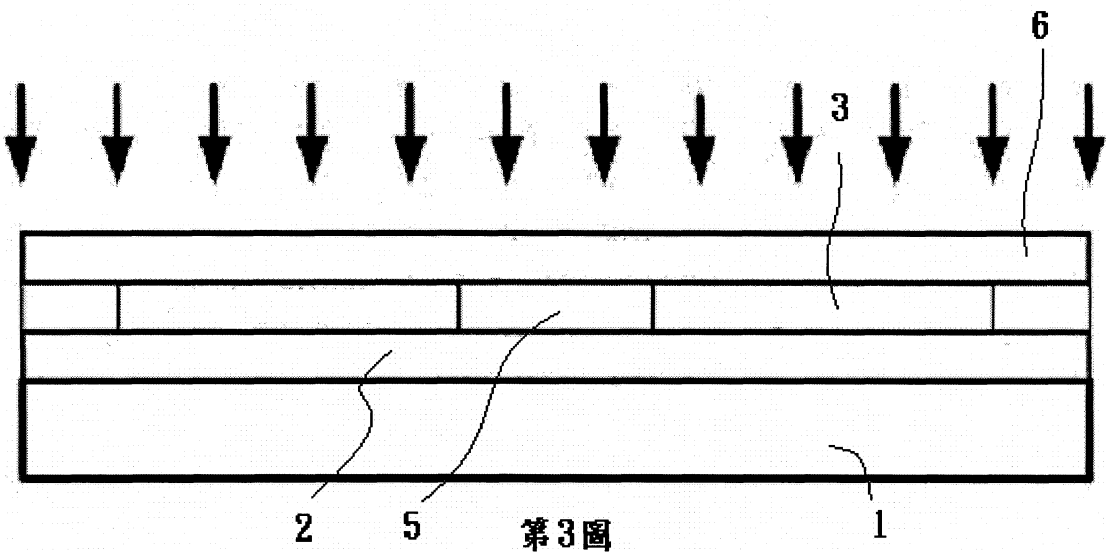


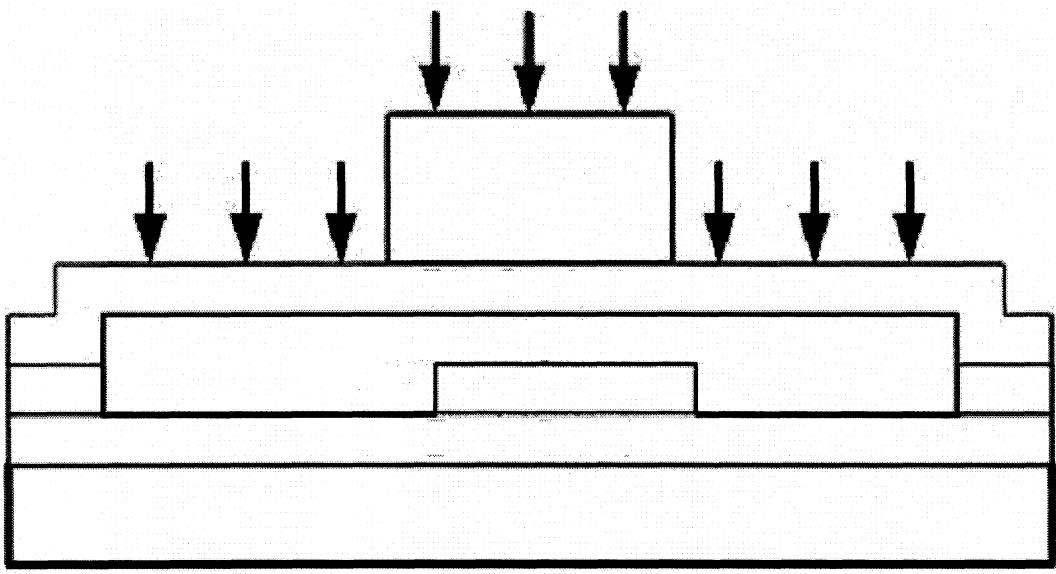


第 1 圖

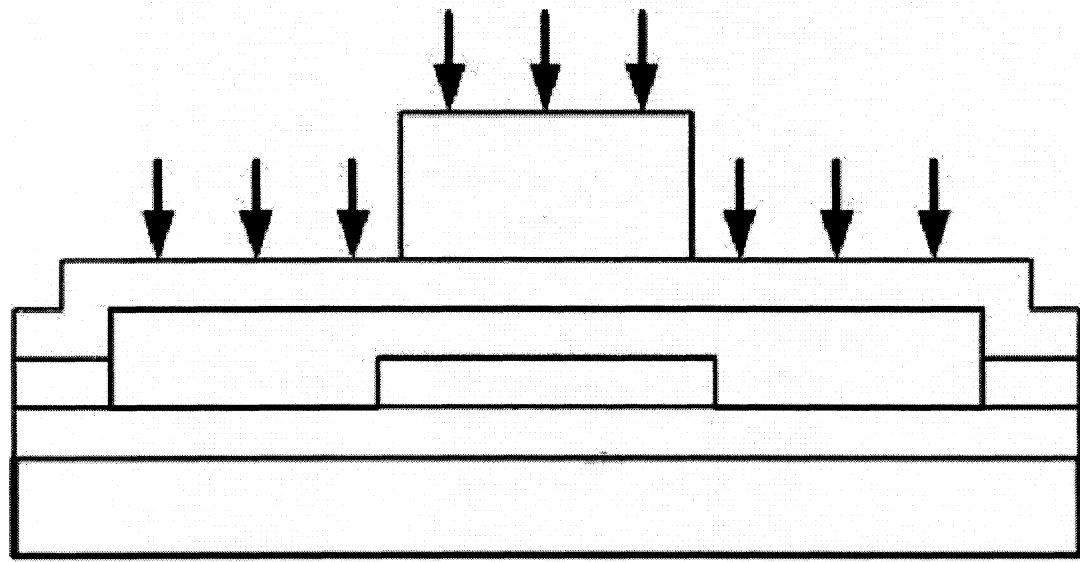


第 2 圖

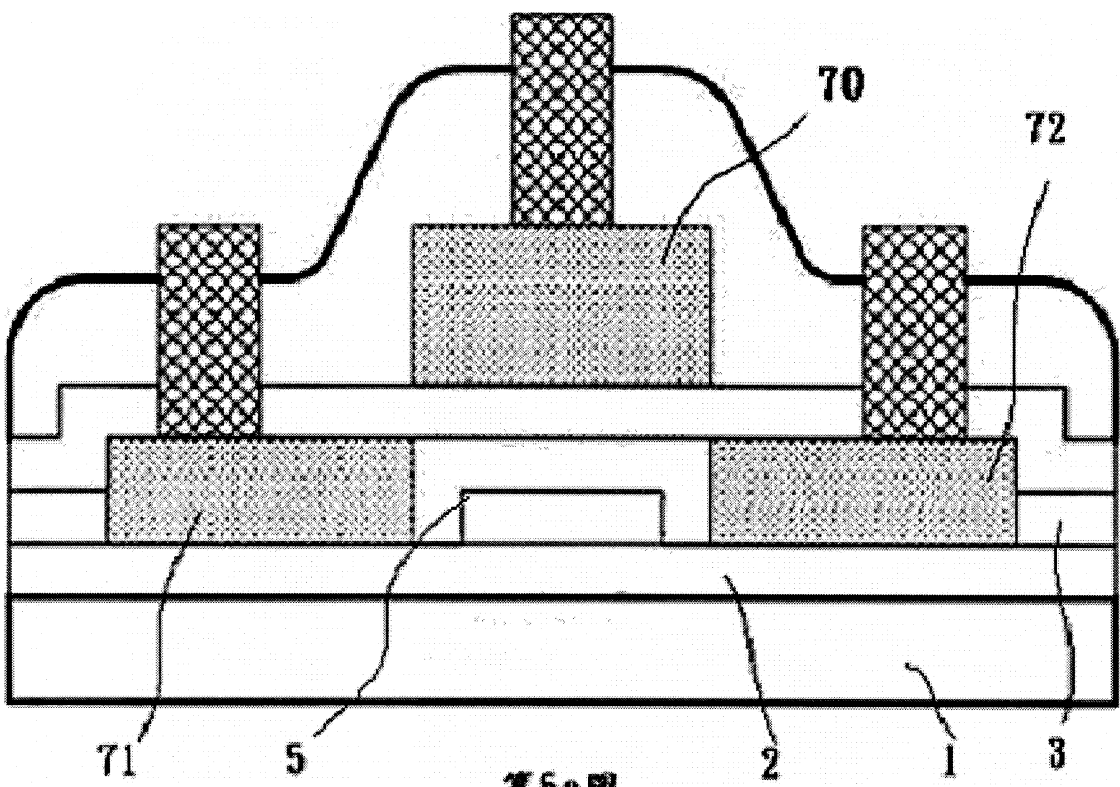




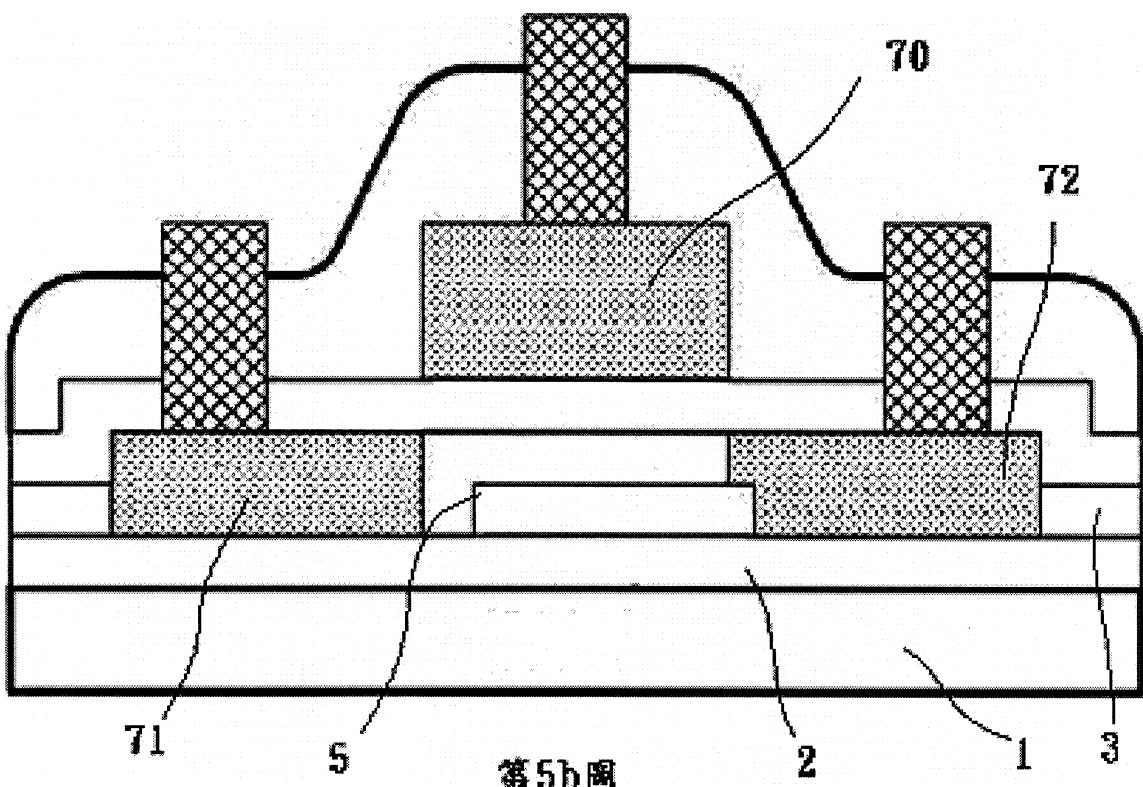
第4b圖



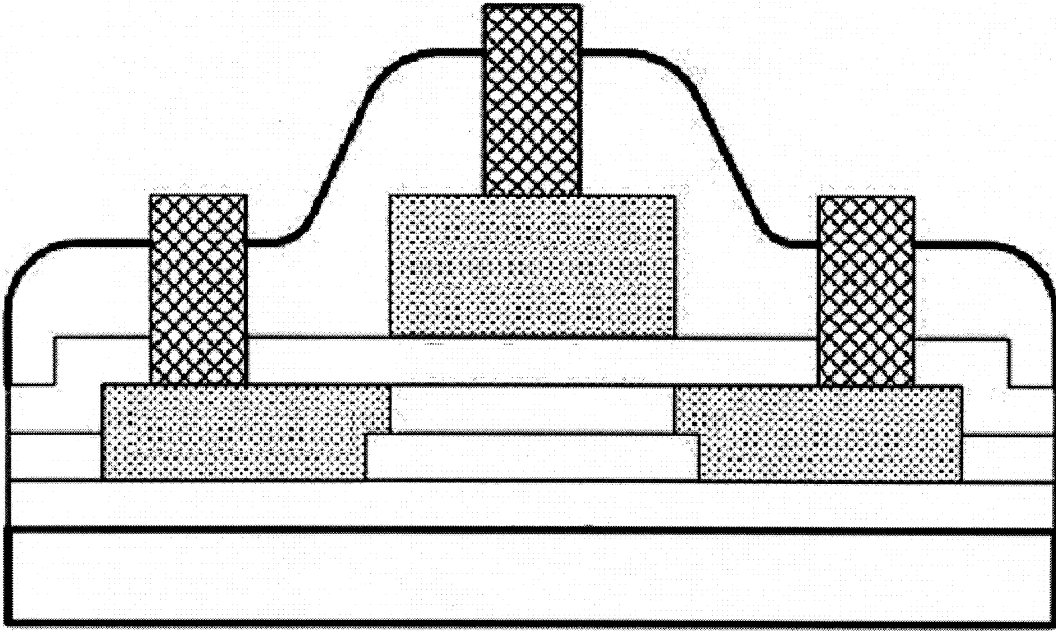
第4c圖



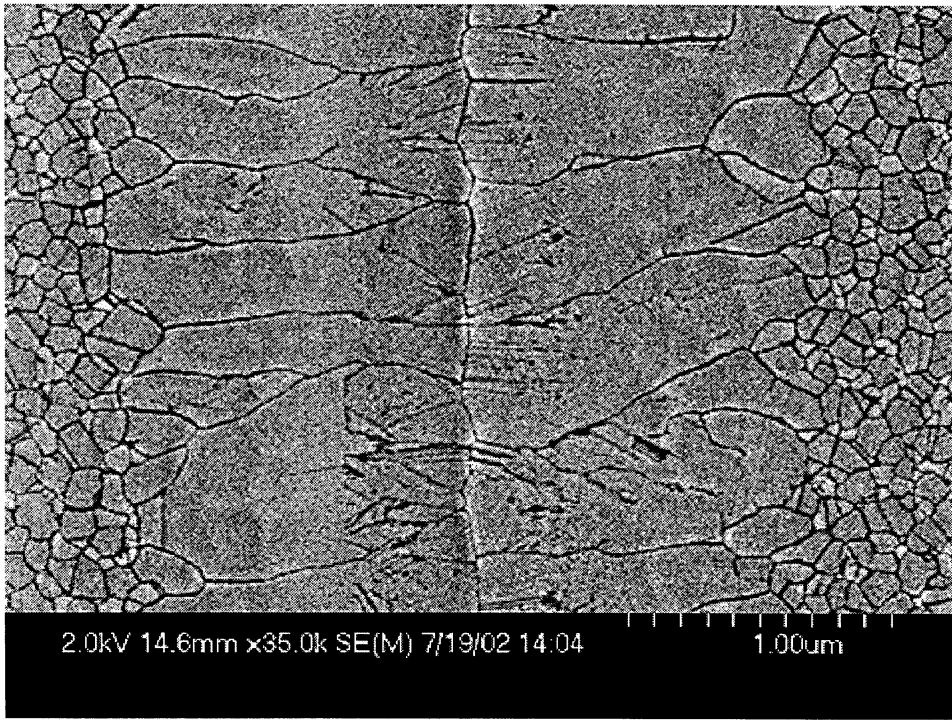
第5a圖



第5b圖



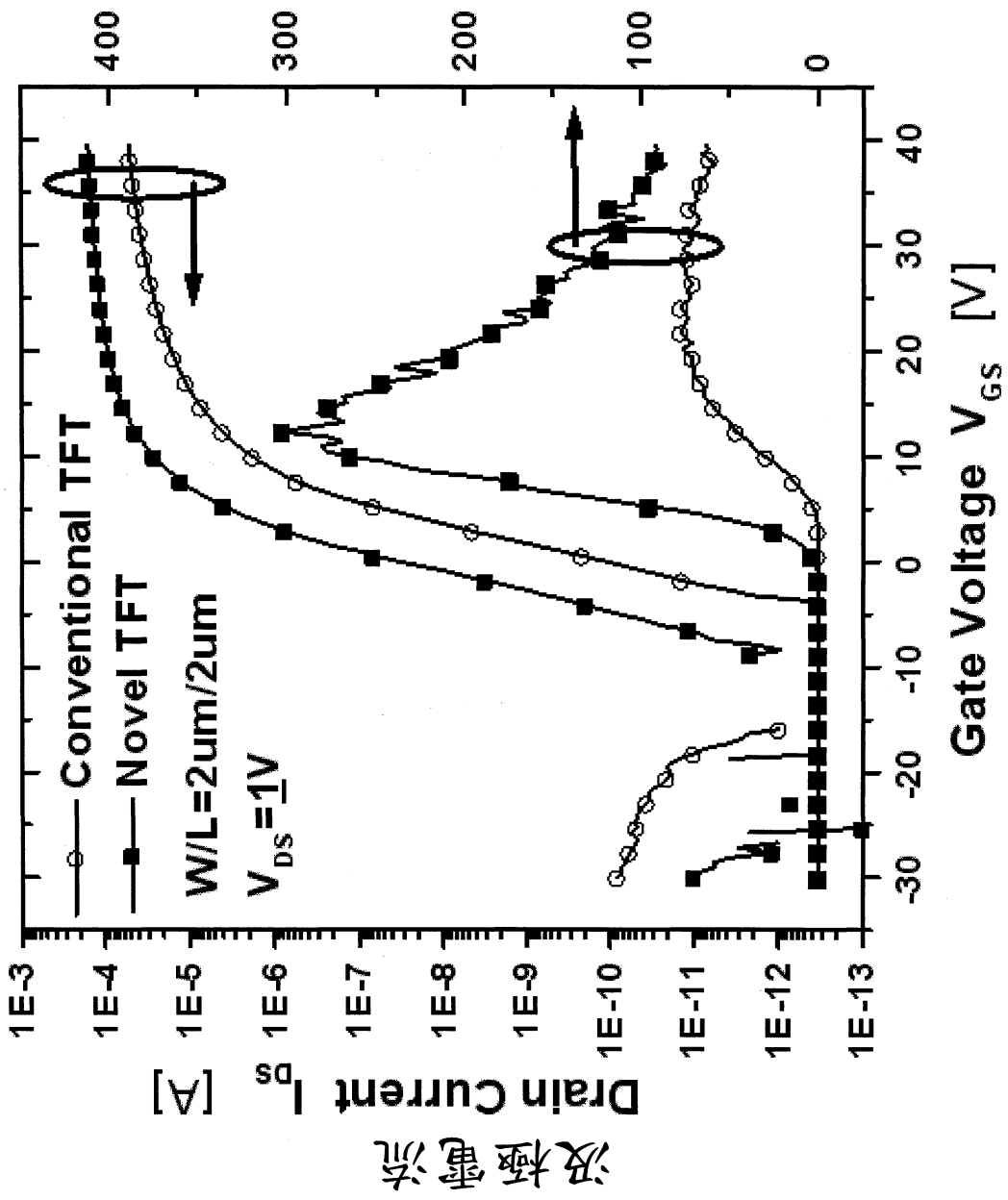
第5c圖



第6圖

場效應載子移動率

Field Effect Mobility [cm^2/Vs]



閘極電壓

第7圖