

|                    |            |             |     |
|--------------------|------------|-------------|-----|
| 申請日期:              | P1. 5. 28  | 案號: 9111138 | 公告本 |
| 類別: b. 修正<br>年9月 日 | HOLL 27/13 |             |     |

(以上各欄由本局填註)

## 發明專利說明書

554524

|                   |                    |   |
|-------------------|--------------------|---|
| 一、<br>發明名稱        | 中文                 | 鐵電場效電晶體製造方法   |
|                   | 英文                 |   |
| 二、<br>發明人         | 姓名<br>(中文)         | 1. 陳三元<br>2. 孫嘉良<br>3. 荊鳳德  |
|                   | 姓名<br>(英文)         | 1. San-Yuan Chen<br>2. Chia-Liang Sun<br>3. Albert Chin           |
|                   | 國籍                 | 1. 中華民國 2. 中華民國 3. 中華民國   |
|                   | 住、居所               | 1. 新竹市浦中街87巷14弄9號<br>2. 台北縣永和市環河東路二段54號14樓<br>3. 新竹縣竹東鎮二重里5鄰6弄15號 |
| 三、<br>申請人         | 姓名<br>(名稱)<br>(中文) | 1. 國立交通大學   |
|                   | 姓名<br>(名稱)<br>(英文) | 1. National Chiao Tung University                                 |
|                   | 國籍                 | 1. 中華民國   |
|                   | 住、居所<br>(事務所)      | 1. 新竹市大學路1001號  |
|                   | 代表人<br>姓名<br>(中文)  | 1. 張俊彥  |
| 代表人<br>姓名<br>(英文) | 1.                 |   |



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

## 四、中文發明摘要 (發明之名稱：鐵電場效電晶體製造方法)

本案係指一種鐵電場效電晶體製造方法，其係應用於金屬/鐵電薄膜/絕緣層/半導體(MFIS)結構的閘極電容元件製作上，該方法乃藉由在該絕緣層上沈積一鈹系鐵電薄膜，並經由一高溫熱處理後，再鍍上一上電極層於該鈹系鐵電薄膜上，俾得致該鐵電場效電晶體結構。

## 英文發明摘要 (發明之名稱：)



## 五、發明說明 (1)

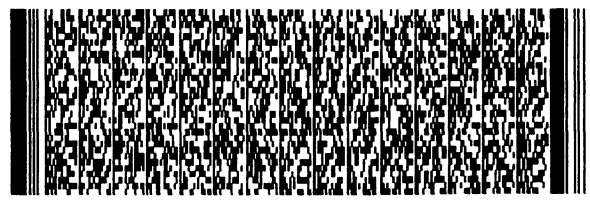
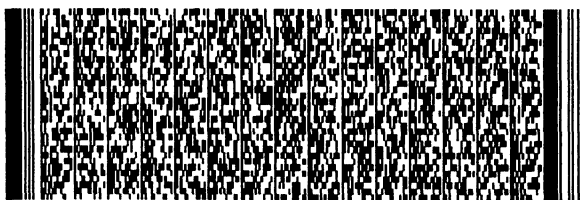
## 發明領域

本案為一種鐵電場效電晶體製造方法，尤指應用於金屬/鐵電薄膜/絕緣層/半導體 (MFIS) 結構元件製作上。

## 發明背景

由於鐵電薄膜記憶體 (Ferroelectric Random Access Memory, FRAM)，不僅具有優越的介電性、焦電性、壓電性與特殊極化的特性，同時又可以如動態隨機記憶體 (Dynamic Random Access Memory, DRAM) 般的快速讀寫及更高密度的記憶容量，使得鐵電薄膜變為非揮發性隨機記憶體元件 (Non Volatile Random Access Memory, NVRAM) 的熱門材料，可能成為下一代重要 IC 元件。

目前矽晶記憶體元件，依其儲存資料的存留狀態可分為兩類。一類是暫態儲存元件 (RAM)，例如 DRAM 與 SRAM (Static RAM)。這一類元件的資料讀/寫速度接在數十奈秒 (nanosecond) 以下，為一般所稱快速記憶體，可是其所儲存的資料卻會因電源切斷而消逝，因此資料的儲存為揮發式 (volatile)。另一類元件是可永久儲存資料或唯讀記憶體 (ROM)，因電源切斷時資料不會流失，故為非揮發式 (nonvolatile)。這一類元件，如 EEPROM (Electrical Erasable Programmable Read Only Memory) 與快閃記憶體 (Flash Memory)，最大的缺點則是資料寫入的速度及方法不如前一類的元件，雖然目前這一些矽晶記憶體都可有極高密度存在 (> 64 Mbit)，但非揮發性

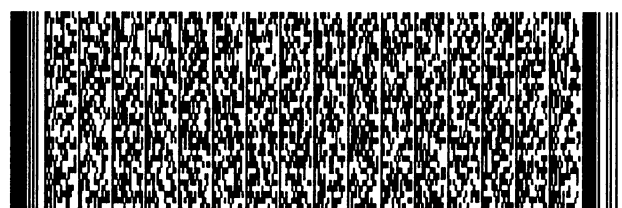
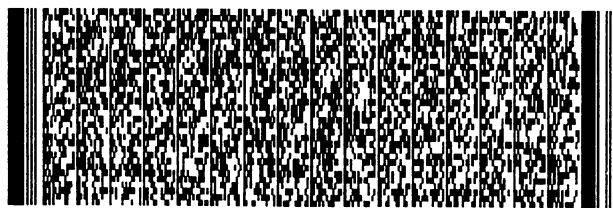


## 五、發明說明 (2)

(non-volatility) 與速度兩種非常重要的性質卻無法共存。而FRAM在資料讀/寫是和傳統DRAM一樣，因此也是高速記憶體元件。但在寫入資料時，由於電容元件中的鐵電薄膜上電極接受一個電壓脈衝的影響而永久極化，因此當脈衝結束，即電源供應停止，所寫入的資料卻永久保留下來，所以FRAM是一個nonvolatile記憶體元件。因此只有FRAM則能同時兼具上述"快速"與"非消失"兩種優異的特性。同時可將原本須ROM+RAM之複雜設計改由FRAM一體取代，使得效率及性能大為提高。

非揮發性鐵電薄膜隨機記憶體元件的應用原理是利用鐵電薄膜的磁滯現象。由於鐵電薄膜在無外加電場時，擁有殘留極化值，故其在電源中斷時，資料並不會消失；在實際應用上是將鐵電薄膜電容取代原先由 $\text{SiO}_2$ 的儲存電容，在讀取時邏輯"0"與"1"的判別，是利用殘留極化值 (Remnant Polarization,  $P_r$ ) 的不同來做判斷，當資料為"0"時，外加一正向電壓時所量得的變化為由 $P_r$ 到飽和極化值 (Saturation Polarization,  $P_s$ )；而資料為"1"時，則所量得之值為從 $-P_r$ 到 $P_s$ ，電流比"0"態大了很多，於是就可以用來判讀儲存資料的邏輯狀態；而 $V_c$ 則是用來改變數位資料的臨界電壓，不過在實際使用上時，外加的電壓還是要達到飽和電壓，以確定能達到我們所需的殘留極化值。

然而在這FRAM發展過程中，如何整合現有鐵電薄膜與矽晶積體電路製程，就是其中一個重要的關鍵。尤其是朝



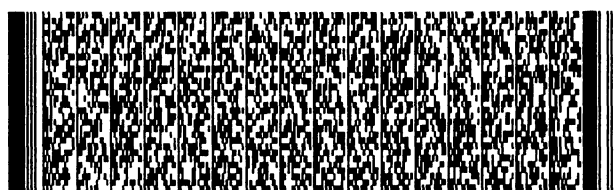
## 五、發明說明 (3)

高密度記憶體發展時，鐵電電容勢必要直接做在金氧半導體電晶體(MOSFET)的閘極(Gate)上，故這方面的研究因而受到廣泛的重視。早在1957~1960年左右，就有人開始利用鐵電陶瓷自然的極化來控制(或改變)半導體表面的導電係數，以製作鐵電場效電晶體記憶體(Ferroelectric Field-Effect Transistor Memory)。然而在近幾年，由於鐵電薄膜優越的特性，及高密度G-bite DRAM與非暫態儲存記憶體元件的需求，導致FRAM再度受到廣泛的重視和研究。

基於上述原因，本發明提出以超薄氧化鋁做為絕緣緩衝層材料以解決電荷注入的問題，以在白金電極上具有不會疲勞特性的層狀鈣鈦礦結構鈹系材料做為鐵電薄膜，再輔助適當的高溫熱處理製程使得其可與其他半導體製程作整合，在MFIS的結構中得到良好的記憶特性。

## 發明概述

本發明之主要目的，在於揭示一種在超薄氧化鋁上製作鈹系列層狀鐵電薄膜的製程，以此製程完成的單一鐵電場效電晶體必須具有優越記憶特性，而此鐵電薄膜材料製程亦可與其他半導體製程整合，藉由適當的高溫製程控制，可以在金屬/鐵電薄膜/絕緣層/矽基板(MFIS)這樣的單一鐵電電晶體閘極電容結構得到很大的記憶窗以及相當低的漏電流，其中記憶窗的特性必須來自鐵電薄膜的鐵電性質，不論在低電壓或高電壓操作下都可以有相當的記憶



## 五、發明說明(4)

窗開口值，而且其漏電流值可以符合深次微米元件的需求，另外這種MFIS結構下的高溫製程能使得這樣的鐵電薄膜製程適合與傳統電晶體以及其他的後段半導體製程作整合。

本案之次一目的為提供一種鐵電場效電晶體製造方法，其係應用於金屬/鐵電薄膜/絕緣層/半導體(MFIS)結構元件製作上，該方法乃藉由在該絕緣層上沈積一鈹系鐵電薄膜，並經由一高溫熱處理後，再鍍上一上電極層於該鈹系鐵電薄膜上，俾得致該鐵電場效電晶體結構。

根據上述構想，該絕緣層之材質係為氧化鋁。

根據上述構想，該絕緣層包含在高溫時或其與該半導體結構之界面所形成之矽鋁氧化物。

根據上述構想，該絕緣層係為銦或鈹摻雜或取代氧化鋁或矽鋁氧化物所形成之高介電常數閘極介電層。

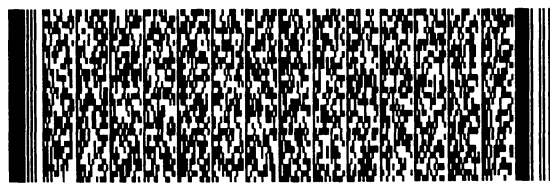
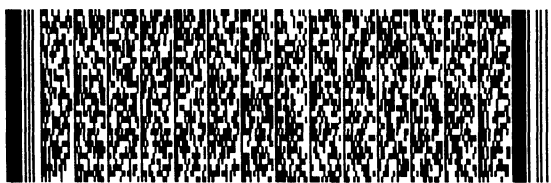
根據上述構想，該絕緣層係藉由一物理性濺鍍法形成。

根據上述構想，該絕緣層係藉由一金屬氧化物化學氣相沈積鍍膜法形成。

根據上述構想，該鈹系鐵電薄膜中含鈹離子前驅化合物、鐳離子前驅化合物及鈦離子先驅化合物。

根據上述構想，該鈹離子前驅化合物、鐳離子前驅化合物及鈦離子先驅化合物的 $\text{Bi}^{3+} : \text{La}^{3+} : \text{Ti}^{4+}$ 莫耳比可為 $(4-X) : X : 3$ ，其中 $0 < X < 1.9$ 。

根據上述構想，該鈹系鐵電薄膜中之鐳金屬離子前驅



## 五、發明說明 (5)

化合物可以用鈇金屬離子前驅化合物來取代。

根據上述構想，該鈇系鐵電薄膜係藉由一化學溶液旋轉鍍膜法形成。

根據上述構想，該化學溶液係由醋酸鈇、醋酸鏷和異丙醇鈦溶於醋酸和2-甲氧基乙醇的混合溶劑所組成。

根據上述構想，該化學溶液中包含有一有機金屬前趨物及一有機溶劑。

根據上述構想，該有機金屬前趨物係由選自下列鈇金屬、鏷金屬和鈦金屬的各種短碳鏈或長碳鏈的金屬有機前趨物所組成。

根據上述構想，該有機溶劑係用來溶解金屬有機物。

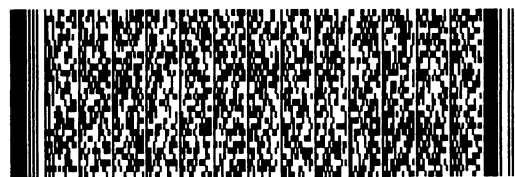
根據上述構想，該有機溶劑包含有各種醇類、短碳鏈或長碳鏈的碳酸所組成之溶劑。

根據上述構想，該鈇系鐵電薄膜係藉由一物理性濺鍍法形成。

根據上述構想，該鈇系鐵電薄膜係藉由一金屬氧化物化學氣相沈積鍍膜法以形成。

根據上述構想，該熱處理溫度介在600~1000°C之間。

本案之又一目的為提供一種鐵電場效電晶體製造方法，該方法包含下列步驟：(a)提供一半導體基板；(b)形成一絕緣層於該半導體基板上；(c)形成一鈇系鐵電薄膜於該絕緣層上；以及(d)形成一上電極層於該鈇系鐵電薄膜上。





## 五、發明說明 (6)

根據上述構想，該絕緣層之材質係為氧化鋁。

根據上述構想，該絕緣層包含在高溫時或其與該半導體結構之界面所形成之矽鋁氧化物。

根據上述構想，該絕緣層係為銦或鈹摻雜或取代氧化鋁或矽鋁氧化物所形成之高介電常數閘極介電層。

根據上述構想，該絕緣層係藉由一物理性濺鍍法形成。

根據上述構想，該絕緣層係藉由一金屬氧化物化學氣相沈積鍍膜法形成。

根據上述構想，該鈹系鐵電薄膜中含鈹離子前驅化合物、釩離子前驅化合物及鈦離子先驅化合物。

根據上述構想，該鈹離子前驅化合物、釩離子前驅化合物及鈦離子先驅化合物的 $\text{Bi}^{3+} : \text{La}^{3+} : \text{Ti}^{4+}$ 莫耳比可為 $(4-X) : X : 3$ ，其中 $0 < X < 1.9$ 。

根據上述構想，該鈹系鐵電薄膜中之釩金屬離子可以用鈦金屬離子先驅化合物來取代。

根據上述構想，該鈹系鐵電薄膜係藉由一化學溶液旋轉鍍膜法形成。

根據上述構想，該化學溶液係由醋酸鈹、醋酸釩和異丙醇鈦溶於醋酸和2-甲氧基乙醇的混合溶劑所組成。

根據上述構想，該化學溶液中包含有一有機金屬前趨物及一有機溶劑。

根據上述構想，該有機金屬前趨物係由選自下列鈹金屬、釩金屬和鈦金屬的各種短碳鏈或長碳鏈的金屬有機前



## 五、發明說明 (7)

趨物所組成。

根據上述構想，該有機溶劑係用來溶解金屬有機物。

根據上述構想，該有機溶劑包含有各種醇類、短碳鏈或長碳鏈的碳酸所組成之溶劑。

根據上述構想，該鈹系鐵電薄膜係藉由一物理性濺鍍法形成。

根據上述構想，該鈹系鐵電薄膜係藉由一金屬氧化物化學氣相沈積鍍膜法形成。

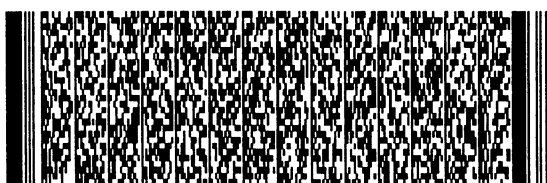
根據上述構想，該步驟 (c) 中需再藉由一高溫熱處理控制得以完成。

根據上述構想，該熱處理溫度介在 $600 \sim 1000^{\circ}\text{C}$ 之間。

## 實施例說明

本發明之主要目的，在於揭示一種適用於單一鐵電電晶體而之鐵電薄膜材料製程，藉由適當的熱處理控制，可以在應用于單一鐵電電晶體的MFIS電容結構得到相當高的記憶窗以及相當低的漏電流，其中記憶窗的開口值、相當低的漏電流顯示這樣的鐵電記憶元件具有相當優異的記憶特性，而高溫製程使得這樣的鐵電薄膜製程適合與傳統電晶體以及其他的半導體製程作整合。

本發明乃是針對上述的討論提出完整的解決方案，首先為了解決介面電荷注入的問題，以氧化鋁( $\text{Al}_2\text{O}_3$ )為絕緣緩衝層，而在製備鐵電薄膜上使用化學鍍膜的旋轉塗佈



## 五、發明說明 (8)

法，其中為了測試適用本發明的鐵電薄膜材料的廣泛性，選擇以具不會疲勞(non-fatigue)特性和具有層狀鈣鈦礦結構的鈹系材料系統為主，其層狀結構可表示為

$(\text{Bi}_2\text{O}_2)^{2+}(\text{A}_{m-1}\text{B}_m\text{O}_{3m-1})^{2+}$ ，本發明以 $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$  ( $m = 3$ ) 為範例，製作以 $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$  (BLT) 為鐵電膜材料的 BLT/ $\text{Al}_2\text{O}_3$ /Si 疊層MFIS 電容結構。

緩衝層的製備：

將經過RCA清潔後的矽基板經過氫氟酸處理後，再以電子槍蒸鍍系統將鋁金屬靶材蒸鍍在矽基板上形成數十奈米(nm)厚度的金屬薄膜，將此鋁金屬薄膜經過 $900^\circ\text{C}$ 十分鐘的熱氧化後即可得到厚度小於10 nm的氧化鋁薄膜。

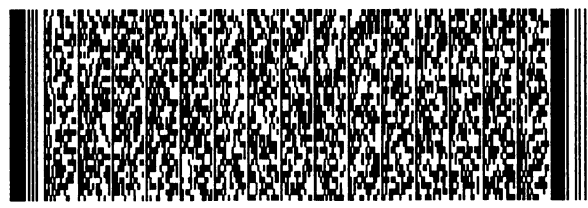
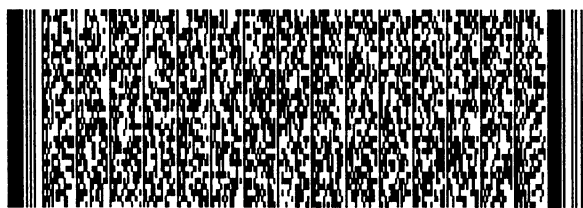
化學溶液的製備：

範例、 $\text{Bi}_{4-x}\text{La}_x\text{Ti}_3\text{O}_{12}$  (BLT)

將醋酸鈹(Bismuth Acetate)、醋酸鏷(Lanthanum Acetate)和異丙醇鈦(Titanium Isopropoxide)溶於醋酸(Acetic Acid)和2-甲氧基乙醇(2-methoxythanol)的混合溶劑中，其中 $\text{Bi}^{3+}:\text{La}^{3+}:\text{Ti}^{4+}$ 的莫耳比是(4-X) : X : 3，待溶液呈現澄清狀態後，至少攪拌十小時以使不同的有機金屬前趨物之間進行均勻的水解縮合反應。

鐵電薄膜的製備：

將溶凝膠溶液以4000 rpm、30 sec的條件均勻旋鍍在

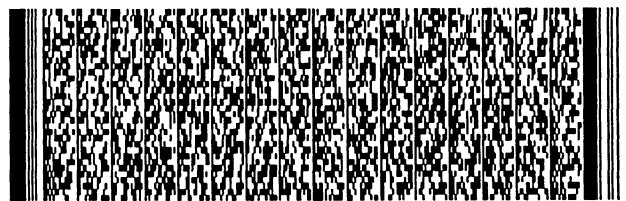
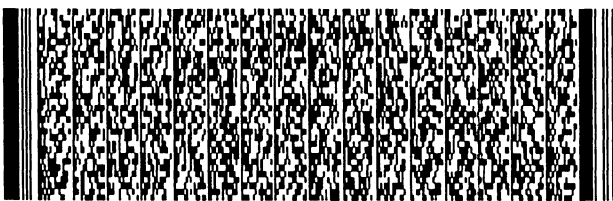


## 五、發明說明 (9)

具有緩衝層的矽基板上，每鍍完一層後，以400 °C、2 min的條件在加熱板上去除有機溶劑，重複數次上述旋鍍/烤乾的步驟，在氧氣氣氛下以10 °C/min昇溫速率昇溫到所需的溫度後再持溫一小時作熱處理。

第一圖 (a) (b) 分別是鈦酸鉍陶瓷 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 和鐳取代鈦酸鉍陶瓷 $\text{Bi}_{4-x}\text{La}_x\text{Ti}_3\text{O}_{12}$ 的結構圖，如第一圖(a)所示，鈦酸鉍陶瓷具有屬於層狀鉍系鈣鈦礦 $(\text{Bi}_2\text{O}_2)^{2+}(\text{A}_{m-1}\text{B}_m\text{O}_{3m-1})^{2+}$ 的結構，如第一圖(b)所示，由已發表的文獻中指出，鐳元素會佔據層狀鉍系鈣鈦礦結構中A-site的位置，同樣是取代Bi金屬離子的位置，只有少部分的鐳元素會佔據 $(\text{Bi}_2\text{O}_2)^{2+}$ 層中Bi金屬離子的位置，而且可能因為鈣鈦礦結構化學穩定性提高和Antiphase Boundary易於形成的原因，鈦酸鉍(BLT)鐵電薄膜在貴金屬電極上不會有疲勞的問題。

第二圖是合成鐳取代鈦酸鉍化學溶液的流程圖，其敘述如同之前範例中化學溶液的製備部分，但是可用以合成化學溶液的有機金屬前趨物不單只有範例中列舉的例子，其可能包含含有鉍金屬、鐳金屬和鈦金屬的各種短碳鏈或長碳鏈的金屬有機前趨物，而用來溶解金屬有機物的有機溶劑可能包含各種醇類、短碳鏈或長碳鏈的碳酸及各種不同的溶劑，而對於容易揮發、蒸氣壓較高的金屬如鉍來說，在合成化學溶液時必須提高其計量比如10%左右，另外在進行旋鍍之前的化學溶液可以加入各種不同的螯合劑如甘油等或是以其他溶劑調整化學溶液為各種濃度，螯合



## 五、發明說明 (10)

劑的功能可以調整化學溶液中分子間水解縮合的程度或金屬離子和周圍有機分子間的鍵結狀態，螯合劑的添加可以直接影響到鐵電薄膜的結晶溫度和晶粒大小等，而合成化學溶液後的熱處理條件則可以參考熱分析的結果而在不同的氣氛如NO或N<sub>2</sub>O、不同的溫度進行時間長短不同的熱處理，甚至以快速退火或其他能源的形式進行熱處理亦是可行的。

第三圖是鏽取代鈦酸鈹(BLT)鐵電薄膜經700-950°C熱處理後之表面影像，如第三圖所示，化學溶液鍍膜法形成的鐵電薄膜是相當平整而且沒有裂痕的，隨著熱處理溫度的增加，鈦酸鈹(BLT)鐵電薄膜的晶粒隨之變大，除了低溫時的柱狀晶粒之外，高溫時可以發現許多平板狀而且大小超過500nm的晶粒，這可能第四圖的X光繞攝圖所顯示鈦酸鈹(BLT)在高溫有相當的優選方向有關。

第四圖是鈦酸鈹(BLT)鐵電薄膜在經過700-950°C的熱處理所得到的X光繞射圖案，相較於鋇鈹鉍氧化物(SBT)薄膜，鈦酸鈹(BLT)形成鈣鈦礦結構的溫度大約低了一百五十度左右，在700°C時鈦酸鈹(BLT)薄膜便會形成鈣鈦礦結構而沒有出現二次相，最強繞射峰為(117)，隨者熱處理溫度增加到950°C，X光繞射圖案中的最強繞射峰變成(008)和(0014)且仍然沒有出現二次相，所以經過高溫熱處理的製程後，鈦酸鈹(BLT)薄膜的結構並沒有改變，而且在950°C有明顯的優選方向。

第五圖是BLT/Al<sub>2</sub>O<sub>3</sub>/Si的MFIS電容結構經700-950°C熱

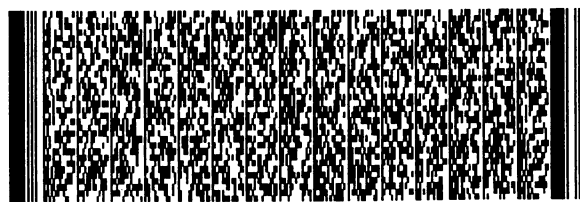
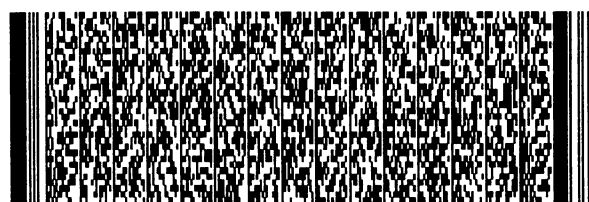


## 五、發明說明 (11)

處理後之記憶窗值對外加電壓作圖，在以p-type Si為基板的MFIS電容結構作高頻電容對電壓的量測時，量測所得順時鐘方向（如圖虛線上方範圍之曲線）的磁滯曲線代表其記憶效應是來自鐵電薄膜材料的鐵電特性，其磁滯曲線記憶窗開口在第五圖的上方且定義作正值，而當其磁滯曲線呈現逆時鐘方向時（如圖虛線下方範圍之曲線），代表其記憶特性是來自電荷注入的效應，其磁滯曲線記憶窗開口在圖五的下方且定義為負值，由第五圖所示，

BLT/ $\text{Al}_2\text{O}_3$ /Si的MFIS電容結構在700°C的熱處理後鐵電效應的記憶窗值並不佳，當增加電壓時，電荷注入的效果仍然會使得磁滯曲線記憶窗轉向，但是熱處理溫度增加到850°C時，很明顯的，記憶窗特性是來自鐵電效應，而且即使操作電壓升高到 $\pm 20\text{V}$ 以上，記憶窗特性並不會劣化，尤其當熱處理溫度升高到950°C時，在外加電壓 $\pm 15\text{V}$ 時可以得到大於13V的記憶窗特性，顯示當提高熱處理溫度時，BLT/ $\text{Al}_2\text{O}_3$ /Si電容結構所得到的特性要更優越。

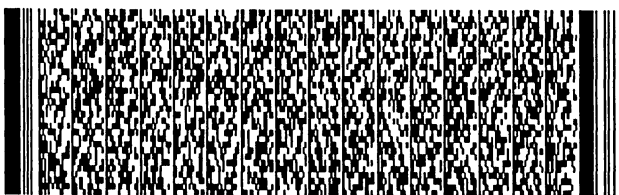
第六圖是BLT/ $\text{Al}_2\text{O}_3$ /Si的MFIS電容結構經700-950°C熱處理後之漏電流密度對外加電壓作圖，由第六圖所示，當熱處理溫度為700°C時，其漏電流密度在 $-100\text{kV/cm}$ 時為 $4.7 \times 10^{-7} \text{ A/cm}^2$ ，這個值已經與vanadium-doped  $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 的漏電流密度結果類似，但是其漏電流在較低溫熱處理時仍是最大的，隨著熱處理溫度的增加，電流密度對電壓曲線逐漸往下移，在熱處理溫度950°C時，其漏電流密度在 $-100\text{kV/cm}$ 要比熱處理溫度700°C約小了三個數量級，所以



## 五、發明說明 (12)

隨著熱處理溫度的增加，漏電流密度降低且減少注入電荷的結果使得鐵電特性的記憶效果即使在外加電壓 $\pm 20V$ 時仍會保持 $8V$ 左右的記憶特性。

綜合以上的說明及論述，本發明實具原創性、新穎性及進步性。雖然本發明以一些較佳實施例揭露於上，然其並非用以限定本發明僅侷限於電子束蒸鍍後以爐管氧化製備氧化鋁薄膜，或是化學溶液旋轉鍍膜法製備鐵電薄膜，任何熟習此技術者，在不脫離本發明之精神和範圍內，當可作些許之更動及潤飾，因此本發明之保護範圍當事後附之申請專利範圍所界定為準。



## 圖式簡單說明

本案藉由下列圖示及詳細說明，俾得一更深入了解：

第一圖(a)：鈦酸鈹陶瓷之結構圖。

第一圖(b)：釧取代鈦酸鈹陶瓷之結構圖。

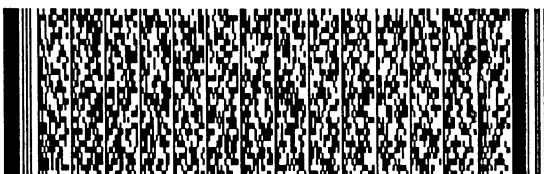
第二圖：合成釧取代鈦酸鈹化學溶液之流程圖。

第三圖：釧取代鈦酸鈹(BLT)鐵電薄膜經(a)700 °C、  
(b)850 °C 和(c)950 °C 熱處理後之表面影像。

第四圖：釧取代鈦酸鈹鐵電薄膜經700-950 °C 熱處理後之X  
光繞射圖案。

第五圖：釧取代鈦酸鈹鐵電薄膜/氧化鋁緩衝層/矽基板電  
容結構經700-950 °C 熱處理後之記憶窗值對外加電壓作  
圖。

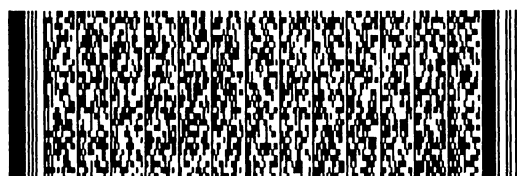
第六圖：釧取代鈦酸鈹鐵電薄膜/氧化鋁緩衝層/矽基板電  
容結構經700-950 °C 熱處理後之漏電流密度對外加電壓作  
圖。





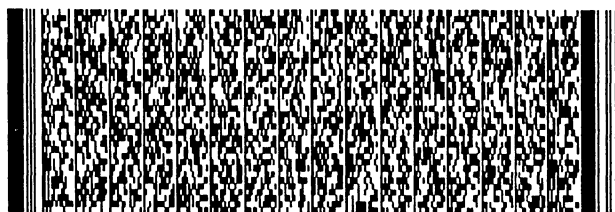
## 六、申請專利範圍

1. 一種鐵電場效電晶體製造方法，其係應用於金屬/鐵電薄膜/絕緣層/半導體(MFIS)結構的閘極電容元件製作上，該方法乃藉由在該絕緣層上沈積一鈹系鐵電薄膜，並經由一高溫熱處理後，再鍍上一上電極層於該鈹系鐵電薄膜上，俾得致該鐵電場效電晶體的閘極電容結構。
2. 如申請專利範圍第1項所述之製造方法，其中該絕緣層之材質係為氧化鋁。
3. 如申請專利範圍第2項所述之製造方法，其中該絕緣層包含在高溫時或其與該半導體結構之界面所形成之矽鋁氧化物。
4. 如申請專利範圍第3項所述之製造方法，其中該絕緣層係為銦或鈹摻雜或取代氧化鋁或矽鋁氧化物所形成之高介電常數閘極介電層。
5. 如申請專利範圍第1項所述之製造方法，其中該絕緣層係藉由一物理性濺鍍法形成。
6. 如申請專利範圍第1項所述之製造方法，其中該絕緣層係藉由一金屬氧化物化學氣相沈積鍍膜法形成。
7. 如申請專利範圍第1項所述之製造方法，其中該鈹系鐵電薄膜中含鈹離子前驅化合物、釩離子前驅化合物及鈦離子先驅化合物。
8. 如申請專利範圍第7項所述之製造方法，其中該鈹離子前驅化合物、釩離子前驅化合物及鈦離子先驅化合物的 $\text{Bi}^{3+} : \text{La}^{3+} : \text{Ti}^{4+}$ 莫耳比可為 $(4-X) : X : 3$ ，其中 $0 < X < 1.9$ 。

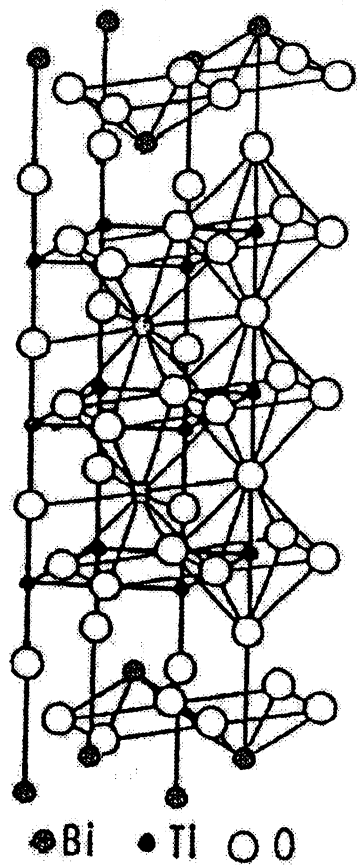


## 六、申請專利範圍

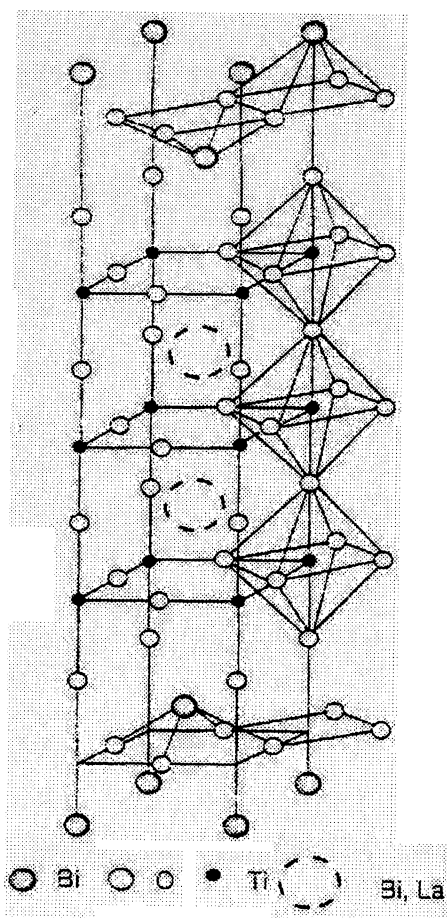
9. 如申請專利範圍第7項所述之製造方法，其中該鈹系鐵電薄膜中之鍮金屬離子前驅化合物可以用鈳金屬離子前驅化合物來取代。
10. 如申請專利範圍第1項所述之製造方法，其中該鈹系鐵電薄膜係藉由一化學溶液旋轉鍍膜法形成。
11. 如申請專利範圍第10項所述之製造方法，其中該化學溶液係由醋酸鈹、醋酸鍮和異丙醇鈳溶於醋酸和2-甲氧基乙醇的混合溶劑所組成。
12. 如申請專利範圍第10項所述之製造方法，其中該化學溶液中包含有一有機金屬前趨物及一有機溶劑。
13. 如申請專利範圍第12項所述之製造方法，其中該有機金屬前趨物係由選自下列鈹金屬、鍮金屬和鈳金屬的各種短碳鏈或長碳鏈的金屬有機前趨物所組成。
14. 如申請專利範圍第12項所述之製造方法，其中該有機溶劑係用來溶解金屬有機物。
15. 如申請專利範圍第14項所述之製造方法，其中該有機溶劑包含有各種醇類、短碳鏈或長碳鏈的碳酸所組成之溶劑。
16. 如申請專利範圍第1項所述之製造方法，其中該鈹系鐵電薄膜係藉由一物理性濺鍍法形成。
17. 如申請專利範圍第1項所述之製造方法，其中該鈹系鐵電薄膜係藉由一金屬氧化物化學氣相沈積鍍膜法以形成。
18. 如申請專利範圍第1項所述之製造方法，其中該熱處理溫度介在600~1000°C之間。



圖式



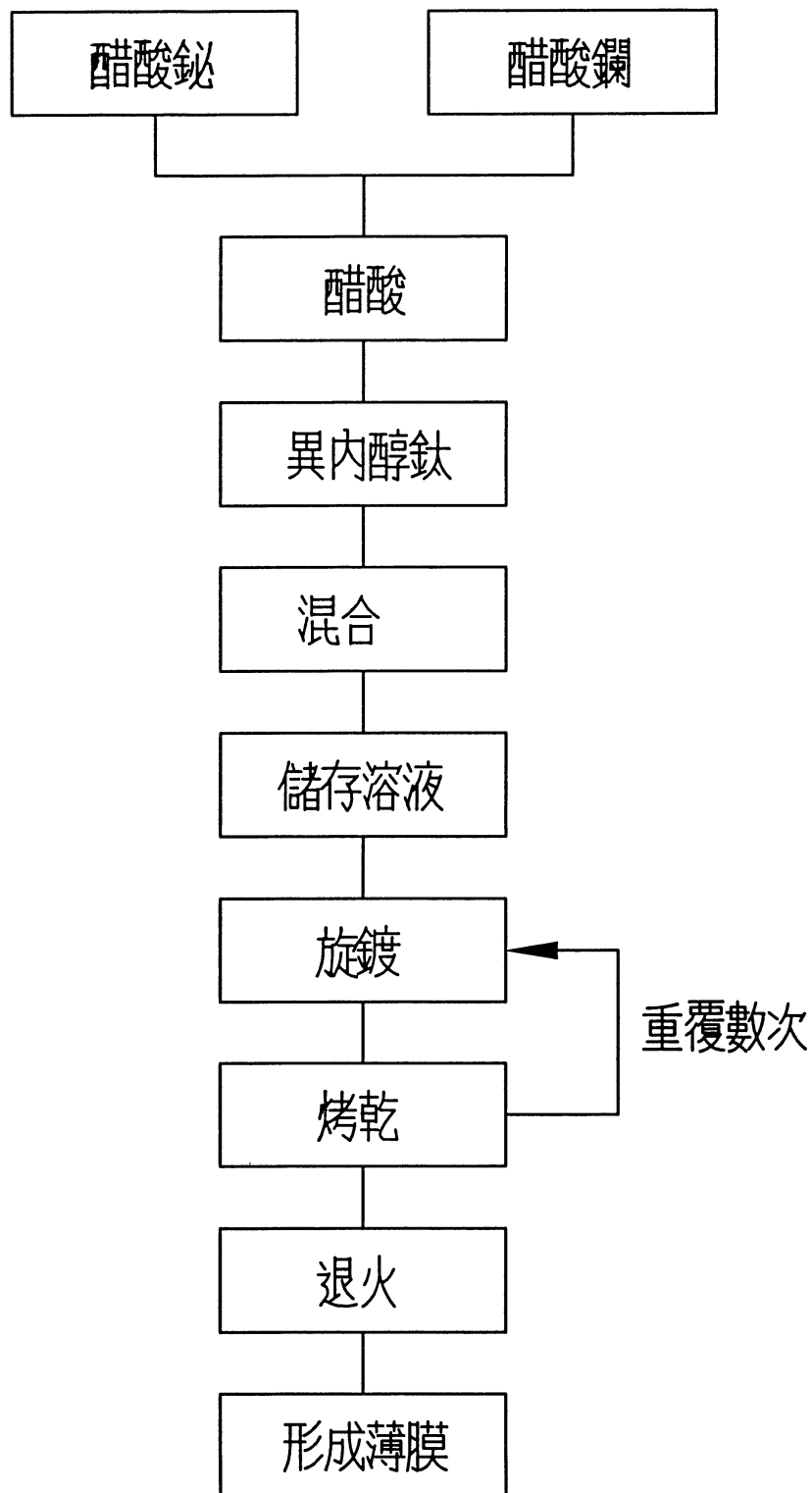
(a)



(b)

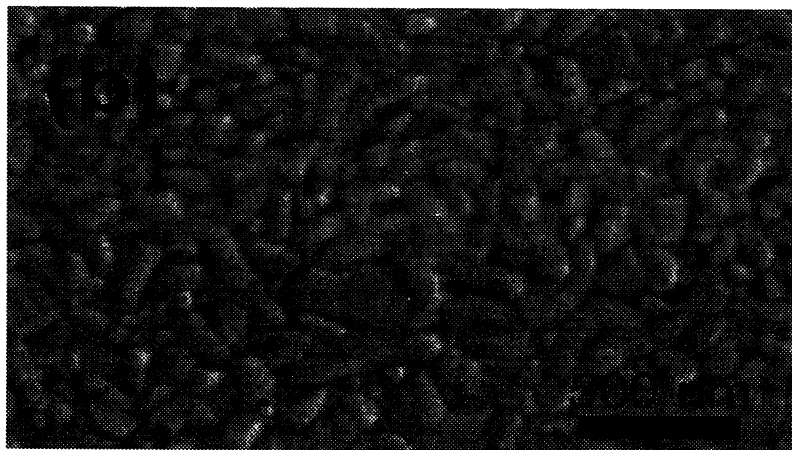
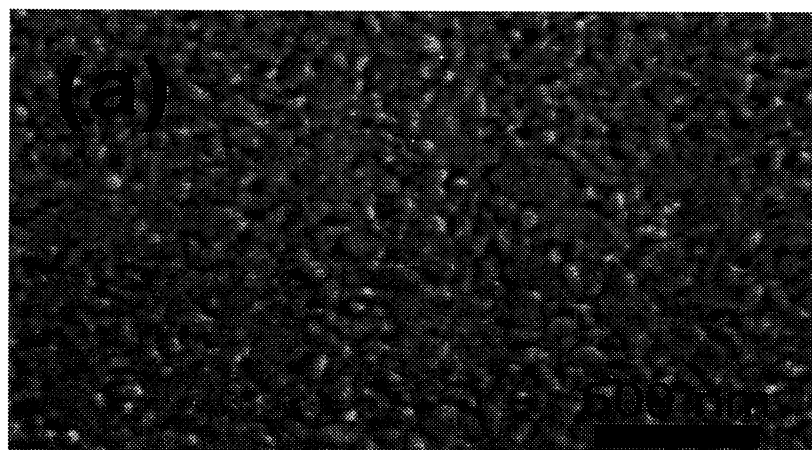
## 第一圖

圖式



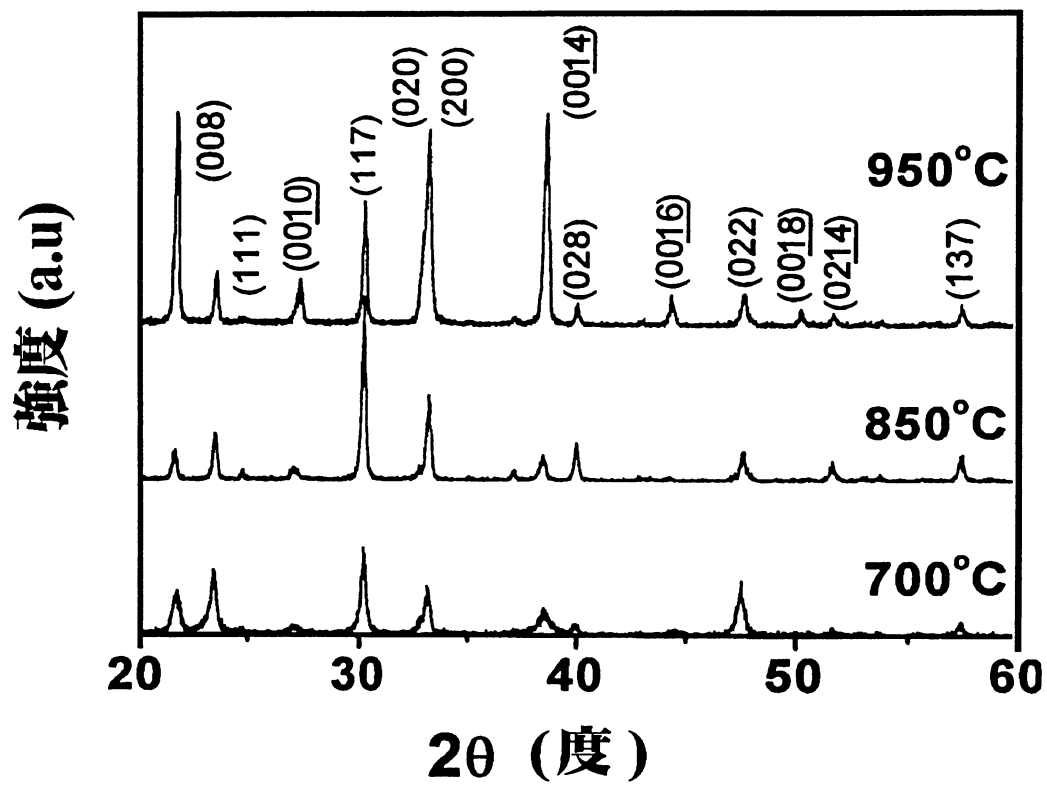
第二圖

圖式



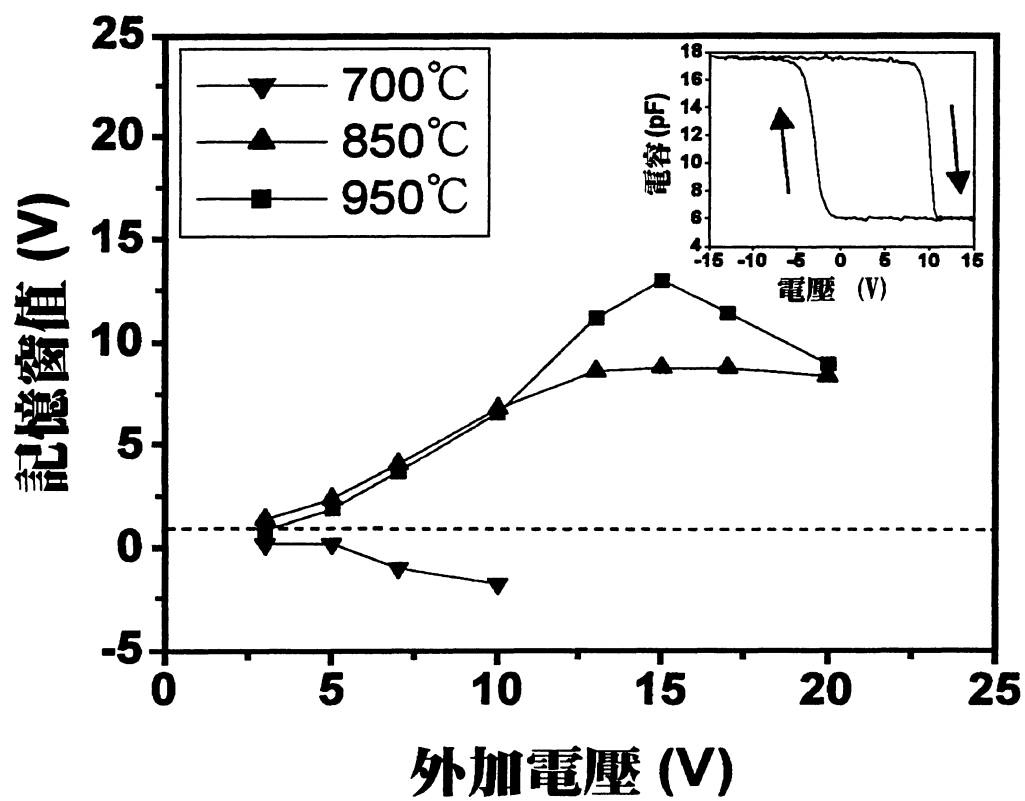
第三圖

圖式



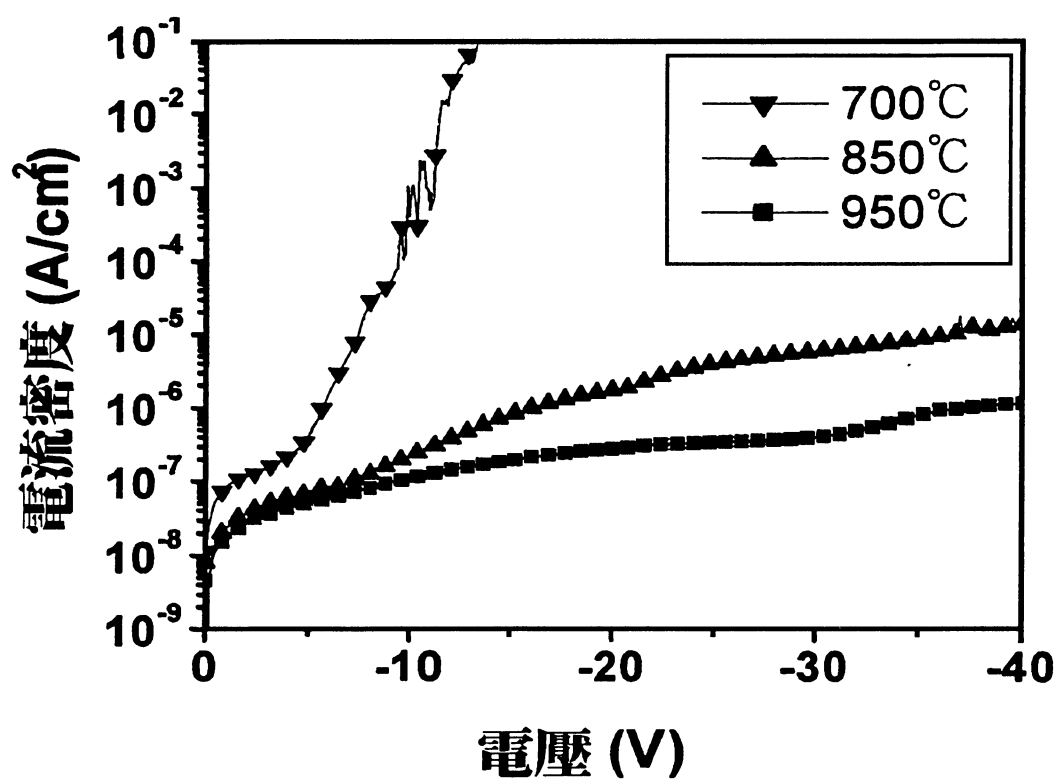
第四圖

圖式



第五圖

圖式



第六圖