

申請日期: <u>7.12</u>	案號: <u>91115624</u>
類別: <u>H01L 29/12</u>	

(以上各欄由本局填註)

發明專利說明書

540160

一、 發明名稱	中文	一種在砷化鎵半導體上的蕭基 (Schottky) 結構
	英文	
二、 發明人	姓名 (中文)	1. 李承士 2. 張翼
	姓名 (英文)	1. 2.
	國籍	1. 中華民國 2. 中華民國
	住、居所	1. 桃園縣龜山鄉萬壽路2段1176巷15號5F 2. 新竹市湖濱二路38號
三、 申請人	姓名 (名稱) (中文)	1. 國立交通大學
	姓名 (名稱) (英文)	1.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 新竹市大學路1001號
	代表人 姓名 (中文)	1. 張俊彥
代表人 姓名 (英文)	1.	



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

四、中文發明摘要 (發明之名稱：一種在砷化鎵半導體上的蕭基 (Schottky) 結構)

本發明係提供一種在砷化鎵 (GaAs) 半導體上的蕭基 (Schottky) 結構，包括：一砷化鎵 (GaAs) 半導體基板；以及一金屬鈦 (Ti) 層，分佈於該砷化鎵 (GaAs) 半導體基板上，以形成蕭基接觸；以及一擴散障礙層，分佈於該金屬鈦 (Ti) 層上，用以阻擋金屬層之擴散；以及一第一金屬銅 (Cu) 層，分佈於該擴散障礙層上；藉由該擴散障礙層，俾可使後續的銅 (Cu) 金屬製程直接鍍在第一金屬銅 (Cu) 層之上。

英文發明摘要 (發明之名稱：)



五、發明說明 (1)

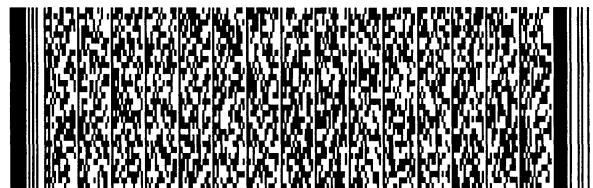
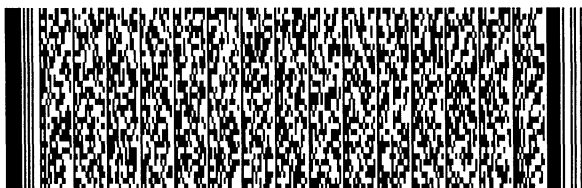
發明領域

本發明係有關一種在砷化鎵 (GaAs) 半導體上的蕭基結構。因此，本發明可運用於砷化鎵元件上，可以很容易和其他製程連接配合。

發明背景

目前砷化鎵 (GaAs) 元件之蕭基結構，主要以鈦 / 鉑 / 金 (Ti/Pt/Au) 之結構為主，金屬鈦 (Ti) 層主要和砷化鎵 (GaAs) 形成蕭基接觸，金屬鉑 (Pt) 層作為擴散障礙層，金屬金 (Au) 層可降低整體的蕭基結構電阻。傳統上砷化鎵 (GaAs) 元件的傳輸線主要是以金為主，但銅和金相比，有更優異的導電性、散熱性、價格及機械強度，若能克服銅的擴散問題，則使用銅作為金屬化之金屬，一方面可以降低蕭基結構的整體電阻，另外也可以使元件的特性更為優異，若要將金 (Au) 改為銅 (Cu)，勢必蕭基結構也必須作修改，以符合銅製程的需求。

Kizahi Shimada 等人之美國專利第 5049954 號之文獻：GaAs field effect semiconductor device having Schottky gate structure，係在砷化鎵 (GaAs) 上沉積一層鈦 (Ti) 金屬，然後再沉積一層耐火金屬及其氮化物或碳化物，而本發明也在砷化鎵 (GaAs) 上沉積一層鈦 (Ti) 金屬，然後再沉積擴散障礙層，該層係屬於耐火金屬的材料；而本發明之不同點係為第一金屬銅



五、發明說明 (2)

層，分佈於該擴散障礙層上，這種結構的優點是可以和銅製程直接配合且可以更進一步降低蕭基結構的整體電阻。

Valerg M. Dubin 等人之美國專利第 5695810 號之文獻：Use of cobalt tungsten phosphide as a barrier material for copper metallization，係以 CoWP 的金屬層作為防止銅擴散的障礙層；而本發明之不同點係採用耐火金屬及其氮化物作為防止銅擴散的障礙層。

Siddhartha Bhowmik 等人之美國專利第 6288449 號之文獻：Barrier for copper metallization 係使用 Ta/TaN/TiN 的多層結構作為擴散障礙層，而本發明之不同點係採用單層的耐火金屬材料作擴散障礙層，製程上較為簡單。

發明目的：

有鑑於此，本發明提供一種應用銅金屬化製程的砷化鎵 (GaAs) 半導體上的蕭基結構。

因此本發明之主要目的是提供一種低電阻及散熱特性佳的蕭基結構。

本發明之另一目的是提供一種適用於高頻元件的蕭基結構。

本發明之再一目的是提供一種銅金屬化製程用以與



五、發明說明 (3)

其他製程連接之結構。

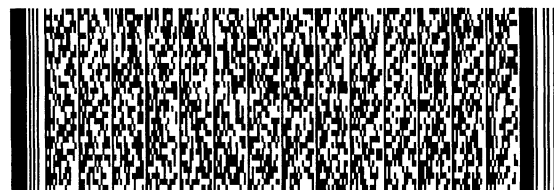
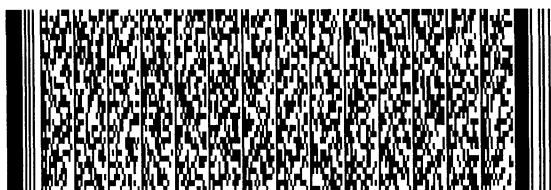
發明概述：

本發明係應用於砷化鎵 (GaAs) 半導體的蕭基結構，請參考圖一係為高電子遷移率電晶體 (HEMT) 結構示意圖，包括：半絕緣砷化鎵 (GaAs) 半導體基板 1，蕭基結構 2，金屬銅空氣橋 3，空氣 4，金屬銅層 5，n-型砷化鎵 6，氮化物 7，可以和後續的銅金屬化製程互相結合，因其元件電極與金屬連結線部份已由金改為銅，所以具有更低的電阻及良好的散熱特性，並對元件特性有很大的助益。

進一步來說，本發明可以克服銅擴散進入砷化鎵形成深受體雜質 (Deep Acceptor) 的問題，將銅金屬成功的運用在砷化鎵單晶石微波積體電路中，銅作為砷化鎵 (GaAs) 元件金屬化金屬，將有電阻值低，成本低，散熱性佳，機械性質佳等好處，並可提升砷化鎵 (GaAs) 元件製程之水準。

詳細說明與較佳實施例

有關本發明為達成上述之目的，所採用之技術、手段及具體結構特徵，茲舉較佳可行之實施例，並藉由圖示說明而更進一步揭示明瞭，詳如下述。



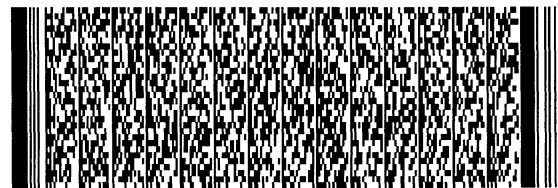
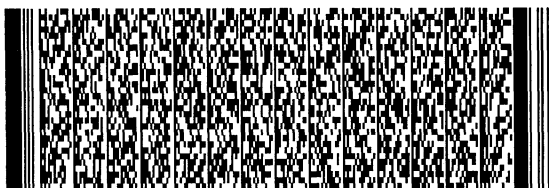
五、發明說明 (4)

本發明係提供一種在砷化鎵 (GaAs) 半導體上所設計出的蕭基 (Schottky) 結構；目的是提供產業界或國防上所需的銅金屬化製程。請參考圖二，本發明揭露一種在砷化鎵 (GaAs) 半導體上所設計出的蕭基結構

(Schottky structure)，包含一半絕緣砷化鎵 (GaAs) 半導體基板 1，一 n-型砷化鎵 8，分佈於該半絕緣砷化鎵 (GaAs) 半導體基板 1 上；一金屬鈦 (Ti) 層 21，分佈於該 n-型砷化鎵 (GaAs) 8 上，形成蕭基接觸；一擴散障礙層 22，分佈於該金屬鈦 (Ti) 層 21 上，用以阻擋金屬層之擴散；一第一金屬銅 (Cu) 層 23，分佈於該擴散障礙層 22 上，藉由該擴散障礙層 22，解決第一金屬銅 (Cu) 層 23 之擴散的問題，俾可使後續的銅製程直接鍍在本結構上。

圖三係為習用之砷化鎵 (GaAs) 半導體上的蕭基結構之結構示意圖，包括：一砷化鎵 (GaAs) 半導體基板 30，一金屬鈦 (Ti) 層 31，分佈於砷化鎵 (GaAs) 半導體基板 30 之上，以形成蕭基接觸，一金屬鉑 (Pt) 層 32，分佈於金屬鈦 (Ti) 層 31 之上，形成擴散障礙層，一金屬金 (Au) 層 33，分佈於金屬鉑 (Pt) 層上，形成蕭基結構。當元件使用到銅製程的時候，金屬連線和空氣橋等都由金改為銅金屬，因此若以圖三之習用蕭基結構而言，最表面的金屬層是金，因此若要和銅導線接觸必須在中間鍍上一層阻礙層以防止金和銅擴散。

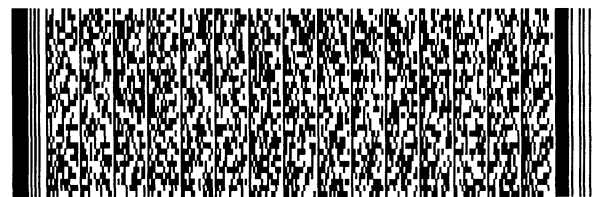
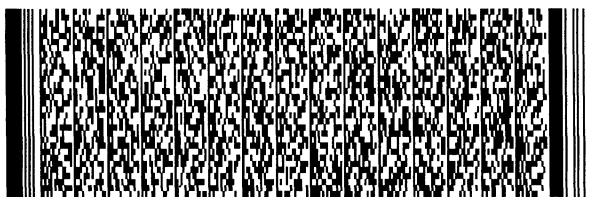
本發明的蕭基結構可以使後續的銅金屬製程直接鍍



五、發明說明 (5)

在蕭基結構上。如圖四所示係為本發明之較佳實施例之結構示意圖，包括一砷化鎵 (GaAs) 半導體基板 30，一金屬鈦 (Ti) 層 31，分佈於砷化鎵 (GaAs) 半導體基板 30 之上，形成蕭基接觸，一擴散障礙層 321，分佈於該金屬鈦 (Ti) 層 31 上，用以阻擋金屬層之擴散；一第一金屬銅 (Cu) 層 34，分佈於該擴散障礙層 321 之上，以形成蕭基結構，俾可使後續的銅製程直接鍍在本結構之上。

進一步舉例來說，如圖四所示；該金屬鈦 (Ti) 層 31 係分佈於砷化鎵 (GaAs) 半導體基板 30 上，其厚度為 50 nm 到 100 nm 間，製程係採用濺鍍或蒸鍍方式。該擴散障礙層 321，分佈於金屬鈦 (Ti) 層 31 上，本發明以鎢 (W)、氮化鎢 (WN)、鈷 (Co)、鉭 (Ta)、氮化鉭 (Ta N) 或鉬 (Mo) 等耐火金屬材料取代傳統的金屬鉑 (Pt) 作為擴散障礙層 321，其厚度為 30 nm 到 100 nm 間，該第一金屬銅 (Cu) 層 34 為最上層，分佈於該擴散障礙層 321 上，以金屬銅取代傳統的金屬金，其厚度為 200 nm 到 500 nm 間。因為鎢 (W)、鈷 (Co)、鉬 (Mo) 等耐火金屬材料和金屬鉑 (Pt) 相比較，有較低的電阻值，同時也不易和金屬銅起反應，另外，金屬銅和金屬金相比，也有較低的電阻值和較佳的熱傳導性質，同時當元件改為銅製程時，此種結構可以直接和銅製程結合，由於本發明的整體電阻值在相同厚度下，相較於傳統如圖三所示結構的電阻值低，因此能大幅提高元件特性，為一合理完善之創作，不僅具備優良之實用性，而且在設計上



五、發明說明 (6)

屬前所未有的創新，具新穎性。

一般傳統如圖三所示之結構，係採用蒸鍍方式鍍膜。若使用濺鍍方式，鍍膜時的晶片表面溫度較低，較不易破壞光阻的形狀，本發明的擴散障礙層 321 是採用濺鍍的方式鍍上，該金屬鈦 (Ti) 層 31 及第一金屬銅 (Cu) 層 34，係採用濺鍍或蒸鍍方式鍍上。

當元件使用到銅製程的時候，一般傳統如圖三所示之結構，最表面金屬金層 33 若要和銅導線接觸必須在中間鍍上一層阻礙層以防止金和銅的擴散，本發明之一種在砷化鎵 (GaAs) 半導體上的蕭基結構可以使後續的銅金屬製程直接鍍在閘極上，不僅為一合理完善之創作，亦屬突破習知技術窠臼的高度發明，相當具有進步性。

綜上觀之，本案業已符合發明專利之各項申請要件，懇請 鈞局於以詳查，並賜予應得之發明專利，實為感禱。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟悉本技藝之人士，在不脫離本發明之精神和範圍內，當可做些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

圖式說明

圖一係為高電子遷移率電晶體 (HEMT) 結構示意圖；

圖二係為本發明蕭基結構之結構示意圖；

圖三係為習用之砷化鎵 (GaAs) 半導體上的蕭基結構之結構示意圖；

圖四係為本案發明之較佳實施例之結構示意圖；

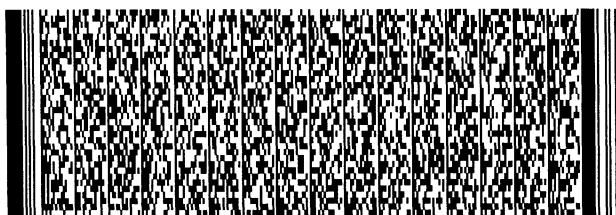
主要元件符號說明

半絕緣砷化鎵半導體基板	-----	1
蕭基結構	-----	2
金屬銅空氣橋	-----	3
空氣	-----	4
金屬銅層	-----	5
n-型砷化鎵	-----	6
氮化物	-----	7
砷化鎵半導體基板	-----	30
金屬鈦 (Ti) 層	-----	21、31
金屬鉑 (Pt) 層	-----	32
金屬金 (Au) 層	-----	33
擴散障礙層	-----	22、321
第一金屬銅 (Cu) 層	-----	23、34



六、申請專利範圍

1. 一種在砷化鎵 (GaAs) 半導體上的蕭基 (Schottky) 結構，包括：
 - 一砷化鎵 (GaAs) 半導體基板；
 - 一金屬鈦 (Ti) 層，分佈於該砷化鎵 (GaAs) 半導體基板上，以形成蕭基接觸；
 - 一擴散障礙層，分佈於該金屬鈦 (Ti) 層上，用以阻擋金屬層之擴散；以及
 - 一第一金屬銅 (Cu) 層，分佈於該擴散障礙層上，以形成蕭基結構；藉由該擴散障礙層，俾可使後續的銅 (Cu) 金屬製程直接鍍在第一金屬銅 (Cu) 層。
2. 如申請專利範圍第 1 項所述之一種在砷化鎵 (GaAs) 半導體上的蕭基結構，其中金屬鈦 (Ti) 層其薄膜厚度是 50nm 到 100nm 之間。
3. 如申請專利範圍第 1 項所述之一種在砷化鎵 (GaAs) 半導體上的蕭基結構，其中金屬鈦 (Ti) 層製程係採用濺鍍或蒸鍍方式。
4. 如申請專利範圍第 1 項所述之一種在砷化鎵 (GaAs) 半導體上的蕭基結構，其中擴散障礙層材料，係選自鎢 (W)、氮化鎢 (WN)、鈷 (Co)、鉭 (Ta)、氮化鉭 (Ta₂N) 或鉬 (Mo) 等耐火金屬材料中擇一者。
5. 如申請專利範圍第 1 項所述之一種在砷化鎵 (GaAs) 半導體上的蕭基結構，其中擴散障礙層製程係採用濺鍍或蒸鍍的方式。
6. 如申請專利範圍第 1 項所述之一種在砷化鎵 (GaAs) 半



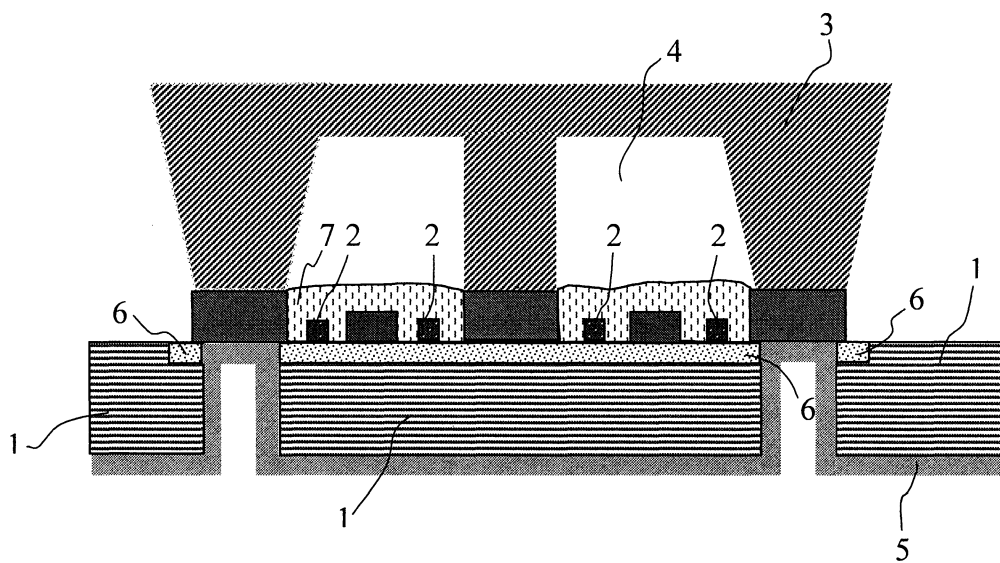
六、申請專利範圍

導體上的蕭基結構，其中擴散障礙層薄膜厚度係是 30 nm到 100nm之間。

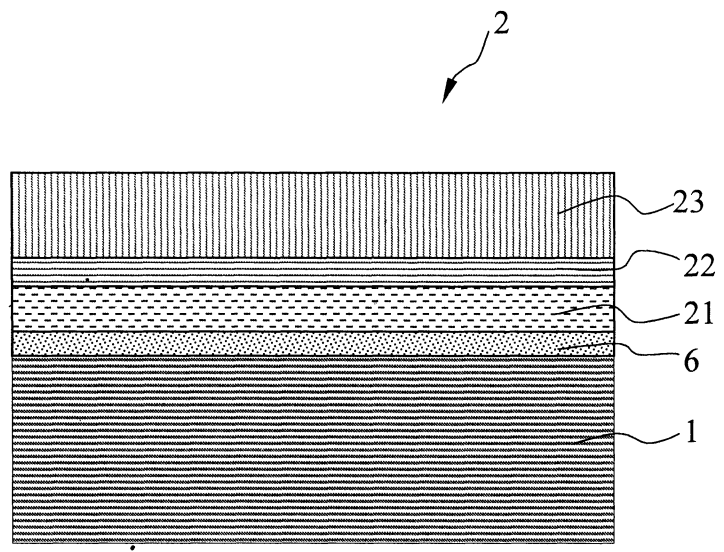
7.如申請專利範圍第 1項所述之一種在砷化鎵 (GaAs)半導體上的蕭基結構，其中第一金屬銅 (Cu) 層薄膜厚度係是 200nm到 350nm之間。

8.如申請專利範圍第 1項所述之一種在砷化鎵 (GaAs)半導體上的蕭基結構，其中第一金屬銅 (Cu) 層製程係採用濺鍍或蒸鍍方式。

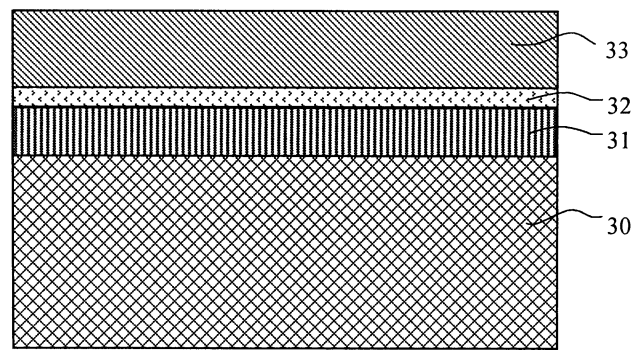




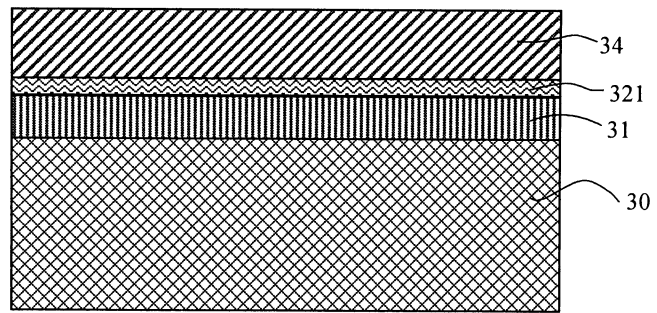
圖一



圖二



圖三
(前案)



圖四