

公告本

申請日期: P1. 4. 26

案號: P1108662

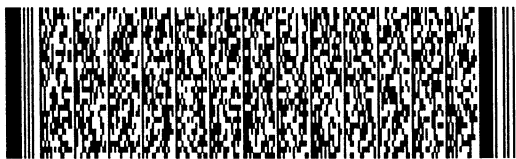
類別: H03M 13/00

(以上各欄由本局填註)

發明專利說明書

523996

一、發明名稱	中文	在解碼錯誤訂正碼時用以計算徵兆多項式之方法
	英文	
二、發明人	姓名 (中文)	1. 李鎮宜 2. 張錫嘉 3. 林建青
	姓名 (英文)	1. 2. 3.
	國籍	1. 中華民國 2. 中華民國 3. 中華民國
	住、居所	1. 新竹市後園街84號4樓 2. 基隆市忠三路73號 3. 嘉義縣水上鄉南和村4-1號
三、申請人	姓名 (名稱) (中文)	1. 國立交通大學
	姓名 (名稱) (英文)	1.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 新竹市大學路1001號
	代表人 姓名 (中文)	1. 張俊彥
	代表人 姓名 (英文)	1.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

四、中文發明摘要 (發明之名稱：在解碼錯誤訂正碼時用以計算徵兆多項式之方法)

本發明係提供一種在解碼錯誤訂正碼時用以計算徵兆多項式之方法，其係利用徵兆值與錯誤定位器多項式係數之關係可以推論出當前 t 個徵兆值為零時表示後 t 個徵兆值亦為零，其中 t 為最大可更正錯誤數目。對所有接收字碼計算出前 t 個徵兆值；之後再判斷該前 t 個徵兆值是否為零，若該前 t 個徵兆值為零，則停止計算，否則繼續計算後 t 個徵兆值。因此，本發明只需一半徵兆值之運算量即可判斷接收字碼是否發生錯誤，故可有效降低實際運作上的運算量，並達到低消耗功率之目的。

英文發明摘要 (發明之名稱：)



五、發明說明 (1)

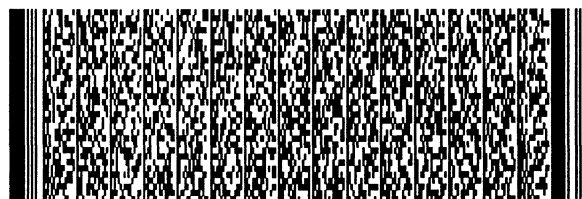
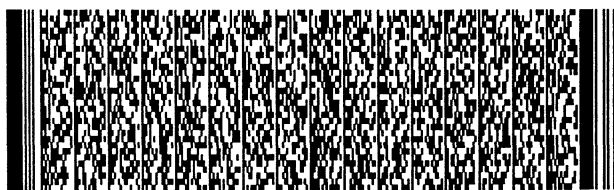
發明領域：

本發明係有關一種計算徵兆多項式 (syndrome polynomial) 之方法，特別是關於一種用以在解碼經過錯誤訂正編碼處理或是錯誤和抹除訂正編碼處理之接收字碼 (codeword) 中計算徵兆多項式的方法。

發明背景：

按，在提供數位化資訊與通訊的技術中，錯誤訂正碼扮演著核心之一的角色。不論是已普及的數位式音響如數位影音光碟 (DVD)，未來的數位式廣播 (DVB)、數位電視，現在的數位式衛星直播，電腦各式記憶體及儲存裝置如隨機存取記憶體 (RAM)、唯讀記憶體 (ROM)、硬碟機、光碟機、甚至運算處理單元，網際網路資料編碼格式等皆採用里德-所羅門碼 (Reed-Solomon Codes)，簡稱 RS 碼，作為錯誤更正碼來提升訊息的可靠性與整體性。

習知 RS 碼的解碼過程示意圖係如第一圖所示，一徵兆計算器 (syndrome calculator) 10 在接收到的字碼多項式 $R(x)$ 後產生有 $2t$ 個徵兆值，其中 t 為最大可更正錯誤數；由這些徵兆值 ($S_1 \sim S_{2t}$) 中，關鍵方程式解答器 (key equation solver) 12 可以產生錯誤定位器多項式 $\sigma(x)$ (error locator polynomial) 及錯誤求值器多項式 $\Omega(x)$ (error evaluator polynomial)，接著再利用錢氏搜尋器 (Chien search) 14 與錯誤值求值器 16 來分別計算出錯誤位置與錯誤值。



五、發明說明 (2)

一般而言，徵兆計算器可以當作錯誤判別器；在實際發生錯誤數目不超過可更正錯誤數目 t 的情況下，當所有計算出來的徵兆 $(S_1 \sim S_{2t})$ 為零時，即表示所接收到的字碼並沒有錯誤。然而，習知所設計之架構不論接收到的字碼錯誤與否，都必須計算出 $2t$ 個徵兆值；換言之，對於所接收到的字碼，都必須先算出完整之徵兆多項式後，才能判斷其錯誤與否；由於實際傳輸的電路運作上，無錯誤情況出現之機率將遠大於錯誤情況，在無錯誤之情況下，仍需計算出完整的徵兆多項式將造成許多不必要的功率消耗。

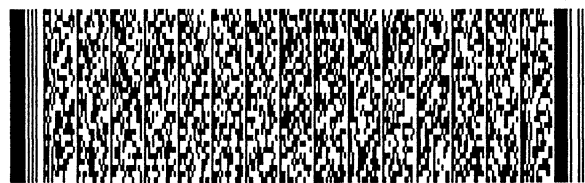
有鑑於此，本發明即在針對上述之困擾，提出一種在解碼錯誤訂正碼時，僅需原始徵兆多項式一半運算量的計算方法，以解決習知需要較高運算量與高功率消耗之缺失者。

發明目的與概述：

本發明之主要目的，係在提出一種在解碼錯誤訂正碼時用以計算徵兆多項式之方法，其係可有效降低電路在實際運作上的運算量，以達到低功率之目的。

本發明之另一目的，係在提出一種在解碼錯誤訂正碼時用以計算徵兆多項式之方法，其係在降低功率消耗之際，同時兼具有錯誤偵測與更正能力，以確保資料正確度。

為達到上述之目的，本發明之方法係先利用所有經過錯誤訂正碼處理或是經過錯誤和抹除訂正碼處理之接收字



五、發明說明 (3)

碼，計算出前 t 個徵兆值，其中 t 為最大可更正錯誤數目；接著，再判斷該前 t 個徵兆值是否為零，若該前 t 個徵兆值為零，則停止計算，否則繼續計算後 t 個徵兆值。

底下藉由具體實施例配合所附的圖式詳加說明，當更容易瞭解本發明之目的、技術內容、特點及其所達成之功效。

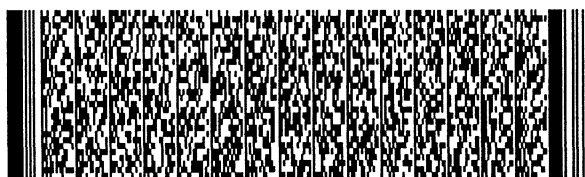
圖號說明：

- 10 徵兆計算器
- 12 關鍵方程式解答器
- 14 錢氏搜尋器
- 16 錯誤值求值器

詳細說明：

RS碼是數位通訊與資料儲存系統上廣泛被採用的一種錯誤更正碼，它對於多重的錯誤具有相當高的偵測及更正能力。習知之設計不論接收到的字碼是否錯誤，都必須算出 $2t$ 個徵兆值；然而，由徵兆值與錯誤定位器多項式係數之關係式可以推論出當徵兆值 $S_1 \sim S_t$ 為零時，表示 $S_{t+1} \sim S_{2t}$ 亦為零，由此可知，在判斷接收字碼錯誤與否時，僅需要 t 個徵兆值就可以判斷所收到的字碼是否發生錯誤。

一種用以在解碼經過錯誤訂正碼處理之接收字碼中計算徵兆多項式之方法，如第二圖所示，該方法係包括下列步驟：首先，將所有經過錯誤訂正碼處理之接收字碼，利用一徵兆計算器，計算出前 t 個徵兆值（ $S_1 \sim S_t$ ），如步驟



五、發明說明 (4)

S10 所示，其中 t 值係為可更正錯誤數目。接著，再如步驟 S20 所示，判斷該前 t 個徵兆值是否為零，若該前 t 個徵兆值 ($S_1 \sim S_t$) 為零，即表示後 t 個徵兆值 ($S_{t+1} \sim S_{2t}$) 亦為零，則如步驟 S30 停止運算而結束；若該前 t 個徵兆值並非為零，則繼續進行步驟 S40，計算後 t 個徵兆值。

當計算出的徵兆值 $S_1 \sim S_t$ 為零可推論出徵兆值 $S_{t+1} \sim S_{2t}$ 為零。相反的當計算出的徵兆值 $S_1 \sim S_{2t}$ 不等於零，即表示接收到的字碼有錯誤存在；發現接收字碼有錯誤存在時，則必須尋找出錯誤位置與錯誤值，此時即可利用該等徵兆值來計算出該錯誤值與位置。請參閱第一圖所示，在計算出之徵兆值 ($S_1 \sim S_{2t}$) 中，利用關鍵方程式解答器 12 可以計算出錯誤定位器多項式 $\sigma(x)$ 及錯誤求值器多項式 $\Omega(x)$ ，接著再利用錢氏搜尋器 14 於錯誤定位器多項式 $\sigma(x)$ 中計算出錯誤位置，以及利用錯誤值求值器 16 由錯誤求值器多項式 $\Omega(x)$ 計算出錯誤值。

另外，本發明除了對該些經過錯誤訂正碼處理之接收字碼進行計算以得到徵兆值之外，本發明亦可對經過錯誤與抹除訂正碼處理之接收字碼進行計算；並可由徵兆值及錯誤與抹除定位器多項式係數之關係式推論出當徵兆值 $S_1 \sim S_t$ 為零時，表示 $S_{t+1} \sim S_{2t}$ 亦為零，所以僅需要 t 個徵兆值就可以判斷所收到的字碼是否發生錯誤。由於此種經過錯誤與抹除訂正碼處理之接收字碼的計算方式，除了使用錯誤與抹除定位器來計算錯誤位置而不同於上述實施例之外，其餘之計算方式皆與上述內容相同，故於此不再贅



五、發明說明 (5)

述。

其中，該前 t 個徵兆值為零而表示後 t 個徵兆值亦為零之結果係由該徵兆值 $(S_1 \sim S_{2t})$ 與錯誤定位器多項式係數 $(\sigma_1 \sim \sigma_t)$ 之關係所推導得知者，該徵兆值與錯誤定位器多項式係數之關係式係如下列所示：

$$\begin{bmatrix} S_1 & S_2 & S_3 & \cdots & S_t & \sigma_t \\ S_2 & S_3 & S_4 & \cdots & S_{t+1} & \sigma_{t-1} \\ S_3 & S_4 & S_5 & \cdots & S_{t+2} & \sigma_{t-2} \\ \vdots & \vdots & \vdots & & \vdots & \vdots \\ S_t & S_{t+1} & S_{t+2} & \cdots & S_{2t} & \sigma_1 \end{bmatrix} = \begin{bmatrix} -S_{t+1} \\ -S_{t+2} \\ -S_{t+3} \\ \vdots \\ -S_{2t} \end{bmatrix}$$

特別要注意的是，此等式僅成立於當實際發生錯誤數目 e 小於或等於最大可更正錯誤數目 t 之際 $(e \leq t)$ 。而在里德-所羅門解碼器(Reed-Solomon decoder)的應用中，本發明所關心的也是當 $e \leq t$ ，也就是說發生錯誤數目小於最大可更正錯誤數目的情況下所進行之錯誤更正動作，換言之，根據上列等式，本發明可先計算一半的徵兆值；當徵兆值 $S_1 \sim S_t$ 為零時，不論 e 值是否大於 t 值，都不再進行後續之計算，直接設定錯誤值為零。此乃因 $e=0$ 時，此時可以認定 $S_1 \sim S_t$ 為零將使得徵兆值 $S_{t+1} \sim S_{2t}$ 必定為零，此種情況下不需要作任何錯誤更正動作；若 $e > t$ 時，此時作任



五、發明說明 (6)

何錯誤更正動作都可能將原本對的資料改掉，所以也不需要作任何錯誤更正的動作。

由徵兆值與錯誤定位器多項式係數之關係可以推論出當 $S_1 \sim S_t$ 為零時表示徵兆值 $S_{t+1} \sim S_{2t}$ 亦為零；此意味著僅需要 t 個徵兆值就可以判斷所接收到之字碼（RS碼）是否發生錯誤。且由於在實際電路運作上，無錯誤情況出現的機率遠遠大於錯誤情況，因此所提出之方法可以很有效地降低電路在實際運作上的運算量，進而達到低功率之目的者。

再者，在大多數的應用當中，平均功率消耗將取決於無錯誤狀況，而在沒有錯誤的情況下，只有徵兆計算器需要運作，因此，本發明所提出之減少一半運算量就可以判斷錯誤有無發生之方法，可以有效減低整體如BCH解碼器（Base-Chaudhuri-Hocquenghem decoder）或里德-所羅門解碼器之功率消耗。因此，本發明在降低功率消耗之際，同時兼具有相當高的錯誤偵測與更正能力，以確保資料之正確度。

以上所述之實施例僅係為說明本發明之技術思想及特點，其目的在使熟習此項技藝之人士能夠瞭解本發明之內容並據以實施，當不能以之限定本發明之專利範圍，即大凡依本發明所揭示之精神所作之均等變化或修飾，仍應涵蓋在本發明之專利範圍內。



圖式簡單說明

圖式說明：

第一圖為習知RS碼的解碼過程示意圖。

第二圖為本發明之流程示意圖。



六、申請專利範圍

1. 一種用以在解碼經過錯誤訂正碼處理之接收字碼中計算徵兆多項式之方法，包括下列步驟：

利用所有經過錯誤訂正碼處理之接收字碼，計算出前 t 個徵兆值，其中 t 為可更正錯誤數目；以及

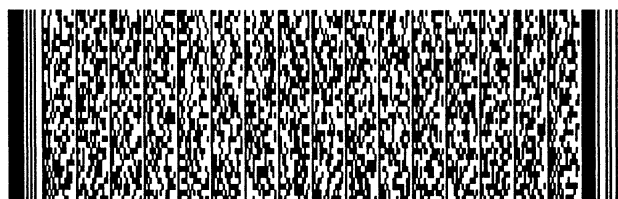
判斷該前 t 個徵兆值是否為零，若該前 t 個徵兆值為零，則停止計算，否則繼續計算後 t 個徵兆值。

2. 如申請專利範圍第1項所述之計算徵兆多項式之方法，其中該接收字碼係為里德-所羅門碼。

3. 如申請專利範圍第1項所述之計算徵兆多項式之方法，其中當該前 t 個徵兆值為零而停止計算時，表示後 t 個徵兆值亦為零，亦表示所收到的接收字碼並無發生錯誤。

4. 如申請專利範圍第3項所述之計算徵兆多項式之方法，其中該前 t 個徵兆值為零而表示後 t 個徵兆值亦為零之結果係由該徵兆值 ($S_1 \sim S_{2t}$) 與錯誤定位器多項式係數 ($\sigma_1 \sim \sigma_t$) 之關係所推論得知者。

5. 如申請專利範圍第4項所述之計算徵兆多項式之方法，其中該徵兆值 ($S_1 \sim S_{2t}$) 與錯誤定位器多項式係數 ($\sigma_1 \sim \sigma_t$) 之關係式為：



六、申請專利範圍

$$\begin{bmatrix} S_1 & S_2 & S_3 & \cdots & S_t \\ S_2 & S_3 & S_4 & \cdots & S_{t+1} \\ S_3 & S_4 & S_5 & \cdots & S_{t+2} \\ \vdots & \vdots & \vdots & & \vdots \\ S_t & S_{t+1} & S_{t+2} & \cdots & S_{2t} \end{bmatrix} \begin{bmatrix} \sigma_t \\ \sigma_{t-1} \\ \sigma_{t-2} \\ \vdots \\ \sigma_1 \end{bmatrix} = \begin{bmatrix} -S_{t+1} \\ -S_{t+2} \\ -S_{t+3} \\ \vdots \\ -S_{2t} \end{bmatrix} .$$

6. 如申請專利範圍第5項所述之計算徵兆多項式之方法，其中該關係式僅成立於當實際發生錯誤數目 e 小於或等於最大可更正錯誤數目 t 之際。
7. 一種用以在解碼經過錯誤和抹除訂正碼處理之接收字碼中計算徵兆多項式之方法，包括下列步驟：
 利用所有經過錯誤和抹除訂正碼處理之接收字碼，計算出前 t 個徵兆值，其中 t 為可更正錯誤數目；以及
 判斷該前 t 個徵兆值是否為零，若該前 t 個徵兆值為零，則停止計算，否則繼續計算後 t 個徵兆值。
8. 如申請專利範圍第7項所述之計算徵兆多項式之方法，其中該接收字碼係為里德-所羅門碼。
9. 如申請專利範圍第7項所述之計算徵兆多項式之方法，其中當該前 t 個徵兆值為零而停止計算時，表示後 t 個徵兆值亦為零，亦表示所收到的接收字碼並無發生錯誤。
10. 如申請專利範圍第9項所述之計算徵兆多項式之方法，



六、申請專利範圍

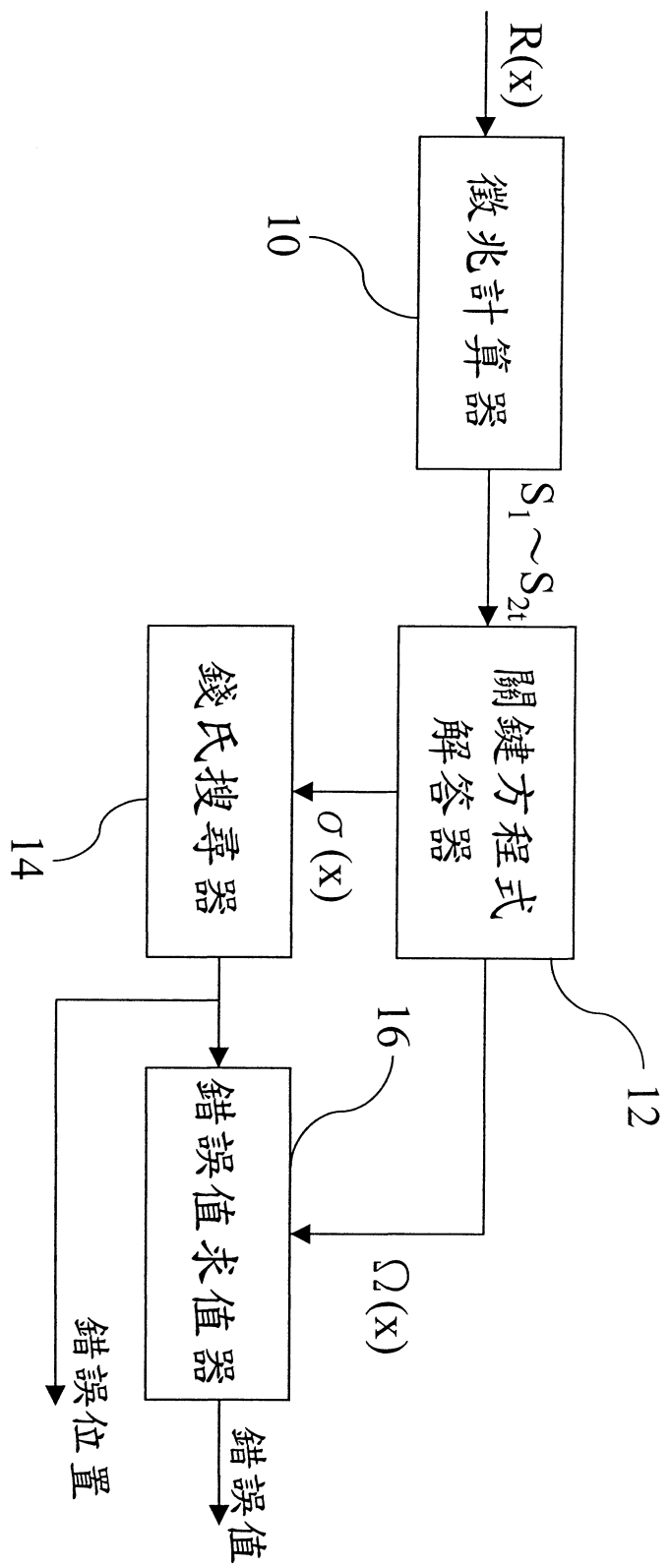
其中該前 t 個徵兆值為零而表示後 t 個徵兆值亦為零之結果係由該徵兆值 $(S_1 \sim S_{2t})$ 及錯誤與抹除定位器多項式係數 $(\sigma_1 \sim \sigma_t)$ 之關係所推論得知者。

11. 如申請專利範圍第10項所述之計算徵兆多項式之方法，其中該徵兆值 $(S_1 \sim S_{2t})$ 及錯誤與抹除定位器多項式係數 $(\sigma_1 \sim \sigma_t)$ 之關係式為：

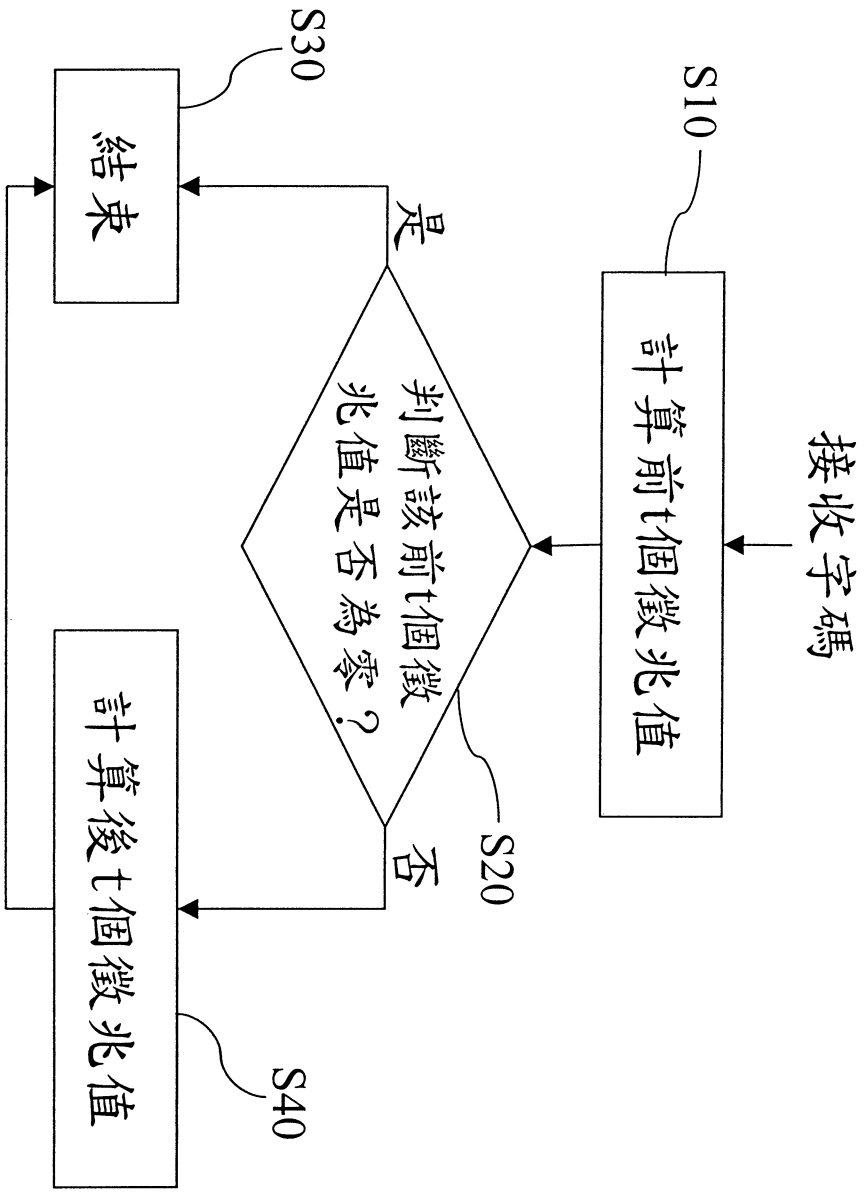
$$\begin{bmatrix} S_1 & S_2 & S_3 & \cdots & S_t \\ S_2 & S_3 & S_4 & \cdots & S_{t+1} \\ S_3 & S_4 & S_5 & \cdots & S_{t+2} \\ \vdots & \vdots & \vdots & & \vdots \\ S_t & S_{t+1} & S_{t+2} & \cdots & S_{2t} \end{bmatrix} \begin{bmatrix} \sigma_t \\ \sigma_{t-1} \\ \sigma_{t-2} \\ \vdots \\ \sigma_1 \end{bmatrix} = \begin{bmatrix} -S_{t+1} \\ -S_{t+2} \\ -S_{t+3} \\ \vdots \\ -S_{2t} \end{bmatrix} .$$

12. 如申請專利範圍第11項所述之計算徵兆多項式之方法，其中該關係式僅成立於實際發生錯誤數目 e 小於或等於最大可更正錯誤數目 t 之際。





第一圖



第二圖