



(21)申請案號：102118193

(22)申請日：中華民國 102 (2013) 年 05 月 23 日

(51)Int. Cl.：

A61B5/0476 (2006.01)

G06F17/10 (2006.01)

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)

新竹市大學路 1001 號

(72)發明人：方偉騏 FANG, WAI CHI (TW)；石偉業 SHIH, WEI YEH (TW)；廖瑞傑 LIAO, JUI CHIEH (TW)；黃冠儒 HUANG, KUAN JU (TW)；陳秋國 CHEN, CHIU KUO (TW)

(74)代理人：陳昭誠

申請實體審查：有 申請專利範圍項數：10 項 圖式數：6 共 37 頁

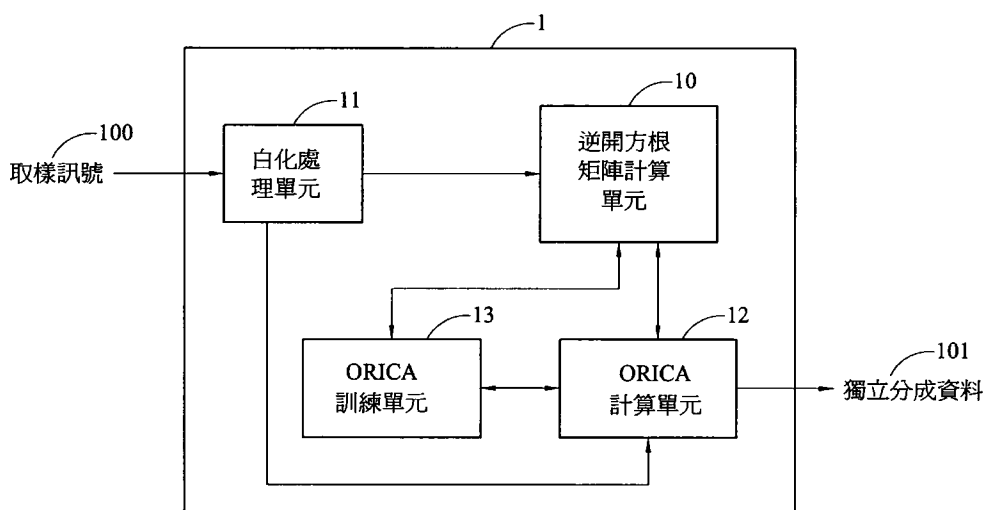
(54)名稱

基於線上遞回獨立成分分析之即時多通道腦波訊號處理器

A REAL-TIME MULTI-CHANNEL EEG SIGNAL PROCESSOR BASED ON ON-LINE RECURSIVE INDEPENDENT COMPONENT ANALYSIS

(57)摘要

一種基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，其中，白化處理單元係將所接收之取樣訊號進行共變異數計算以產生共變異數矩陣，接著將該共變異數矩陣透過逆開方根矩陣計算單元之運算以產生白化矩陣，ORICA 計算單元用於將該取樣訊號與該白化矩陣進行計算以得到白化後取樣訊號，並將該白化後取樣訊號與一解混合矩陣進行獨立成分分析運算以得到獨立成分資料，ORICA 訓練單元係根據該獨立成份資料以對該解混合矩陣進行訓練以產生新的解混合矩陣，而新的解混合矩陣將提供 ORICA 計算單元於下一次獨立成分分析運算時使用。本發明將數個運算單元設置於一晶片上，透過共用暫存與共用算術運算單元的方法，以減少硬體複雜度及功耗。



- 1：基於線上遞回獨立成分分析之即時多通道腦波訊號處理器
- 10：逆開方根矩陣計算單元
- 11：白化處理單元
- 12：ORICA 計算單元
- 13：ORICA 訓練單元
- 100：取樣訊號
- 101：獨立成分資料

第1圖

## 發明摘要

※申請案號：

※申請日： 102118193

102.5.23

※IPC分類：

A61B 5/2476  
G06F 17/10  
(2006.01)  
(2006.01)

【發明名稱】(中文/英文)

基於線上遞回獨立成分分析之即時多通道腦波訊號  
處理器

A REAL-TIME MULTI-CHANNEL EEG SIGNAL  
PROCESSOR BASED ON ON-LINE RECURSIVE  
INDEPENDENT COMPONENT ANALYSIS

【中文】

一種基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，其中，白化處理單元係將所接收之取樣訊號進行共變異數計算以產生共變異數矩陣，接著將該共變異數矩陣透過逆開方根矩陣計算單元之運算以產生白化矩陣，ORICA 計算單元用於將該取樣訊號與該白化矩陣進行計算以得到白化後取樣訊號，並將該白化後取樣訊號與一解混合矩陣進行獨立成分分析運算以得到獨立成分資料，ORICA 訓練單元係根據該獨立成份資料以對該解混合矩陣進行訓練以產生新的解混合矩陣，而新的解混合矩陣將提供 ORICA 計算單元於下一次獨立成分分析運算時使用。本發明將數個運算單元設置於一晶片上，透過共用暫存與共用算術運算單元的方法，以減少硬體複雜度及功耗。

## 【英文】

A real-time multi-channel EEG signal processor based on on-line recursive independent component analysis, wherein a whitening unit generates covariance matrix by covariance computing according to the received signal's sampling, the covariance matrix can be calculated by an inverse square root matrix SVD unit to produce whitening matrix, an ORICA calculation unit can get whitened sampling signal by calculating sampling signals and whitening matrix, and get the independent components information by independent component analysis that uses the whitened sampling signal with an unmixing matrix, an ORICA training unit trains the unmixing matrix based on the independent components information to generate a new unmixing matrix, and the new unmixing matrix will be sent to the ORICA calculation unit for the computation of independent component analysis next time. The present invention sets numerous arithmetic units on a chip, it can reduce hardware complexity and power consumption by shared arithmetic processing units and shared registers.

**【代表圖】**

**【本案指定代表圖】**：第（ 1 ）圖。

**【本代表圖之符號簡單說明】**：

- 1 基於線上遞回獨立成分分析之即時多通道腦波訊號處理器
- 10 逆開方根矩陣計算單元
- 11 白化處理單元
- 12 ORICA 計算單元
- 13 ORICA 訓練單元
- 100 取樣訊號
- 101 獨立成分資料

**【本案若有化學式時，請揭示最能顯示發明特徵的化學式】**：

本案無化學式。

# 發明專利說明書

(本說明書格式、順序，請勿任意更動)

## 【發明名稱】(中文/英文)

基於線上遞回獨立成分分析之即時多通道腦波訊號  
處理器

A REAL-TIME MULTI-CHANNEL EEG SIGNAL  
PROCESSOR BASED ON ON-LINE RECURSIVE  
INDEPENDENT COMPONENT ANALYSIS

## 【技術領域】

本發明係關於一種腦波獨立成分之分析技術，詳而言之，係關於一種基於線上遞回獨立成分分析之即時多通道腦波訊號處理器。

## 【先前技術】

大腦內神經細胞日復一日不斷活動，於細胞活動時會發出電磁波(即所謂的腦波)，而透過腦電波圖(electroencephalogram; EEG)可顯示出腦波狀態。

具體來說，腦電波圖是記錄頭殼上某兩點之電位差隨時間改變的變化圖，通常以微伏特為單位。電位差的產生與細胞膜電位有關，而所有細胞膜的兩側均有電位差，這是因為細胞內多出來的負離子會和細胞外的正離子相吸，因而在細胞膜的內外兩層形成電位。腦波圖所記錄到的電位差，是大腦皮質靠近表層處成千上萬個神經細胞集體所造成的，為某一特定時間內多數腦細胞電位之綜合，並非單一腦細胞之電位變化。

透過腦波量測來記錄大腦神經細胞所產生之電位變化，可藉以判斷大腦功能是否有異常放電或電位異常等情況產生，也可作為醫師診斷依據，像是診斷癲癇、中樞神經系統、失智症等。然而，腦波量測時為了追求高空間解析度以方便醫生作診斷，將會使用較多的量測通道以提高腦波量空間解析度，而獨立成分分析是一種有效分離腦波獨立成分信號與雜訊的方法。然而，若欲在隨身醫療儀器中對腦波執行高通道的獨立分析，其運算與硬體的複雜度是相當大的，如何實現即時且有效的腦波分析，同時考量到體積及硬體成本等問題，對於本領域相關人員將是一大挑戰。

因此，如何將腦波獨立成分之分析功能透過硬體方式呈現，藉以提供一種即時有效進行腦波訊號的分析之便攜式設備，即為本技術領域待解決之技術課題。

### 【發明內容】

鑒於上述習知技術之缺點，本發明之目的係提出一種有效率的 VLSI 硬體實現方法以實現多通道線上遞回獨立成分分析（on-line recursive independent component analysis，ORICA）處理器。

為達成前述目的及其他目的，本發明提出一種基於線上遞回獨立成分分析（ORICA）之即時多通道腦波訊號處理器，係包括：逆開方根矩陣計算單元，係用於提供特徵值、特徵向量及逆開方根矩陣之運算；白化處理單元，係耦接該逆開方根矩陣計算單元，用於將所接收之取樣訊號

進行共變異數計算以產生共變異數矩陣，該共變異數矩陣藉由該逆開方根矩陣計算單元之運算以產生白化矩陣；ORICA 計算單元，係耦接該逆開方根矩陣計算單元及該白化處理單元，用於將該取樣訊號與該白化矩陣進行計算以得到白化後取樣訊號，並將該白化後取樣訊號與所預設之一解混合矩陣進行獨立成分分析運算，以得到獨立成分資料；以及 ORICA 訓練單元，係耦接該逆開方根矩陣計算單元及該 ORICA 計算單元，用以根據該獨立成分資料對該解混合矩陣進行訓練，以藉由該逆開方根矩陣計算單元之計算而得到該解混合矩陣之逆矩陣，並將該解混合矩陣以及該解混合矩陣之逆矩陣進行運算以產生新的解混合矩陣，其中，該新的解混合矩陣係供該 ORICA 計算單元將下一個該白化後取樣訊號與該新的解混合矩陣進行另一次獨立成分分析運算，以得到新的獨立成分資料。

於一實施例中，該基於線上遞回獨立成分分析之即時多通道腦波訊號處理器更包括記憶體單元，係耦接該逆開方根矩陣計算單元、該白化處理單元、該 ORICA 計算單元及該 ORICA 訓練單元，記憶體單元用於儲存該取樣訊號、該白化矩陣及該解混合矩陣。

於另一實施例中，該 ORICA 訓練單元更包含：非線性模組，係用於計算該獨立成分資料以得到非線性轉換函數；峰度估計模組，係用於識別該獨立成分資料並產生一峰度數值，辨別是超高斯訊號或次高斯訊號；多工器，係耦接該非線性模組及該峰度估計模組，用以依據該高斯訊

號或該次高斯訊號以及該峰度數值，以得到獨立成分分布資料的非線性轉換函數；學習率模組，系用於計算學習率，學習率決定解混合矩陣訓練的收斂性和穩態效能；以及權重訓練模組，利用該獨立成分資料、獨立成分分布資料的非線性轉換函數、學習率與該解混合矩陣進行疊代運算，以產生該新的解混合矩陣。

又，該基於線上遞回獨立成分分析之即時多通道腦波訊號處理器中的白化處理單元係包含一平均-共變異數模組，而該平均-共變異數模組係由一乘加器組成。

此外，該基於線上遞回獨立成分分析之即時多通道腦波訊號處理器中的 ORICA 訓練單元更包含學習率模組，係耦接該權重訓練模組，用於提供各種學習率以改變該 ORICA 訓練單元對該解混合矩陣之收斂速度。

再者，該基於線上遞回獨立成分分析之即時多通道腦波訊號處理器中的逆開方根矩陣計算單元係包含奇異值分解處理器、浮點數開方根模組以及浮點數除法器。

相較於先前技術，本發明所提出之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，係透過逆開方根矩陣計算單元、白化處理單元、ORICA 計算單元及 ORICA 訓練單元等四個有效之運算單元及一共用記憶體單元，配合記憶體共用及資料流排序之設計，以使每一個運算單元使用記憶體單元是有順序的，因而可達到較小的記憶體複雜度及較低功耗的效果。因此，本發明能有效率的以 VLSI 硬體實現多通道 ORICA 處理器，用以對腦波進行獨立成分



之分析，以便後續進行腦波信號及雜訊的分離，如此可達到即時、輕巧與可攜式進行腦波信號的分離及監控，並可作為快速、輕巧與可攜式的醫療儀器應用。

### 【圖式簡單說明】

第 1 圖係說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器之方塊示意圖。

第 2 圖係說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器之具體實施例之架構示意圖。

第 3A 至 3D 圖係說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器之各單元內部運作之示意圖。

第 4 圖係說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器中學習率與時間之關係圖。

第 5A 至 5C 圖係說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器之模擬實驗訊號圖。

第 6 圖係說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器之執行結果與離線處理之比較圖。

### 【實施方式】

以下係藉由特定的實施例說明本發明之實施方式，熟悉此技術之人士可由本說明書所揭示之內容輕易地瞭解本發明之其他特點與功效。本發明亦可藉由其他不同的具體實施例加以施行或應用。

請參閱第 1 圖，係說明本發明之基於線上遞回獨立成

分分析之即時多通道腦波訊號處理器之方塊示意圖。如圖所示，該基於線上遞回獨立成分分析之即時多通道腦波訊號處理器 1 主要包括逆開方根矩陣計算單元 (inverse square root matrix unit) 10、白化處理單元 (whitening unit) 11、ORICA 計算單元 (ORICA calculation unit) 12、以及 ORICA 訓練單元 (ORICA training unit) 13。

逆開方根矩陣計算單元 10 係用於提供特徵值、特徵向量及逆開方根矩陣之運算，具體來說，該逆開方根矩陣計算單元 10 主要執行特徵值、特徵向量或逆開方根矩陣等資料的矩陣運算，以提供 ORICA 計算單元 (ORICA calculation unit) 或 ORICA 訓練單元。

白化處理單元 11 係耦接逆開方根矩陣計算單元 10，白化處理單元 11 可用於將所接收之取樣訊號 100 進行共變異數計算以產生共變異數矩陣，而共變異數矩陣將傳送至逆開方根矩陣計算單元 10 進行運算以得到一白化矩陣。

ORICA 計算單元 12 係耦接逆開方根矩陣計算單元 10 及白化處理單元 11，可用於將取樣訊號 100 與白化處理單元 11 所產生之白化矩陣進行計算，藉此將該取樣訊號 100 進行白化處理，以得到白化後取樣訊號，這裡所述之白化處理主要是去除取樣訊號 100 資料之間的相依性，由於 ORICA 運算時需要透過疊代訓練以計算收斂的解混合矩陣，因此，預先透過白化處理可加速的上述過程。

此外，ORICA 計算單元 12 還用於將白化後取樣訊號與一預設之解混合矩陣進行獨立成分分析運算，以得到獨

立成分資料 101。於此 ORICA 運算是要分析取樣訊號內獨立成分分析，藉此將腦波訊號的各訊號區分開來，如此才能知道那些訊號是有用的，那些訊號可能是雜訊，因此，ORICA 計算單元 12 將白化後取樣訊號與解混合矩陣進行獨立成分分析之運算，最後將得到獨立成分資料 101。

ORICA 訓練單元 13 係耦接逆開方根矩陣計算單元 10 及 ORICA 計算單元 12，其中，ORICA 訓練單元 13 根據 ORICA 計算單元 12 所產生之獨立成份資料以對原本的解混合矩陣進行訓練，此訓練係指透過逆開方根矩陣計算單元 10 以得到該解混合矩陣之逆矩陣，並將該解混合矩陣以及該解混合矩陣之逆矩陣進行運算以產生新的解混合矩陣，此訓練步驟所產生之新的解混合矩陣，可提供 ORICA 計算單元 12 於下一次獨立成分分析運算過程中，將下一個該白化後取樣訊號與新的解混合矩陣進行獨立成分分析運算，如此將可得到新的獨立成分資料 101。ORICA 訓練單元 13 所執行之訓練，是由於 ORICA 計算為具有自適應學習規則，因而需要多次訓練疊代來達到收斂以及獲得更精確的解混合權重矩陣。

由上可知，在獨立成分資料 101 運算過程中，ORICA 計算單元 12 是將白化後取樣訊號與解混合矩陣進行獨立成分分析，也就是說，每一次白化後取樣訊號是與上一筆訓練後的解混合矩陣進行計算，以產生獨立成分資料 101。

需說明的，由於 ORICA 計算的特性，以 128 的取樣速率來說，必須在下一筆資料取樣完成前，也就是 1/128 秒

之內進行 ORICA 的運算輸出。也就是說，在即時運算的時間規格限制下，所設計的 ORICA 處理器是採用混合式平行度架構設計，亦即依照處理單元計算的複雜度，分配給予不同硬體平行度，因而為了避免計算時耗時耗能，本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器除了執行 ORICA 計算外，同時採用共用暫存與共用算術運的方法來運行。

因此，於另一具體實施例中，本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器更可包括記憶體單元，可用於儲存取樣訊號 100、白化矩陣及解混合矩陣等資料，記憶體單元係與逆開方根矩陣計算單元 10、白化處理單元 11、ORICA 計算單元 12 及 ORICA 訓練單元 13 耦接，可暫存逆開方根矩陣計算單元 10、白化處理單元 11、ORICA 計算單元 12 及 ORICA 訓練單元 13 等運算單元所產生數據資料，藉以達到有效的資料安排及記憶體共用。

為了清楚說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器 1 的內部架構。下面將透過第 2、3A-3D 圖進一步說明該基於線上遞回獨立成分分析之即時多通道腦波訊號處理器 1 內部結構組成。

請參閱第 2 圖，係說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器之具體實施例之架構示意圖。如該圖所示，基於線上遞回獨立成分分析之即時多通道腦波訊號處理器 1 內包括逆開方根矩陣計算單元 10、白化處理單元 11、ORICA 計算單元 12、ORICA 訓練

單元 13、記憶體單元 14、以及輸出介面 15。

逆開方根矩陣計算單元 10 中具有奇異值分解處理器 (SVD)、浮點數開方根器以及浮點數除法器，其中，該奇異值分解處理器包含兩個角度坐標旋轉數位計算器和四個向量坐標旋轉數位計算器。

白化處理單元 11 中主要具有暫存器、平均-共變異數模組以及位於該平均-共變異數模組中的加法器及乘法器。

ORICA 計算單元 12 中包含有浮點數加法器和浮點數乘法器。

ORICA 訓練單元 13 則由暫存器、八個加法器、八個乘法器、除法器、雙曲線正切函數查找表、學習率模組、峰度估計模組等所組成。

爲了達到記憶體共用目的，記憶體單元 14 可耦接至逆開方根矩陣計算單元 10、白化處理單元 11、ORICA 計算單元 12、ORICA 訓練單元 13 及輸出介面 15，以供儲存或暫存各單元所需要或產生的資料。

輸出介面 15 則可將獨立成分資料和前一筆訓練後的解混合矩陣輸出，其中，該輸出結果 ICA\_OUT 爲獨立成分資料  $y(n)$  和解混合矩陣  $W(n)$  的成分 (Element) 以逐列地 (column by column) 的序列輸出。

基於前述各單元間的內部結構及關係，後面將具體說明各單元之間資料傳遞狀態。

白化處理單元 11 自外部取得取樣訊號  $X$ ，取樣訊號  $X$  可傳送至記憶體單元 14 儲存，該白化處理單元 11 透過

ORICA 計算單元 12 進行共變異數計算以產生共變異數矩陣  $COV\_X$ ，該共變異數矩陣  $COV\_X$  被傳送至逆開方根矩陣計算單元 10 進行運算以得到一白化矩陣  $P$ 。

ORICA 計算單元 12 可自記憶體單元 14 取得未經白化的原始取樣訊號  $X$  以與白化矩陣  $P$  進行計算，藉此將該取樣訊號  $X$  進行白化處理，之後，可得到白化後取樣訊號  $Z$  且回傳至記憶體單元 14 暫存。

接著，ORICA 訓練單元 13 自記憶體單元 14 取得白化後取樣訊號  $Z$  與一預設之解混合矩陣  $W(n)$ ，透過 ORICA 計算單元 12 將白化後取樣訊號  $Z$  與解混合矩陣  $W(n)$  進行獨立成分分析運算，以得到獨立成分資料  $y(n)$ ，並儲存於記憶體單元 14。

此外，ORICA 訓練單元 13 根據 ORICA 計算單元 12 所產生之獨立成分資料  $y(n)$  以對原本的解混合矩陣  $W(n)$  進行訓練，以計算出未白化的解混合矩陣  $W_0$ ，此訓練包含利用逆開方根矩陣計算單元 10 計算以得到該未白化的解混合矩陣  $W_0$  之逆矩陣  $W_0^{-1/2}$ ，ORICA 訓練單元 13 透過 ORICA 計算單元 12 將未白化的解混合矩陣  $W_0$  及未白化的解混合矩陣之逆矩陣  $W_0^{-1/2}$  進行運算以產生新的解混合矩陣  $W(n+1)$ ，此訓練步驟所產生之新的解混合矩陣  $W(n+1)$ ，可提供 ORICA 計算單元 12 於下一次獨立成分分析運算過程中替代原本的解混合矩陣  $W(n)$ ，將下一個白化後取樣訊號  $Z$  與新的解混合矩陣  $W(n+1)$  進行獨立成分分析運算，如此將可得到新的獨立成分資料  $y(n+1)$ ，其中，所產生的新

的解混合矩陣  $W(n+1)$ 、新的獨立成分資料  $y(n+1)$ 等皆會暫存在記憶體單元 14 內。

最後，輸出介面 15 可將獨立成分資料  $y(n)$ （之後為  $y(n+1)$ 、 $\dots$ ）以及解混合矩陣  $W(n)$ （之後為  $W(n+1)$ 、 $\dots$ ）輸出。

由上可知，利用共用的記憶體單元 14，使逆開方根矩陣計算單元 10、白化處理單元 11、ORICA 計算單元 12、ORICA 訓練單元 13 等資料可儲存於記憶體單元 14 內，再者，白化處理單元 11 及 ORICA 訓練單元 13 將許多運算交由 ORICA 計算單元 12 來運算，藉此透過有效的資料安排，使得每一個運用到記憶體的運算單元為有序的，不僅大量減少記憶體的需求量，以達到有效的記憶體共用，同時可滿足較小的記憶體複雜度及較低功耗的設計。

接著，請參考第 3A 至 3D 圖，係說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器之各單元內部運作之示意圖。

如第 3A 圖所示，其說明白化處理的相關步驟，由外部取得取樣訊號  $X$  先傳送至平均-共變異數模組 210 以產生共變異數矩陣  $COV\_X$ ，接著，該共變異數矩陣  $COV\_X$  被傳送至第 2 圖之逆開方根矩陣計算單元 10 中的奇異質分解處理器 200 中，該奇異質分解處理器 200 係包括角度坐標旋轉數位計算器及向量坐標旋轉數位計算器，該共變異數矩陣  $COV\_X$  經奇異質分解處理器 200 處理後得到對角（diagonal）矩陣  $D$  和正交（orthogonal）矩陣  $E$ ，對角矩

陣  $D$  和正交矩陣  $E$  包含有共變異數矩陣特徵植及共變異數矩陣特徵向量。

之後，對角矩陣  $D$  透過逆開方根模組 201 計算後產生對角矩陣  $D$  的逆矩陣  $D\_INSQ$ ，之後，利用第 2 圖之 ORICA 計算單元 12 中的矩陣乘法器 220 將正交矩陣  $E$  與對角矩陣  $D$  的逆矩陣  $D\_INSQ$  進行計算，以產生白化矩陣  $P$ ，另外，利用矩陣乘法器 221 將取樣訊號  $X$  與白化矩陣  $P$  進行計算，以得到白化後取樣訊號  $Z$ 。

如第 3B 圖所示，其說明 ORICA 計算單元 22 內部所提供計算過程，於此將說明 ORICA 計算單元 22 提供了獨立成分分析及結果輸出，其中，取樣訊號  $X$  和白化矩陣  $P$ 、解混合矩陣  $W_0$  和其逆矩陣  $W_0^{-1/2}$ 、以及解混合矩陣  $W(n)$  和白化後取樣訊號  $Z$  皆需利用 ORICA 計算單元 22 進行個別所需運算，即各資料先傳送至第一多工器 222，依據第一多工器 222 之模態的控制以決定哪些輸入需進行運算，接著傳送至矩陣乘法器 220、221，之後，將各別的計算結果，例如取樣訊號  $X$  和白化矩陣  $P$  兩者經計算後產生白化後取樣訊號  $Z$ ，解混合矩陣  $W_0$  和其逆矩陣  $W_0^{-1/2}$  兩者經計算後產生新的解混合矩陣  $W(n+1)$ ，解混合矩陣  $W(n)$  和白化後取樣訊號  $Z$  經計算後產生獨立成分資料  $y(n)$ ，再經過第二多工器 223 作模態的選擇控制而輸入相關資料。舉例來說，解混合矩陣  $W$  會經訓練而改變其值，因而第  $n$  個解混合矩陣  $W(n)$  及白化後取樣訊號  $Z$  透過矩陣乘法器 220、221 計算，將產生第  $n$  個獨立成分資料  $y(n)$ ，如此將可完成獨



立成分分析計算。另外，爲了實現硬體共用，矩陣乘法器會依據不同的模態需求，選擇輸入做運算。

接著，如第 3C 圖所示，其說明 ORICA 訓練單元 23 內部運作過程，其中，ORICA 訓練單元 23 內具有非線性模組（nonlinearity module）230、峰度估計模組（kurtosis estimation module）231、多工器（MUX）232、權重訓練模組（weight training module）233 及學習率模組（learning rate module）234。

ORICA 訓練單元 23 會將第  $n$  個獨立成分資料  $y(n)$  傳送 至非線性模組 230、峰度估計模組 231 及權重訓練模組 233。其中，非線性模組 230 用於將第  $n$  個獨立成分資料  $y(n)$  的分佈以得到非線性轉換函數，峰度估計模組 231 用於識別該獨立成分資料爲超高斯訊號或次高斯訊號並產生一峰度數值，且傳送該峰度值  $KUR$  至多工器 232，多工器 232 接收該峰度值  $KUR$ 、來自非線性模組 230 表示超高斯分佈之值  $TF\_SUP$ （該值爲 1）以及來自非線性模組 230 表示次高斯分佈之值  $TF\_SUB$ （該值爲 0），以產生獨立成分分布資料的非線性轉換函數，即可求得非線性度  $F\_Y$ 。

權重訓練模組 233 爲 ORICA 訓練單元 23 最重要的部分，其可用來計算第  $n+1$  個解混合矩陣  $W(n+1)$ ，也就是利用獨立成分資料  $y(n)$ 、獨立成分分布資料的非線性轉換函數、學習率  $LEARN\_R$  與解混合矩陣進行疊代運算，以產生新的解混合矩陣。

另外，前述學習率  $LEARN\_R$  係指在第  $n+1$  個解混合

矩陣  $W(n+1)$  計算之前，學習率模組 234 決定出學習率  $LEARN\_R$ ，其中，學習率模組 234 是一種自動學習程式，一開始學習率  $LEARN\_R$  會為較大的值，並逐漸減少以作為 ORICA 訓練單元 23 的收斂。因此，在非線性度  $F\_Y$ 、學習率  $LEARN\_R$  及第  $n$  個解混合矩陣  $W(n)$  確定後，權重訓練模組 233 將可計算出第  $n+1$  個解混合矩陣  $W(n+1)$  並且傳送該結果到記憶體單元，以供下次獨立成分分析計算之用。

最後，如第 3D 圖所示，係以有限狀態機(finite state machine)之數學模式來說明第 3C 圖之 ORICA 訓練單元 23 的運作過程。

一開始，狀態機處於等待狀態 ( $state=0$ )，當白化過後的腦電波 (EEG)，即白化後取樣訊號  $Z$  進入後，狀態機進入了輸入狀態 ( $state=1$ )，而該輸入訊號是儲存在暫存器中。於輸入完畢後，狀態機會進入計算  $Y$  值 (獨立成分資料) 狀態 ( $state=2$ )，係將解混合矩陣  $W$  由記憶體單元呼叫進來，利用向量乘加器對白化後取樣訊號  $Z$  做運算，由於峰值計算需要 512 筆 (峰值數, Kurtosis number) 的  $Y$  值做計算，為了實現即時運算，每一筆算出來的  $Y$  值會分別做平方和四次方之運算，然後和之前累加儲存在多個暫存器之值做相加，再分別儲存回該些暫存器，也就是說，當峰值計數器等於 512 時，即累積了 512 筆的資料後，狀態機進入了峰值狀態 ( $state=3$ )，經計算後，峰值等於 1 即為超高斯通道，峰值等於 0 即為次高斯通道。

之後，峰值計數器都會歸零，以用於下一次的計算。當峰值計數器小於 512，狀態機會直接進入查表狀態 (state=4)，查表結果會依據峰值，也就是超高斯和次高斯的不同而做進一步的計算。之後，狀態機會進入計算學習率狀態 (state=5)，學習率決定的整個訓練模組計算出來的精確度和收斂速度，換言之，學習率影響收斂速度及精確度，兩者是相對的。

一旦學習率確定之後，狀態機進入更新 W 矩陣狀態 (state=6)，即把計算出來的新的解混合矩陣 W 輸出給記憶體單元，狀態機又會再一次進入等待的狀態 state=0，等待下一筆的輸入。

請參閱第 4 圖，係說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器中學習率與時間之關係圖。如該圖所示，由於學習率會影響權重訓練模組所算出來之精確度及收斂速度。假如學習率太大，雖有快速的收斂速度但是會造成較差的精確度，而較小的學習率會造成較慢的收斂速度但有較好的計算精確度。於此可利用 Matlab 來進行模擬，將會形成如第 4 圖之曲線，一開始為較大的學習率，但是隨著資料慢慢收斂後和訓練的次數增加，學習率會慢慢的降低，以達成快速收斂性和好的計算精確度。

接著請參閱第 5A-5C 圖，係說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器之模擬實驗訊號圖。前述圖式是以 8 通道腦波訊號處理器為例，並輸

入腦波訊號和超高斯及次高斯測試訊號的模擬結果，於第 5A 圖中，其表示各通道之原始來源訊號的分佈狀態，亦即利用 Matlab 產生出模擬超高斯和次高斯的獨立源頭訊號，接著進一步以隨機矩陣與源頭訊號相乘產生出受測的混合訊號，如第 5B 圖所表示之各通道在混合訊號下的分佈狀態，之後，將受測的混合訊號輸入至本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器以產生輸出結果，將會產生如第 5C 圖所示的各通道在經提取的 ORICA 訊號下的分佈狀態，之後，將可拿輸出結果對獨立源頭訊號（第 5A 圖）作關聯性（correlation）比較。由上述各圖可知，本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器在經過模擬測試下，其表現結果與離線模式下的處理結果相符，不會因為本發明採用即時運算處理進行獨立成分分析而有所影響。

接著，如第 6 圖所示，係說明本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器之執行結果與離線處理的結果之比較圖。第 6 圖係表示將原始來源之取樣訊號與經提取的 ICA 訊號關聯性（correlation）作比較下，線上執行腦波訊號處理與離線執行下的效果差異，如該圖所示，一般來說，離線處理的結果關聯性會優於線上處理的結果的相關度，然而本發明所提出之即時多通道腦波訊號處理器在原始取樣訊號及經提取的 ICA 訊號之關聯性，經分析，其平均關聯性係數在每秒訊號框下為 0.9583，此與離線模式下兩者之關聯性差異並不大，也就是說，透

過本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，在即時多通道的規格下，其表現結果並不比離線模式的處理效果差。

於一具體實施例中，依據體積大小、成本考量及功效目的等，可將本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器能以晶片方式透過下列數據設計生產，例如，晶片面積為  $800 \times 800 \text{ um}^2$ ，操作頻率可達 50MHz，最後晶片的功率以 Nanosim 進行模擬功率，在 1.0V、工作頻率 50MHz 下約為 4.18mW，透過上述所實現的晶片，將可用於可攜式 EEG 量測設備中，以實現小體積且易攜帶的特性。

由上述各具體實施例可知，本發明依據計算的時序及複雜度分配硬體計算複雜度，基於即時的時序規格限制下，高計算複雜度給予較高的平行度，低計算複雜度採用序列計。此外，計算時採用定點數和浮點數的混合設計，對資料頻寬作評估模擬以設計合適定點數資料寬度，而需要高精準度資料進一步的使用浮點資料寬度，及使用硬體共用折疊的方法，來節省硬體成本及功耗。本發明利用各種設計特性在多通道即時規格下，達到有效率的硬體處理單元設計及低輸入記憶體硬體複雜度的設計，同時也減少功耗。

綜上所述，本發明之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，透過記憶體共用及資料流排序之設計，達到有效的資料安排，使每一個運算單元使用記

憶體單元是有順序的，因而可達到較小的記憶體複雜度及較低功耗的設計，具體實作時，可採用 VLSI 硬體實現多通道 ORICA 處理器，以達到即時、輕巧與可攜式進行腦波信號的分離及監控，並可作為快速、輕巧與可攜式的醫療儀器應用。

上述實施例僅例示性說明本發明之原理及其功效，而非用於限制本發明。任何熟習此項技藝之人士均可在不違背本發明之精神及範疇下，對上述實施例進行修飾與改變。因此，本發明之權利保護範圍，應如後述之申請專利範圍所列。

### 【符號說明】

1	基於線上遞回獨立成分分析之即時多通道腦波訊號處理器
10	逆開方根矩陣計算單元
11	白化處理單元
12、22	ORICA 計算單元
13、23	ORICA 訓練單元
15	輸出介面
14	記憶體單元
100、X	取樣訊號
101、 $y(n)$ 、 $y(n+1)$	獨立成分資料
200	奇異質分解處理器
201	逆開方根模組
210	平均-共變異數模組

221、220	矩陣乘法器
222	第一多工器
223	第二多工器
230	非線性模組
231	峰度估計模組
232	多工器
233	權重訓練模組
234	學習率模組
COV_X	共變異數矩陣
D	對角矩陣
D_INSQ	對角矩陣的逆矩陣
E	正交矩陣
F_Y	非線性度
ICA_OUT	輸出結果
KUR	峰度值
LEARN_R	學習率
P	白化矩陣
TF_SUP	超高斯分佈之值
TF_SUB	次高斯分佈之值
W0	未白化的解混合矩陣
$W0^{-1/2}$	未白化的解混合矩陣之逆矩陣
$W(n)$ 、 $W(n+1)$	解混合矩陣
Z	白化後取樣訊號

## 申請專利範圍

1. 一種基於線上遞回獨立成分分析 (ORICA) 之即時多通道腦波訊號處理器，係包括：

逆開方根矩陣計算單元，係用於提供特徵值、特徵向量及逆開方根矩陣之運算；

白化處理單元，係耦接該逆開方根矩陣計算單元，用於將所接收之取樣訊號進行共變異數計算以產生共變異數矩陣，該共變異數矩陣藉由該逆開方根矩陣計算單元之運算以產生白化矩陣；

ORICA 計算單元，係耦接該逆開方根矩陣計算單元及該白化處理單元，用於將該取樣訊號與該白化矩陣進行計算以得到白化後取樣訊號，並將該白化後取樣訊號與所預設之一解混合矩陣進行獨立成分分析運算，以得到獨立成分資料；以及

ORICA 訓練單元，係耦接該逆開方根矩陣計算單元及該 ORICA 計算單元，用以根據該獨立成分資料對該解混合矩陣進行訓練，以藉由該逆開方根矩陣計算單元之計算而得到該解混合矩陣之逆矩陣，並將該解混合矩陣以及該解混合矩陣之逆矩陣進行運算以產生新的解混合矩陣，其中，該新的解混合矩陣係供該 ORICA 計算單元將下一個該白化後取樣訊號與該新的解混合矩陣進行另一次獨立成分分析運算，以得到新的獨立成分資料。

2. 如申請專利範圍第 1 項所述之基於線上遞回獨立成分



分析之即時多通道腦波訊號處理器，更包括記憶體單元，係耦接該逆開方根矩陣計算單元、該白化處理單元、該 ORICA 計算單元及該 ORICA 訓練單元，用於儲存該取樣訊號、該白化矩陣及該解混合矩陣。

3. 如申請專利範圍第 1 項所述之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，其中，該 ORICA 訓練單元更包含：

非線性模組，係用於計算該獨立成分資料以得到非線性轉換函數；

峰度估計模組，係用於識別該獨立成分資料為超高斯訊號或次高斯訊號並產生一峰度數值；

多工器，係耦接該非線性模組及該峰度估計模組，用以依據該高斯訊號或該次高斯訊號以及該峰度數值，以得到獨立成分分布資料的非線性轉換函數；

學習率模組，係用於計算學習率，該學習率決定該解混合矩陣在訓練時的收斂性和穩態效能；以及

權重訓練模組，係利用該獨立成分資料、該獨立成分分布資料的非線性轉換函數、該學習率與該解混合矩陣進行疊代運算，以產生該新的解混合矩陣。

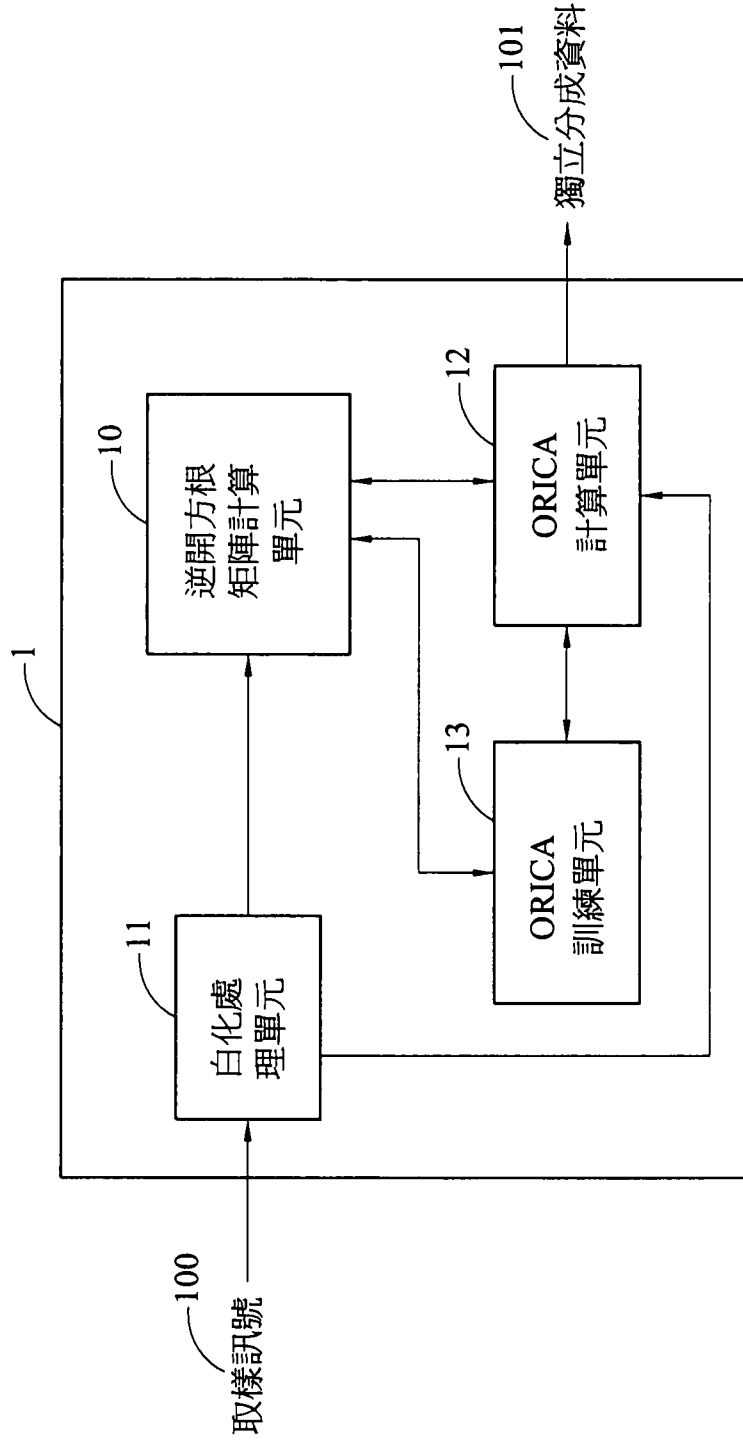
4. 如申請專利範圍第 3 項所述之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，其中，該權重訓練模組係包含八個乘法器和八個加法器。

5. 如申請專利範圍第 1 項所述之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，其中，該 ORICA

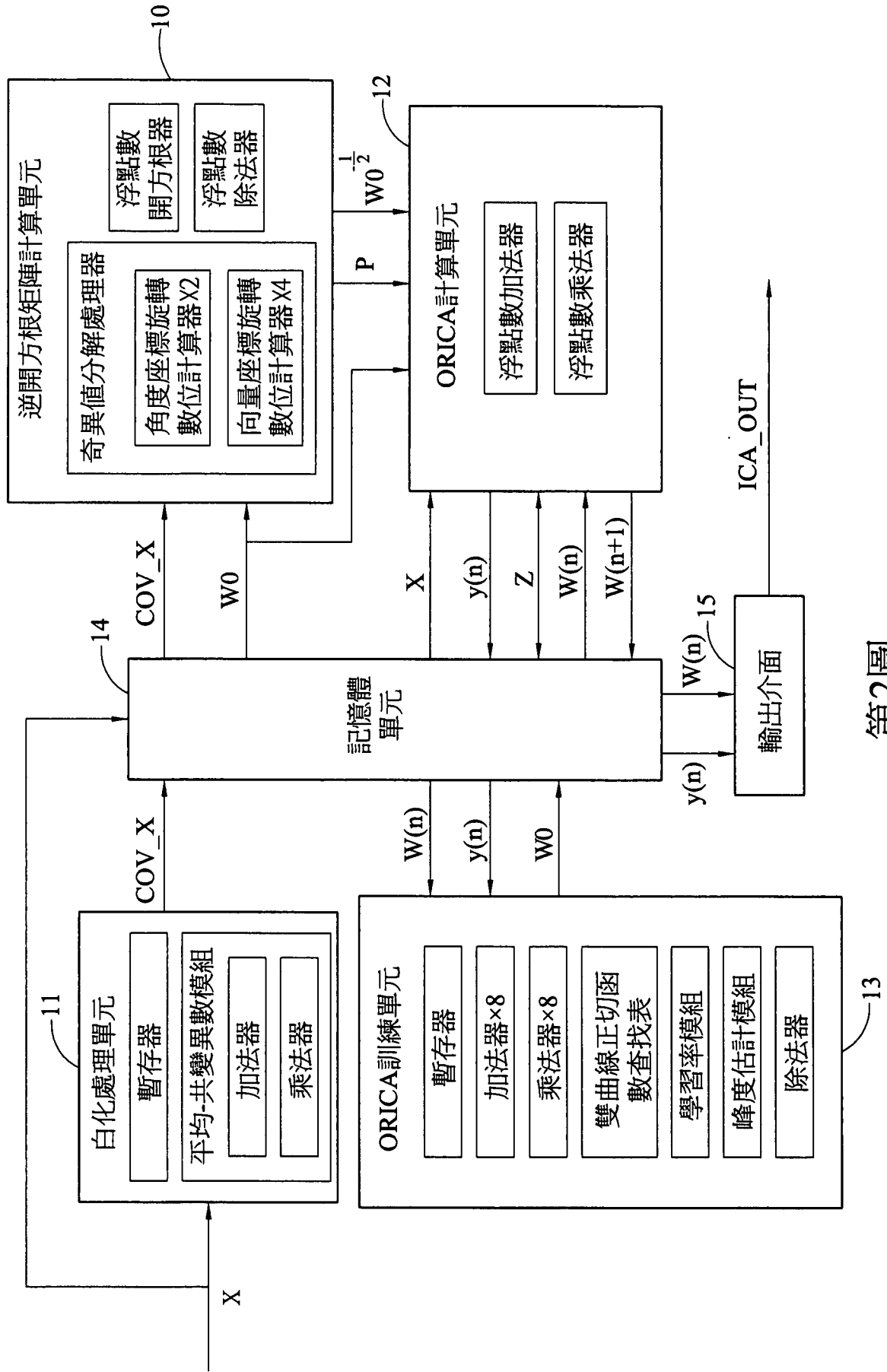
訓練單元更包含學習率模組，係耦接該權重訓練模組，用於提供各種學習率以改變該 ORICA 訓練單元對該解混合矩陣之收斂速度。

6. 如申請專利範圍第 1 項所述之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，其中，該白化處理單元係包含一平均-共變異數模組，而該平均-共變異數模組係由一乘加器組成。
7. 如申請專利範圍第 1 項所述之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，其中，該逆開方根矩陣計算單元係包含奇異值分解處理器、浮點數開方根模組以及浮點數除法器。
8. 如申請專利範圍第 7 項所述之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，其中，該奇異值分解處理器包含兩個角度坐標旋轉數位計算器和四個向量坐標旋轉數位計算器。
9. 如申請專利範圍第 1 項所述之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，其中，該 ORICA 計算單元係包含一個浮點數純量的乘加器。
10. 如申請專利範圍第 1 項所述之基於線上遞回獨立成分分析之即時多通道腦波訊號處理器，其中，該取樣訊號之取樣數率係 1/128 秒。

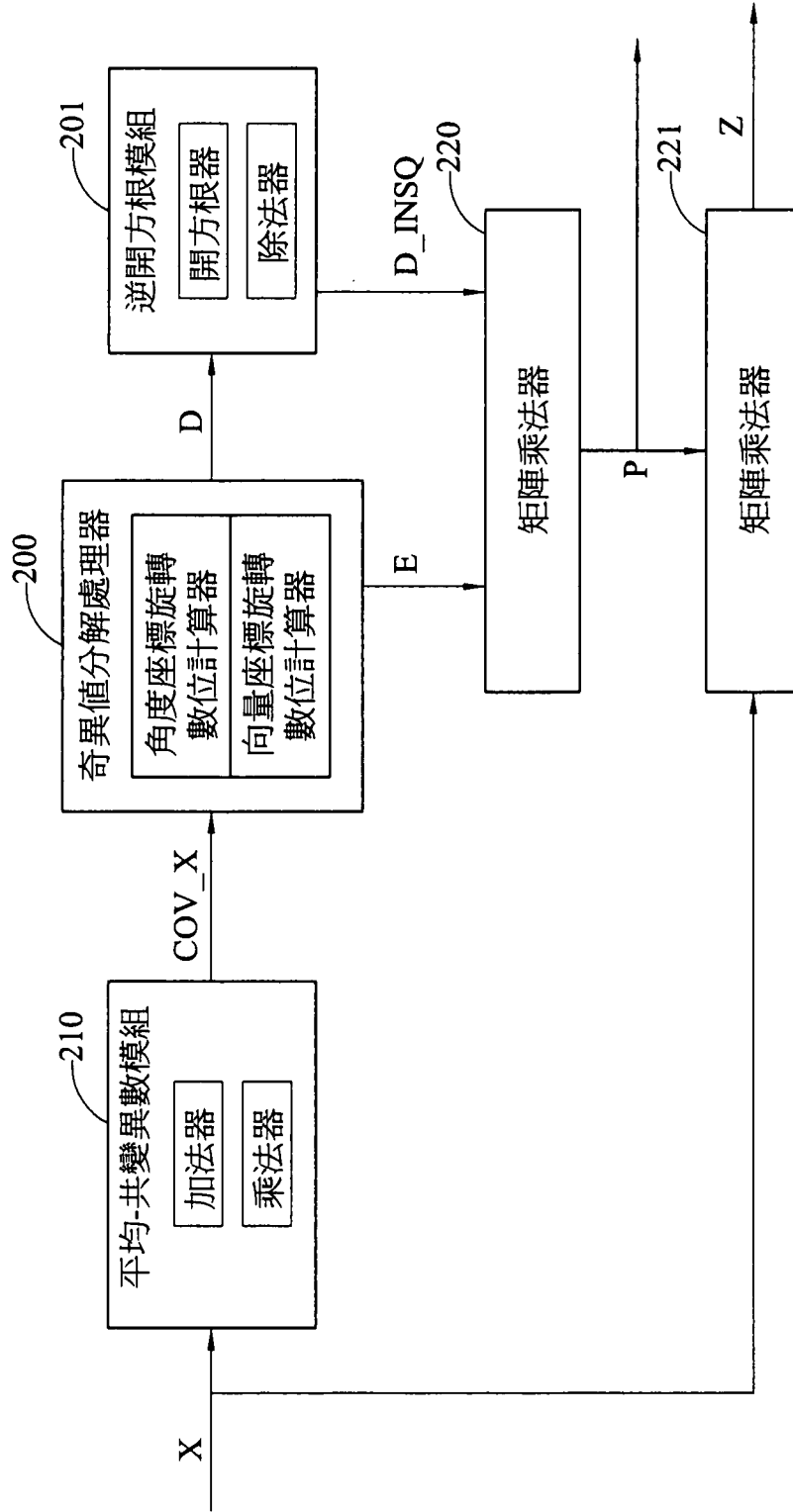
圖式



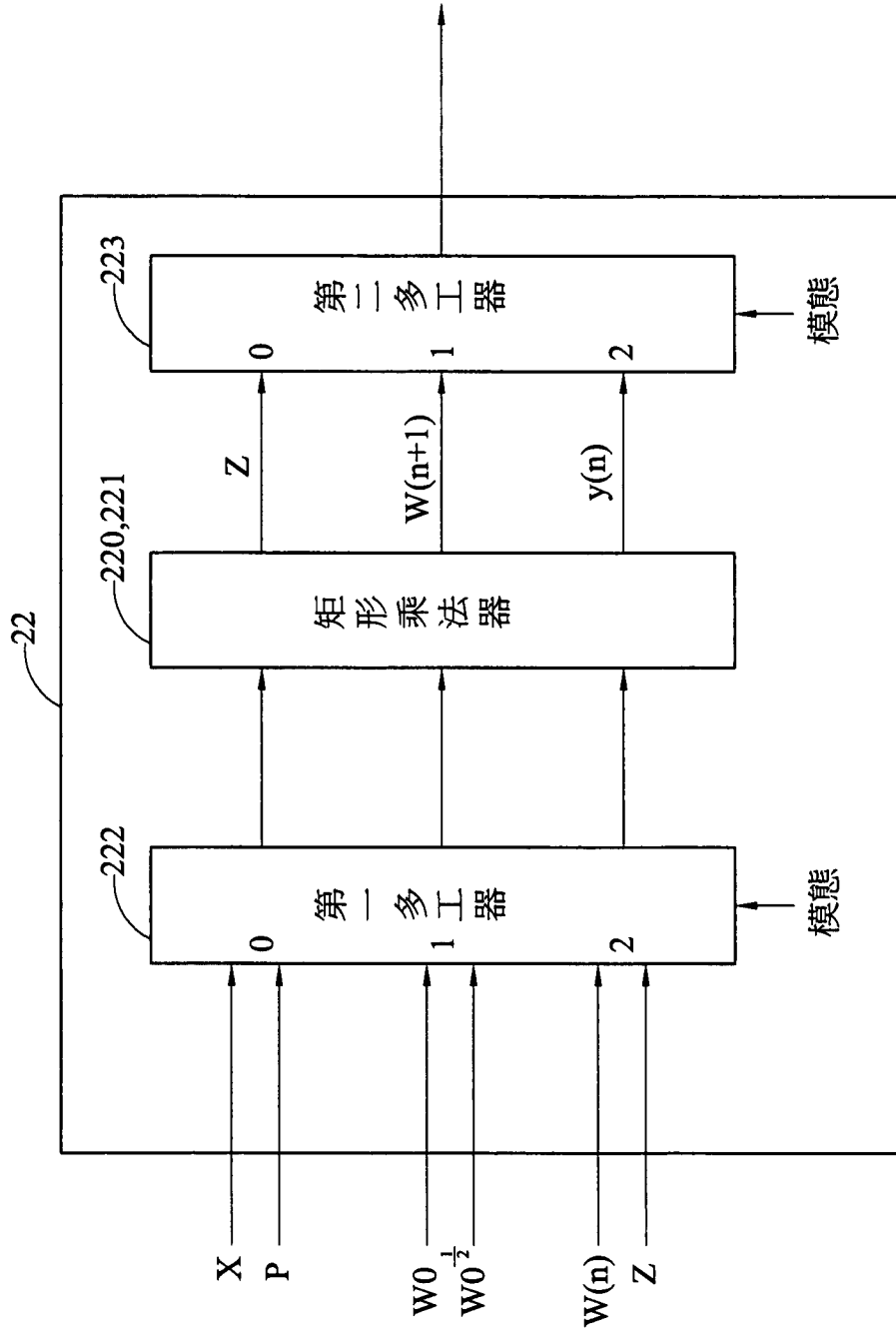
第1圖



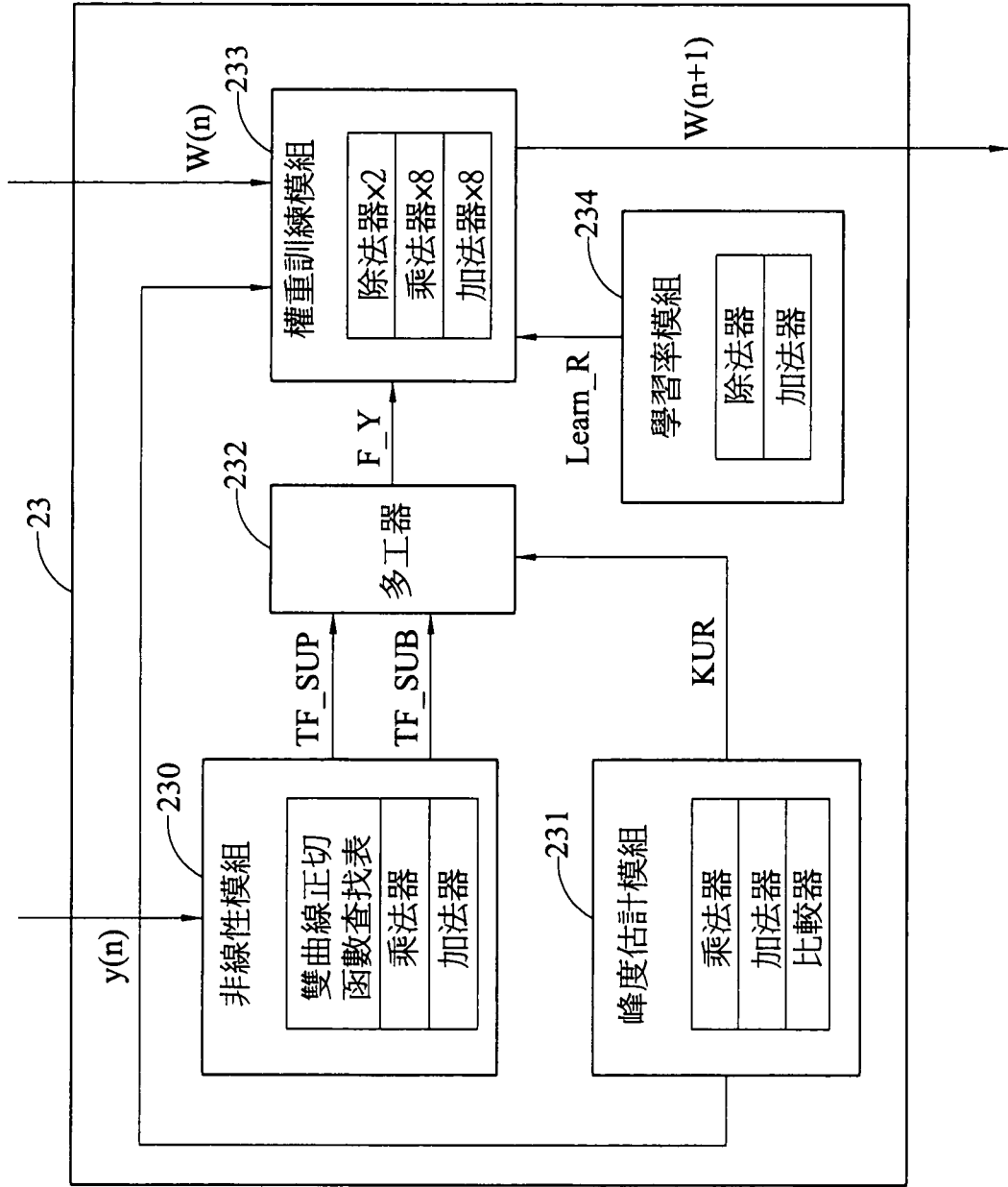
第2圖



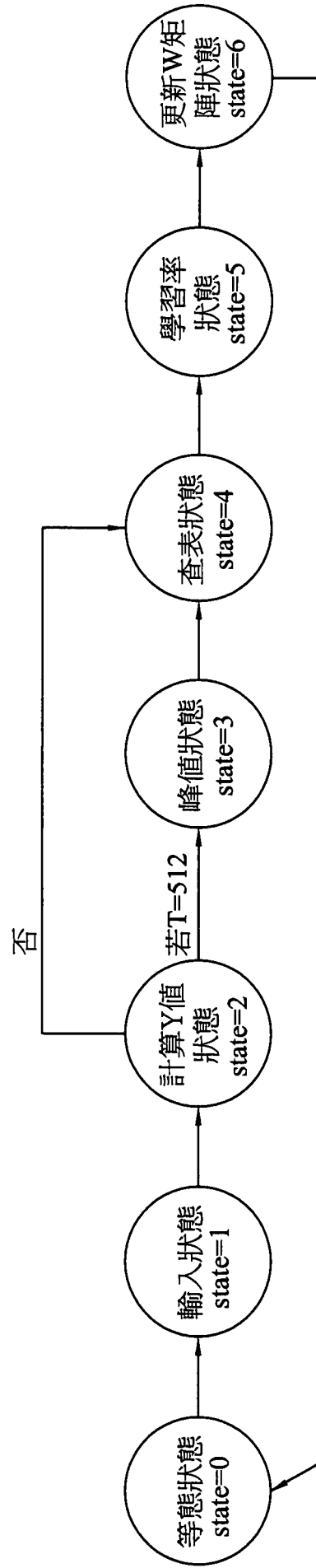
第3A圖



第3B圖

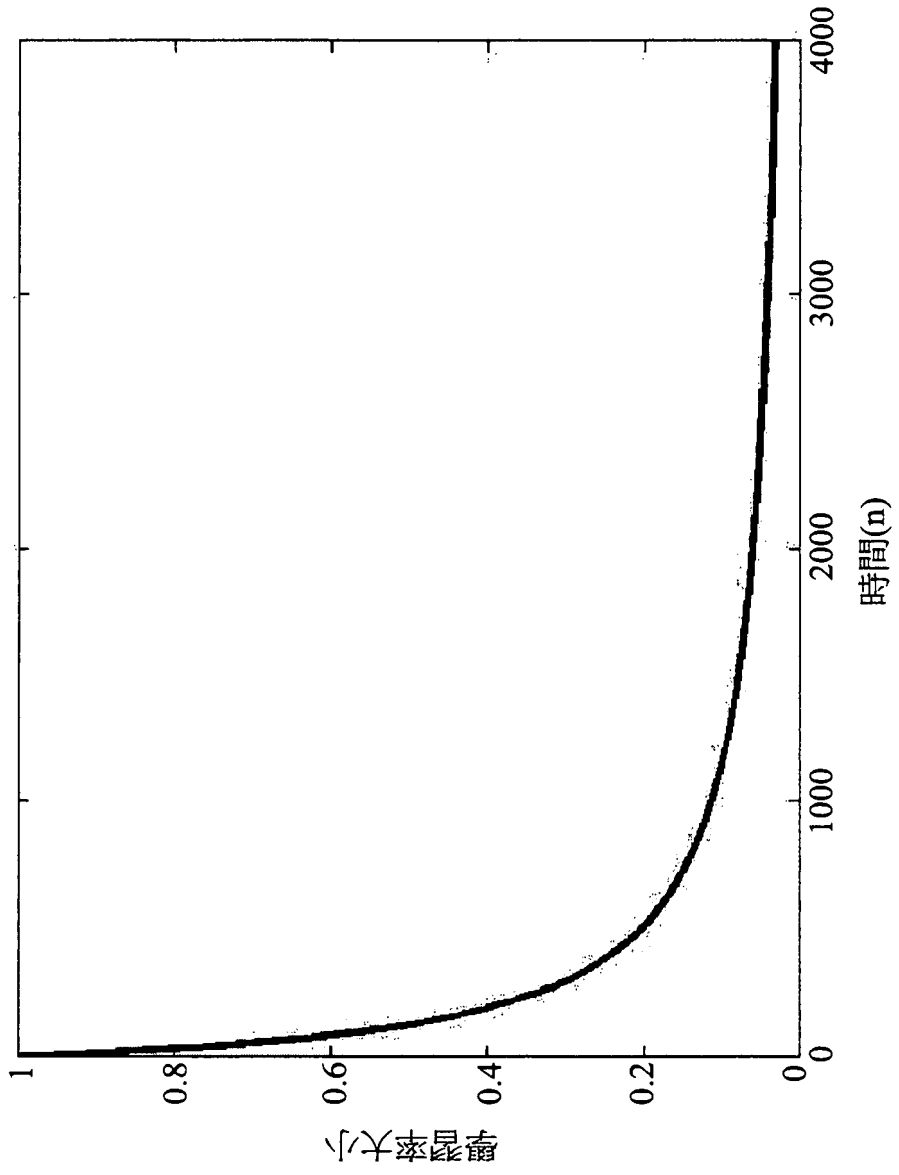


第3C圖

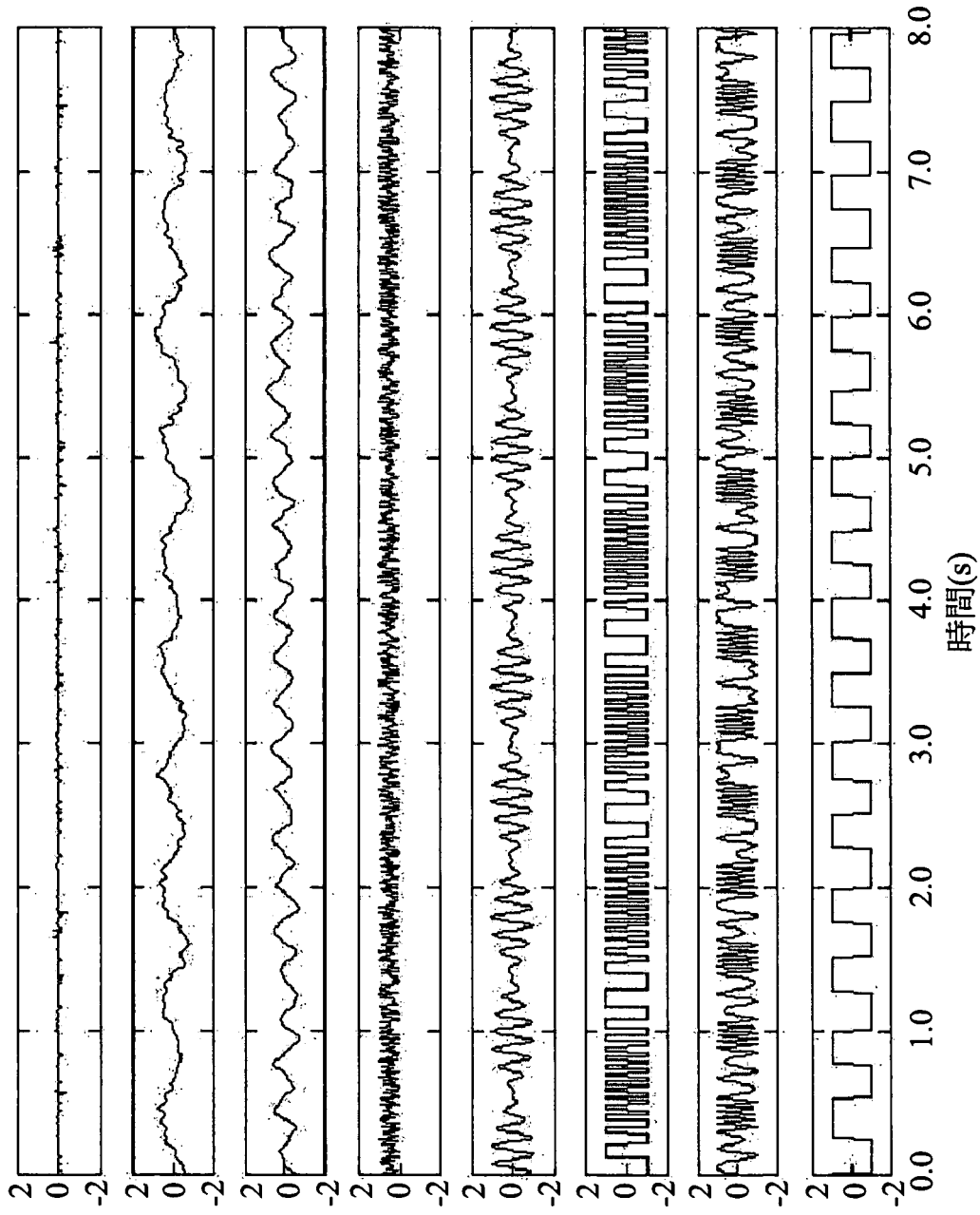


第3D圖

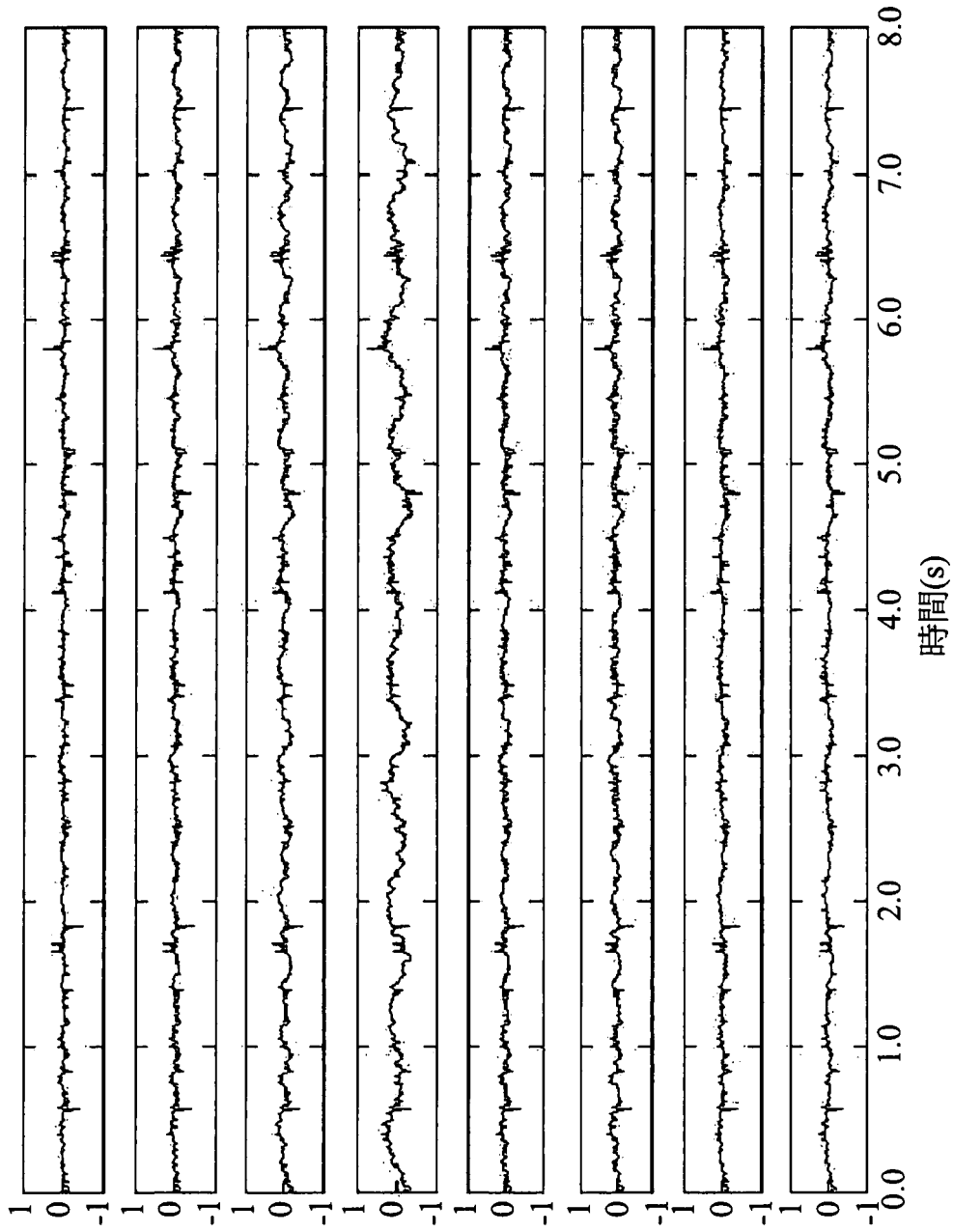




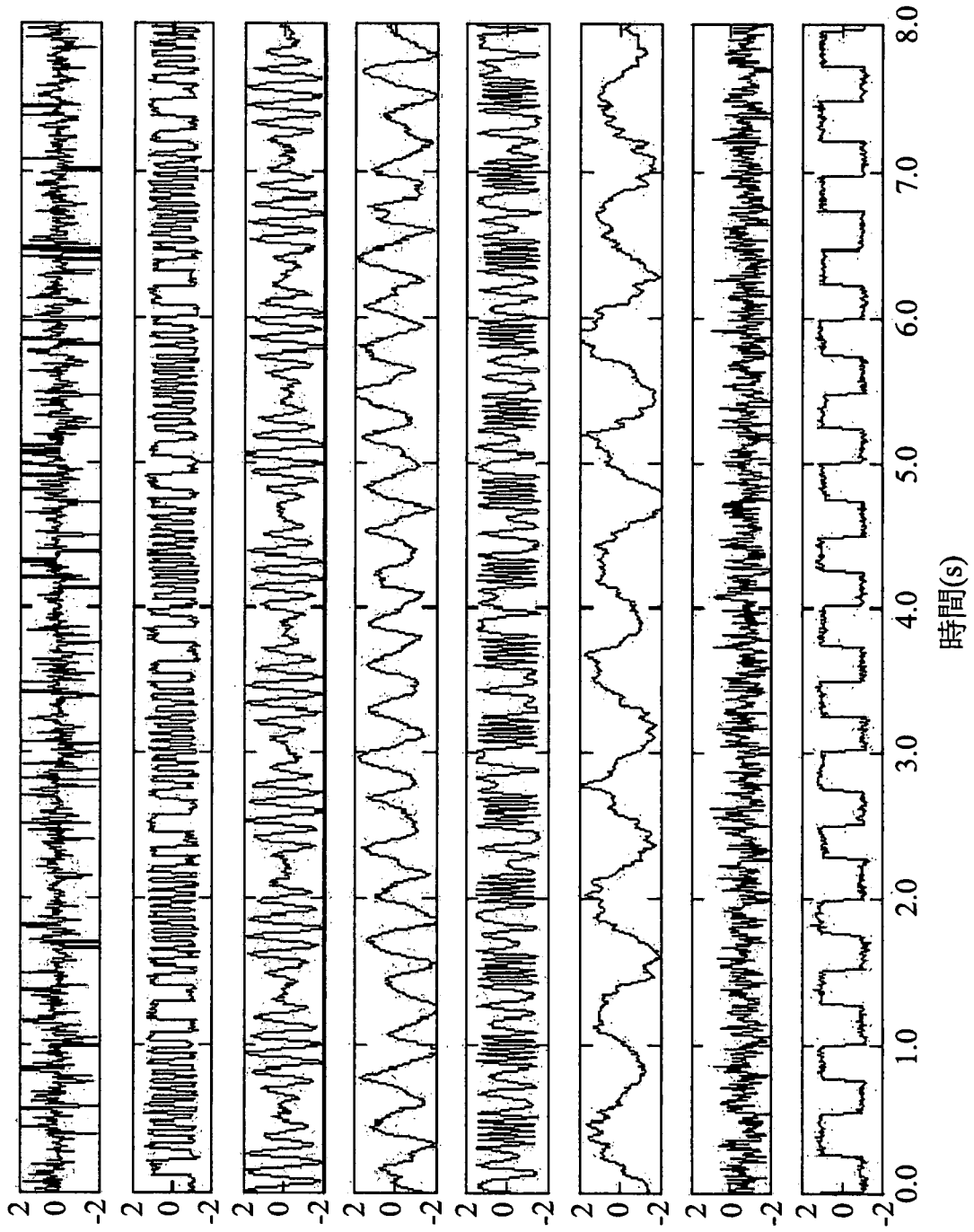
第4圖



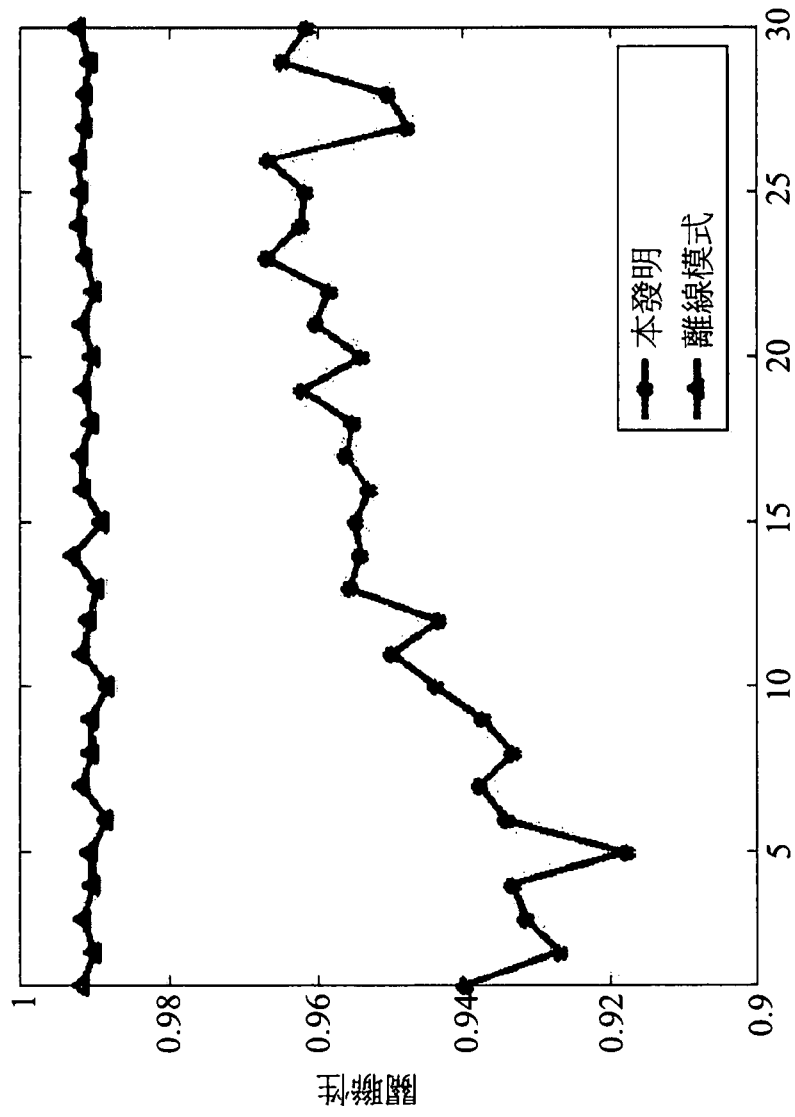
第5A圖



第5B圖



第5C圖



第6圖