



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I477083 B

(45) 公告日：中華民國 104 (2015) 年 03 月 11 日

(21) 申請案號：101101697

(22) 申請日：中華民國 101 (2012) 年 01 月 17 日

(51) Int. Cl. : **H03M1/38 (2006.01)**(71) 申請人：國立交通大學 (中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)  
新竹市大學路 1001 號(72) 發明人：莊修銘 CHUANG, SIU MING (TW) ; 何盈杰 HO, YING CHIEH (TW) ; 蘇朝琴  
SU, CHAU CHIN (TW)

(74) 代理人：莊世超

(56) 參考文獻：

US 7030801B2

WO 2008/069850A1

審查人員：陳臆聰

申請專利範圍項數：4 項 圖式數：6 共 26 頁

(54) 名稱

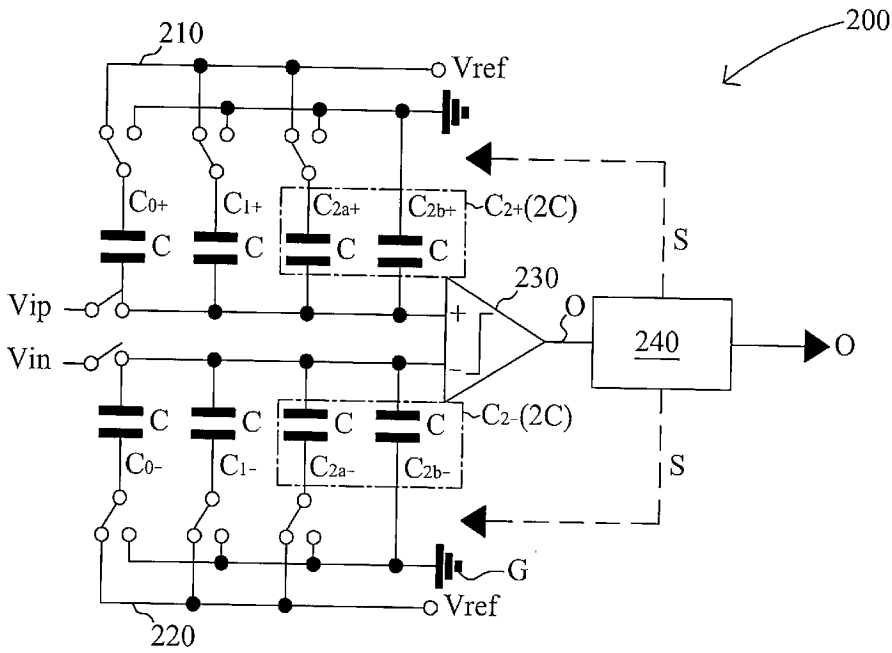
連續近似式類比數位轉換器

SUCCESSIVE APPROXIMATION ANALOG-TO-DIGITAL CONVERTER

(57) 摘要

一種連續近似式類比數位轉換器，包括兩輸入電壓端、兩電容陣列、一比較器及一連續近似暫存器。每一電容陣列可被切換地電性連接兩輸入電壓端之一者，且包括一切換電容、一第一電容及一第二電容，上述電容係相互並聯，且皆分別可被切換地電性連接一參考電壓或一接地端。比較器電性連接兩電容陣列，其中當電容陣列電性連接輸入電壓端，比較器會比較兩輸入電壓端，而輸出一數位位元。連續近似暫存器電性連接比較器，並根據數位位元，以產生一控制訊號，其中兩電容陣列上之切換電容之一者會根據控制訊號而切換性地電性連接參考電壓或接地端。

A successive approximation analog-to-digital converter (SAR ADC) includes two input voltages, two capacity arrays, a comparator and a successive approximation logic. Each capacity array is able to be switched to electrically connect with one of two input voltages, and includes an able to be switched capacity, a first capacity and a second capacity. The able to be switched capacity, the first capacity and the second capacity are parallel connected with each other, and are respectively able to be switched to electrically connect with a reference voltage or a ground terminal. The comparator connects two capacity arrays. The comparator compares the values of two input voltages to output a digital bit when the capacity arrays are electrically connected with the input voltages. The successive approximation logic is electrically connected with the comparator and produces a control signal according to the digital bit. The able to be switched capacity on one of two capacity arrays is able to be switched to electrically connect with the reference voltage to the ground terminal according to the control signal.



第三圖

- 200 . . . 連續近似式類比數位轉換器
- 210 . . . (正端)電容陣列
- 220 . . . (負端)電容陣列
- 230 . . . 比較器
- 240 . . . 連續近似暫存器
- O . . . 數位位元
- S . . . 控制訊號
- Vref . . . 參考電壓
- Vip . . . (正類比)輸入電壓端
- Vin . . . (負類比)輸入電壓端
- C . . . 電容量
- C<sub>0+</sub> . . . 正端切換電容
- C<sub>1+</sub> . . . 第一正端電容
- C<sub>2+</sub> . . . 第二正端電容
- C<sub>2a+</sub>、C<sub>2b+</sub>、C<sub>2a-</sub>、C<sub>2b-</sub> . . . 電容
- C<sub>0-</sub> . . . 負端切換電容
- C<sub>1-</sub> . . . 第一負端電容
- C<sub>2-</sub> . . . 第二負端電容

## 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101101697

※申請日：101. 1. 17

※IPC 分類：

H03M 1/38

(2006.01)

## 一、發明名稱：(中文/英文)

連續近似式類比數位轉換器 / SUCCESSIVE  
APPROXIMATION ANALOG-to-DIGITAL CONVERTER

## 二、中文發明摘要：

一種連續近似式類比數位轉換器，包括兩輸入電壓端、兩電容陣列、一比較器及一連續近似暫存器。每一電容陣列可被切換地電性連接兩輸入電壓端之一者，且包括一切換電容、一第一電容及一第二電容，上述電容係相互並聯，且皆分別可被切換地電性連接一參考電壓或一接地端。比較器電性連接兩電容陣列，其中當電容陣列電性連接輸入電壓端，比較器會比較兩輸入電壓端，而輸出一數位位元。連續近似暫存器電性連接比較器，並根據數位位元，以產生一控制訊號，其中兩電容陣列上之切換電容之一者會根據控制訊號而切換性地電性連接參考電壓或接地端。

## 三、英文發明摘要：

A successive approximation analog-to-digital converter (SAR ADC) includes two input voltages, two capacity arrays, a comparator and a successive approximation logic. Each capacity array is able to be switched to electrically connect with one of two input voltages, and includes an able to be switched capacity, a first capacity and a second capacity. The able to be switched

capacity, the first capacity and the second capacity are parallel connected with each other, and are respectively able to be switched to electrically connect with a reference voltage or a ground terminal. The comparator connects two capacity arrays. The comparator compares the values of two input voltages to output a digital bit when the capacity arrays are electrically connected with the input voltages. The successive approximation logic is electrically connected with the comparator and produces a control signal according to the digital bit. The able to be switched capacity on one of two capacity arrays is able to be switched to electrically connect with the reference voltage to the ground terminal according to the control signal.

## 四、指定代表圖：

(一)本案指定代表圖為：第(三)圖。

(二)本代表圖之元件符號簡單說明：

|                  |                            |
|------------------|----------------------------|
| 連續近似式類比數位轉換器 200 | 電容量 C                      |
| (正端)電容陣列 210     | 正端切換電容 $C_{0+}$            |
| (負端)電容陣列 220     | 第一正端電容 $C_{1+}$            |
| 比較器 230          | 第二正端電容 $C_{2+}$            |
| 連續近似暫存器 240      | 電容 $C_{2a+}$ 、 $C_{2b+}$ 、 |
| 數位位元 O           | $C_{2a-}$ 、 $C_{2b-}$      |
| 控制訊號 S           | 負端切換電容 $C_{0-}$            |
| 參考電壓 Vref        | 第一負端電容 $C_{1-}$            |
| (正類比)輸入電壓端 Vip   | 第二負端電容 $C_{2-}$            |
| (負類比)輸入電壓端 Vin   |                            |

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係與一種類比數位轉換器有關，特別是與一種連續漸近式類比數位轉換器有關。

### 【先前技術】

隨著電子時代日益增進，可攜式電子產品已是不可或缺的生活用品，對於其可使用時間之需求亦越來越多，因此電池容量必須隨之增加。然而，在可攜式電子產品亦不斷追求輕薄短小的要求下，電池容量將會受到限制，因此必須減少電子產品中的電路所需消耗之功率消耗，而使得低功率電路設計的議題越來越受重視。藉由電路設計，如何讓電路具備低功率之消耗，並且能保持原有之效能，儼然成為現今電路設計的一大挑戰。其中，現今的電子產品已全面數位化，其主要原因是數位訊號可有效避免雜訊的影響，且相較類比訊號容易處理及運算。然而，自然界中訊號皆係以類比訊號存在，為了能將類比訊號作數位處理，因此類比數位轉換器(analog-to-digital converter, ADC)在電路設計中為不可或缺的一部分。

於類比數位轉換器之架構中，連續近似式類比數位轉換器(successive approximation analog-to-digital converter, SAR ADC)最適用於低功率且中速度的電路設計上，為了有效降低連續近似式類比數位轉換器的功率消耗，其主要係將連續近似式類比數位轉換器在轉換訊號時所需要之切換能量(Switching energy)。其中，習知之連續近似式類比數位轉換器，其主要區分為四大部分：取樣保持(Sample and Hold, S/H)

電路；產生類比參考準位的數位類比轉換器(digital-to-analog converter, DAC)；用來比較電壓的類比比較器；以及，產生數位控制訊號的邏輯閘(SAR Logic)。以下簡述習知之連續近似式類比數位轉換器中一單調式切換連續近似式類比數位轉換器的架構。

請參考第一圖，係為習知之單調式切換連續近似式類比數位轉換器的電荷重分布示意圖。一種單調式切換連續近似式類比數位轉換器 100 包括兩輸入電壓端  $V_{in}$  及  $V_{ip}$ 、兩電容陣列、一比較器 110 及一連續近似暫存器(未圖示)。

電容陣列可被切換地電性連接兩輸入電壓端  $V_{in}$  及  $V_{ip}$ ，且電容陣列包括一固定電容  $C_f$ 、一第一電容  $C_1$  及一第二電容  $C_2$ ，固定電容  $C_f$ 、第一電容  $C_1$  及第二電容  $C_2$  係相互並聯，且固定電容  $C_f$  電性連接一參考電壓  $V_{ref}$ ，而第一電容  $C_1$  及第二電容  $C_2$  可電性連接參考電壓  $V_{ref}$  或一接地端  $G$ 。比較器 110 之一端電性連接電容陣列，而連續近似暫存器電性連接比較器 110 之另一端。其中，電容陣列  $C_f$ 、 $C_1$  及  $C_2$  可同時完成數位類比轉換器和取樣保持的功能。為了使得電容陣列的電容量為 2 的幕次方，以達到二進位權重式(Binary-weighted)的切換特性，因此，在傳統的電荷重分布架構中，電容陣列必須有一個具有固定量電容的固定電容  $C_f$ ，並且固定電容  $C_f$  之電容量與具有最小電容量的第一電容  $C_1$  之電容量係相等的。

以下說明習知之單調式切換連續近似式類比數位轉換器的工作原理。首先，當差模的類比訊號由兩輸入電壓端  $V_{in}$  及  $V_{ip}$  進入單調式切換連續近似式類比數位轉換器後，將被

取樣保持電路儲存在數位類比轉換器的電容陣列  $C_f$ 、 $C_1$  及  $C_2$  後，並將類比訊號作取樣。然後，經由比較器 110 比較正端的輸入電壓端  $V_{ip}$  和負端的輸入電壓端  $V_{in}$  的大小，連續近似暫存器會依據比較器的輸出結果而產生一控制訊號，以控制電容陣列中第一電容  $C_1$  及一第二電容  $C_2$  的切換，以將電壓較高的一端往下切換，而另一端不切換以維持電壓不變，使得正端的輸入電壓端  $V_{ip}$  和負端的輸入電壓端  $V_{in}$  被逼近至參考電壓的一半  $1/2V_{ref}$ 。然後，再經由比較器 110 作比較得到下一個輸出結果以及控制訊號，此時，比較器 110 每次的輸出結果就是相對應由輸入電壓端所輸入之類比訊號的數位輸出。

由於習知之單調式切換連續近似式類比數位轉換器每次切換只切換一端的電壓，所以每次被切換的電容僅需傳統架構的一半能量，雖然可以有效降低傳統的連續近似式類比數位轉換器在運作時所需要的切換能量。配合參照第二圖，係為單調式切換連續近似式類比數位轉換器的切換波形示意圖。然而，此切換模式固定都將輸入電壓端  $V_{in}$  或  $V_{ip}$  中較高的一端降低，而不會出現將電壓變高的情形發生，故稱為單調切換 (Monotonic Switching)。因此，由第二圖可以明顯觀察出其由比較器所輸入兩輸入電壓端  $V_{in}$  及  $V_{ip}$  的共模電位亦隨之變動幅度大，則比較器的輸入共模範圍必須被設計在零到參考電壓的一半  $1/2V_{ref}$ ，而需要較複雜的比較器電路設計，因而耗費其硬體成本。

因此，如何提出一連續近似式類比數位轉換器的切換結構，可以有效降低轉換時的功率消耗，以及節省其硬體成本，



是本技術領域亟欲解決之問題。

### 【發明內容】

本發明之一目的在於提供一種連續近似式類比數位轉換器的切換結構，可以有效降低其切換電壓端時所耗費的切換能量，減少其硬體成本，並且避免使用固定電容即可達到權重性的切換特性。

本發明的其他目的和優點可以從本發明所揭露的技術特徵中得到進一步的了解。

為了達到上述之一或部份或全部目的或是其他目的，本發明之一實施例的一種連續近似式類比數位轉換器，包括兩輸入電壓端、一正端電容陣列、一負端電容陣列、一比較器及一連續近似暫存器。

正端電容陣列可被切換地電性連接兩輸入電壓端之一者，且正端電容陣列包括一正端切換電容、一第一正端電容及一第二正端電容，正端切換電容、第一正端電容及第二正端電容係相互並聯，且皆分別可被切換地電性連接一參考電壓及一接地端之一者。負端電容陣列可被切換地電性連接兩輸入電壓端之一者，且負端電容陣列包括一負端切換電容、一第一負端電容及一第二負端電容，負端切換電容、第一負端電容及第二負端電容係相互並聯，且皆分別可被切換地電性連接一參考電壓及一接地端之一者。

比較器電性連接正端電容陣列及負端電容陣列，其中當正端電容陣列及負端電容陣列分別電性連接兩輸入電壓端，比較器會比較兩輸入電壓端，而輸出一數位位元。連續近似暫存器電性連接該比較器，並根據數位位元，以產生一控制

訊號，其中正端切換電容及負端切換電容之一者會根據控制訊號而切換性地電性連接參考電壓及接地端之一者。

特別地是，正端電容陣列及負端電容陣列皆不需要一固定電容，即可根據控制訊號以切換正端切換電容或負端切換電容，而達到權重式的操作切換。

在一實施例中，兩輸入電壓端包括一正類比輸入電壓端及一負類比輸入電壓端。正端電容陣列可被切換地電性連接正類比輸入電壓端，且負端電容陣列可被切換地電性連接負類比輸入電壓端。當正類比輸入電壓端係大於負類比輸入電壓端時，則控制訊號會控制第一正端電容及第二正端電容之一者由參考電壓切換至接地端，並且同時控制第一負端電容及第二負端電容之一者由接地端切換至參考電壓。當正類比輸入電壓端係小於負類比輸入電壓端時，則控制訊號會控制第一正端電容及第二正端電容之一者由接地端切換至參考電壓，並且同時控制第一負端電容及第二負端電容之一者由參考電壓切換至接地端。當正類比輸入電壓端與負類比輸入電壓端之間的一差值大於參考電壓之一半時，則控制訊號會控制正端切換電容由參考電壓切換至接地端；當差值小於參考電壓之一半時，則控制訊號會控制負端切換電容由參考電壓切換至接地端。

在一實施例中，第二正端電容係由兩電容所組成，兩電容之一者電性連接接地端，兩電容之另一者可被切換地電性連接接地端或參考電壓，並且兩電容、正端切換電容及第一正端電容之電容量係相同的。第二負端電容係由兩電容所組成，兩電容之一者電性連接接地端，兩電容之另一者可被切

換地電性連接接地端或參考電壓，並且兩電容、負端切換電容及第一負端電容之電容量係相同的。

相較於習知，本發明實施例所提出之一連續近似式類比數位轉換器的架構，不需要使用固定電容就可以達到權重式的操作切換，並且比較器所輸出之最後一個數位位元，係為一最低數位位元，因此，比較器之所需的共模輸入電壓之範圍僅需位於零至最低數位位元之二分之一。相較於習知之單調式連續近似式類比數位轉換器所使用的比較器之輸入共模範圍為零到二分之一的參考電壓 $1/2 V_{ref}$ ，本發明之比較器電路設計相對簡易，因而減少其硬體成本。

此外，相較於傳統的連續近似式類比數位轉換器架構，本發明所提出之架構所需要的總電容量為傳統電荷重分布架構的一半，理論上也可以降低一半的電容切換能量，故能有效地降低提升轉換時所需要的切換能量。

### 【實施方式】

有關本發明之前述及其他技術內容、特點與功效，在以下配合參考圖式之一較佳實施例的詳細說明中，將可清楚的呈現。以下實施例中所提到的方向用語，例如：上、下、左、右、前或後等，僅是用於參照隨附圖式的方向。因此，該等方向用語僅是用於說明並非是用於限制本發明。

請參照第三圖，係為本發明實施例之連續近似式類比數位轉換器的架構示意圖。一種連續近似式類比數位轉換器 200 包括兩輸入電壓端、兩電容陣列 210 及 220、一比較器 230 及一連續近似暫存器 240。其中，兩輸入電壓端包括一正類比輸入電壓端  $V_{ip}$  及一負類比輸入電壓端  $V_{in}$ ，且電容陣

列 210 及 220 包括一取樣保持電路(未標號)及一數位類比轉換器(未標號)。

正端電容陣列 210 可被切換地電性連接正類比輸入電壓端  $V_{ip}$ ，且正端電容陣列 210 包括一正端切換電容  $C_{0+}$ 、一第一正端電容  $C_{1+}$  及一第二正端電容  $C_{2+}$ ，正端切換電容  $C_{0+}$ 、第一正端電容  $C_{1+}$  及第二正端電容  $C_{2+}$  係相互並聯，且皆可分別電性連接一參考電壓  $V_{ref}$  或一接地端  $G$ 。其中，第二正端電容  $C_{2+}$  係由兩電容  $C_{2a+}$  及  $C_{2b+}$  所組成，電容  $C_{2a+}$  可被切換地電性連接接地端  $G$  或參考電壓  $V_{ref}$ ，電容  $C_{2b+}$  電性連接接地端  $G$ ，並且兩電容  $C_{2a+}$  及  $C_{2b+}$ 、正端切換電容  $C_{0+}$  及第一正端電容  $C_{1+}$  之電容量皆係具有一相同的電容量  $C$ 。

負端電容陣列 220 可被切換地電性連接負類比輸入電壓端  $V_{in}$ ，且負端電容陣列 220 包括一負端切換電容  $C_{0-}$ 、一第一負端電容  $C_{1-}$  及一第二負端電容  $C_{2-}$ ，且負端切換電容  $C_{0-}$ 、第一負端電容  $C_{1-}$  及第二負端電容  $C_{2-}$  係相互並聯，且皆可分別電性連接參考電壓  $V_{ref}$  或接地端  $G$ 。其中，第二負端電容  $C_{2-}$  係由兩電容  $C_{2a-}$  及  $C_{2b-}$  所組成，電容  $C_{2a-}$  可被切換地電性連接接地端  $G$  或參考電壓  $V_{ref}$ ，電容  $C_{2b-}$  電性連接接地端  $G$ ，並且兩電容  $C_{2a-}$  及  $C_{2b-}$ 、負端切換電容  $C_{0-}$  及第一負端電容  $C_{1-}$  之電容量皆係具有一相同的電容量  $C$ 。

比較器 230 電性連接正端電容陣列 210 及負端電容陣列 220。當正端電容陣列 210 及負端電容陣列 220 分別電性連接輸入電壓端  $V_{ip}$  及  $V_{in}$ ，比較器 230 會比較輸入電壓端  $V_{ip}$  及  $V_{in}$  的電壓大小，而輸出一數位位元  $O$ 。連續近似暫存器 240 電性連接比較器 230，會根據數位位元  $O$ ，以產生一控制

訊號  $S$ ，其中正端切換電容 210 及負端切換電容 220 會根據控制訊號  $S$  而切換性地電性連接參考電壓  $V_{ref}$  或接地端  $G$ 。

特別地是，本發明主要的技術特徵係使用正端切換電容  $C_{0+}$  及負端切換電容  $C_{0-}$ ，以取代習知所使用的固定電容，使得正端電容陣列 210 及負端電容陣列 200 皆不需使用一固定電容，即可達到權重式的操作切換。本發明實施例之連續近似式類比數位轉換器係在於連續近似式類比數位轉換器 200 最後要轉換出一數位位元  $O$  中的最低位元 (LSB) 時，連續近似暫存器 240 可以單端切換正端切換電容  $C_{0+}$  或負端切換電容  $C_{0-}$ 。此外，正端切換電容  $C_{0+}$  及負端切換電容  $C_{0-}$  皆具有最小的電容量  $C$ ，為了達到二進位搜尋演算法的切換特性，當正(負)端切換電容  $C_{0+}$ ( $C_{0-}$ ) 作單端切換時，另一端之負(正)端切換電容  $C_{0-}$  ( $C_{0+}$ ) 則不被切換，如此一來電容切換的動態維度就可以增加，故本發明架構下之第一電容陣列 210 及第二電容陣列 220 的總電容量只需要一半，即可達到二的幕次方的權重性切換。

在一實施例中，連續近似式類比數位轉換器 200 係採用三位元之轉換模式，如第四 A 至四 H 圖所示。首先，執行轉換模式前，連續近似式類比數位轉換器 200 先執行一取樣模式。參照第四 A 圖，兩差模的類比訊號會經由輸入電壓端  $V_{in}$  及  $V_{ip}$  進入連續近似式類比數位轉換器 200，並且由取樣保持電路將類比訊號儲存在電容陣列 210 及 220 中。為了減少寄生電容影響連續近似式類比數位轉換器 200 的效能，所以將類比訊號儲存在電容陣列的上極板 (Top plane)。

此外，為了使得連續近似式類比數位轉換器 200 執行轉

換模式時，能夠有效地將數位類比轉換器作提升轉換以及下降轉換，而將輸入電壓端  $V_{in}$  及  $V_{ip}$  之差值逼近到參考電壓之一半  $V_{ref}/2$ ，因此在取樣模式時，正端電容陣列 210 中的正端切換電容  $C_{0+}$  及第一正端電容  $C_{1+}$  之下極板 (Bottom plane) 係電性連接參考電壓  $V_{ref}$ ，以及其第二正端電容中的兩電容  $C_{2a+}$  及  $C_{2b+}$  之下極板係電性連接接地端  $G$ ，而負端電容陣列 220 中的負端切換電容  $C_{0-}$  及第一負端電容  $C_{1-}$  之下極板係電性連接參考電壓  $V_{ref}$ ，以及其第二負端電容中的兩電容  $C_{2a-}$  及  $C_{2b-}$  之下極板係電性連接接地端  $G$ 。

連續近似式類比數位轉換器 200 執行取樣模式後，經由輸入電壓端  $V_{in}$  及  $V_{ip}$  所輸入之類比訊號直接進入比較器 230，比較器 230 會比較輸入電壓端  $V_{ip}$  及  $V_{in}$  的電壓大小，而輸出一數位位元  $O$ ，其中第一次比較所輸出之數位位元  $O$  係為一最高數位位元 (MSB)。連續近似暫存器 240 根據最高數位輸出位元  $O$  來產生控制訊號  $S$ ，以控制數位類比轉換器。

配合參照第四 B 圖，比較器將正類比輸入電壓端  $V_{ip}$  與負類比輸入電壓端  $V_{in}$  之電壓大小作比較後，此時，比較器輸出第一個數位位元 (最高數位位元)  $O$ 。同時參照第四 C 圖，當正類比輸入電壓端  $V_{ip}$  係大於負類比輸入電壓端  $V_{in}$  時，也就是  $V_{ip} > V_{in}$  時，則控制訊號  $S$  根據第一個數位位元  $O$ ，而控制正端電容陣列 210 中的第一正端電容  $C_{1+}$  由參考電壓  $V_{ref}$  切換至接地端  $G$ ，並且同時控制負端電容陣列 220 中的第二負端電容  $C_{2-}$  中的電容  $C_{2a-}$  由接地端  $G$  切換至參考電壓  $V_{ref}$ 。在電荷守恆的條件下，使得正類比輸入電壓端  $V_{ip}$  之電壓值等效下降  $V_{ref}/4$ ；相同地，連接在比較器負端的負類

比輸入電壓端  $V_{in}$  之電壓值等效上升  $V_{ref}/4$ ，此時，正類比輸入電壓端  $V_{ip}$  與負類比輸入電壓端  $V_{in}$  之間的電壓差多了二分之一的參考電壓  $V_{ref}/2$ 。

接著，比較器將正類比輸入電壓端  $V_{ip}$  與負類比輸入電壓端  $V_{in}$  之間的電壓差等同與二分之一的參考電壓  $V_{ref}/2$  作比較，此時，比較器會輸出第二個數位位元  $O$ 。配合參照第四 C 及四 D 圖，當正類比輸入電壓端  $V_{ip}$  與負類比輸入電壓端  $V_{in}$  之間的一差值大於參考電壓之一半時，也就是  $V_{ip}-V_{in}>V_{ref}/2$  時，則控制訊號  $S$  根據第二個數位位元  $O$ ，而控制正端電容陣列 210 中的正端切換電容  $C_{0+}$  由參考電壓  $V_{ref}$  切換至接地端  $G$ 。在電荷守恆的條件下，使得正類比輸入電壓端  $V_{ip}$  之電壓值等效下降  $V_{ref}/4$ ，此時，正類比輸入電壓端  $V_{ip}$  與負類比輸入電壓端  $V_{in}$  之間的電壓差係多了四分之一的參考電壓  $V_{ref}/4$ 。

配合參照第四 C 及四 E 圖，當正類比輸入電壓端  $V_{ip}$  與負類比輸入電壓端  $V_{in}$  之間的一差值小於參考電壓之一半時，也就是  $V_{ip}-V_{in}<V_{ref}/2$  時，則控制訊號  $S$  根據第二個數位位元  $O$ ，而控制負端電容陣列 220 中的負端切換電容  $C_{0-}$  由參考電壓  $V_{ref}$  切換至接地端  $G$ 。在電荷守恆的條件下，使得負類比輸入電壓端  $V_{in}$  之電壓值等效下降  $V_{ref}/4$ ，此時，正類比輸入電壓端  $V_{ip}$  與負類比輸入電壓端  $V_{in}$  之間的電壓差係少了四分之一的參考電壓  $V_{ref}/4$ 。

配合參照第四 F 圖，當正類比輸入電壓端  $V_{ip}$  係小於負類比輸入電壓端  $V_{in}$  時，也就是  $V_{ip}<V_{in}$  時，則控制訊號  $S$  根據第一個數位位元  $O$ ，而控制正端電容陣列 210 中的第一

正端電容  $C_{1+}$  由切換接地端  $G$  至參考電壓  $V_{ref}$ ，並且同時控制負端電容陣列 220 中的第二負端電容  $C_2$  中的電容  $C_{2a}$  由參考電壓  $V_{ref}$  切換至接地端  $G$ 。在電荷守恆的條件下，使得正類比輸入電壓端  $V_{ip}$  之電壓值等效上升  $V_{ref}/4$ ；相同地，連接在比較器負端的負類比輸入電壓端  $V_{in}$  之電壓值等效下降  $V_{ref}/4$ ，此時，正類比輸入電壓端  $V_{ip}$  與負類比輸入電壓端  $V_{in}$  之間的電壓差亦少了二分之一的參考電壓  $V_{ref}/2$ 。配合參照第四 G 及第四 H 圖，以此類推，藉由上述比較器進行比較電壓差後，以輸出下一個數位位元。

由上述可知，於比較器輸出最後一個數位位元(最低數位位元 LSB)時，其切換的電壓量從  $V_{ref}/2$  轉變為  $V_{ref}/4$ 。於本發明實施例中，藉由最後一個位元輸出時，僅將切換電容採用單端切換，亦即只切換正端切換電容或是負端切換電容，以降低其切換電壓量，由原先需切換參考電壓之一半的電壓量  $V_{ref}/2$ ，轉變為參考電壓之四分之一的電壓量  $V_{ref}/4$ 。因此，本發明可有效降低其切換電壓端時所耗費的切換能量，並且避免使用固定電容，即可達到權重性的切換特性。

如第五圖所示，係為本發明實施例之連續近似式類比數位轉換器的切換波形示意圖。由圖可知，在切換過程中，由比較器之正端及負端所輸入之兩電壓會被相互逼近。在相位 5 之前，由比較器之正端及負端所輸入之兩電壓皆維持以  $V_{cm}$  作為共模輸入電壓，於相位 5 時，因為僅將切換電容作單端切換，所以共模輸入電壓僅會漂動最後一個數位位元的大小，其中比較器所輸出之最後一個數位位元係為一最低數位位元(LSB)。因此，本發明實施例中所使用的比較器之共模



輸入電壓之範圍只需設計在零到  $1/2$  LSB，相較於習知之單調式連續近似式類比數位轉換器所使用的比較器之輸入共模範圍為零到二分之一的參考電壓  $1/2 V_{ref}$ ，本發明之比較器電路設計相對簡易，因而減少其硬體成本。

請參照第六圖，係為習知之單調式連續近似式類比數位轉換器與本發明實施例之連續近似式類比數位轉換器的切換能量-輸出數位位元的比較圖。其中，曲線 M 代表本發明實施例之連續近似式類比數位轉換器之切換能量-輸出數位位元的關係，而曲線 N 代表習知之單調式連續近似式類比數位轉換器之切換能量-輸出數位位元的關係。在本實施例中，連續近似式類比數位轉換器係採用八位元之轉換模式，其中以  $CV^2$  為常態化之單位。由圖可知，在切換最多的切換能量之條件下，本發明較習知之單調式切換架構可省下 29% 的切換能量；而在切換最低的切換能量之條件下，本發明較習知之單調式切換架構可省下 50% 的切換能量。

惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍，即大凡依本發明申請專利範圍及發明說明內容所作之簡單的等效變化與修飾，皆仍屬本發明專利涵蓋之範圍內。另外本發明的任一實施例或申請專利範圍不須達成本發明所揭露之全部目的或優點或特點。此外，摘要部分和標題僅是用來輔助專利文件搜尋之用，並非用來限制本發明之權利範圍。

#### 【圖式簡單說明】

第一圖，係為習知之單調式切換連續近似式類比數位轉換器的架構示意圖。

第二圖，係為習知之單調式切換連續近似式類比數位轉換器的切換波形示意圖。

第三圖，係為本發明實施例之連續近似式類比數位轉換器的架構示意圖。

第四 A 至四 H 圖，係為本發明實施例之連續近似式類比數位轉換器採用三位元轉換模式的電荷重分布之切換圖。

第五圖，係為本發明實施例之連續近似式類比數位轉換器的切換波形示意圖。

第六圖，係為習知之單調式連續近似式類比數位轉換器與本發明實施例之連續近似式類比數位轉換器的切換能量-輸出數位位元的比較圖。

#### 【主要元件符號說明】

單調式切換連續近似式類比數位轉換器 100

比較器 110

連續近似式類比數位轉換器 200

(正端)電容陣列 210

(負端)電容陣列 220

比較器 230

連續近似暫存器 240

電容量 C

固定電容  $C_f$

第一電容  $C_1$

第二電容  $C_2$

正端切換電容  $C_{0+}$

第一正端電容  $C_{1+}$

第二正端電容  $C_{2+}$

電容  $C_{2a+}$ 、 $C_{2b+}$ 、 $C_{2a-}$ 、 $C_{2b-}$

負端切換電容  $C_{0-}$

第一負端電容  $C_{1-}$

第二負端電容  $C_{2-}$

數位位元 O

控制訊號 S

接地端 G

參考電壓  $V_{ref}$

(正類比)輸入電壓端  $V_{ip}$

(負類比)輸入電壓端  $V_{in}$

## 七、申請專利範圍：

1. 一種連續近似式類比數位轉換器，包括：

一正類比輸入電壓端；

一負類比輸入電壓端；

一正端電容陣列，係可被切換地電性連接該正類比輸入電壓端，該正端電容陣列包括一正端切換電容、一第一正端電容及一第二正端電容，該正端切換電容、該第一正端電容及該第二正端電容係相互並聯，且皆分別可被切換地電性連接一參考電壓及一接地端之一者；

一負端電容陣列，係可被切換地電性連接該負類比輸入電壓端，該負端電容陣列包括一負端切換電容、一第一負端電容及一第二負端電容，該負端切換電容、該第一負端電容及該第二負端電容係相互並聯，且皆分別可被切換地電性連接一參考電壓及一接地端之一者；

一比較器，電性連接該正端電容陣列及該負端電容陣列，其中當該正端電容陣列及該負端電容陣列分別電性連接該兩輸入電壓端，該比較器會比較該兩輸入電壓端，而輸出一數位位元；以及

一連續近似暫存器，電性連接該比較器，並根據該數位位元，以產生一控制訊號，當該正端切換電容及該負端切換電容之一者會根據該控制訊號而切換性地電性連接該參考電壓及該接地端之一者，

其中當該正類比輸入電壓端係大於該負類比輸入電壓端時，則該控制訊號會控制該第一正端電容及該第二正端電容

之一者由該參考電壓切換至該接地端，並且同時控制該第一負端電容及該第二負端電容之一者由該接地端切換至該參考電壓；

其中當該正類比輸入電壓端係小於該負類比輸入電壓端時，則該控制訊號會控制該第一正端電容及該第二正端電容之一者由該接地端切換至該參考電壓，並且同時控制該第一負端電容及該第二負端電容之一者由該參考電壓切換至該接地端；以及

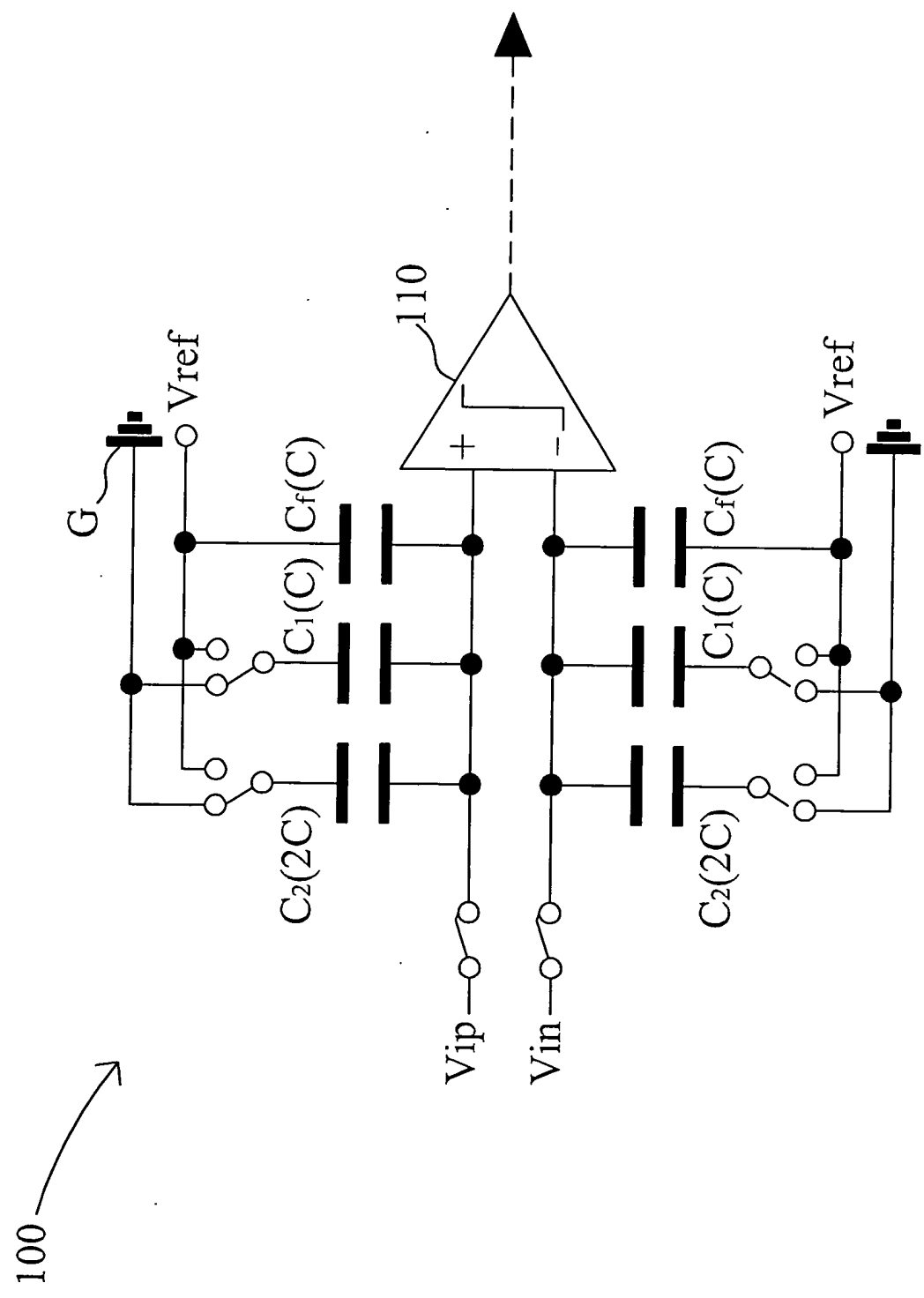
其中當該正類比輸入電壓端與該負類比輸入電壓端之間的一差值大於該參考電壓之一半時，則該控制訊號會控制該正端切換電容由該參考電壓切換至該接地端；當該差值小於該參考電壓之一半時，則該控制訊號會控制該負端切換電容由該參考電壓切換至該接地端。

2. 如申請專利範圍第1項所述之連續近似式類比數位轉換器，其中該第二正端電容係由兩電容所組成，該兩電容之一者電性連接該接地端，該兩電容之另一者可被切換地電性連接該接地端或該參考電壓，並且該兩電容、該正端切換電容及該第一正端電容之電容量係相同的。

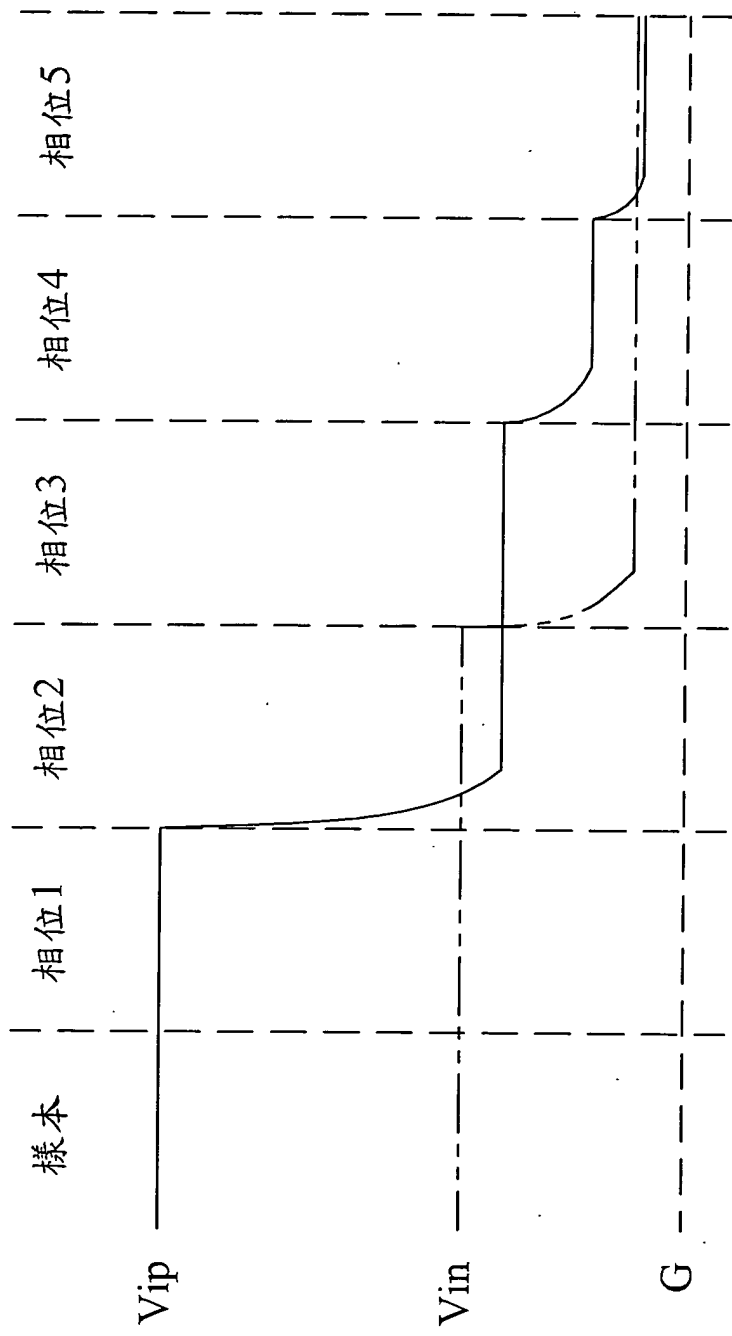
3. 如申請專利範圍第1項所述之連續近似式類比數位轉換器，其中該第二負端電容係由兩電容所組成，該兩電容之一者電性連接該接地端，該兩電容之另一者可被切換地電性連接該接地端或該參考電壓，並且該兩電容、該負端切換電容及該第一負端電容之電容量係相同的。

4. 如申請專利範圍第1項所述之連續近似式類比數位轉

換器，其中該比較器所輸出之最後一個該數位位元係為一最低數位位元，且該比較器具有一共模輸入電壓，該共模輸入電壓之範圍係位於零至該最低數位位元之二分之一。

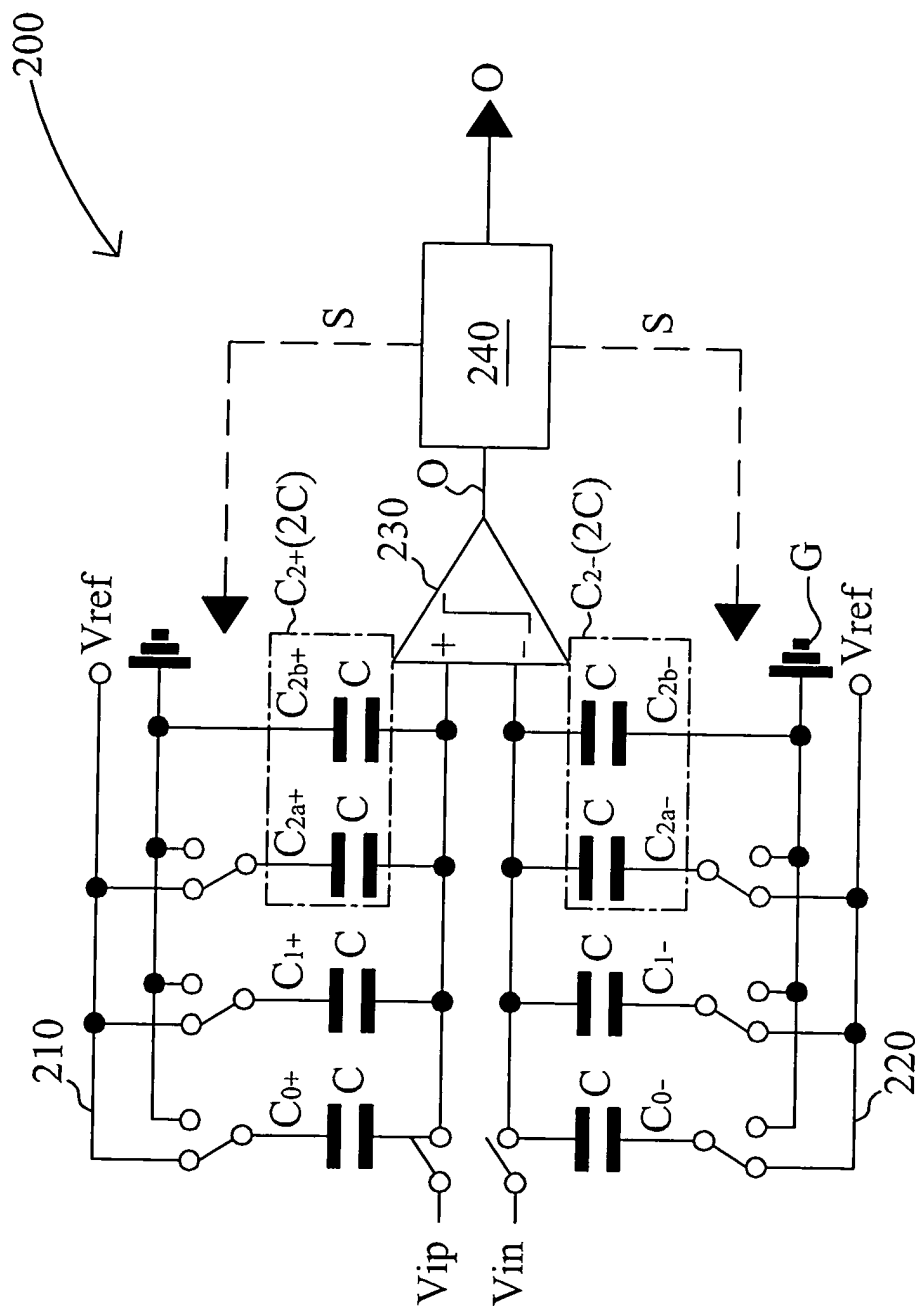


第一圖

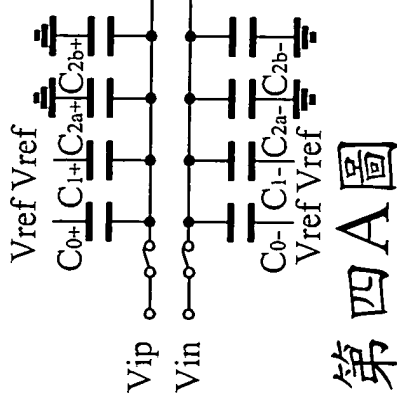


第二圖

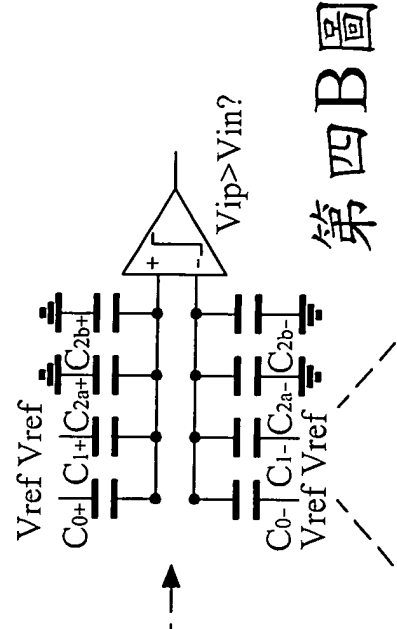




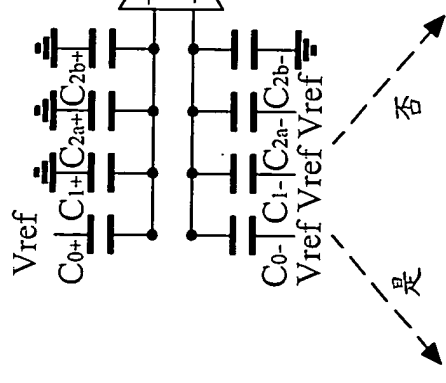
第三圖



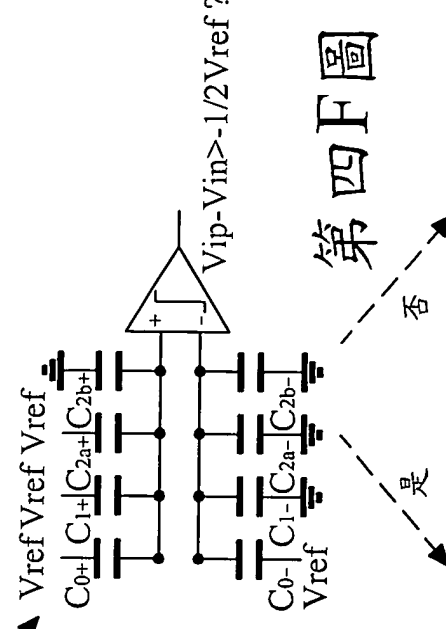
第四A圖



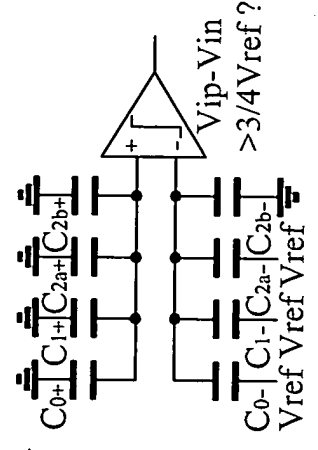
第四B圖



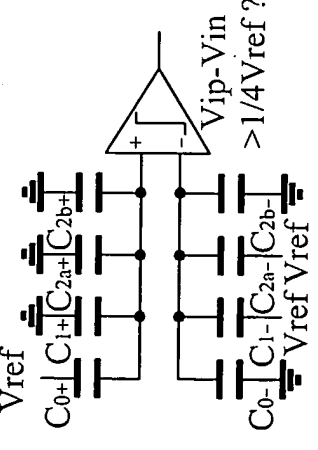
第四C圖



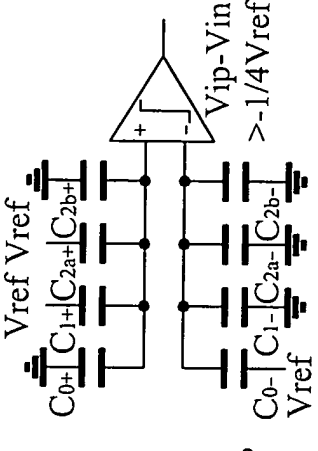
第四D圖



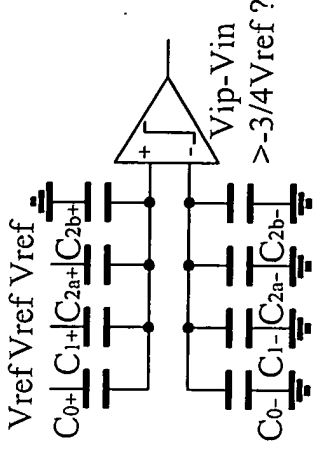
第四E圖



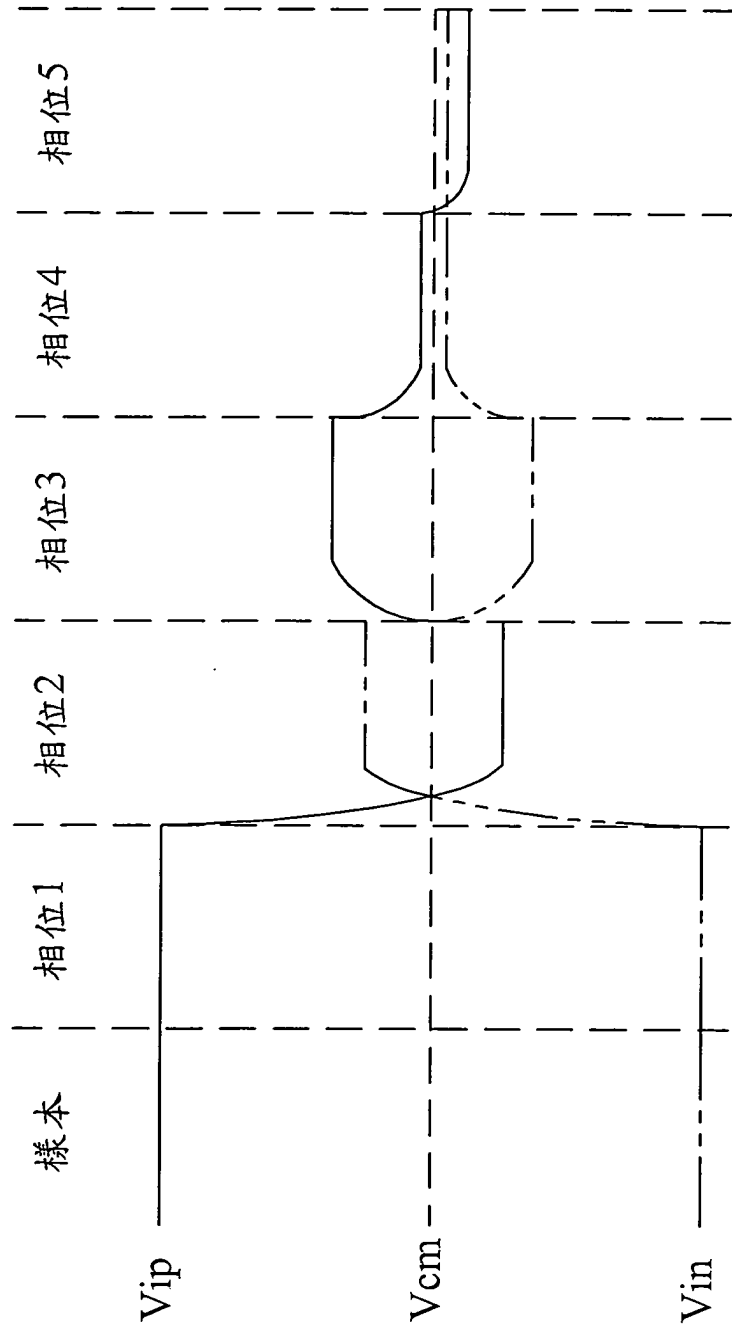
第四F圖



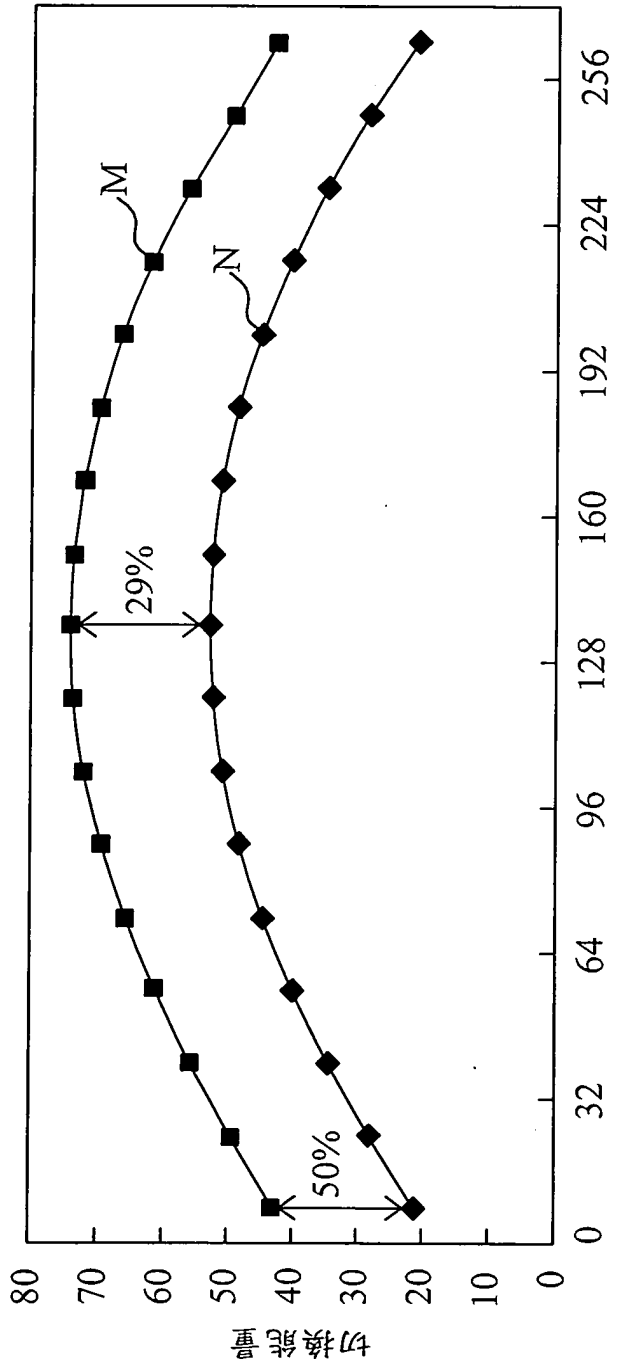
第四G圖



第四H圖



第五圖



输出數位位元

第六圖