



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I476839 B

(45)公告日：中華民國 104 (2015) 年 03 月 11 日

(21)申請案號：101124384

(22)申請日：中華民國 101 (2012) 年 07 月 06 日

(51)Int. Cl. : H01L21/50 (2006.01) H01L23/12 (2006.01)

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)
新竹市大學路 1001 號

(72)發明人：陳冠能 CHEN, KUAN NENG (TW)；張耀仁 CHANG, YAO JEN (TW)

(74)代理人：林火泉

(56)參考文獻：

TW 201039416A

US 6969667B2

US 2004/0067604A1

US 2012/0115305A1

審查人員：簡信裕

申請專利範圍項數：15 項 圖式數：5 共 19 頁

(54)名稱

晶圓次微米接合方法及其接合層

SUB-MICRO CONNECTION METHOD FOR WAFER AND CONNECTION LAYER

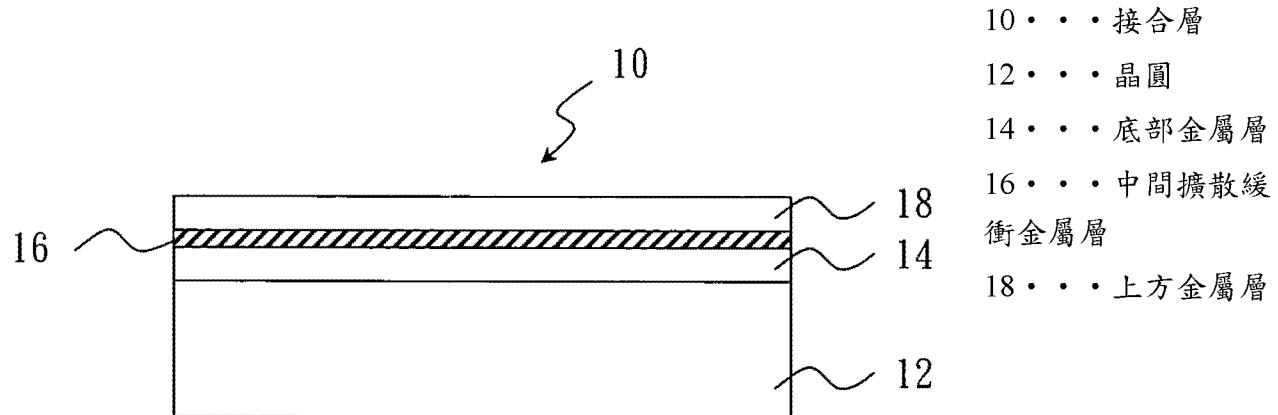
(57)摘要

本發明提供一種晶圓次微米接合方法及其接合層。本發明之接合層包含有一位於晶圓之欲接合表面上的底部金屬層，一位於底部金屬層上的中間擴散緩衝金屬層；一位於中間緩衝金屬層上且可與底部金屬共晶反應的上方金屬層，此中間擴散緩衝金屬層之熔點高於上方金屬層與底部金屬層。兩個表面形成有接合層之晶圓進行接合時，兩上方金屬層先液相接合，至中間擴散緩衝金屬層隨上方金屬層熔融後均勻分佈，底部金屬層與上方金屬層相互擴散，將上方金屬層完全消耗反應成為一具有低電阻之金屬共晶相位之化合物。

A sub-micro connection method for wafer and connection layer thereof is disclosed. The connection layer comprises a bottom metal layer formed on a connection surface of a wafer, a middle diffusion buffer metal layer formed on the bottom metal layer, and an upper metal layer formed on the middle buffer metal layer, and an eutectic reaction is performed on the upper metal layer and the bottom metal layer. A melting point of the middle diffusion buffer metal layer is larger than that of the upper metal layer and the bottom metal layer. When two wafers with the connection layers are connected with each other, the upper metal layers are melted into liquids, and then the middle diffusion buffer metal layers are melted uniformly. The bottom metal layer and the upper metal layer diffuse with each other, thus completely reacting the upper metal layer into a metal eutectical chemical compound with low resistance.

I476839

TW I476839 B



第1圖

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101124384

※申請日：101.7.6

※IPC分類：H01L21/50 2006.01

H01L23/12 2006.01

一、發明名稱：(中文/英文)

晶圓次微米接合方法及其接合層 / sub-micro connection method for wafer and connection layer

二、中文發明摘要：

本發明提供一種晶圓次微米接合方法及其接合層。本發明之接合層包含有一位於晶圓之欲接合表面上的底部金屬層，一位於底部金屬層上的中間擴散緩衝金屬層；一位於中間緩衝金屬層上且可與底部金屬共晶反應的上方金屬層，此中間擴散緩衝金屬層之熔點高於上方金屬層與底部金屬層。兩個表面形成有接合層之晶圓進行接合時，兩上方金屬層先液相接合，至中間擴散緩衝金屬層隨上方金屬層熔融後均勻分佈，底部金屬層與上方金屬層相互擴散，將上方金屬層完全消耗反應成為一具有低電阻之金屬共晶相位之化合物。

三、英文發明摘要：

A sub-micro connection method for wafer and connection layer thereof is disclosed. The connection layer comprises a bottom metal layer formed on a connection surface of a wafer, a middle diffusion buffer metal layer formed on the bottom metal layer, and an upper metal layer formed on the middle buffer metal layer, and an eutectic reaction is performed on the upper metal layer and the bottom metal layer. A melting point of the middle diffusion buffer metal layer is larger than that of the upper metal layer and the bottom metal layer.

When two wafers with the connection layers are connected with each other, the upper metal layers are melted into liquids, and then the middle diffusion buffer metal layers are melted uniformly. The bottom metal layer and the upper metal layer diffuse with each other, thus completely reacting the upper metal layer into a metal eutectical chemical compound with low resistance.

四、指定代表圖：

(一)本案指定代表圖為：第（1）圖。

(二)本代表圖之元件符號簡單說明：

10 接合層

12 晶圓

14 底部金屬層

16 中間擴散緩衝金屬層

18 上方金屬層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

本發明係有關一種晶圓接合方法及其接合層，特別是指一種晶圓次微米接合方法及其接合層。

【先前技術】

擁有傑出性能的三維積體電路（3D-ICs）技術已經被研究單位及工業界視為延續摩爾定律主要的方法。藉由晶圓的堆疊，TSV 的內部垂直金屬連線，提供上下層元件更高速的資訊傳輸，將是為來晶片製作的趨勢。舉例來說晶圓接合（Wafer Bonding）為 3D IC 整合的關鍵步驟之一，此製程是將晶圓進行對準（Alignment）及接合（Bonding），並藉由 TSV 實現層對層之導線連接（Layer to Layer Interconnections）。許多晶圓接合方法，都是從 MEMS 以及傳統封裝技術所演化而來，然而 3D IC 晶圓接合平台的精密度比 MEMS 及 3D 整合技術高出 5~10 倍，3D IC 最終產品的對位精密度可達到微米（Micron），甚至次微米（Sub-Micron）等級。

晶圓接合方法包括：(1) 砂的直接接合（Silicon Direct Bonding）、(2) 金屬-金屬接合（Metal-Metal Bonding）、(3) 聚合物黏着接合（Polymer Adhesive Bonding）等。其中，金屬-金屬接合方式之一是採金屬共晶接合（Metal Eutectic Bonding），例如：銅錫共晶（Cu-Sn Eutectic）接合。但在此銅錫晶接合的方式下，接合層的厚度會被介金屬化合物物理限制在 3 微米，再者銅錫的介金屬化合物（IMC）表面過於粗糙，因此接合的可靠度也不佳。

有鑑於此，本發明遂針對上述習知技術之缺失，提出一種嶄新的晶圓

次微米接合方法及其接合層，以有效克服上述之該等問題。

【發明內容】

本發明之主要目的在提供一種晶圓次微米接合方法及其接合層，其接合過程僅需在 200°C 低溫就可以完成 100% 接合良率，可減少接合溫度對晶圓上之元件的影響，提高可靠度。

本發明之另一目的在提供一種晶圓次微米接合方法及其接合層，其使用次微米厚度的接合，可以降低 RC time delay。

本發明之再一目的在提供一種晶圓次微米接合方法及其接合層，其上方金屬層、中間擴散緩衝金屬層與底部金屬層可由濺鍍機或蒸鍍機一次沈積完成，因此具有高生產率之特性。

本發明之又一目的在提供一種晶圓次微米接合方法及其接合層，其可以減少克肯達效應 (Kirkendall effect)，減少孔洞，提高可靠度。

為達上述之目的，本發明提供一種用以接合兩個晶圓的晶圓次微米接合方法，其步驟包含有首先提供一第一晶圓與一第二晶圓，然後於第一晶圓與第二晶圓之預接合表面上各形成一接合層，接合層是由一上方金屬層、一中間擴散緩衝金屬層與一底部金屬層所組成，中間擴散緩衝金屬層之熔點高於上方金屬層與底部金屬層，上方金屬層與底部金屬層是選自可相互反應成為共晶相位之金屬材料。最後，將第一晶圓之接合層與第二晶圓之接合層進行接合，接合過程中在中間擴散緩衝金屬層阻隔下，兩上方金屬層先液相接合，至中間擴散緩衝金屬層隨上層金屬熔融後均勻分布，底部金屬層與上方金屬層相互擴散，將上方金屬層完全消耗反應成為一
共晶相位之金屬化合物，且中間擴散緩衝金屬層均勻分佈於化合物中。

本發明尚教示一種晶圓次微米接合層，其係形成於一晶圓之欲接合表面上。此接合層包含有一位於晶圓之欲接合表面上的底部金屬層，一位於底部金屬層上的中間緩衝層；一位於中間緩衝層上的上方金屬層，此中間擴散緩衝金屬層之熔點高於上方金屬層與底部金屬層，上方金屬層與底部金屬層是選自可相互反應成為共晶相位之金屬材料。

底下藉由具體實施例詳加說明，當更容易瞭解本發明之目的、技術內容、特點及其所達成之功效。

【實施方式】

本發明提出一種嶄新的晶圓次微米接合方法及其接合層，其利用一擴散緩衝金屬層來緩衝上方金屬層與底部金屬層擴散的速率，大幅下降兩晶圓接合後接合部分的厚度至次微米，以解決既有兩晶圓接合後之接合部分的厚度過高的問題，並解決上方金屬層與底部金屬層所形成之共晶化合物可靠度不良的問題。

請參閱第 1 圖，其係本發明之晶圓次微米接合層的結構剖視圖。如圖所示，本發明之晶圓次微米接合層 10 是形成於一晶圓 12 之欲接合表面上，此接合層 10 包含有一底部金屬層 14，其係位於晶圓 12 之欲接合表面上；一位於底部金屬層 14 上的中間擴散緩衝金屬層 16；一位於中間擴散緩衝金屬層 16 上的上方金屬層 18，中間擴散緩衝金屬層 16 之熔點高於上方金屬層 18 與底部金屬層 14，上方金屬層 18 與底部金屬層 14 是選自可相互反應成為有物性或化性改變的共晶相位之金屬材料。

上方金屬層 18 與底部金屬層 14 之材料體積比為 20% 至 166%。中間擴散緩衝金屬層 16 之體積厚度是接合層 10 之體積厚度之 0% 以上至 5%。

由上方金屬層 18、中間擴散緩衝金屬層 16 與底部金屬層 14 所構成之次微米接合層的總厚度低於 1.5 微米。

此外，上方金屬層 18 可選自於錫、銅、鉛、鎬、鈷、鐵、鋅、鉻、錳、鈦、鉭、鈀或鈮，中間擴散緩衝金屬層 16 可選自於鎳、銅、鉛、鎬、鈷、鐵、鋅、鉻、錳、鈦、鉭、鈀或鈮，底部金屬層 14 可選自於銅、銀、鋁或金。

舉例來說，在低成本考量下，上方金屬層 18 可選用錫，中間擴散緩衝金屬層 16 可選用鎳，底部金屬層 14 可選用銅。

以下係用以說明本發明之晶圓次微米接合方法，在此係以上方金屬層選用錫，中間擴散緩衝金屬層選用鎳，底部金屬層選用銅為範例進行描述。

請一併參閱第 2 (a) 至第 2 (c) 圖，其係本發明之晶圓次微米接合方法的各步驟剖面示意圖。

首先，如第 2 (a) 圖所示，提供一第一晶圓 12' 與一第二晶圓 12''。第一晶圓 12' 與第二晶圓 12'' 已經完成主動元件的製作，以及表面清洗，以去除微小粒子。於第一晶圓 12' 與第二晶圓 12'' 之預接合表面上各形成一如先前所述之接合層 10'、10''。舉例來說，使用金屬真空濺鍍系統一次緩慢依序沈積作為底部金屬層 14'、14'' 之銅層 3000 埃(Å)，作為中間擴散緩衝金屬層 16'、16'' 之鎳層 100A，作為上方金屬層 18'、18'' 之錫層 2000 Å。

接續，將接合層 10' 與接合層 10'' 進行接合。舉例來說，此接合是使用晶圓接合機，施予 10K 牛頓，溫度上昇速率每秒大於 3°C，升溫至 250°C 維持三十分鐘，並在氮氣中退火 250°C 三十分鐘。接合過程中在中間擴散緩衝金屬層 16'、16'' 阻隔下，兩上方金屬層 18'、18'' 先液相接合，形成如第 2

(b) 圖所示。

最後，隨上方金屬層 18'、18"與底部金屬層 14'、14"相繼熔融後，中間擴散緩衝金屬層 16'、16"將分佈於熔融態之上方金屬層 18'、18"與底部金屬層 14'、14"中，此時因為中間擴散金屬層 16'、16"相對於上方金屬層 18'、18"與底部金屬層 14'、14"是相當的薄，相對的微量，因此幾乎可以說是均勻分佈於熔融態之上方金屬層 18'、18"與底部金屬層 14'、14"中。隨後，底部金屬層 14'、14"與上方金屬層 18'、18"相互擴散，將上方金屬層 18'、18"完全消耗反應成為一共晶相位之金屬化合物 20，且中間金屬層熔化後之金屬離子均勻分佈於化合物 20 中，如第 2 (c) 圖所示。此金屬化合物 20 為 CuSn (ϵ -phase) IMC。

鎳層的厚度為 50~100 Å 時可抵擋接合過程時機台上溫度約 15 分鐘，有助於底部金屬層擴散進去與上方金屬層反應成低電阻率之共晶相位化合物。

本發明具有下列幾項優點：

1. 本發明之上方金屬層、中間擴散緩衝金屬層與底部金屬層可由濺鍍機或蒸鍍機一次沈積完成，因此具有高生產率之特性。
2. 本發明接合過程僅需在 200°C 低溫就可以完成，可減少接合溫度對晶圓上之元件的影響，提高可靠度。
3. 本發明使用次微米厚度的接合，可以降低 RC time delay。
4. 本發明可以減少克肯達效應 (Kirkendall effect)，減少孔洞，提高可靠度。

再者，請一併參閱第 3 (a) 圖至第 3 (b) 圖，其係本發明之晶圓次微米接合方法的另一實施例各步驟剖面示意圖。此實施例與上述之實施例之



差異在於，將兩接合層前，先依據需求對接合層進行微影蝕刻與沈積，以定義出介電材料區域 22，再進行混合接合 (hybrid bonding)。接合過程中，上方金屬層、中間擴散緩衝金屬層與底部金屬層的階段過程如先前所述，因此於此不再進行贅述。

再者，更可於上述之接合層 10 之表面利用半導體製程技術形成一厚度約為 50\AA 的表面金屬層 24，以防止上方金屬層 18 的氧化。此表面金屬層 24 可選自於鈦、鉭、鈀或鈮，如第 4 圖所示。

請一併參閱第 5 圖、表一與表二，其係用以說明在上方金屬層選用錫，中間擴散緩衝金屬層選用鎳，底部金屬層選用銅為範例時，厚度限制上的緣由。考慮到元件的接合溫度限制，藉由銅錫相圖的分析，銅錫在 $0^\circ\text{C} \sim 250^\circ\text{C}$ 溫度範圍下有主要兩種晶相，如表一所示，其中較低電阻率之 ε -phase 可藉由增加銅錫間的比例來獲得，再者考慮為了達到次微米的需求，控制銅層與錫層的厚度分別為 3000\AA 與 2000\AA 可達到低電阻率之共晶化合物。

表一

	銅	錫	$\varepsilon (\text{Cu}_3\text{Sn})$	$\eta (\text{Cu}_6\text{Sn}_5)$
密度 (g/cm^3)	8.95	7.286	11.33	8.26
莫爾體積 (cm^3/mole)	7.1	16.29	9.7	11.8
電阻 ($\mu\Omega\cdot\text{cm}$)	1.7	11.4	8.9	17.5
熔點	1084	231.9	675	X
QD (KJ/mole)	~195	~43	~70.7	~64.82
QG (KJ/mole) 在 $50-125^\circ\text{C}$	X	X	90.4	41.4

若固定銅層的厚度為 3000\AA ，改變錫層的厚度由 1000\AA 至 5000\AA ，經過密度與體積的換算， 1000\AA 與 2000\AA 的錫層假設完全消耗而形成

ϵ -phase，殘餘的銅層厚度分別為 1.7KA 以及 0.38KA。假若繼續提供金屬錫層的厚度，則無法完全將錫層消耗完，因此造成銅層的缺乏，在這種情況下所形成的 IMC 將是高電阻率的 η -phase。

表二

Cu/Sn	IMC phase	消耗 Cu 厚度	銅層殘餘厚度
1000 Å Sn	ϵ -phase	1.3K Å	1.7K Å
2000 Å Sn	ϵ -phase	2.61K Å	0.38K Å
3000 Å Sn	η -phase	1.56K Å	1.43K Å
4000 Å Sn	η -phase	2.09K Å	900 Å
5000 Å Sn	η -phase	2.61K Å	380 Å

唯以上所述者，僅為本發明之較佳實施例而已，並非用來限定本發明實施之範圍。故即凡依本發明申請範圍所述之特徵及精神所為之均等變化或修飾，均應包括於本發明之申請專利範圍內。

【圖式簡單說明】

第 1 圖是本發明之晶圓次微米接合層的結構剖視圖。

第 2 (a) 至第 2 (c) 圖是本發明之晶圓次微米接合方法的各步驟剖面示意圖。

第 3 (a) 圖至第 3 (b) 圖是本發明之晶圓次微米接合方法的另一實施例各步驟剖面示意圖。

第 4 圖是本發明之晶圓次微米接合層的另一實施例示意圖。

第 5 圖是銅錫相圖。

【主要元件符號說明】

10、10'、10'' 接合層



12、12'、12" 晶圓

14、14'、14" 底部金屬層

16、16'、16" 中間擴散緩衝金屬層

18、18'、18" 上方金屬層

20 化合物

22 介電材料區域

24 表面金屬層

七、申請專利範圍：

1. 一種晶圓次微米接合方法，其係用以接合兩個晶圓，該晶圓次微米接合方法包含有下列步驟：
 - a. 提供一第一晶圓與一第二晶圓；
 - b. 於該第一晶圓與該第二晶圓之預接合表面上各形成一接合層，該接合層是由一上方金屬層、一中間擴散緩衝金屬層與一底部金屬層所組成，該中間擴散緩衝金屬層之熔點高於該上方金屬層與該底部金屬層，該上方金屬層與該底部金屬層是選自可相互反應成為共晶相位之金屬材料，該中間擴散緩衝金屬層之體積厚度是該接合層之體積厚度之 0% 以上至 5%；以及
 - c. 將該第一晶圓之接合層與該第二晶圓之接合層進行接合，接合過程中在該中間擴散緩衝金屬層阻隔下，兩該上方金屬層先液相接合，至該中間擴散緩衝金屬層隨該上方金屬層熔融後均勻分佈，該底部金屬層與該上方金屬層相互擴散，將該上方金屬層完全消耗反應成為一具晶相位之金屬化合物，且該中間金屬層均勻分佈於該化合物中。
2. 如請求項 1 所述之晶圓次微米接合方法，其中該上方金屬層與該底部金屬層之材料體積比為 20% 至 166%。
3. 如請求項 1 所述之晶圓次微米接合方法，其中該共晶相位之化合物厚度低於 1.5 微米。
4. 如請求項 1 所述之晶圓次微米接合方法，更包含有於步驟 c 前對該接合層進行微影蝕刻與沈積，以定義出介電材料區域以及垂直導線區域。
5. 如請求項 1 所述之晶圓次微米接合方法，其中該共晶化合物佔接合後之

兩該接合層體積比為大於 0% 且小於等於 76%。

6. 如請求項 1 所述之晶圓次微米接合方法，其中該上方金屬層可選自於錫、銻、鉛、鎬、鈷、鐵、鋅、鎢、錳、鈸、鉭、鈦或鈸，該中間擴散緩衝金屬層可選自於鎳、銻、鉛、鎬、鈷、鐵、鋅、鎢、錳、鈸、鉭、鈦、鈮，該底部金屬層可選自於銅、銀、鋁或金。
7. 如請求項 6 所述之晶圓次微米接合方法，其中該上方金屬層為錫，該中間擴散緩衝金屬層為鎳，該底部金屬層為銅。
8. 如請求項 7 所述之晶圓次微米接合方法，其中該步驟 c 所使用之接合溫度為 250°C，採用每秒 3°C 的升溫速度維持 30 分鐘。
9. 如請求項 1 所述之晶圓次微米接合方法，其中該上方金屬層、該中間擴散緩衝金屬層與該底部金屬層由濺鍍機或蒸鍍機一次沈積完成。
10. 如請求項 1 所述之晶圓次微米接合方法，其中該上方金屬層表面更形成有一表面金屬層，以防止該上方金屬層之表面產生氧化。
11. 一種晶圓次微米接合層，其係形成於一晶圓之欲接合表面上，該接合層包含有：
 - 一底部金屬層，其係位於該晶圓之欲接合表面上；
 - 一中間緩衝層，其係位於該底部金屬層上；以及
 - 一上方金屬層，其係位於該中間緩衝層上，該中間擴散緩衝金屬層之熔點高於該上方金屬層與該底部金屬層，該上方金屬層與該底部金屬層是選自可相互反應成為共晶相位之金屬材料，該中間擴散緩衝金屬層之體積厚度是該接合層之體積厚度之 0% 以上至 5%。
12. 如請求項 11 所述之晶圓次微米接合層，其中該上方金屬層與該底部金屬

層之材料體積比為 20% 至 166%。

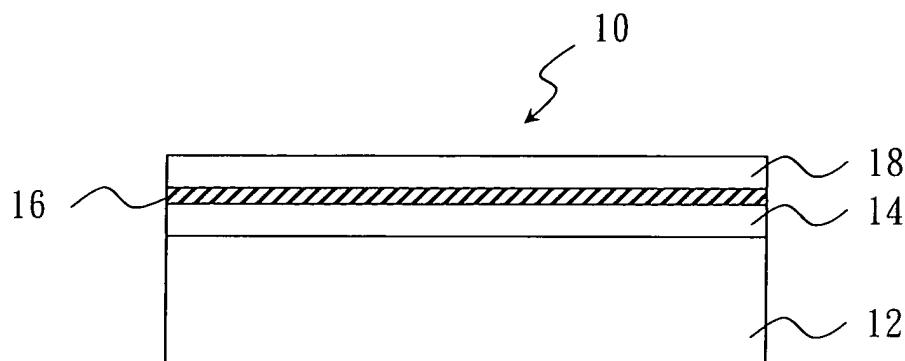
13. 如請求項 11 所述之晶圓次微米接合層，其中該上方金屬層可選自於錫、銅、鉛、鎬、鈷、鐵、鋅、鉻、錳、鈸、鉭、鉑或鉱，該中間擴散緩衝金屬層可選自於鎳、銅、鉛、鎬、鈷、鐵、鋅、鉻、錳、鈸、鉭、鉑或鉱，該底部金屬層可選自於銅、銀、鋁或金。

14. 如請求項 13 所述之晶圓次微米接合層，其中該上方金屬層為錫，該中間擴散緩衝金屬層為鎳，該底部金屬層為銅。

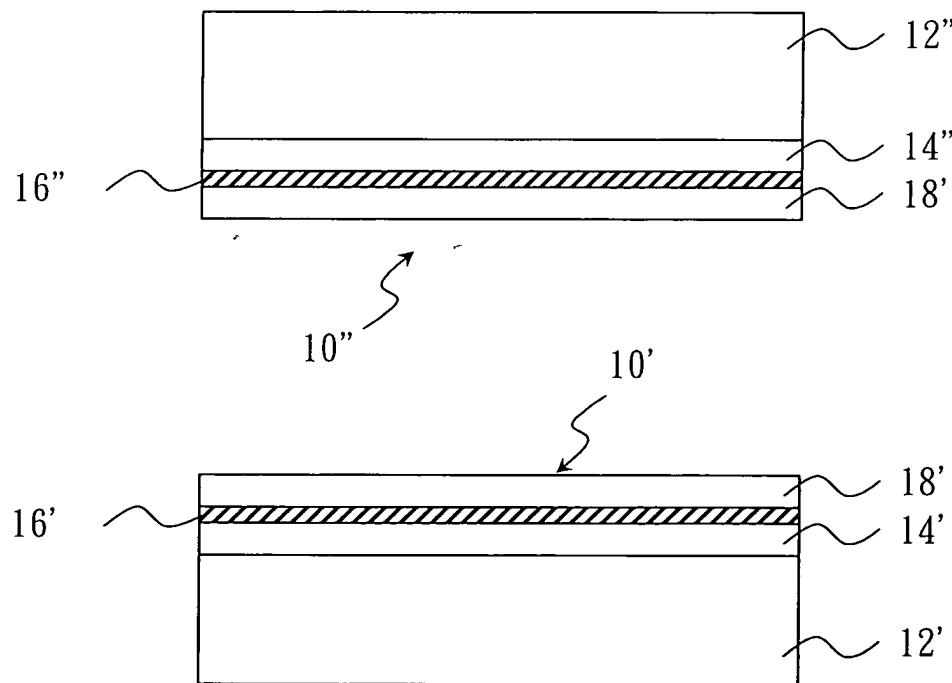
15. 如請求項 11 所述之晶圓次微米接合層，更包含有一表面金屬層，其係位於該上方金屬層表面上，以防止該上方金屬層之表面產生氧化。



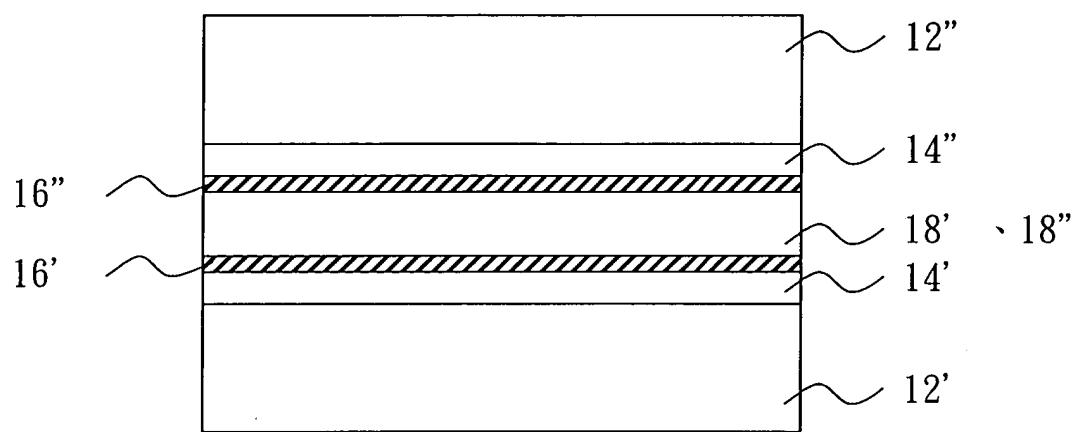
八、圖式：



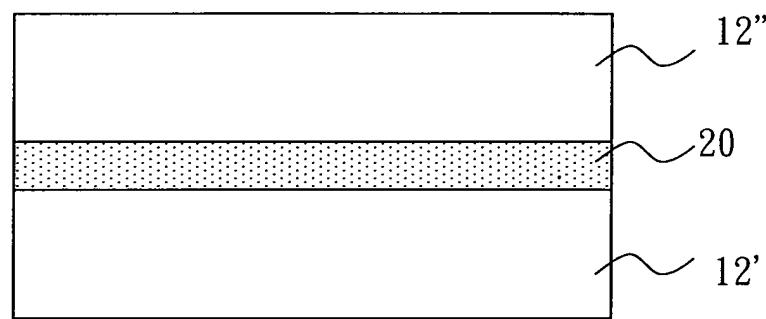
第1圖



第2 (a) 圖

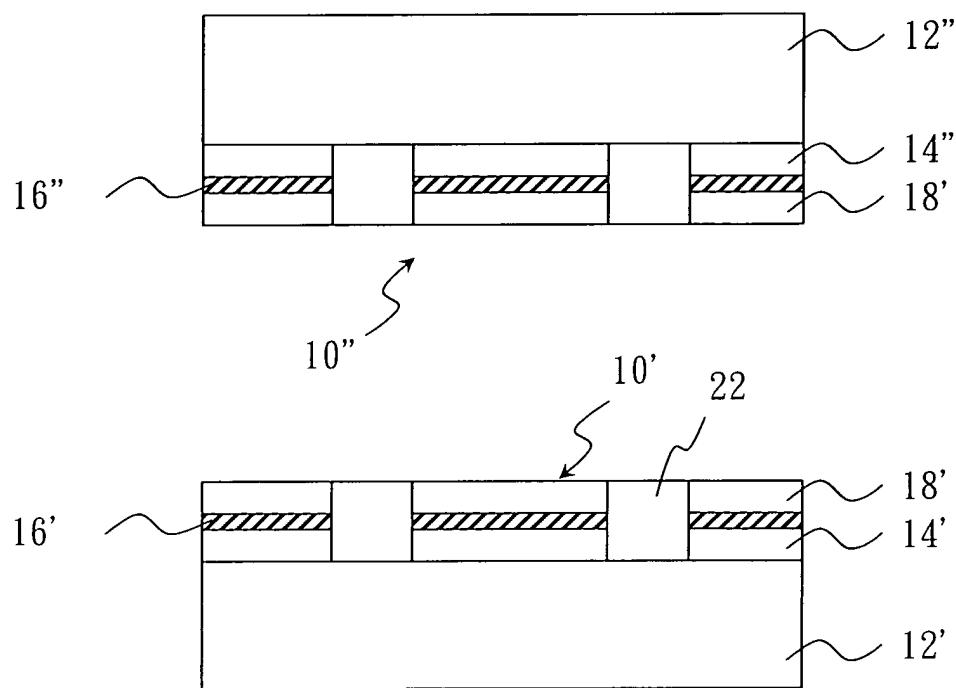


第2(b)圖

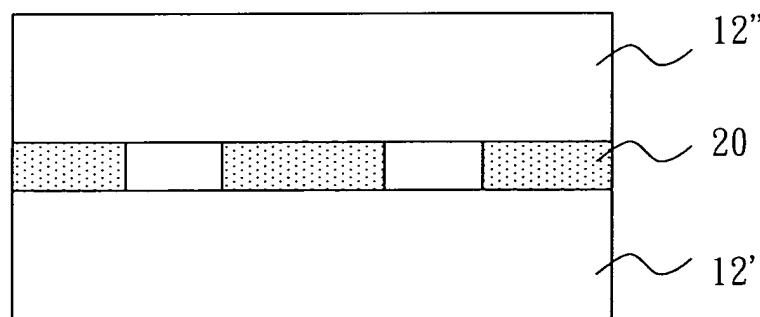


第2(c)圖

I476839

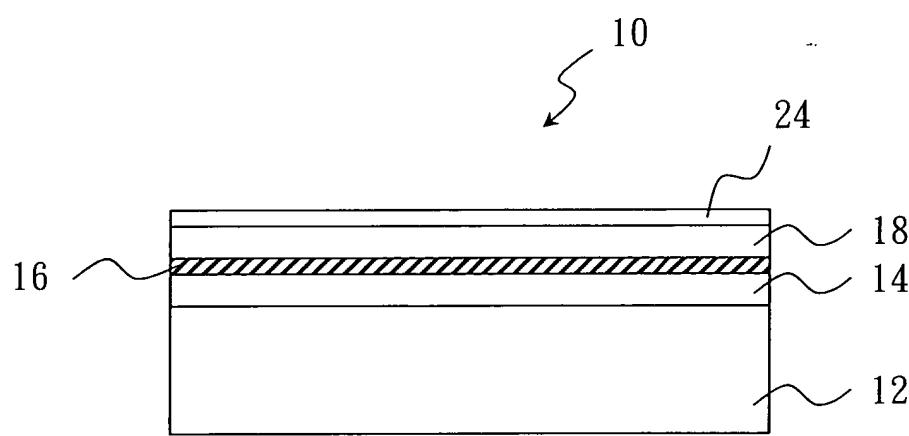


第3 (a) 圖

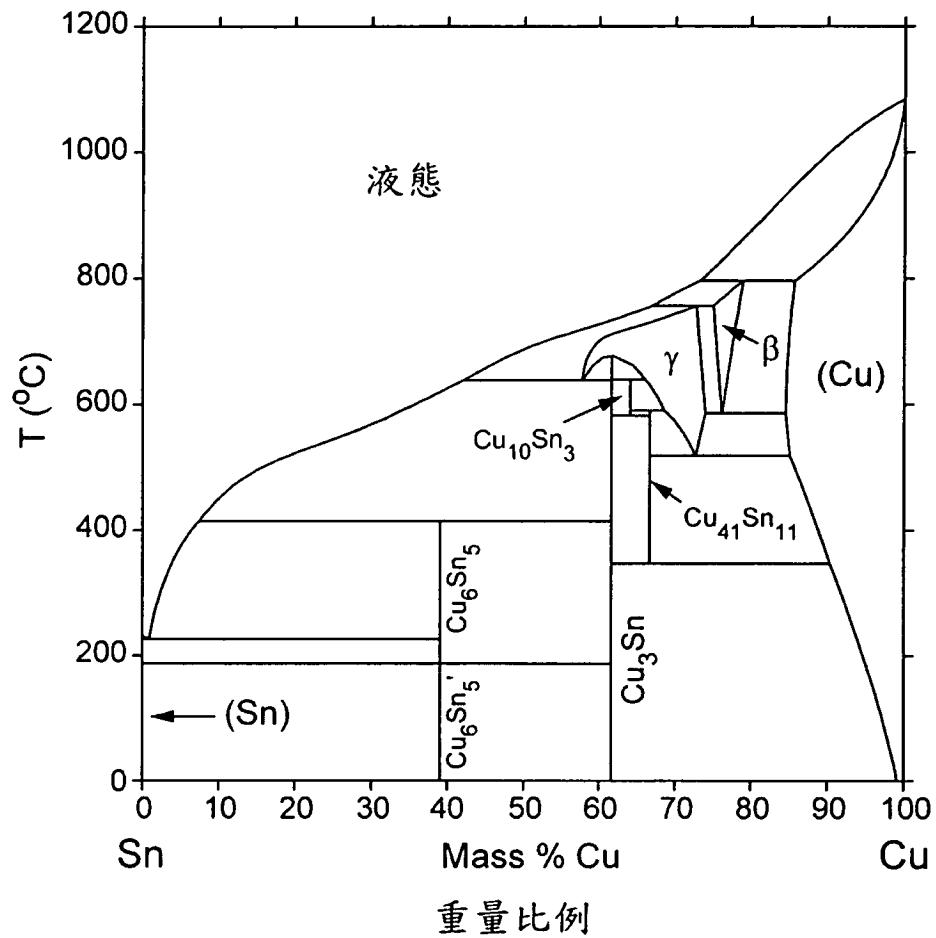


第3 (b) 圖

I476839



第4圖



第5圖