



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I506457 B

(45)公告日：中華民國 104 (2015) 年 11 月 01 日

(21)申請案號：103133579

(22)申請日：中華民國 103 (2014) 年 09 月 26 日

(51)Int. Cl. : G06F17/14 (2006.01)

(71)申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)  
新竹市大學路 1001 號

(72)發明人：陳紹基 CHEN, SAU GEE (TW)；王柏崙 WANG, BO WEI (TW)；黃紳睿 HUANG, SHEN JUI (TW)

(74)代理人：高玉駿；楊祺雄

(56)參考文獻：

TW 409212

CN 1292551C

CN 101833540B

US 4821224A

審查人員：吳家豪

申請專利範圍項數：10 項 圖式數：22 共 63 頁

(54)名稱

折疊式蝶形模組、管線式快速傅利葉轉換處理器及控制方法

FOLDED BUTTERFLY MODULE, PIPELINED FFT PROCESSOR AND CONTROL METHOD

(57)摘要

一種折疊式蝶形模組，執行基數為  $2^2$  的蝶形運算，且包含：一緩衝器，可操作以儲存第一及第二待儲存資料且輸出第一及第二儲存資料；一第一多工器，可操作以輸出第二儲存資料及輸入資料中的一個作為第一選擇資料；一蝶形運算器，對第一儲存資料及第一選擇資料做基數為 2 的蝶形運算，以產生運算資料及第二待儲存資料；一第二多工器，可操作以輸出輸入資料及運算資料中的一個作為第一待儲存資料；一第三多工器，可操作以輸出運算資料及第二儲存資料中的一個作為第二選擇資料；及一乘法器，產生等於第二選擇資料及預設旋轉資料之乘積的輸出資料。

A folded butterfly module performs a radix- $2^2$  butterfly operation, and includes: a buffer operable to store first and second to-be-stored data and output first and second stored data; a first multiplexer operable to output one of the second stored data and input data as first selection data; a butterfly operator performing a radix-2 butterfly operation on the first stored data and the first selection data to generate operation data and the second to-be-stored data; a second multiplexer operable to output one of the input data and the operation data as the first to-be-stored data; a third multiplexer operable to output one of the operation data and the second stored data as second selection data; and a multiplier generating output data that equal a product of the second selection data and predetermined twiddle data.

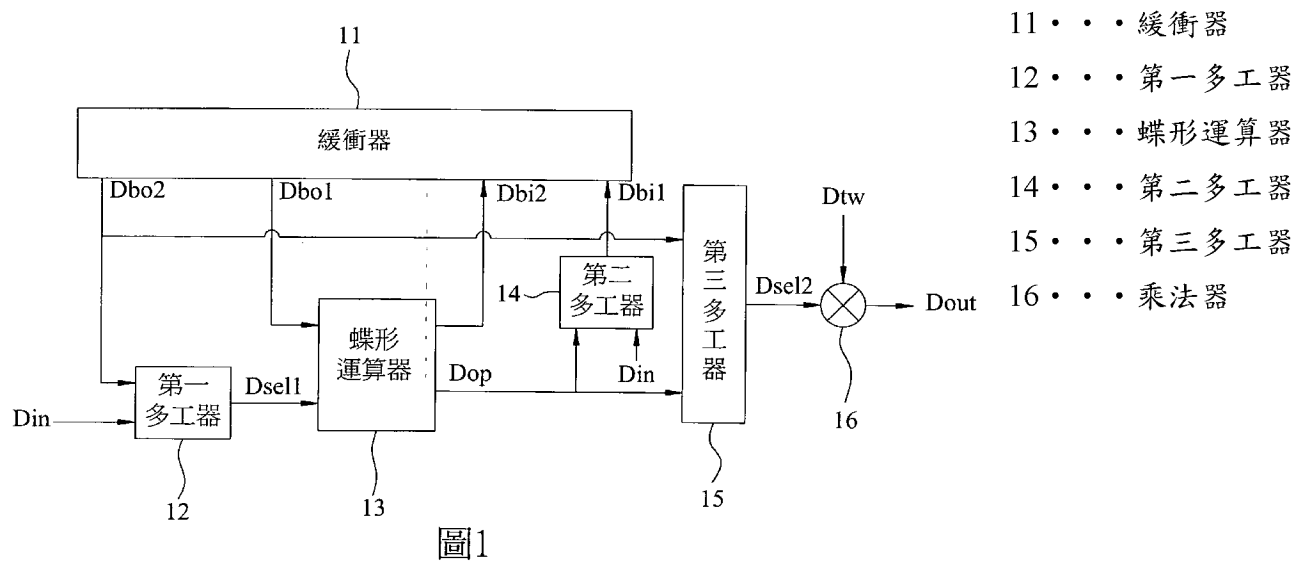


圖1

## 發明摘要

公告本

※ 申請案號：103133579

※ 申請日：103. 9. 26

※IPC 分類：G06F 17/14

(2006.01)

**【發明名稱】** 折疊式蝶形模組、管線式快速傅利葉轉換處理器及控制方法

folded butterfly module, pipelined FFT processor and control method

**【中文】**

一種折疊式蝶形模組，執行基數為  $2^2$  的蝶形運算，且包含：一緩衝器，可操作以儲存第一及第二待儲存資料且輸出第一及第二儲存資料；一第一多工器，可操作以輸出第二儲存資料及輸入資料中的一個作為第一選擇資料；一蝶形運算器，對第一儲存資料及第一選擇資料做基數為 2 的蝶形運算，以產生運算資料及第二待儲存資料；一第二多工器，可操作以輸出輸入資料及運算資料中的一個作為第一待儲存資料；一第三多工器，可操作以輸出運算資料及第二儲存資料中的一個作為第二選擇資料；及一乘法器，產生等於第二選擇資料及預設旋轉資料之乘積的輸出資料。

**【英文】**

A folded butterfly module performs a radix- $2^2$  butterfly operation, and includes: a buffer operable to store first and second to-be-stored data and output first and second stored

data; a first multiplexer operable to output one of the second stored data and input data as first selection data; a butterfly operator performing a radix-2 butterfly operation on the first stored data and the first selection data to generate operation data and the second to-be-stored data; a second multiplexer operable to output one of the input data and the operation data as the first to-be-stored data; a third multiplexer operable to output one of the operation data and the second stored data as second selection data; and a multiplier generating output data that equal a product of the second selection data and predetermined twiddle data.

**【代表圖】**

**【本案指定代表圖】：**圖（ 1 ）。

**【本代表圖之符號簡單說明】：**

11·····	緩衝器	14·····	第二多工器
12·····	第一多工器	15·····	第三多工器
13·····	蝶形運算器	16·····	乘法器

**【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：**

# 發明專利說明書

(本說明書格式、順序，請勿任意更動)

**【發明名稱】** 折疊式蝶形模組、管線式快速傅利葉轉換處理器及控制方法

folded butterfly module, pipelined FFT processor and control method

## **【技術領域】**

**【0001】** 本發明是有關於快速傅利葉轉換 (Fast Fourier Transform, FFT)，特別是指一種折疊式蝶形模組、一種管線式快速傅利葉轉換處理器及一種控制方法。

## **【先前技術】**

**【0002】** 雖然習知的管線式快速傅利葉轉換處理器有高產出 (high throughput) 的優點，但是其中的蝶形單元 (butterfly unit) 卻有使用率低的問題。因此，如何提高蝶形單元的使用率同時維持高產出是一個重要的課題。

## **【發明內容】**

**【0003】** 因此，本發明之目的即在提供一種折疊式蝶形模組、一種管線式快速傅利葉轉換處理器及一種控制方法，可以改善先前技術的缺點。

**【0004】** 於是，根據本發明的一層面，一種折疊式蝶形模組適用於執行基數為  $2^2$  的蝶形運算。該折疊式蝶形模組包含一緩衝器、一第一多工器、一蝶形運算器、一第二多工器、一第三多工器及一乘法器。該緩衝器接收第一待儲

存資料及第二待儲存資料，且可操作以儲存該第一待儲存資料及該第二待儲存資料且輸出第一儲存資料及第二儲存資料。該第一多工器耦接到該緩衝器以接收該第二儲存資料，適用於接收輸入資料，且可操作以輸出該第二儲存資料及該輸入資料中的一個作為第一選擇資料。該蝶形運算器耦接到該緩衝器及該第一多工器以分別接收該第一儲存資料及該第一選擇資料，且對該第一儲存資料及該第一選擇資料做基數為 2 的蝶形運算，以產生運算資料及該第二待儲存資料。該第二多工器耦接到該蝶形運算器及該緩衝器，適用於接收該輸入資料，從該蝶形運算器接收該運算資料，且可操作以輸出該輸入資料及該運算資料中的一個作為該第一待儲存資料。該第三多工器耦接到該蝶形運算器及該緩衝器以分別接收該運算資料及該第二儲存資料，且可操作以輸出該運算資料及該第二儲存資料中的一個作為第二選擇資料。該乘法器耦接到該第三多工器以接收該第二選擇資料，且產生等於該第二選擇資料及預設旋轉資料之乘積的輸出資料。

【0005】根據本發明的另一層面，一種管線式快速傅利葉轉換處理器適用於執行  $N$  點快速傅利葉轉換，其中， $N=2^K$ ，且  $K$  是大於或等於四的整數。該快速傅利葉轉換處理器包含  $M$  個串接的蝶形模組。當  $K$  是偶數時， $M=K/2$ ，每一蝶形模組執行基數為  $2^2$  的蝶形運算，且該等蝶形模組的第一個至第  $M-1$  個中的每一個是一如上所述的折疊式蝶形模組。當  $K$  是奇數時， $M=(K+1)/2$ ，該等蝶形模組中的該第一

個執行基數為 2 的蝶形運算，該等蝶形模組的第二個至第 M 個中的每一個執行基數為  $2^2$  的蝶形運算，且該等蝶形模組的該第二個至該第 M-1 個中的每一個是一如上所述的折疊式蝶形模組。

【0006】 根據本發明的又一層面，一種控制方法用於控制一如上所述的折疊式蝶形模組。該控制方法包含以下步驟：

(A) 控制該第二多工器輸出該輸入資料作為該第一待儲存資料，且控制該緩衝器儲存該第一待儲存資料；

(B) 控制該緩衝器輸出該第一儲存資料，控制該第一多工器輸出該輸入資料作為該第一選擇資料，控制該第二多工器輸出該運算資料作為該第一待儲存資料，且控制該緩衝器儲存該第一待儲存資料及該第二待儲存資料；

(C) 控制該緩衝器輸出該第一儲存資料及該第二儲存資料，控制該第一多工器輸出該第二儲存資料作為該第一選擇資料，控制該第二多工器輸出該輸入資料作為該第一待儲存資料，控制該第三多工器輸出該運算資料作為該第二選擇資料，且控制該緩衝器儲存該第一待儲存資料及該第二待儲存資料；及

(D) 控制該緩衝器輸出該第一儲存資料及該第二儲存資料，控制該第一多工器輸出該輸入資料作為該第一選擇資料，控制該第二多工器輸出該運算資料作為該第一待儲存資料，控制該第三多工器輸出該第二儲存資料作為該第二選擇資料，且控制該緩衝器儲存該第一待儲存資料及該第



二待儲存資料。

【0007】本發明之功效在於：利用該控制方法來控制該折疊式蝶形模組，可以使該蝶形運算器執行兩次基數為 2 的蝶形運算來完成一次基數為  $2^2$  的蝶形運算，從而提高該蝶形運算器的使用率。

### 【圖式簡單說明】

【0008】本發明之其他的特徵及功效，將於參照圖式的實施方式中清楚地呈現，其中：

圖 1 是一示意方塊圖，說明本發明折疊式蝶形模組的實施例；

圖 2 是一示意方塊圖，說明圖 1 所示實施例的一蝶形運算器的一實施態樣；

圖 3 與圖 4 是示意方塊圖，說明圖 1 所示實施例的蝶形運算器的另一實施態樣；

圖 5 是一示意方塊圖，說明圖 1 所示實施例的一緩衝器；

圖 6 是一示意方塊圖，說明本發明管線式快速傅利葉轉換處理器的第一實施例；

圖 7 是一示意圖，說明圖 6 所示實施例在執行 32 點快速傅利葉轉換時的資料流；

圖 8 是一示意方塊圖，說明圖 6 所示實施例的一第一蝶形模組；

圖 9 是一示意方塊圖，說明第一蝶形模組的一蝶形運算器；

圖 10、圖 11 與圖 12 是時序圖，說明第一蝶形模組的操作；

圖 13、圖 14 與圖 15 是時序圖，說明圖 6 所示實施例的一第二蝶形模組之操作；

圖 16 與圖 17 是時序圖，說明圖 6 所示實施例的一第三蝶形模組之操作；

圖 18 是一示意方塊圖，說明圖 6 所示實施例的一第四蝶形模組；

圖 19 是一時序圖，說明第四蝶形模組的操作；

圖 20 是一示意方塊圖，說明本發明管線式快速傅利葉轉換處理器的第二實施例；

圖 21 是一示意圖，說明圖 20 所示實施例在執行 16 點快速傅利葉轉換時的資料流；及

圖 22 是一示意方塊圖，說明圖 20 所示實施例的一第四蝶形模組。

### 【實施方式】

【0009】 在本發明被詳細描述之前，應當注意在以下的說明內容中，類似的元件是以相同的編號來表示。

【0010】 參閱圖 1，本發明折疊式蝶形模組的實施例適用於執行基數為  $2^2$  (radix- $2^2$ ) 的蝶形運算，且包含一緩衝器 11、一第一多工器 12、一蝶形運算器 13、一第二多工器 14、一第三多工器 15 及一乘法器 16。

【0011】 緩衝器 11 接收第一待儲存資料  $Dbi1$  及第二待儲存資料  $Dbi2$ ，且可操作以儲存第一待儲存資料  $Dbi1$  及第

二待儲存資料  $Dbi2$  且輸出第一儲存資料  $Db01$  及第二儲存資料  $Db02$ 。

【0012】 第一多工器 12 耦接到緩衝器 11 以接收第二儲存資料  $Db02$ ，適用於接收輸入資料  $Din$ ，且可操作以輸出第二儲存資料  $Db02$  及輸入資料  $Din$  中的一個作為第一選擇資料  $Dsel1$ 。

【0013】 蝶形運算器 13 耦接到緩衝器 11 及第一多工器 12 以分別接收第一儲存資料  $Db01$  及第一選擇資料  $Dsel1$ 。蝶形運算器 13 對第一儲存資料  $Db01$  及第一選擇資料  $Dsel1$  做基數為 2 ( $radix-2$ ) 的蝶形運算，以產生運算資料  $Dop$  及第二待儲存資料  $Dbi2$ 。

【0014】 第二多工器 14 耦接到蝶形運算器 13 及緩衝器 11，適用於接收輸入資料  $Din$ ，從蝶形運算器 13 接收運算資料  $Dop$ ，且可操作以輸出輸入資料  $Din$  及運算資料  $Dop$  中的一個作為第一待儲存資料  $Dbi1$ 。

【0015】 第三多工器 15 耦接到蝶形運算器 13 及緩衝器 11 以分別接收運算資料  $Dop$  及第二儲存資料  $Db02$ ，且可操作以輸出運算資料  $Dop$  及第二儲存資料  $Db02$  中的一個作為第二選擇資料  $Dsel2$ 。

【0016】 乘法器 16 耦接到第三多工器 15 以接收第二選擇資料  $Dsel2$ ，且產生等於第二選擇資料  $Dsel2$  及預設旋轉資料  $Dtw$  之乘積的輸出資料  $Dout$ 。

【0017】 在本實施例中，輸入資料  $Din$ 、第一待儲存資料  $Dbi1$ 、第二待儲存資料  $Dbi2$ 、第一儲存資料  $Db01$ 、第二儲

存資料  $Db_02$ 、第一選擇資料  $Ds_{e11}$ 、第二選擇資料  $Ds_{e12}$ 、運算資料  $Dop$ 、旋轉資料  $Dtw$  及輸出資料  $Dout$  中的每一個具有  $P$  個樣本，其中， $P=2^Q$ ， $Q$  為大於或等於零的整數，且當  $P \geq 2$ （即  $Q \geq 1$ ）時該等樣本並列。

【0018】 在本實施例中，蝶形運算器 13 有兩個實施態樣。第一個實施態樣如圖 2 所示。第二個實施態樣如圖 3 及圖 4 所示。

【0019】 參閱圖 2，在第一個實施態樣中，蝶形運算器 13 包括  $P$  個蝶形單元 131。當  $P=1$ （即  $Q=0$ ）時，第一儲存資料的樣本  $Db_01(0)$  及第一選擇資料的樣本  $Ds_{e11}(0)$  經蝶形單元 131 處理，以得到運算資料的樣本  $Dop(0)$  及第二待儲存資料的樣本  $Db_02(0)$ ，其中， $Dop(0)=Db_01(0)+Ds_{e11}(0)$ ，且  $Db_02(0)=\{Db_01(0)-Ds_{e11}(0)$  或  $-j[Db_01(0)-Ds_{e11}(0)]\}$ 。當  $P \geq 2$ （即  $Q \geq 1$ ）時，第一儲存資料及第一選擇資料的樣本  $Db_01(0) \sim Db_01(P-1)$ 、 $Ds_{e11}(0) \sim Ds_{e11}(P-1)$  被配對，且每一對  $Db_01(z)$ 、 $Ds_{e11}(z)$  經一相對應蝶形單元 131 處理，以得到運算資料中的一相對應樣本  $Dop(z)$  及第二待儲存資料中的一相對應樣本  $Db_02(z)$ ，其中， $0 \leq z \leq P-1$ ， $Dop(z)=Db_01(z)+Ds_{e11}(z)$ ，且  $Db_02(z)=\{Db_01(z)-Ds_{e11}(z)$  或  $-j[Db_01(z)-Ds_{e11}(z)]\}$ 。

【0020】 參閱圖 3 與圖 4，不同於第一個實施態樣，在第二個實施態樣中， $P \geq 8$ （即  $Q \geq 3$ ），且蝶形運算器 13 還包括一交換單元 132。圖 3 及圖 4 畫出蝶形運算器 13 在  $P=8$ （即  $Q=3$ ）時的架構。交換單元 132 可操作以改變第一儲存

資料及第一選擇資料的樣本  $Dbol(0)\sim Dbol(P-1)$ 、 $Dsell(0)\sim Dsell(P-1)$ 的配對關係。當  $P=8$  (即  $Q=3$ ) 時，如圖 3 所示，第一種配對關係為第一儲存資料的樣本  $Dbol(z)$  與第一選擇資料的樣本  $Dsell(z)$  配成對，其中， $0\leq z\leq 7$ ，而如圖 4 所示，第二種配對關係為第一儲存資料的樣本  $Dbol(z)$ 、 $Dbol(z+4)$  配成對，且第一選擇資料的樣本  $Dsell(z)$ 、 $Dsell(z+4)$  配成對，其中， $0\leq z\leq 3$ 。由於在  $P\geq 16$  (即  $Q\geq 4$ ) 時交換單元 132 如何改變第一儲存資料及第一選擇資料的樣本  $Dbol(0)\sim Dbol(P-1)$ 、 $Dsell(0)\sim Dsell(P-1)$  的配對關係可以從前述說明推知，因此將不多加說明。

【0021】參閱圖 5，在本實施例中，緩衝器 11 包括一第一緩衝單元 111、一第二緩衝單元 112、一第三緩衝單元 113、一第四緩衝單元 114、一第一交換單元 115 及一第二交換單元 116。每一緩衝單元 111~114 可操作以儲存其接收到的資料且輸出其儲存的資料。第一交換單元 115 耦接到第一緩衝單元至第四緩衝單元 111~114，接收第一待儲存資料  $Dbi1$  及第二待儲存資料  $Dbi2$ ，且將第一待儲存資料  $Dbi1$  及第二待儲存資料  $Dbi2$  分別輸出到第一緩衝單元至第四緩衝單元 111~114 中的兩者。第二交換單元 116 耦接到第一緩衝單元至第四緩衝單元 111~114 以接收其等輸出的資料，且可操作以輸出從第一緩衝單元至第四緩衝單元 111~114 中的兩者接收到的資料分別作為第一儲存資料  $Dbol$  及第二儲存資料  $Dbol2$ 。

【0022】參閱圖 6 與圖 7，本發明管線式快速傅利葉轉換

處理器的第一實施例適用於執行  $N$  點快速傅利葉轉換，其中， $N=2^k$ ，且  $k$  是大於四的奇整數。管線式快速傅利葉轉換處理器包括  $M$  個串接的蝶形模組 20，其中， $M=(k+1)/2$ 。圖 6 畫出  $M=4$ （即  $k=7$ ， $N=128$ ）時的架構。圖 7 畫出  $M=3$ （即  $k=5$ ， $N=32$ ）時的資料流。蝶形模組 20 中的第一個執行基數為 2 的蝶形運算。蝶形模組 20 中的第二個至第  $M$  個執行基數為  $2^2$  的蝶形運算。蝶形模組的第二個至第  $M-1$  個中的每一個是一如圖 1 所示的折疊式蝶形模組。以下以  $M=4$ （即  $k=7$ ， $N=128$ ）為例來詳細說明本實施例。由於  $M$  為其它數值時的情況可以從以下說明推知，因此將不多加說明。此外，以下將蝶形模組 20 中的第  $z$  個稱為第  $z$  蝶形模組 21~24，其中， $1 \leq z \leq 4$ 。

**【0023】** 參閱圖 8 與圖 9，第一蝶形模組 21 執行基數為 2 的蝶形運算，且包含一緩衝器 31、一蝶形運算器 32、一第一多工器 33、一第二多工器 34 及一乘法器 35。緩衝器 31 接收待儲存資料  $Dbi$ ，且可操作以儲存待儲存資料  $Dbi$  且輸出儲存資料  $Db0$ 。蝶形運算器 32 耦接到緩衝器 31 以接收儲存資料  $Db0$ ，適用於接收輸入資料  $Din$ ，且對儲存資料  $Db0$  及輸入資料  $Din$  做基數為 2 的蝶形運算，以產生第一運算資料  $Dop1$  及第二運算資料  $Dop2$ 。第一多工器 33 耦接到蝶形運算器 32 及緩衝器 31，適用於接收輸入資料  $Din$ ，從蝶形運算器 32 接收第二運算資料  $Dop2$ ，且可操作以輸出輸入資料  $Din$  及第二運算資料  $Dop2$  中的一個作為待儲存資料  $Dbi$ 。第二多工器 34 耦接到緩衝器 31 及蝶形運算器

32 以分別接收儲存資料 Dbo 及第一運算資料 Dop1，且可操作以輸出儲存資料 Dbo 及第一運算資料 Dop1 中的一個作為選擇資料 Dsel。乘法器 35 耦接到第二多工器 34 以接收選擇資料 Dsel，且產生等於選擇資料 Dsel 及預設旋轉資料 Dtw 之乘積的輸出資料 Dout。

【0024】 在本實施例中，第一蝶形模組 21 的輸入資料 Din、待儲存資料 Dbi、儲存資料 Dbo、第一運算資料 Dop1、第二運算資料 Dop2、選擇資料 Dsel、旋轉資料 Dtw 及輸出資料 Dout 中的每一個具有四個並列的樣本。

【0025】 在本實施例中，第一蝶形模組 21 的蝶形運算器 32 包括四個蝶形單元 321。儲存資料及輸入資料的樣本 Dbo(0)~Dbo(3)、Din(0)~Din(3)被配對，且每一對 Dbo(z)、Din(z)經一相對應蝶形單元 321 處理，以得到第一運算資料中的一相對應樣本 Dop1(z)及第二運算資料中的一相對應樣本 Dop2(z)，其中， $0 \leq z \leq 3$ ， $Dop1(z) = Dbo(z) + Din(z)$ ，且  $Dop2(z) = Dbo(z) - Din(z)$ 。

【0026】 在本實施例中，第一蝶形模組 21 的緩衝器 31 包括一第一緩衝單元 311、一第二緩衝單元 312 及一多工單元 313。每一緩衝單元 311、312 是一單埠記憶體(single-port memory)，具有八個儲存位置 Y0~Y7，接收待儲存資料 Dbi，且可操作以儲存待儲存資料 Dbi 且輸出其儲存的資料。多工單元 313 耦接到第一緩衝單元 311 及第二緩衝單元 312 以接收其等輸出的資料，且可操作以輸出從第一緩衝單元 311 及第二緩衝單元 312 中的一個接收到的資料作為儲存資

料  $Db_0$ 。

【0027】 參閱圖 8 與圖 10 至圖 12，以下說明如何控制第一蝶形模組 21。在圖 10 至圖 12 中， $W_z$  表示緩衝器 31 受控制將待儲存資料  $Db_i$  存入第一緩衝單元 311 及第二緩衝單元 312 中的一個的儲存位置  $Y_z$ ，且  $R_z$  表示緩衝器 31 受控制輸出第一緩衝單元 311 及第二緩衝單元 312 中的一個的儲存位置  $Y_z$  所儲存的資料作為儲存資料  $Db_0$ ，其中， $0 \leq z \leq 7$ 。

【0028】 如圖 10 所示，在時脈週期  $T_0 \sim T_{15}$  中，依序提供一第一符元的一百二十八個原始樣本中的第一個至第六十四個  $x(0) \sim x(63)$  作為輸入資料  $D_{in}$ ，控制第一多工器 33 輸出輸入資料  $D_{in}$  作為待儲存資料  $Db_i$ ，且控制緩衝器 31 儲存待儲存資料  $Db_i$ ，使得第一符元的原始樣本中的第一個至第六十四個  $x(0) \sim x(63)$  被儲存在緩衝器 31 中。

【0029】 如圖 11 所示，在時脈週期  $T_{16} \sim T_{31}$  中，依序提供第一符元的原始樣本中的第六十五個至第一百二十八個  $x(64) \sim x(127)$  作為輸入資料  $D_{in}$ ，控制緩衝器 31 依序輸出第一符元的原始樣本中的第一個至第六十四個  $x(0) \sim x(63)$  作為儲存資料  $Db_0$ ，控制第一多工器 33 輸出第二運算資料  $D_{op2}$  作為待儲存資料  $Db_i$ ，控制第二多工器 34 輸出第一運算資料  $D_{op1}$  作為選擇資料  $D_{sel}$ ，且控制緩衝器 31 儲存待儲存資料  $Db_i$ ，使得根據第一符元的原始樣本  $x(0) \sim x(127)$ ，蝶形運算器 32 依序得到關聯於第一符元的一百二十八個最終樣本中的第一個至第六十四個  $f(0) \sim f(63)$  作為第一運



算資料  $Dop1$ ，且依序得到關聯於第一符元的最終樣本中的第六十五個至第一百二十八個  $f(64)\sim f(127)$  作為第二運算資料  $Dop2$ ，使得乘法器 35 根據關聯於第一符元的最終樣本中的第一個至第六十四個  $f(0)\sim f(63)$  依序得到關聯於第一符元的一百二十八個輸出樣本中的第一個至第六十四個  $a(0)\sim a(63)$  作為輸出資料  $Dout$ ，且使得關聯於第一符元的最終樣本中的第六十五個至第一百二十八個  $f(64)\sim f(127)$  被儲存在緩衝器 31 中。此處， $f(z)=x(z)+x(z+64)$ ， $f(z+64)=x(z)-x(z+64)$ ，且  $a(z)=f(z)$ ，其中， $0\leq z\leq 63$ 。

【0030】如圖 12 所示，在時脈週期  $T32\sim T47$  中，依序提供一第二符元的一百二十八個原始樣本中的第一個至第六十四個  $x(0)\sim x(63)$  作為輸入資料  $Din$ ，控制緩衝器 31 依序輸出關聯於第一符元的最終樣本中的第六十五個至第一百二十八個  $f(64)\sim f(127)$  作為儲存資料  $Db0$ ，控制第一多工器 33 輸出輸入資料  $Din$  作為待儲存資料  $Dbi$ ，控制第二多工器 34 輸出儲存資料  $Db0$  作為選擇資料  $Dsel$ ，且控制緩衝器 31 儲存待儲存資料  $Dbi$ ，使得乘法器 35 根據關聯於第一符元的最終樣本中的第六十五個至第一百二十八個  $f(64)\sim f(127)$  依序得到關聯於第一符元的輸出樣本中的第六十五個至第一百二十八個  $a(64)\sim a(127)$  作為輸出資料  $Dout$ ，且使得第二符元的原始樣本中的第一個至第六十四個  $x(0)\sim x(63)$  被儲存在緩衝器 31 中。此處， $a(z+64)=f(z+64)\times W^z$ ，其中， $0\leq z\leq 63$ ，且  $W^z=e^{-j(2\pi z/128)}$ 。

【0031】第一蝶形模組 21 所產生的關聯於第一符元的輸

出樣本  $a(0)\sim a(127)$  是第一符元的原始樣本  $x(0)\sim x(127)$  經基數為 2 的蝶形運算所得到的，且以下稱為第一符元的第一級處理樣本。由於後續如何控制第一蝶形模組 21 以產生第  $z$  符元的第一級處理樣本  $a(0)\sim a(127)$  可以依前述說明類推，因此將不多加說明，其中， $z\geq 2$ 。

【0032】 值得注意的是，在本實施例中，第一蝶形模組 21 的緩衝器 31 經適當控制以從時脈週期  $T15$  開始同時進行以下動作：(1)將待儲存資料  $Dbi$  存入第一緩衝單元 311 及第二緩衝單元 312 中的一個，及(2)從第一緩衝單元 311 及第二緩衝單元 312 中的另一個輸出儲存資料  $Db0$ ，因此，第一緩衝單元 311 及第二緩衝單元 312 中的每一個能以單埠記憶體來實現，以降低緩衝器 31 所佔的面積。但是在其它實施例中，緩衝器 31 也能以一多埠記憶體 (multi-port memory) 來實現。

【0033】 參閱圖 6，第二蝶形模組 22 及第三蝶形模組 23 中的每一個執行基數為  $2^2$  的蝶形運算，且是以圖 1、圖 2 及圖 5 所示的折疊式蝶形模組來實現，其中， $P=4$ 。參閱圖 5 與圖 6，在本實施例中，對於第二蝶形模組 22 的緩衝器 11 而言，第一緩衝單元至第四緩衝單元 111~114 中的每一個是一單埠記憶體，且具有四個儲存位置  $Y0\sim Y3$ ，且對於第三蝶形模組 23 的緩衝器 11 而言，第一緩衝單元 111 及第四緩衝單元 114 中的每一個是一單埠記憶體，且具有一儲存位置  $Y0$ ，第二緩衝單元 112 及第三緩衝單元 113 中的每一個是一單埠暫存器群組 (single-port register file)。

【0034】 參閱圖 1 與圖 13 至圖 15，以下說明如何控制第二蝶形模組 22（見圖 6）。在圖 13 至圖 15 中， $Wz$  表示緩衝器 11 受控制將第一待儲存資料  $Dbi1$  及第二待儲存資料  $Dbi2$  中的一個存入第一緩衝單元至第四緩衝單元 111~114 中的一個的儲存位置  $Yz$ ，且  $Rz$  表示緩衝器 11 受控制輸出第一緩衝單元至第四緩衝單元 111~114 中的一個的儲存位置  $Yz$  所儲存的資料作為第一儲存資料  $Db01$  及第二儲存資料  $Db02$  中的一個，其中， $0 \leq z \leq 3$ 。此外，第一符元的第一級處理樣本  $a(0) \sim a(127)$  被分成一包括樣本  $a(0) \sim a(63)$  的第一群組，及一包括樣本  $a(64) \sim a(127)$  的第二群組，第二符元的第一級處理樣本  $a(0) \sim a(127)$  被分成一包括樣本  $a(0) \sim a(63)$  的第三群組，及一包括樣本  $a(64) \sim a(127)$  的第四群組，後面依此類推。

【0035】 如圖 13 所示，在時脈週期  $T16 \sim T23$  中，依序提供第一群組的六十四個樣本中的第一個至第三十二個  $a(0) \sim a(31)$  作為輸入資料  $Din$ ，控制第二多工器 14 輸出輸入資料  $Din$  作為第一待儲存資料  $Dbi1$ ，且控制緩衝器 11 儲存第一待儲存資料  $Dbi1$ ，使得第一群組的樣本中的第一個至第三十二個  $a(0) \sim a(31)$  被儲存在緩衝器 11 中。

【0036】 如圖 13 所示，在時脈週期  $T24 \sim T31$  中，依序提供第一群組的樣本中的第三十三個至第六十四個  $a(32) \sim a(63)$  作為輸入資料  $Din$ ，控制緩衝器 11 依序輸出第一群組的樣本中的第一個至第三十二個  $a(0) \sim a(31)$  作為第一儲存資料  $Db01$ ，控制第一多工器 12 輸出輸入資料  $Din$

作為第一選擇資料  $D_{sel1}$ ，控制第二多工器 14 輸出運算資料  $D_{op}$  作為第一待儲存資料  $Dbi1$ ，且控制緩衝器 11 儲存第一待儲存資料  $Dbi1$  及第二待儲存資料  $Dbi2$ ，使得根據第一群組的樣本  $a(0)\sim a(63)$ ，蝶形運算器 13 依序得到關聯於第一群組的六十四個中間樣本中的第一個至第三十二個  $i(0)\sim i(31)$  作為運算資料  $D_{op}$ ，且依序得到關聯於第一群組的中間樣本中的第三十三個至第六十四個  $i(32)\sim i(63)$  作為第二待儲存資料  $Dbi2$ ，且使得關聯於第一群組的中間樣本  $i(0)\sim i(63)$  被儲存在緩衝器 11 中。此處， $i(z1)=a(z1)+a(z1+32)$ ， $i(z2+32)=a(z2)-a(z2+32)$ ，且  $i(z3+32)=-j[a(z3)-a(z3+32)]$ ，其中， $0\leq z1\leq 31$ ， $0\leq z2\leq 15$ ，且  $16\leq z3\leq 31$ 。

【0037】如圖 14 所示，在時脈週期  $T32\sim T39$  中，依序提供第二群組的六十四個樣本中的第一個至第三十二個  $a(64)\sim a(95)$  作為輸入資料  $D_{in}$ ，控制緩衝器 11 依序輸出關聯於第一群組的中間樣本中的第一個至第十六個及第三十三個至第四十八個  $i(0)\sim i(15)$ 、 $i(32)\sim i(47)$  作為第一儲存資料  $Db01$ ，且依序輸出關聯於第一群組的中間樣本中的第十七個至第三十二個及第四十九個至第六十四個  $i(16)\sim i(31)$ 、 $i(48)\sim i(63)$  作為第二儲存資料  $Db02$ ，控制第一多工器 12 輸出第二儲存資料  $Db02$  作為第一選擇資料  $D_{sel1}$ ，控制第二多工器 14 輸出輸入資料  $D_{in}$  作為第一待儲存資料  $Dbi1$ ，控制第三多工器 15 輸出運算資料  $D_{op}$  作為第二選擇資料  $D_{sel2}$ ，且控制緩衝器 11 儲存第一待儲存資料  $Dbi1$  及第二

待儲存資料  $Dbi2$ ，使得根據關聯於第一群組的中間樣本  $i(0)\sim i(64)$ ，蝶形運算器 13 依序得到關聯於第一群組的六十四個最終樣本中的第一個至第十六個及第三十三個至第四十八個  $f(0)\sim f(15)$ 、 $f(32)\sim f(47)$  作為運算資料  $Dop$ ，且依序得到關聯於第一群組的最終樣本中的第十七個至第三十二個及第四十九個至第六十四個  $f(16)\sim f(31)$ 、 $f(48)\sim f(63)$  作為第二待儲存資料  $Dbi2$ ，使得乘法器 16 根據關聯於第一群組的最終樣本中的第一個至第十六個及第三十三個至第四十八個  $f(0)\sim f(15)$ 、 $f(32)\sim f(47)$  依序得到關聯於第一群組的六十四個輸出樣本中的第一個至第十六個及第三十三個至第四十八個  $b(0)\sim b(15)$ 、 $b(32)\sim b(47)$  作為輸出資料  $Dout$ ，且使得第二群組的樣本中的第一個至第三十二個  $a(64)\sim a(95)$  及關聯於第一群組的最終樣本中的第十七個至第三十二個與第四十九個至第六十四個  $f(16)\sim f(31)$ 、 $f(48)\sim f(63)$  被儲存在緩衝器 11 中。此處， $f(z1)=i(z1)+i(z1+16)$ ， $f(z1+16)=i(z1)-i(z1+16)$ ， $f(z1+32)=i(z1+32)+i(z1+48)$ ， $f(z1+48)=i(z1+32)-i(z1+48)$ ， $b(z1)=f(z1)$ ，且  $b(z1+32)=f(z1+32)\times W^{2z1}$ ，其中， $0\leq z1\leq 15$ 。

【0038】如圖 14 所示，在時脈週期  $T40\sim T47$  中，依序提供第二群組的樣本中的第三十三個至第六十四個  $a(96)\sim a(127)$  作為輸入資料  $Din$ ，控制緩衝器 11 依序輸出第二群組的樣本中的第一個至第三十二個  $a(64)\sim a(95)$  作為第一儲存資料  $Dbol$ ，且依序輸出關聯於第一群組的最終樣本中的第十七個至第三十二個及第四十九個至第六十四個

$f(16)\sim f(31)$ 、 $f(48)\sim f(63)$ 作為第二儲存資料  $Db02$ ，控制第一多工器 12 輸出輸入資料  $Din$  作為第一選擇資料  $Dsel1$ ，控制第二多工器 14 輸出運算資料  $Dop$  作為第一待儲存資料  $Dbi1$ ，控制第三多工器 15 輸出第二儲存資料  $Db02$  作為第二選擇資料  $Dsel2$ ，且控制緩衝器 11 儲存第一待儲存資料  $Dbi1$  及第二待儲存資料  $Dbi2$ ，使得根據第二群組的樣本  $a(64)\sim a(127)$ ，蝶形運算器 13 依序得到關聯於第二群組的六十四個中間樣本中的第一個至第三十二個  $i(64)\sim i(95)$  作為運算資料  $Dop$ ，且依序得到關聯於第二群組的中間樣本中的第三十三個至第六十四個  $i(96)\sim i(127)$  作為第二待儲存資料  $Dbi2$ ，使得乘法器 16 根據關聯於第一群組的最終樣本中的第十七個至第三十二個及第四十九個至第六十四個  $f(16)\sim f(31)$ 、 $f(48)\sim f(63)$  依序得到關聯於第一群組的輸出樣本中的第十七個至第三十二個及第四十九個至第六十四個  $b(16)\sim b(31)$ 、 $b(48)\sim b(63)$  作為輸出資料  $Dout$ ，且使得關聯於第二群組的中間樣本  $i(64)\sim i(127)$  被儲存在緩衝器 11 中。

此處， $i(z1+64)=a(z1+64)+a(z1+96)$ ，  
 $i(z2+96)=a(z2+64)-a(z2+96)$ ，  
 $i(z3+96)=-j[a(z3+64)-a(z3+96)]$ ， $b(z2+16)=f(z2+16)\times W^{4z2}$ ，  
 且  $b(z2+48)=f(z2+48)\times W^{6z2}$ ，其中， $0\leq z1\leq 31$ ， $0\leq z2\leq 15$ ，  
 且  $16\leq z3\leq 31$ 。

【0039】如圖 15 所示，在時脈週期  $T48\sim T55$  中，依序提供第三群組的六十四個樣本中的第一個至第三十二個  $a(0)\sim a(31)$  作為輸入資料  $Din$ ，控制緩衝器 11 依序輸出關聯

於第二群組的中間樣本中的第一個至第十六個及第三十三個至第四十八個  $i(64)\sim i(79)$ 、 $i(96)\sim i(111)$ 作為第一儲存資料  $Db01$ ，且依序輸出關聯於第二群組的中間樣本中的第十七個至第三十二個及第四十九個至第六十四個  $i(80)\sim i(95)$ 、 $i(112)\sim i(127)$ 作為第二儲存資料  $Db02$ ，控制第一多工器 12 輸出第二儲存資料  $Db02$  作為第一選擇資料  $Dsel1$ ，控制第二多工器 14 輸出輸入資料  $Din$  作為第一待儲存資料  $Dbi1$ ，控制第三多工器 15 輸出運算資料  $Dop$  作為第二選擇資料  $Dsel2$ ，且控制緩衝器 11 儲存第一待儲存資料  $Dbi1$  及第二待儲存資料  $Dbi2$ ，使得根據關聯於第二群組的中間樣本  $i(64)\sim i(127)$ ，蝶形運算器 13 依序得到關聯於第二群組的六十四個最終樣本中的第一個至第十六個及第三十三個至第四十八個  $f(64)\sim f(79)$ 、 $f(96)\sim f(111)$ 作為運算資料  $Dop$ ，且依序得到關聯於第二群組的最終樣本中的第十七個至第三十二個及第四十九個至第六十四個  $f(80)\sim f(95)$ 、 $f(112)\sim f(127)$ 作為第二待儲存資料  $Dbi2$ ，使得乘法器 16 根據關聯於第二群組的最終樣本中的第一個至第十六個及第三十三個至第四十八個  $f(64)\sim f(79)$ 、 $f(96)\sim f(111)$ 依序得到關聯於第二群組的六十四個輸出樣本中的第一個至第十六個及第三十三個至第四十八個  $b(64)\sim b(79)$ 、 $b(96)\sim b(111)$ 作為輸出資料  $Dout$ ，且使得第三群組的樣本中的第一個至第三十二個  $a(0)\sim a(31)$ 及關聯於第二群組的最終樣本中的第十七個至第三十二個與第四十九個至第六十四個  $f(80)\sim f(95)$ 、 $f(112)\sim f(127)$ 被儲存在緩衝器 11 中。此處，

$$f(z1+64)=i(z1+64)+i(z1+80) \quad , \quad f(z1+80)=i(z1+64)-i(z1+80)$$

$$, \quad f(z1+96)=i(z1+96)+i(z1+112) \quad ,$$

$$f(z1+112)=i(z1+96)-i(z1+112) \quad , \quad b(z1+64)=f(z1+64) \quad , \quad \text{且}$$

$$b(z1+96)=f(z1+96) \times W^{2z1} \quad , \quad \text{其中} \quad , \quad 0 \leq z1 \leq 15 \quad .$$

【0040】 如圖 15 所示，在時脈週期 T56~T63 中，依序提供第三群組的樣本中的第三十三個至第六十四個  $a(32) \sim a(63)$  作為輸入資料  $D_{in}$ ，控制緩衝器 11 依序輸出第三群組的樣本中的第一個至第三十二個  $a(0) \sim a(31)$  作為第一儲存資料  $D_{b01}$ ，且依序輸出關聯於第二群組的最終樣本中的第十七個至第三十二個及第四十九個至第六十四個  $f(80) \sim f(95)$ 、 $f(112) \sim f(127)$  作為第二儲存資料  $D_{b02}$ ，控制第一多工器 12 輸出輸入資料  $D_{in}$  作為第一選擇資料  $D_{sel1}$ ，控制第二多工器 14 輸出運算資料  $D_{op}$  作為第一待儲存資料  $D_{bi1}$ ，控制第三多工器 15 輸出第二儲存資料  $D_{b02}$  作為第二選擇資料  $D_{sel2}$ ，且控制緩衝器 11 儲存第一待儲存資料  $D_{bi1}$  及第二待儲存資料  $D_{bi2}$ ，使得根據第三群組的樣本  $a(0) \sim a(63)$ ，蝶形運算器 13 依序得到關聯於第三群組的六十四個中間樣本中的第一個至第三十二個  $i(0) \sim i(31)$  作為運算資料  $D_{op}$ ，且依序得到關聯於第三群組的中間樣本中的第三十三個至第六十四個  $i(32) \sim i(63)$  作為第二待儲存資料  $D_{bi2}$ ，使得乘法器 16 根據關聯於第二群組的最終樣本中的第十七個至第三十二個及第四十九個至第六十四個  $f(80) \sim f(95)$ 、 $f(112) \sim f(127)$  依序得到關聯於第二群組的輸出樣本中的第十七個至第三十二個及第四十九個至第六十四



個  $b(80)\sim b(95)$ 、 $b(112)\sim b(127)$ 作為輸出資料  $D_{out}$ ，且使得關聯於第三群組的中間樣本  $i(0)\sim i(63)$ 被儲存在緩衝器 11 中。此處， $i(z_1)=a(z_1)+a(z_1+32)$ ， $i(z_2+32)=a(z_2)-a(z_2+32)$ ， $i(z_3+32)=-j[a(z_3)-a(z_3+32)]$ ， $b(z_2+80)=f(z_2+80)\times W^{4z_2}$ ，且  $b(z_2+112)=f(z_2+112)\times W^{6z_2}$ ，其中， $0\leq z_1\leq 31$ ， $0\leq z_2\leq 15$ ，且  $16\leq z_3\leq 31$ 。

【0041】第二蝶形模組 22（見圖 6）所產生的關聯於第一群組及第二群組的輸出樣本  $b(0)\sim b(127)$ 是第一符元的第一級處理樣本  $a(0)\sim a(127)$ 經基數為  $2^2$ 的蝶形運算所得到的，且以下稱為第一符元的第二級處理樣本。由於後續如何控制第二蝶形模組 22（見圖 6）以產生第  $z$  符元的第二級處理樣本  $b(0)\sim b(127)$ 可以依前述說明類推，因此將不多加說明，其中， $z\geq 2$ 。

【0042】值得注意的是，在本實施例中，第二蝶形模組 22（見圖 6）的緩衝器 11 經適當控制以從時脈週期  $T_{31}$  開始同時進行以下動作：(1)將第一待儲存資料  $D_{bi1}$  及第二待儲存資料  $D_{bi2}$  分別存入第一緩衝單元至第四緩衝單元 111~114 中的兩個，及(2)從第一緩衝單元至第四緩衝單元 111~114 中的另兩個分別輸出第一儲存資料  $D_{bo1}$  及第二儲存資料  $D_{bo2}$ ，因此，第一緩衝單元至第四緩衝單元 111~114 中的每一個能以單埠記憶體來實現，以降低緩衝器 11 所佔的面積。但是在其它實施例中，緩衝器 11 也能以一多埠記憶體來實現。

【0043】參閱圖 1、圖 16 與圖 17，以下說明如何控制第

三蝶形模組 23 (見圖 6)。在圖 15 與圖 16 中，W0 表示緩衝器 11 受控制將第一待儲存資料 Dbi1 及第二待儲存資料 Dbi2 中的一個存入第一緩衝單元 111 及第四緩衝單元 114 中的一個的儲存位置 Y0，R0 表示緩衝器 11 受控制輸出第一緩衝單元 111 及第四緩衝單元 114 中的一個的儲存位置 Y0 所儲存的資料作為第一儲存資料 Dbo1 及第二儲存資料 Dbo2 中的一個，且 W 表示緩衝器 11 將第一待儲存資料 Dbi1 及第二待儲存資料 Dbi2 中的一個存入第二緩衝單元 112 及第三緩衝單元 113 中的一個。此外，第一符元的第二級處理樣本  $b(0)\sim b(127)$  被分成一包括樣本  $b(0)\sim b(15)$  的第一群組、一包括樣本  $b(32)\sim b(47)$  的第二群組、一包括樣本  $b(16)\sim b(31)$  的第三群組、一包括樣本  $b(48)\sim b(63)$  的第四群組、一包括樣本  $b(64)\sim b(79)$  的第五群組、一包括樣本  $b(96)\sim b(111)$  的第六群組、一包括樣本  $b(80)\sim b(95)$  的第七群組，及一包括樣本  $b(112)\sim b(127)$  的第八群組，第二符元的第二級處理樣本  $b(0)\sim b(127)$  被分成一包括樣本  $b(0)\sim b(15)$  的第九群組、一包括樣本  $b(32)\sim b(47)$  的第十群組、一包括樣本  $b(16)\sim b(31)$  的第十一群組、一包括樣本  $b(48)\sim b(63)$  的第十二群組、一包括樣本  $b(64)\sim b(79)$  的第十三群組、一包括樣本  $b(96)\sim b(111)$  的第十四群組、一包括樣本  $b(80)\sim b(95)$  的第十五群組，及一包括樣本  $b(112)\sim b(127)$  的第十六群組，後面依此類推。

**【0044】** 如圖 16 所示，在時脈週期 T32、T33 中，依序提供第一群組的十六個樣本中的第一個至第八個  $b(0)\sim b(7)$

作為輸入資料  $D_{in}$ ，控制第二多工器 14 輸出輸入資料  $D_{in}$  作為第一待儲存資料  $Dbi1$ ，且控制緩衝器 11 儲存第一待儲存資料  $Dbi1$ ，使得第一群組的樣本中的第一個至第八個  $b(0)\sim b(7)$  被儲存在緩衝器 11 中。

【0045】 如圖 16 所示，在時脈週期  $T34$ 、 $T35$  中，依序提供第一群組的樣本中的第九個至第十六個  $b(8)\sim b(15)$  作為輸入資料  $D_{in}$ ，控制緩衝器 11 依序輸出第一群組的樣本中的第一個至第八個  $b(0)\sim b(7)$  作為第一儲存資料  $Dbol$ ，控制第一多工器 12 輸出輸入資料  $D_{in}$  作為第一選擇資料  $D_{sel1}$ ，控制第二多工器 14 輸出運算資料  $D_{op}$  作為第一待儲存資料  $Dbi1$ ，且控制緩衝器 11 儲存第一待儲存資料  $Dbi1$  及第二待儲存資料  $Dbi2$ ，使得根據第一群組的樣本  $b(0)\sim b(15)$ ，蝶形運算器 13 依序得到關聯於第一群組的十六個中間樣本中的第一個至第八個  $i(0)\sim i(7)$  作為運算資料  $D_{op}$ ，且依序得到關聯於第一群組的中間樣本中的第九個至第十六個  $i(8)\sim i(15)$  作為第二待儲存資料  $Dbi2$ ，且使得關聯於第一群組的中間樣本  $i(0)\sim i(15)$  被儲存在緩衝器 11 中。此處， $i(z1)=b(z1)+b(z1+8)$ ， $i(z2+8)=b(z2)-b(z2+8)$ ，且  $i(z3+8)=-j[b(z3)-b(z3+8)]$ ，其中， $0\leq z1\leq 7$ ， $0\leq z2\leq 3$ ，且  $4\leq z3\leq 7$ 。

【0046】 如圖 16 所示，在時脈週期  $T36$ 、 $T37$  中，依序提供第二群組的十六個樣本中的第一個至第八個  $b(32)\sim b(39)$  作為輸入資料  $D_{in}$ ，控制緩衝器 11 依序輸出關聯於第一群組的中間樣本中的第一個至第四個及第九個至

第十二個  $i(0)\sim i(3)$ 、 $i(8)\sim i(11)$  作為第一儲存資料  $Db01$ ，且依序輸出關聯於第一群組的中間樣本中的第五個至第八個及第十三個至第十六個  $i(4)\sim i(7)$ 、 $i(12)\sim i(15)$  作為第二儲存資料  $Db02$ ，控制第一多工器 12 輸出第二儲存資料  $Db02$  作為第一選擇資料  $Dsel1$ ，控制第二多工器 14 輸出輸入資料  $Din$  作為第一待儲存資料  $Dbi1$ ，控制第三多工器 15 輸出運算資料  $Dop$  作為第二選擇資料  $Dsel2$ ，且控制緩衝器 11 儲存第一待儲存資料  $Dbi1$  及第二待儲存資料  $Dbi2$ ，使得根據關聯於第一群組的中間樣本  $i(0)\sim i(15)$ ，蝶形運算器 13 依序得到關聯於第一群組的十六個最終樣本中的第一個至第四個及第九個至第十二個  $f(0)\sim f(3)$ 、 $f(8)\sim f(11)$  作為運算資料  $Dop$ ，且依序得到關聯於第一群組的最終樣本中的第五個至第八個及第十三個至第十六個  $f(4)\sim f(7)$ 、 $f(12)\sim f(15)$  作為第二待儲存資料  $Dbi2$ ，使得乘法器 16 根據關聯於第一群組的最終樣本中的第一個至第四個及第九個至第十二個  $f(0)\sim f(3)$ 、 $f(8)\sim f(11)$  依序得到關聯於第一群組的十六個輸出樣本中的第一個至第四個及第九個至第十二個  $c(0)\sim c(3)$ 、 $c(8)\sim c(11)$  作為輸出資料  $Dout$ ，且使得第二群組的樣本中的第一個至第八個  $b(32)\sim b(39)$  及關聯於第一群組的最終樣本中的第五個至第八個與第十三個至第十六個  $f(4)\sim f(7)$ 、 $f(12)\sim f(15)$  被儲存在緩衝器 11 中。此處， $f(z1)=i(z1)+i(z1+4)$ ， $f(z1+4)=i(z1)-i(z1+4)$ ， $f(z1+8)=i(z1+8)+i(z1+12)$ ， $f(z1+12)=i(z1+8)-i(z1+12)$ ， $c(z1)=f(z1)$ ，且  $c(z1+8)=f(z1+8)\times W^{8z1}$ ，其中， $0\leq z1\leq 3$ 。

【0047】 如圖 16 所示，在時脈週期 T38、T39 中，依序提供第二群組的樣本中的第九個至第十六個  $b(40)\sim b(47)$  作為輸入資料  $D_{in}$ ，控制緩衝器 11 依序輸出第二群組的樣本中的第一個至第八個  $b(32)\sim b(39)$  作為第一儲存資料  $D_{bo1}$ ，且依序輸出關聯於第一群組的最終樣本中的第五個至第八個及第十三個至第十六個  $f(4)\sim f(7)$ 、 $f(12)\sim f(15)$  作為第二儲存資料  $D_{bo2}$ ，控制第一多工器 12 輸出輸入資料  $D_{in}$  作為第一選擇資料  $D_{sel1}$ ，控制第二多工器 14 輸出運算資料  $D_{op}$  作為第一待儲存資料  $D_{bi1}$ ，控制第三多工器 15 輸出第二儲存資料  $D_{bo2}$  作為第二選擇資料  $D_{sel2}$ ，且控制緩衝器 11 儲存第一待儲存資料  $D_{bi1}$  及第二待儲存資料  $D_{bi2}$ ，使得根據第二群組的樣本  $b(32)\sim b(47)$ ，蝶形運算器 13 依序得到關聯於第二群組的十六個中間樣本中的第一個至第八個  $i(32)\sim i(39)$  作為運算資料  $D_{op}$ ，且依序得到關聯於第二群組的中間樣本中的第九個至第十六個  $i(40)\sim i(47)$  作為第二待儲存資料  $D_{bi2}$ ，使得乘法器 16 根據關聯於第一群組的最終樣本中的第五個至第八個及第十三個至第十六個  $f(4)\sim f(7)$ 、 $f(12)\sim f(15)$  依序得到關聯於第一群組的輸出樣本中的第五個至第八個及第十三個至第十六個  $c(4)\sim c(7)$ 、 $c(12)\sim c(15)$  作為輸出資料  $D_{out}$ ，且使得關聯於第二群組的中間樣本  $i(32)\sim i(47)$  被儲存在緩衝器 11 中。此處， $i(z1+32)=b(z1+32)+b(z1+40)$ ， $i(z2+40)=b(z2+32)-b(z2+40)$ ， $i(z3+40)=-j[b(z3+32)-b(z3+40)]$ ， $c(z2+4)=f(z2+4)\times W^{16z2}$ ，且  $c(z2+12)=f(z2+12)\times W^{24z2}$ ，其中， $0\leq z1\leq 7$ ， $0\leq z2\leq 3$ ，

且  $4 \leq z_3 \leq 7$ 。

【0048】如圖 16 所示，在時脈週期  $T_{40}$ 、 $T_{41}$  中，依序提供第三群組的十六個樣本中的第一個至第八個  $b(16) \sim b(23)$  作為輸入資料  $D_{in}$ ，控制緩衝器 11 依序輸出關聯於第二群組的中間樣本中的第一個至第四個及第九個至第十二個  $i(32) \sim i(35)$ 、 $i(40) \sim i(43)$  作為第一儲存資料  $D_{bo1}$ ，且依序輸出關聯於第二群組的中間樣本中的第五個至第八個及第十三個至第十六個  $i(36) \sim i(39)$ 、 $i(44) \sim i(47)$  作為第二儲存資料  $D_{bo2}$ ，控制第一多工器 12 輸出第二儲存資料  $D_{bo2}$  作為第一選擇資料  $D_{sel1}$ ，控制第二多工器 14 輸出輸入資料  $D_{in}$  作為第一待儲存資料  $D_{bi1}$ ，控制第三多工器 15 輸出運算資料  $D_{op}$  作為第二選擇資料  $D_{sel2}$ ，且控制緩衝器 11 儲存第一待儲存資料  $D_{bi1}$  及第二待儲存資料  $D_{bi2}$ ，使得根據關聯於第二群組的中間樣本  $i(32) \sim i(47)$ ，蝶形運算器 13 依序得到關聯於第二群組的十六個最終樣本中的第一個至第四個及第九個至第十二個  $f(32) \sim f(35)$ 、 $f(40) \sim f(43)$  作為運算資料  $D_{op}$ ，且依序得到關聯於第二群組的最終樣本中的第五個至第八個及第十三個至第十六個  $f(36) \sim f(39)$ 、 $f(44) \sim f(47)$  作為第二待儲存資料  $D_{bi2}$ ，使得乘法器 16 根據關聯於第二群組的最終樣本中的第一個至第四個及第九個至第十二個  $f(32) \sim f(35)$ 、 $f(40) \sim f(43)$  依序得到關聯於第二群組的十六個輸出樣本中的第一個至第四個及第九個至第十二個  $c(32) \sim c(35)$ 、 $c(40) \sim c(43)$  作為輸出資料  $D_{out}$ ，且使得第三群組的樣本中的第一個至第八個  $b(16) \sim b(23)$  及關聯

於第二群組的最終樣本中的第五個至第八個與第十三個至第十六個  $f(36)\sim f(39)$ 、 $f(44)\sim f(47)$  被儲存在緩衝器 11 中。此處， $f(z1+32)=i(z1+32)+i(z1+36)$ ， $f(z1+36)=i(z1+32)-i(z1+36)$ ， $f(z1+40)=i(z1+40)+i(z1+44)$ ， $f(z1+44)=i(z1+40)-i(z1+44)$ ， $c(z1+32)=f(z1+32)$ ，且  $c(z1+40)=f(z1+40)\times W^{8z1}$ ，其中， $0\leq z1\leq 3$ 。

【0049】如圖 16 所示，在時脈週期 T42、T43 中，依序提供第三群組的樣本中的第九個至第十六個  $b(24)\sim b(31)$  作為輸入資料 Din，控制緩衝器 11 依序輸出第三群組的樣本中的第一個至第八個  $b(16)\sim b(23)$  作為第一儲存資料 Dbo1，且依序輸出關聯於第二群組的最終樣本中的第五個至第八個及第十三個至第十六個  $f(36)\sim f(39)$ 、 $f(44)\sim f(47)$  作為第二儲存資料 Dbo2，控制第一多工器 12 輸出輸入資料 Din 作為第一選擇資料 Dsel1，控制第二多工器 14 輸出運算資料 Dop 作為第一待儲存資料 Dbi1，控制第三多工器 15 輸出第二儲存資料 Dbo2 作為第二選擇資料 Dsel2，且控制緩衝器 11 儲存第一待儲存資料 Dbi1 及第二待儲存資料 Dbi2，使得根據第三群組的樣本  $b(16)\sim b(31)$ ，蝶形運算器 13 依序得到關聯於第三群組的十六個中間樣本中的第一個至第八個  $i(16)\sim i(23)$  作為運算資料 Dop，且依序得到關聯於第三群組的中間樣本中的第九個至第十六個  $i(24)\sim i(31)$  作為第二待儲存資料 Dbi2，使得乘法器 16 根據關聯於第二群組的最終樣本中的第五個至第八個及第十三個至第十六個  $f(36)\sim f(39)$ 、 $f(44)\sim f(47)$  依序得到關聯於第二群組的輸出樣

本中的第五個至第八個及第十三個至第十六個  $c(36)\sim c(39)$ 、 $c(44)\sim c(47)$  作為輸出資料  $D_{out}$ ，且使得關聯於第三群組的中間樣本  $i(16)\sim i(31)$  被儲存在緩衝器 11 中。此處， $i(z1+16)=b(z1+16)+b(z1+24)$ ， $i(z2+24)=b(z2+16)-b(z2+24)$ ， $i(z3+24)=-j[b(z3+16)-b(z3+24)]$ ， $c(z2+36)=f(z2+36)\times W^{16z2}$ ，且  $c(z2+44)=f(z2+44)\times W^{24z2}$ ，其中， $0\leq z1\leq 7$ ， $0\leq z2\leq 3$ ，且  $4\leq z3\leq 7$ 。

**【0050】** 由於後續如何控制第三蝶形模組 23（見圖 6）以產生第三群組至第八群組中的每一個的十六個輸出樣本可以依前述說明類推，因此將不多加說明。第三蝶形模組 23（見圖 6）所產生的關聯於第一群組至第八群組的輸出樣本  $c(0)\sim c(127)$  即是第一符元的第二級處理樣本  $b(0)\sim b(127)$  經基數為  $2^2$  的蝶形運算所得到的，且以下稱為第一符元的第三級處理樣本。由於後續如何控制第三蝶形模組 23（見圖 6）以產生第  $z$  符元的第三級處理樣本  $c(0)\sim c(127)$  可以依前述說明類推，因此將不多加說明，其中， $z\geq 2$ 。

**【0051】** 值得注意的是，在本實施例中，第三蝶形模組 23（見圖 6）經適當控制，以從時脈週期  $T40$  開始每隔八個時脈週期重複執行相同的動作，因此，用於第三蝶形模組 23 的控制邏輯較容易被模組化。此外，在其它實施例中，可以使用三個單埠記憶體及一單埠暫存器群組作為第三蝶形模組 23（見圖 6）的緩衝器 11 的第一緩衝單元至第四緩衝單元 111~114，可以使用四個單埠暫存器群組作為第三蝶形模組 23（見圖 6）的緩衝器 11 的第一緩衝單元至第四緩



衝單元 111~114，可以使用四個單埠記憶體作為第三蝶形模組 23（見圖 6）的緩衝器 11 的第一緩衝單元至第四緩衝單元 111~114，或者可以使用一多埠記憶體作為第三蝶形模組 23（見圖 6）的緩衝器 11。對於第三蝶形模組 23（見圖 6）的緩衝器 11 而言，第一緩衝單元至第四緩衝單元 111~114 中的任一個在需要具有多個儲存位置時以單埠記憶體來實現為佳，否則以單埠暫存器群組來實現。

**【0052】** 參閱圖 18，第四蝶形模組 24 執行基數為  $2^2$  的蝶形運算，且包括一第一蝶形運算器 41 及一第二蝶形運算器 42。第一蝶形運算器 41 接收一輸入資料  $D_{in}$ ，且對輸入資料  $D_{in}$  做基數為 2 的蝶形運算，以產生中間資料  $D_i$ 。第二蝶形運算器 42 耦接到第一蝶形運算器 41 以接收中間資料  $D_i$ ，且對中間資料  $D_i$  做基數為 2 的蝶形運算，以產生輸出資料  $D_{out}$ 。

**【0053】** 在本實施例中，第四蝶形模組 24 的輸入資料  $D_{in}$ 、中間資料  $D_i$  及輸出資料  $D_{out}$  中的每一個具有四個並列的樣本。

**【0054】** 在本實施例中，第四蝶形模組 24 的第一蝶形運算器 41 包括兩個蝶形單元 411，且第四蝶形模組 24 的第二蝶形運算器 42 包括兩個蝶形單元 421。輸入資料的樣本  $D_{in}(0) \sim D_{in}(3)$  被配對，且每一對  $D_{in}(z)$ 、 $D_{in}(z+2)$  經第一蝶形運算器 41 中的一相對應蝶形單元 411 處理，以得到中間資料中的二相對應樣本  $D_i(z)$ 、 $D_i(z+2)$ ，其中， $0 \leq z \leq 1$ ， $D_i(z) = D_{in}(z) + D_{in}(z+2)$ ， $D_i(z+2) = \{D_{in}(z) - D_{in}(z+2)\}$  或

$-j[\text{Din}(z)-\text{Din}(z+2)]\}$ 。中間資料的樣本  $\text{Di}(0)\sim\text{Di}(3)$ 被配對，且每一對  $\text{Di}(2z)$ 、 $\text{Di}(2z+1)$ 經第二蝶形運算器 42 中的一相對應蝶形單元 421 處理，以得到輸出資料中的二相對應樣本  $\text{Dout}(2z)$ 、 $\text{Dout}(2z+1)$ ，其中， $0\leq z\leq 1$ ， $\text{Dout}(2z)=\text{Di}(2z)+\text{Di}(2z+1)$ ， $\text{Dout}(2z+1)=\text{Di}(2z)-\text{Di}(2z+1)$ 。

【0055】參閱圖 18 與圖 19，以下說明第四蝶形模組 24 的操作。在時脈週期  $T36\sim T67$  中，第四蝶形模組 24 依序接收第一符元的第三級處理樣本  $c(0)\sim c(127)$ 作為輸入資料  $\text{Din}$ ，根據第一符元的第三級處理樣本  $c(0)\sim c(127)$ 依序產生關聯於第一符元的一百二十八個中間樣本  $i(0)\sim i(127)$ 作為中間資料  $\text{Di}$ ，且根據關聯於第一符元的中間樣本  $i(0)\sim i(127)$ 依序產生關聯於第一符元的一百二十八個輸出樣本  $X(0)\sim X(127)$ 作為輸出資料  $\text{Dout}$ 。此處， $i(4z1)=c(4z1)+c(4z1+2)$ ， $i(4z1+1)=c(4z1+1)+c(4z1+3)$ ， $i(4z1+2)=c(4z1)-c(4z1+2)$ ， $i(4z1+3)=-j[c(4z1+1)-c(4z1+3)]$ ， $X(\underline{4z1})=i(4z1)+i(4z1+1)$ ， $X(\underline{4z1+1})=i(4z1)-i(4z1+1)$ ， $X(\underline{4z1+2})=i(4z1+2)+i(4z1+3)$ ， $X(\underline{4z1+3})=i(4z1+2)-i(4z1+3)$ ，其中， $0\leq z1\leq 31$ ，且  $\underline{z}$ 表示  $z$  的位元反轉結果。

【0056】第四蝶形模組 24 所產生的關聯於第一符元的輸出樣本  $X(0)\sim X(127)$ 是第一符元的第三級處理樣本  $c(0)\sim c(127)$ 經基數為  $2^2$  的蝶形運算所得到的，也是第一符元的原始樣本  $x(0)\sim x(127)$ 經快速傅利葉轉換所得到的，且以下稱為第一符元的最終處理樣本。由於第四蝶形模組 24 後續如何操作以產生第  $z$  符元的最終處理樣本  $X(0)\sim X(127)$

可以依前述說明類推，因此將不多加說明，其中， $z \geq 2$ 。

【0057】參閱圖 20 與圖 21，本發明管線式快速傅利葉轉換處理器之第二實施例適用於執行  $N$  點快速傅利葉轉換，其中， $N=2^K$ ，且  $K$  是大於或等於四的偶整數。管線式快速傅利葉轉換處理器包括  $M$  個串接的蝶形模組 50，其中， $M=K/2$ 。圖 20 畫出  $M=4$ （即  $K=8$ ， $N=256$ ）時的架構。圖 21 畫出  $M=2$ （即  $K=4$ ， $N=16$ ）時的資料流。每一蝶形模組 50 執行基數為  $2^2$  的蝶形運算。蝶形模組 50 的第一個至第  $M-1$  個中的每一個是一如圖 1 所示的折疊式蝶形模組。以下以  $M=4$ （即  $K=8$ ， $N=256$ ）為例來詳細說明本實施例。由於  $M$  為其它數值時的情況可以從以下說明推知，因此將不多加說明。此外，以下將蝶形模組 50 中的第  $z$  個稱為第  $z$  蝶形模組 51~54，其中， $1 \leq z \leq 4$ 。

【0058】參閱圖 20，第一蝶形模組 51 及第二蝶形模組 52 中的每一個執行基數為  $2^2$  的蝶形運算，且是以圖 1、圖 2 及圖 5 所示的折疊式蝶形模組來實現，其中， $P=8$ 。第三蝶形模組 53 執行基數為  $2^2$  的蝶形運算，且是以圖 1 及圖 3 至圖 5 所示的折疊式蝶形模組來實現，其中， $P=8$ 。由於第一蝶形模組至第三蝶形模組 51~53 中的每一個的控制方式可以從前述第二蝶形模組 22（見圖 6）及第三蝶形模組 23（見圖 6）的控制方式推知，因此將不多加說明。

【0059】參閱圖 22，第四蝶形模組 54 執行基數為  $2^2$  的蝶形運算，且包括一第一蝶形運算器 61 及一第二蝶形運算器 62。第一蝶形運算器 61 接收一輸入資料  $D_{in}$ ，且對輸入

資料  $D_{in}$  做基數為 2 的蝶形運算，以產生中間資料  $D_i$ 。第二蝶形運算器 62 耦接到第一蝶形運算器 61 以接收中間資料  $D_i$ ，且對中間資料  $D_i$  做基數為 2 的蝶形運算，以產生輸出資料  $D_{out}$ 。

**【0060】** 在本實施例中，第四蝶形模組 54 的輸入資料  $D_{in}$ 、中間資料  $D_i$  及輸出資料  $D_{out}$  中的每一個具有八個並列的樣本，第四蝶形模組 54 的第一蝶形運算器 61 包括四個蝶形單元 611，且第四蝶形模組 54 的第二蝶形運算器 62 包括四個蝶形單元 621。由於第四蝶形模組 54 的操作可以從前述第四蝶形模組 24（見圖 18）的操作推知，因此將不多加說明。

**【0061】** 綜上所述，當圖 1 所示的折疊式蝶形模組被適當控制時，可以使蝶形運算器 13 執行兩次基數為 2 的蝶形運算來完成一次基數為  $2^2$  的蝶形運算，從而提高蝶形運算器 13 中的蝶形單元 131（見圖 2 至圖 4）的使用率。所以前述實施例確實能達成本發明之目的。

**【0062】** 惟以上所述者，僅為本發明之實施例而已，當不能以此限定本發明實施之範圍，即大凡依本發明申請專利範圍及專利說明書內容所作之簡單的等效變化與修飾，皆仍屬本發明專利涵蓋之範圍內。

## 【符號說明】

## 【0063】

11 …… 緩衝器	312 …… 第二緩衝單元
111 …… 第一緩衝單元	313 …… 多工單元
112 …… 第二緩衝單元	32 …… 蝶形運算器
113 …… 第三緩衝單元	321 …… 蝶形單元
114 …… 第四緩衝單元	33 …… 第一多工器
115 …… 第一交換單元	34 …… 第二多工器
116 …… 第二交換單元	35 …… 乘法器
12 …… 第一多工器	41 …… 第一蝶形運算器
13 …… 蝶形運算器	411 …… 蝶形單元
131 …… 蝶形單元	42 …… 第二蝶形運算器
132 …… 交換單元	421 …… 蝶形單元
14 …… 第二多工器	50 …… 蝶形模組
15 …… 第三多工器	51 …… 第一蝶形模組
16 …… 乘法器	52 …… 第二蝶形模組
20 …… 蝶形模組	53 …… 第三蝶形模組
21 …… 第一蝶形模組	54 …… 第四蝶形模組
22 …… 第二蝶形模組	61 …… 第一蝶形運算器
23 …… 第三蝶形模組	611 …… 蝶形單元
24 …… 第四蝶形模組	62 …… 第二蝶形運算器
31 …… 緩衝器	621 …… 蝶形單元
311 …… 第一緩衝單元	

## 【生物材料寄存】

國內寄存資訊【請依：寄存機構、日期、號碼順序註記】

國外寄存資訊【請依：寄存國家、機構、日期、號碼順序註記】

【序列表】(請換頁單獨記載)

## 申請專利範圍

1. 一種折疊式蝶形模組，適用於執行基數為  $2^2$  的蝶形運算，該折疊式蝶形模組包含：

一緩衝器，接收第一待儲存資料及第二待儲存資料，且可操作以儲存該第一待儲存資料及該第二待儲存資料且輸出第一儲存資料及第二儲存資料；

一第一多工器，耦接到該緩衝器以接收該第二儲存資料，適用於接收輸入資料，且可操作以輸出該第二儲存資料及該輸入資料中的一個作為第一選擇資料；

一蝶形運算器，耦接到該緩衝器及該第一多工器以分別接收該第一儲存資料及該第一選擇資料，且對該第一儲存資料及該第一選擇資料做基數為 2 的蝶形運算，以產生運算資料及該第二待儲存資料；

一第二多工器，耦接到該蝶形運算器及該緩衝器，適用於接收該輸入資料，從該蝶形運算器接收該運算資料，且可操作以輸出該輸入資料及該運算資料中的一個作為該第一待儲存資料；

一第三多工器，耦接到該蝶形運算器及該緩衝器以分別接收該運算資料及該第二儲存資料，且可操作以輸出該運算資料及該第二儲存資料中的一個作為第二選擇資料；及

一乘法器，耦接到該第三多工器以接收該第二選擇資料，且產生等於該第二選擇資料及預設旋轉資料之乘積的輸出資料。

2. 如請求項 1 所述的折疊式蝶形模組，其中，該緩衝器包括：

一第一緩衝單元、一第二緩衝單元、一第三緩衝單元及一第四緩衝單元，每一緩衝單元可操作以儲存其接收到的資料且輸出其儲存的資料；

一第一交換單元，耦接到該第一緩衝單元至該第四緩衝單元，接收該第一待儲存資料及該第二待儲存資料，且將該第一待儲存資料及該第二待儲存資料分別輸出到該第一緩衝單元至該第四緩衝單元中的兩者；及

一第二交換單元，耦接到該第一緩衝單元至該第四緩衝單元以接收其等輸出的資料，且可操作以輸出從該第一緩衝單元至該第四緩衝單元中的兩者接收到的資料分別作為該第一儲存資料及該第二儲存資料。

3. 如請求項 2 所述的折疊式蝶形模組，其中，該緩衝器的該第一緩衝單元至該第四緩衝單元中的每一個是一單埠記憶體。
4. 如請求項 2 所述的折疊式蝶形模組，其中，該緩衝器的該第一緩衝單元及該第四緩衝單元中的每一個是一單埠記憶體，該緩衝器的該第二緩衝單元及該第三緩衝單元中的每一個是一單埠暫存器群組。
5. 如請求項 2 所述的折疊式蝶形模組，其中，該緩衝器的該第一緩衝單元至該第四緩衝單元中的每一個是一單埠暫存器群組。
6. 如請求項 1 所述的折疊式蝶形模組，其中，該輸入資料



、該第一待儲存資料、該第二待儲存資料、該第一儲存資料、該第二儲存資料、該第一選擇資料、該第二選擇資料、該運算資料、該旋轉資料及該輸出資料中的每一個具有  $P$  個樣本，其中， $P=2^Q$ ， $Q$  為大於或等於零的整數，且當  $Q \geq 1$  時該等樣本並列。

7. 如請求項 6 所述的折疊式蝶形模組，其中， $Q \geq 3$ ，該第一儲存資料及該第一選擇資料的該等樣本被配對，且每一對經該蝶形運算器處理以得到該運算資料的一相對應樣本及該第二待儲存資料的一相對應樣本，該蝶形運算器還改變該第一儲存資料及該第一選擇資料的該等樣本的配對關係。
8. 一種管線式快速傅利葉轉換處理器，適用於執行  $N$  點快速傅利葉轉換，其中， $N=2^K$ ，且  $K$  是大於或等於四的整數，該快速傅利葉轉換處理器包含：

$M$  個串接的蝶形模組；

其中，當  $K$  是偶數時， $M=K/2$ ，每一蝶形模組執行基數為  $2^2$  的蝶形運算，且該等蝶形模組的第一個至第  $M-1$  個中的每一個是一如請求項 1 所述的折疊式蝶形模組；

其中，當  $K$  是奇數時， $M=(K+1)/2$ ，該等蝶形模組中的該第一個執行基數為 2 的蝶形運算，該等蝶形模組的第二個至第  $M$  個中的每一個執行基數為  $2^2$  的蝶形運算，且該等蝶形模組的該第二個至該第  $M-1$  個中的每一個是一如請求項 1 所述的折疊式蝶形模組。

9. 一種控制方法，用於控制一如請求項 1 所述的折疊式蝶形模組，該控制方法包含以下步驟：

(A)控制該第二多工器輸出該輸入資料作為該第一待儲存資料，且控制該緩衝器儲存該第一待儲存資料；

(B)控制該緩衝器輸出該第一儲存資料，控制該第一多工器輸出該輸入資料作為該第一選擇資料，控制該第二多工器輸出該運算資料作為該第一待儲存資料，且控制該緩衝器儲存該第一待儲存資料及該第二待儲存資料；

(C)控制該緩衝器輸出該第一儲存資料及該第二儲存資料，控制該第一多工器輸出該第二儲存資料作為該第一選擇資料，控制該第二多工器輸出該輸入資料作為該第一待儲存資料，控制該第三多工器輸出該運算資料作為該第二選擇資料，且控制該緩衝器儲存該第一待儲存資料及該第二待儲存資料；及

(D)控制該緩衝器輸出該第一儲存資料及該第二儲存資料，控制該第一多工器輸出該輸入資料作為該第一選擇資料，控制該第二多工器輸出該運算資料作為該第一待儲存資料，控制該第三多工器輸出該第二儲存資料作為該第二選擇資料，且控制該緩衝器儲存該第一待儲存資料及該第二待儲存資料。

10. 如請求項 9 所述的控制方法，該緩衝器包括一第一緩衝單元、一第二緩衝單元、一第三緩衝單元及一第四緩衝單元，其中，在步驟 (C)及 (D)中，該緩衝器被控制以同

時進行以下動作：

將該第一待儲存資料及該第二待儲存資料分別存入該第一緩衝單元至該第四緩衝單元中的兩個；及

從該第一緩衝單元至該第四緩衝單元中的另兩個分別輸出該第一儲存資料及該第二儲存資料。

圖式

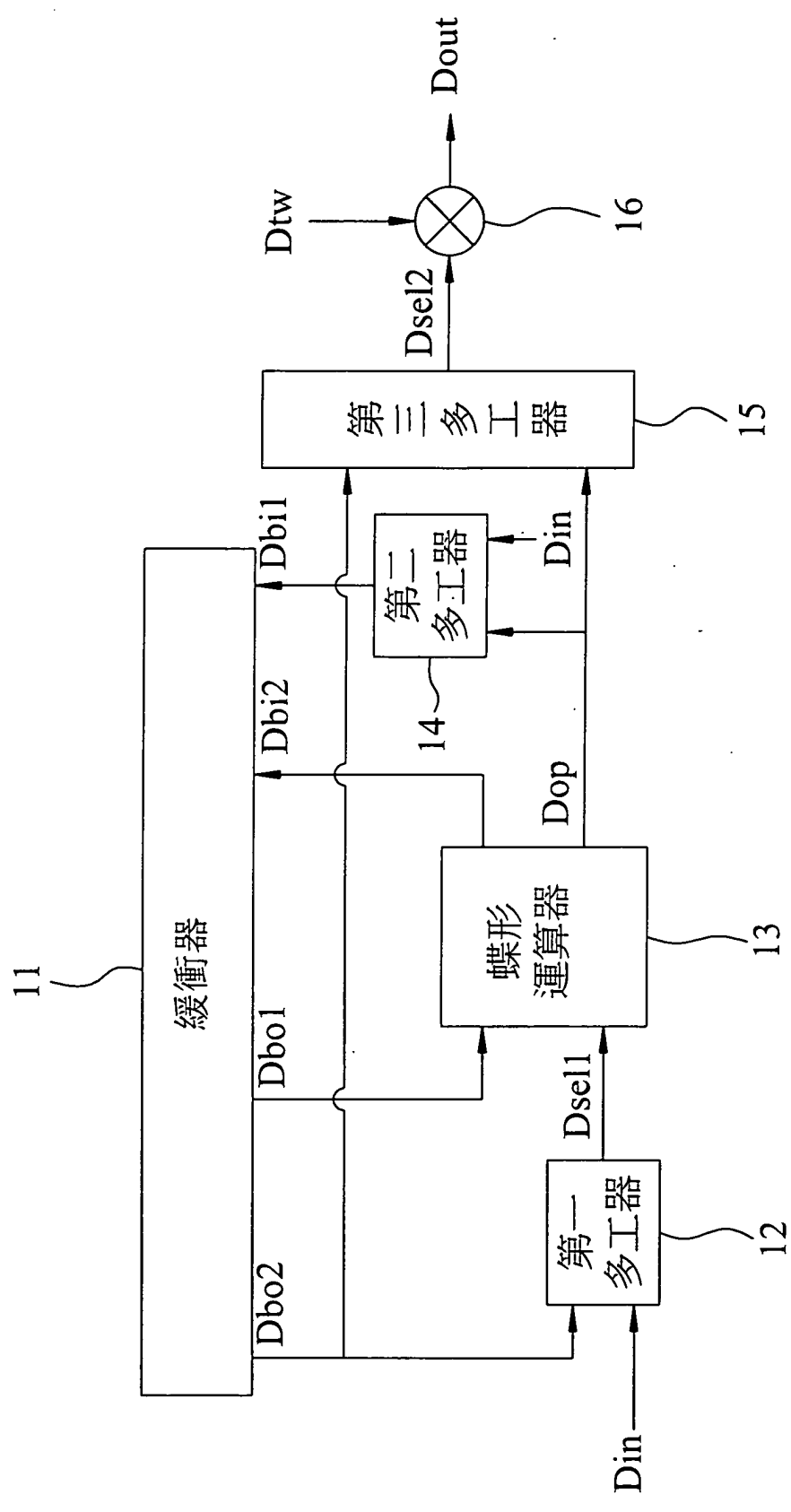


圖1

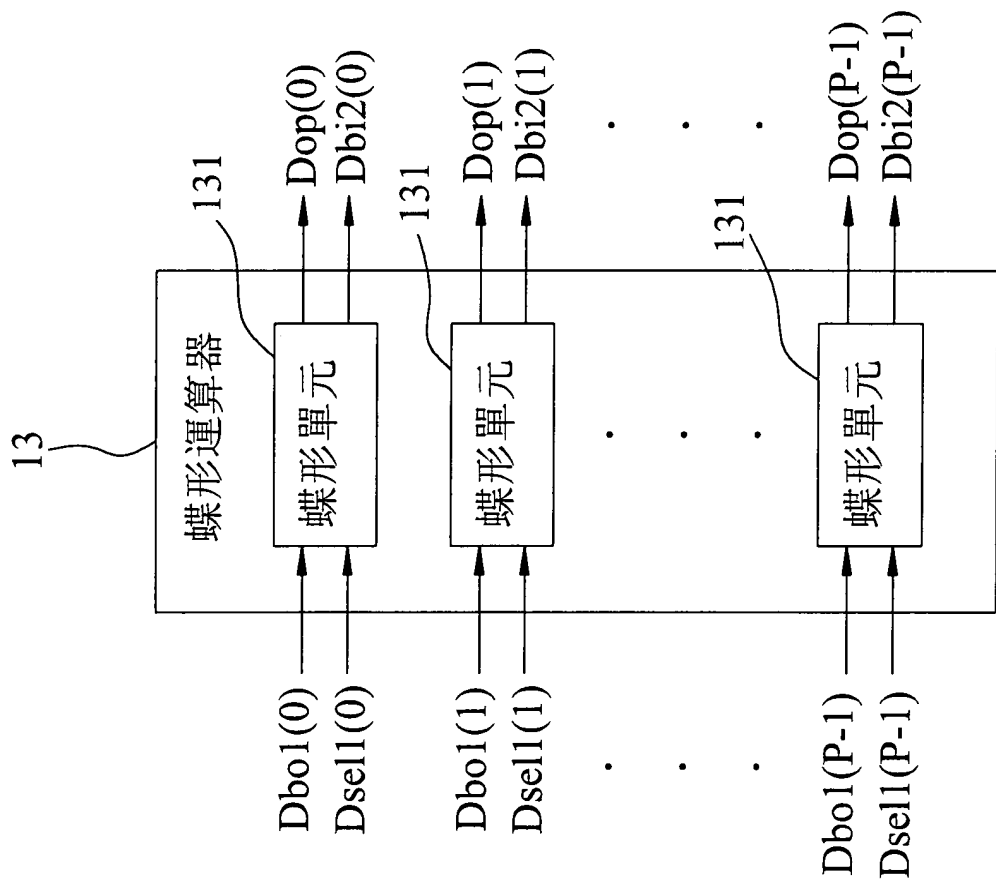


圖2

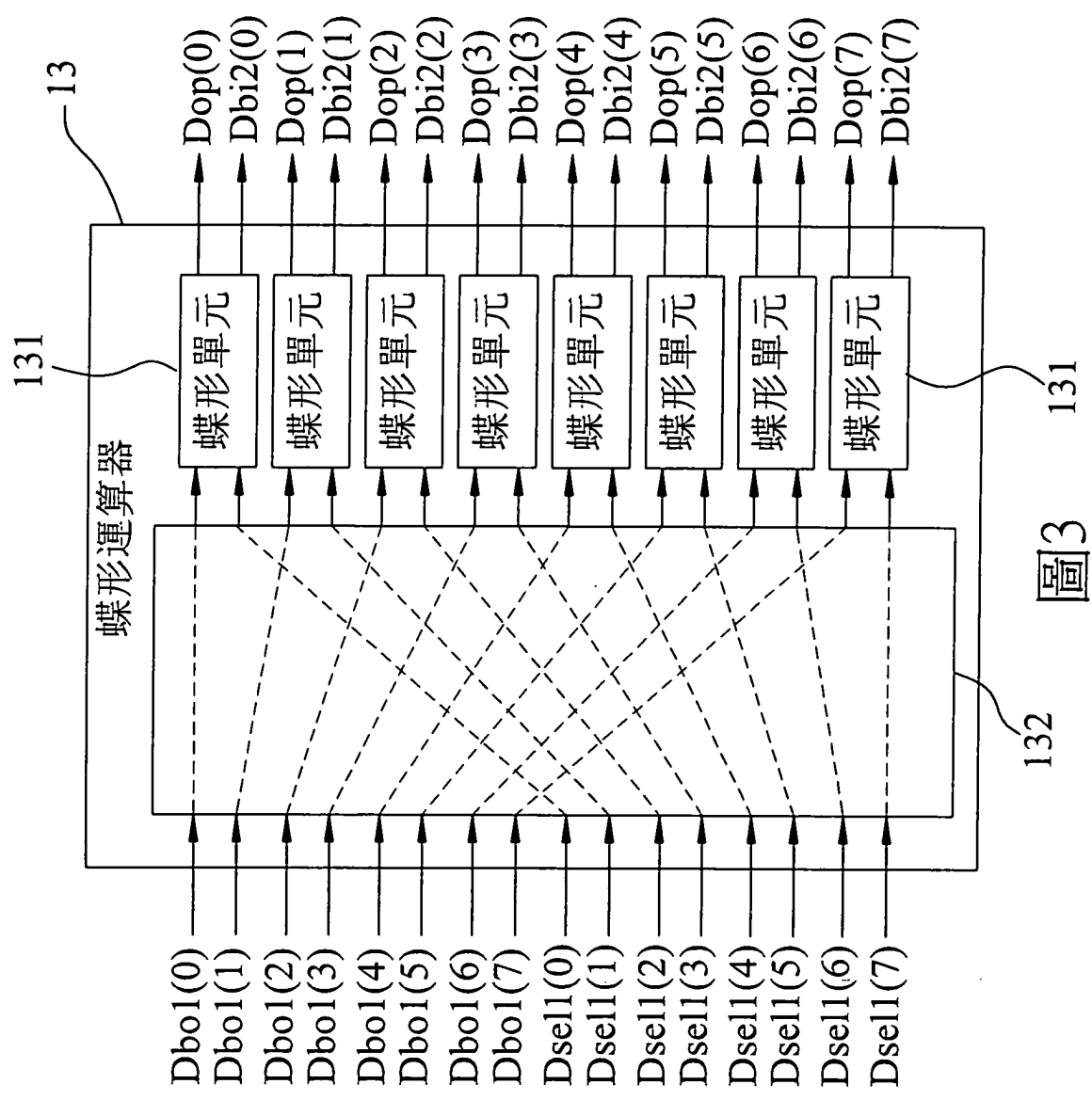
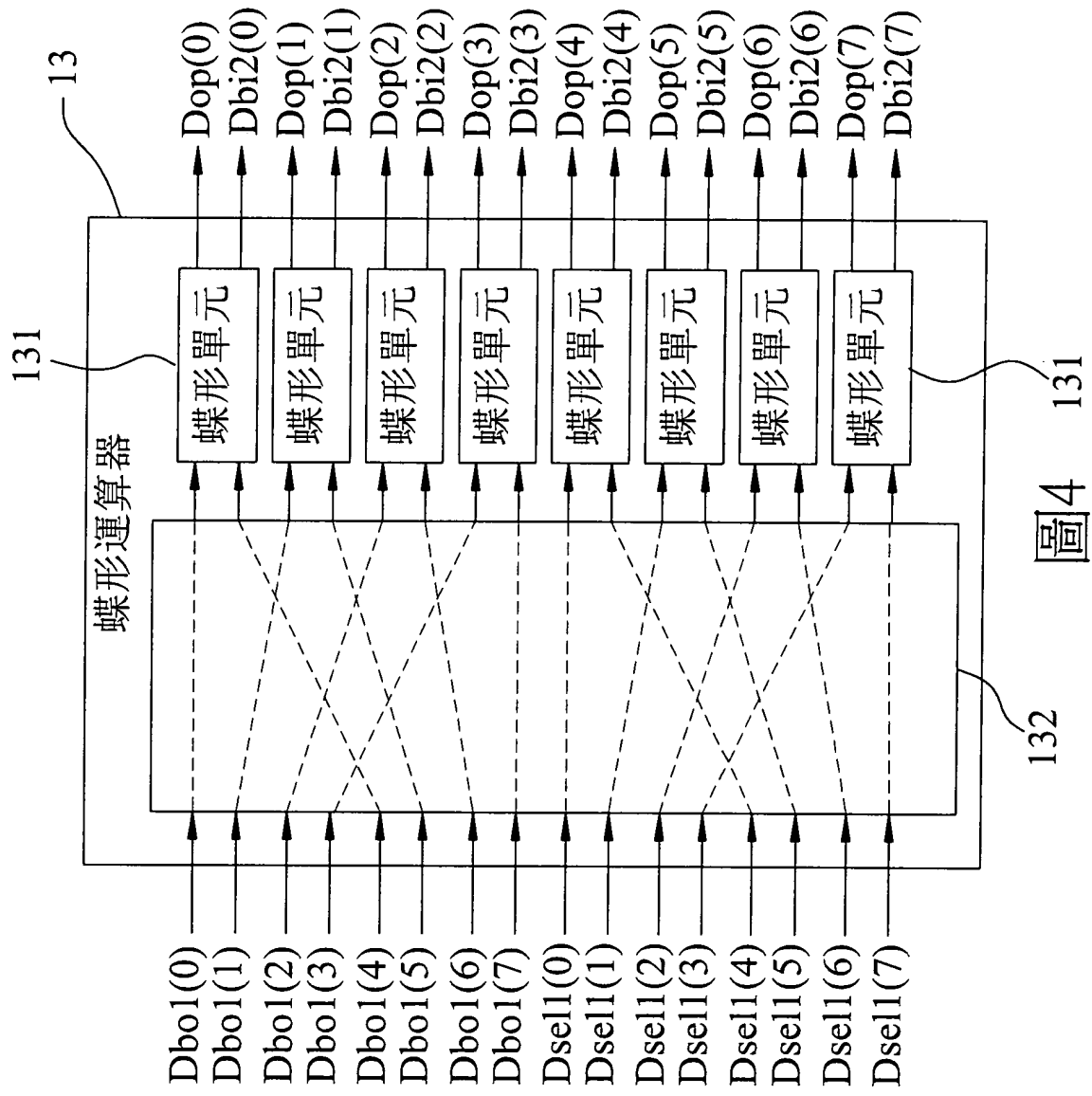


圖3



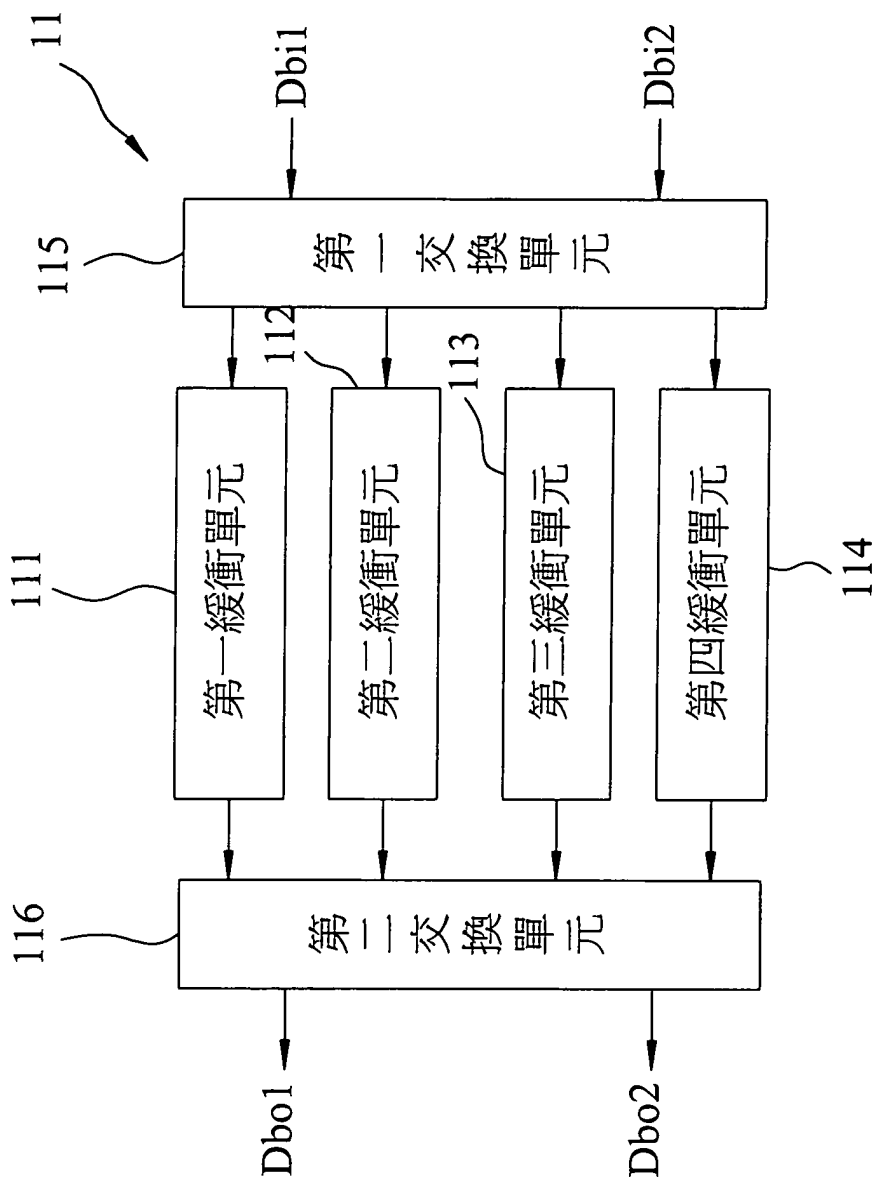


圖5



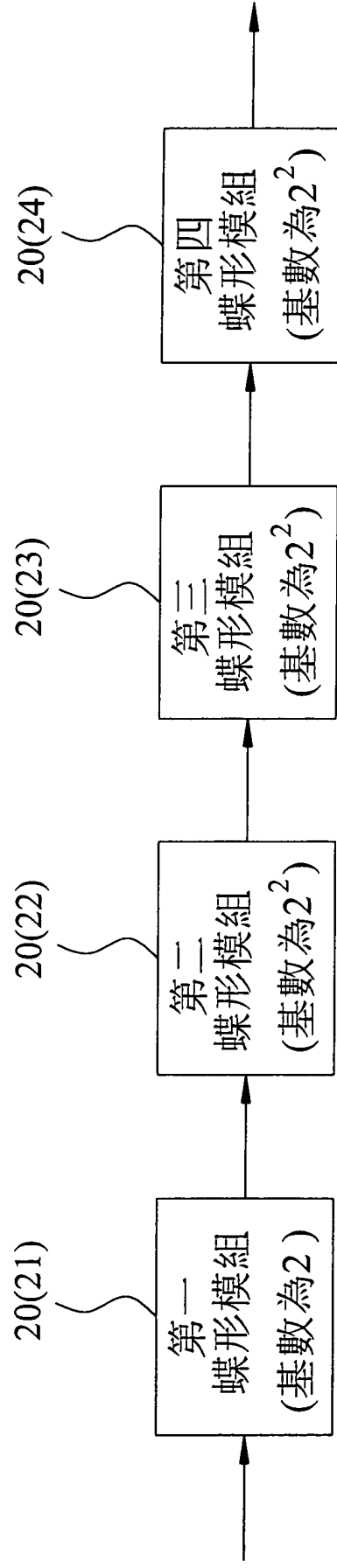


圖6

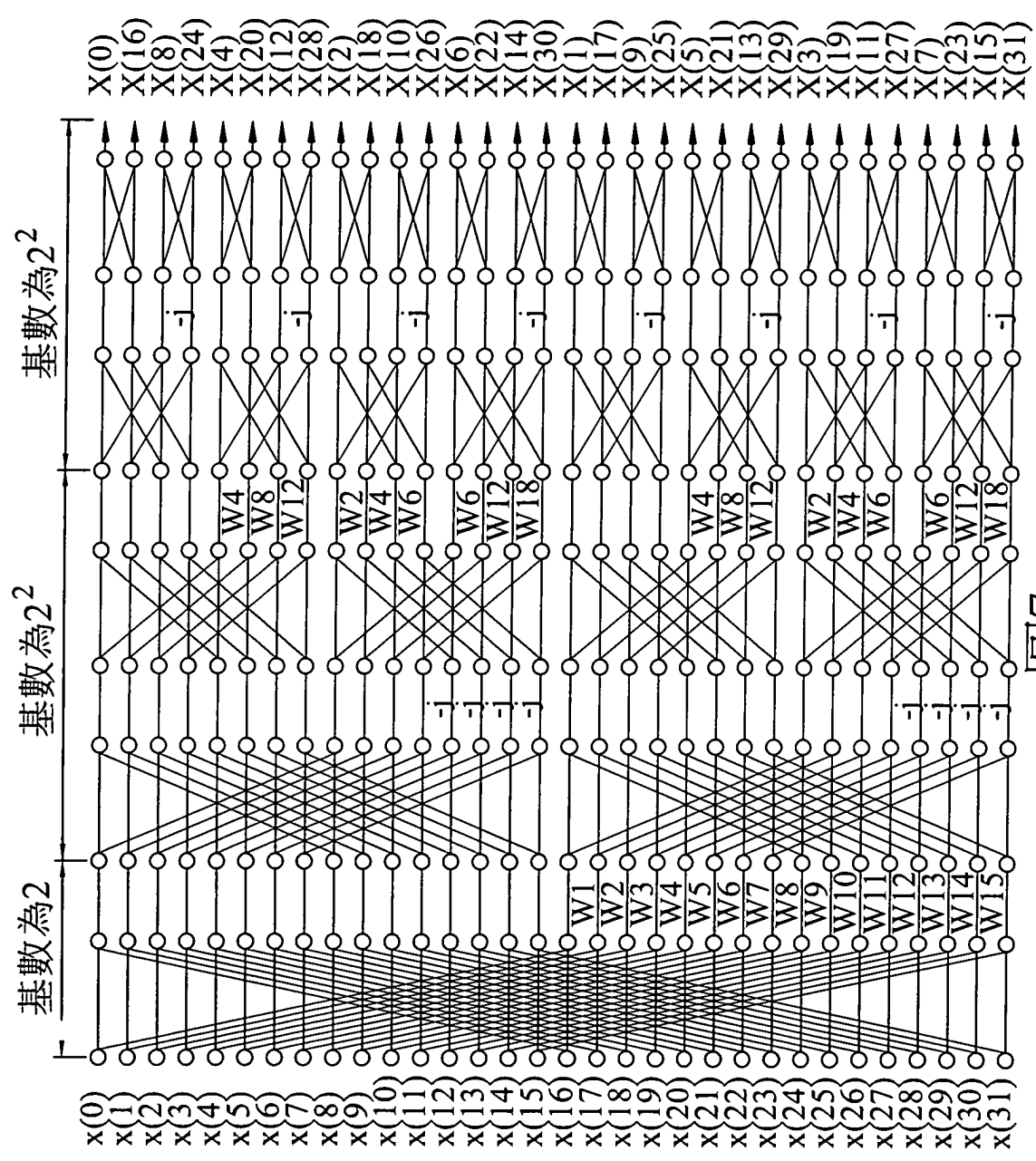


圖7

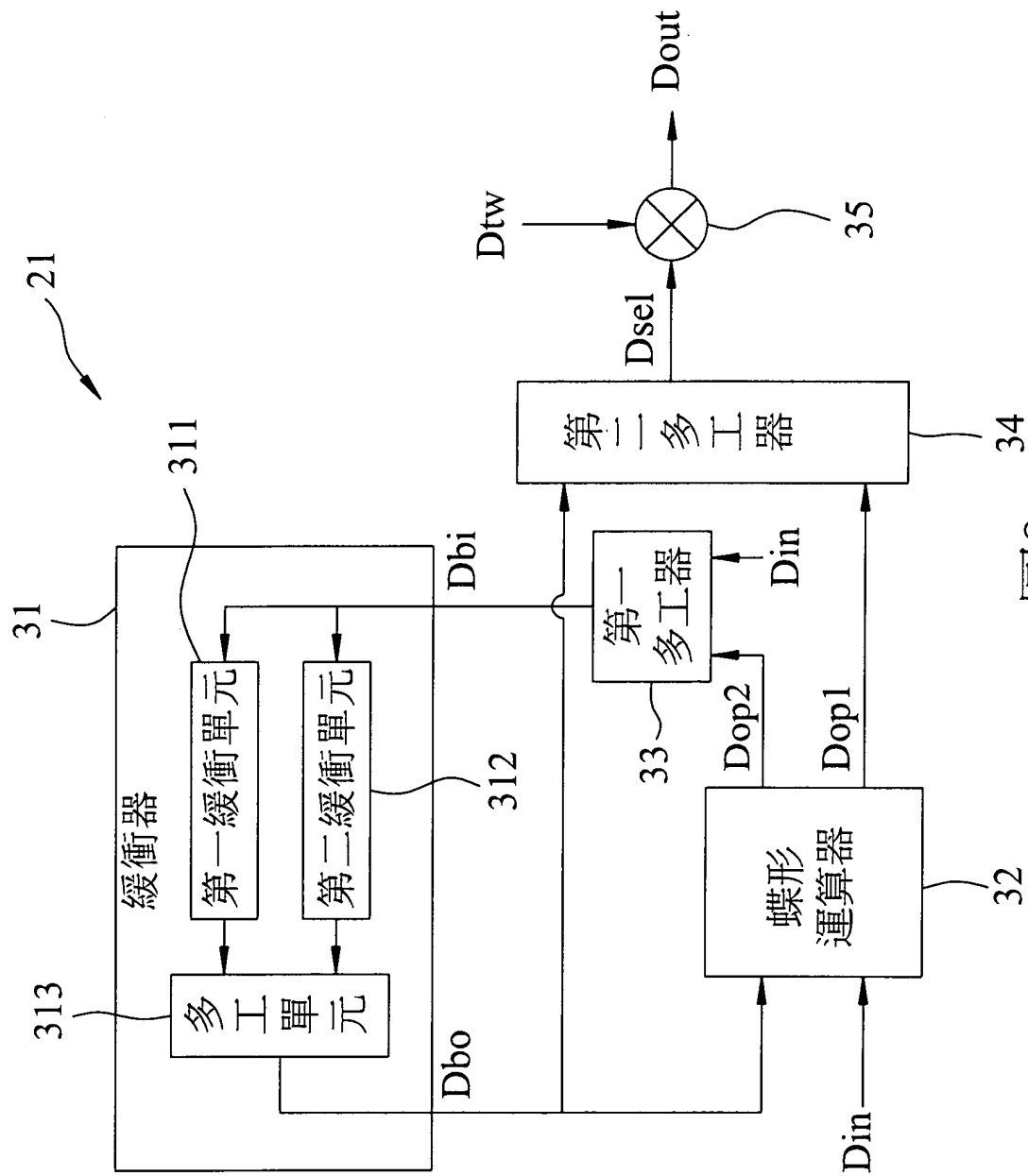


圖8

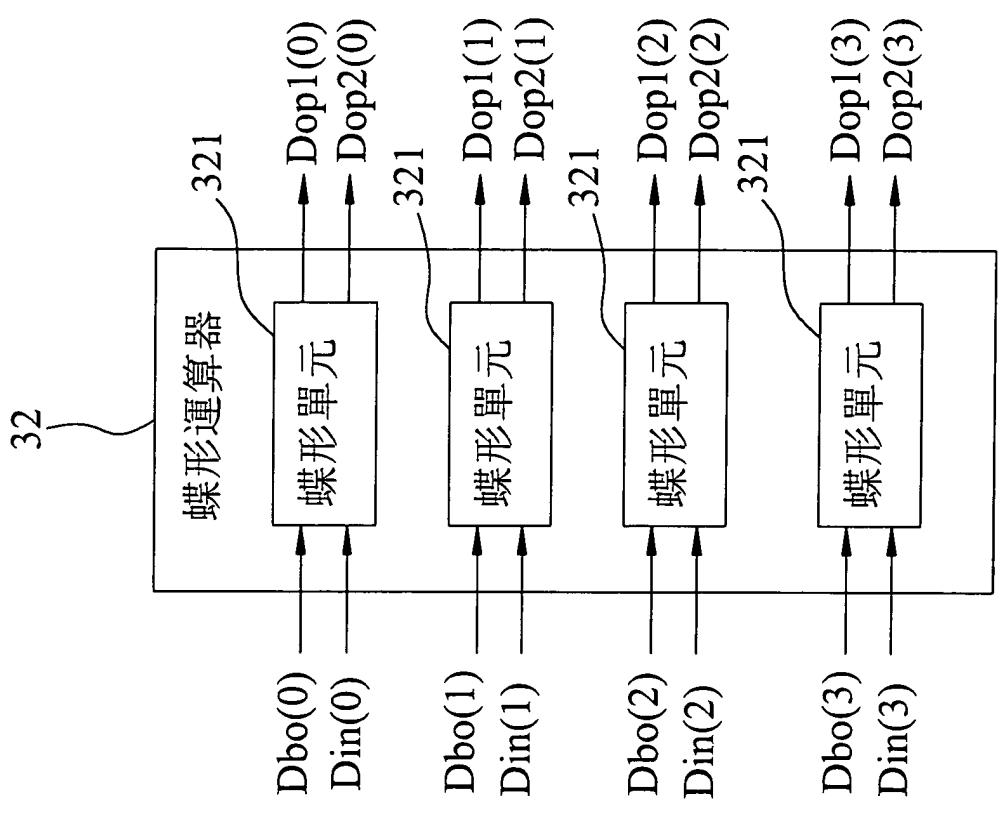


圖9

時間 ↑

時脈週期	T0	T1	T2	T3	T4	T5	T6	T7	T8	T9	T10	T11	T12	T13	T14	T15
	第一符元															
Din	x(0) x(3)	x(4) x(7)	x(8) x(11)	x(12) x(15)	x(16) x(19)	x(20) x(23)	x(24) x(27)	x(28) x(31)	x(32) x(35)	x(36) x(39)	x(40) x(43)	x(44) x(47)	x(48) x(51)	x(52) x(55)	x(56) x(59)	x(60) x(63)
311	W0 Din		W1 Din		W2 Din		W3 Din		W4 Din		W5 Din		W6 Din		W7 Din	R0 Dbo
312		W0 Din		W1 Din		W2 Din		W3 Din		W4 Din		W5 Din		W6 Din		W7 Din
Dop1																
Dop2																
Dout																

圖10

時間

時脈週期	T16	T17	T18	T19	T20	T21	T22	T23	T24	T25	T26	T27	T28	T29	T30	T31
	第一符元															
Din	x(64) x(67)	x(68) x(71)	x(72) x(75)	x(76) x(79)	x(80) x(83)	x(84) x(87)	x(88) x(91)	x(92) x(95)	x(96) x(99)	x(100) x(103)	x(104) x(107)	x(108) x(111)	x(112) x(115)	x(116) x(119)	x(120) x(123)	x(124) x(127)
311	W0 Dop2	R1 Dbo	W1 Dop2	R2 Dbo	W2 Dop2	R3 Dbo	W3 Dop2	R4 Dbo	W4 Dop2	R5 Dbo	W5 Dop2	R6 Dbo	W6 Dop2	R7 Dbo	W7 Dop2	R0 Dbo
312	R0 Dbo	W0 Dop2	R1 Dbo	W1 Dop2	R2 Dbo	W2 Dop2	R3 Dbo	W3 Dop2	R4 Dbo	W4 Dop2	R5 Dbo	W5 Dop2	R6 Dbo	W6 Dop2	R7 Dbo	W7 Dop2
	第一符元															
Dop1	f(0) f(3)	f(4) f(7)	f(8) f(11)	f(12) f(15)	f(16) f(19)	f(20) f(23)	f(24) f(27)	f(28) f(31)	f(32) f(35)	f(36) f(39)	f(40) f(43)	f(44) f(47)	f(48) f(51)	f(52) f(55)	f(56) f(59)	f(60) f(63)
	第一符元															
Dop2	f(64) f(67)	f(68) f(71)	f(72) f(75)	f(76) f(79)	f(80) f(83)	f(84) f(87)	f(88) f(91)	f(92) f(95)	f(96) f(99)	f(100) f(103)	f(104) f(107)	f(108) f(111)	f(112) f(115)	f(116) f(119)	f(120) f(123)	f(124) f(127)
	第一符元															
Dout	a(0) a(3)	a(4) a(7)	a(8) a(11)	a(12) a(15)	a(16) a(19)	a(20) a(23)	a(24) a(27)	a(28) a(31)	a(32) a(35)	a(36) a(39)	a(40) a(43)	a(44) a(47)	a(48) a(51)	a(52) a(55)	a(56) a(59)	a(60) a(63)

圖11

時間

時脈週期	T32	T33	T34	T35	T36	T37	T38	T39	T40	T41	T42	T43	T44	T45	T46	T47
Din	x(0)	x(4)	x(8)	x(12)	x(16)	x(20)	x(24)	x(28)	x(32)	x(36)	x(40)	x(44)	x(48)	x(52)	x(56)	x(60)
	x(3)	x(7)	x(11)	x(15)	x(19)	x(23)	x(27)	x(31)	x(35)	x(39)	x(43)	x(47)	x(51)	x(55)	x(59)	x(63)
311	W0	R1	W1	R2	W2	R3	W3	R4	W4	R5	W5	R6	W6	R7	W7	R0
	Din	Db0	Din	Db0	Din	Db0	Din	Db0	Din	Db0	Din	Db0	Din	Db0	Din	Db0
312	R0	W0	R1	W1	R2	W2	R3	W3	R4	W4	R5	W5	R6	W6	R7	W7
	Db0	Din	Db0	Din	Db0	Din	Db0	Din	Db0	Din	Db0	Din	Db0	Din	Db0	Din
Dop1																
Dop2																
Dout	a(64)	a(68)	a(72)	a(76)	a(80)	a(84)	a(88)	a(92)	a(96)	a(100)	a(104)	a(108)	a(112)	a(116)	a(120)	a(124)
	a(67)	a(71)	a(75)	a(79)	a(83)	a(87)	a(91)	a(95)	a(99)	a(103)	a(107)	a(111)	a(115)	a(119)	a(123)	a(127)

第二符元

第一符元

圖12

時間

時脈週期	T16	T17	T18	T19	T20	T21	T22	T23	T24	T25	T26	T27	T28	T29	T30	T31
Din	a(0)	a(4)	a(8)	a(12)	a(16)	a(20)	a(24)	a(28)	a(32)	a(36)	a(40)	a(44)	a(48)	a(52)	a(56)	a(60)
	a(3)	a(7)	a(11)	a(15)	a(19)	a(23)	a(27)	a(31)	a(35)	a(39)	a(43)	a(47)	a(51)	a(55)	a(59)	a(63)
111	W0 Din	W1 Din	W1 Din					R0 Dbo1	W0 Dop	R1 Dbo1	W1 Dop		W2 Dbi2		W3 Dbo1	R0 Dbo1
112		W0 Din		W1 Din					R0 Dbo1	W0 Dop	R1 Dbo1	W1 Dop		W2 Dbi2		W3 Dbi2
113					W0 Din		W1 Din		W2 Dbi2		W3 Dbi2	R0 Dbo1	W0 Dop	R1 Dbo1	W1 Dop	R0 Dbo2
114						W0 Din		W1 Din		W2 Dbi2		W3 Dbi2	R0 Dbo1	W0 Dop	R1 Dbo1	W1 Dop
第一符元 (第一群組)																
Dop									i(0)	i(4)	i(8)	i(12)	i(16)	i(20)	i(24)	i(28)
									i(3)	i(7)	i(11)	i(15)	i(19)	i(23)	i(27)	i(31)
第一符元 (第一群組)																
Dbi2									i(32)	i(36)	i(40)	i(44)	i(48)	i(52)	i(56)	i(60)
									i(35)	i(39)	i(43)	i(47)	i(51)	i(55)	i(59)	i(63)
Dout																

圖13



時間

時脈週期	T32	T33	T34	T35	T36	T37	T38	T39	T40	T41	T42	T43	T44	T45	T46	T47
第一符元 (第二群組)																
Din	a(64) a(67)	a(68) a(71)	a(72) a(75)	a(76) a(79)	a(80) a(83)	a(84) a(87)	a(88) a(91)	a(92) a(95)	a(96) a(99)	a(100) a(103)	a(104) a(107)	a(108) a(111)	a(112) a(115)	a(116) a(119)	a(120) a(123)	a(124) a(127)
111	W0 Din	R1 Dbo1	W1 Din	R2 Dbo2	W2 Dbi2	R3 Dbo2	W3 Dbi2	R0 Dbo1	W0 Dop	R1 Dbo1	W1 Dop	R2 Dbo2	W2 Dbi2	R3 Dbo2	W3 Dbo1	R1 Dbo1
112	R0 Dbo1	W0 Din	R1 Dbo1	W1 Din	R2 Dbo2	W2 Dbi2	R3 Dbo2	W3 Dbi2	R0 Dbo1	W0 Dop	R1 Dbo1	W1 Dop	R2 Dbo2	W2 Dbi2	R3 Dbo2	W3 Dbi2
113	W0 Dbi2	R1 Dbo2	W1 Dbo1	R2 Dbo1	W2 Din	R3 Dbo1	W3 Din	R0 Dbo2	W0 Dbi2	R1 Dbo2	W1 Dbi2	R2 Dbo1	W2 Dop	R3 Dbo1	W3 Dop	R2 Dbo2
114	R0 Dbo2	W0 Dbi2	R1 Dbo2	W1 Dbi2	R2 Dbo1	W2 Din	R3 Dbo1	W3 Din	R0 Dbo2	W0 Dbi2	R1 Dbo2	W1 Dbo1	R2 Dop	W2 Dbo1	R3 Dop	W3 Dbo2
第一符元 (第一群組)																
Dop	f(0) f(3)	f(4) f(7)	f(8) f(11)	f(12) f(15)	f(32) f(35)	f(36) f(39)	f(40) f(43)	f(44) f(47)	f(64) f(67)	f(68) f(71)	f(72) f(75)	f(76) f(79)	f(80) f(83)	f(84) f(87)	f(88) f(91)	f(92) f(95)
第一符元 (第二群組)																
Dbi2	f(16) f(19)	f(20) f(23)	f(24) f(27)	f(28) f(31)	f(48) f(51)	f(52) f(55)	f(56) f(59)	f(60) f(63)	f(96) f(99)	f(100) f(103)	f(104) f(107)	f(108) f(111)	f(112) f(115)	f(116) f(119)	f(120) f(123)	f(124) f(127)
第一符元 (第一群組)																
Dout	b(0) b(3)	b(4) b(7)	b(8) b(11)	b(12) b(15)	b(32) b(35)	b(36) b(39)	b(40) b(43)	b(44) b(47)	b(16) b(19)	b(20) b(23)	b(24) b(27)	b(28) b(31)	b(48) b(51)	b(52) b(55)	b(56) b(59)	b(60) b(63)

圖14

時間

時脈週期	T48	T49	T50	T51	T52	T53	T54	T55	T56	T57	T58	T59	T60	T61	T62	T63
Din	a(0)	a(4)	a(8)	a(12)	a(16)	a(20)	a(24)	a(28)	a(32)	a(36)	a(40)	a(44)	a(48)	a(52)	a(56)	a(60)
	a(3)	a(7)	a(11)	a(15)	a(19)	a(23)	a(27)	a(31)	a(35)	a(39)	a(43)	a(47)	a(51)	a(55)	a(59)	a(63)
111	W0	R1	W1	R2	W2	R3	W3	R0	W0	R1	W1	R2	W2	R3	W3	R0
	Din	Dbo1	Din	Dbo2	Dbi2	Dbo2	Dbi2	Dbo1	Dop	Dbo1	Dop	Dbo2	Dbi2	Dbo2	Dbi2	Dbo1
112	R0	W0	R1	W1	R2	W2	R3	W3	R0	W0	R1	W1	R2	W2	R3	W3
	Dbo1	Din	Dbo1	Din	Dbo2	Dbi2	Dbo2	Dbi2	Dbo1	Dop	Dbo1	Dop	Dbo2	Dbi2	Dbo2	Dbi2
113	W2	R3	W3	R0	W0	R1	W1	R2	W2	R3	W3	R0	W0	R1	W1	R0
	Dbi2	Dbo2	Dbi2	Dbo1	Din	Dbo1	Din	Dbo2	Dbi2	Dbo2	Dbi2	Dbo1	Dop	Dbo1	Dop	Dbo2
114	R2	W2	R3	W3	R0	W0	R1	W1	R2	W2	R3	W3	R0	W0	R1	W1
	Dbo2	Dbi2	Dbo2	Dbi2	Dbo1	Din	Dbo1	Din	Dbo2	Dbi2	Dbo2	Dbi2	Dbo1	Dop	Dbo1	Dop
Dop	第二符元 (第三群組)															
	第一符元 (第二群組)															
	f(64)	f(68)	f(72)	f(76)	f(80)	f(84)	f(88)	f(92)	f(96)	f(100)	f(104)	f(108)	f(112)	f(116)	f(120)	f(124)
	f(67)	f(71)	f(75)	f(79)	f(83)	f(87)	f(91)	f(95)	f(99)	f(103)	f(107)	f(111)	f(115)	f(119)	f(123)	f(127)
Dbi2	第二符元 (第三群組)															
	第一符元 (第二群組)															
	f(80)	f(84)	f(88)	f(92)	f(96)	f(100)	f(104)	f(108)	f(112)	f(116)	f(120)	f(124)	f(128)	f(132)	f(136)	f(140)
	f(83)	f(87)	f(91)	f(95)	f(99)	f(103)	f(107)	f(111)	f(115)	f(119)	f(123)	f(127)	f(131)	f(135)	f(139)	f(143)
Dout	第一符元 (第二群組)															
	第二符元 (第三群組)															
	b(64)	b(68)	b(72)	b(76)	b(80)	b(84)	b(88)	b(92)	b(96)	b(100)	b(104)	b(108)	b(112)	b(116)	b(120)	b(124)
	b(67)	b(71)	b(75)	b(79)	b(83)	b(87)	b(91)	b(95)	b(99)	b(103)	b(107)	b(111)	b(115)	b(119)	b(123)	b(127)

圖15

時間 ↑

時脈週期	T32	T33	T34	T35	T36	T37	T38	T39	T40	T41	T42	T43	T44	T45	T46	T47
Din	b(0)	b(4)	b(8)	b(12)	b(32)	b(36)	b(40)	b(44)	b(16)	b(20)	b(24)	b(28)	b(48)	b(52)	b(56)	b(60)
	b(3)	b(7)	b(11)	b(15)	b(35)	b(39)	b(43)	b(47)	b(19)	b(23)	b(27)	b(31)	b(51)	b(55)	b(59)	b(63)
	W0 Din	R0 Dbo1	W0 Dop	R0 Dbo1	W0 Din	R0 Dbo1	W0 Dop	R0 Dbo1	W0 Din	R0 Dbo1	W0 Dop	R0 Dbo1	W0 Din	R0 Dbo1	W0 Dop	R0 Dbo1
111		W	W	W	W	W	W									
112		Din		Dop	W		Dbi2					W	W		W	
113			W			W		W	W		W			W		W
114				W0	R0	W0	R0	W0	R0	W0	R0	W0	R0	W0	R0	W0
				Dbi2	Db02	Dbi2	Db02	Dbi2	Db02	Dbi2	Db02	Dbi2	Db02	Dbi2	Db02	Dbi2
Dop				第一符元 (第一群組)	第一符元 (第一群組)	第一符元 (第一群組)	第一符元 (第一群組)	第一符元 (第一群組)	第一符元 (第二群組)	第一符元 (第二群組)	第一符元 (第二群組)	第一符元 (第二群組)	第一符元 (第三群組)	第一符元 (第三群組)	第一符元 (第三群組)	第一符元
		i(0)	i(4)	i(8)	f(0)	f(8)	i(32)	i(36)	f(32)	f(40)	i(16)	i(20)	f(16)	f(24)	i(48)	i(52)
		i(3)	i(7)	i(11)	f(3)	f(11)	i(35)	i(39)	f(35)	f(43)	i(19)	i(23)	f(19)	f(27)	i(51)	i(55)
Dbi2				第一符元 (第一群組)	第一符元 (第一群組)	第一符元 (第一群組)	第一符元 (第一群組)	第一符元 (第一群組)	第一符元 (第二群組)	第一符元 (第二群組)	第一符元 (第二群組)	第一符元 (第二群組)	第一符元 (第三群組)	第一符元 (第三群組)	第一符元 (第三群組)	第一符元
		i(8)	i(12)	i(16)	f(4)	f(12)	i(40)	i(44)	f(36)	f(44)	i(24)	i(28)	f(20)	f(28)	i(56)	i(60)
		i(11)	i(15)	i(19)	f(7)	f(15)	i(43)	i(47)	f(39)	f(47)	i(27)	i(31)	f(23)	f(31)	i(59)	i(63)
Dout					第一符元 (第一群組)	第一符元 (第一群組)	第一符元 (第一群組)	第一符元 (第一群組)	第一符元 (第二群組)	第一符元 (第二群組)	第一符元 (第二群組)	第一符元 (第二群組)	第一符元 (第三群組)	第一符元 (第三群組)	第一符元 (第三群組)	第一符元
					c(0)	c(8)	c(4)	c(12)	c(32)	c(40)	c(36)	c(44)	c(16)	c(24)	c(20)	c(28)
					c(3)	c(11)	c(7)	c(15)	c(35)	c(43)	c(39)	c(47)	c(19)	c(27)	c(23)	c(31)

圖16

時間

時脈週期	T48	T49	T50	T51	T52	T53	T54	T55	T56	T57	T58	T59	T60	T61	T62	T63
Din	第一符元 (第五群組)															
	b(64)	b(68)	b(72)	b(76)	b(96)	b(100)	b(104)	b(108)	b(80)	b(84)	b(88)	b(92)	b(112)	b(116)	b(120)	b(124)
	b(67)	b(71)	b(75)	b(79)	b(99)	b(103)	b(107)	b(111)	b(83)	b(87)	b(91)	b(95)	b(115)	b(119)	b(123)	b(127)
111	W0	R0	W0	R0	W0	R0	W0	R0	W0	R0	W0	R0	W0	R0	W0	R0
112	Din	Dbo1	Dop	Dbo1	Din	Dbo1	Dop	Dbo1	Din	Dbo1	Dop	Dbo1	Din	Dbo1	Dop	Dbo1
113	W	Din	W	Dop	W	W	Dbi2	W	W	Din	W	Dop	W	W	W	W
114	W	Din	W	Dop	W	W	Dbi2	W	W	Din	W	Dop	W	W	W	W
Dop	第一符元 (第六群組)															
	f(48)	f(56)	i(64)	i(68)	f(64)	f(72)	i(96)	i(100)	f(96)	f(104)	i(80)	i(84)	f(80)	f(88)	i(112)	i(116)
	f(51)	f(59)	i(67)	i(71)	f(67)	f(75)	i(99)	i(103)	f(99)	f(107)	i(83)	i(87)	f(83)	f(91)	i(115)	i(119)
Dbi2	第一符元 (第七群組)															
	f(52)	f(60)	i(72)	i(76)	f(68)	f(76)	i(104)	i(108)	f(100)	f(108)	i(88)	i(92)	f(84)	f(92)	i(120)	i(124)
	f(55)	f(63)	i(75)	i(79)	f(71)	f(79)	i(107)	i(111)	f(103)	f(111)	i(91)	i(95)	f(87)	f(95)	i(123)	i(127)
Dout	第一符元 (第八群組)															
	c(48)	c(56)	c(52)	c(60)	c(64)	c(72)	c(68)	c(76)	c(96)	c(104)	c(100)	c(108)	c(80)	c(88)	c(84)	c(92)
	c(51)	c(59)	c(55)	c(63)	c(67)	c(75)	c(71)	c(79)	c(99)	c(107)	c(103)	c(111)	c(83)	c(91)	c(87)	c(95)

圖17

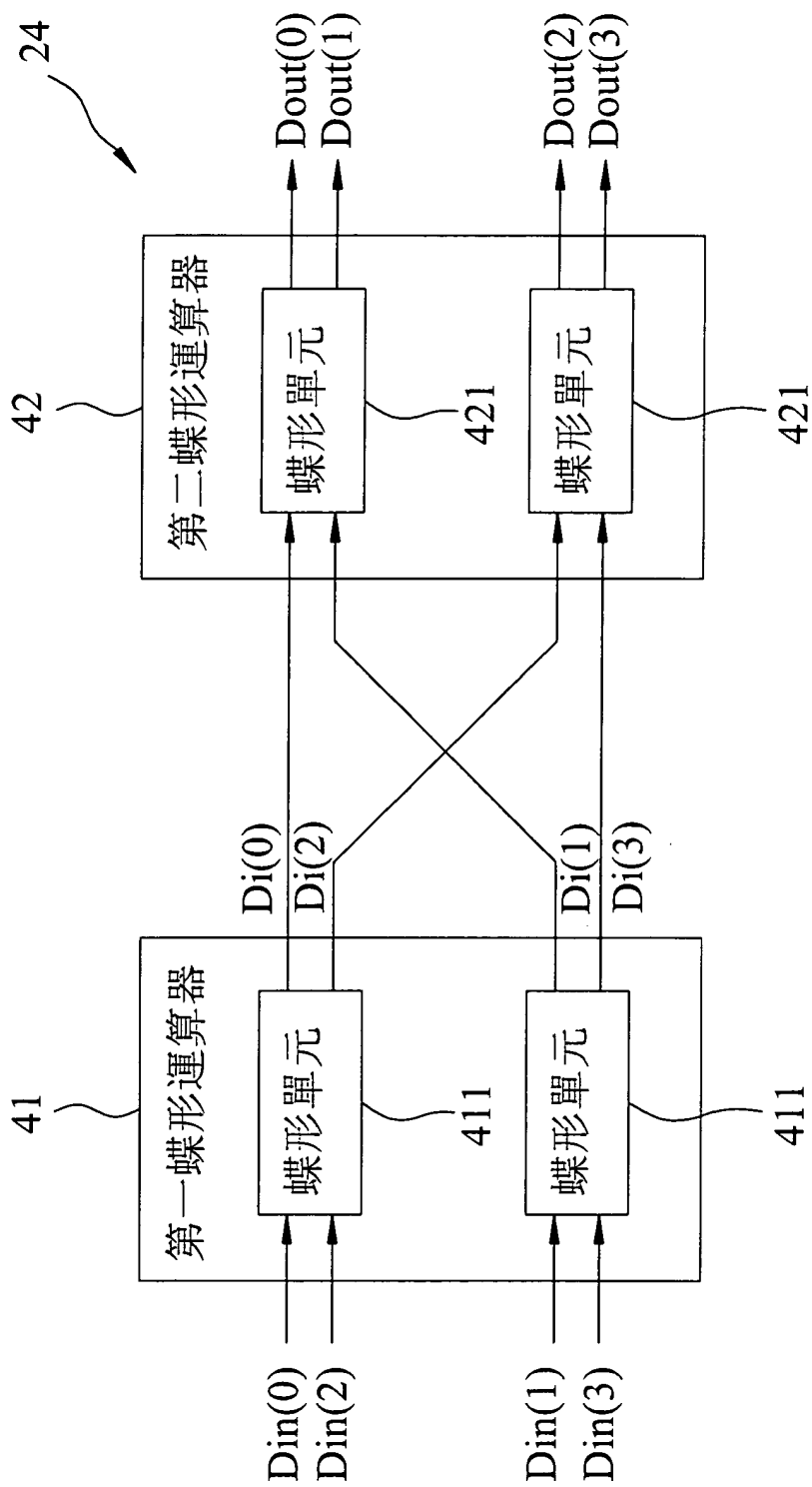


圖18

時間 →

時鐘週期	T36	T37	T38	T39	T40	T66	T67	T68	T69	T70	T71	T72	T98	T99
Din	第一符元					第二符元								
	c(0) ~ c(3)	c(8) ~ c(11)	c(4) ~ c(7)	c(12) ~ c(15)	c(32) ~ c(35)	c(116) ~ c(119)	c(124) ~ c(127)	c(0) ~ c(3)	c(8) ~ c(11)	c(4) ~ c(7)	c(12) ~ c(15)	c(32) ~ c(35)	c(116) ~ c(119)	c(124) ~ c(127)
	i(0) ~ i(3)	i(8) ~ i(11)	i(4) ~ i(7)	i(12) ~ i(15)	i(32) ~ i(35)	i(116) ~ i(119)	i(124) ~ i(127)	i(0) ~ i(3)	i(8) ~ i(11)	i(4) ~ i(7)	i(12) ~ i(15)	i(32) ~ i(35)	i(116) ~ i(119)	i(124) ~ i(127)
Dout	第一符元					第二符元								
	X(0) ~ X(3)	X(8) ~ X(11)	X(4) ~ X(7)	X(12) ~ X(15)	X(32) ~ X(35)	X(23) ~ X(26)	X(31) ~ X(34)	X(0) ~ X(3)	X(8) ~ X(11)	X(4) ~ X(7)	X(12) ~ X(15)	X(32) ~ X(35)	X(23) ~ X(26)	X(31) ~ X(34)
	X(64) ~ X(67)	X(72) ~ X(75)	X(80) ~ X(83)	X(88) ~ X(91)	X(96) ~ X(99)	X(87) ~ X(90)	X(95) ~ X(98)	X(64) ~ X(67)	X(72) ~ X(75)	X(80) ~ X(83)	X(88) ~ X(91)	X(96) ~ X(99)	X(87) ~ X(90)	X(95) ~ X(98)

圖19

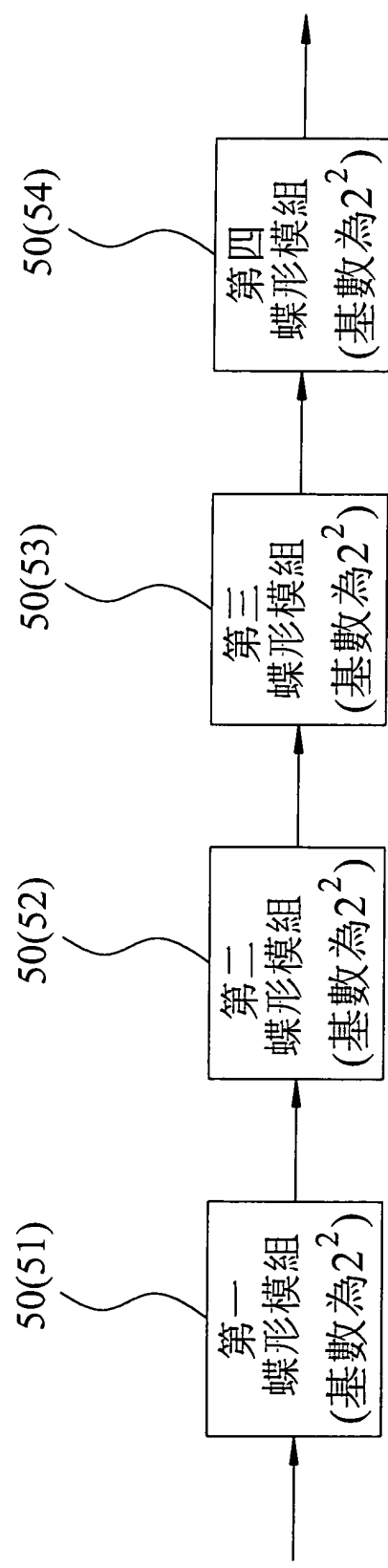


圖20

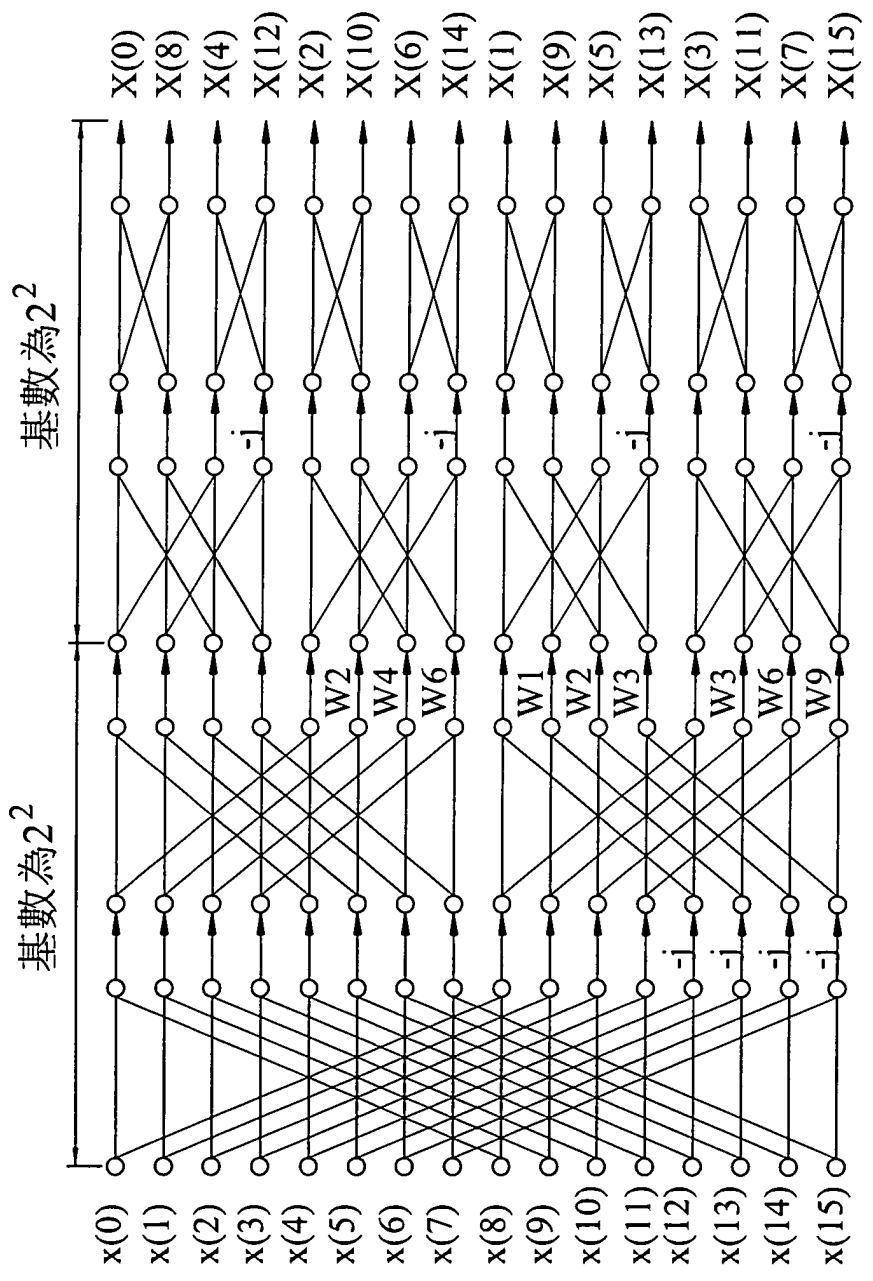


圖21



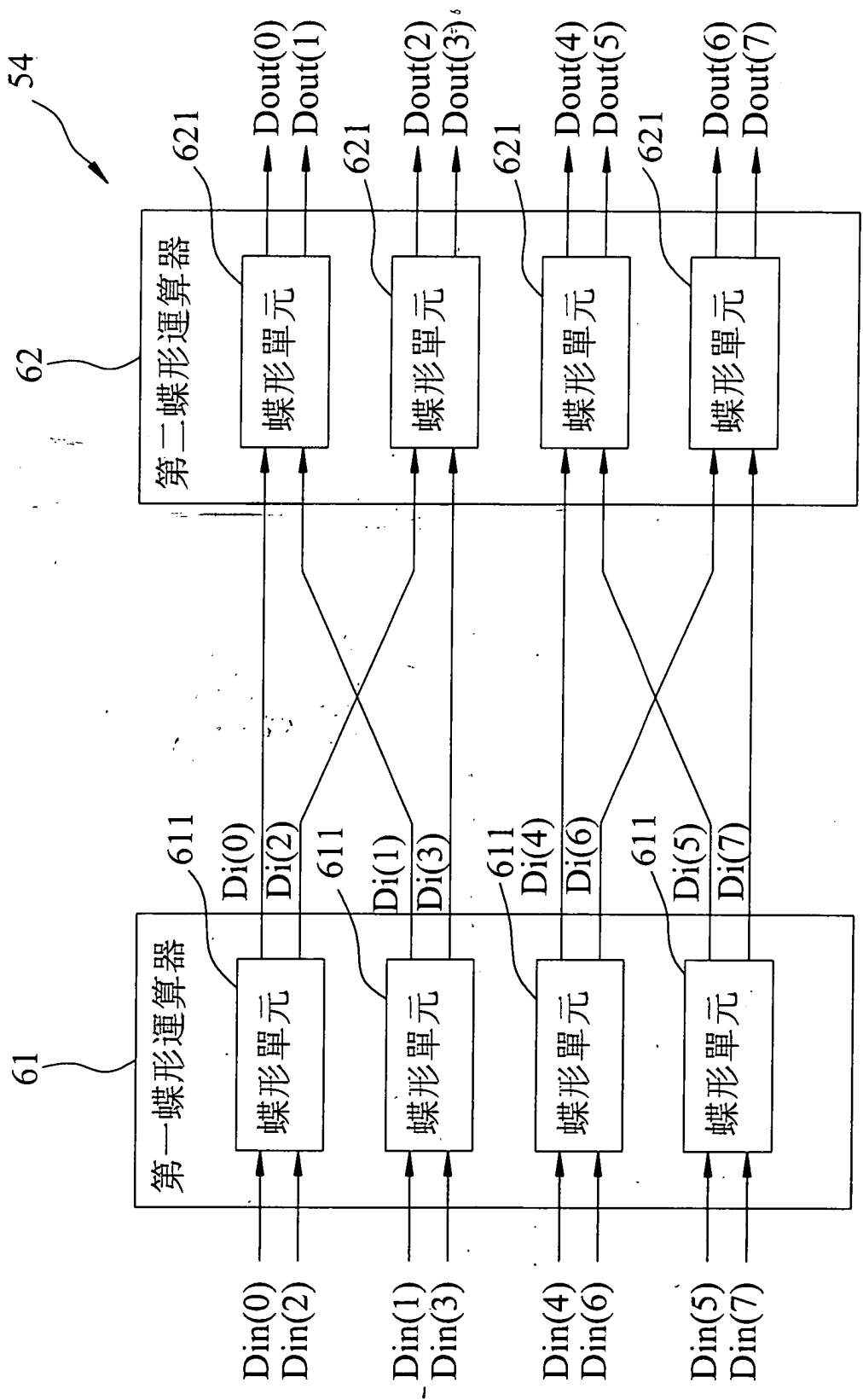


圖22