



(21) 申請案號：103132945

(22) 申請日：中華民國 103 (2014) 年 09 月 24 日

(51) Int. Cl. : **H03B5/24 (2006.01)**

(71) 申請人：國立交通大學 (中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)
新竹市大學路 1001 號

(72) 發明人：陳巍仁 CHEN, WEI-ZEN (TW)；洪政豪 HONG, ZHENG-HAO (TW)；劉曜嘉 LIU, YAO-CHIA (TW)

(74) 代理人：蔡朝安

申請實體審查：有 申請專利範圍項數：12 項 圖式數：6 共 24 頁

(54) 名稱

四相位弛張震盪器

QUADRATURE PHASE RELAXATION OSCILLATOR

(57) 摘要

本發明提供一種四相位弛張震盪器架構，透過調整 IQ 相位電流連結因子與極零點，致使輸出訊號之頻率調變範圍為百萬至十億赫茲等級，來實現超大頻寬調變範圍。較佳者，透過提出之注入式鎖定達到四相位同步鎖定之低雜訊震盪器。

A low voltage quadrature phase wideband relaxation oscillator is provided in the present invention. A ultra wide-band tuning range from Mega to Giga Hz order is also realized by tuning the I/Q coupling factor, zeros and poles. Preferably, a novel synchronous quadrature injection lock is proposed to validate low noise performance.

指定代表圖：

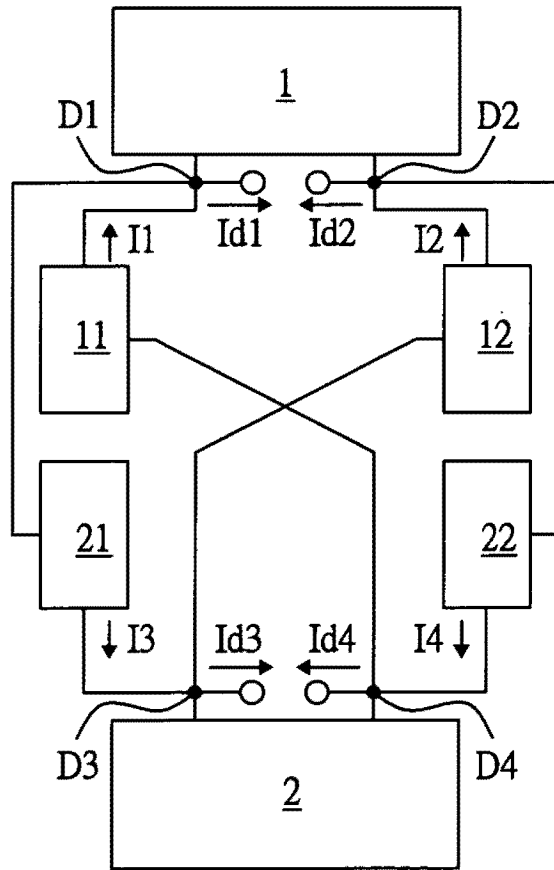


圖2a

符號簡單說明：

1、2 . . . 第一弛張震盪器、第二弛張震盪器

11、12 . . . 第一電流源電路、第二電流源電路

21、22 . . . 第三電流源電路、第四電流源電路

D1、D2、D3、D4 . . . 第一輸出端、第二輸出端、第三輸出端、第四輸出端

I1、I2、I3、I4 . . . 第一電流、第二電流、第三電流、第四電流

Id1、Id2、Id3、Id4 . . . 第一輸出訊號、第二輸出訊號、第三輸出訊號、第四輸出訊號

201613254

專利案號: 103132945



201613254

【發明摘要】

申請日: 103. 9. 24

IPC分類: H03B 5/24 (2006.01)

【中文發明名稱】

四相位弛張震盪器

【英文發明名稱】

QUADRATURE PHASE RELAXATION OSCILLATOR

【中文】

本發明提供一種四相位弛張震盪器架構，透過調整IQ相位電流連結因子與極零點，致使輸出訊號之頻率調變範圍為百萬至十億赫茲等級，來實現超大頻寬調變範圍。較佳者，透過提出之注入式鎖定達到四相位同步鎖定之低雜訊震盪器。

【英文】

A low voltage quadrature phase wideband relaxation oscillator is provided in the present invention. A ultra wide-band tuning range from Mega to Giga Hz order is also realized by tuning the I/Q coupling factor, zeros and poles. Preferably, a novel synchronous quadrature injection lock is proposed to validate low noise performance.

【指定代表圖】

圖2a

【代表圖之符號簡單說明】

1、2	第一弛張震盪器、第二弛張震盪器
11、12	第一電流源電路、第二電流源電路
21、22	第三電流源電路、第四電流源電路
D1、D2、D3、D4	第一輸出端、第二輸出端、 第三輸出端、第四輸出端
I1、I2、I3、I4	第一電流、第二電流、第三電流、第四電流
Id1、Id2、Id3、Id4	第一輸出訊號、第二輸出訊號、 第三輸出訊號、第四輸出訊號

【發明說明書】

【中文發明名稱】

四相位弛張震盪器

【英文發明名稱】

QUADRATURE PHASE RELAXATION OSCILLATOR

【技術領域】

【0001】 本發明是有關一種弛張震盪器，特別是一種四相位弛張震盪器。

【先前技術】

【0002】 一般而言，震盪器常見於各種時脈產生器電路架構，但傳統高雜訊之弛張震盪器電路無法廣泛使用於高頻之有線傳輸系統或是射頻(Radio Frequency)電路。因此，較常採用的是一種相位雜訊較好之電感電容共振腔式震盪器，其應用於高頻有線傳輸系統或射頻無線通訊模組中，以作為傳輸接收系統(Transceiver)，但卻有較大面積及較小調變範圍之缺點。四相位弛張震盪器相較於上述震盪器，具有較寬廣的調變頻率範圍和較小的實現面積。然而，習知的四相位弛張震盪器僅藉由改變震盪器的源極電容值或負載電阻值，以調變其輸出的弛張震盪頻率。因此，其可調變的範圍亦有所侷限，不易達到百萬赫茲(Mega Hz)至十億赫茲(Giga Hz)等級之調頻範圍，並且在相位雜訊上有明顯的劣勢難以應用於各種不同的高規格系統。

【0003】 綜上所述，如何提供一種較大頻寬調變範圍和低相位雜訊的四相位弛張震盪器便是目前極需努力的目標。

【發明內容】

【0004】 本發明提供一種四相位弛張震盪器，其利用兩個弛張震盪器經由反相位連接(Anti-phase Couple)，以實現一種四相位弛張震盪器。此四相位弛張震盪器電路，透過調整電流源(或共源極電流源)、震盪器電流源、震盪器電容或震盪器負載電阻，致使輸出訊號之頻率調變範圍可達百萬赫茲(Mega Hz)至十億赫茲(Giga Hz)等級。

【0005】 本發明一實施例之一種四相位弛張震盪器，包含一第一弛張震盪器、一第二弛張震盪器、一第一電流源電路、一第二電流源電路、一第三電流源電路以及一第四電流源電路。第一弛張震盪器包含一第一輸出端以及一第二輸出端，用以分別提供一第一輸出訊號以及一第二輸出訊號；其中，第二輸出訊號與第一輸出訊號之相位差為180度。第二弛張震盪器包含一第三輸出端以及一第四輸出端，用以分別提供一第三輸出訊號以及一第四輸出訊號；其中，第四輸出訊號與第三輸出訊號之相位差為180度，且第四輸出訊號與第一輸出訊號之相位差大於180度。第一電流源電路與第一輸出端電性連接，並接受第四輸出訊號控制，用以選擇性提供一第一電流至第一輸出端以合成第一輸出訊號。第二電流源電路與第二輸出端電性連接，並接受第三輸出訊號控制，用以選擇性提供一第二電流至第二輸出端以合成第二輸出訊號。第三電流源電路與第三輸出端電性連接，並接受第一輸出訊號控制，用以選擇性提供一第三電流至第三輸出端以合成第三輸出訊號。第四電流源電路與第四輸出端電性連接，並接受第二輸出訊號控制，用以選擇性提供一第四電流至第四輸出端以合成第四輸出訊號。

【0006】藉由本發明，有利於實現一種適用於低壓操作的四相位弛張震盪器，透過調整電流源(或共源極電流源)、震盪器電流源、震盪器電容或震盪器負載電阻來實現較大頻寬調變範圍。

【0007】以下藉由具體實施例配合所附的圖式詳加說明，當更容易瞭解本發明之目的、技術內容、特點及其所達成之功效。

【圖式簡單說明】

● 【0008】

圖1為一電路圖，顯示習知之弛張震盪電路。

圖2a為一方塊圖，顯示本發明一實施例之四相位弛張震盪電路。

圖2b為一示意圖，顯示本發明一實施例之電流相位關係。

圖3a為一示意圖，顯示本發明一實施例之四相位弛張震盪電路。

圖3b為一電路圖，顯示本發明一實施例之四相位弛張震盪電路。

圖4為一電路圖，顯示本發明另一實施例之四相位弛張震盪電路。

圖5為一示意圖，顯示本發明一實施例之四相位弛張震盪電路之輸出相位與時間關係圖。

● 圖6a為一示意圖，顯示本發明一實施例之四相位弛張震盪電路在非注入鎖定模式下之相位雜訊與頻率關係圖。

圖6b為一示意圖，顯示本發明一實施例之四相位弛張震盪電路在注入鎖定模式下之相位雜訊與頻率關係圖。

【實施方式】

【0009】 一種弛張震盪器之電路架構，是由源極衰退電流式之門電路 (Source-degeneration Current Mode Logic Latch) 所構成。請參照圖1，其電路架構包含一第一電阻R1、一第二電阻R2、一第一電容C1、一第一震盪器電晶體M1、一第二震盪器電晶體M2、一第一震盪器電流源Ic1以及一第二震盪器電流源Ic2。其中，第一電阻R1之一端連接一高電位VDD；第一震盪器電晶體M1之汲極連接第一電阻R1之另一端。第一電阻R1以及第一震盪器電晶體M1之汲極間之節點用以作為第一輸出端D1。第一震盪器電流源Ic1之一端連接第一震盪器電晶體M1之源極，其另一端接地。相對應地，第二電阻R2之一端連接高電位VDD；第二震盪器電晶體M2之汲極連接第二電阻R2之另一端。第二電阻R1以及第二震盪器電晶體M2之汲極間之節點用以作為第二輸出端D2。第二震盪器電流源Ic2之一端連接第二震盪器電晶體M2之源極，其另一端接地。此外，第一震盪器電晶體M1之閘極連接第二輸出端D2，第二震盪器電晶體M2閘極連接第一輸出端D1。最後，第一電容C1之一端連接第一震盪器電晶體M1之源極，其另一端連接第二震盪器電晶體M2之源極。

【0010】 請繼續參照圖1，以下簡單說明一種弛張震盪器之基本工作原理。假設目前電路狀態為第一震盪器電晶體M1不導通而第二震盪器電晶體M2導通，第一震盪器電流源Ic1會對第一源極節點S1放電。當第一源極節點S1電壓夠低時，將會觸發第一震盪器電晶體M1導通而拉低第一輸出端D1電壓，致使第二震盪器電晶體M2不導通；接著，第二震盪器電流源Ic2即對第二源極節點S2放電，重覆相似動作，周而復始持續地對節點S1及S2，亦即對第一電容C1，依

特定頻率重複進行充電及放電。因此，第一輸出端D1以及第二輸出端D2便可持續地產生一具有特定頻率且相位相反之時脈訊號。

【0011】接續上述說明，請參照圖2a，本發明之一實施例利用兩個弛張震盪器經由反相位連接(Anti-phase Coupling)，以實現一種四相位弛張震盪器。四相位弛張震盪器包含一第一弛張震盪器1、一第二弛張震盪器2、一第一電流源電路11、一第二電流源電路12、一第三電流源電路21以及一第四電流源電路22。第一弛張震盪器1具有一第一輸出端D1以及一第二輸出端D2，可以分別提供一第一輸出訊號Id1以及一第二輸出訊號Id2。第二弛張震盪器2具有一第三輸出端D3以及一第四輸出端D4，可以分別提供一第三輸出訊號D3以及一第四輸出訊號D4。第一電流源電路11，分別與第一輸出端D1以及第四輸出端D4電性連接。第二電流源電路12，分別與第二輸出端D2電性以及第三輸出端D3連接。第三電流源電路21，分別與第三輸出端D3以及第一輸出端D1電性連接。第四電流源電路22，分別與第四輸出端D4以及第二輸出端D2電性連接。

【0012】在此實施例中，第一電流源電路11將接受第四輸出訊號Id4控制，以選擇性提供一第一電流I1至第一輸出端D1以合成第一輸出訊號Id1；第二電流源電路12將接受第三輸出訊號Id3控制，以選擇性提供一第二電流I2至第二輸出端D2以合成第二輸出訊號Id2；第三電流源電路21將接受第一輸出訊號Id1控制，以選擇性提供一第三電流I3至第三輸出端D3以合成第三輸出訊號Id3；且第四電流源電路22將接受第二輸出訊號Id2控制，以選擇性提供一第四電流I4至第四輸出端D4以合成第四輸出訊號Id4。如前所述，第二輸出訊號Id2與第一輸出訊號Id1之相位差為180度；第四輸出訊號Id4與第三輸出訊號Id3之相位差為180度。此外，第一弛張震盪器1以及第二弛張震盪器2是經由反相位連接，因此，第一輸出訊號Id1為相對高位準時，第四輸出訊號Id4則為相對低位準。換言之，第四輸出訊號Id4與第一輸出訊號Id1之相位差大於180度。

【0013】請參照圖3b，於一實施例中，第一弛張震盪器可具有第一震盪器電流源Ic1以及第二震盪器電流源Ic2，其對應於第一輸出端D1以及第二輸出端D2。第二弛張震盪器2可具有第三震盪器電流源Ic3以及第四震盪器電流源Ic4，其對應於第三輸出端D3以及第四輸出端D4。而且，第一震盪器電流源Ic1、第二震盪器電流源Ic2、第三震盪器電流源Ic3以及第四震盪器電流源Ic4所提供之電流值分別相異於第一電流源電路11、第二電流源電路12、第三電流源電路21以及第四電流源電路22所提供之電流值。於另一實施例中，第一電流源電路11具有第一電晶體N1，其汲極與第一輸出端D1電性連接，其閘極與第四輸出端D4電性連接，且其源極與第一電流源（未圖式）電性連接。第二電流源電路1具有第二電晶體N2，其汲極與第二輸出端D2電性連接，其閘極與第三輸出端D3電性連接，且其源極與第二電流源Ic2電性連接。第三電流源電路21具有第三電晶體N3，其汲極與第三輸出端D3電性連接，其閘極與第一輸出端D1電性連接，且其源極與第三電流源電性（未圖式）連接。第四電流源電路22具有第四電晶體N4，其汲極與第四輸出端D4電性連接，其閘極與第二輸出端D2電性連接，且其源極與第四電流源（未圖式）電性連接。可以理解的是，第一電流源電路11、第二電流源電路12、第三電流源電路21以及第四電流源電路22，可以使用同一共源極電流源Is，以達降低生產成本以及簡化電路設計之效果。

【0014】以下接著說明於四相位弛張震盪器中，如何透過調整電流源或震盪器電流源之大小，以調變輸出訊號之震盪頻率。以下定義連結因子(Coupling Factor)為電流源電路之一電流源與弛張震盪器之一震盪器電流源所輸出之電流值之比值。舉例而言，比較通過第一電流源之電流大小與通過第一震盪器電流源Ic1之電流大小，得到兩者之比值即為一連結因子。同理，比較通過第三電流源之電流大小與通過第三震盪器電流源Ic3之電流大小，可以計算兩者之比值，亦得其連結因子。

【0015】藉由改變連結因子之數值大小，將會改變輸出訊號之相位狀態，以調變四相位震盪器所輸出之震盪頻率。以下舉例說明，將使具有通常知識者更為明白，如何調變第一輸出端D1節點所輸出之震盪頻率。首先，請一併參照圖1、圖3b，觀察第一電晶體電流 I_{N1} 以及第一震盪器電流 I_{M1} ，可知第一負載電流 I_{R1} 等於第一電晶體電流 I_{N1} 以及第一震盪器電流 I_{M1} 之電流和。因此，三者電流之相位關係如圖2b所示。如圖2a所示電路中，第一負載電流 I_{R1} 會流經輸出負載，即第一電阻 $R1$ ，產生第一輸出端D1之第一輸出訊號 I_{d1} 。可知第一輸出端D1之電流相位必然會與第一震盪器電流 I_{M1} 之電流相位相同，所以必須利用輸出負載極點來產生相位移。因此，不同之連結因子需要不同之相位移，而不同之相位移亦將對應不同之震盪頻率。換言之，透過調整電流源電路之電流源以及弛張震盪器之震盪器電流源之大小，可以改變分別通過電流源電路之電流源與弛張震盪器之震盪器電流源之兩者電流值之比值，亦即調整連結因子之比值大小。當連結因子越大者，其震盪頻率將越高，以得到對應之相位移。綜上，透過調整電流源電路之電流源或弛張震盪器之震盪器電流源所提供之電流值，可以調變四相位震盪器所輸出之震盪頻率。依此類推，第二輸出端D2、第三輸出端D3、以及第四輸出端D4之調頻原理亦相同。

【0016】可以理解的是，在利用輸出負載極點來產生相位移之電路架構下，調變各弛張震盪器之負載電阻或源極電容，也將會產生不同之相位移。舉例而言，第一電容 $C1$ 為一可變電容，或第一電阻 $R1$ 為一可變電阻。因此，除了透過調整電流源或震盪器電流源外，亦可分別調整各弛張震盪器之負載電阻、源極電容，以實現調變震盪頻率之效果。具有通常知識者當可綜合以上所述技術手段，來實現較大頻寬調變範圍。

【0017】請參照圖3b，於一實施例中，第一弛張震盪器1更包含一第三電容 $C3$ ，其連接第一震盪器電晶體 $M1$ 之汲極以及第二震盪器電晶體 $M2$ 之汲極；

第二弛張震盪器2更包含一第四電容C4，其連接第三震盪器電晶體M3之汲極以及第四震盪器電晶體M4之汲極。藉由改變第三電容C3或第四電容C4之容值大小，亦可實現調變震盪頻率之效果。具體而言，本發明之實施例提供一種有利於先進製程整合及實現之四相位寬頻弛張震盪器，透過調整電流源電路之電流源、震盪器電流源、震盪器電容或震盪器負載電阻，致使輸出訊號之頻率調變範圍可達100MHz至10GHz，來實現較大頻寬調變範圍。

【0018】以下將進一步說明如何得到一種相位鎖定式(Locking)之四相位弛張震盪器。請一併參照圖2a、圖3a及圖3b，第一電流源電路11、第二電流源電路12、第三電流源電路21以及第四電流源電路22均電性連接至一共源極電流源Is；且第一電晶體N1、第二電晶體N2、第三電晶體N3以及第四電晶體N4使用具有相同電性規格之N型金氧半場效電晶體(NMOS)；以及，第一震盪器電流源Ic1、第二震盪器電流源Ic2、第三震盪器電流源Ic3以及第四震盪器電流源Ic4所提供之電流值相同，如圖3b所示。同時，第一弛張震盪器1及第二弛張震盪器2是透過共源極差動對電路反相位連接，如圖3a所示。其中， $H(j\omega)$ 代表輸出負載轉換方程式， $D(j\omega)$ 代表源極衰退轉換方程式，A代表第一差動元件，B代表第二差動元件，13代表第一和點(summing junction)，23代表第二和點，X代表第一弛張震盪器輸出訊號，以及Y代表第二弛張震盪器輸出訊號。舉例而言，請一併參照圖3a及圖3b，第一電晶體N1可對應為第一差動元件A，第四電晶體N4可對應為第二差動元件B。因為兩弛張震盪器是透過共源極差動對電路反相位連接，將使第一電晶體N1與第四電晶體N4之電性導通能力隨時間呈負相關變化，可用方程式(1)來表示此數學關係。然後，推導出方程式(2)和(3)，經過運算求解得等式(4)，如下所示。可以理解的是，第二電晶體N2與第三電晶體N3之電性導通能力亦隨時間呈負相關變化，同時滿足上述四個方程式，此不再贅述。由等式(4)中 $X = \pm jY$ 可以發現，使用反相位連接將使兩個震盪器之輸出相位相差90度。值得注

意的是，兩個弛張震盪器是透過差動對電路架構反相位連接，因此可以維持四相位間之相位差均間隔90度。換言之，本實施例可以提供一種相位鎖定式之四相位弛張震盪器。

$$A = -B \quad (1)$$

$$[AX + YD(j\omega)]H(j\omega) = Y \quad (2)$$

$$[-AX + XD(j\omega)]H(j\omega) = X \quad (3)$$

$$X = \pm jY \quad (4)$$

【0019】需要說明的是，在此實施例中，請同時參照圖3b，第一震盪器電晶體電流IM1、第二震盪器電晶體電流IM2、第三震盪器電晶體電流IM3以及第四震盪器電晶體電流IM4之電流值相等；且第一電晶體電流IN1、第二電晶體電流IN2、第三電晶體電流IN3以及第四電晶體電流IN4之電流值均相等。因此，可知其連結因子之比值大小均為相等，如下恆等式：

$$\text{Coupling Factor} = IN1 / IM1 = IN2 / IM2 = IN3 / IM3 = IN4 / IM4$$

已知，相同之連結因子將對應相同之震盪頻率，以得到相同之相位移。因此，本實施例可以提供一種相位鎖定式之四相位弛張震盪器，其輸出一對具有同一頻率但相位正交之震盪訊號，亦即四相位間之相位差均間隔90度，例如第二輸出訊號Id2與第一輸出訊號Id1之相位差為180度，第四輸出訊號Id4與第三輸出訊號Id3之相位差為180度，第三輸出訊號Id3與第一輸出訊號Id1之相位差為90度，以及第四輸出訊號Id4與第一輸出訊號Id1之相位為270度。

【0020】請參照圖4，於一實施例中，基於上述相位鎖定式之四相位弛張震盪器，在電路架構中提供一對開關組，分別是一第一開關Sw1以及一第二開關Sw2。其中，第一開關Sw1電性連接於第一輸出端D1以及第三輸出端D3之間，且第二開關Sw2電性連接於第二輸出端D2以及第四輸出端D4之間。藉此，將可

以實現一種四相位注入鎖定式(Injection Locking)弛張震盪器，請一併參照圖4及圖5，說明如下。

【0021】 隨著時序變化可以預期第一輸出訊號Id1與第三輸出訊號Id3或著第二輸出訊號Id2與第四輸出訊號Id4將會交錯於一電位相等之時間，定義此為一適合做訊號注入(Injection)之時間點。對一無雜訊而穩定之理想震盪器而言，此注入時間點恰好也是圖5中，兩兩訊號相位交錯同時發生之時間點。為了克服現實情況下震盪器本身雜訊或震盪頻率不穩定之現象，在符合注入時間點條件下，透過第一開關Sw1電性導通第一輸出端D1與第三輸出端D3，以及第二開關Sw2電性導通第二輸出端D2以及第四輸出端D4時，注入鎖定一低相位雜訊震盪訊號，可以達到同步注入式鎖定之效果，並消除震盪器本身雜訊而得到優異之相位雜訊表現。如圖6a及圖6b所示，分別顯示尚未注入式鎖定以及具有注入式鎖定模式之相位雜訊表現，可知四相位注入鎖定式弛張震盪器相較於一般四相位弛張震盪器具有優異之相位雜訊表現。簡言之，本發明之一實施例僅基於兩個弛張震盪器之電路架構，透過一組開關對設計，即可在注入式鎖定之時間點尋找四相位之交錯轉態關係，同時重置四相位訊號並有效地對每一相位作同步，而得到優異之相位雜訊表現。

【0022】 綜合上述，本發明之一種有利於先進製程整合及實現之四相位寬頻弛張震盪器，透過調整電流源電路之電流源、震盪器電流源、震盪器電容或震盪器負載電阻，致使輸出訊號之頻率調變範圍為Mega Hz至Giga Hz等級，來實現超大頻寬調變範圍。較佳者，透過四相位同步注入式鎖定得到優異的相位雜訊表現。

【0023】 值得注意的是，因為兩個震盪器之汲極輸出端是透過差動對電路架構反相位連接，所構成之四相位弛張震盪器在低於1伏特工作電壓範圍下，仍可正常工作，較適合實現低電壓低耗能之先進製程元件，例如奈米製程之半導

體元件。而且，相較於習知電壓控制震盪器之電路架構，本發明之一種四相位弛張震盪器無需電感設計，較容易實現小面積與簡化電路之晶片設計與製造，以降低生產成本及縮短設計時間。

【0024】此外，本發明之另一實施例提供一種注入鎖定式之四相位弛張震盪器，其輸出一對具有同一頻率且相位正交之震盪訊號。基於相位鎖定式之四相位弛張震盪器之電路架構，透過一組開關對尋找四相位之交錯轉態關係。於此注入式鎖定之時間點，注入鎖定一低相位雜訊震盪訊號以及重置四相位訊號，可以達到同步注入式鎖定之效果，並消除震盪器本身雜訊而得到優異之相位雜訊表現。

【0025】以上所述之實施例僅是為說明本發明之技術思想及特點，其目的在使熟習此項技藝之人士能夠瞭解本發明之內容並據以實施，當不能以之限定本發明之專利範圍，即大凡依本發明所揭示之精神所作之均等變化或修飾，仍應涵蓋在本發明之專利範圍內。

【符號說明】

【0026】

1、2	第一弛張震盪器、第二弛張震盪器
11、12	第一電流源電路、第二電流源電路
13、23	第一和點、第二和點
21、22	第三電流源電路、第四電流源電路
A、B	第一差動元件、第二差動元件
C1、C2、C3、C4	第一電容、第二電容、第三電容、第四電容
D1、D2、D3、D4	第一輸出端、第二輸出端、

	第三輸出端、第四輸出端
D(jw)	源極衰退轉換方程式
H(jw)	輸出負載轉換方程式
I1、I2、I3、I4	第一電流、第二電流、第三電流、第四電流
Ic1、Ic2、Ic3、Ic4	第一震盪器電流源、第二震盪器電流源、 第三震盪器電流源、第四震盪器電流源
Id1、Id2、Id3、Id4	第一輸出訊號、第二輸出訊號、 第三輸出訊號、第四輸出訊號
IM1、IM2、IM3、IM4	第一震盪器電晶體電流、第二震盪器電晶體電 流、第三震盪器電晶體電流、第四震盪器電晶體 電流
IN1、IN2、IN3、IN4	第一電晶體電流、第二電晶體電流、 第三電晶體電流、第四電晶體電流
IR1	第一負載電流
Is	共源極電流源
M1、M2、M3、M4	第一震盪器電晶體、第二震盪器電晶體、 第三震盪器電晶體、第四震盪器電晶體
N1、N2、N3、N4	第一電晶體、第二電晶體、 第三電晶體、第四電晶體
R1、R2、R3、R4	第一電阻、第二電阻、第三電阻、第四電阻
S1、S2	第一源極節點、第二源極節點
Sw1、Sw2	第一開關、第二開關
X	第一弛張震盪器輸出訊號
Y	第二弛張震盪器輸出訊號

【發明申請專利範圍】

【第1項】一種四相位弛張震盪器，包含：

一第一弛張震盪器，包含一第一輸出端以及一第二輸出端，用以分別提供一第一輸出訊號以及一第二輸出訊號；其中該第二輸出訊號與該第一輸出訊號之相位差為180度；

一第二弛張震盪器，包含一第三輸出端以及一第四輸出端，用以分別提供一第三輸出訊號以及一第四輸出訊號；其中，該第四輸出訊號與該第三輸出訊號之相位差為180度，該第四輸出訊號與該第一輸出訊號之相位差大於180度；

一第一電流源電路，其與該第一輸出端電性連接，其接受該第四輸出訊號控制，選擇性提供一第一電流至該第一輸出端以合成該第一輸出訊號；

一第二電流源電路，其與該第二輸出端電性連接，其接受該第三輸出訊號控制，選擇性提供一第二電流至該第二輸出端以合成該第二輸出訊號；

一第三電流源電路，其與該第三輸出端電性連接，其接受該第一輸出訊號控制，選擇性提供一第三電流至該第三輸出端以合成該第三輸出訊號；以及

一第四電流源電路，其與該第四輸出端電性連接，其接受該第二輸出訊號控制，選擇性提供一第四電流至該第四輸出端以合成該第四輸出訊號。

【第2項】如請求項1所述之四相位弛張震盪器，其中該第一弛張震盪器包含一第一震盪器電流源以及一第二震盪器電流源，其對應於該第一

輸出端以及該第二輸出端，該第二弛張震盪器包含一第三震盪器電流源以及一第四震盪器電流源，其對應於該第三輸出端以及該第四輸出端，且該第一震盪器電流源、該第二震盪器電流源、該第三震盪器電流源以及該第四震盪器電流源所提供之電流值分別相異於該第一電流源電路、該第二電流源電路、該第三電流源電路以及該第四電流源電路所提供之電流值。

【第3項】如請求項1所述之四相位弛張震盪器，其中

該第一電流源電路包含一第一電晶體，其汲極與該第一輸出端電性連接，其閘極與該第四輸出端電性連接，其源極與一第一電流源電性連接；

該第二電流源電路包含一第二電晶體，其汲極與該第二輸出端電性連接，其閘極與該第三輸出端電性連接，其源極與一第二電流源電性連接；

該第三電流源電路包含一第三電晶體，其汲極與該第三輸出端電性連接，其閘極與該第一輸出端電性連接，其源極與一第三電流源電性連接；以及

該第四電流源電路包含一第四電晶體，其汲極與該第四輸出端電性連接，其閘極與該第二輸出端電性連接，其源極與一第四電流源電性連接。

【第4項】如請求項3所述之四相位弛張震盪器，其中該第一電流源電路、該第二電流源電路、該第三電流源電路以及該第四電流源電路共用一共同源極電流源。

【第5項】如請求項3所述之四相位弛張震盪器，其中該第一電晶體、該第二電晶體、該第三電晶體以及該第四電晶體具有相同電性規格之N型金氧半場效電晶體(NMOS)。

【第6項】如請求項1所述之四相位弛張震盪器，更包含：

一第一開關，其電性連接於該第一輸出端以及該第三輸出端之間，用以選擇性電性導通或隔離該第一輸出端與該第三輸出端；以及

一第二開關，其電性連接於該第二輸出端以及該第四輸出端之間，用以選擇性電性導通或隔離該第二輸出端與該第四輸出端，

其中，預期該第一輸出訊號與該第三輸出訊號或該第二輸出訊號與該第四輸出訊號之電位相等時，電性導通該第一開關以及該第二開關，並注入鎖定(Injection Locking)一低相位雜訊震盪訊號。

【第7項】如請求項1所述之四相位弛張震盪器，其中

該第一弛張震盪器包含：

一第一電阻，其一端連接一高電位；

一第一震盪器電晶體，其汲極連接該第一電阻之另一端，其閘極連接該第二輸出端，其中該第一電阻以及該第一震盪器電晶體之該汲極間之節點作為該第一輸出端；

一第一震盪器電流源，其一端連接該第一震盪器電晶體之一源極，其另一端接地；

一第二電阻，其一端連接一高電位；

一第二震盪器電晶體，其汲極連接該第二電阻之另一端，其閘極連接該第一輸出端，其中該第二電阻以及該第二震盪器電晶體之該汲極間之節點作為該第二輸出端；

一第二震盪器電流源，其一端連接該第二震盪器電晶體之一源極，其另一端接地；以及

一第一電容，其一端連接該第一震盪器電晶體之該源極，其另一端連接該第二震盪器電晶體之該源極；以及

該第二弛張震盪器包含：

一第三電阻，其一端連接一高電位；

一第三震盪器電晶體，其汲極連接該第三電阻之另一端，其閘極連接該第四輸出端，其中該第三電阻以及該第三震盪器電晶體之該汲極間之節點作為該第三輸出端；

一第三震盪器電流源，其一端連接該第三震盪器電晶體之一源極，其另一端接地；

一第四電阻，其一端連接一高電位；

一第四震盪器電晶體，其汲極連接該第四電阻之另一端，其閘極連接該第三輸出端，其中該第四電阻以及該第四震盪器電晶體之該汲極間之節點作為該第四輸出端；

一第四震盪器電流源，其一端連接該第四震盪器電晶體之一源極，其另一端接地；以及

一第二電容，其一端連接該第三震盪器電晶體之該源極，其另一端連接該第四震盪器電晶體之該源極。

【第8項】如請求項7所述之四相位弛張震盪器，其中該第一弛張震盪器更包含一第三電容，其連接該第一震盪器電晶體之該汲極以及該第二

震盪器電晶體之該汲極；該第二弛張震盪器更包含一第四電容，其連接該第三震盪器電晶體之該汲極以及該第四震盪器電晶體之該汲極。

【第9項】如請求項7所述之四相位弛張震盪器，其中該第一震盪器電流源、該第二震盪器電流源、該第三震盪器電流源以及該第四震盪器電流源所提供之電流值分別相異於該第一電流源電路、該第二電流源電路、該第三電流源電路以及該第四電流源電路所提供之電流值。

【第10項】如請求項7所述之四相位弛張震盪器，其中該第一震盪器電流源、該第二震盪器電流源、該第三震盪器電流源以及該第四震盪器電流源所提供之電流值相同。

【第11項】如請求項7所述之四相位弛張震盪器，其中該第一震盪器電流源、該第二震盪器電流源、該第三震盪器電流源以及該第四震盪器電流源包含衰退電流式門電路(Source-degeneration Current Mode Logic Latch)。

【第12項】如請求項1所述之四相位弛張震盪器，其中該第一輸出訊號、該第二輸出訊號、該第三輸出訊號以及該第四輸出訊號之頻率調變範圍為100MHz至10GHz。

【發明圖式】

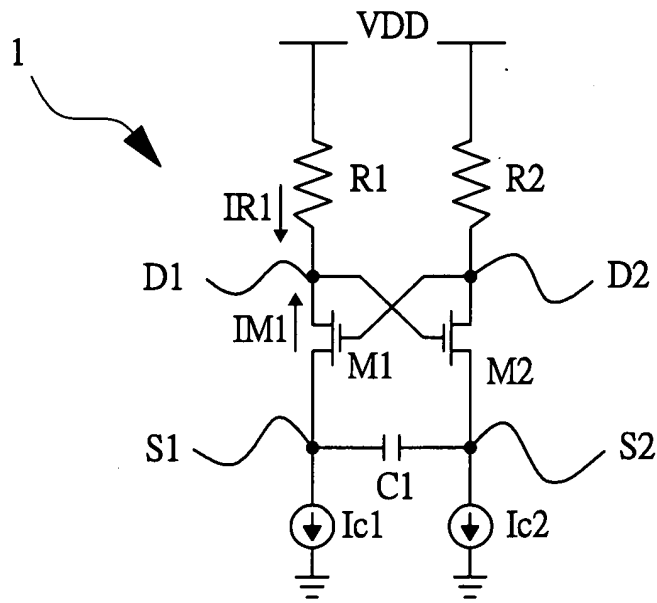


圖 1

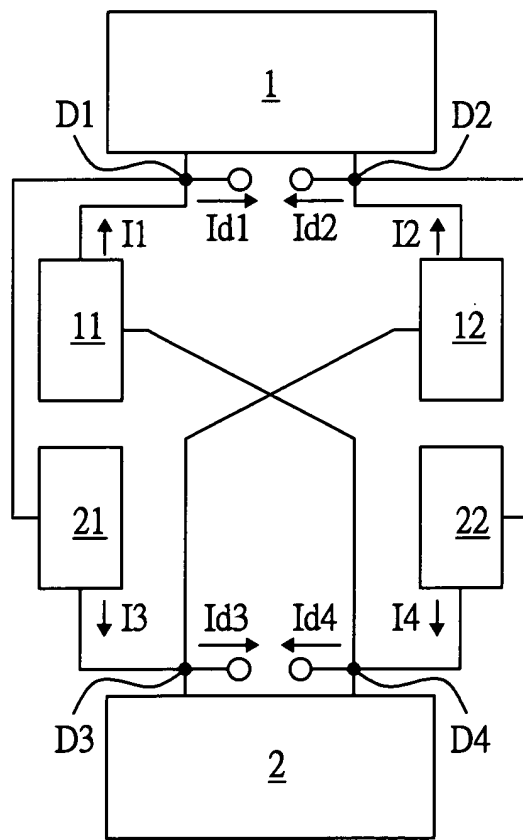


圖 2a

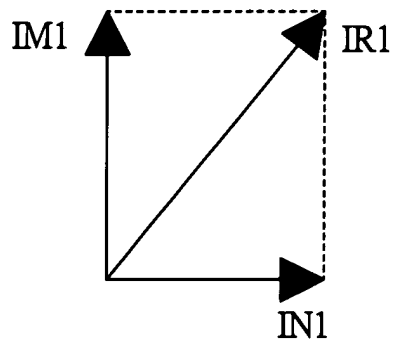


圖2b

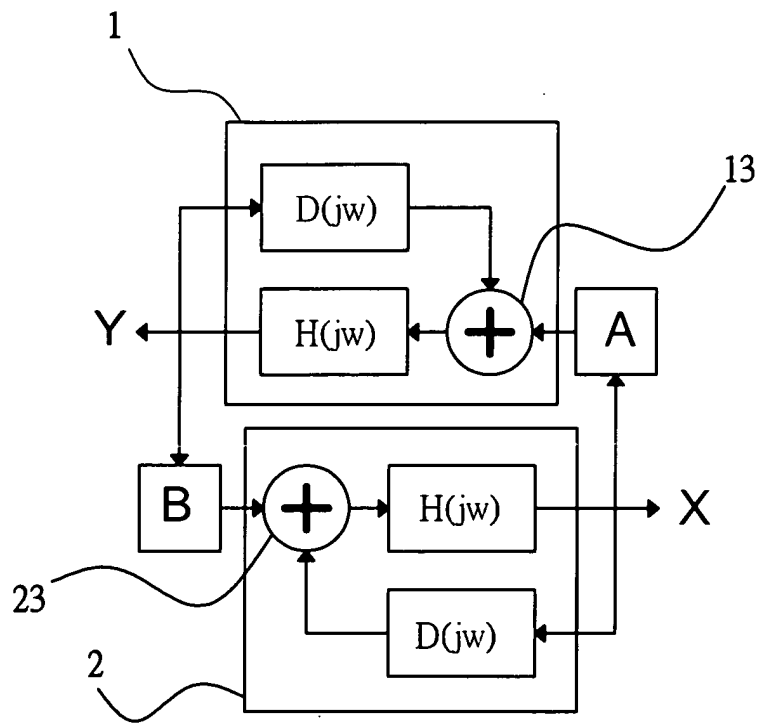


圖3a

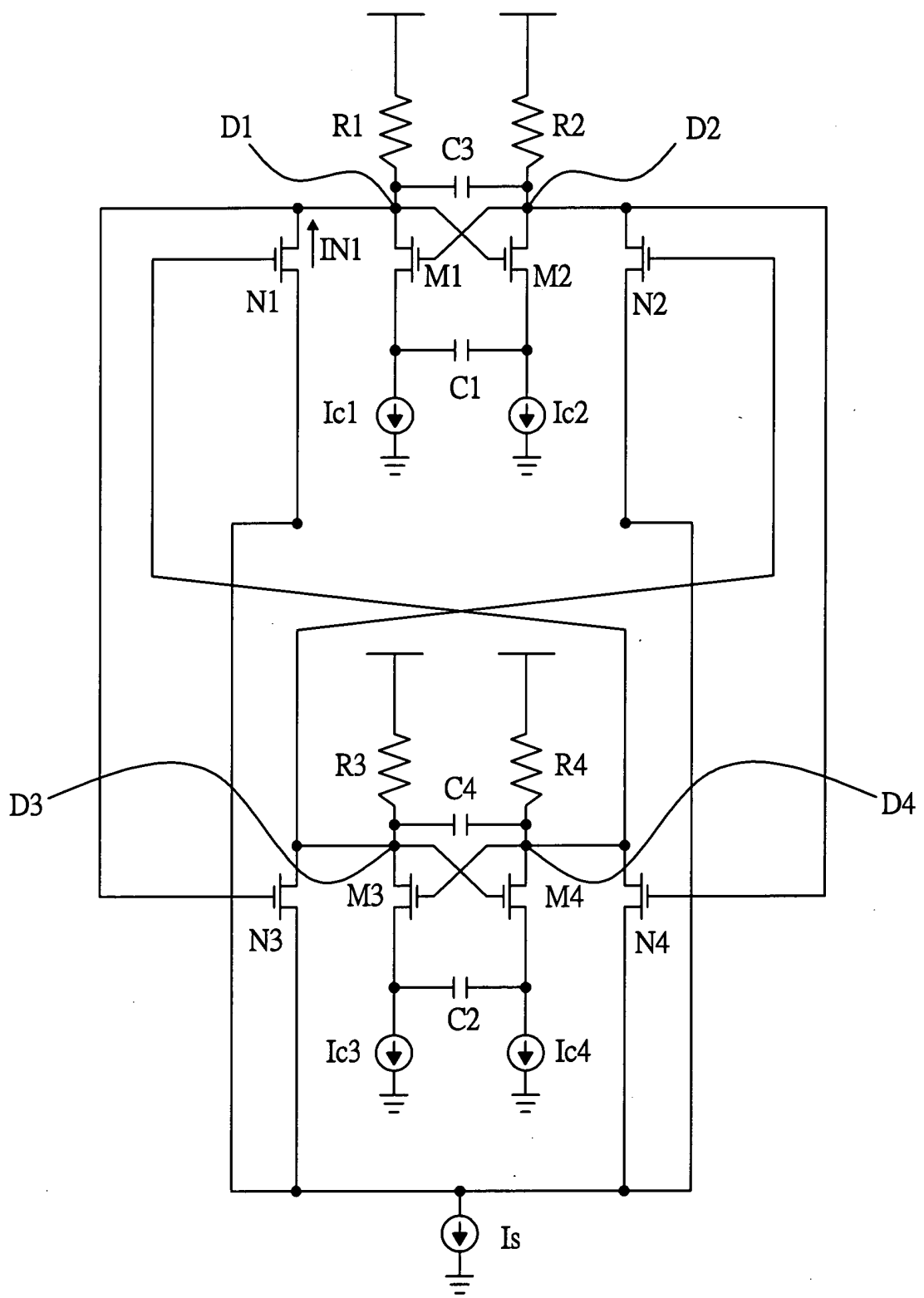


圖3b

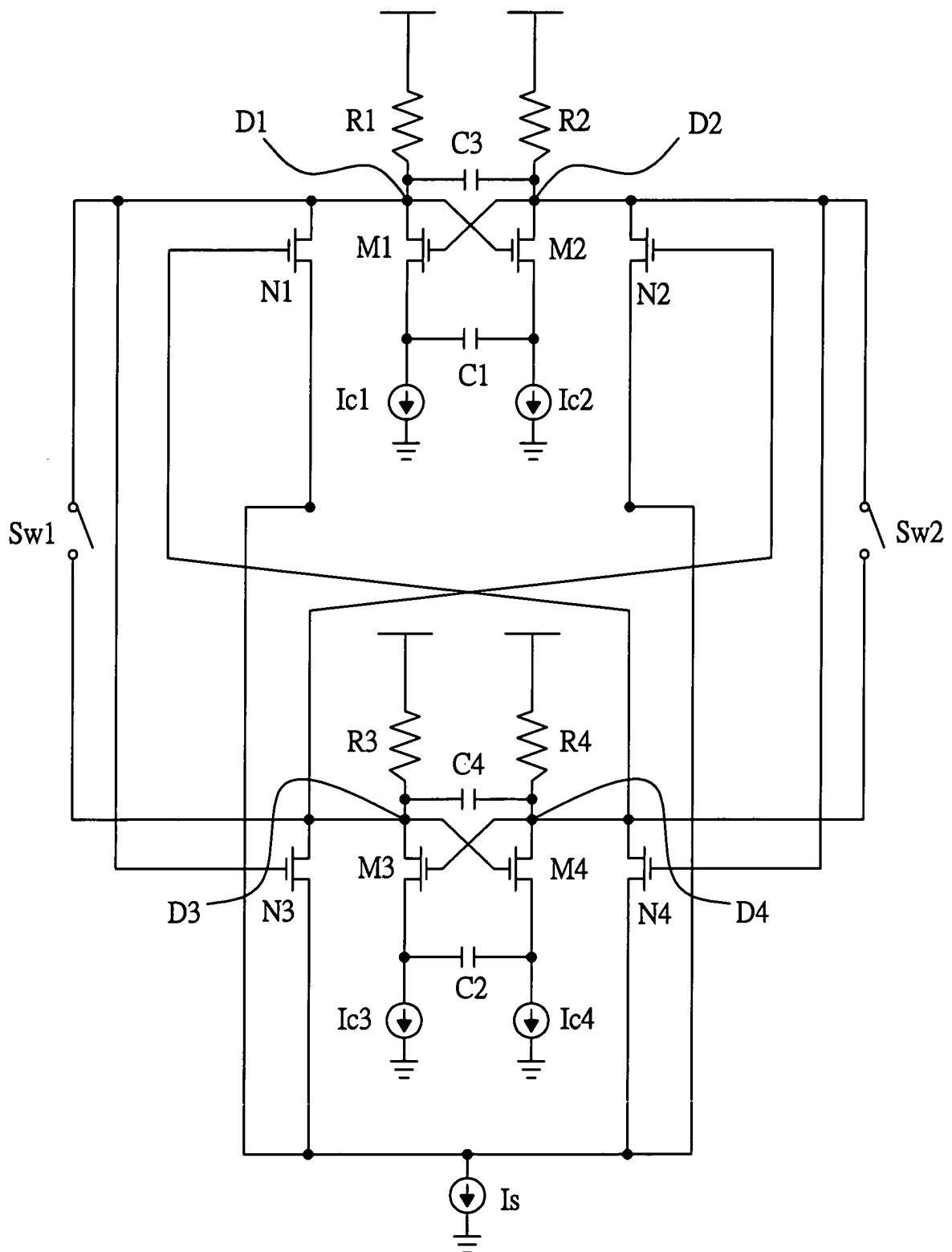


圖4

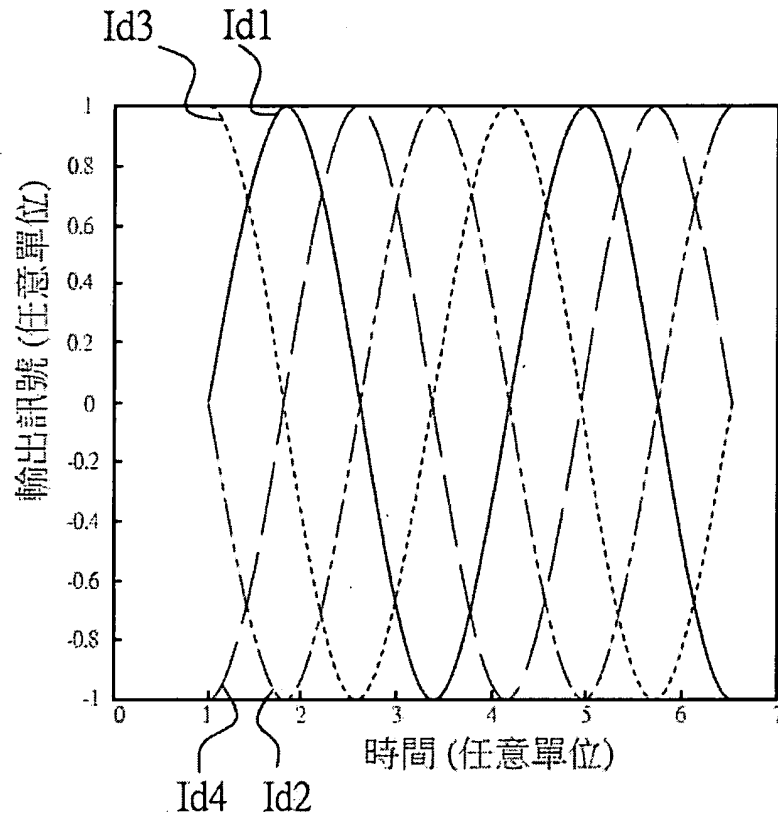


圖 5

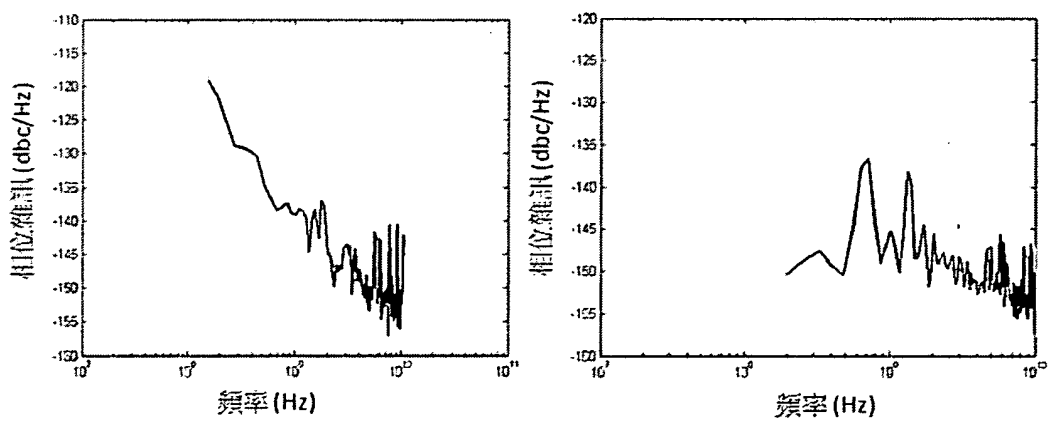


圖 6

【發明圖式】

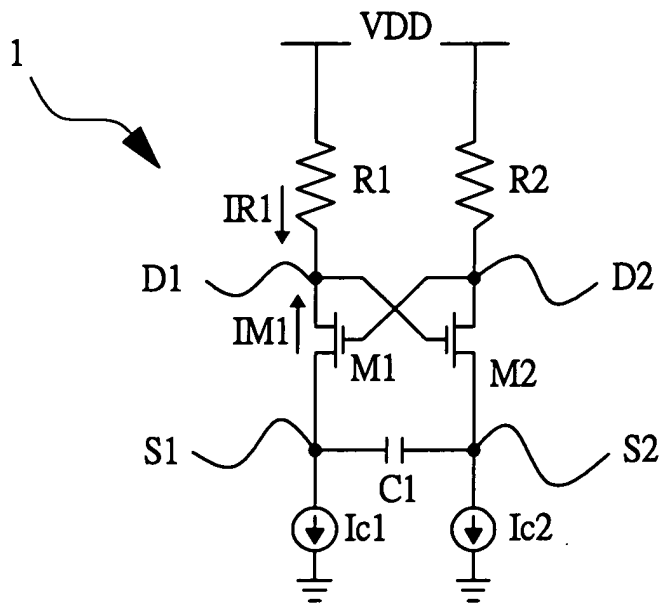


圖1

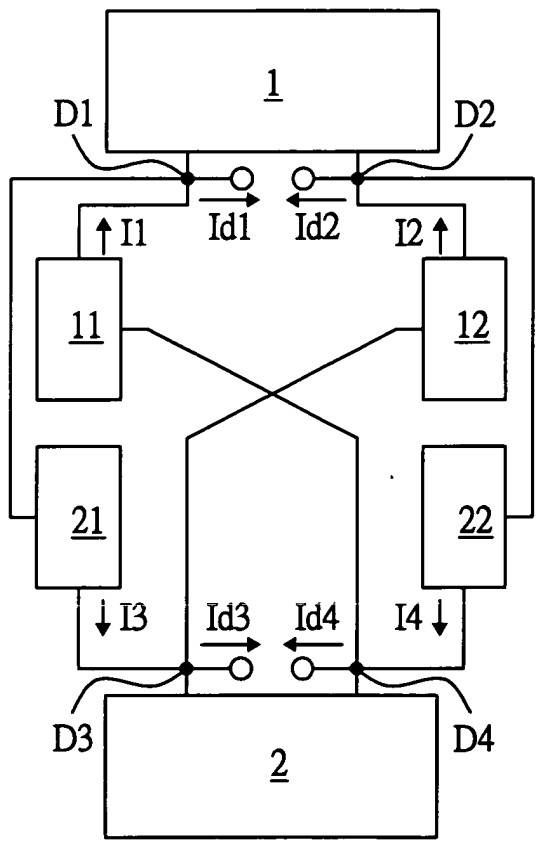


圖2a

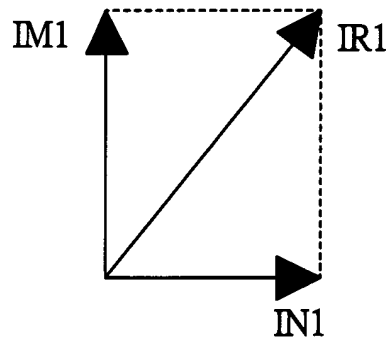


圖2b

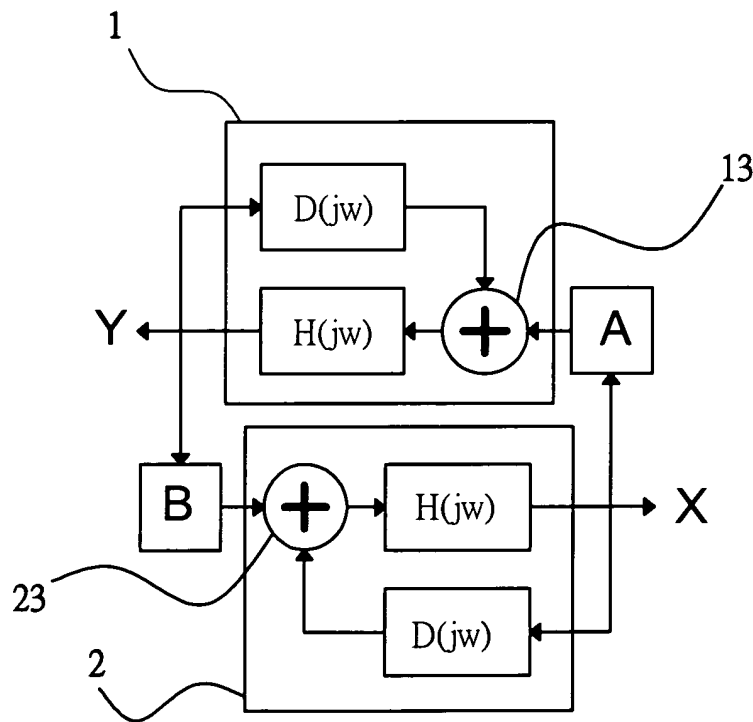


圖3a

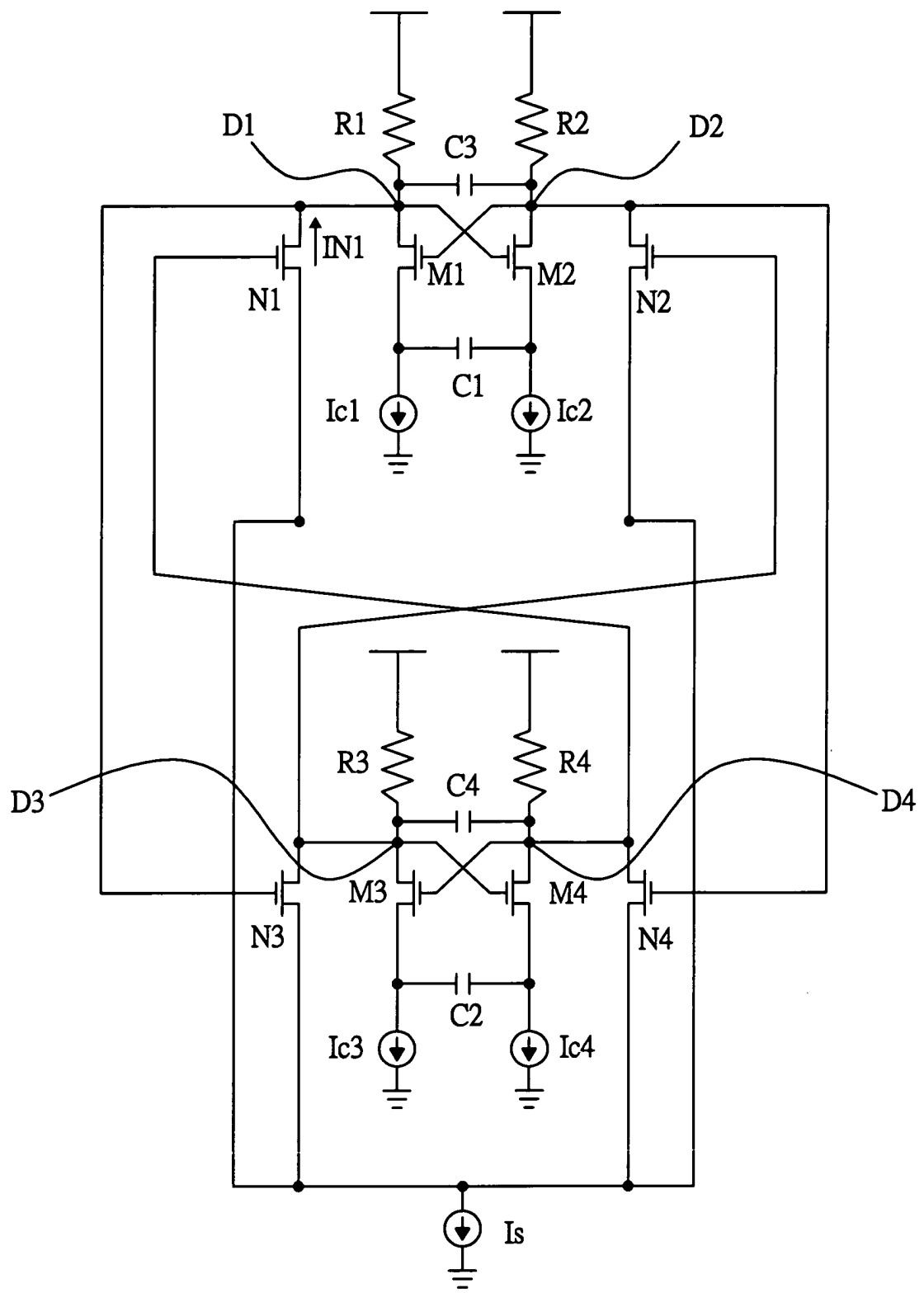


圖3b

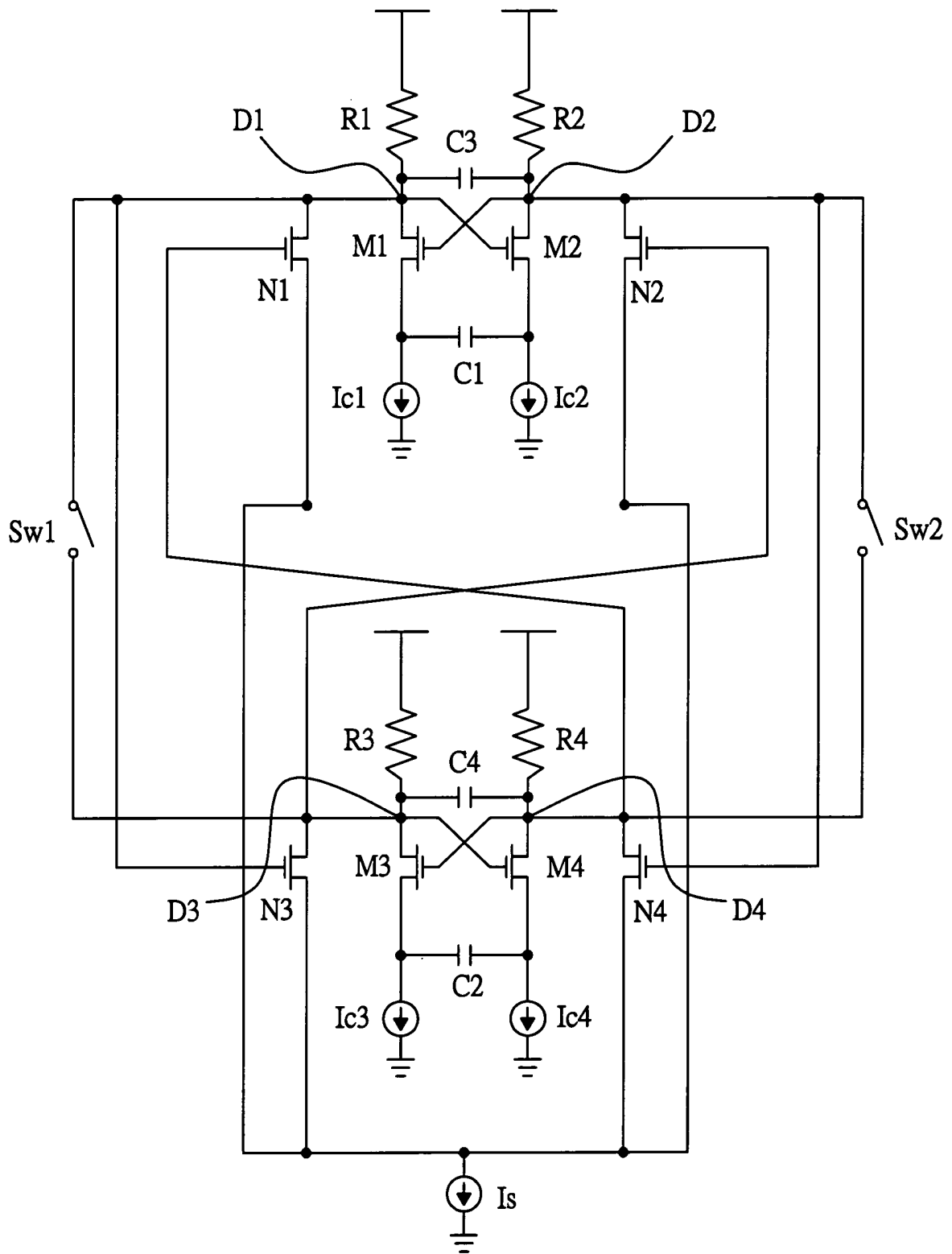


圖4

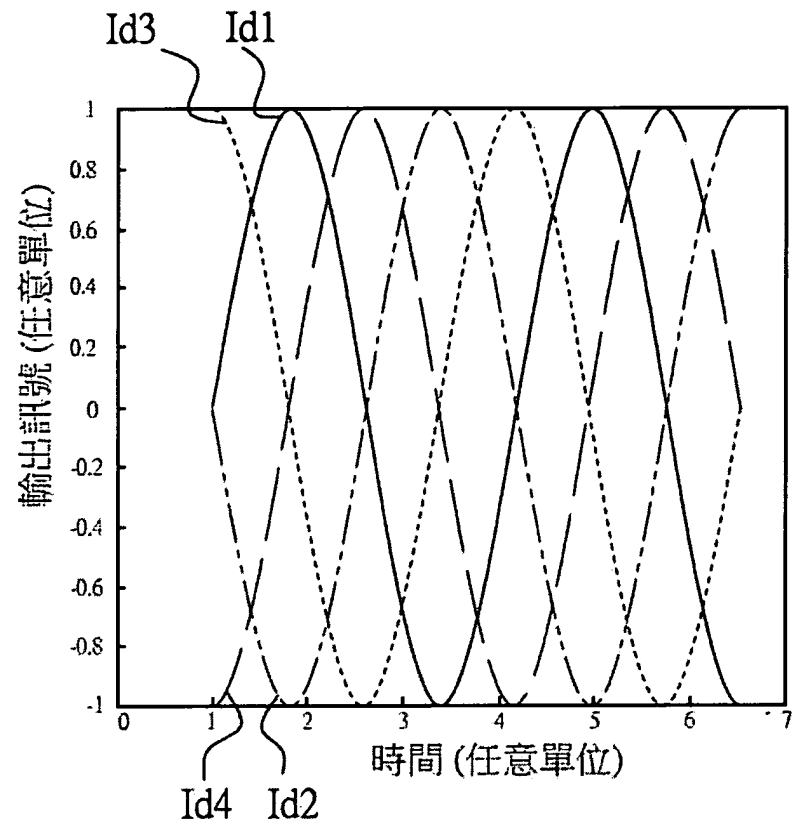


圖 5

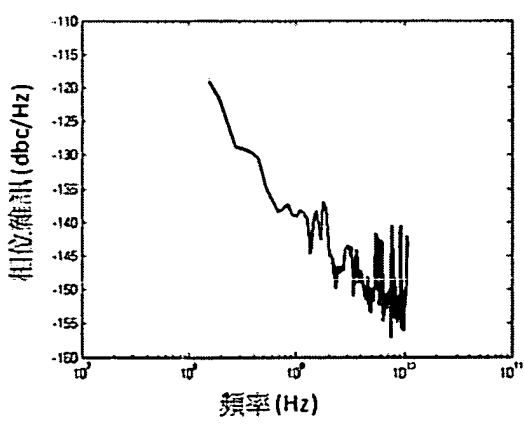


圖 6a

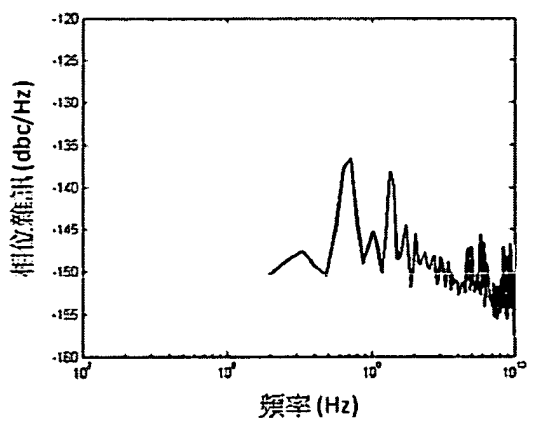


圖 6b