201644008

(19)中華民國智慧財產局

(12)發明說明書公開本　(11)公開編號：TW 201644008 A

(43)公開日：　中華民國 105 (2016) 年 12 月 16 日

(21)申請案號：104119118　(22)申請日：　中華民國 104 (2015) 年 06 月 12 日

(51)Int. Cl.：　*H01L21/8252(2006.01)*　*H01L21/324 (2006.01)*
H01L21/20 (2006.01)

(71)申請人：國立交通大學 (中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)
新竹市大學路 1001 號

(72)發明人：張俊彥 CHANG, CHUN YEN (TW)；李鎮宇 LI, CHEN YU (TW)；郭浩中 KUO, HAO CHUNG (TW)

(74)代理人：高玉駿；楊祺雄

申請實體審查：有　申請專利範圍項數：8 項　圖式數：16　共 30 頁

(54)名稱

半導體元件的製備方法

A METHOD FOR FABRICATING SEMICONDUCTOR DEVICE

(57)摘要

一種半導體元件的製備方法，包含以下步驟：(a)準備一由 III 族元素材料構成的半導體基板；(b)對該半導體基板加熱並於其上形成一緩衝單元，該緩衝單元包括一層以物理氣相沉積法沉積於該半導體基板的氮化鋁緩衝薄膜；(c)以化學氣相沉積法於該緩衝單元上沉積一半導體單元，該半導體單元包括一具有六角結晶結構的氮化鎵磊晶層。

This invention provides a method for fabricating semiconductor device, which comprises the steps of (a) preparing a semiconductor substrate that made of element of group III; (b) heating the semiconductor substrate and forming a buffer unit that has a AlN buffer layer which deposited by physical vapor deposition method on the semiconductor substrate; (c) utilizing chemical vapor deposition method to form a semiconductor unit that includes a GaN epitaxial layer which has a hexagonal crystal structure.

指定代表圖：

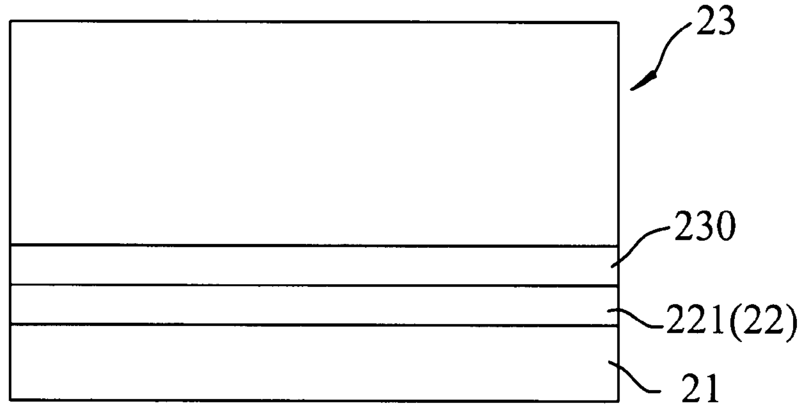

圖1

符號簡單說明：

21・・・半導體基板

22・・・緩衝單元

221・・・氮化鋁緩衝薄膜

230・・・氮化鎵磊晶層

23・・・半導體單元

201644008

發明摘要

※ 申請案號：104119118

※ 申請日：104.06.12　　※IPC 分類：H01L 21/8252 (2006.01) H01L 21/324 (2006.01) H01L 21/20 (2006.01)

【發明名稱】　半導體元件的製備方法

A method for fabricating semiconductor device

【中文】

一種半導體元件的製備方法，包含以下步驟：(a)準備一由 III 族元素材料構成的半導體基板；(b)對該半導體基板加熱並於其上形成一緩衝單元，該緩衝單元包括一層以物理氣相沉積法沉積於該半導體基板的氮化鋁緩衝薄膜；(c)以化學氣相沉積法於該緩衝單元上沉積一半導體單元，該半導體單元包括一具有六角結晶結構的氮化鎵磊晶層。

【英文】

This invention provides a method for fabricating semiconductor device, which comprises the steps of (a) preparing a semiconductor substrate that made of element of group III; (b) heating the semiconductor substrate and forming a buffer unit that has a AlN buffer layer which deposited by physical vapor deposition method on the semiconductor substrate; (c) utilizing chemical vapor deposition method to form a semiconductor unit that includes a GaN epitaxial layer which has a hexagonal crystal

structure.

【代表圖】

【本案指定代表圖】：圖（ 1 ）。

【本代表圖之元件符號簡單說明】：

21……………半導體基板

22……………緩衝單元

221…………氮化鋁緩衝薄膜

230…………氮化鎵磊晶層

23……………半導體單元

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

（本說明書格式、順序，請勿任意更動）

【發明名稱】 半導體元件的製備方法

A method for fabricating semiconductor device

【技術領域】

【0001】本發明是有關於一種半導體元件的製備方法，特別是指一種具高品質之氮化鎵系列的半導體元件的製備方法。

【先前技術】

【0002】含氮化鎵(GaN)的半導體化合物因具有較寬的發光能隙及高崩潰電壓等特點，而被廣泛應用於發光二極體元件等半導體裝置。

【0003】一般常使用有機金屬化學氣相沉積法(MOCVD)於藍寶石基板上成長氮化鎵薄膜，然而，藍寶石基板與氮化鎵薄膜之間存在著差異較大的晶格常數與溫度膨脹係數，使得成長於藍寶石基板上的氮化鎵薄膜容易產生晶格錯位，及因製程的升溫與降溫，使藍寶石基板與氮化鎵薄膜膨脹所產生的應力不易釋放而造成氮化鎵薄膜破裂的缺點。因此，爲了磊晶成長出結晶性佳的氮化鎵薄膜，目前是使用與氮化鎵晶格常數較相近的氧化鎵(Ga_2O_3)基板取代藍寶石基板。

【0004】一般來說，在氫氣環境下磊晶成長氮化鎵薄膜會具有較佳的磊晶品質，然而，氧化鎵基板卻容易因氫氣

產生降解(degradation)，導致無法磊晶成長連續性的氮化鎵薄膜。

【0005】 因此，針對使用氧化鎵基板來說，現有的改善方法通常是先於氧化鎵基板上成長一層厚度較薄的氮化鎵晶核層(約 30nm~50nm)，再於該氮化鎵晶核層上磊晶成長氮化鎵薄膜，其中，該氮化鎵晶核層的厚度不宜過厚，因後續高溫磊晶成長氮化鎵薄膜時，較厚的氮化鎵晶核層表面容易出現聚集現象而產生島狀顆粒，進而影響後續氮化鎵的磊晶品質；然而，也因為上述原因，該氮化鎵晶核層會因厚度太薄的關係，無法有效防止氫氣對氧化鎵基板的降解作用。

【0006】 另一種改善方法則是改用氮氣替代氫氣作為磊晶氮化鎵薄膜的成長氣體，以避免氧化鎵基板受到氫氣而產生降解作用。但相較於氫氣環境中，在氮氣環境下僅能於氧化鎵基板上磊晶成長出品質較差的立方結構(cubic structure)的氮化鎵薄膜。

【發明內容】

【0007】 因此，本發明之目的，即在提供一種能避免基板因氫氣產生降解且具有六角(hexagonal)結晶結構的氮化鎵薄膜的半導體元件的製備方法。

【0008】 於是本發明半導體元件的製備方法，包含以下步驟：

【0009】 (a)準備一半導體基板，該半導體基板是由包括 III 族元素的材料構成。

【0010】 (b)對該半導體基板加熱至一介於 300℃~700℃的成長溫度，並於該半導體基板上形成一緩衝單元，該緩衝單元包括一層以物理氣相沉積法(PVD)沉積於該半導體基板的表面且呈連續的氮化鋁緩衝薄膜。

【0011】 (c)以化學氣相沉積法(CVD)於該緩衝單元上沉積一半導體單元，該半導體單元包括一沉積於該緩衝單元之上並具有六角結晶結構的氮化鎵磊晶層。

【0012】 本發明之功效在於，以物理氣相沉積法於半導體基板上形成具有較佳的緻密性與均勻性的氮化鋁緩衝薄膜，藉由該氮化鋁緩衝薄膜防止化學氣相沉積法所使用的氫氣對該半導體基板的降解作用，還能直接於該氮化鋁緩衝薄膜上形成具有六角結晶結構的氮化鎵磊晶層。

【圖式簡單說明】

【0013】 本發明之其他的特徵及功效，將於參照圖式的實施方式中清楚地呈現，其中：

圖 1 是一側視示意圖，說明本發明半導體元件的製備方法的一實施例的一態樣；

圖 2 是一側視示意圖，說明本發明該實施例的另一態樣；

圖 3 是一側視示意圖，說明本發明半導體元件的製備方法的一具體例 1；

圖 4 是一側視示意圖，說明本發明半導體元件的製備方法的一具體例 2；

圖 5 是一側視示意圖，說明本發明半導體元件的製備

方法的一具體例 3 與一具體例 4；

圖 6 是一光學顯微鏡(optical microscope，OM)影像圖，說明本發明該具體例 1 的氮化鎵磊晶層的表面形態；

圖 7 是一螢光顯微鏡(fluorescence microscope)影像圖，說明本發明該具體例 1 的氮化鎵磊晶層的表面形態；

圖 8 是一光學顯微鏡影像圖，說明一般於藍寶石基板上的氮化鎵磊晶層的表面形態；

圖 9 是一螢光顯微鏡影像圖，說明一般於藍寶石基板上的氮化鎵磊晶層的表面形態；

圖 10 是一光激發螢光(photo-luminescence，PL)光譜圖，說明本發明該具體例 1 的氮化鎵磊晶層的結晶品質；

圖 11 是一光學顯微鏡影像圖，說明本發明該具體例 5 的氮化鎵磊晶層的表面形態；

圖 12 是一螢光顯微鏡影像圖，說明本發明該具體例 5 的氮化鎵磊晶層的表面形態；

圖 13 是一光學顯微鏡影像圖，說明本發明該具體例 6 的氮化鎵磊晶層的表面形態；

圖 14 是一螢光顯微鏡影像圖，說明本發明該具體例 6 的氮化鎵磊晶層的表面形態；

圖 15 是一光學顯微鏡影像圖，說明本發明該比較例 1 的氮化鎵磊晶層的表面形態；

圖 16 是一螢光顯微鏡影像圖，說明本發明該比較例 1 的氮化鎵磊晶層的表面形態。

【實施方式】

【0014】在本發明被詳細描述之前，應當注意在以下的說明內容中，類似的元件是以相同的編號來表示。

<發明詳細說明>

【0015】參閱圖1，本發明半導體元件的製備方法之一實施例包含以下三個步驟：一步驟(a)、一步驟(b)，及一步驟(c)。

【0016】該步驟(a)是先準備一由包括III族元素的材料構成的半導體基板21。較佳地，該半導體基板21可以是由一選自下列構成之群組的材料所製成：氧化鎵(Ga_2O_3)、氧化鋁(Al_2O_3)，及氮化鎵(GaN)。

【0017】該步驟(b)是將該半導體基板21置於一第一腔體(圖未示)的一載座(圖未示)上，再對該半導體基板21加熱至一介於300℃~700℃的成長溫度，並使用物理氣相沉積法於該半導體基板21的表面沉積一層連續的氮化鋁(AlN)緩衝薄膜221，而得到一由該氮化鋁緩衝薄膜221構成的緩衝單元22。其中，本實施例的物理氣相沉積法可選自濺鍍(sputtering)或分子束磊晶(MBE)等方式。

【0018】該步驟(c)是將形成有該氮化鋁緩衝薄膜221的半導體基板21置於一第二腔體(圖未示)的一載座(圖未示)上，接著，對該半導體基板21加熱至1100℃~1200℃的成長溫度，並持續於氫氣環境下以化學氣相沉積法於該氮化鋁緩衝薄膜221上成長一層氮化鎵磊晶層230。其中，該化學氣相沉積法可選自有機金屬化學氣相沉積法(MOCVD)或氫化物氣相磊晶法(HVPE)。最後，於該氮化鎵磊晶層230

上成長一以發光二極體(LED)或高速電子遷移率場效電晶體(HEMT)的多層結構，而與該氮化鎵磊晶層 230 共同構成一半導體單元 23。需說明的是，該半導體單元 23 的氮化鎵磊晶層 230 的形成可視後續半導體單元 23 的結構，而進一步地以化學氣相沉積法將碳元素或鐵元素摻雜於該氮化鎵磊晶層 230 中。

【0019】 此處要說明的是，本實施例選用氮化鋁緩衝薄膜 221 作為該半導體基板 21 的緩衝薄膜的原因在於：氮化鋁不僅具有高硬度、高熱傳導、抗高溫，及抗化學腐蝕的物化特性之外，氮化鋁還具有與氮化鎵相接近的晶格常數，且具有六角晶體結構，因此，本實施例利用氮化鋁作為緩衝薄膜材料，並搭配物理氣相沉積過程的成長溫度(300℃~700℃)控制，而製備出緻密性佳及均勻性佳的氮化鋁緩衝薄膜 221。不僅能有效防止氫氣破壞該半導體基板 21，且直接於該氮化鋁緩衝薄膜 221 上以化學氣相沉積法磊晶成長該氮化鎵磊晶層 230 時，還能磊晶成長出具有六角結晶的高品質氮化鎵磊晶薄膜；此外，也因氮化鋁與氮化鎵晶格常數相近，因此，還能有效降低形成於該氮化鋁緩衝薄膜 221 上的氮化鎵磊晶層 230 的貫穿插排(threading dislocations，TDs)密度。

【0020】 參閱圖 2，此處值得一提的是，本實施例的該步驟(b)形成的該緩衝單元 22，也可以再包含一層低溫氮化鎵(LT-GaN)緩衝薄膜 222，而得到同時包含該氮化鋁緩衝薄膜 221 與該低溫氮化鎵緩衝薄膜 222 的緩衝單元 22。當該步

驟(b)的該緩衝單元 22 爲同時具有該氮化鋁緩衝薄膜 221 與該低溫氮化鎵緩衝薄膜 222 時，該步驟(c)中該半導體單元 23 的氮化鎵磊晶層 230 則是沉積於該低溫氮化鎵緩衝薄膜 222 上。

【0021】 詳細地說，該低溫氮化鎵緩衝薄膜 222 是在沉積形成該氮化鋁緩衝薄膜 221 後，再將該半導體基板 21 加熱至 500℃~600℃的溫度，並同時引入氫氣作爲一載流氣體(carrier gas)，以化學氣相沉積法於該氮化鋁緩衝薄膜 221 上沉積形成該低溫氮化鎵緩衝薄膜 222。

【0022】 由於在磊晶成長氮化鎵磊晶層 230 時，因爲異質磊晶的過程通常會增加貫穿插排(TDs)密度，因此，於該氮化鋁緩衝薄膜 221 上再磊晶成長該低溫氮化鎵緩衝薄膜 222，能使後續沉積於該低溫氮化鎵緩衝薄膜 222 的該氮化鎵磊晶層 230 橫向外延生長，釋放因晶格差異所產生的應力，從而降低該氮化鎵磊晶層 230 的貫穿排插密度，並能磊晶成長具有六角結晶結構的氮化鎵磊晶層 230。再者，以低溫成長該低溫氮化鎵緩衝薄膜 222 能使其具有弱鍵結特性，而易於後續配合製程，自該磊晶成長用的該半導體基板 21 剝離(lift-off)。

【0023】 另外要說明的是，於該步驟(b)所形成的氮化鋁緩衝薄膜 221 的厚度需大於 5 nm，才能確保氮化鋁緩衝薄膜 221 形成一層連續的薄膜，而能有效的防止氫氣對該半導體基板 21 的降解作用；然而，當該氮化鋁緩衝薄膜 221 的厚度大於 100 nm 時，則具有不易結晶的缺點，進而會影

響後續磊晶成長該半導體單元 23 的品質。因此，該氮化鋁緩衝薄膜 221 較佳的厚度是介於 5 nm~100 nm 之間。

【0024】 爲了可更清楚的說明本發明半導體元件的製備方法，以下以六個具體例及一個比較例進行說明。

【0025】 在本發明該等具體例中所使用的半導體基板 21 均須經過預清潔處理，茲將該半導體基板 21 的預處理過程說明如下：

【0026】 本發明該等具體例的半導體基板 21 是以 β 相的氧化鎵(β-Ga_2O_3)爲例作說明。是先以丙酮(acetone)將該半導體基板 21 上的有機物質去除，再以去離子水(D.I. water)震洗去除殘存的丙酮，即可吹乾備用。

<具體例 1>

【0027】 參閱圖 3，將預清潔處理完成的半導體基板 21 安置於一具有氮化鋁靶材的濺鍍系統中的載座上(圖未示)，隨後將該半導體基板 21 加熱至 350℃，並對該濺鍍系統抽真空，使該濺鍍系統的真空鍍維持小於 10^{-4} torr，隨後引入氮氣進行濺鍍，從而於該半導體基板 21 上形成厚度爲 25nm 的該氮化鋁緩衝薄膜 221。

【0028】 接著，將具有該氮化鋁緩衝薄膜 221 的半導體基板 21 設置於一有機金屬化學氣相沉積系統中的載座上，以氫氣作爲載流氣體並對該半導體基板 21 由 110℃加熱至 1140℃以對氮化鋁緩衝薄膜 221 進行退火 5~10 分鐘，隨後再將加熱該半導體基板 21 的溫度升至 1160℃以於該氮化鋁緩衝薄膜 221 上磊晶形成氮化鎵(GaN)磊晶層 230。

【0029】 最後，持續於該有機金屬化學氣相沉積系統中以氫氣作爲載流氣體且對該半導體基板 21 的加熱溫度提升至 1150℃，以於該氮化鎵磊晶層 230 上依序磊晶形成一第一電極層 231、一應力層(pre-strained layer)232、一量子井層(MQWs layer)233、一位障層(barrier layer)234、一電子阻擋層(EBL layer)235，及一第二電極層 236，從而與該氮化鎵磊晶層 230 共同構成該半導體單元 23。

【0030】 其中，於該具體例 1 中，該半導體單元 23 即是以氮化銦鎵爲主的發光二極體(InGaN-based LEDs)結構，因此，該第一電極層 231 爲 n-type 氮化鎵(n-GaN)用以提供電子，該應力層 232 與該量子井層 233 均爲氮化銦鎵/氮化鎵(InGaN/GaN)結構，用以使電子及電洞相互侷限在一起而增加整體發光強度，該位障層 234 爲 p-type 氮化鋁鎵(p-AlGaN)，該電子阻擋層 235 爲 p-type 氮化銦鋁鎵(p-InAlGaN)，該第二電極層 236 則爲 p-type 氮化鎵(p-GaN)，用以提供電洞之用。

<具體例 2>

【0031】 再配合參閱圖 4，本發明半導體元件的製備方法的一具體例 2 的實施條件大致上是相同於該具體例 1，其不同之處在於，在形成該氮化鎵磊晶層 230 之前，是先於該有機金屬化學氣相沉積系統中對該具有氮化鋁緩衝薄膜 221 的半導體基板 21 加熱至 570℃並通入氫氣，而於該氮化鋁緩衝薄膜 221 上沉積形成厚度約 1~2μm 的低溫氮化鎵緩衝薄膜 222，而與該氮化鋁緩衝薄膜 221 共同構成該緩衝

單元22，隨後才於該低溫氮化鎵緩衝薄膜222上形成該氮化鎵磊晶層230。最後，即與該具體例1相同，於該低溫氮化鎵緩衝薄膜222上形成以氮化銦鎵爲主的發光二極體的半導體單元23。

<具體例3~4>

【0032】 配合參閱圖5，本發明半導體元件的製備方法的一具體例3、4的實施條件大致上是分別相同於該具體例1、2，也就是說，該具體例3與該具體例1相同，僅具有該氮化鋁緩衝薄膜221；該具體例4則與該具體例2相同，形成完該氮化鋁緩衝薄膜221後，還形成有該低溫氮化鎵緩衝層222，而與該具體例1、2的不同之處在於，該具體例3、4的半導體單元23爲高速電子遷移率場效電晶體(HEMT)的結構。

【0033】 換句話說，該具體例3、4是於該氮化磊晶層230上依序形成有一緩衝層(buffer layer)237、一通道層(channel layer)238、一阻障層(barrier layer)239、一覆蓋層(capping layer)240，及一電極層241，而與該氮化鎵磊晶層230共同構成該半導體單元23。本發明該具體例3、4的該緩衝層237與該通道層238均爲氮化鎵(GaN)結構而實質上爲相同，其差異在於使用感應耦合電漿蝕刻(ICP)進行蝕刻，以控制所需要的結構時，則會產生如圖5所示該緩衝層237與該通道層238的兩層結構，該阻障層239則由四元的氮化銦鋁鎵(InAlGaN)所構成，該覆蓋層240是由氮化鎵(GaN)所構成，該電極層241具有以微影蝕刻方式形成於該覆蓋

層240兩側的源極(source)242與汲極(drain)243，及形成於該源極242與該汲極243之間的閘極(gate)244。

<具體例5>

【0034】 本發明半導體元件的製備方法的一具體例5的實施條件大致上是相同於該具體例1或3，其不同之處在於，該半導體基板21是使用平坦的藍寶石(sapphire)基板，且其化學氣相沉積法是使用氫化物氣相磊晶法(HVPE)於氫氣環境下直接於該氮化鋁緩衝薄膜221形成厚度大於5μm的氮化鎵磊晶層230。

<具體例6>

【0035】 本發明半導體元件的製備方法的一具體例6的實施條件大致上是相同於該具體例5，其不同之處在於，該半導體基板21是使用圖案化藍寶石基板(patterned sapphire)。

<比較例1>

【0036】 本發明半導體元件的製備方法的一比較例1的實施條件大致上是相同於該具體例2或4，其不同之處在於，該半導體基板21是使用平坦的藍寶石基板，且直接於該半導體基板21上形成低溫氮化鎵緩衝薄膜222，再依序以有機金屬化學氣相沉積法(MOCVD)及氫化物氣相磊晶法(HVPE)沉積形成兩層厚度分別大於1μm及大於5μm的氮化鎵磊晶層230。

<數據分析>

【0037】 參閱圖6~7，顯示有以光學顯微鏡與螢光顯微鏡

觀察該具體例 1 於氧化鎵(β-Ga_2O_3)基板上沉積該氮化鋁緩衝薄膜 221，再於其上形成該氮化鎵磊晶層 230 的表面形態。以光學顯微鏡觀察結果(見圖 6)可知，該具體例 1 的氮化鎵磊晶層 230 具有六角結晶型態；而由螢光顯微鏡的觀察結果(見圖 7)更可得知，由於整體氮化鎵磊晶層 230 的晶格缺陷少，所以沒有顯示其它發光波長而具有顏色一致的結果。主要原因在於，在氮化鋁緩衝薄膜 221 上能直接成長出六角結晶形態的氮化鎵磊晶層 230，且由於氧化鎵(β-Ga_2O_3)基板的晶格常數與氮化鎵彼此較為匹配，因此，能減少氮化鎵磊晶層 230 的晶格缺陷。

【0038】 參閱圖 8~9，若將氮化鎵磊晶層 230 直接成長於藍寶石基板上，由於藍寶石基板與氮化鎵晶格不匹配，因此，不僅無法形成六角結晶形態(見圖 8)，且由圖 9 的螢光顯微鏡觀察結果則呈現有其它發光波長。由此可知，於藍寶石基板上磊晶成長氮化鎵磊晶層 230 具有較多的缺陷。

【0039】 參閱圖 10，顯示有該具體例 1 之氮化鎵磊晶層 230 的光激發螢光光譜圖。由量測結果可知，僅有氮化鎵磊晶層 230 的六角結晶結構的訊號(364nm)產生，而沒有因缺陷產生黃光能帶(yellow band)訊號。也就是說，以氧化鎵(β-Ga_2O_3)為基板且以氮化鋁(AlN)為緩衝層時，確實能於氫氣環境下磊晶形成高品質氮化鎵磊晶層 230。

【0040】 此處值得一提的是，於緩衝單元 22 上磊晶形成高品質的氮化鎵磊晶層 230 能提升後續形成半導體單元 23(LED 或 HEMT)的磊晶品質，進而增加元件效能。對於半

導體單元 23 為發光二極體(LED)結構而言，該氮化鎵磊晶層 230 可減少電流往半導體基板 21 流動的量，從而降低漏電流；對於半導體單元 23 為高速電子遷移率場效電晶體(HEMT)結構而言，該氮化鎵磊晶層 230 可增加其崩潰電壓並減少漏電流。

【0041】 參閱圖 11~14，圖 11~12 分別顯示有以光學顯微鏡與螢光顯微鏡觀察該具體例 5 的氮化鎵磊晶層 230 的表面形態；圖 13~14 則分別顯示以光學顯微鏡與螢光顯微鏡觀察該具體例 6 使用圖案化的藍寶石作為基板，而以氫化物氣相磊晶法(HVPE)直接於氮化鋁緩衝薄膜 221 上沉積的氮化鎵磊晶層 230 的表面形態。一般來說，以氫化物氣相磊晶法磊晶形成薄膜具有成長速率快的優點，然而，氮化鎵與藍寶石基板間的晶格常數與膨脹係數相差較大，所以要得到低缺陷的氮化鎵時，通常會先以有機金屬氣相沉積法於藍寶石基板上成長一層較薄的氮化鎵層，以降低表面應力，才能於後續成長低缺陷的厚膜氮化鎵層。由本發明該具體例 5、6 及圖 11~14 的結果可知，本發明無須額外形成較薄的氮化鎵層，而能以氫化物氣相磊晶法直接於該氮化鋁緩衝薄膜 221 上形成低缺陷且膜厚大於 5μm 的氮化鎵磊晶層 230。

【0042】 參閱圖 15~16，顯示以光學顯微鏡與螢光顯微鏡觀察該比較例 1，以氫化物氣相磊晶法(HVPE)形成的氮化鎵晶層 230 的表面形態。由此量測結果可得知，該比較例 1 未形成該氮化鋁緩衝薄膜 221，而直接於該低溫氮化鎵緩衝

薄膜 222 成長該氮化鎵層 230 時，以光學顯微鏡可觀察到該氮化鎵層 230 的表面形態呈現具有六角形的立體顆粒結構而具有不平整的表面形態(見圖 15)，且進一步由螢光顯微鏡也可觀察到，因不平整的表面導致不同波長而產生有明亮不同的光點(見圖 16)，也就是說，該比較例 1 直接於低溫氮化鎵緩衝薄膜 222 上成長的氮化鎵層 230 會具有不平整的表面形態，從而影響後續磊晶薄膜的品質及元件特性。

【0043】 值得注意的是，比較圖 11 的該具體例 5 與圖 15 的該比較例 1 可知，該具體例 5 直接於該氮化鋁緩衝薄膜 221 上磊晶形成厚度大於 5 μm 的氮化鎵層 230 時，其薄膜的表面形態的平整度是優於該比較例 1 的氮化鎵層 230，也就是說，可透過僅形成該氮化鋁緩衝薄膜 221，而省去如該比較例 1 先後沉積該低溫氮化鎵緩衝薄膜 222 與厚度較薄的氮化鎵磊晶層 230 的繁複製程工序，即能得到特性優異的該氮化鎵層 230。此外，若搭配使用如該具體例 6 的圖案化基板時，則能更進一步的提升該氮化鎵層 230 的薄膜特性(見圖 13)。

【0044】 綜上所述，本發明半導體元件的製備方法，對該半導體基板 21 加熱並以物理氣相沉積法於其上形成具有較佳的緻密性與均勻性的該氮化鋁緩衝薄膜 221，還進一步地以化學氣相沉積法於該氮化鋁緩衝薄膜 221 上形成該低溫氮化鎵緩衝薄膜 222 以構成該緩衝單元 22，藉由該緩衝單元 22 不僅能防止於化學氣相沉積法成長該半導體單元

23所使用的氫氣對該半導體基板21的降解作用，還能直接於該緩衝單元22上形成具有六角結晶結構的氮化鎵磊晶層230，故確實能達成本發明之目的。

【0045】 惟以上所述者，僅為本發明之較佳實施例而已，當不能以此限定本發明實施之範圍，即大凡依本發明申請專利範圍及專利說明書內容所作之簡單的等效變化與修飾，皆仍屬本發明專利涵蓋之範圍內。

【符號說明】

【0046】

21 ……… 半導體基板

22 ……… 緩衝單元

221 ……… 氮化鋁緩衝薄膜

222 ……… 低溫氮化鎵緩衝薄膜

23 ……… 半導體單元

230 ……… 氮化鎵磊晶層

231 ……… 第一電極層

232 ……… 應力層

233 ……… 量子井層

234 ……… 位障層

235 ……… 電子阻擋層

236 ……… 第二電極層

237 ……… 緩衝層

238 ……… 通道層

239 ……… 阻障層

240 ……… 覆蓋層

241 ……… 電極層

242 ……… 源極

243 ……… 汲極

244 ……… 閘極

【生物材料寄存】

國內寄存資訊【請依：寄存機構、日期、號碼順序註記】

無

國外寄存資訊【請依：寄存國家、機構、日期、號碼順序註記】

無

【序列表】(請換頁單獨記載)

無

申請專利範圍

1. 一種半導體元件的製備方法，包含以下步驟：

   (a) 準備一半導體基板，該半導體基板是由包括 III 族元素的材料構成；

   (b) 對該半導體基板加熱至一介於 300℃~700℃的成長溫度，並於該半導體基板上形成一緩衝單元，該緩衝單元包括一層以物理氣相沉積法沉積於該半導體基板的表面且呈連續的氮化鋁緩衝薄膜；及

   (c) 以化學氣相沉積法於該緩衝單元上沉積一半導體單元，該半導體單元包括一形成於該緩衝單元上並具有六角結晶結構的氮化鎵磊晶層。

2. 如請求項 1 所述的半導體元件的製備方法，其中，該步驟(b)再對具有氮化鋁緩衝薄膜的該半導體基板加熱至 500℃~600℃，並以化學氣相沉積法且同時引入氫氣作爲一載流氣體，而於該氮化鋁緩衝薄膜上沉積一低溫氮化鎵緩衝薄膜，該氮化鋁緩衝薄膜與該低溫氮化鎵緩衝薄膜共同構成該緩衝單元。

3. 如請求項 1 或 2 所述的半導體元件的製備方法，其中，該步驟(c)再對具有緩衝單元的該半導體基板加熱至 1100℃~1200℃，並同時引入氫氣作爲一載流氣體，而於該緩衝單元上磊晶形成該半導體單元的氮化鎵磊晶層。

4. 如請求項 1 或 2 所述的半導體元件的製備方法，其中，該步驟(c)是於該氮化鎵磊晶層上再磊晶形成有一第一

電極層、一應力層、一量子井層、一位障層、一電子阻擋層，及一第二電極層，而與該氮化鎵磊晶層共同構成該半導體單元。

5. 如請求項1或2所述的半導體元件的製備方法，其中，該步驟(c)是於該氮化鎵磊晶層上再磊晶形成有一緩衝層、一通道層、一阻障層、一覆蓋層，及一電極層，而與該氮化鎵磊晶層共同構成該半導體單元。

6. 如請求項1或2所述的半導體元件的製備方法，其中，該步驟(c)進一步地以化學氣相沉積法將碳元素或鐵元素摻雜於該氮化鎵磊晶層中。

7. 如請求項1所述的半導體元件的製備方法，其中，該步驟(b)的物理氣相沉積法是選自濺鍍或分子束磊晶方式，以形成該氮化鋁緩衝薄膜。

8. 如請求項1所述的半導體元件的製備方法，其中，該步驟(c)的化學氣相沉積法是選自有機金屬化學氣相沉積法或氫化物氣相磊晶法，以形成該半導體單元。

圖式

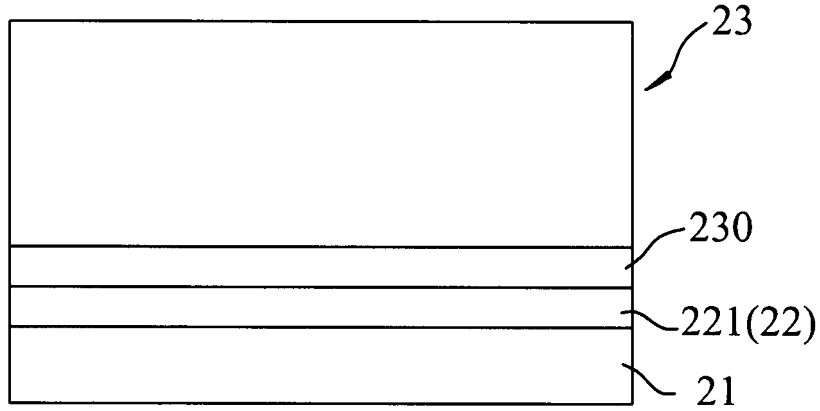

圖1

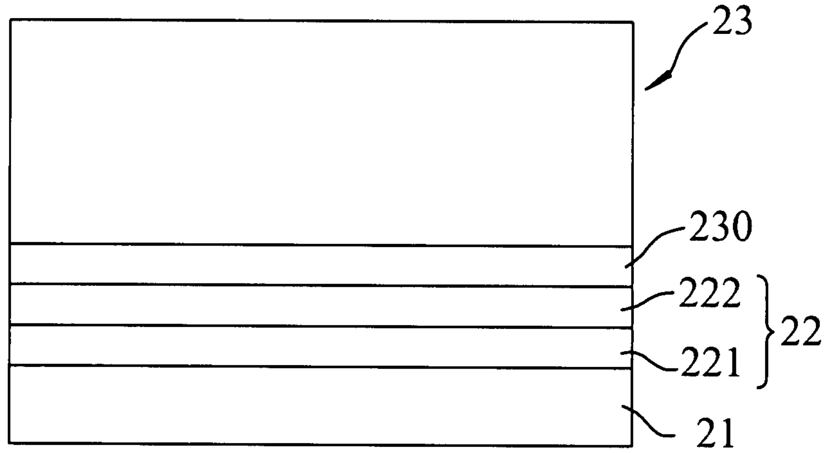

圖2

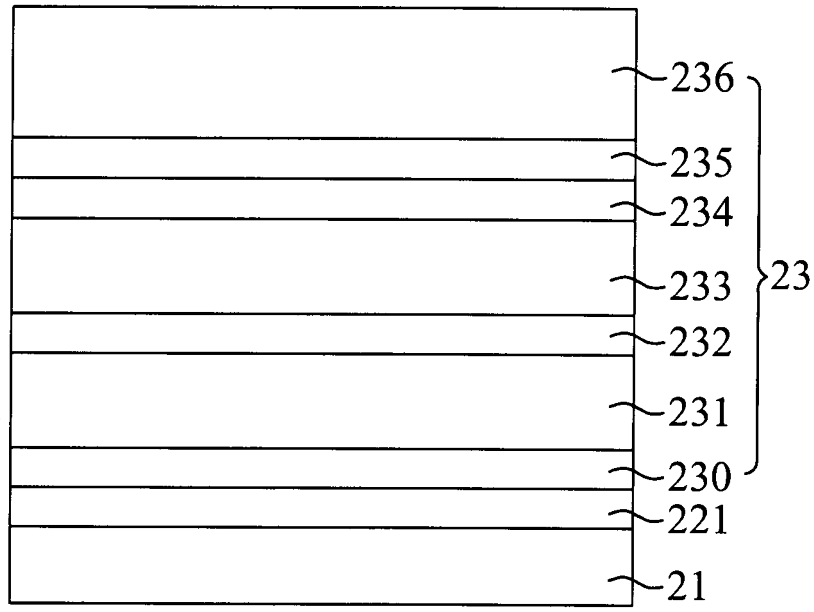
236
235
234
233
232
231
230
221
21
23

圖3

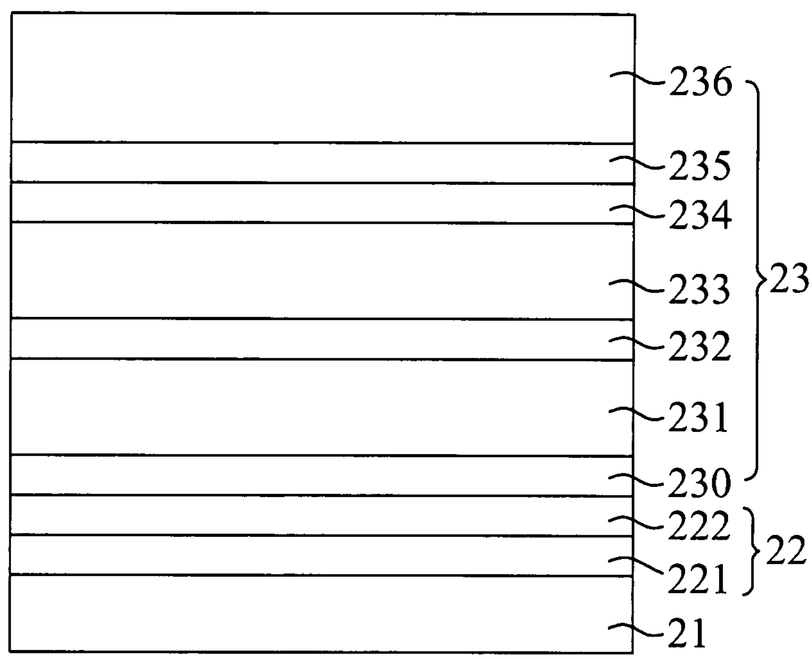
236
235
234
233
232
231
230
222
221
21
23
22

圖4

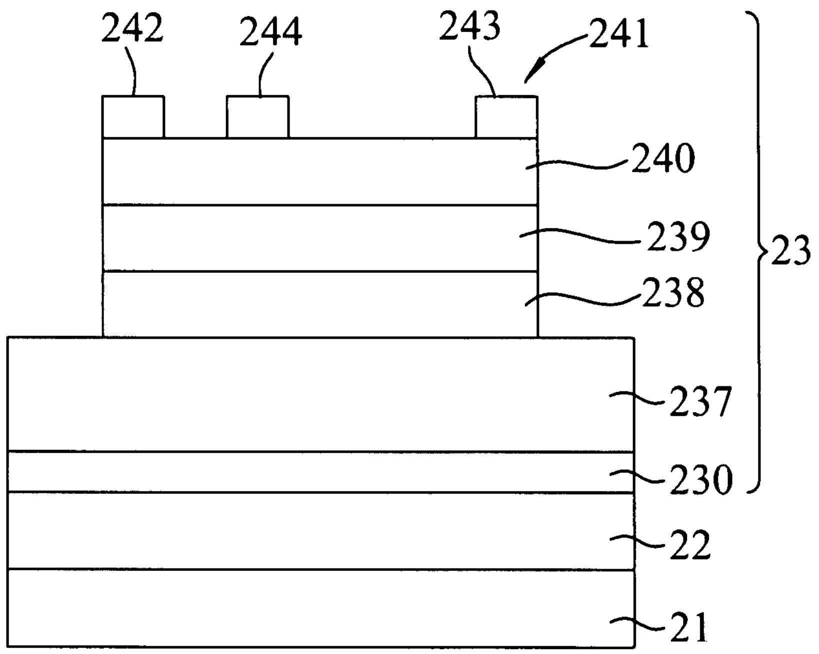

圖5

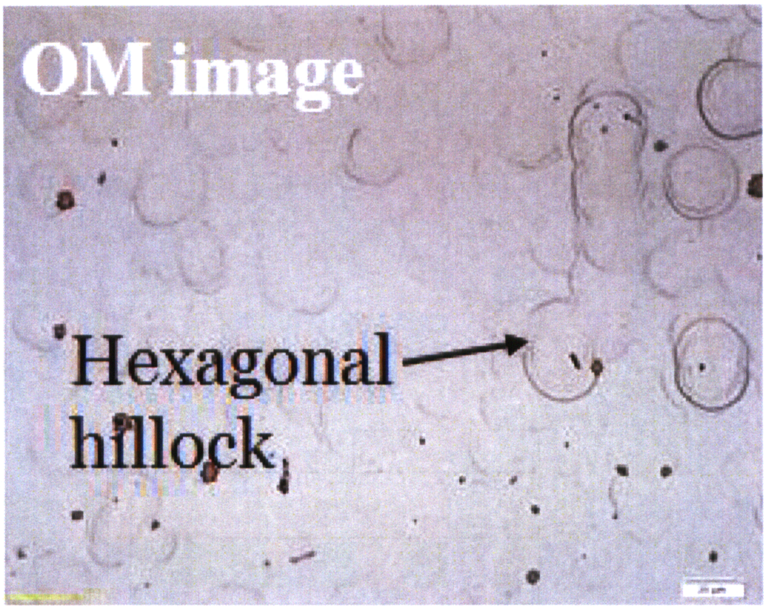

圖 6

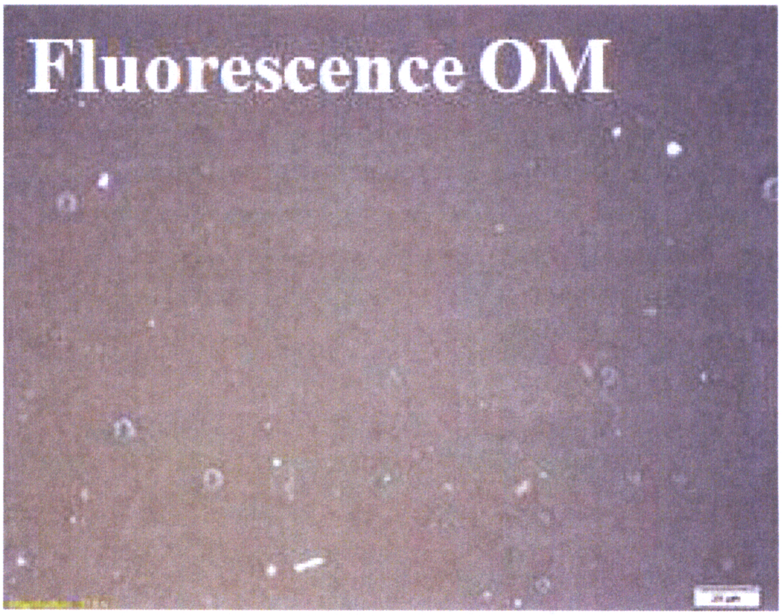

圖 7

圖 8

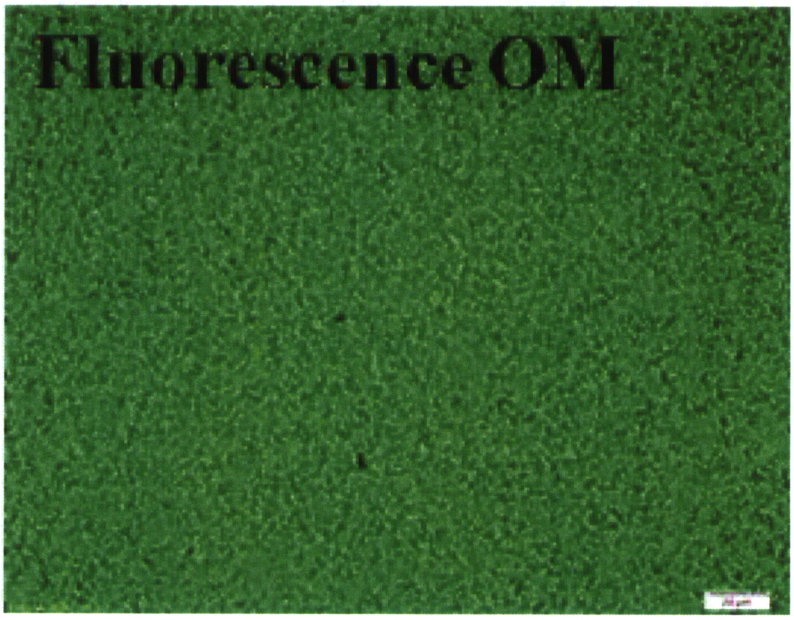

圖 9

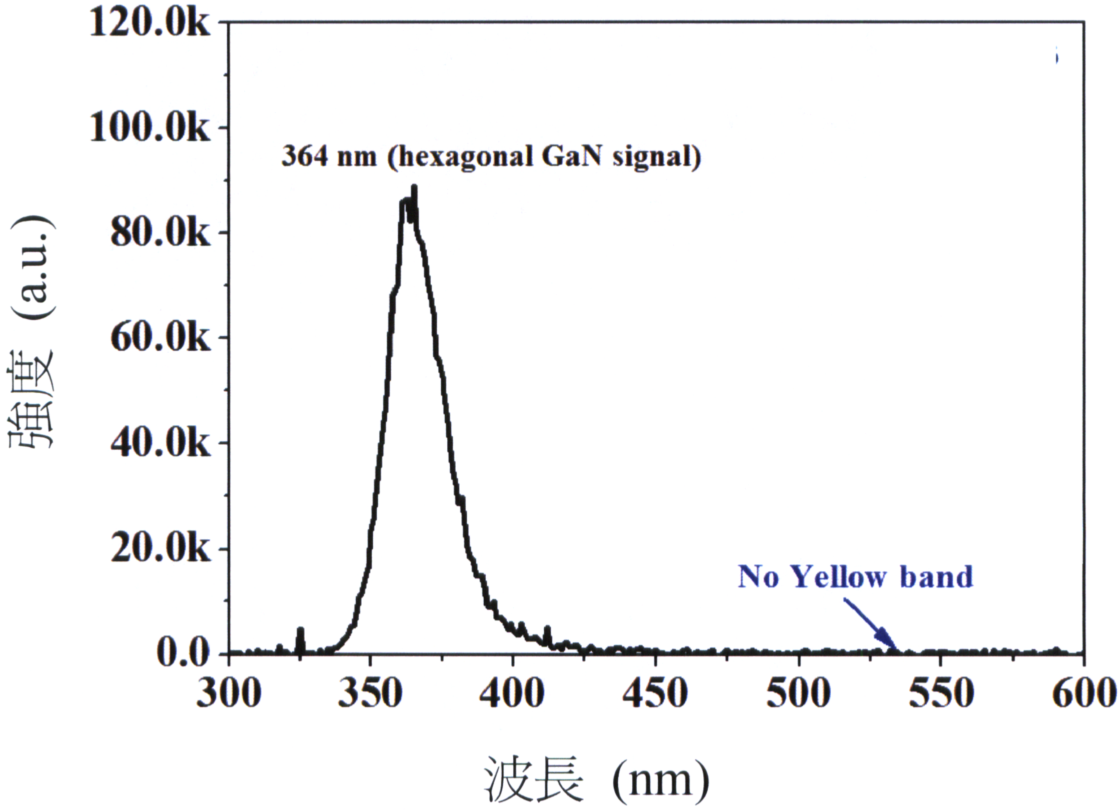
120.0k
100.0k
80.0k
60.0k
40.0k
20.0k
0.0
強度 (a.u.)
364 nm (hexagonal GaN signal)
No Yellow band
300
350
400
450
500
550
600
波長 (nm)

圖 10

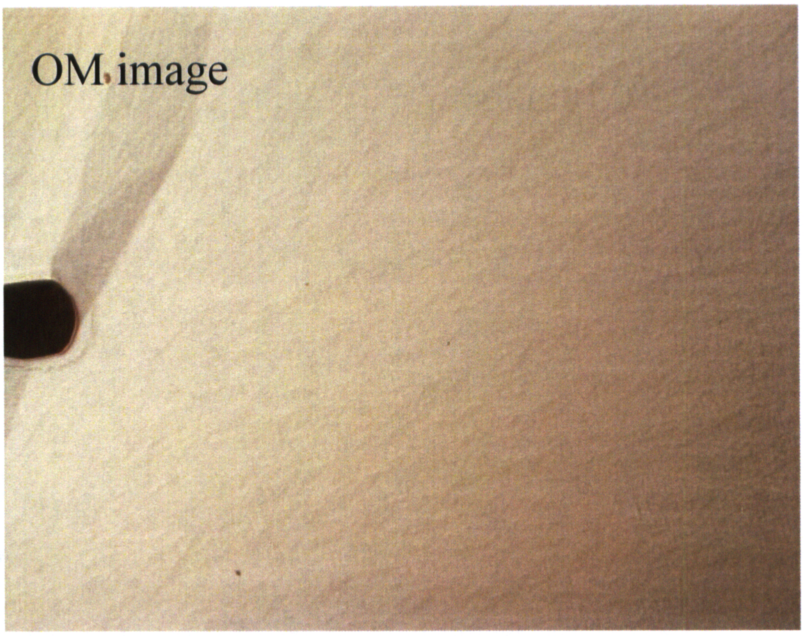

圖 11

圖 12

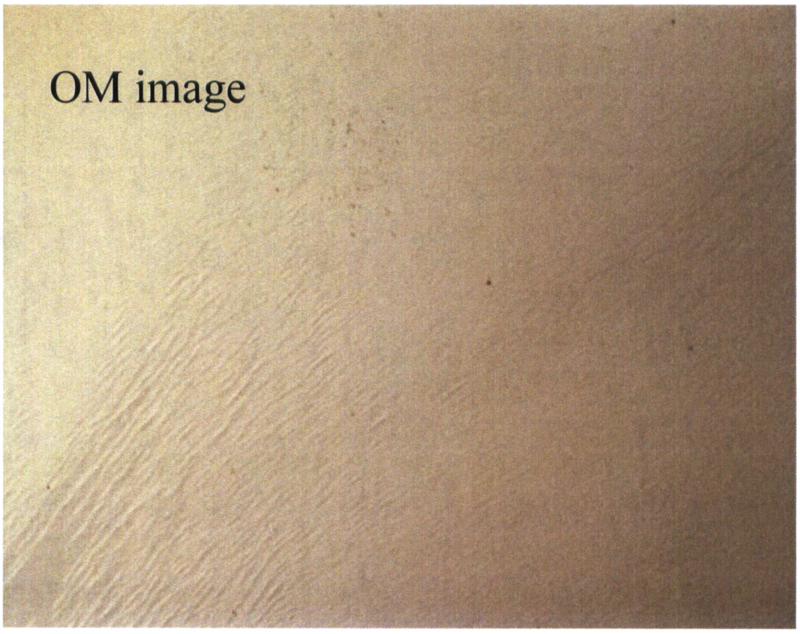

圖 13

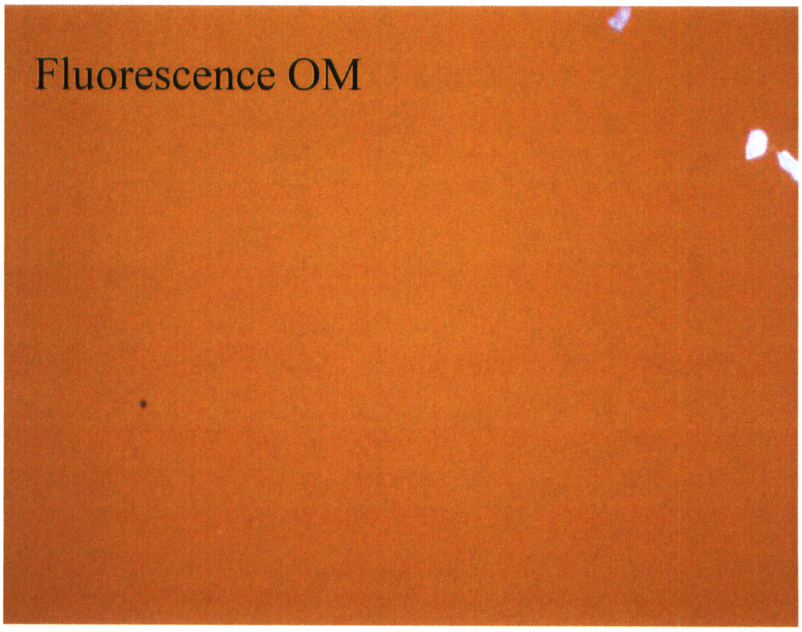

圖 14

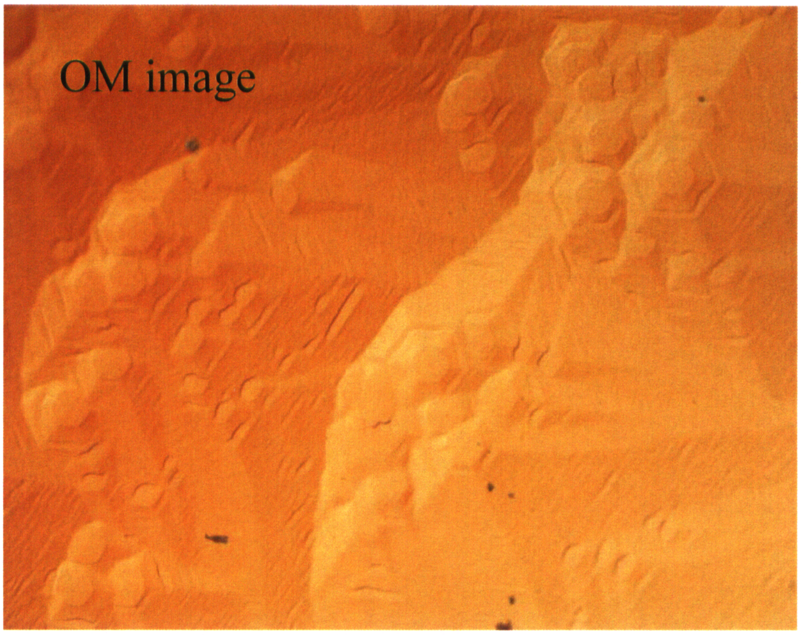

圖 15

圖 16