



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201724368 A

(43) 公開日：中華民國 106 (2017) 年 07 月 01 日

(21) 申請案號：104143765

(22) 申請日：中華民國 104 (2015) 年 12 月 25 日

(51) Int. Cl. :

*H01L21/8239(2006.01)**H01L29/12 (2006.01)**G11C13/00 (2006.01)*

(71) 申請人：國立交通大學 (中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)

新竹市大學路 1001 號

(72) 發明人：劉柏村 LIU, PO TSUN (TW)；范揚順 FAN, YANG SHUN (TW)；張哲嘉 CHANG, CHE CHIA (TW)

(74) 代理人：陳昭誠

申請實體審查：有 申請專利範圍項數：12 項 圖式數：4 共 20 頁

(54) 名稱

一種具有非晶態金屬氧化物之組成物的電阻式記憶體、電阻式記憶體單元及薄膜電晶體

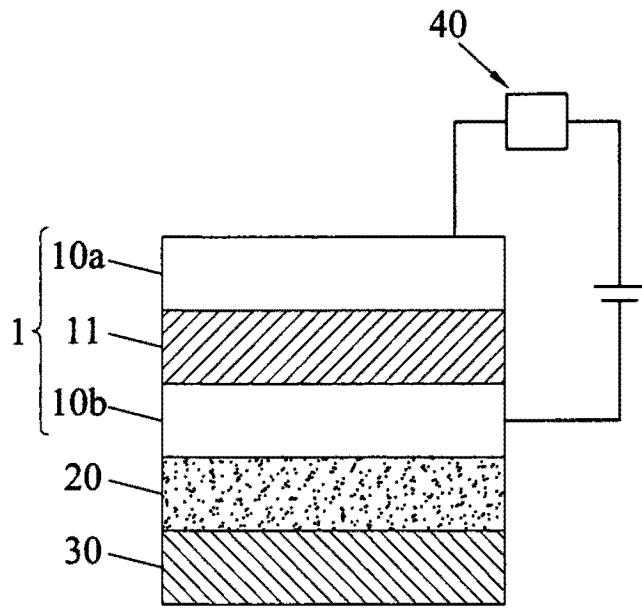
A RESISTIVE MEMORY, RESISTIVE MEMORY UNIT AND THIN-FILM TRANSISTOR HAVING COMPOSITION OF AMORPHOUS METAL OXIDE

(57) 摘要

本發明揭露一種具有非晶態金屬氧化物之組成物的電阻式記憶體、電阻式記憶體單元及薄膜電晶體，該組成物係包括：氧化鋅(ZnO)、二氧化錫(SnO₂)以及氧化鋁(Al₂O₃)。因本發明之該組成物不含銦與鎵元素，故可有效地減少銦鎵元素消耗，並且藉由該組成物可降低電阻式記憶體之漏電流，以及可於低溫製程下製造電阻式記憶體及薄膜電晶體，藉以提升產品競爭力。

A resistive memory, resistive memory unit and thin-film transistor having composition of amorphous metal oxide are disclosed, wherein the composition comprises: ZnO, SnO₂ and Al₂O₃. Because of the composition of the present invention does not contain the elements of In and Ga, it can effectively slow down the consumption of In and Ga. And the composition can reduce sneak current of the resistive memory. Further, the resistive memory and thin-film transistor with composition of the present invention can be manufactured in the manufacturing process at low temperature to enhance the competitiveness of products.

指定代表圖：



符號簡單說明：

1 . . . 電阻式記憶體單元

10a . . . 第一電極

10b . . . 第二電極

11 . . . 電阻切換層

20 . . . 承載層

30 . . . 固定金屬薄片

40 . . . 參數分析儀

第1圖

201724368

發明摘要

※申請案號：104143765

※申請日：104.12.25

※IPC分類：

H01L 21/8239 (2006.01)

H01L 29/12 (2006.01)

G11C 13/00 (2006.01)

【發明名稱】(中文/英文)

一種具有非晶態金屬氧化物之組成物的電阻式記憶體、電阻式記憶體單元及薄膜電晶體

A RESISTIVE MEMORY, RESISTIVE MEMORY UNIT
AND THIN-FILM TRANSISTOR HAVING
COMPOSITION OF AMORPHOUS METAL OXIDE

【中文】

本發明揭露一種具有非晶態金屬氧化物之組成物的電阻式記憶體、電阻式記憶體單元及薄膜電晶體，該組成物係包括：氧化鋅（ZnO）、二氧化錫（SnO₂）以及氧化鋁（Al₂O₃）。因本發明之該組成物不含銻與鎘元素，故可有效地減少銻鎘元素消耗，並且藉由該組成物可降低電阻式記憶體之漏電流，以及可於低溫製程下製造電阻式記憶體及薄膜電晶體，藉以提升產品競爭力。

【英文】

A resistive memory, resistive memory unit and thin-film transistor having composition of amorphous metal oxide are disclosed, wherein the composition comprises: ZnO, SnO₂ and Al₂O₃. Because of the composition of the present invention does not contain the elements of In and Ga, it can effectively slow down the consumption of In and Ga. And the composition can reduce sneak current of the resistive memory. Further, the resistive memory and thin-film transistor with composition of the present invention can be manufactured in the manufacturing process at low temperature to enhance the competitiveness of products.

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

- 1 電阻式記憶體單元
- 10a 第一電極
- 10b 第二電極
- 11 電阻切換層
- 20 承載層
- 30 固定金屬薄片
- 40 參數分析儀

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

一種具有非晶態金屬氧化物之組成物的電阻式記憶體、電阻式記憶體單元及薄膜電晶體

A RESISTIVE MEMORY, RESISTIVE MEMORY UNIT
AND THIN-FILM TRANSISTOR HAVING
COMPOSITION OF AMORPHOUS METAL OXIDE

【技術領域】

本發明係有關一種非晶態金屬氧化物之組成物，尤指一種用於電阻式記憶體中之電阻式記憶體單元之電阻切換層與薄膜電晶體之通道中的非晶態金屬氧化物之組成物。

【先前技術】

近年來，電阻式記憶體的發展被視為下世代高密度低功耗非揮發性記憶體的候選人之一，且由金屬氧化物所組成之電阻切換層更是最為廣泛的應用與研究。而在發展高密度電阻式記憶體之區塊時，垂直式的位元線所形成之垂直式電阻式記憶體能達成高密度且低成本的優點，因為只需要一道關鍵的蝕刻便可形成多顆電阻式記憶體，大大的降低光罩數量，進而節省成本。

然而，現今在新穎式畫素驅動電晶體廣為採用的材料為非晶態氧化銦鎵鋅半導體，銦與鎵為世界上極具需求之消耗性元素，若不找尋適當取代材料，預計將會於 2020 年貧瘠。再者，為了提升電阻式記憶體的容量，由記憶體

單元形成之陣列在持續擴張下，產生了漏電流 (sneak current) 問題而造成讀取上的干擾。除此之外，在陣列的最底層也需串接一電晶體來做為電阻式記憶體之驅動。

另一方面，隨著科技日新月異，傳統電子裝置不再是只能應用於矽晶圓半導體製造，而是讓電子裝置能夠被應用在任何基板下，如玻璃、金屬薄片、塑膠基板或任何製作過程保持在相對低溫下的產品。

因此，如何克服習知技術之種種問題，避免漏電流問題及大量消耗銻鎵元素問題，以及達到製程低溫化，實為本領域技術人員亟欲解決的重要課題之一。

【發明內容】

鑒於上述習知技術之缺點，本發明係提供一種具有非晶態金屬氧化物之組成物的電阻式記憶體單元，包括：第一電極、電阻切換層及第二電極，其中，該第一電極係形成於該電阻切換層上，且該電阻切換層係形成於該第二電極上，俾使該電阻切換層夾置於該第一電極與該第二電極之間，且該電阻式記憶體單元之電阻切換層係由氧化鋁、氧化鋅及二氧化錫所組成之組成物所製成者。

本發明另提供一種具有非晶態金屬氧化物之組成物的薄膜電晶體，包括：通道、源極、汲極、閘極絕緣層及閘極，其中，該源極係形成於該通道之一側，該汲極係形成於該通道之另一側，該閘極絕緣層係形成於該通道上，該閘極係形成於該閘極絕緣層上，且該薄膜電晶體之通道係由氧化鋁、氧化鋅及二氧化錫所組成之組成物所製成者。

前述之組成物係以該組成物之總重量計，其中，該氧化鋅之含量為 40 至 69 mol%、該二氧化錫之含量為 30 至 50 mol%、以及該氧化鋁之含量為 1 至 10 mol%。

前述之組成物係以該組成物之總重量計，其中，該氧化鋅之含量為 67mol%、該二氧化錫之含量為 30 mol%、以及該氧化鋁之含量為 3 mol%。

前述之組成物係以該組成物之總重量計，其中，該氧化鋅之含量為 47 mol%、該二氧化錫之含量為 50 mol%、以及該氧化鋁之含量為 3 mol%。

前述之電阻式記憶體單元中，形成該第一電極之材質係為鈦金屬，形成該第二電極之材質係為白金金屬。

前述之薄膜電晶體中，形成該源極或該汲極之材質係為鈦金屬、形成該閘極之材質係為鋁金屬、以及形成該閘極絕緣層之材質係為二氧化矽。

本發明又提供一種具有非晶態金屬氧化物之組成物的電阻式記憶體，包括：如前述之該電阻式記憶體單元；以及如前述之該薄膜電晶體，其中，該電阻式記憶體單元之該電阻切換層及該薄膜電晶體之該通道之組成物的比例係為相同。

由上可知，本發明之非晶態金屬氧化物之組成物係應用於電阻式記憶體中之電阻式記憶體單元之電阻切換層與薄膜電晶體之通道中，可解決銻鎵元素大量消耗之議題，並且可降低電阻式記憶體在陣列擴張時帶來之漏電流，以及可於低溫製程下製造電阻式記憶體及薄膜電晶體，藉以

提升產品競爭力。

【圖式簡單說明】

第 1 圖係說明本發明之電阻式記憶體單元之測試裝置示意圖；

第 2a 圖係說明本發明之電阻式記憶體單元之測試結果圖；

第 2b 圖係說明本發明之電阻式記憶體單元之耐久度測試結果圖；

第 3 圖係說明本發明之薄膜電晶體之測試裝置示意圖；

第 4a 圖係說明本發明之薄膜電晶體轉移曲線圖；以及

第 4b 圖係說明本發明之薄膜電晶體輸出特性圖。

【實施方式】

以下藉由特定的具體實施例說明本發明之實施方式，熟悉此技藝之人士可由本說明書所揭示之內容輕易地瞭解本發明之其他優點及功效。

須知，本說明書所附圖式所繪示之結構、比例、大小等，均僅用以配合說明書所揭示之內容，以供熟悉此技藝之人士之瞭解與閱讀，並非用以限定本發明可實施之限定條件，故不具技術上之實質意義，任何結構之修飾、比例關係之改變或大小之調整，在不影響本發明所能產生之功效及所能達成之目的下，均應仍落在本發明所揭示之技術內容得能涵蓋之範圍內。同時，本說明書中所引用之如“第一”及“第二”等之用語，亦僅為便於敘述之明瞭，而非用以

限定本發明可實施之範圍，其相對關係之改變或調整，在無實質變更技術內容下，當亦視為本發明可實施之範疇。

本發明之非晶態金屬氧化物之組成物主要係應用於電阻式記憶體中之電阻式記憶體單元之電阻切換層與薄膜電晶體之通道中，因本發明之非晶態金屬氧化物不含銮或鎵之透明非晶態金屬氧化物，可解決銮鎵元素大量消耗之議題。再者，本發明全程以低溫下製作出 1TnR 電阻式記憶體，故適合應用於軟性電子領域。本發明所製作之電阻式記憶體在低電阻值狀態下保有高度非線性的特性，其可降低電阻式記憶體在陣列擴張時帶來之漏電流 (sneak current)，以顯現出優良的高非線性電阻式記憶體之可靠度。

特別地，本發明之非晶態金屬氧化物之組成物可應用於任何形式之電阻式記憶體，例如，1T1R 堆疊式電阻記憶體或 1TnR 垂直式電阻記憶體等。再者，本發明之電阻式記憶體中之電阻式記憶體單元之電阻切換層與薄膜電晶體之通道皆以相同成分材料及比例之非晶態金屬氧化物之組成物所製成，故可達到減化製程及減少成本之功效。

本發明係提供一種非晶態金屬氧化物之組成物，包括：氧化鋅 (ZnO)、二氧化錫 (SnO_2) 及氧化鋁 (Al_2O_3)。於一實施例中，以該組成物之總重量計，該氧化鋅之含量為 40 至 69 mol%；以該組成物之總重量計，該二氧化錫之含量為 30 至 50 mol%；以及以該組成物之總重量計，該氧化鋁之含量為 1 至 10 mol%。

以下係藉由特定之具體實施例進一步說明本發明之實施方式，熟習此技藝之人士可由本說明書所揭示之內容瞭解本發明之其他優點與功效。本發明之實施例如下所示，但本發明並不限於這些實施例。

實施例 1

本發明係利用型號 keithley 4200 之參數分析儀 40 以直流掃瞄模式 (DC sweeping mode) 量測本發明之非晶態金屬氧化物應用於電阻式記憶體單元 1 上所顯現之特性。

請參閱第 1 圖，係說明本發明之電阻式記憶體單元之測試裝置示意圖。

如第 1 圖所示，在常溫環境下，於固定金屬薄片 30 上依序形成承載層 20、第二電極 10b、電阻切換層 11 及第一電極 10a。

舉例而言，第一電極 10a 之厚度為 50nm，且形成該第一電極 10a 之材質係為鈦 (Ti) 金屬。第二電極 10b 之厚度為 50nm，且形成該第二電極 10b 之材質係為白金 (Pt) 金屬。

舉例而言，電阻切換層 11 之厚度為 50nm，且該電阻切換層 11 係由含量為 67 mol% 之氧化鋅、含量為 30 mol% 之二氧化錫及含量為 3 mol% 之氧化鋁所組成之非晶態金屬氧化物所製成者。

參數分析儀 40 係分別連接第一電極 10a 與第二電極 10b，藉以測得電阻式記憶體單元 1 所顯現之特性。

請參閱第 2a 至 2b 圖，第 2a 圖係說明本發明之電阻式記憶體單元之測試結果圖；第 2b 圖係說明本發明之電阻式

記憶體單元之耐久度測試結果圖。

如第 2a 圖所示，施加正電壓於電阻式記憶體單元 1 (如第 1 圖所示) 時，通過電阻式記憶體單元 1 之電流亦隨之增加，如箭頭 51 所指示之方向。若該正電壓超過一定值時，電阻式記憶體單元 1 會由高電阻值狀態 (HRS) 轉為低電阻值狀態 (LRS)，而通過電阻式記憶體單元 1 之電流係明顯地增加，如箭頭 52 所指示之方向。反之，施加逆電壓於電阻式記憶體單元 1 且超過一定值時，電阻式記憶體單元 1 會由低電阻值狀態 (LRS) 轉為高電阻值狀態 (HRS)，通過電阻式記憶體單元 1 之電流亦隨之減少，如箭頭 53 所指示之方向。

特別地，本發明之非晶態金屬氧化物應用於電阻式記憶體單元 1 時，在低電阻值狀態下保有高度非線性的特性，其高、低電阻值狀態之電流差異高達 10.57 倍，如箭頭 53 及箭頭 54 所指示之方向。該非線性的特性能有效降低漏電流對電阻式記憶體單元 1 所產生之雜訊的影響，以顯現出優良的高非線性電阻式記憶體之可靠度。

如第 2b 圖所示，切換電阻式記憶體單元 1 之高、低電阻值狀態 (如曲線 61 及曲線 62)，並於各高、低電阻值狀態下施加 1 伏特之電壓以量測電阻式記憶體單元 1 之電阻值。明顯地，該切換次數達到 100 次時，該高、低電阻值狀態仍然保有高度的電阻值差異。

再者，於低電阻值狀態下施加 0.5 伏特之讀取電壓時 (如曲線 63)，其電阻與低電阻值狀態下施加 1 伏特之電

壓所量測到之電阻值，仍然有一定的差異。由此可知，假設產生漏電流時的電壓為 0.5 伏特，則在以 1 伏特之電壓讀取低電阻值狀態的電阻時，低電阻值狀態的電阻與漏電流時的電阻仍有一定的差異，換言之，低電阻值狀態的電流與漏電流係為不同，此結果說明了，透過本發明之非晶態金屬氧化物之組成物應用於電阻式記憶體上，可避免漏電流對讀取電阻式記憶體之電阻狀態時所產生之干擾。

實施例 2

請參閱第 3 圖，係說明本發明之薄膜電晶體之測試裝置示意圖。

如第 3 圖所示，於低溫 350°C 的溫度下製作薄膜電晶體 7，其中，薄膜電晶體 7 係包括：通道 70、源極 71、汲極 72、閘極絕緣層 73 及閘極 74，且其中，薄膜電晶體 7 之次臨限斜率 (S.S) 為 1.73 V/dec，位能障下降 (DIBL) 為 0.57 V/V。

舉例而言，通道 70 之通道長度為 500nm，且通道 70 係由含量為 47 mol% 之氧化鋅、含量為 50 mol% 之二氧化錫及含量為 3 mol% 之氧化鋁所組成之非晶態金屬氧化物所製成者。

舉例而言，形成源極 71 與汲極 72 之材質係為鈦 (Ti) 金屬，形成閘極 74 之材質係為鋁 (Al) 金屬，且形成閘極絕緣層 73 之材質係為二氧化矽 (SiO₂)。

請參閱第 4a 至 4b 圖，第 4a 圖係說明本發明之薄膜電晶體轉移曲線圖；第 4b 圖係說明本發明之薄膜電晶體輸出

特性圖。

如第 4a 圖所示，曲線 81、曲線 82 及曲線 83 分別代表汲極電壓 $V_d=2V$ 、 $V_d=4V$ 及 $V_d=6V$ ，其中，由曲線 81、曲線 82 及曲線 83 可以了解到，當閘極電壓介於 0-8V 時，其汲極電流 I_D 的差值高達 10^5 安培，其顯現出優良的通道 70 之開關特性，故本發明之非晶態金屬氧化物適合用於薄膜電晶體之通道 70 中。

如第 4b 圖所示，曲線 84、曲線 85、曲線 86 及曲線 87 分別代表 $V_g=4V$ 、 $V_g=6V$ 、 $V_g=8V$ 及 $V_g=10V$ 。當施以不同電壓於閘極 74 時，由曲線 84、曲線 85、曲線 86 及曲線 87 可觀察到汲極電流 I_D 的輸出變化，其中，當施以 $V_g=10V$ 於閘極 74 時，明顯地，由曲線 87 可觀察到通道 70 已被導通。

綜上所述，本發明之非晶態金屬氧化物之組成物係應用於電阻式記憶體中之電阻式記憶體單元之電阻切換層與薄膜電晶體之通道中，因本發明之該組成物不含銮與鎂元素，故可有效地減少銮鎂元素消耗，並且藉由該組成物可降低電阻式記憶體之漏電流，以及可於低溫製程下製造電阻式記憶體及薄膜電晶體，藉以提升產品競爭力。

上述實施例僅例示性說明本發明之原理及其功效，而非用於限制本發明。任何熟習此項專業之人士均可在不違背本發明之精神及範疇下，對上述實施例進行修飾與改變。因此，舉凡所屬技術領域中具有此項專業知識者，在未脫離本發明所揭示之精神與技術原理下所完成之一切等

效修飾或改變，仍應由後述之申請專利範圍所涵蓋。

【符號說明】

1	電阻式記憶體單元
10a	第一電極
10b	第二電極
11	電阻切換層
20	承載層
30	固定金屬薄片
40	參數分析儀
51-54	箭頭
61-63	曲線
7	薄膜電晶體
70	通道
71	源極
72	汲極
73	閘極絕緣層
74	閘極
81-87	曲線

申請專利範圍

1. 一種具有非晶態金屬氧化物之組成物的電阻式記憶體單元，包括：
 - 第二電極；
 - 電阻切換層，該電阻切換層係形成於該第二電極上，其中，該電阻切換層係由氧化鋁、氧化鋅及二氧化錫所組成之組成物所製成者；以及
 - 第一電極，係形成於該電阻切換層上，俾使該電阻切換層夾置於該第一電極與該第二電極之間。
2. 如申請專利範圍第 1 項所述之電阻式記憶體單元，其中，以該組成物之總重量計，該氧化鋅之含量為 40 至 69 mol%、該二氧化錫之含量為 30 至 50 mol%、以及該氧化鋁之含量為 1 至 10 mol%。
3. 如申請專利範圍第 1 項所述之電阻式記憶體單元，其中，以該組成物之總重量計，該氧化鋅之含量為 67mol%、該二氧化錫之含量為 30 mol%、以及該氧化鋁之含量為 3 mol%。
4. 如申請專利範圍第 1 項所述之電阻式記憶體單元，其中，形成該第一電極之材質係為鈦金屬。
5. 如申請專利範圍第 1 項所述之電阻式記憶體單元，其中，形成該第二電極之材質係為白金金屬。
6. 一種具有非晶態金屬氧化物之組成物的薄膜電晶體，包括：
 - 通道，係由氧化鋁、氧化鋅及二氧化錫所組成之組

成物所製成者；

源極，係形成於該通道之一側；

汲極，係形成於該通道之另一側；

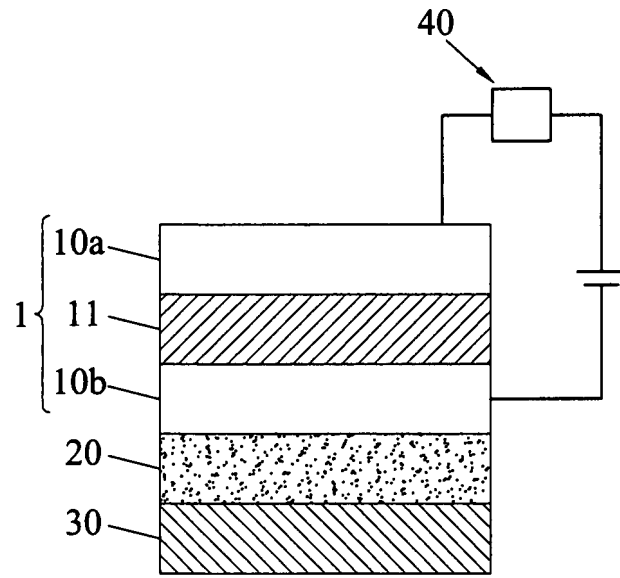
閘極絕緣層，係形成於該通道上；以及

閘極，係形成於該閘極絕緣層上。

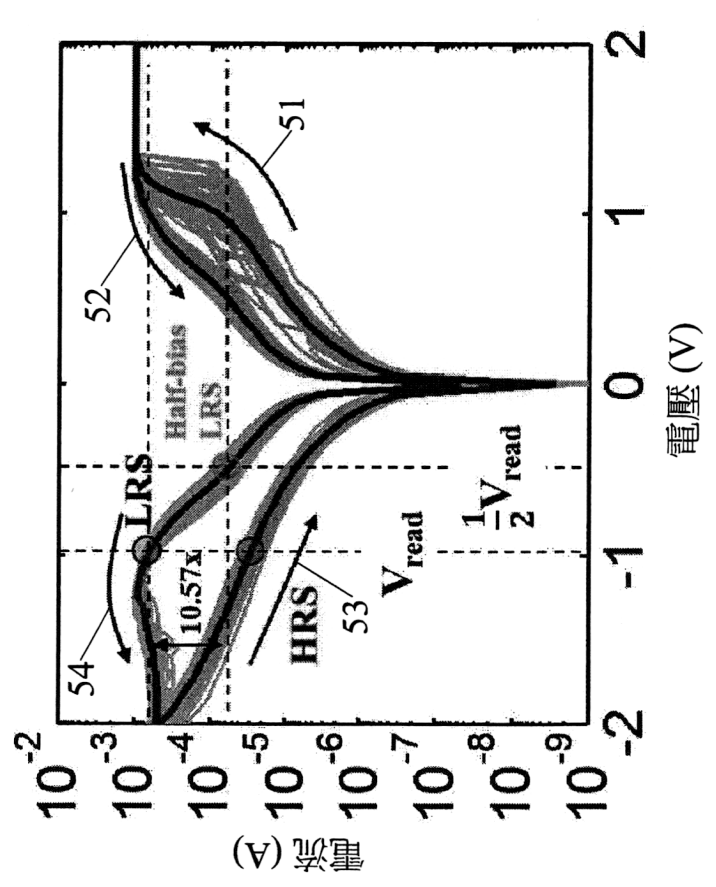
7. 如申請專利範圍第 6 項所述之薄膜電晶體，其中，以該組成物之總重量計，該氧化鋅之含量為 40 至 69 mol%、該二氧化錫之含量為 30 至 50 mol%、以及該氧化鋁之含量為 1 至 10 mol%。
8. 如申請專利範圍第 6 項所述之薄膜電晶體，其中，以該組成物之總重量計，該氧化鋅之含量為 47 mol%、該二氧化錫之含量為 50 mol%、以及該氧化鋁之含量為 3 mol%。
9. 如申請專利範圍第 6 項所述之薄膜電晶體，其中，形成該源極或該汲極之材質係為鈦金屬。
10. 如申請專利範圍第 6 項所述之薄膜電晶體，其中，形成該閘極之材質係為鋁金屬。
11. 如申請專利範圍第 6 項所述之薄膜電晶體，其中，形成該閘極絕緣層之材質係為二氧化矽。
12. 一種具有非晶態金屬氧化物之組成物的電阻式記憶體，包括：
 - 如申請專利範圍第 1 項所述之該電阻式記憶體單元；以及
 - 如申請專利範圍第 6 項所述之該薄膜電晶體，

其中，該電阻式記憶體單元之該電阻切換層及該薄膜電晶體之該通道之組成物的比例係為相同。

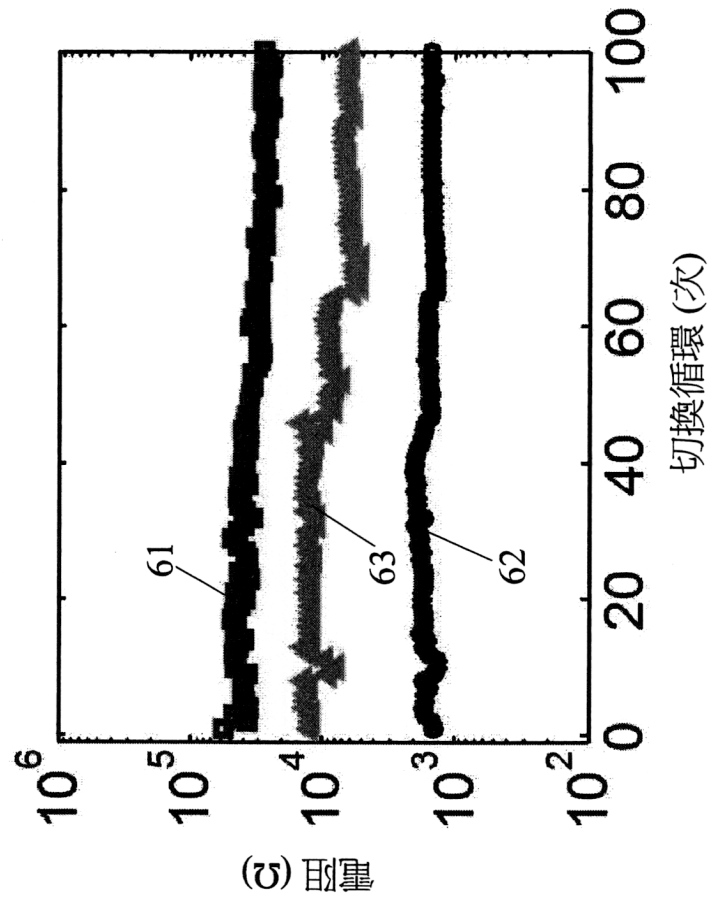
圖式



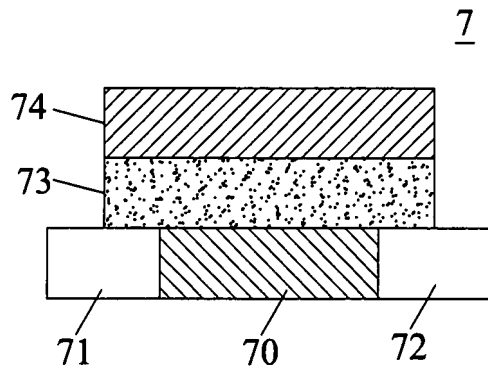
第1圖



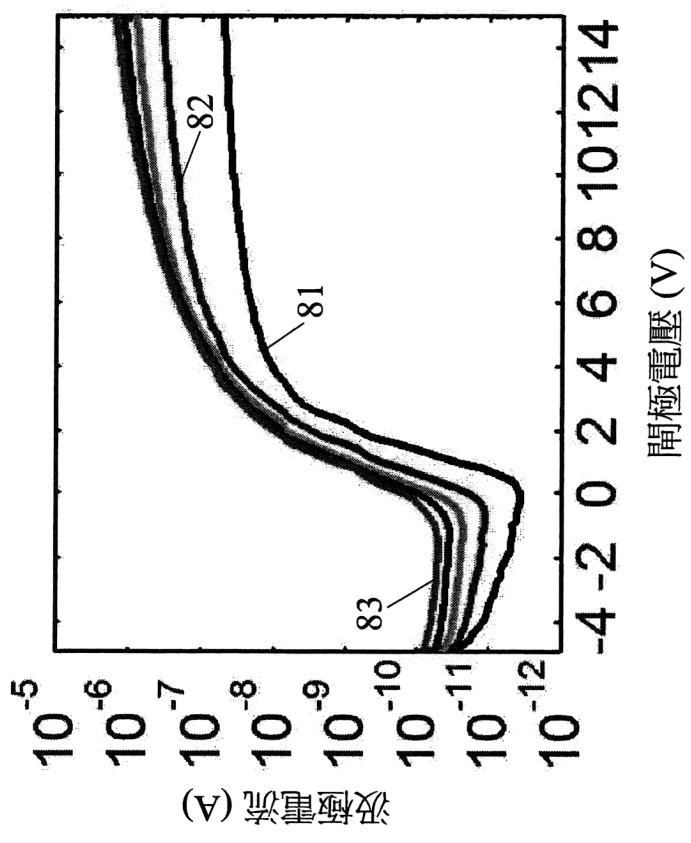
第2a圖



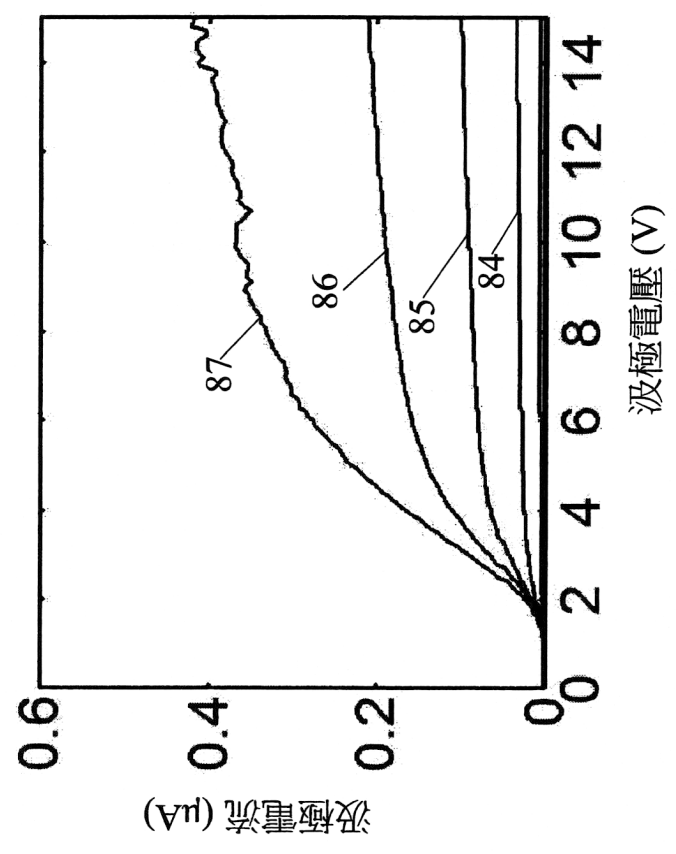
第2b圖



第3圖



第4a圖



第4b圖