



(21) 申請案號：105139632

(22) 申請日：中華民國 105 (2016) 年 12 月 01 日

(51) Int. Cl. : *H03M1/34 (2006.01)*

(30) 優先權：2015/12/04 中華民國 104140663

(71) 申請人：國立交通大學(中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)
新竹市東區大學路 1001 號

(72) 發明人：邱俊誠 CHIOU, JIN-CHERN (TW)；徐舜熙 HSU, SHUN-HSI (TW)

(74) 代理人：高玉駿；楊祺雄

申請實體審查：有 申請專利範圍項數：28 項 圖式數：19 共 72 頁

(54) 名稱

阻抗至數位轉換器、阻抗至數位轉換裝置及方法

IMPEDANCE TO DIGITAL CONVERTER, IMPEDANCE TO DIGITAL DEVICE AND METHOD THEREOF

(57) 摘要

一種阻抗至數位轉換器包含一偵測阻抗單元、一偏移阻抗單元、一參考阻抗單元、一積分單元及一電壓轉數碼單元。偵測阻抗單元將輸入信號轉換成一第一電荷。偏移阻抗單元將偏移信號轉換成一第二電荷。參考阻抗單元將參考信號轉換成一參考電荷，該參考電荷的正負相關於數位信號的邏輯準位。積分單元接收該第一電荷、該第二電荷及該參考電荷，並於每一週期時間據以加總轉換成一積分電壓。電壓轉數碼單元判斷積分電壓的大小以產生一數位信號。多個週期的數位信號的序列平均值正比於待偵測阻抗的阻抗值。阻抗值的偵測範圍的中心值是正比於類比信號的比例。阻抗值的靈敏度是正比於類比信號的比例。

A impedance to digital converter includes a sensor unit, a offset impedance unit, a reference impedance unit, a integration unit, and a voltage to digital unit. The sensor unit converts an input signals into a first charge. The offset impedance unit converts a offset signal into a second charge. The reference impedance unit converts a reference signal into a reference charge, the positive and negative polarity of the reference charge is relation to the logic level of the digital signal. The integration unit receives the first charge, the second charge and the reference charge, and converts the sum of the charges into an integrating voltage in each cycle time. The voltage to digital unit generates a digital signal based on the value of the integrating voltage. The center value of impedance is proportional to the ratio of the analog signals. The resolution of the impedance is proportional to the ratio of the analog signals.

指定代表圖：

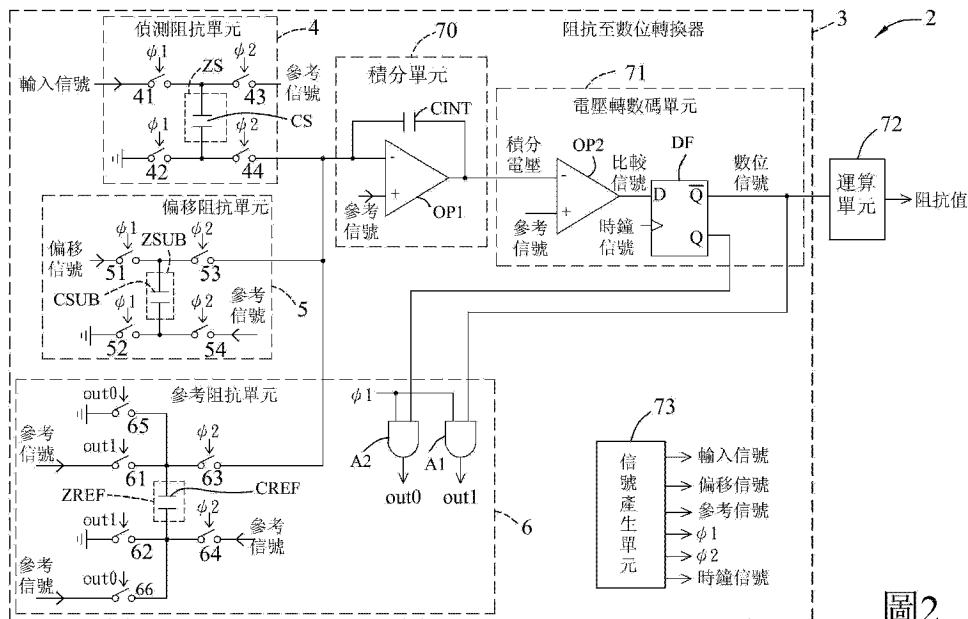


圖2

符號簡單說明：

2 . . . 阻抗至數位轉換裝置

3 . . . 阻抗至數位轉換器

ZREF . . . 參考阻抗

ZSUB . . . 偏移阻抗

ZS . . . 待偵測阻抗

CS . . . 待測電容

4 . . . 偵測阻抗單元

41 . . . 第一開關

42 . . . 第二開關

43 . . . 第三開關

44 . . . 第四開關

5 . . . 偏移阻抗單元

51 . . . 第一開關

52 . . . 第二開關

53 . . . 第三開關

54 . . . 第四開關

CSUB . . . 偏移電容

6 . . . 參考阻抗單元

CREF . . . 參考電容

61 . . . 第一開關

62 . . . 第二開關

63 . . . 第三開關

64 . . . 第四開關

65 . . . 第五開關

66 . . . 第六開關

70 . . . 積分單元

CINT . . . 積分電容

OP1 . . . 第一運算放大器

71 . . . 電壓轉數碼單元

OP2 . . . 第二運算放大器

DF . . . 正反器

D . . . 資料端

Q . . . 輸出端

\bar{Q} . . . 反相輸出端

72 . . . 運算單元

73 . . . 信號產生器

A1 . . . 第一及閘

A2 . . . 第二及閘

out1 . . . 第一邏輯
信號

out0 . . . 第二邏輯
信號

$\psi 1$. . . 第一控制信
號

$\psi 2$. . . 第二控制信
號



201729543

申請日: 105/12/01

IPC分類: *H03M 1/34* (2006.01)**【發明摘要】****【中文發明名稱】** 阻抗至數位轉換器、阻抗至數位轉換裝置及方法**【英文發明名稱】** impedance to digital converter, impedance to digital device and method thereof**【中文】**

一種阻抗至數位轉換器包含一偵測阻抗單元、一偏移阻抗單元、一參考阻抗單元、一積分單元及一電壓轉數碼單元。偵測阻抗單元將輸入信號轉換成一第一電荷。偏移阻抗單元將偏移信號轉換成一第二電荷。參考阻抗單元將參考信號轉換成一參考電荷，該參考電荷的正負相關於數位信號的邏輯準位。積分單元接收該第一電荷、該第二電荷及該參考電荷，並於每一週期時間據以加總轉換成一積分電壓。電壓轉數碼單元判斷積分電壓的大小以產生一數位信號。多個週期的數位信號的序列平均值正比於待偵測阻抗的阻抗值。阻抗值的偵測範圍的中心值是正比於類比信號的比例。阻抗值的靈敏度是正比於類比信號的比例。

【英文】

A impedance to digital converter includes a sensor unit, a offset impedance unit, a reference impedance unit, a integration unit, and a voltage to digital unit. The sensor unit converts an input signals into a first charge. The offset impedance unit converts a offset signal into a second charge. The reference impedance unit converts a reference signal into a reference charge, the positive and negative polarity of the reference charge is relation to the logic level of the digital signal. The integration unit receives the first

charge, the second charge and the reference charge, and converts the sum of the charges into an integrating voltage in each cycle time. The voltage to digital unit generates a digital signal based on the value of the integrating voltage. The center value of impedance is proportional to the ratio of the analog signals. The resolution of the impedance is proportional to the ratio of the analog signals.

【指定代表圖】：圖（2）。

【代表圖之符號簡單說明】

2……………阻抗至數位轉換裝置

3……………阻抗至數位轉換器

ZREF 參考阻抗

ZSUB 偏移阻抗

ZS……待偵測阻抗

CS ……待測電容

4……………偵測阻抗單元

41 ……第一開關

42 ……第二開關

43 ……第三開關

44 ……第四開關

5……………偏移阻抗單元

51 ……第一開關

52 ……第二開關

53 …… 第三開關
54 …… 第四開關
CSUB 偏移電容
6 …… 參考阻抗單元
CREF 參考電容
61 …… 第一開關
62 …… 第二開關
63 …… 第三開關
64 …… 第四開關
65 …… 第五開關
66 …… 第六開關
70 …… 積分單元
CINT·積分電容
OP1… 第一運算放大器
71 …… 電壓轉數碼單元
OP2… 第二運算放大器
DF …… 正反器
D …… 資料端
Q …… 輸出端
 \bar{Q} …… 反相輸出端
72 …… 運算單元
73 …… 信號產生器
A1 …… 第一及閘
A2 …… 第二及閘

out1 …… 第一邏輯信號

out0 …… 第二邏輯信號

Ψ 1 …… 第一控制信號

Ψ 2 …… 第二控制信號

【發明說明書】

【中文發明名稱】 阻抗至數位轉換器、阻抗至數位轉換裝置及方法

【技術領域】

【0001】 本發明是有關於一種轉換裝置，特別是指一種阻抗至數位轉換器、阻抗至數位轉換裝置及方法。

【先前技術】

【0002】 現有的電容至數位轉換技術，可用來將一待偵測電容的電容值轉換成一呈數位形式的數字，所具有的缺點為：無法同時兼顧高靈敏度與寬電容值偵測範圍，如圖1所示為數字與電容值的對應關係圖，隨著電容值偵測範圍的增加，其靈敏度卻是降低的（每數字單位所對應的電容值變大表示靈敏度下降），其數字範圍介於0~1間，若以1%做為所偵測電容值轉換後輸出的一個數字單位，介於2pF~16pF的電容值偵測範圍中每0.14pF可以產生一數字單位的變化，介於16pF~64pF的電容值偵測範圍中則需要0.48pF才可以產生一數字單位的變化。介於64pF~256pF的電容值偵測範圍中則需要1.92pF才可以產生一數字單位的變化。

【發明內容】

【0003】 因此，本發明之第一目的，即在提供一種解決上述問題的阻抗至數位轉換器。

【0004】 於是，本發明阻抗至數位轉換器包含一個偵測阻抗單元、一個偏移阻抗單元、一個參考阻抗單元、一個積分單元及一個電壓轉數碼單元。

【0005】 偵測阻抗單元用來偵測一待偵測阻抗，且接收一輸入信號，且於每一週期時間受控制切換以將該輸入信號轉換成一正比於該輸入信號的第一電荷。

【0006】 偏移阻抗單元接收一偏移信號，且於每一週期時間受控制切換以將該偏移信號轉換成一正比於該偏移信號的第二電荷。

【0007】 參考阻抗單元接收一參考信號及一數位信號，且於每一週期時間受控制切換以將參考信號轉換成一正比於該參考電壓的參考電荷，該參考電荷的正負相關於該數位信號的邏輯準位。

【0008】 一個積分單元，電連接該偵測阻抗單元、該偏移阻抗單元及該參考阻抗單元，以接收該第一電荷、該第二電荷及該參考電荷，並於每一週期時間據以加總轉換成一積分電壓。

【0009】 電壓轉數碼單元電連接該積分單元以接收該積分電壓，且於每一週期判斷該積分電壓的大小以產生一數位信號。

【0010】 在多個週期的數位信號的序列平均值正比於該待偵測阻抗的阻抗值，該序列平均值轉換成所對應阻抗值的偵測範圍的中

心值是正比於該偏移信號與該輸入信號的比例，該序列平均值轉換成所對應阻抗值的靈敏度是正比於該輸入信號與該參考信號的比例。

【0011】 本發明之第二目的，即在提供一種解決上述問題的阻抗至數位轉換裝置。

【0012】 該阻抗至數位轉換裝置包含一個如上述的阻抗至數位轉換器及一個運算單元。

【0013】 運算單元電連接該電壓轉數碼單元以接收一由多個數位信號所形成的邏輯序列，且據以進行平均運算以產生一序列平均值。該運算單元預存一轉換表，該轉換表記錄不同序列平均值與不同阻抗值的對應轉換。該運算單元根據該序列平均值及該轉換表，以產生一指示所對應阻抗值的數字。

【0014】 本發明之第三目的，即在提供一種阻抗至數字轉換方法。

【0015】 該阻抗至數字轉換方法由一阻抗至數位轉換裝置執行，該阻抗至數位轉換裝置更包括一信號產生器，該信號產生器產生一輸入信號、一偏移信號及一參考信號，且該阻抗至數字轉換方法包含：

【0016】 (A)利用該信號產生器調整該偏移信號與該輸入信號的比例以改變該序列平均值轉換成所對應阻抗值的偵測範圍的中心值；

【0017】 (B)利用該信號產生器調整該輸入信號與該參考信號的比例以改變該序列平均值轉換成所對應阻抗值的靈敏度。

【0018】 本發明之功效在於：同時兼顧高靈敏度與寬阻抗值偵測範圍。

【圖式簡單說明】

【0019】 本發明之其他的特徵及功效，將於參照圖式的實施方式中清楚地呈現，其中：

圖 1 是現有電容至數位轉換技術的數字與電容值的一對應關係圖；

圖 2 是本發明阻抗至數位轉換裝置的一電路圖；

圖 3 是本發明阻抗至數位轉換裝置之一第一實施例的一電路圖；

圖 4 是該第一實施例的一時序圖；

圖 5 是該第一實施例的序列平均值與電容值的一對應關係圖；

圖 6 是該第一實施例的一動態調整電容偵測範圍圖；

圖 7 是該第一實施例的一動態調整靈敏度圖；

圖 8 是該第一實施例的一模擬圖；

圖 9 是該第一實施例的一模擬圖；

圖 10 是本發明阻抗至數位轉換裝置之一第二實施例的一電路圖；

圖 11 是本發明阻抗至數位轉換裝置之一第三實施例的一電路圖；

圖 12 是該第三實施例的序列平均值與電阻值的一對應關係圖；

圖 13 是該第三實施例的一模擬圖；

圖 14 是本發明阻抗至數位轉換裝置之一第四實施例的一電路圖；

圖 15 是本發明阻抗至數位轉換裝置之一第五實施例的一電路圖；及

圖 16 是該第五實施例的序列平均值與電阻值的一對應關係圖

圖 17 是本發明阻抗至數位轉換裝置之一第六實施例的一電路圖；

圖 18 是該第六實施例的偵測單元用於偵測電容時的一操作示意圖；

圖 19 是該第六實施例的偵測單元用於偵測電阻時的一操作示意圖。

【實施方式】

【0020】 在本發明被詳細描述之前，應當注意在以下的說明內容中，類似的元件是以相同的編號來表示。

【0021】 參閱圖2，本發明阻抗至數位轉換裝置2，用來偵測一待偵測阻抗 Z_S 以產生一對應的阻抗值，包含一個阻抗至數位轉換器3及一個運算單元72。阻抗至數位轉換器3包括一個偵測阻抗單元4、一個偏移阻抗單元5、一個參考阻抗單元6、一個參考阻抗單元4、一個積分單元70、一個電壓轉數碼單元71及一個信號產生器73。

【0022】 偵測阻抗單元4用來偵測一待偵測阻抗 Z_S ，且接收一輸入信號，且於每一週期時間受控制切換以將該輸入信號轉換成一正比於該輸入信號的第一電荷。信號產生器73產生一輸入信號、一偏移信號、一參考信號、時鐘信號、該第一控制信號 ψ_1 及該第二控制信號 ψ_2 。以下以待偵測阻抗 Z_S 分別是電容、電阻的情況來舉數個實施例來說明。

【0023】 <第一實施例>

【0024】 參閱圖3，本發明阻抗至數位轉換裝置2之一第一實施例，在本實施例中，該輸入信號包括一輸入電壓，該偏移信號包括一偏移電壓，該參考信號包括一參考電壓 V_{REF} 。該待偵測阻抗 Z_S 包括一待測電容 C_S 。該待測電容 C_S 具有一第一端及一第二端。該

偵測阻抗單元4包括一個第一開關41、一個第二開關42、一個第三開關43及一個第四開關44。

【0025】 第一開關41具有一接受該輸入電壓的第一端、一電連接該待測電容CS的第一端的第二端及一接收一第一控制信號 ψ 1的控制端，且根據該第一控制信號 ψ 1切換於導通與不導通間。

【0026】 第二開關42具有一接地的第一端、一電連接該待測電容CS的第二端的第二端及一接收該第一控制信號 ψ 1的控制端，且根據該第一控制信號 ψ 1切換於導通與不導通間。

【0027】 第三開關43具有一接受一參考電壓VREF的第一端、一電連接該待測電容CS的第一端的第二端及一接收一第二控制信號 ψ 2的控制端，且根據該第二控制信號 ψ 2切換於導通與不導通間。

【0028】 第四開關44具有一輸出該第一電荷的第一端、一電連接該待測電容CS的第二端的第二端及一接收該第二控制信號 ψ 2的控制端，且根據該第二控制信號 ψ 2切換於導通與不導通間。該第一控制信號 ψ 1的正相位不重疊於該第二控制信號 ψ 2的正相位，如圖4所示。

【0029】 偏移阻抗單元5接收一偏移電壓，且於每一週期時間受控制切換以將該偏移電壓轉換成一正比於該偏移電壓的第二電

荷。該偏移阻抗單元5包括一個偏移阻抗 Z_{SUB} 、第一至第四開關51~54。

【0030】 偏移阻抗 Z_{SUB} 包括一個偏移電容 C_{SUB} 。偏移電容 C_{SUB} 具有一第一端及一第二端。第一開關51具有一接受該偏移電壓的第一端、一電連接該偏移電容 C_{SUB} 的第一端的第二端及一接收一第一控制信號 ψ_1 的控制端，且根據該第一控制信號 ψ_1 切換於導通與不導通間。第二開關52具有一接地的第一端、一電連接該偏移電容 C_{SUB} 的第二端的第二端及一接收該第一控制信號 ψ_1 的控制端，且根據該第一控制信號 ψ_1 切換於導通與不導通間。第三開關53具有一接受一參考電壓 V_{REF} 的第一端、一電連接該偏移電容 C_{SUB} 的第二端的第二端及一接收該第二控制信號 ψ_2 的控制端，且根據該第二控制信號 ψ_2 切換於導通與不導通間。第四開關54具有一輸出該第二電荷的第一端、一電連接該偏移電容 C_{SUB} 的第一端的第二端及一接收一第二控制信號 ψ_2 的控制端，且根據該第二控制信號 ψ_2 切換於導通與不導通間。

【0031】 參考阻抗單元6接收一參考電壓及一數位信號，且於每一週期時間受控制切換以將參考電壓 V_{REF} 轉換成一正比於該參考電壓 V_{REF} 的參考電荷，該參考電荷的正負相關於該數位信號的邏輯準位。該參考阻抗單元包括一個參考阻抗 Z_{REF} 、第一至第六開關61~66、一個第一及閘（AND gate）A1及一個第二及閘A2。

【0032】 第一及閘A1將該數位信號及一第一控制信號 ψ_1 進行及運算以產生一第一邏輯信號out1。第二及閘A2將反相的該數位信號及一第一控制信號 ψ_1 進行及運算以產生一第二邏輯信號out0。

【0033】 參考阻抗ZREF包括一參考電容CREF。參考電容CREF具有一第一端及一第二端。

【0034】 第一開關61具有一接受該參考電壓VREF的第一端、一電連接該參考電容CREF的第一端的第二端及一接收一該第一邏輯信號的控制端，且根據該第一邏輯信號out1切換於導通與不導通間。

【0035】 第二開關62具有一接地的第一端、一電連接該參考電容CREF的第二端的第二端及一接收該第一邏輯信號out1的控制端，且根據該第一邏輯信號切換於導通與不導通間。

【0036】 第三開關63具有一輸出該第二電荷的第一端、一電連接該參考電容CREF的第二端的第二端及一接收該第二控制信號 ψ_2 的控制端，且根據該第二控制信號 ψ_2 切換於導通與不導通間。

【0037】 第四開關64具有一接受一參考電壓VREF的第一端、一電連接該參考電容CREF的第一端的第二端及一接收一第二控制信號 ψ_2 的控制端，且根據該第二控制信號 ψ_2 切換於導通與不導通間。

【0038】 第五開關65具有一接地的第一端、一電連接該參考電容CREF的第一端的第二端及一接收該第二邏輯信號out0的控制端，且根據該第二邏輯信號out0切換於導通與不導通間

【0039】 第六開關66具有一接受該參考電壓VREF的第一端、一電連接該參考電容CREF的第二端的第二端及一接收一該第二邏輯信號的控制端，且根據該第二邏輯信號out0切換於導通與不導通間。

【0040】 當數位信號為邏輯1且第一控制信號 ψ_1 為邏輯1時，第一及第二開關61、62導通，第五及第六開關65、66不導通。當數位信號為邏輯0且第一控制信號 ψ_1 為邏輯1時，第一及第二開關61、62不導通，第五及第六開關65、66導通。

【0041】 積分單元70電連接該偵測阻抗單元4、該偏移阻抗單元5及該參考阻抗單元6，以接收該第一電荷、該第二電荷及該參考電荷，並於每一週期時間據以加總轉換成一積分電壓。該積分單元70包括一個第一運算放大器OP1及一個積分電容CINT。

【0042】 第一運算放大器OP1具有一接收第一電荷、該第二電荷及該參考電荷的反相輸入端（-）、一接收該參考電壓VREF的非反相輸入端（+），及一提供該積分電壓的輸出端。

【0043】 積分電容CINT電連接該第一運算放大器OP1的反相輸入端（-）與輸出端間。

【0044】 電壓轉數碼單元71電連接該積分單元70以接收該積分電壓，且於每一週期時間判斷該積分電壓的大小以產生一數位信號。

【0045】 該電壓轉數碼單元71包括一個比較器OP2及一個正反器DF。在本實施例中，該比較器是一第二運算放大器OP2。

【0046】 第二運算放大器OP2具有一接收該積分電壓的反相輸入端（-）、一接收該參考電壓VREF的非反相輸入端（+），及一輸出一比較信號的輸出端，該比較信號的邏輯準位相關於該積分電壓是否大於該參考電壓VREF。

【0047】 正反器DF具有一電連接該第二運算放大器OP2的輸出端以接收該比較信號的資料端、一接收一時鐘信號的時脈端、一提供該數位信號的反相輸出端（ \bar{Q} ），及一提供反相的數位信號的輸出端（Q）。

【0048】 運算單元72電連接該電壓轉數碼單元71以接收一由多個數位信號所形成的邏輯序列，且據以進行平均運算以產生一序列平均值。該運算單元72預存一轉換表，該轉換表記錄不同序列平均值與不同阻抗值的對應轉換，該運算單元72根據該序列平均值及該轉換表，以產生一指示所對應阻抗值的數字。在本實施例中，該阻抗值為電容值，數字是呈數位形式。

【0049】 信號產生器73產生該輸入電壓、該偏移電壓、該參考電壓V_{REF}、時鐘信號、該第一控制信號ψ₁及該第二控制信號ψ₂。參閱圖4為本實施例的時序圖，在前三個時鐘信號的周期中，由於積分電壓小於參考電壓，所以比較信號皆為邏輯1、數位信號皆為邏輯0，使參考阻抗單元6於的第一及第二開關61、62於第一控制信號ψ₁為邏輯1時不導通，而第五及第六開關65、66於第一控制信號ψ₁為邏輯1時導通，因此，積分電壓遞增三個單位ΔV₁（單位ΔV₁的個數相關於一類比信號的設定，在本實施例中，該類比信號是一參考電壓，但不限於此）直到積分電壓大於參考電壓時，比較信號轉為邏輯0、數位信號轉為邏輯1，使參考阻抗單元6於的第一及第二開關61、62於第一控制信號ψ₁為邏輯1時導通，而第五及第六開關65、66於第一控制信號ψ₁為邏輯1時不導通，而使積分電壓減少一個單位ΔV₂。其中：

$$\text{【0050】} \quad \Delta V_1 = V_{IN1} \times \frac{C_{SEN}}{C_{FB}} - V_{IN2} \times \frac{C_{SUB}}{C_{FB}} + V_{REF} \times \frac{C_{REF}}{C_{FB}}$$

$$\text{【0051】} \quad \Delta V_2 = V_{IN1} \times \frac{C_{SEN}}{C_{FB}} - V_{IN2} \times \frac{C_{SUB}}{C_{FB}} - V_{REF} \times \frac{C_{REF}}{C_{FB}}$$

【0052】 參數V_{IN1}、V_{IN2}、V_{REF}分別是輸入電壓值、偏移電壓值、參考電壓值，參數C_{FB}、C_{SEN}、C_{SUB}、C_{REF}分別是積分電容值、待測電容值、偏移電容值、參考電容值。

【0053】 根據電荷平衡原理，數位信號在N個週期中在邏輯1、0間變化，將待偵測電容 C_S 、偏移電容 C_{SUB} 與參考電容 C_{REF} 上電荷轉移N次到積分電容 C_{INT} 上，可推得式（一）：

$$\text{【0054】 } N \times C_{SEN} \times V_{IN1} - N \times C_{SUB} \times V_{IN2} - Z \times C_{REF} \times V_{REF} + (N - Z) \times C_{REF} \times V_{REF} = 0 \quad \text{式（一）}$$

【0055】 式（一）的參數N為總週期數，參數Z為數位信號為邏輯1的週期數。

【0056】 該序列平均值如下式（二）：

$$\text{【0057】 } \frac{Z}{N} = \frac{C_{SEN} \times V_{IN1} - C_{SUB} \times V_{IN2} + C_{REF} \times V_{REF}}{2 \times C_{REF} \times V_{REF}} \quad \text{式（二）}$$

【0058】 參閱圖5，為本實施例的序列平均值與電容值的對應關係圖，電容阻抗值的範圍如下：

$$\text{【0059】 } C_{SUB} \times \frac{V_{IN2}}{V_{IN1}} - C_{REF} \times \frac{V_{REF}}{V_{IN1}} \leq C_{SEN} \leq C_{SUB} \times \frac{V_{IN2}}{V_{IN1}} + C_{REF} \times \frac{V_{REF}}{V_{IN1}}$$

【0060】 阻抗值的偵測範圍的中心值為 $C_{SUB} \times \frac{V_{IN2}}{V_{IN1}}$ ，阻抗值的靈敏度正比於 $\frac{V_{IN1}}{V_{REF}}$ 。在多個週期時間的數位信號的序列平均值正比於該待偵測阻抗的阻抗值，該序列平均值轉換成所對應阻抗值的偵測範圍的中心值是相關於該偏移電壓值與該輸入電壓值的比例，該序列平均值轉換成所對應阻抗值的靈敏度是相關於該輸入電壓值與該參考電壓值的比例。

【0061】 本實施例的阻抗至數字轉換裝置執行一種阻抗至數字轉換方法，包含以下步驟：

【0062】 步驟（A）利用該信號產生器73調整該偏移信號與該輸入信號的比例以改變該序列平均值轉換成所對應阻抗值的偵測範圍的中心值，如圖5所示為本實施例的一動態調整電容偵測範圍圖。

【0063】 步驟（B）利用該信號產生器調整該輸入信號與該參考信號的比例以改變該序列平均值轉換成所對應阻抗值的靈敏度，在本實施例中，偏移信號包括一偏移電壓、輸入信號包括一輸入電壓，該參考信號包括一參考電壓，如圖6所示，為本實施例的一動態調整靈敏度圖。

【0064】 如圖8、9所示分別為本實施例調整參數 V_{REF} ， V_{IN1} 與 V_{IN2} 的一模擬圖。

【0065】 <第二實施例>

【0066】 參閱圖10，本發明阻抗至數位轉換裝置2之一第二實施例，其與第一實施例的差別在於更可動態調整偏移電容值與參考電容值。具體作法為：

【0067】 該偏移阻抗單元5包括多個並聯的偏移阻抗電路 $5_1 \sim 5_n$ 及一偏移選擇器50，該偏移選擇器串接於該多個並聯的偏移阻抗電路 $5_1 \sim 5_n$ 與該積分單元70間，用來切換那幾個偏移阻抗電路電連接至該積分單元70。每一偏移阻抗電路 $5_1 \sim 5_n$ 包括一個偏移阻抗 Z_{SUB} 、第一至第四開關 $51 \sim 54$ 。

【0068】 偏移阻抗 Z_{SUB} 包括一個偏移電容 C_{SUB} 。偏移電容 C_{SUB} 具有一第一端及一第二端。第一開關 51 具有一接受該偏移電壓的第一端、一電連接該偏移電容的第一端的第二端及一接收一第一控制信號的控制端，且根據該第一控制信號 ψ_1 切換於導通與不導通間。第二開關 52 具有一接地的第一端、一電連接該偏移電容 C_{SUB} 的第二端的第二端及一接收該第一控制信號 ψ_1 的控制端，且根據該第一控制信號 ψ_1 切換於導通與不導通間。第三開關 53 具有一接受一參考電壓的第一端、一電連接該偏移電容 C_{SUB} 的第一端的第二端及一接收一第二控制信號 ψ_2 的控制端，且根據該第二控制信號 ψ_2 切換於導通與不導通間。第四開關 54 具有一輸出該第二電荷的第一端、一電連接該偏移電容 C_{SUB} 的第二端的第二端及一接收該第二控制信號 ψ_2 的控制端，且根據該第二控制信號 ψ_2 切換於導通與不導通間。

【0069】 該參考阻抗單元 6 包括多個並聯的參考阻抗電路 $6_1 \sim 6_n$ 及一參考選擇器 60，該參考選擇器 60 串接於該多個並聯的參考阻抗電路 $6_1 \sim 6_n$ 與該積分單元 70 間，用來切換那幾個偏參考阻抗電路電連接至該積分單元 70。

【0070】 每一參考阻抗電路 $6_1 \sim 6_n$ 包括一個參考阻抗 Z_{REF} 、第一至第六開關 $61 \sim 66$ 。

【0071】 參考阻抗 ZREF 包括一參考電容 CREF。參考電容 CREF 具有一第一端及一第二端。第一開關 61 具有一接受該參考電壓 VREF 的第一端、一電連接該參考電容 CREF 的第一端的第二端及一接收一該第一邏輯信號 out1 的控制端，且根據該第一邏輯信號 out1 切換於導通與不導通。第二開關 62 具有一接地的第一端、一電連接該偏移電容 CSUB 的第二端的第二端及一接收該第一邏輯信號 out1 的控制端，且根據該第一邏輯信號 out1 切換於導通與不導通間。第三開關 63 具有一接受一參考電壓 VREF 的第一端、一電連接該參考電容 CREF 的第一端的第二端及一接收一第二控制信號 $\psi 2$ 的控制端，且根據該第二控制信號 $\psi 2$ 切換於導通與不導通間。第四開關具有一輸出該第二電荷的第一端、一電連接該參考電容 CREF 的第二端的第二端及一接收該第二控制信號 $\psi 2$ 的控制端，且根據該第二控制信號 $\psi 2$ 切換於導通與不導通間。第五開關 65 具有一接受該參考電壓 VREF 的第一端、一電連接該參考電容 CREF 的第二端的第二端及一接收一該第二邏輯信號 out0 的控制端，且根據該第二邏輯信號 out0 切換於導通與不導通間。第六開關 66 具有一接地的第一端、一電連接該偏移電容 CSUB 的第一端的第二端及一接收該第二邏輯信號 out0 的控制端，且根據該第二邏輯信號 out0 切換於導通與不導通間。

【0072】 本實施例的阻抗至數字轉換裝置2執行一種阻抗至數字轉換方法，包含以下步驟：

【0073】 步驟(C)利用該信號產生器73產生的偏移選擇信號調整該偏移電容 C_{SUB} 的並聯值以改變該序列平均值轉換成所對應阻抗值的偵測範圍的中心值。

【0074】 步驟(D)利用該信號產生器73產生的參考選擇信號調整該參考電容 C_{REF} 的並聯值以改變該序列平均值轉換成所對應阻抗值的靈敏度。

【0075】 <第三實施例>

【0076】 參閱圖11，本發明阻抗至數位轉換裝置2之一第三實施例，其與第一實施例的差別在於是可用来偵測電阻性的元件，具體差異技術如下：該輸入信號包括一輸入電流，該待偵測阻抗 Z_S 包括一待測電阻 R_S ，該待測電阻 R_S 具有一第一端及一第二端，該偵測阻抗單元4更包括一個偵測電容 C_{SEN} （轉換器內部的電容），該偵測電容 C_{SEN} 並聯於該待測電阻 R_S ，

【0077】 參閱圖12，為本實施例的序列平均值與電阻值的對應關係圖，待測電阻的阻抗值範圍如下：

$$\text{【0078】 } \frac{C_{SUB}}{C_{SEN}} \times \frac{V_{IN2}}{I_{SEN}} - \frac{C_{REF}}{C_{SEN}} \times \frac{V_{REF}}{I_{SEN}} \leq R_{SEN} \leq \frac{C_{SUB}}{C_{SEN}} \times \frac{V_{IN2}}{I_{SEN}} + \frac{C_{REF}}{C_{SEN}} \times \frac{V_{REF}}{I_{SEN}}$$

【0079】 由於 $I_{SEN} = \frac{V_{IN1}}{R_B}$ ， 可 推 得

$$\frac{C_{SUB}}{C_{SEN}} \times \frac{V_{IN2}}{V_{IN1}} \times R_B - \frac{C_{REF}}{C_{SEN}} \times \frac{V_{REF}}{V_{IN1}} \times R_B \leq R_{SEN} \leq \frac{C_{SUB}}{C_{SEN}} \times \frac{V_{IN2}}{V_{IN1}} \times R_B - \frac{C_{REF}}{C_{SEN}} \times \frac{V_{REF}}{V_{IN1}} \times R_B$$

【0080】 參數 V_{IN2} 、 V_{REF} 分別是偏移電壓值、參考電壓值，參數 R_{SEN} 、 C_{SEN} 、 C_{SUB} 、 C_{REF} 分別是待測電阻值、偵測電容值、偏移電容值、參考電容值，阻抗值的偵測範圍的中心值為 $\frac{C_{SUB}}{C_{SEN}} \times \frac{V_{IN2}}{I_{SEN}}$ ，

阻抗值的靈敏度正比於 $\frac{I_{SEN}}{V_{REF}}$ 。參數 R_B 為信號產生單元 73 內部的電阻

值，藉由調整參數 V_{IN1} ，可使阻抗值的最大偵測範圍不受限於參數 R_B

【0081】 本實施例經由不同電阻值 (R_B)、電容值 (C_{SUB} 、 C_{SEN} 、 C_{REF}) 與電壓值 (V_{IN1} 、 V_{IN2} 、 V_{REF}) 的調整先達到寬範圍的電阻偵測，再進一步在小範圍內進一步地提高電阻數字轉換的靈敏度。透過不同的電壓與電容比例可以延伸電阻轉換曲線的中心點，在有限的晶片面積之下達到更大的偵測範圍。如圖 13 所示，為調整參考電壓值 V_{IN2} 、偏移電容值 C_{SUB} 的模擬圖。

【0082】 <第四實施例>

【0083】 參閱圖14，本發明阻抗至數位轉換裝置2之一第四實施例，其與第一實施例的差別在於是一種複合式阻抗偵測技術。具體技術差異為：用來偵測的該待偵測阻抗 Z_S 包括一複合式元件47。

【0084】 該輸入信號為電壓形式與電流形式的其中之一，該複合式元件47具有一第一端及一第二端，其中，該偵測阻抗單元5包括一個第一開關41、一個第二開關42、一個第三開關43、一個第四開關44、串聯的一個第五開關45、一個感測電容 C_{SEN} 及一個第六開關46。

【0085】 第一開關41具有一接受該輸入信號的第一端、一電連接該複合式元件47的第一端的第二端及一接收一第一控制信號 Φ_1 的控制端，且根據該第一控制信號 ψ_1 切換於導通與不導通間。

【0086】 第二開關42具有一接地的第一端、一電連接該複合式元件47的第二端的第二端及一接收該第一控制信號 ψ_1 的控制端，且根據該第一控制信號 ψ_1 切換於導通與不導通間。

【0087】 第三開關43具有一接受一參考電壓 V_{REF} 的第一端、一電連接該複合式元件47的第一端的第二端及一接收一第二控制信號 ψ_2 的控制端，且根據該第二控制信號 ψ_2 切換於導通與不導通間。

【0088】 第四開關44具有一輸出該第一電荷的第一端、一電連接該複合式元件47的第二端的第二端及一接收該第二控制信號 ψ_2 的控制端，且根據該第二控制信號 ψ_2 切換於導通與不導通間。

【0089】 串聯的一個第五開關45、一個感測電容CSEN及一個第六開關46，並聯於該複合式元件47，且該第四開關44及該第六開關46受控制切換於導通與不導通間。

【0090】 該複合式元件47包括並聯的一待測電阻RS及一待偵測電容CS，當偵測一待測電阻RS時需要搭配偵測電容CSEN，此時第五及第六開關45、46導通。當偵測待偵測電容CS時則不需要搭配偵測電容CSEN，此時第五及第六開關45、46不導通。透過不同的選擇與配置分別偵測電阻與電容即可完成複合式阻抗的偵測。

【0091】 <第五實施例>

【0092】 參閱圖15，本發明阻抗至數位轉換裝置2之一第五實施例，其與第三實施例的差別在於該偏移信號包括一偏移電流，該偏移阻抗單元5更包括一個並聯該偏移電容CSUB的偏移電阻ROFF，具體差異技術如下：

【0093】 該偵測阻抗單元4接收輸入電流，感測電流流過待測電阻RS後會產生一儲存在偵測電容CSEN上的電壓。此電壓值等效於第一實施例中執行電容轉換的輸入電壓值（ $V_{IN1} = I_{SEN} \times R_{SEN}$ ，參數 I_{SEN} 、 R_{SEN} 分別是輸入電流值、待測電阻值）。本實施例利用不

同的電壓比例和電容比例來延展待測電阻值 R_{SEN} 的範圍。將於下更進一步以公式說明。

【0094】 偏移阻抗單元5接收偏移電流，偏移電流流過偏移電阻 R_{OFF} 後會產生一儲存在偏移電容 C_{SUB} 上的電壓，此電壓等效於第一實施例中執行電容轉換的偏移電壓值（ $V_{IN2} = I_{OFF} \times R_{OFF}$ ，參數 I_{OFF} 、 R_{OFF} 分別是偏移電流值、偏移電阻值）。

【0095】 此時參考電壓 V_{REF} 由一個參考電流流過一參考電阻產生。參閱圖16，為本實施例的序列平均值與電阻值的對應關係圖，待測電阻值的範圍如下：

$$\text{【0096】} \quad \frac{C_{SUB}}{C_{SEN}} \times \frac{I_{OFF}}{I_{SEN}} \times R_{OFF} - \Delta R_{SEN} \leq R_{SEN} \leq \frac{C_{SUB}}{C_{SEN}} \times \frac{I_{OFF}}{I_{SEN}} \times R_{OFF} + \Delta R_{SEN}$$

$$\text{【0097】} \quad \Delta R_{SEN} = \frac{C_{REF}}{C_{SEN}} \times \frac{I_{REF}}{I_{SEN}} \times R_{REF}。參數 I_{REF} 、 R_{REF} 分別是參考$$

電流值、參考電阻值。

【0098】 <第六實施例>

【0099】 參閱圖17，本發明阻抗至數位轉換裝置2之一第六實施例，其與第一實施例的差別在於是一種複合式阻抗偵測技術。具體技術差異為：該輸入信號包括一輸入電壓及一輸入電流，該待偵測阻抗47包括一第一端、一第二端、並聯於該第一端及第二端間的一待測電阻 R_S 與一待測電容 C_S ，該偵測單元4包括一個多工器40、

一個第一開關41、一個第二開關42、一個第三開關43、一個第四開關44、一個感測電容CSEN，及一切換器48。

【0100】 多工器40具有一接收該輸入電壓的第一輸入端、一接收該輸入電流的第二輸入端，及一輸出端，且受控制以選擇該第一及第二輸入端的其中之一與該輸出端導通。

【0101】 第一開關41具有一電連接該多工器40的輸出端的第一端、一第二端及一接收一第一控制信號 ψ 1的控制端，且根據該第一控制信號 ψ 1切換於導通與不導通間。

【0102】 第二開關42具有一接地的第一端、一電連接該第一開關42的第二端的第一端及一接收該第一控制信號 ψ 1的控制端，且根據該第一控制信號 ψ 1切換於導通與不導通間。

【0103】 第三開關43具有一接受一參考電壓VREF的第一端、一第二端及一接收一第二控制信號 ψ 2的控制端，且根據該第二控制信號 ψ 2切換於導通與不導通間。

【0104】 第四開關44具有一輸出該第一電荷的第一端、一電連接該第三開關43的第二端的第一端及一接收該第二控制信號 ψ 2的控制端，且根據該第二控制信號 ψ 2切換於導通與不導通間。該第一控制信號 ψ 1使該第一開關41導通的相位不重疊於該第二控制信號 ψ 2使該第三開關43導通的相位。

【0105】 感測電容CSEN具有一第一端及第二端。

【0106】 切換器48電連接於該多工器40的第二輸入端、該第一至第二開關41~42的第二端、該感測電容CSEN的第一及第二端、該待偵測阻抗47的第一及第二端間，且受控制使該待偵測阻抗47的第一端與該多工器40的第二輸入端切換於導通與不導通間，使該待偵測阻抗47的第一端與該第一開關41的第二端切換於導通與不導通間，使該待偵測阻抗47的第二端與該第二開關42的第二端切換於導通與不導通間，使該感測電容CSEN的第一端與該第一開關41的第二端切換於導通與不導通間，使該感測電容CSEN的第二端與該第二開關42的第二端切換於導通與不導通間，該多工器48包括第一至第六切換開關S1~S6。

【0107】 第一切換開關S1具有一電連接該多工器40的第二輸入端的第一端及一電連接該待偵測阻抗47的第一端的第二端，且受控制切換於導通與不導通間。

【0108】 第二切換開關S2具有一電連接該待偵測阻抗47的第一端的第一端及一接地的第二端，且受控制切換於導通與不導通間。

【0109】 第三切換開關S3具有一電連接該第一開關41的第二端的第一端及一電連接該待偵測阻抗47的第一端的第二端，且受控制切換於導通與不導通間。

【0110】 第四切換開關S4具有一電連接該待偵測阻抗47的第二端的第一端及一電連接該第一開關41的第二端的第二端，且受控制切換於導通與不導通間。

【0111】 第五切換開關S5具有一電連接該第一開關41的第二端的第一端及一電連接該感測電容CSEN的第一端的第二端，且受控制切換於導通與不導通間。

【0112】 第六切換開關S6具有一電連接該第二開關42的第二端的第一端及一電連接該感測電容CSEN的第二端的第二端，且受控制切換於導通與不導通間。

【0113】 如圖18所示，當偵測待偵測電容CS時則不需要搭配偵測電容CSEN，此時第一切換開關S1、第二切換開關S2、第五切換開關S5及第六切換開關S6不導通，且此時第一控制信號Φ1為邏輯1使第一及第二開關41、42導通，多工器48選擇第一輸入端上的輸入電壓對待偵測電容CS充電，序列平均值與待偵測電容CS的電容值的對應關係圖如圖5，待偵測電容CS的電容值的範圍如下：

$$\text{【0114】} \quad C_{\text{SUB}} \times \frac{V_{\text{IN2}}}{V_{\text{IN1}}} - C_{\text{REF}} \times \frac{V_{\text{REF}}}{V_{\text{IN1}}} \leq C_{\text{SEN}} \leq C_{\text{SUB}} \times \frac{V_{\text{IN2}}}{V_{\text{IN1}}} + C_{\text{REF}} \times \frac{V_{\text{REF}}}{V_{\text{IN1}}}。$$

【0115】 如圖19所示，當偵測一待測電阻RS時需要搭配偵測電容CSEN，此時，切換器48的第一切換開關S1、第二切換開關S2、第五切換開關S5及第六切換開關S6導通，且此時第一控制信號Φ1

為邏輯1使第一及第二開關41、42導通，且多工器40選擇第二輸入端上的電壓（ $V_{SEN} = I_{SEN} \times R_{SEN}$ ，其中， I_{SEN} 為輸入電流值且由輸入電壓值 V_{IN1} 與 R_B 決定， $I_{SEN} = (V_{IN1} / R_B)$ ， R_B 是信號產生單元的內部電阻值， R_{SEN} 為待測電阻RS的電阻值）對偵測電容 C_{SEN} 充電，序列平均值與電阻值的對應關係圖如圖12，待測電阻RS的電阻值範圍如下：

$$\frac{C_{SUB}}{C_{SEN}} \times \frac{V_{IN2}}{V_{IN1}} \times R_B - \frac{C_{REF}}{C_{SEN}} \times \frac{V_{REF}}{V_{IN1}} \times R_B \leq R_{SEN} \leq \frac{C_{SUB}}{C_{SEN}} \times \frac{V_{IN2}}{V_{IN1}} \times R_B - \frac{C_{REF}}{C_{SEN}} \times \frac{V_{REF}}{V_{IN1}} \times R_B$$

。

【0116】 綜上所述，上述實施例具有以下優點：

【0117】 1.如圖5、6所示，同時兼顧高靈敏度與寬阻抗值（包含電容及電阻）偵測範圍。

【0118】 1.如圖5、6所示，同時兼顧高靈敏度與寬阻抗值（包含電容及電阻）偵測範圍。

【0119】 2. 改變該偏移信號與該輸入信號的比例可動態調整阻抗值的偵測範圍，其中，該偏移信號與輸入信號皆可以是電壓或電流形式。

【0120】 3. 改變調整該輸入信號與該參考信號的比例可動態調整靈敏度，其中，該輸入信號與參考信號皆可以是電壓或電流形式。

【0121】 4. 阻抗最大偵測範圍不受限於晶片內部阻抗大小。

【0122】 5. 阻抗偵側的轉換應用範圍涵蓋電容轉數位、電阻轉數位。

【0123】 6. 大幅提升應用範圍，檢驗電容式感測器應用的各種產品之中，從最早期的加速度計、壓力檢測器、濕度感測器到最新的穿戴型裝置等，都可以看到其廣泛的應用。不同的電容感測器的輸出範圍都不相同，且各種應用對靈敏度的要求也不相同，相較於成熟的半導體製程所製作出來的半導體晶片，感測器的穩定度相較於晶片較差，因此電容至數位轉換器的轉換曲線必須要可以在特定範圍內做調整以補償感測器的誤差偏移，而本發明則利用改變電壓在選定範圍調整誤差偏移。

【0124】 7. 可幫助穿戴裝置開啟市場，健康及健身是穿戴裝置主要的訴求功能，因此健康相關的感測器在穿戴裝置市場上相當重要。主要的健康感測器為脈搏、脈搏血氧計、皮膚保濕等感測器。環境感測器是具高市場潛力的感測器，目前主要環境感測器的為溫度、濕度、紫外線、氣體（如一氧化碳等）感測器等。愈來愈多的穿戴裝置利用健康感測器及運動感測器來達成健康及健身監測的功能，利用麥克風可以對穿戴裝置下達語音指令，而運動感測器可以達成姿勢控制的功能。感測器是穿戴裝置不可或缺的元件，藉由各式各樣的感測器可讓穿戴裝置擁有很多方便好用的功能，這些都是本發明未來的應用。

【0125】 8. 大幅降低產品的成本，目前消費電子產品較少採用環境感測器，將來溫度、濕度、紫外線等環境感測器，將會是穿戴裝置下一波熱門的感測器元件。智慧型手錶採用加速器、陀螺儀、MEMS麥克風及脈搏感測器多個感測器，對即將興起的智慧型手錶市場開啟示範效應。不同的感測器具有不同的電容輸出範圍，使用本發明可以利用其寬偵測範圍的優點達到高整合度的需求。故確實能達成本發明之目的。

【0126】 惟以上所述者，僅為本發明之實施例而已，當不能以此限定本發明實施之範圍，凡是依本發明申請專利範圍及專利說明書內容所作之簡單的等效變化與修飾，皆仍屬本發明專利涵蓋之範圍內。

【符號說明】

【0127】

- 2·····阻抗至數位轉換裝置
- 3·····阻抗至數位轉換器
- ZS····待偵測阻抗
- CS····待測電容
- RS····待測電阻
- CSEN 偵測電容
- 47····複合式元件

4……偵測阻抗單元
41……第一開關
42……第二開關
43……第三開關
44……第四開關
45……第五開關
46……第六開關
40……多工器
S1……第一切換開關
S2……第二切換開關
S3……第三切換開關
S4……第四切換開關
S5……第五切換開關
S6……第六切換開關
5……偏移阻抗單元
51……第一開關
52……第二開關
53……第三開關
54……第四開關
50……偏移選擇器
5₁~5_n……偏移阻抗電路
ZSUB 偏移阻抗
CSUB 偏移電容
ROFF 偏移電阻

6……參考阻抗單元
ZREF 參考阻抗
CREF 參考電容
61……第一開關
62……第二開關
63……第三開關
64……第四開關
65……第五開關
66……第六開關
60……參考選擇器
6₁~6_n……參考阻抗電路
70……積分單元
CINT·積分電容
OP1……第一運算放大器
71……電壓轉數碼單元
OP2……第二運算放大器
DF……正反器
D……資料端
Q……輸出端
 \bar{Q} ……反相輸出端
72……運算單元
73……信號產生器
A1……第一及閘
A2……第二及閘

VREF…參考電壓

out1……第一邏輯信號

out0……第二邏輯信號

Φ 1…第一控制信號

Φ 2…第二控制信號

【發明申請專利範圍】

【第1項】 一個阻抗至數位轉換器，包含：

一個偵測阻抗單元，用來偵測一待偵測阻抗，且接收一輸入信號，且於每一週期時間受控制切換以將該輸入信號轉換成一正比於該輸入信號的第一電荷；

一個偏移阻抗單元，接收一偏移信號，且於每一週期時間受控制切換以將該偏移信號轉換成一正比於該偏移信號的第二電荷；

一個參考阻抗單元，接收一參考信號及一數位信號，且於每一週期時間受控制切換以將參考信號轉換成一正比於該參考信號的參考電荷，該參考電荷的正負相關於該數位信號的邏輯準位；

一個積分單元，電連接該偵測阻抗單元、該偏移阻抗單元及該參考阻抗單元，以接收該第一電荷、該第二電荷及該參考電荷，並於每一週期時間據以加總轉換成一積分電壓；及

一個電壓轉數碼單元，電連接該積分單元以接收該積分電壓，且於每一週期判斷該積分電壓的大小以產生一數位信號；

在多個週期的數位信號的序列平均值正比於該待偵測阻抗的阻抗值，

該序列平均值轉換成所對應阻抗值的偵測範圍的中心值是正比於該偏移信號與該輸入信號的比例，

該序列平均值轉換成所對應阻抗值的靈敏度是正比於該輸入信號與該參考信號的比例。

【第2項】 如請求項1所述的阻抗至數位轉換器，該輸入信號包括一輸入電壓，該參考信號包括一參考電壓，該偏移信號包括一偏移電壓，該待偵測阻抗包括一待測電容，該待測電容具有一第一端及一第二端，其中，該偵測阻抗單元包括：

一個第一開關，具有一接受該輸入電壓的第一端、一電連接該待測電容的第一端的第二端及一接收一第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第二開關，具有一接地的第一端、一電連接該待測電容的第二端的第二端及一接收該第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第三開關，具有一接受一參考電壓的第一端、一電連接該待測電容的第一端的第二端及一接收一第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

一個第四開關，具有一輸出該第一電荷的第一端、一電連接該待測電容的第二端的第二端及一接收該第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

該第一控制信號使該第一開關導通的相位不重疊於該第二控制信號使該第三開關導通的相位。

【第3項】 如請求項2所述的阻抗至數位轉換器，其中，該偏移阻抗單元包括：

一個偏移電容，具有一第一端及一第二端；

一個第一開關，具有一接受該偏移電壓的第一端、一電連接該偏移電容的第一端的第二端及一接收一第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第二開關，具有一接地的第一端、一電連接該偏移電容的第二端的第二端及一接收該第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第三開關，具有一輸出該第二電荷的第一端、一電連接該偏移電容的第一端的第二端及一接收一第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；及

一個第四開關，具有一接受一參考電壓的第一端、一電連接該偏移電容的第二端的第二端及一接收該第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間。

【第4項】 如請求項3所述的阻抗至數位轉換器，其中，該參考阻抗單元包括：

一第一及閘，將該數位信號及該第一控制信號進行及運算以產生一第一邏輯信號；

一第二及閘，將反相的該數位信號及該第一控制信號進行及運算以產生一第二邏輯信號；

一個參考電容，具有一第一端及一第二端；

一個第一開關，具有一接受該參考電壓的第一端、一電連接該參考電容的第一端的第二端及一接收一該第一邏輯信號的控制端，且根據該第一邏輯信號切換於導通與不導通間；

一個第二開關，具有一接地的第一端、一電連接該參考電容的第二端的第二端及一接收該第一邏輯信號的控制端，且根據該第一邏輯信號切換於導通與不導通間；

一個第三開關，具有一接受一參考電壓的第一端、一電連接該參考電容的第一端的第二端及一接收一第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

一個第四開關，具有一輸出該第二電荷的第一端、一電連接該參考電容的第二端的第二端及一接收該第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

一個第五開關，具有一接受該參考電壓的第一端、一電連接該參考電容的第二端的第二端及一接收一該第二邏輯信號的控制端，且根據該第二及閘的輸出切換於導通與不導通間；及

一個第六開關，具有一接地的第一端、一電連接該參考電容的第一端的第二端及一接收該第二邏輯信號的控制端，且根據該第二邏輯信號切換於導通與不導通間。

【第5項】 如請求項2所述的阻抗至數位轉換器，其中，該積分單元包括：

一個第一運算放大器，具有一接收第一電荷、該第二電荷及該參考電荷的反相輸入端、一接收該參考電壓的非反相輸入端，及一提供該積分電壓的輸出端；及

一個積分電容，電連接該第一運算放大器的反相輸入端與輸出端間。

【第6項】 如請求項2所述的阻抗至數位轉換器，其中，該電壓轉數碼單元包括：

一個第二運算放大器，具有一接收該積分電壓的反相輸入端、一接收該參考電壓的非反相輸入端，及一輸出一比較信號的輸出端，該比較信號的邏輯準位相關於該積分電壓是否大於該參考電壓；及

一個正反器，具有一電連接該第二運算放大器的輸出端以接收該比較信號的資料端、一接收一時鐘信號的時脈端，及一提供該數位信號的輸出端。

【第7項】 如請求項2所述的阻抗至數位轉換器，其中，該偏移阻抗單元包括多個並聯的偏移阻抗電路及一偏移選擇器，該偏移選擇器串接於該多個並聯的偏移阻抗電路與該積分單元間，用來切換那幾個偏移阻抗電路電連接至該積分單元。

【第8項】 如請求項7所述的阻抗至數位轉換器，其中，每一偏移阻抗電路包括：

一個偏移電容，具有一第一端及一第二端；

一個第一開關，具有一接受該偏移電壓的第一端、一電連接該偏移電容的第一端的第二端及一接收一第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第二開關，具有一接地的第一端、一電連接該偏移電容的第二端的第二端及一接收該第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第三開關，具有一輸出該第二電荷的第一端、一電連接該偏移電容的第一端的第二端及一接收一第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；及

一個第四開關，具有一接受一參考電壓的第一端、一電連接該偏移電容的第二端的第二端及一接收該第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間。

【第9項】 如請求項2所述的阻抗至數位轉換器，其中，該參考阻抗單元包括多個並聯的參考阻抗電路及一參考選擇器，該參考選擇器串接於該多個並聯的參考阻抗電路與該積分單元間，用來切換那幾個偏參考阻抗電路電連接至該積分單元。

【第10項】如請求項9所述的阻抗至數位轉換器，其中，每一參考阻抗電路包括：

一個參考電容，具有一第一端及一第二端；

一個第一開關，具有一接受該參考電壓的第一端、一電連接該參考電容的第一端的第二端及一接收一該第一邏輯信號的控制端，且根據該第一邏輯信號切換於導通與不導通間；

一個第二開關，具有一接地的第一端、一電連接該參考電容的第二端的第二端及一接收該第一邏輯信號的控制端，且根據該第一及開的輸出切換於導通與不導通間；

一個第三開關，具有一接受一參考電壓的第一端、一電連接該參考電容的第一端的第二端及一接收一第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

一個第四開關，具有一輸出該第二電荷的第一端、一電連接該參考電容的第二端的第二端及一接收該第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

一個第五開關，具有一接受該參考電壓的第一端、一電連接該參考電容的第二端的第二端及一接收一該第二及開的輸出的控制端，且根據該第二邏輯信號切換於導通與不導通間；及

一個第六開關，具有一接地的第一端、一電連接該參考電容的第一端的第二端及一接收該第二邏輯信號的控制端，且根據該第二及閘的輸出切換於導通與不導通間。

【第11項】如請求項2所述的阻抗至數位轉換器，其中，該偏移阻抗單元包括一個偏移電容，該參考阻抗單元包括一個參考電容，該序列平均值如下式：

$$\frac{Z}{N} = \frac{C_{SEN} \times V_{IN1} - C_{SUB} \times V_{IN2} + C_{REF} \times V_{REF}}{2 \times C_{REF} \times V_{REF}}$$

其中，參數N為總週期數，參數Z為數位信號為邏輯1的週期數，參數 V_{IN1} 、 V_{IN2} 、 V_{REF} 分別是輸入電壓值、偏移電壓值、參考電壓值，參數 C_{SEN} 、 C_{SUB} 、 C_{REF} 分別是待測電容值、偏移電容值、參考電容值；

阻抗值的範圍如下：

$$C_{SUB} \times \frac{V_{IN2}}{V_{IN1}} - C_{REF} \times \frac{V_{REF}}{V_{IN1}} \leq C_{SEN} \leq C_{SUB} \times \frac{V_{IN2}}{V_{IN1}} + C_{REF} \times \frac{V_{REF}}{V_{IN1}}$$

阻抗值的偵測範圍的中心值為 $C_{SUB} \times \frac{V_{IN2}}{V_{IN1}}$ ，阻抗值的靈

敏度正比於 $\frac{V_{IN1}}{V_{REF}}$ 。

【第12項】如請求項1所述的阻抗至數位轉換器，更包括一信號產生器，該信號產生器產生該輸入信號、該偏移信號、該參考信號、該第一控制信號及該第二控制信號。

【第13項】如請求項1所述的阻抗至數位轉換器，該輸入信號包括一輸入電流，該待偵測阻抗包括一待測電阻，該待測電阻具有一第一端及一第二端，其中，該偵測阻抗單元包括：

一個偵測電容，並聯於該待測電阻；

一個第一開關，具有一接受該第一輸入電壓的第一端、一電連接該待測電阻的第一端的第二端及一接收一第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第二開關，具有一接地的第一端、一電連接該待測電阻的第二端的第二端及一接收該第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第三開關，具有一接受一參考電壓的第一端、一電連接該待測電阻的第一端的第二端及一接收一第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

一個第四開關，具有一輸出該第一電荷的第一端、一電連接該待測電阻的第二端的第二端及一接收該第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

該第一控制信號使該第一開關導通的相位不重疊於該第二控制信號使該第三開關導通的相位。

【第14項】如請求項12所述的阻抗至數位轉換器，其中，該偏移阻抗單元包括：

一個偏移電容，具有一第一端及一第二端；

一個第一開關，具有一接受該偏移電壓的第一端、一電連接該偏移電容的第一端的第二端及一接收一第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第二開關，具有一接地的第一端、一電連接該偏移電容的第二端的第二端及一接收該第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第三開關，具有一輸出該第二電荷的第一端、一電連接該偏移電容的第一端的第二端及一接收一第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；及

一個第四開關，具有一接受一參考電壓的第一端、一電連接該偏移電容的第二端的第二端及一接收該第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間。

【第15項】如請求項12所述的阻抗至數位轉換器，其中，該參考阻抗單元包括：

一第一及閘，將該數位信號及該第一控制信號進行及運算以產生一第一邏輯信號；

一第二及閘，將反相的該數位信號及該第一控制信號進行及運算以產生一第二邏輯信號；

一個參考電容，具有一第一端及一第二端；

一個第一開關，具有一接受該參考電壓的第一端、一電連接該參考電容的第一端的第二端及一接收一該第一邏輯信號的控制端，且根據該第一邏輯信號切換於導通與不導通間；

一個第二開關，具有一接地的第一端、一電連接該參考電容的第二端的第二端及一接收該第一邏輯信號的控制端，且根據該第一邏輯信號切換於導通與不導通間；

一個第三開關，具有一接受一參考電壓的第一端、一電連接該參考電容的第一端的第二端及一接收一第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

一個第四開關，具有一輸出該第二電荷的第一端、一電連接該參考電容的第二端的第二端及一接收該第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

一個第五開關，具有一接受該參考電壓的第一端、一電連接該參考電容的第二端的第二端及一接收一該第二邏輯信號的控制端，且根據該第二邏輯信號的輸出切換於導通與不導通間；及

一個第六開關，具有一接地的第一端、一電連接該參考電容的第一端的第二端及一接收該第二邏輯信號的控制端，且根據該第二邏輯信號切換於導通與不導通間。

【第16項】如請求項12所述的阻抗至數位轉換器，其中，該積分單元包括：

一個第一運算放大器，具有一接收第一電荷、該第二電荷及該參考電荷的反相輸入端、一接收該參考電壓的非反相輸入端，及一提供該積分電壓的輸出端；及

一個積分電容，電連接該第一運算放大器的反相輸入端與輸出端間。

【第17項】如請求項12所述的阻抗至數位轉換器，其中，該電壓轉數碼單元包括：

一個第二運算放大器，具有一接收該積分電壓的反相輸入端、一接收該參考電壓的非反相輸入端，及一輸出一比較信號的輸出端，該比較信號的邏輯準位相關於該積分電壓是否大於該參考電壓；及

一個正反器，具有一電連接該第二運算放大器的輸出端以接收該比較信號的資料端、一接收一時鐘信號的時脈端，及一提供該數位信號的反相輸出端。

【第18項】如請求項12所述的阻抗至數位轉換器，其中，該偏移阻抗單元包括一個偏移電容，該偏移信號包括一偏移電壓，該參考信號包括一參考電壓，該參考阻抗單元包括一個參考電容，待測電阻的阻抗值範圍如下：

$$\frac{C_{SUB}}{C_{SEN}} \times \frac{V_{IN2}}{I_{SEN}} - \frac{C_{REF}}{C_{SEN}} \times \frac{V_{REF}}{I_{SEN}} \leq R_{SEN} \leq \frac{C_{SUB}}{C_{SEN}} \times \frac{V_{IN2}}{I_{SEN}} + \frac{C_{REF}}{C_{SEN}} \times \frac{V_{REF}}{I_{SEN}}$$

其中，參數 V_{IN1} 、 V_{IN2} 、 V_{REF} 分別是第一輸入電壓值、偏移電壓值、參考電壓值，參數 R_{SEN} 、 C_{SEN} 、 C_{SUB} 、 C_{REF} 分別是待測電阻值、偵測電容值、偏移電容值、參考電容值，阻抗值的偵測範圍的中心值為 $\frac{C_{SUB}}{C_{SEN}} \times \frac{V_{IN2}}{I_{SEN}}$ ，阻抗值的靈敏度正比於 $\frac{I_{SEN}}{V_{REF}}$ 。

【第19項】如請求項12所述的阻抗至數位轉換器，其中，該偏移信號包括一偏移電流，該偏移阻抗單元包括：

一個偏移電容，具有一第一端及一第二端；

一個偏移電阻，並聯於該偏移電容；

一個第一開關，具有一接受該偏移電流的第一端、一電連接該偏移電容的第一端的第二端及一接收一第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第二開關，具有一接地的第一端、一電連接該偏移電容的第二端的第二端及一接收該第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第三開關，具有一輸出該第二電荷的第一端、一電連接該偏移電容的第一端的第二端及一接收一第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；及

一個第四開關，具有一接受一參考電壓的第一端、一電連接該偏移電容的第二端的第二端及一接收該第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間。

【第20項】如請求項19所述的阻抗至數位轉換器，其中，該參考阻抗單元包括一個參考電容，該參考信號包括一參考電壓，該待測電阻的阻抗值範圍如下：

$$\frac{C_{\text{SUB}}}{C_{\text{SEN}}} \times \frac{I_{\text{OFF}}}{I_{\text{SEN}}} \times R_{\text{OFF}} - \Delta R_{\text{SEN}} \leq R_{\text{SEN}} \leq \frac{C_{\text{SUB}}}{C_{\text{SEN}}} \times \frac{I_{\text{OFF}}}{I_{\text{SEN}}} \times R_{\text{OFF}} + \Delta R_{\text{SEN}} ;$$

$$\Delta R_{\text{SEN}} = \frac{C_{\text{REF}}}{C_{\text{SEN}}} \times \frac{I_{\text{REF}}}{I_{\text{SEN}}} \times R_{\text{REF}}, \text{ 參數 } I_{\text{OFF}}、I_{\text{REF}}、R_{\text{REF}} \text{ 分別是}$$

偏移電流值、參考電流值、參考電阻值，參數 R_{SEN} 、 C_{SEN} 、 C_{SUB} 、 C_{REF} 分別是待測電阻值、偵測電容值、偏移電容值、參考電容值，參考電壓值=參考電流值×參考電阻值。

【第21項】如請求項1所述的阻抗至數位轉換器，該輸入信號為電壓形式與電流形式的其中之一，該待偵測阻抗包括一第一端、一第二端與並聯的一待測電阻及一待測電容，其中，該偵測阻抗單元包括：

一個第一開關，具有一接受該輸入信號的第一端、一電連接該待偵測阻抗的第一端的第二端及一接收一第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第二開關，具有一接地的第一端、一電連接該待偵測阻抗的第二端的第二端及一接收該第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第三開關，具有一接受一參考電壓的第一端、一電連接該待偵測阻抗的第一端的第二端及一接收一第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

一個第四開關，具有一輸出該第一電荷的第一端、一電連接該待偵測阻抗的第二端的第二端及一接收該第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

串聯的一個第五開關、一個感測電容及一個第六開關，並聯於該待偵測阻抗，且該第四開關及該第六開關受控制切換於導通與不導通間；

該第一控制信號使該第一開關導通的相位不重疊於該第二控制信號使該第三開關導通的相位。

【第22項】如請求項1所述的阻抗至數位轉換器，該輸入信號包括一入電壓及一輸入電流，該待偵測阻抗包括一第一端、一第二端、並聯於該第一端及第二端間的一待測電阻與一待測電容，其中，該偵測阻抗單元包括：

一多工器，具有一接收該輸入電壓的第一輸入端、一接收該輸入電流的第二輸入端，及一輸出端，且受控制以選擇該第一及第二輸入端的其中之一與該輸出端導通；

一個第一開關，具有一電連接該多工器的輸出端的第一端、一第二端及一接收一第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第二開關，具有一接地的第一端、一電連接該第一開關的第二端的第一端及一接收該第一控制信號的控制端，且根據該第一控制信號切換於導通與不導通間；

一個第三開關，具有一接受一參考電壓的第一端、一第二端及一接收一第二控制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

一個第四開關，具有一輸出該第一電荷的第一端、一電連接該第三開關的第二端的第一端及一接收該第二控

制信號的控制端，且根據該第二控制信號切換於導通與不導通間；

一個感測電容，具有一第一端及第二端；

一切換器，電連接於該多工器的第二輸入端、該第一至第二開關的第二端、該感測電容的第一及第二端、該待偵測阻抗的第一及第二端間，且受控制使該待偵測阻抗的第一端與該多工器的第二輸入端切換於導通與不導通間，使該待偵測阻抗的第一端與該第一開關的第二端切換於導通與不導通間，使該待偵測阻抗的第二端與該第二開關的第二端切換於導通與不導通間，使該感測電容的第一端與該第一開關的第二端切換於導通與不導通間，使該感測電容的第二端與該第二開關的第二端切換於導通與不導通間。

【第23項】如請求項22所述的阻抗至數位轉換器，該切換器包括：

一第一切換開關，具有一電連接該多工器的第二輸入端的第一端及一電連接該待偵測阻抗的第一端的第二端，且受控制切換於導通與不導通間；

一第二切換開關，具有一電連接該待偵測阻抗的第一端的第一端及一接地的第二端，且受控制切換於導通與不導通間；

一第三切換開關，具有一電連接該第一開關的第二端的第一端及一電連接該待偵測阻抗的第一端的第二端，且受控制切換於導通與不導通間；

一第四切換開關，具有一電連接該待偵測阻抗的第二端的第一端及一電連接該第一開關的第二端的第二端，且受控制切換於導通與不導通間；

一第五切換開關，具有一電連接該第一開關的第二端的第一端及一電連接該感測電容的第一端的第二端，且受控制切換於導通與不導通間；

一第六切換開關，具有一電連接該第二開關的第二端的第一端及一電連接該感測電容的第二端的第二端，且受控制切換於導通與不導通間。

【第24項】一種阻抗至數位轉換裝置，包含：

一個阻抗至數位轉換器，包括

一個偵測阻抗單元，用來偵測一待偵測阻抗，且接收一輸入信號，且於每一週期時間受控制切換以將該輸入電壓轉換成一正比於該輸入信號的第一電荷；

一個偏移阻抗單元，接收一偏移信號，且於每一週期時間受控制切換以將該偏移信號轉換成一正比於該偏移信號的第二電荷；

一個參考阻抗單元，接收一參考信號及一數位信號，且於每一週期時間受控制切換以將參考信號轉換成一正比於該參考信號的參考電荷，該參考電荷的正負相關於該數位信號的邏輯準位；

一個積分單元，電連接該偵測阻抗單元、該偏移阻抗單元及該參考阻抗單元，以接收該第一電荷、該第二

電荷及該參考電荷，並於每一週期時間據以加總轉換成一積分電壓；及

一個電壓轉數碼單元，電連接該積分單元以接收該積分電壓，且於每一週期時間判斷該積分電壓的大小以產生一數位信號；

及

一個運算單元，電連接該電壓轉數碼單元以接收一由多個數位信號所形成的邏輯序列，且據以進行平均運算以產生一序列平均值，

該運算單元預存一轉換表，該轉換表記錄不同序列平均值與不同阻抗值的對應轉換，

該運算單元根據該序列平均值及該轉換表，以產生一指示所對應阻抗值的數字，

在多個週期時間的數位信號的序列平均值正比於該待偵測阻抗的阻抗值，

該序列平均值轉換成所對應阻抗值的偵測範圍的中心值是相關於該偏移信號與該輸入信號的比例，

該序列平均值轉換成所對應阻抗值的靈敏度是相關於該輸入信號與該參考信號的比例。

【第25項】一種阻抗至數字轉換方法，由一如請求項24所述的阻抗至數位轉換裝置執行，該阻抗至數位轉換裝置更包括一信號產生器，該信號產生器產生一輸入信號、一偏移信號及一參考信號，該輸入信號，且該阻抗至數字轉換方法包含：

(A) 利用該信號產生器調整該偏移信號與該輸入信號的比例以改變該序列平均值轉換成所對應阻抗值的偵測範圍的中心值；

(B) 利用該信號產生器調整該輸入信號與該參考信號的比例以改變該序列平均值轉換成所對應阻抗值的靈敏度。

【第26項】 如請求項25所述的阻抗至數字轉換方法，該輸入信號包括一輸入電壓，該偏移信號包括一偏移電壓，該參考信號包括一參考電壓。

【第27項】 如請求項25所述的阻抗至數字轉換方法，該信號產生器更產生一偏移選擇信號，該偏移阻抗單元包括多個並聯的偏移阻抗電路及一偏移選擇器，該偏移選擇器串接於該多個並聯的偏移阻抗電路與該積分單元間，且受該偏移選擇信號控制以切換那幾個偏移阻抗電路電連接至該積分單元，每一偏移阻抗電路包括一個偏移電容，該阻抗至數字轉換方法更包括：

(C) 利用該信號產生器產生的該偏移選擇信號調整該偏移電容的並聯值以改變該序列平均值轉換成所對應阻抗值的偵測範圍的中心值。

【第28項】 請求項26所述的阻抗至數字轉換方法，該信號產生器更產生一參考選擇信號，該參考阻抗單元包括多個並聯的參考阻抗電路及一參考選擇器，且該參考選擇器受該選擇信號控制以切換那幾個偏移阻抗電路電連接至該積分單元，每

一參考阻抗電路包括一個參考電容，該阻抗至數字轉換方法更包括：

(D) 利用該信號產生器產生的該參考選擇信號調整該參考電容的並聯值以改變該序列平均值轉換成所對應阻抗值的靈敏度。

【發明圖式】

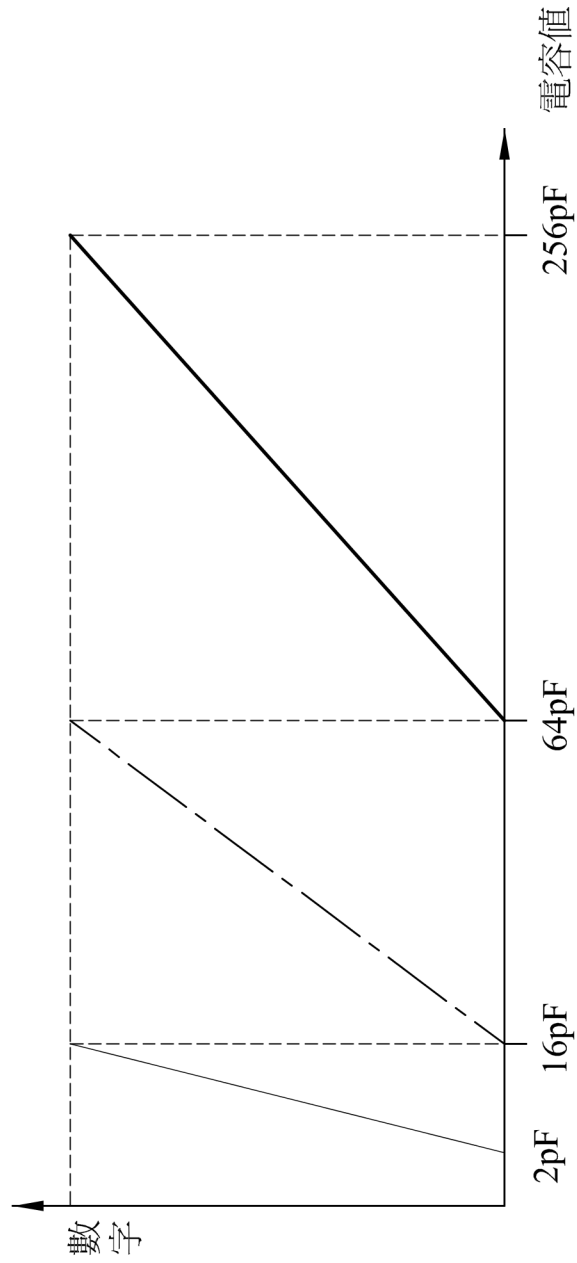


圖1

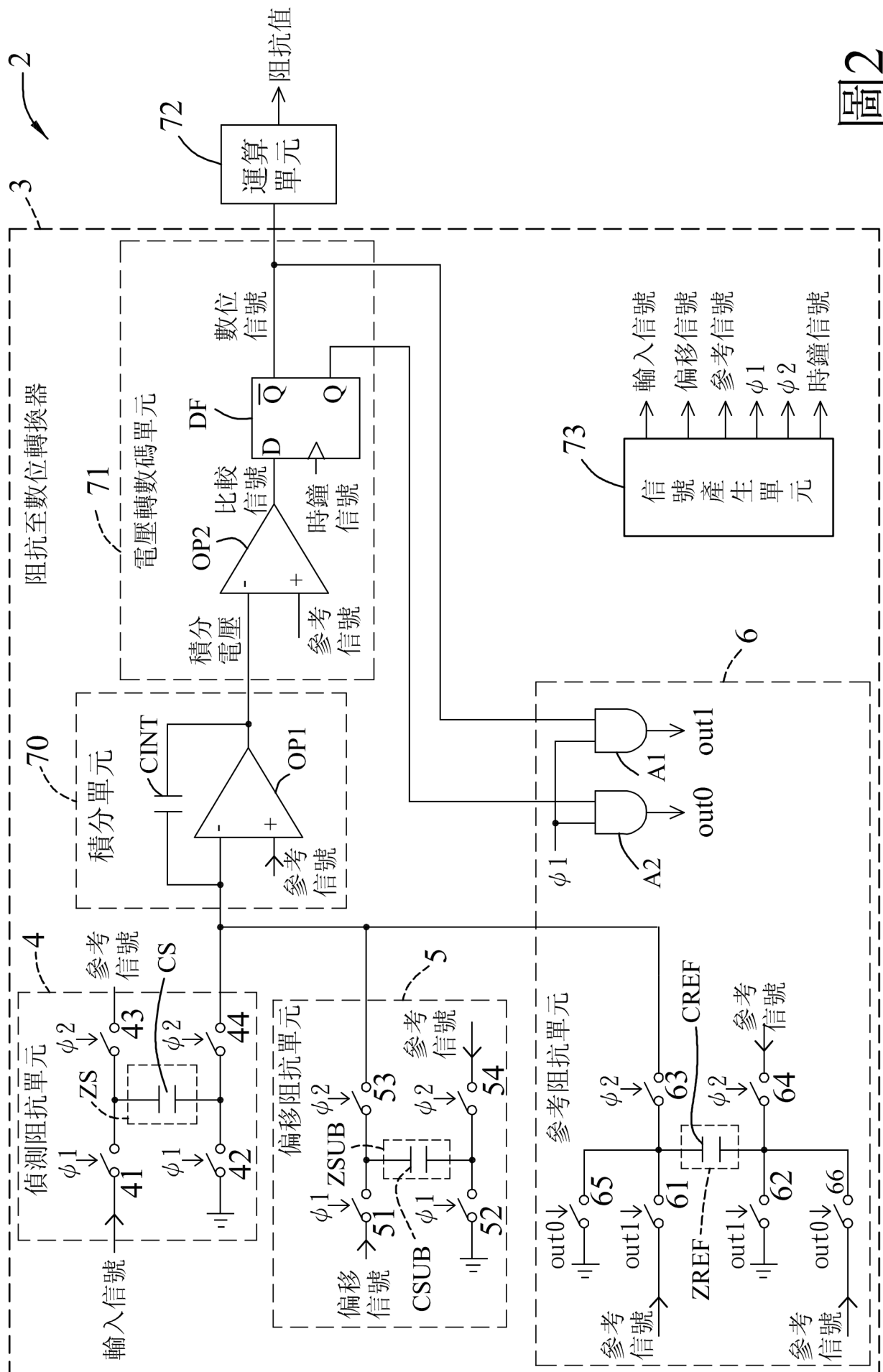


圖2

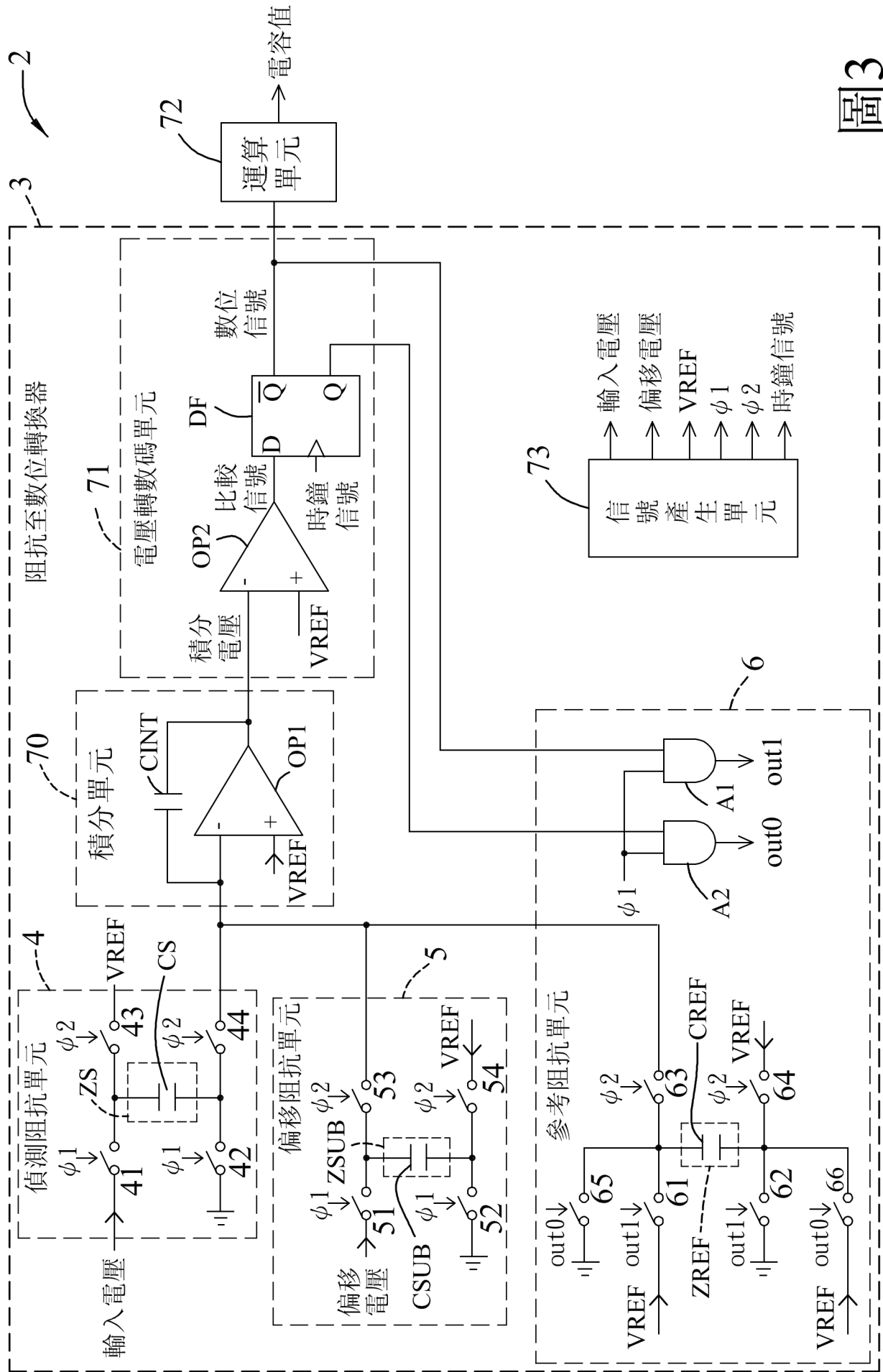


圖3

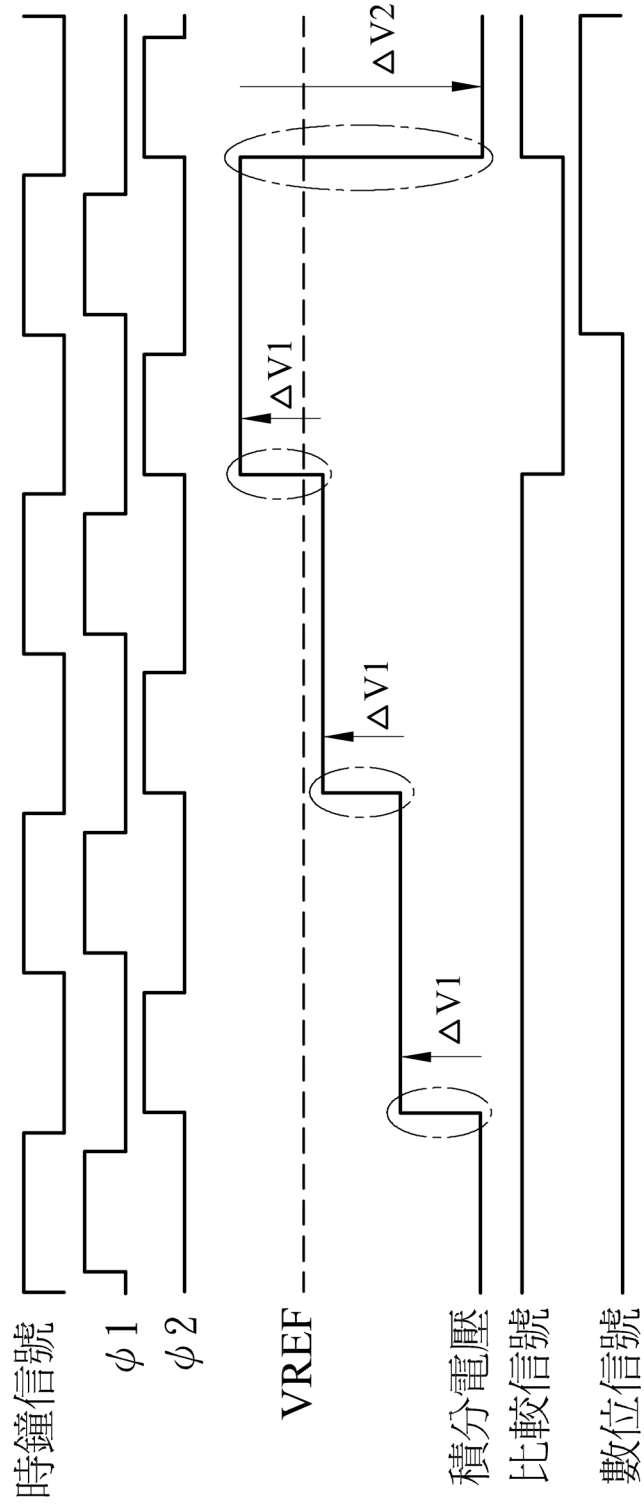


圖4

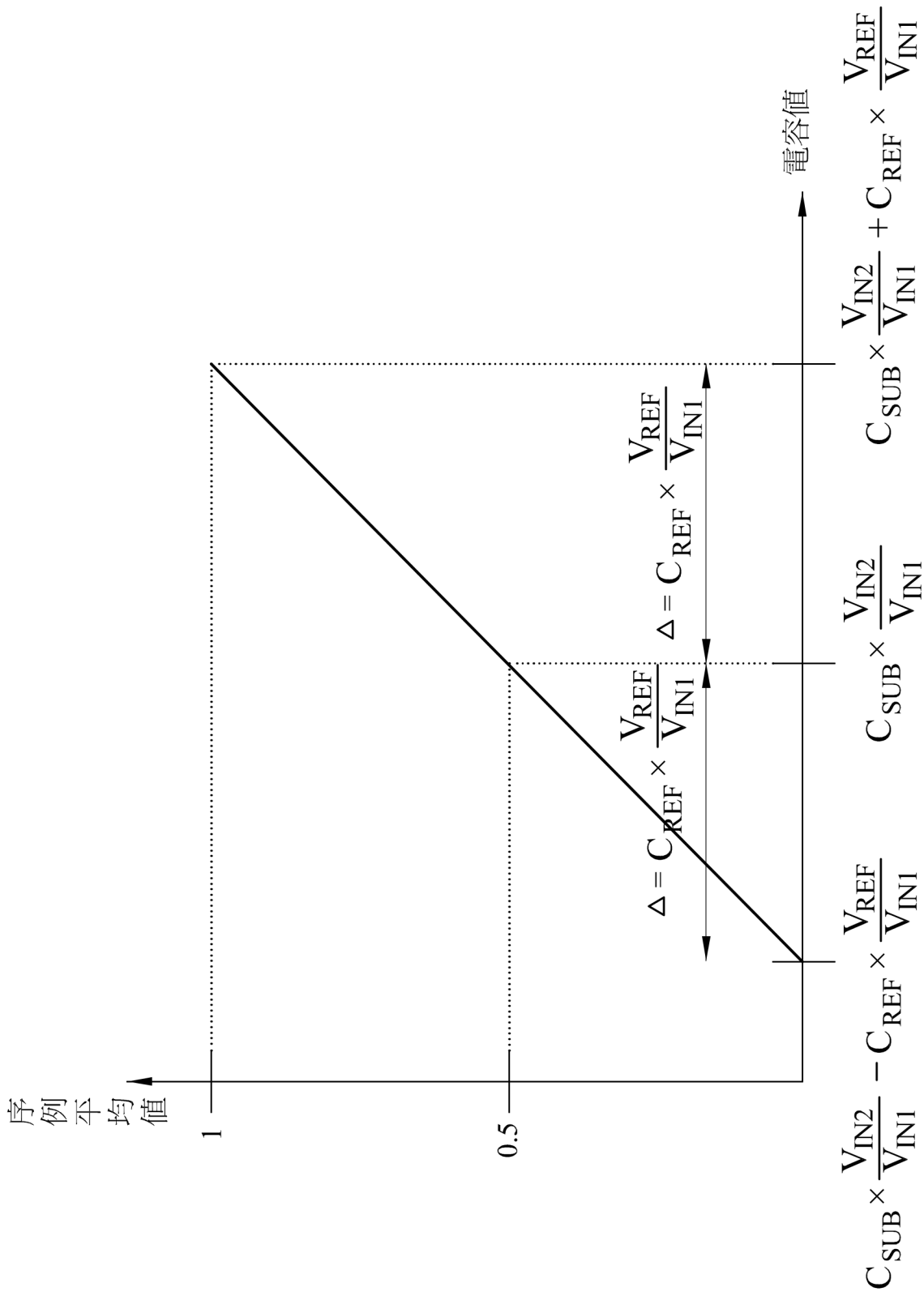


圖5

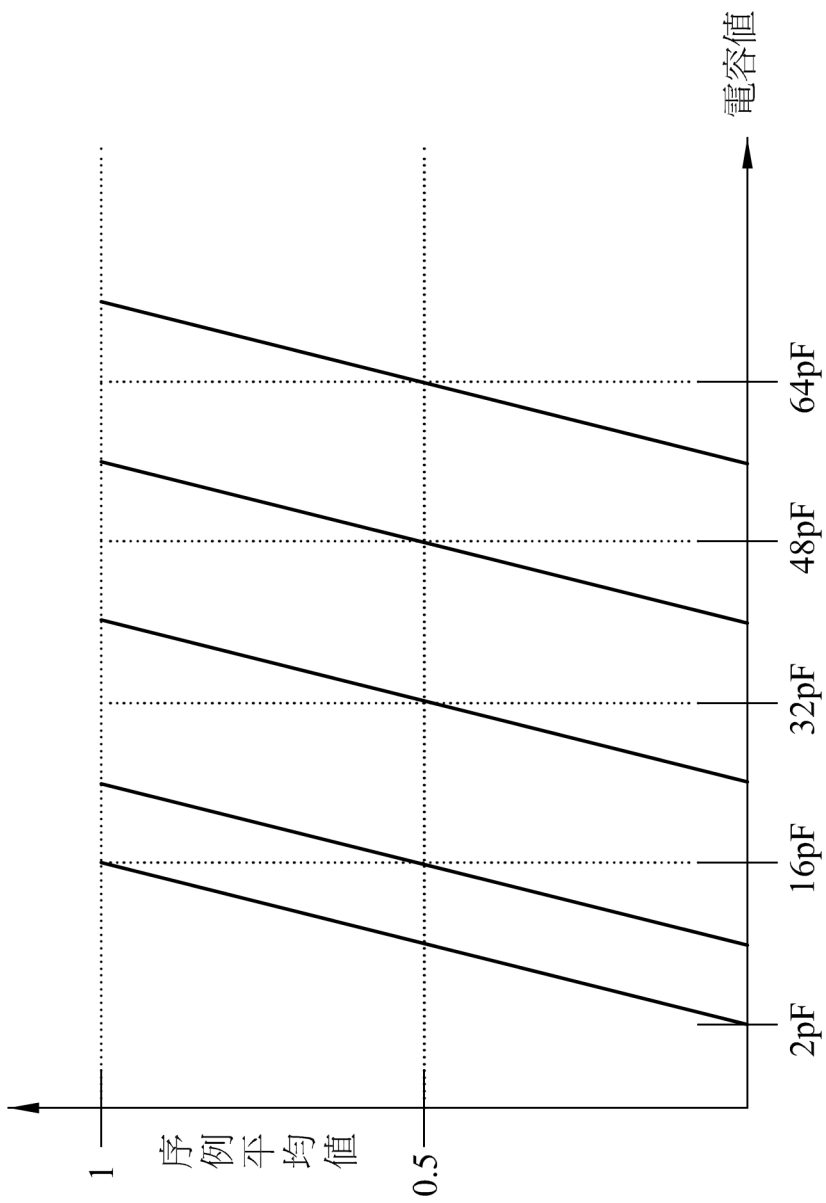


圖6

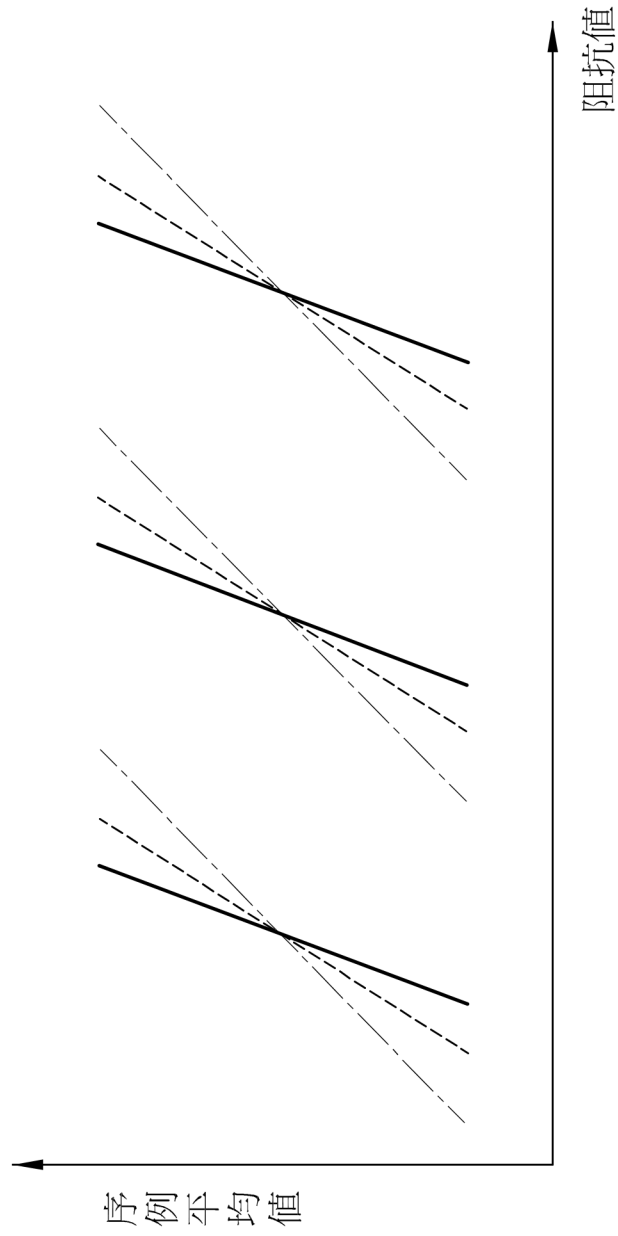


圖7

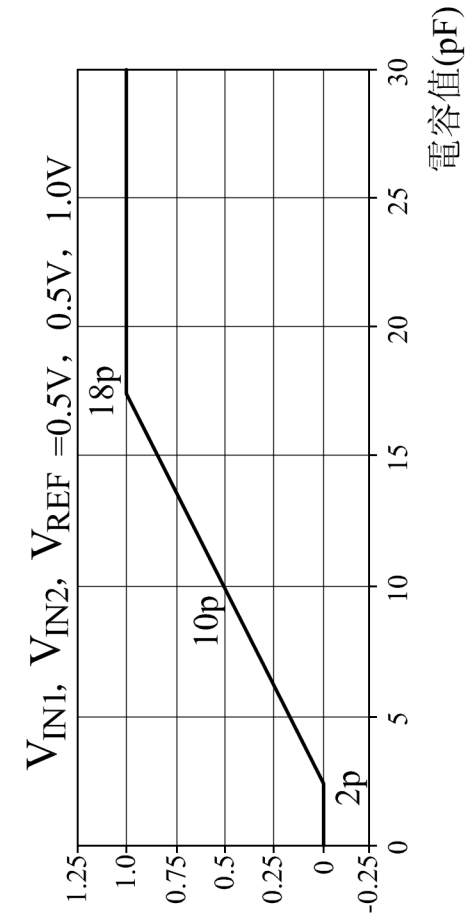
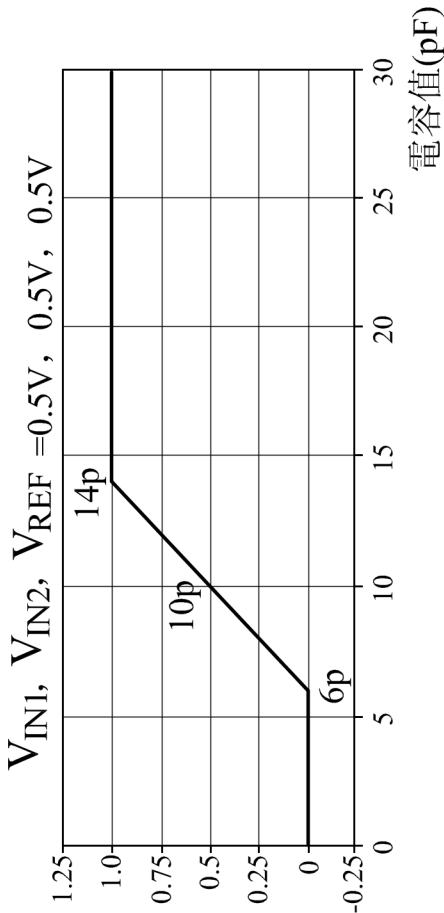
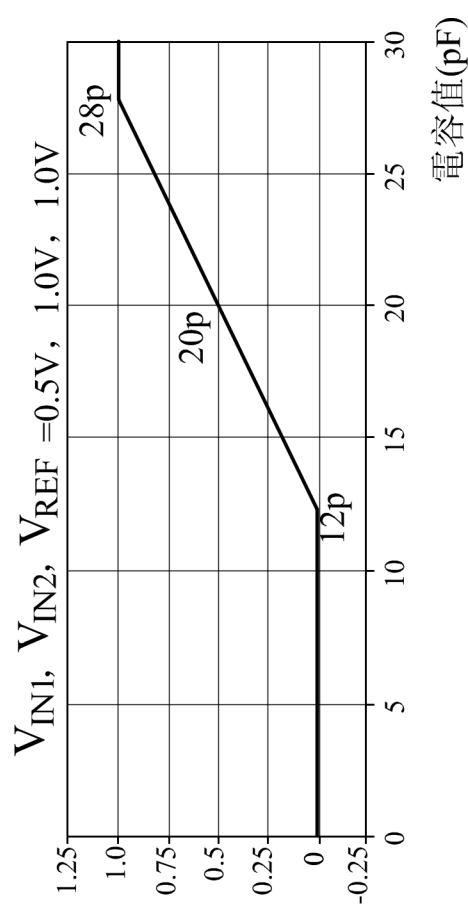
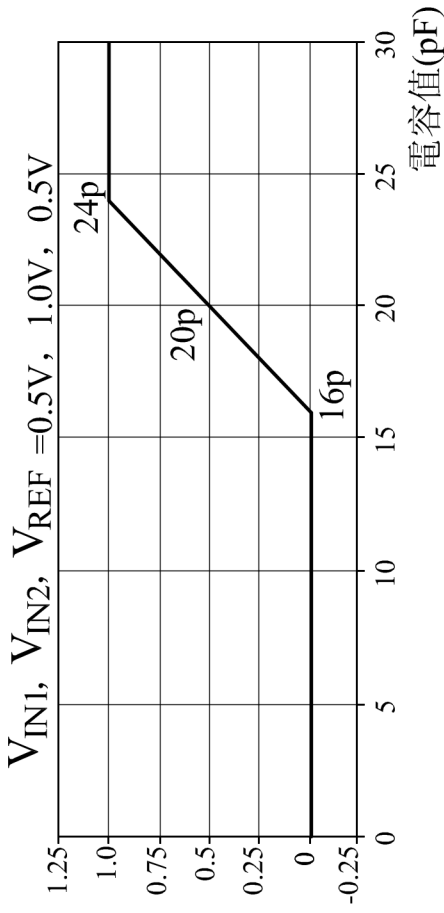


圖 8

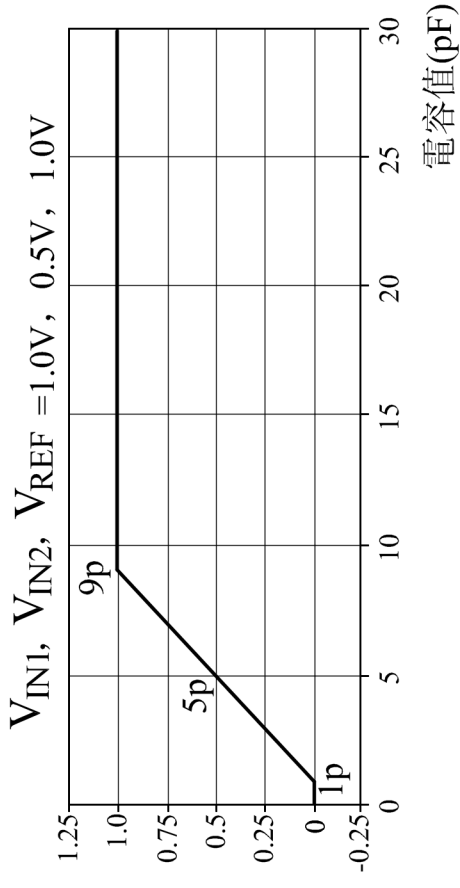
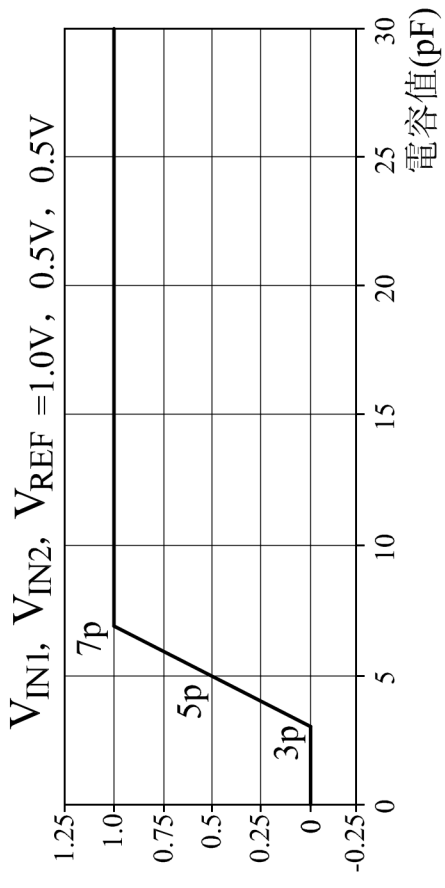
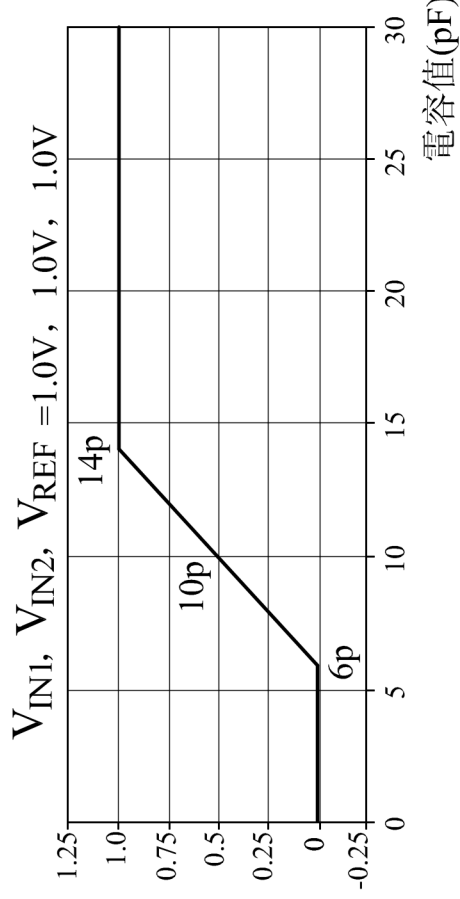
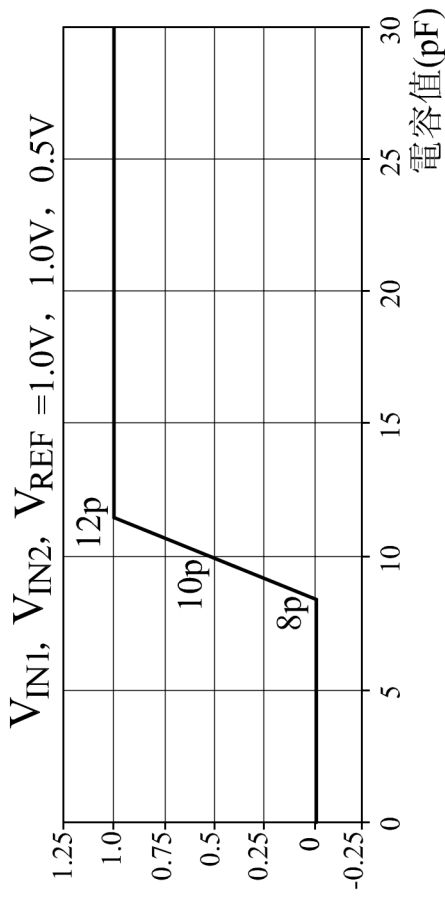


圖9

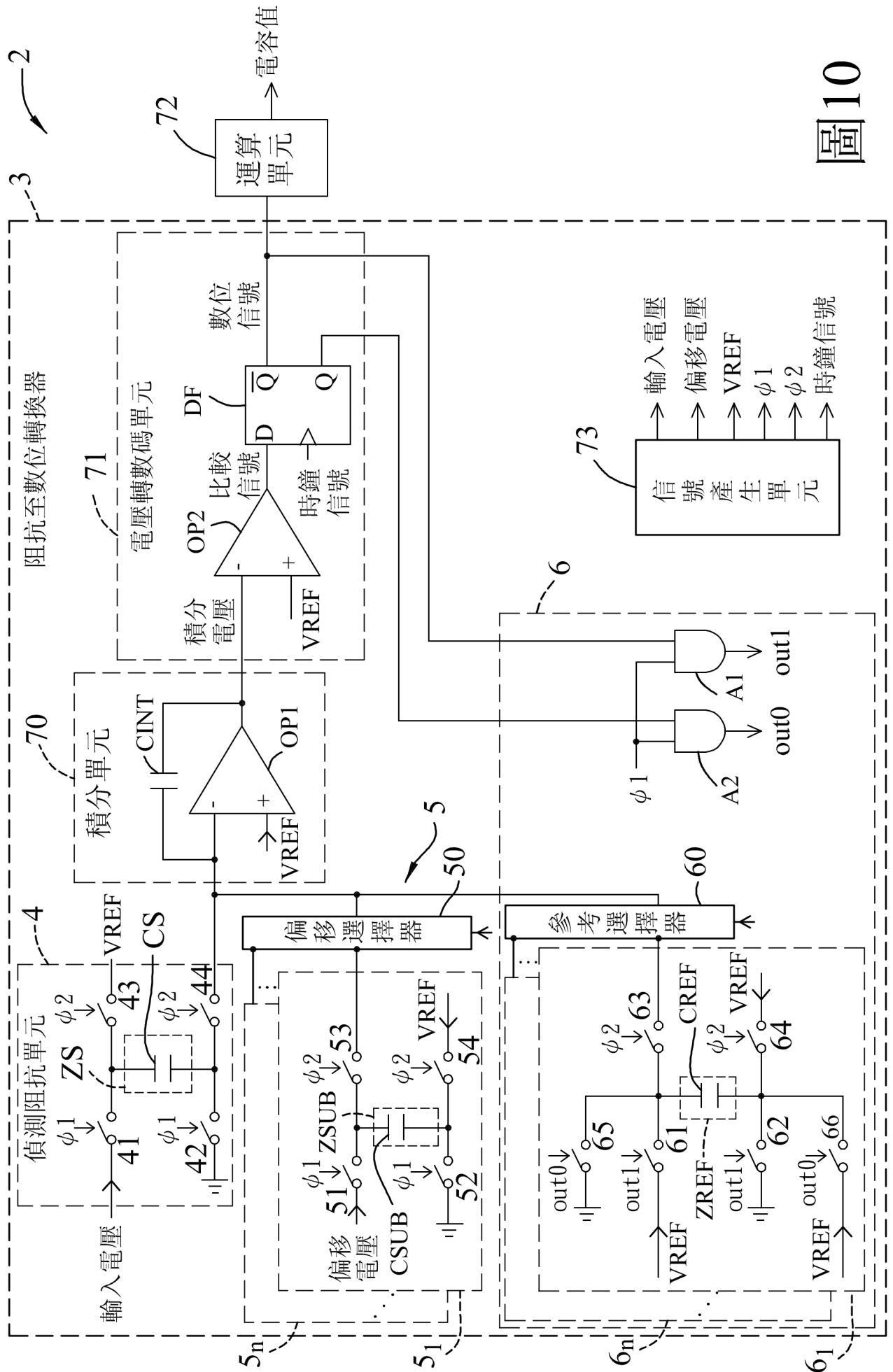


圖10

第10頁，共18頁(發明圖式)

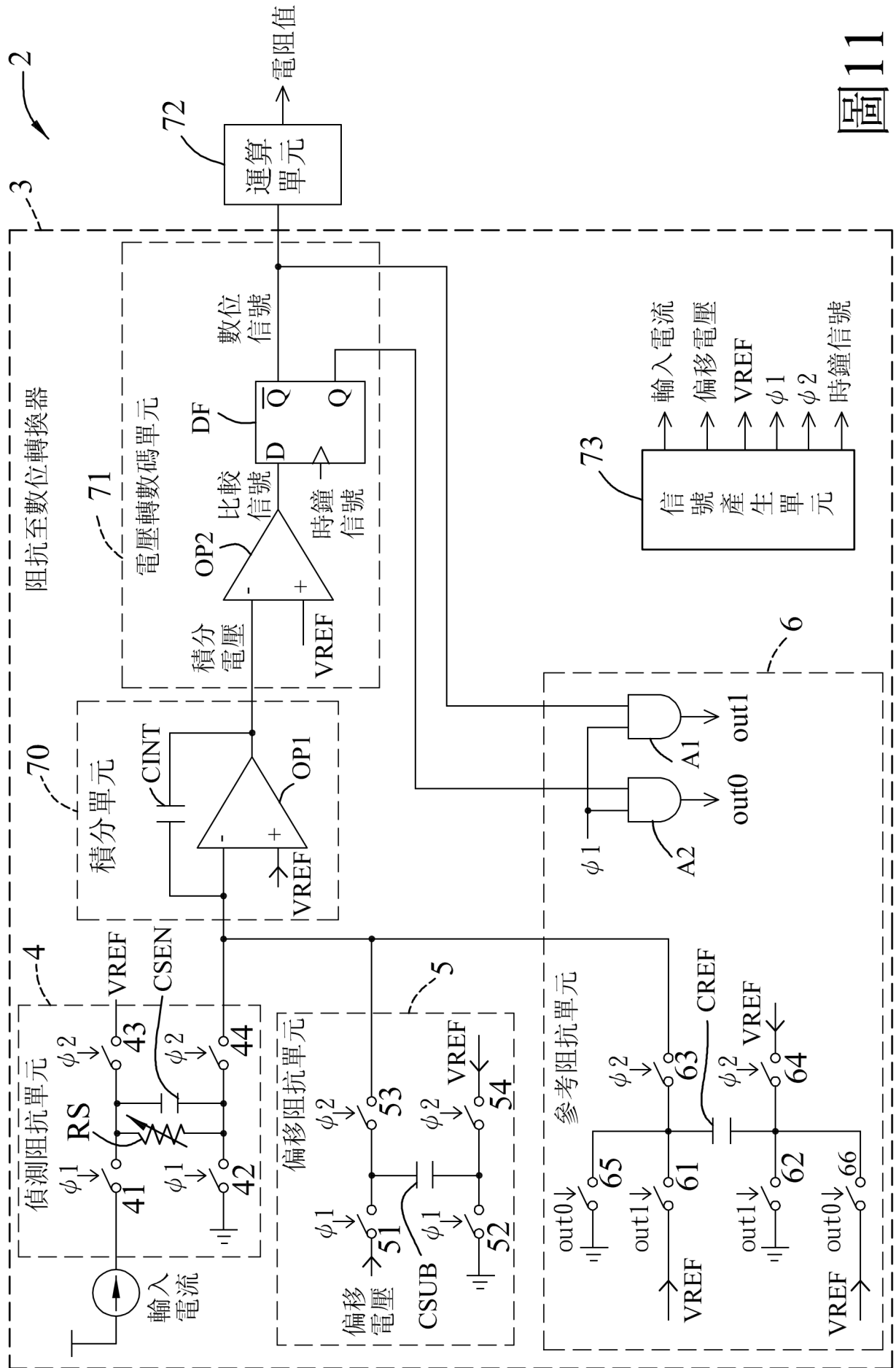


圖11

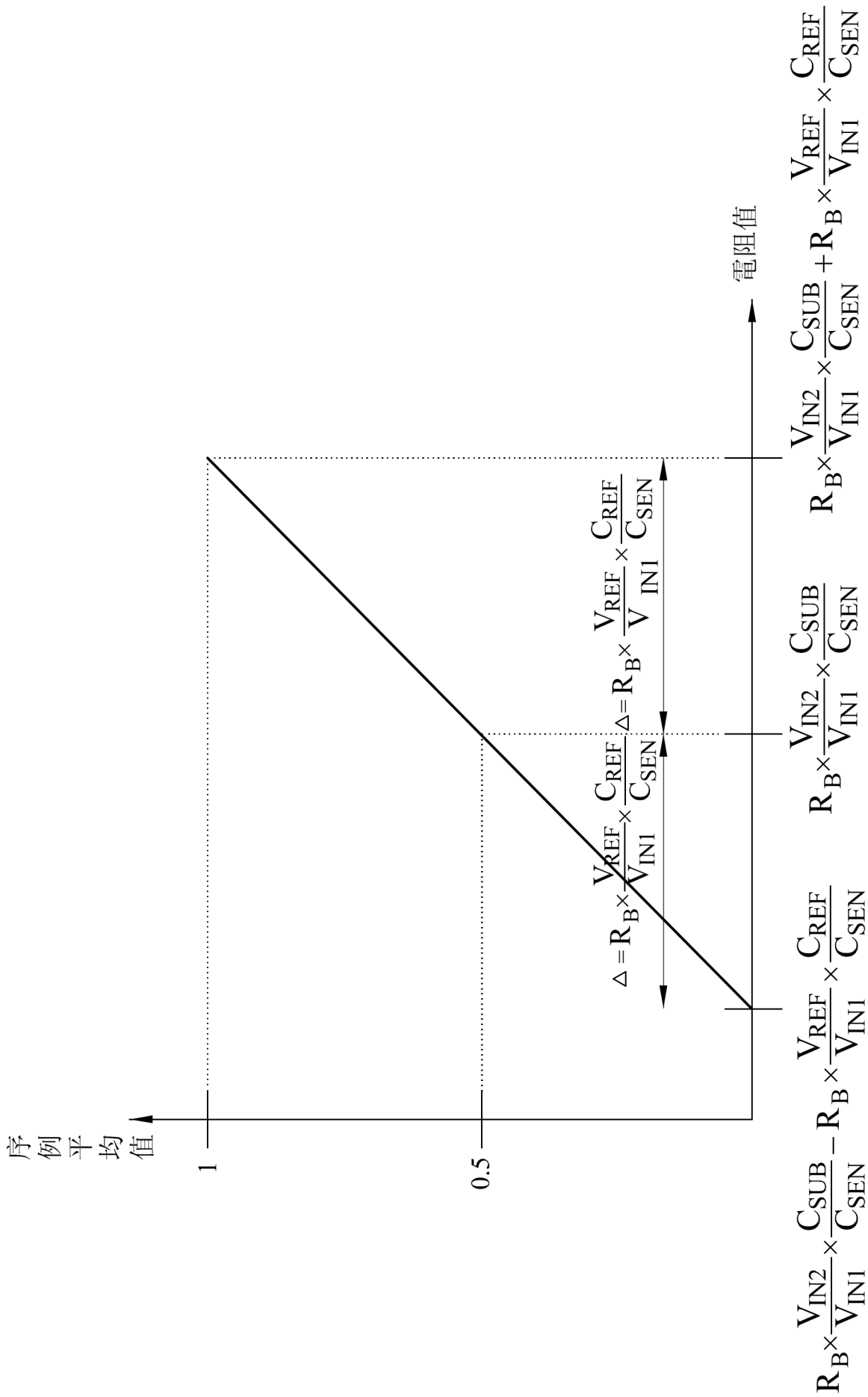


圖12

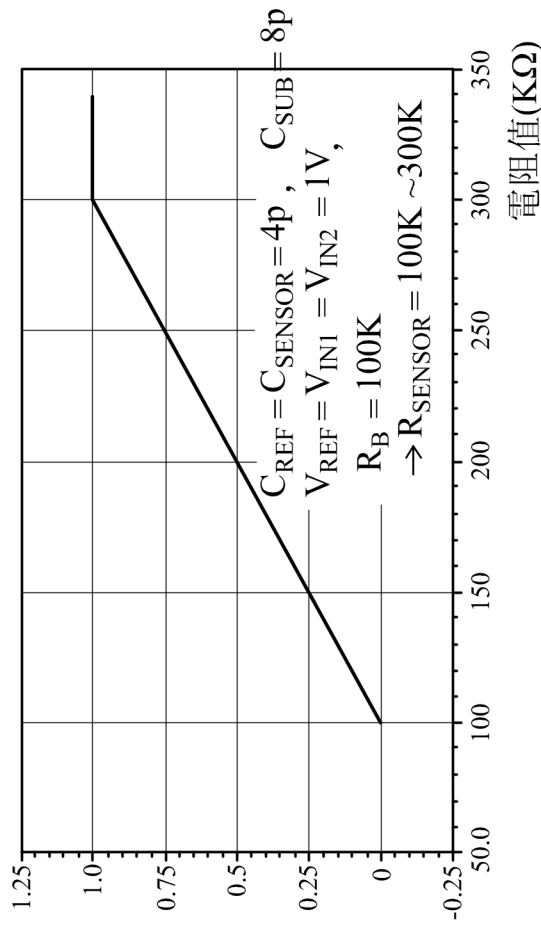
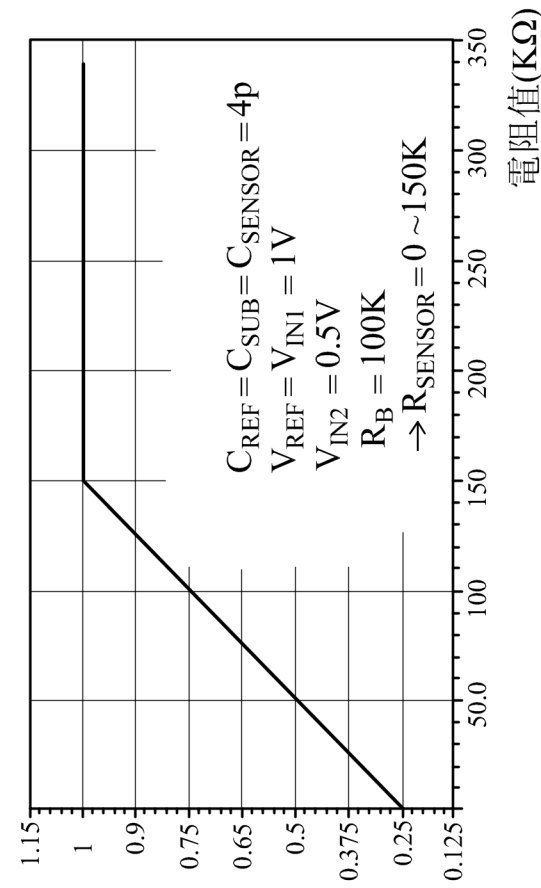


圖13

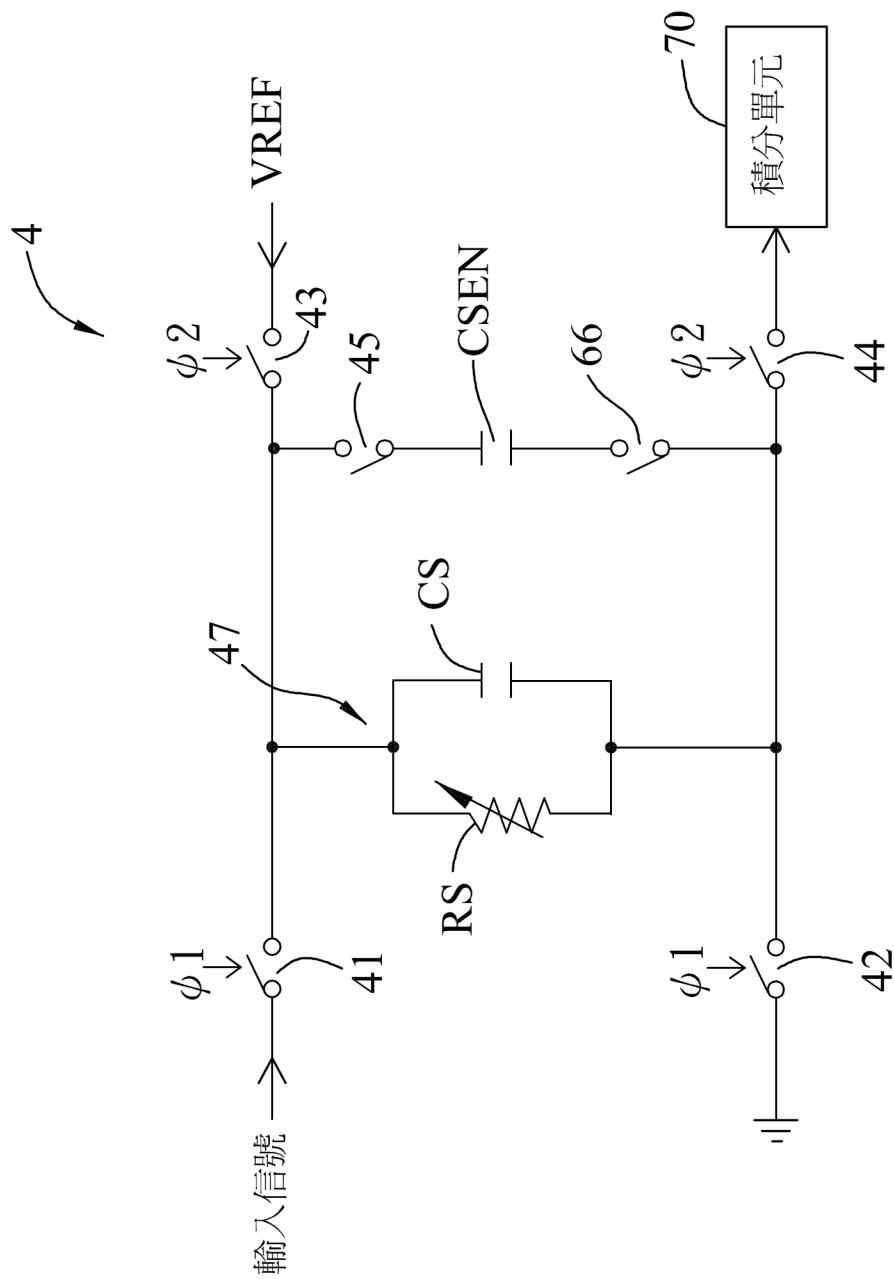


圖14

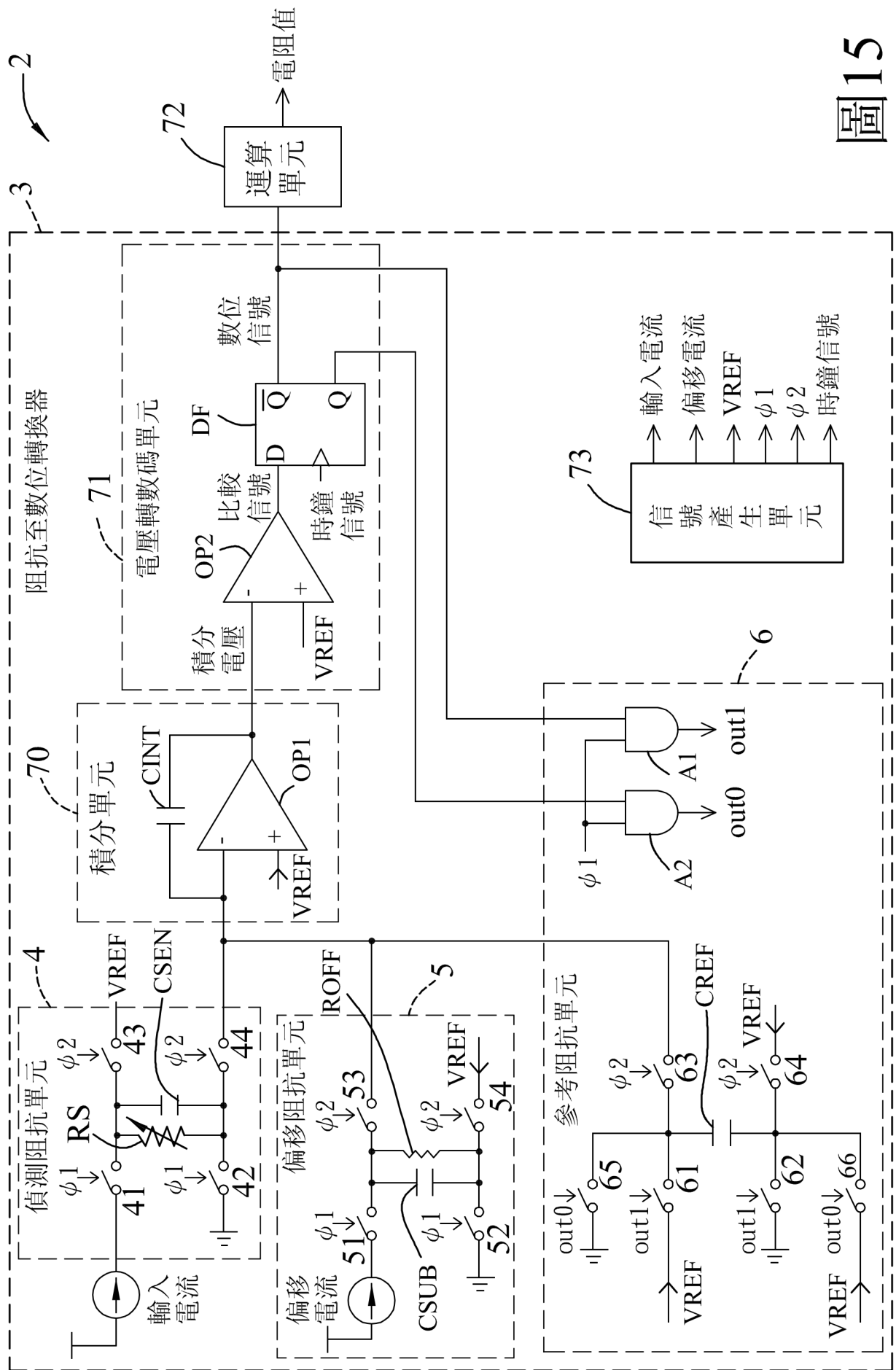


圖15

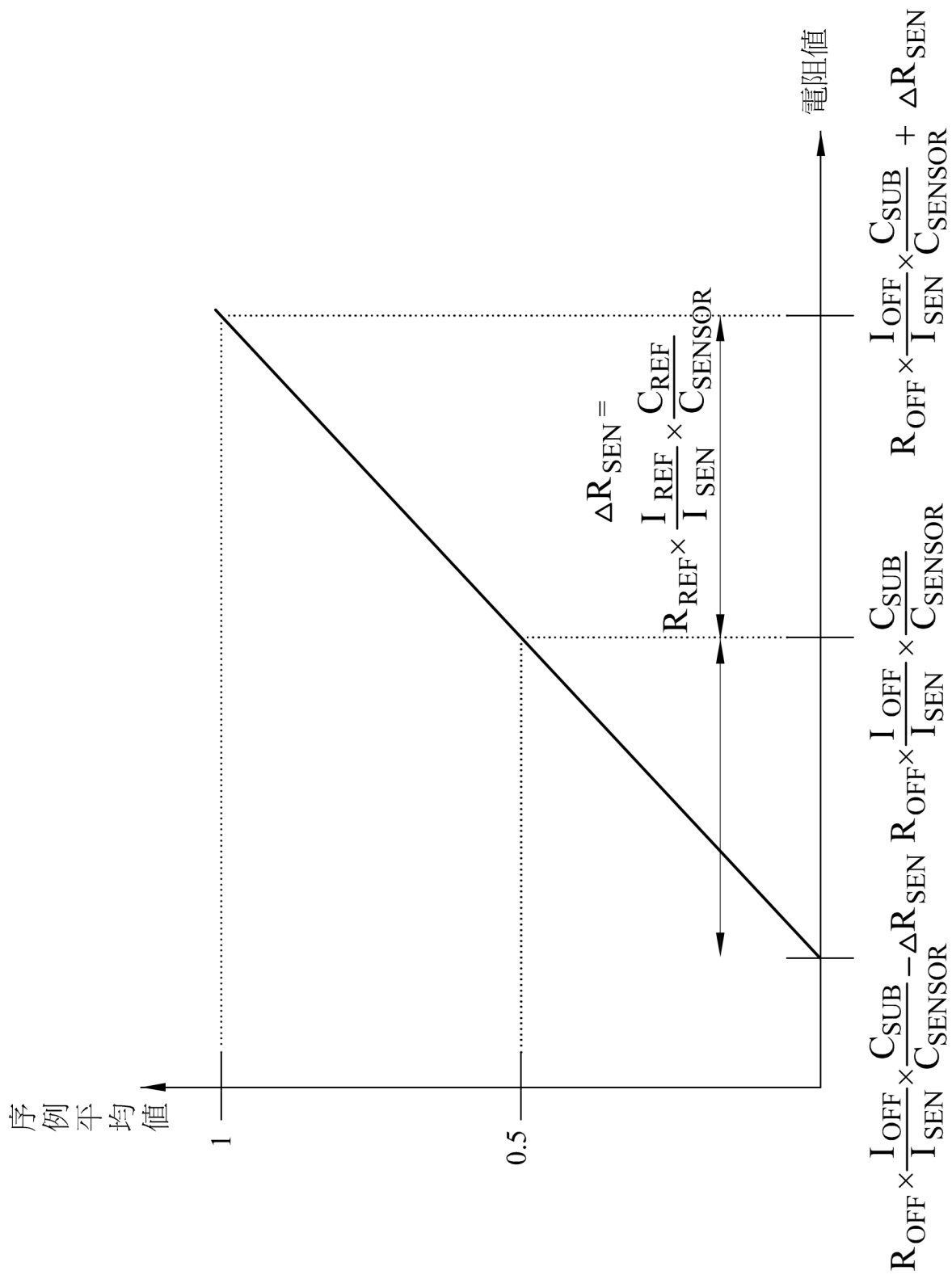


圖16

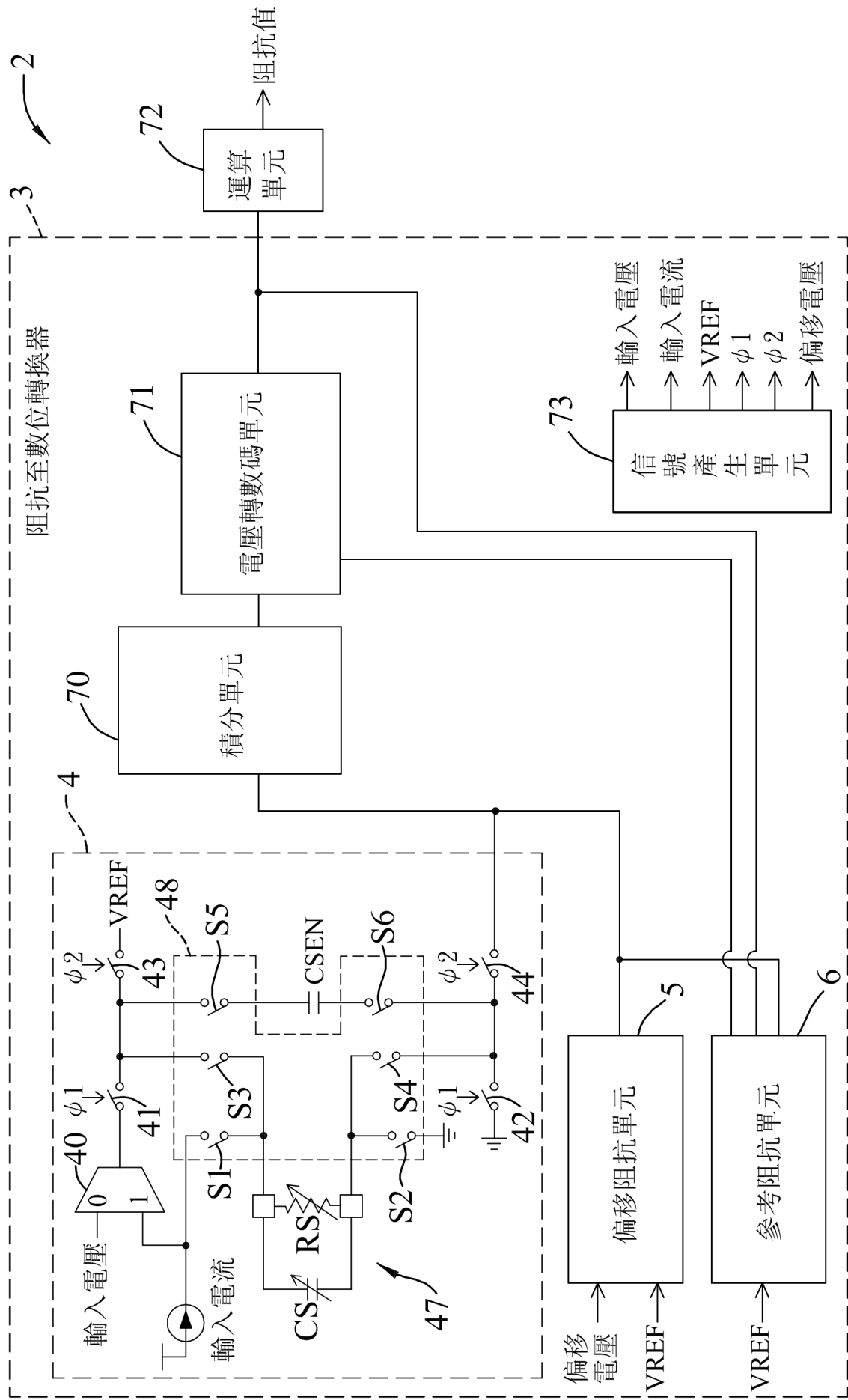


圖17

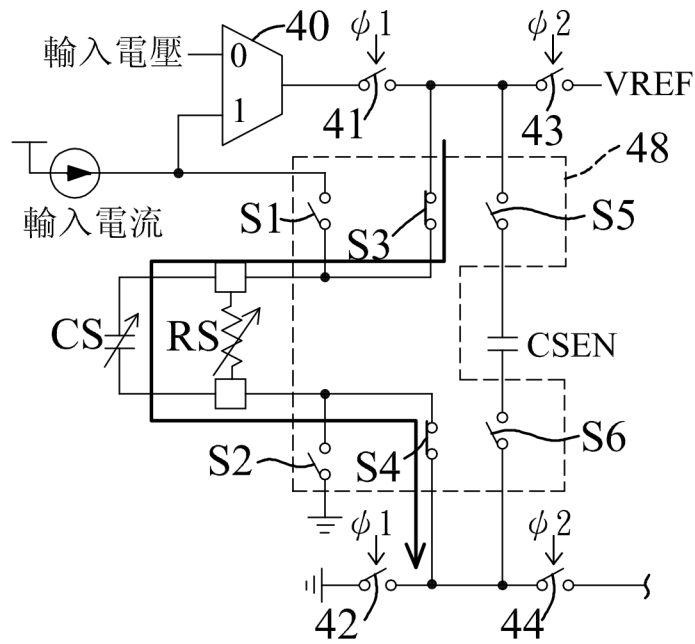


圖 18

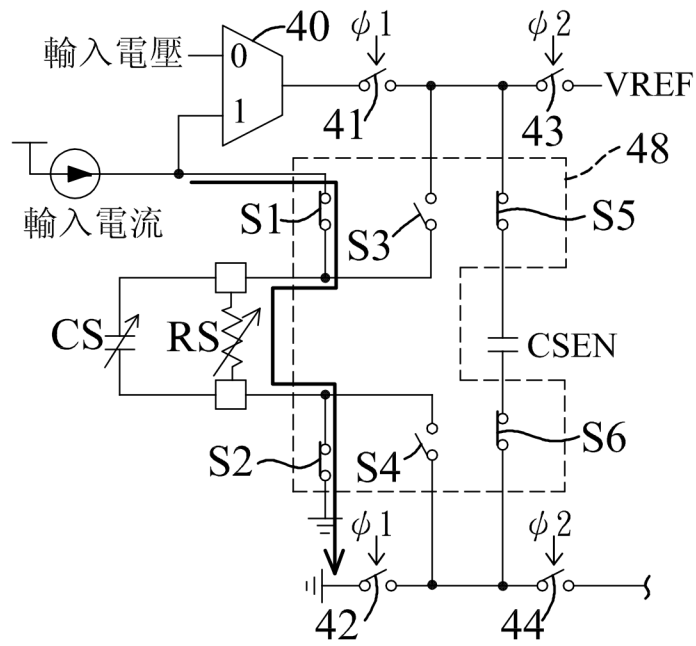


圖 19