



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201808785 A

(43) 公開日：中華民國 107 (2018) 年 03 月 16 日

(21) 申請案號：105124541

(22) 申請日：中華民國 105 (2016) 年 08 月 03 日

(51) Int. Cl. : *B81C1/00 (2006.01)* *B81B7/02 (2006.01)*
G01N27/16 (2006.01)

(71) 申請人：國立交通大學 (中華民國) NATIONAL CHIAO TUNG UNIVERSITY (TW)
 新竹市東區大學路 1001 號

(72) 發明人：邱俊誠 CHIOU, JIN-CHERN (TW)；蔡尚瑋 TSAI, SHANG-WEI (TW)

(74) 代理人：高玉駿；楊祺雄

申請實體審查：有 申請專利範圍項數：9 項 圖式數：13 共 22 頁

(54) 名稱

半導體氣體感測裝置的製作方法及其半導體氣體感測裝置

(57) 摘要

一種半導體氣體感測裝置的製作方法，包含半成品準備步驟、氣體感測槽形成步驟，及感測膜形成步驟。半成品準備步驟是準備氣體感測半成品，包括具有第一面與第二面的基板、分別形成在第一面的迴授電路單元，及加熱感測單元，加熱感測單元具有由第一面依序設置第一絕緣層、感測電極、第二絕緣層、微加熱器，及第三絕緣層。氣體感測槽形成步驟從第二面蝕刻基板至第一絕緣層，讓感測電極露出，形成與該微加熱器反向的氣體感測槽。感測膜形成步驟形成覆蓋感測電極的感測膜。本發明還提供以前述方法製成的半導體氣體感測裝置。

指定代表圖：

符號簡單說明：

100 . . . 半成品準備
步驟

200 . . . 氣體感測槽
形成步驟

300 . . . 感測膜形成
步驟

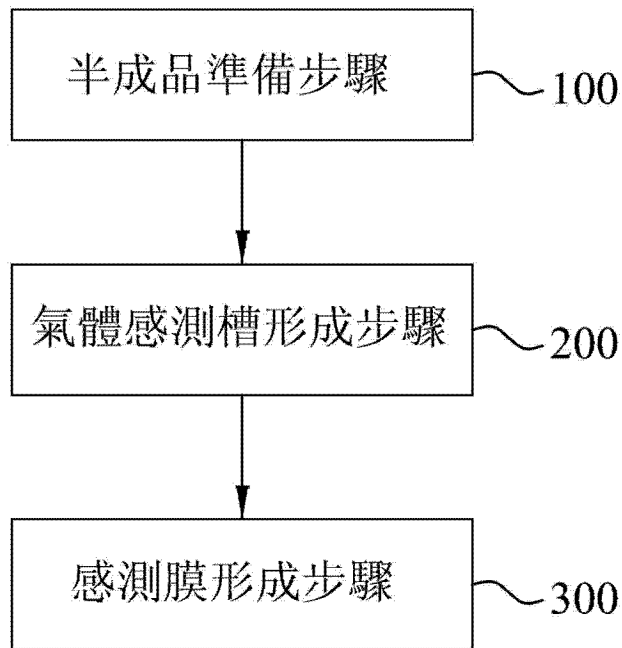


圖3



201808785

申請日: 105/08/03

【發明摘要】IPC分類: *B81C 1/00* (2006.01)
B81B 7/02 (2006.01)
G01N 27/16 (2006.01)**【中文發明名稱】** 半導體氣體感測裝置的製作方法及其半導體器體感測裝置**【中文】**

一種半導體氣體感測裝置的製作方法，包含半成品準備步驟、氣體感測槽形成步驟，及感測膜形成步驟。半成品準備步驟是準備氣體感測半成品，包括具有第一面與第二面的基板、分別形成在第一面的迴授電路單元，及加熱感測單元，加熱感測單元具有由第一面依序設置第一絕緣層、感測電極、第二絕緣層、微加熱器，及第三絕緣層。氣體感測槽形成步驟從第二面蝕刻基板至第一絕緣層，讓感測電極露出，形成與該微加熱器反向的氣體感測槽。感測膜形成步驟形成覆蓋感測電極的感測膜。本發明還提供以前述方法製成的半導體氣體感測裝置。

【指定代表圖】：圖（3）。**【代表圖之符號簡單說明】**

- 100 …… 半成品準備步驟
- 200 …… 氣體感測槽形成步驟
- 300 …… 感測膜形成步驟

【發明說明書】

【中文發明名稱】 半導體氣體感測裝置的製作方法及其半導體器體感測裝置

【技術領域】

【0001】 本發明是有關於一種氣體感測裝置的製作方法，特別是指一種半導體氣體感測裝置的製作方法及以該方法製得的半導體氣體感測裝置。

【先前技術】

【0002】 近年來，物連網產業快速興起，氣體感測裝置結合穿戴裝置的需求明顯增加，爲了能與穿戴裝置相互整合，氣體感測裝置的微型化、低功耗與模組封裝爲目前發展的重點。一般而言，氣體感測裝置可透過使用標準CMOS-MEMS製程技術來達成元件微型化目的。

【0003】 參閱圖1，該氣體感測裝置主要是於一基板10上形成一迴授電路單元11(主要由驅動電路、訊號讀取電路，及溫度控制電路所構成)及一加熱感測單元12，該迴授電路單元11是用來控制加熱感測單元12的溫度及訊號的讀取，而該加熱感測單元12包含一設置於基板上的微加熱器121、多個設置於微加熱器121之上的感

測電極122，及一設置於該等感測電極122上的感測膜123，且會在反向該微加熱器121下方的該基板10形成一凹槽100，用以讓該微加熱器121散熱。透過標準CMOS-MEMS製程技術，可依不同層材料特性來設計該微加熱器121、該等感測電極122，及該感測膜123等結構。

【0004】 現有的製程中，常使用多晶矽(Poly Silicon)材料製作該微加熱器121，用以承受較高操作溫度，並搭配使用金或白金製成該等感測電極122，然而，金或白金屬於CMOS-MEMS後製程步驟，也就是說，若使用該些材料製作該等感測電極122時，需要額外後製程中才能完成，不僅造成製作程序繁複，且該些材料均屬高價貴金屬而造成產品成本過高。

【0005】 參閱圖2，若要使用例如多晶矽等符合標準CMOS-MEMS製程的材料來製作該等感測電極122時，則微加熱器121與該等感測電極122的結構必須設計成平行結構的佈局形式，也就是說，該等感測電極122必須製作在該微加熱器121必須製作的兩側。然而，此種結構不僅會造成整體氣體感測裝置的體積變大，而且也難以將該微加熱器121產生的熱傳導至該等感測電極122處。

【0006】 因此，改善現有的製作方法，讓氣體感測裝置能於同一標準CMOS-MEMS製程中完成且有效縮小氣體感測裝置體積，是

此技術領域相關人員所待解決的課題。

【發明內容】

【0007】因此，本發明之目的，即在提供一種半導體氣體感測裝置的製作方法。

【0008】於是，本發明半導體氣體感測裝置的製作方法，包含以一半成品準備步驟、一氣體感測槽形成步驟，及一感測膜形成步驟。

【0009】該半成品準備步驟是準備一氣體感測半成品，包括一具有兩反向的一第一面與一第二面的基板、一形成於該基板的該第一面的迴授電路單元，及一位於該第一面上的加熱感測單元。該加熱感測單元具有一設置於該第一面的第一絕緣層、至少一設置於該第一絕緣層上的感測電極、一覆蓋該至少一感測電極的第二絕緣層、一設置於該第二絕緣層而對應的位於該至少一感測電極上的微加熱器，及一覆蓋該微加熱器的第三絕緣層。

【0010】該氣體感測槽形成步驟是對應該至少一感測電極，從該基板的該第二面蝕刻該基板至該第一絕緣層，而讓該至少一感測電極露出，從而在該基板形成一與該微加熱器反向的氣體感測槽。

【0011】該感測膜形成步驟是形成一覆蓋該至少一感測電極的感測膜。

【0012】此外，本發明之另一目的，提供一種半導體氣體感測裝

置，包含一基板、一加熱感測單元，及一迴授電路單元。

【0013】 該基板包括一第一面、一相反該第一面的第二面，及一貫穿該第一面及該第二面的氣體感測槽，該氣體感測槽具有一位於該第一面的第一開口，及一位於該第二面的第二開口。

【0014】 該加熱感測單元包括一具有一封閉該第一開口的第二絕緣層、一設置於該第二絕緣層上並位於該氣體感測槽外的微加熱器、至少一設置於該第二絕緣層上而位於該氣體感測槽內的感測電極，及一覆蓋該至少一感測電極的感測膜。

【0015】 該迴授電路單元設置於該基板的該第一面而與該加熱感測單元相間隔。

【0016】 本發明之功效在於，利用該半導體氣體感測裝置的結構設計，以背蝕刻方式讓感測電極反向微加熱器的表面露出，並作為與感測膜的接觸面，而可以同一標準CMOS-MEMS製程中直接完成微加熱器與感測電極的製作，無須額外的後製程步驟形成感測電極，從而能減化製作步驟、降低成本，及有效縮小元件體積。

【圖式簡單說明】

【0017】 本發明的其他的特徵及功效，將於參照圖式的實施方式中清楚地呈現，其中：

圖 1 是一示意圖，說明現有的氣體感測裝置；

圖 2 是一示意圖，說明現有的氣體感測裝置的另一態樣；

圖 3 是一流程示意圖，說明本發明半導體氣體感測裝置的製作方法的流程；

圖 4 是一示意圖，說明本發明半導體氣體感測裝置的製作方法的一半成品準備步驟提供一基板；

圖 5 是一示意圖，說明該半成品準備步驟形成一第一絕緣層；

圖 6 是一示意圖，說明該半成品準備步驟形成多個主摻雜區；

圖 7 是一示意圖，說明該半成品準備步驟形成多個閘極層及多個感測電極；

圖 8 是一示意圖，說明該半成品準備步驟形成多個次摻雜區及一第二絕緣層；

圖 9 是一示意圖，說明該半成品準備步驟形成一微加熱器及多個連接層；

圖 10 是一示意圖，說明該半成品準備步驟形成一第三絕緣層；

圖 11 是一示意圖，說明本發明半導體氣體感測裝置的製作方法的一氣體感測槽形成步驟蝕刻該基板的一第二面；

圖 12 是一示意圖，說明本發明該氣體感測槽形成步驟蝕刻該第一絕緣層；及

圖 13 是一示意圖，說明本發明半導體氣體感測裝置的製作方法的一感測膜形成步驟，及一半導體氣體感測裝置。

【實施方式】

【0018】 參閱圖13，本發明半導體氣體感測裝置的一實施例，包含一基板21、一加熱感測單元23，及一迴授電路單元22。

【0019】 該基板21包括一第一面211、一相反該第一面211的第二面212，及一貫穿該第一面211及該第二面212的氣體感測槽213。該氣體感測槽213具有一位於該第一面211的第一開口214，及一位於該第二面212的第二開口215。

【0020】 該加熱感測單元23包括一具有一封閉該第一開口214的第二絕緣層232、一設置於該第二絕緣層232並位於該氣體感測槽213外的微加熱器235、多個設置於該第二絕緣層232上而位於該氣體感測槽213內的感測電極234、一覆蓋該微加熱器235的第三絕緣層233，及一覆蓋該等感測電極234的感測膜236。具體地說，該微加熱器235、該等感測電極234，及該感測膜236三者是呈垂直結構，也就是說，該微加熱器235與該等感測電極234是分別位於該第二絕緣層232的兩相反面。

【0021】 透過該氣體感測槽213的形成，而讓該等感測電極234位於該氣體感測槽213內，能使該感測膜236易於直接設置在該氣體感測槽213內而覆蓋該等感測電極234，並定義出氣體感測區，還能進一步的透過研磨該氣體感測槽213左右兩側的該基板21，來調

整氣體感測區的擴散效率，並有效減少整體氣體感測裝置的體積。

【0022】 該迴授電路單元22設置於該基板21的該第一面211而與該加熱感測單元23相間隔。具體地說，該迴授電路單元22主要是由多個電晶體所構成，並同時具有驅動電路、訊號讀取電路，及溫度控制電路(圖未示)用以控制該加熱感測單元23的該微加熱器235的加熱溫度，及控制該等感測電極234的訊號讀取。由於該迴授電路單元22的結構與構成為本領域所周知，且非本發明之重點，於此不加以贅述。

【0023】 參閱圖3，茲將前述該半導體氣體感測裝置的製作方法說明如下。本發明該半導體氣體感測裝置的製作方法的一實施例，是能在同一標準CMOS-MEMS製程中直接完成，該製作方法包含一半成品準備步驟100、一氣體感測槽形成步驟200，及一感測膜形成步驟300。

【0024】 配合參閱圖4~圖6，首先，進行該半成品準備步驟100，準備一如圖4所示由半導體材料所構成的基板21，並在該基板21的一第一面211沉積一層第一絕緣膜231(如圖5所示)。接著，使用標準IC製程中，用來製作CMOS電晶體元件的離子擴散擴散程序，在該基板21內之鄰近該第一面211處進行摻雜，以形成多個主摻雜區221(如圖6所示)。要說明的是，本實施例中，由半導體材料構成的該基板21是以矽基板為例作說明，而該等主摻雜區221是以兩個作

說明，但不以此限，可視需求增減。

【0025】配合參閱圖7~圖10，於形成該等主摻雜區221後，以標準CMOS-MEMS製程中所使用的多晶矽(Poly Silicon)作為材料並配合以光罩圖形定義，而在該第一絕緣層231上形成兩個分別對應位於該等主摻雜區221上的閘極層223，及多個與該等閘極層223相間隔的感測電極234(如圖7所示)。接著，在該第一絕緣層231上沉積一層覆蓋該第一絕緣層231、該等閘極層223，及該等感測電極234的第二絕緣層232，用以電性絕緣，並再以離子擴散程序分別於該等主摻雜區221內形成多個次摻雜區222(如圖8所示)。具體地說，每一主摻雜區221內具有兩個次摻雜區222，分別作為電晶體的汲極與源極，而該閘極層223即為此電晶體的閘極。

【0026】接著，以微影蝕刻製程移除部分該第一絕緣層231與該第二絕緣層232，形成多個與該等次摻雜區222連通的穿孔，然後，使用符合標準CMOS-MEMS製程的氮化鉭(tantalum nitride, TaN)作為材料並配合光罩圖形定義，從而在該第二絕緣層232上形成一對應位於該等感測電極234上方的微加熱器235，及多個形成於該等穿孔，連接於該等次摻雜區222的連接層224(如圖9所示)。要說明的是，該微加熱器235與該等連接層224的材料也可以選用其它例如鎢等符合標準CMOS-MEMS製程的材料，並無特別限制，且該微加熱器235的形狀可以是蜿蜒形狀或其它幾何圖形，也

無特別限制。由此可知，由於該等感測電極234與該微加熱器235為分別使用符合標準CMOS-MEMS製程的多晶矽與氮化鉬，因此，在製作該等感測電極234或該微加熱器235時，其圖形定義可與IC電路製程同步進行，而同時製作該迴授電路單元22的驅動電路、訊號讀取電路，及溫度控制電路(圖未示)，由於該些IC電路並非本發明之重點，於此不加以贅述。

【0027】 最後，在完成該微加熱器235與該等連接層224後，沉積一層覆蓋該第二絕緣層232及覆蓋該微加熱器235的第三絕緣層233，用以作為保護層，並讓該等連接層224的表面露出，用以作為後續電性連接(如圖10所示)，而完成該基板21的正面(該第一面211)製程，即，完成該迴授電路單元22及該感測器半成品的製作，以得到一氣體感測半成品2。

【0028】 參閱圖11與圖12，接著進行該氣體感測槽形成步驟200，將該氣體感測半成品2的該基板21翻轉，以進行該基板21的背面(即，該第二面212)製程。在該第二面212對應該等感測電極234的下方蝕刻該基板21而於該第二面212形成一氣體感測槽213(如圖11所示)，再繼續使用乾式蝕刻方式，移除該氣體感測槽213內的該第一絕緣層231，以讓該等感測電極234露出(如圖12所示)。其中，該氣體感測槽213的蝕刻方式可使用濕式蝕刻或乾式蝕刻的深反應式離子蝕刻(deep reactive ion etching, DRIE)或感

應耦合電漿蝕刻(inductively coupled plasma, ICP)進行。

【0029】參閱圖13，最後進行該感測膜形成步驟300，在該氣體感測槽213內，沉積一層覆蓋該等感測電極234的感測膜236，從而完成該半導體氣體感測裝置的製作，而得到如圖13所示的該半導體氣體感測裝置。

【0030】值得說明的是，透過在該基板21的第二面212處，蝕刻得到的該氣體感測槽213可定義為氣體感測區，而依據所需的氣體感測區的擴散效率，透過研磨該氣體感測槽213兩側的基板21，調整該氣體感測槽213的深度，達到所需的擴散效率，而當該基板21經研磨後，因厚度降低，故還可進一步縮小此半導體氣體感測裝置的體積。

【0031】綜上所述，本發明半導體氣體感測裝置的製作方法，讓該微加熱器235對應地設置於該等感測電極234之上，並對應該等感測電極234蝕刻該基板21的第二面212，以於該第二面212構成該氣體感測槽213，並於該氣體感測槽213內一併蝕刻該第一絕緣層231而讓該感測電極234露出，最後直接在氣體感測槽213內設置感測膜236而完成該半導體氣體感測裝置的製作，由於製成該微加熱器235及該等感測電極234的材料分別是選用氮化鉭(TaN)及多晶矽(Poly Silicon)，因此，整體製程步驟可於同一標準CMOS-MEMS製程中直接完成，無須額外的後製程步驟形成感測

電極，從而能減化製作步驟、降低成本，及有效縮小元件體積；此外，讓該等感測電極234露出而位於該氣體感測槽213內，能使該感測膜236易於直接設置在該氣體感測槽213內而覆蓋該等感測電極234，而定義出氣體感測區，還能進一步的透過研磨該氣體感測槽213左右兩側的該基板21，來調整氣體感測區的擴散效率，同時減少該半導體氣體感測裝置的體積，故確實能達成本發明之目的。

【0032】 惟以上所述者，僅為本發明的實施例而已，當不能以此限定本發明實施的範圍，凡是依本發明申請專利範圍及專利說明書內容所作的簡單的等效變化與修飾，皆仍屬本發明專利涵蓋的範圍內。

【符號說明】

【0033】

100 …… 半成品準備步驟	221 …… 主摻雜區
200 …… 氣體感測槽形成步驟	222 …… 次摻雜區
300 …… 感測膜形成步驟	223 …… 閘極層
2 …… 氣體感測半成品	224 …… 連接層
21 …… 基板	23 …… 加熱感測單元
211 …… 第一面	231 …… 第一絕緣層
212 …… 第二面	232 …… 第二絕緣層
213 …… 氣體感測槽	233 …… 第三絕緣層
214 …… 第一開口	234 …… 感測電極

215 …… 第二開口

235 …… 微加熱器

22 …… 迴授電路單元

236 …… 感測膜

【發明申請專利範圍】

【第1項】 一種半導體氣體感測裝置的製作方法，包含以下步驟：

一半成品準備步驟，準備一氣體感測半成品，包括一具有兩反向的一第一面與一第二面的基板、一形成於該基板的該第一面的迴授電路單元，及一位於該第一面上的加熱感測單元，該加熱感測單元具有一設置於該第一面的第一絕緣層、至少一設置於該第一絕緣層上的感測電極、一覆蓋該至少一感測電極的第二絕緣層、一設置於該第二絕緣層而對應的位於該至少一感測電極上的微加熱器，及一覆蓋該微加熱器的第三絕緣層；

一氣體感測槽形成步驟，對應該至少一感測電極地從該基板的該第二面蝕刻該基板至該第一絕緣層，而讓該至少一感測電極露出，從而在該基板形成一與該微加熱器反向的氣體感測槽；及

一感測膜形成步驟，形成一覆蓋該至少一感測電極的感測膜。

【第2項】 如請求項1所述的半導體氣體感測裝置的製作方法，其中，該半成品準備步驟還包括以下次步驟：

(a)準備由半導體材料所構成的該基板；

(b)於該基板的該第一面形成該第一絕緣層；

(c)以離子擴散方式於該基板內形成多個鄰近該第一面的主摻雜區；

- (d)於該第一絕緣層上形成多個由多晶矽所構成而對應位於該主摻雜區上的閘極層，及多個由多晶矽所構成而與該等閘極層相間隔的感測電極；
- (e)形成覆蓋該第一絕緣層、該等閘極層，及該等感測電極的該第二絕緣層，並同時以離子擴散方式分別於該等主摻雜區內形成多個次摻雜區；
- (f)於該第二絕緣層上形成對應該等感測電極的該微加熱器，及多個貫穿該第二絕緣層與該第一絕緣層而對應連接於該等次摻雜區的連接層；及
- (g)於該第二絕緣層上形成覆蓋該微加熱器而讓該等連接層露出的該第三絕緣層，使部份的該第一絕緣層、該等感測電極、部份的該第二絕緣層、該微加熱器，及部份的該第三絕緣層共同構成該加熱感測單元，而該主摻雜區、該次摻雜區、部份的該第一絕緣層、該閘極層、部份的該第二絕緣層、該等連接層，及部份的該第三絕緣層共同構成該迴授電路單元。

【第3項】 如請求項1或2所述的半導體氣體感測裝置的製作方法，其中，該微加熱器的構成材料選自氮化鋁或鎢。

【第4項】 如請求項1所述的半導體氣體感測裝置的製作方法，其中，該氣體感測槽形成步驟，是使用深反應式離子蝕刻或感應耦合電漿蝕刻方式蝕刻該第一絕緣層。

【第5項】 一種半導體氣體感測裝置，包含：

一基板，包括一第一面、一相反該第一面的第二面，及一貫穿該第一面及該第二面的氣體感測槽，該氣體感測

槽具有一位於該第一面的第一開口，及一位於該第二面的第二開口；

一加熱感測單元，包括一具有一封閉該第一開口的第二絕緣層、一設置於該第二絕緣層上並位於該氣體感測槽外的微加熱器、至少一設置於該第二絕緣層上而位於該氣體感測槽內的感測電極，及一覆蓋該至少一感測電極的感測膜；及

一迴授電路單元，設置於該基板的該第一面而與該加熱感測單元相間隔。

【第6項】 如請求項5所述的半導體氣體感測裝置，其中，該加熱感測單元還包括一形成於該第二絕緣層上而覆蓋該微加熱器的第三絕緣層，該迴授電路單元包括多個電晶體。

【第7項】 如請求項5所述的半導體氣體感測裝置，其中，該感測電極由多晶矽所製成。

【第8項】 如請求項5所述的半導體氣體感測裝置，其中，該微加熱器的構成材料選自氮化鋇或鎢。

【第9項】 如請求項8所述的半導體氣體感測裝置，其中，該微加熱器由氮化鋇所製成，且呈蜿蜒狀。

【發明圖式】

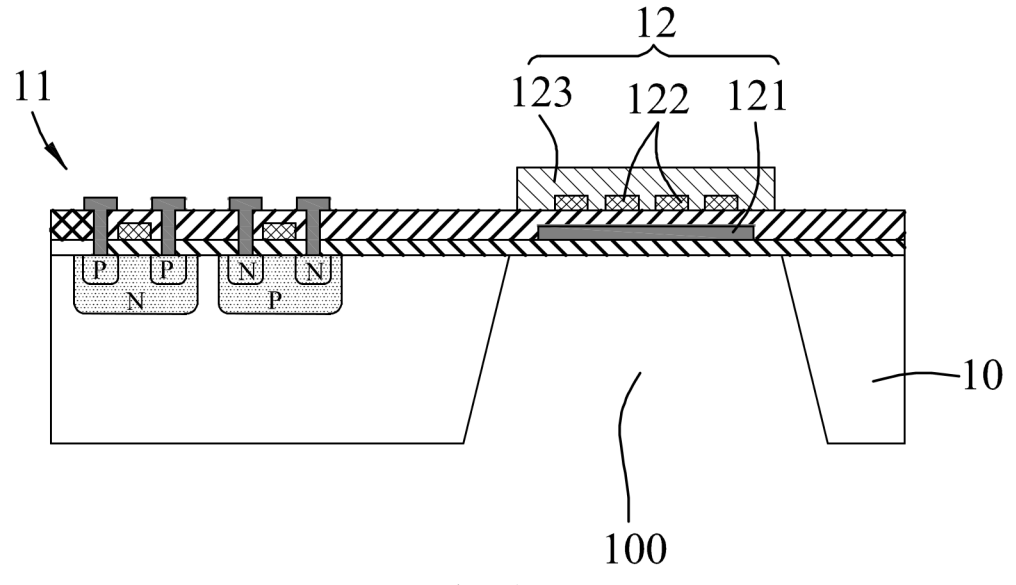


圖1

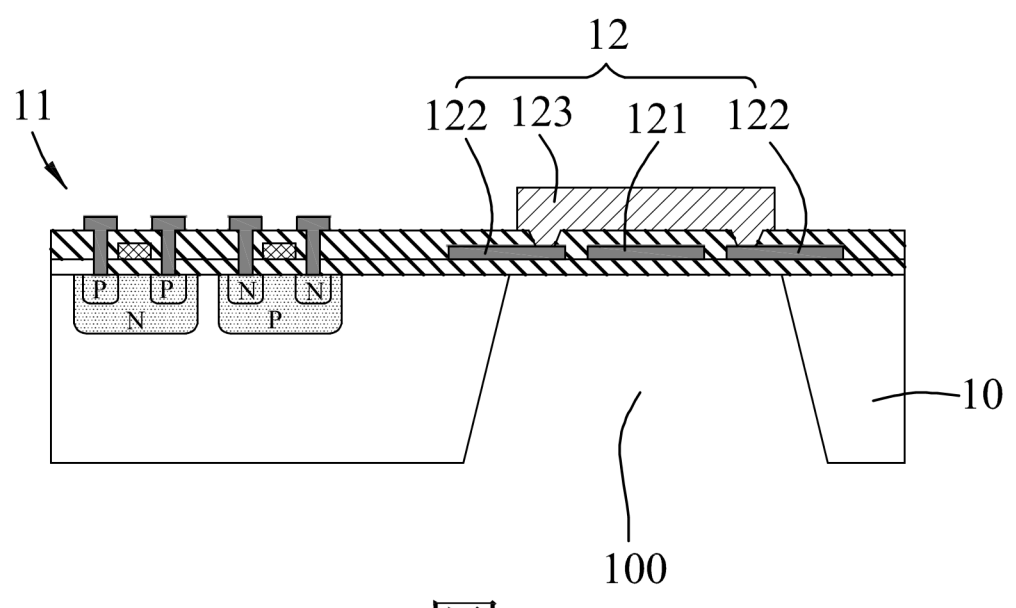


圖2

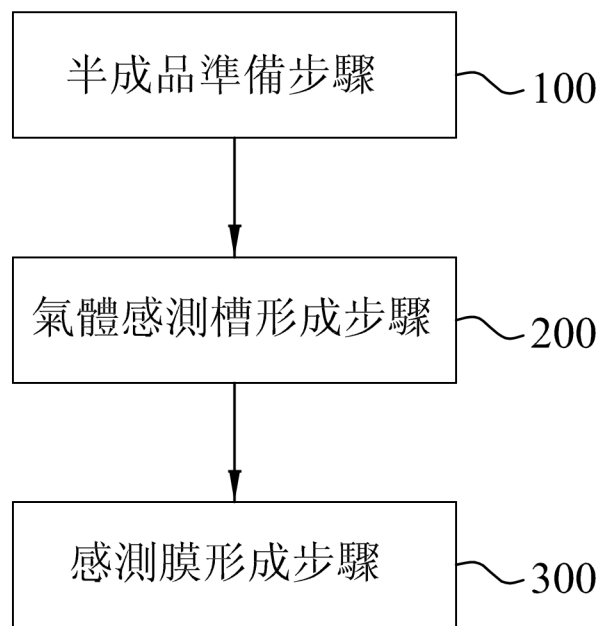


圖3

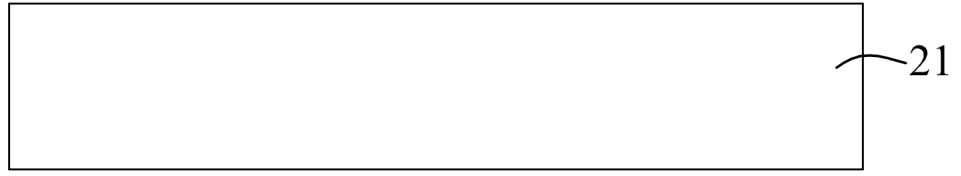


圖4

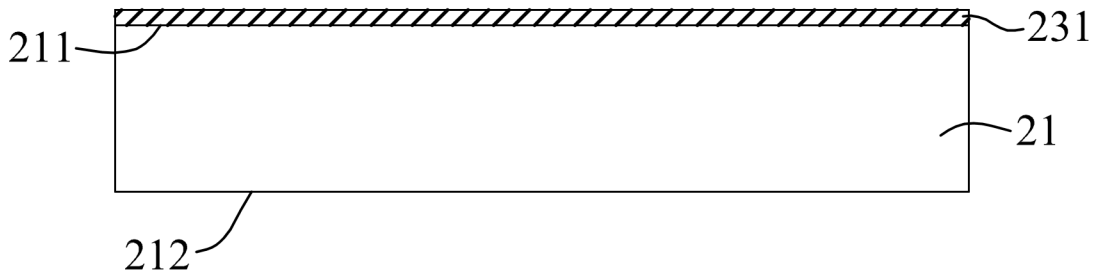


圖5

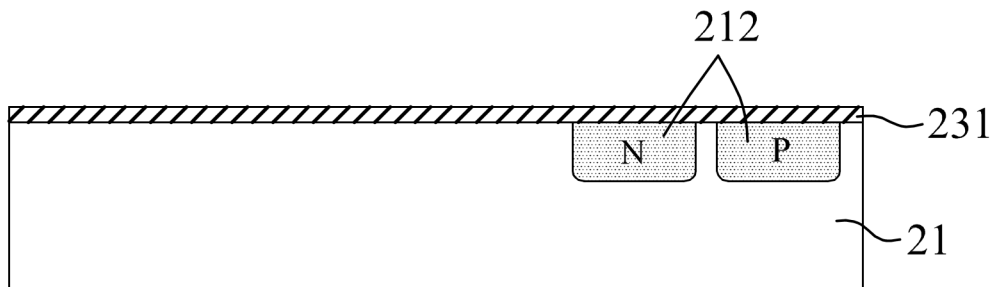


圖6

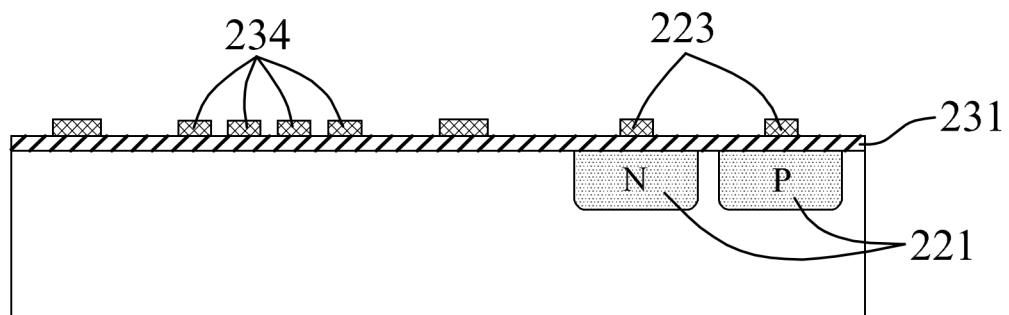


圖7

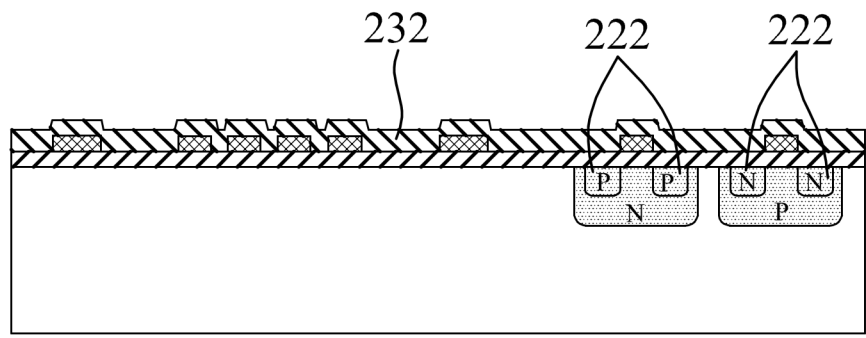


圖8

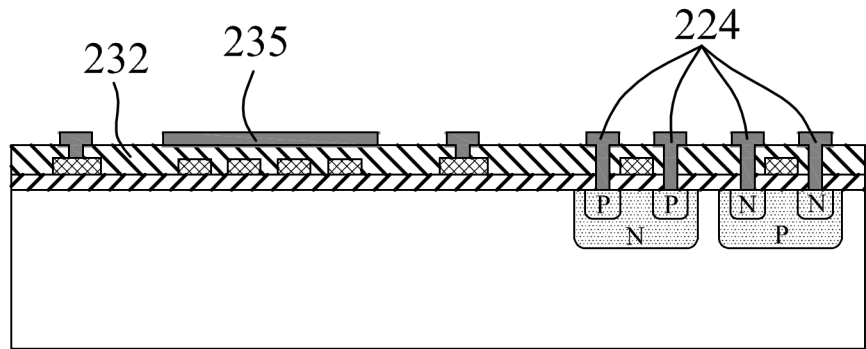


圖9

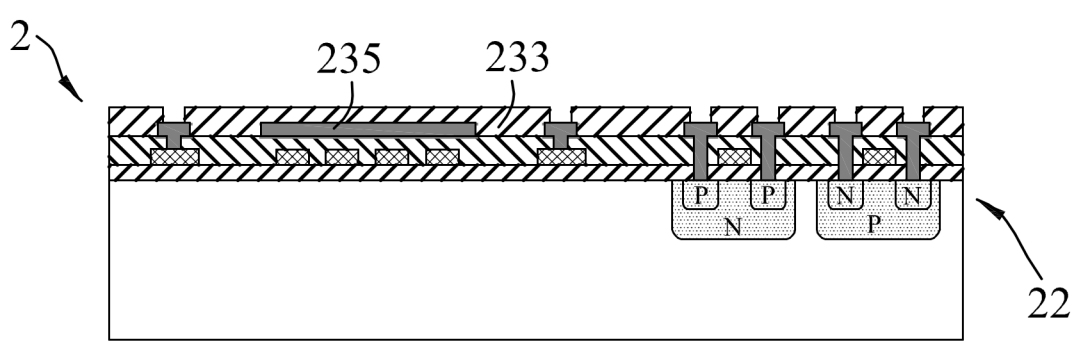


圖10

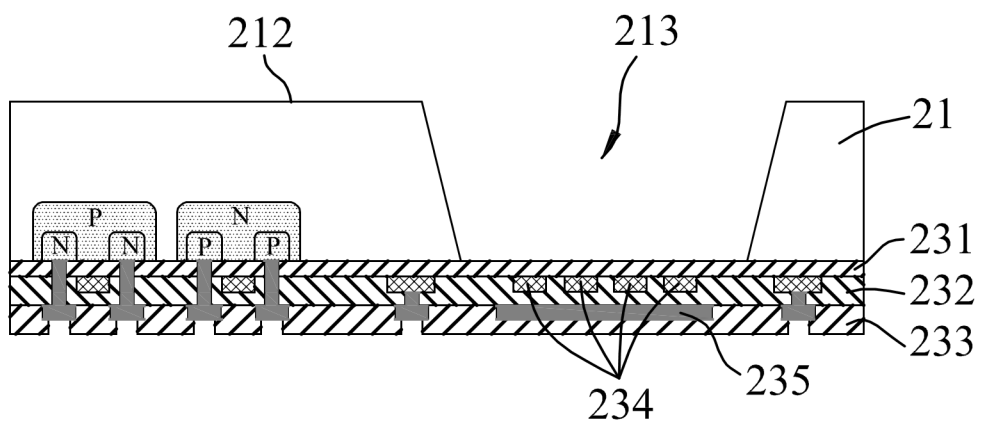


圖11

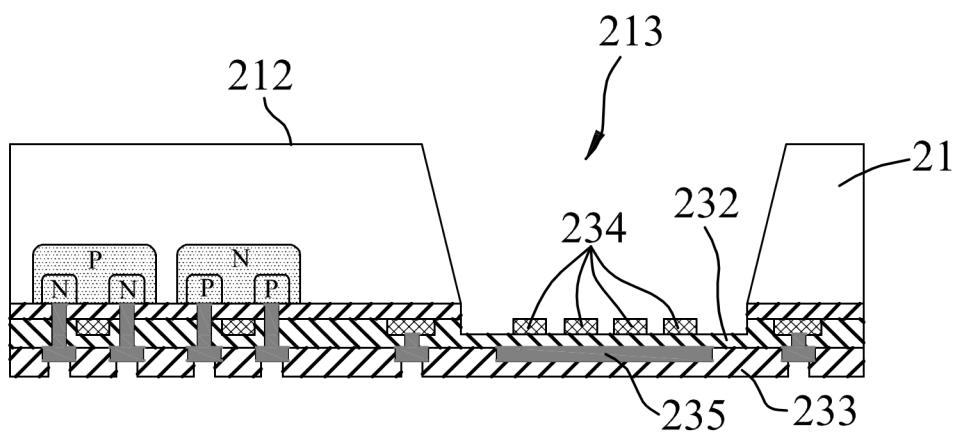


圖12

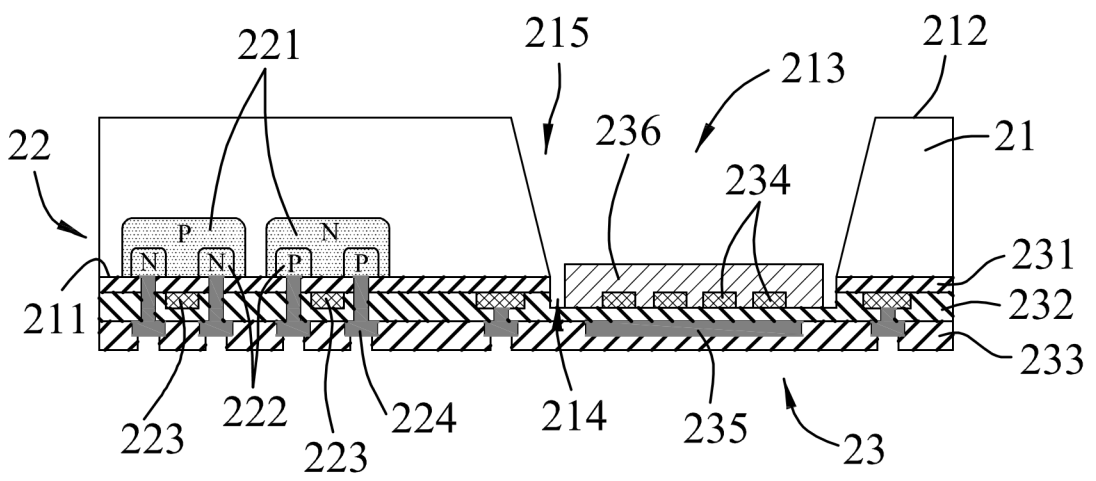


圖13

【發明摘要】

【中文發明名稱】 半導體氣體感測裝置的製作方法及其半導體氣體感測裝置

【中文】

一種半導體氣體感測裝置的製作方法，包含半成品準備步驟、氣體感測槽形成步驟，及感測膜形成步驟。半成品準備步驟是準備氣體感測半成品，包括具有第一面與第二面的基板、分別形成在第一面的迴授電路單元，及加熱感測單元，加熱感測單元具有由第一面依序設置第一絕緣層、感測電極、第二絕緣層、微加熱器，及第三絕緣層。氣體感測槽形成步驟從第二面蝕刻基板至第一絕緣層，讓感測電極露出，形成與該微加熱器反向的氣體感測槽。感測膜形成步驟形成覆蓋感測電極的感測膜。本發明還提供以前述方法製成的半導體氣體感測裝置。

【指定代表圖】：圖（3）。

【代表圖之符號簡單說明】

- 100 …… 半成品準備步驟
- 200 …… 氣體感測槽形成步驟
- 300 …… 感測膜形成步驟

【發明說明書】

【中文發明名稱】 半導體氣體感測裝置的製作方法及其半導體氣體感測裝置

【技術領域】

【0001】本發明是有關於一種氣體感測裝置的製作方法，特別是指一種半導體氣體感測裝置的製作方法及以該方法製得的半導體氣體感測裝置。

【先前技術】

【0002】近年來，物連網產業快速興起，氣體感測裝置結合穿戴裝置的需求明顯增加，爲了能與穿戴裝置相互整合，氣體感測裝置的微型化、低功耗與模組封裝爲目前發展的重點。一般而言，氣體感測裝置可透過使用標準CMOS-MEMS製程技術來達成元件微型化目的。

【0003】參閱圖1，該氣體感測裝置主要是於一基板10上形成一迴授電路單元11(主要由驅動電路、訊號讀取電路，及溫度控制電路所構成)及一加熱感測單元12，該迴授電路單元11是用來控制加熱感測單元12的溫度及訊號的讀取，而該加熱感測單元12包含一設置於基板上的微加熱器121、多個設置於微加熱器121之上的感

【實施方式】

【0018】 參閱圖13，本發明半導體氣體感測裝置的一實施例，包含一基板21、一加熱感測單元23，及一迴授電路單元22。

【0019】 該基板21包括一第一面211、一相反該第一面211的第二面212，及一貫穿該第一面211及該第二面212的氣體感測槽213。該氣體感測槽213具有一位於該第一面211的第一開口214，及一位於該第二面212的第二開口215。

【0020】 該加熱感測單元23包括一具有一封閉該第一開口214的第二絕緣層232、一設置於該第二絕緣層232並位於該氣體感測槽213外的微加熱器235、多個設置於該第二絕緣層232上而位於該氣體感測槽213內的感測電極234、一覆蓋該微加熱器235的第三絕緣層233，及一覆蓋該等感測電極234的感測膜236。具體地說，該微加熱器235、該等感測電極234，及該感測膜236三者是呈垂直結構，也就是說，該微加熱器235與該等感測電極234是分別位於該第二絕緣層232的兩相反面。

【0021】 透過該氣體感測槽213的形成，而讓該等感測電極234位於該氣體感測槽213內，能使該感測膜236易於直接設置在該氣體感測槽213內而覆蓋該等感測電極234，並定義出氣體感測區，還能進一步的透過研磨該氣體感測槽213左右兩側的該基板21，來調

整氣體感測區的擴散效率，並有效減少整體氣體感測裝置的體積。

【0022】該迴授電路單元22設置於該基板21的該第一面211而與該加熱感測單元23相間隔。具體地說，該迴授電路單元22主要是由多個電晶體所構成，並同時具有驅動電路、訊號讀取電路，及溫度控制電路(圖未示)用以控制該加熱感測單元23的該微加熱器235的加熱溫度，及控制該等感測電極234的訊號讀取。由於該迴授電路單元22的結構與構成為本領域所周知，且非本發明之重點，於此不加以贅述。

【0023】參閱圖3，茲將前述該半導體氣體感測裝置的製作方法說明如下。本發明該半導體氣體感測裝置的製作方法的一實施例，是能在同一標準CMOS-MEMS製程中直接完成，該製作方法包含一半成品準備步驟100、一氣體感測槽形成步驟200，及一感測膜形成步驟300。

【0024】配合參閱圖4~圖6，首先，進行該半成品準備步驟100，準備一如圖4所示由半導體材料所構成的基板21，並在該基板21的一第一面211沉積一層第一絕緣膜231(如圖5所示)。接著，使用標準IC製程中，用來製作CMOS電晶體元件的離子擴散程序，在該基板21內之鄰近該第一面211處進行摻雜，以形成多個主摻雜區221(如圖6所示)。要說明的是，本實施例中，由半導體材料構成的該基板21是以矽基板為例作說明，而該等主摻雜區221是以兩個作

- (d)於該第一絕緣層上形成多個由多晶矽所構成而對應位於該主摻雜區上的閘極層，及多個由多晶矽所構成而與該等閘極層相間隔的感測電極；
- (e)形成覆蓋該第一絕緣層、該等閘極層，及該等感測電極的該第二絕緣層，並同時以離子擴散方式分別於該等主摻雜區內形成多個次摻雜區；
- (f)於該第二絕緣層上形成對應該等感測電極的該微加熱器，及多個貫穿該第二絕緣層與該第一絕緣層而對應連接於該等次摻雜區的連接層；及
- (g)於該第二絕緣層上形成覆蓋該微加熱器而讓該等連接層露出的該第三絕緣層，使部份的該第一絕緣層、該等感測電極、部份的該第二絕緣層、該微加熱器，及部份的該第三絕緣層共同構成該加熱感測單元，而該主摻雜區、該次摻雜區、部份的該第一絕緣層、該閘極層、部份的該第二絕緣層、該等連接層，及部份的該第三絕緣層共同構成該迴授電路單元。

【第3項】 如請求項1或2所述的半導體氣體感測裝置的製作方法，其中，該微加熱器的構成材料選自氮化鋁或鎢。

【第4項】 如請求項1所述的半導體氣體感測裝置的製作方法，其中，該氣體感測槽形成步驟，是使用深反應式離子蝕刻或感應耦合電漿蝕刻方式蝕刻該第一絕緣層。

【第5項】 一種半導體氣體感測裝置，包含：

一基板，包括一第一面、一相反該第一面的第二面，及一貫穿該第一面及該第二面的氣體感測槽，該氣體感測

槽具有一位於該第一面的第一開口，及一位於該第二面的第二開口；

一加熱感測單元，包括一具有一封閉該第一開口的第二絕緣層、一設置於該第二絕緣層上並位於該氣體感測槽外的微加熱器、至少一設置於該第二絕緣層上而位於該氣體感測槽內的感測電極，及一覆蓋該至少一感測電極的感測膜；及

一迴授電路單元，設置於該基板的該第一面而與該加熱感測單元相間隔。

【第6項】 如請求項5所述的半導體氣體感測裝置，其中，該加熱感測單元還包括一形成於該第二絕緣層上而覆蓋該微加熱器的第三絕緣層，該迴授電路單元包括多個電晶體。

【第7項】 如請求項5所述的半導體氣體感測裝置，其中，該感測電極由多晶矽所製成。

【第8項】 如請求項5所述的半導體氣體感測裝置，其中，該微加熱器的構成材料選自氮化鋇或鎢。

【第9項】 如請求項8所述的半導體氣體感測裝置，其中，該微加熱器由氮化鋇所製成，且呈蜿蜒狀。