

# 一、簡介

## 1.1 導論

近年來隨著無線通訊市場的發展，如軍用雷達系統、個人行動電話與基地台等，使得毫米波電晶體日趨重要，其中以氮化鎵材料所製成之 AlGa<sub>N</sub>/Ga<sub>N</sub> 高電子遷移率電晶體 (High Electron Mobility Transistors) 一直是熱門研究課題，氮化鎵具有寬能帶 (wide bandgap)、高崩潰電壓 (high break down voltage)、高峰值電子速率 (high peak electron velocity)、高電子飽和速率 (high saturation velocity)、鍵結力與熱穩定性佳，是故氮化鎵有機會成為下一代功率元件的主要材料。

氮化鎵材料具有獨特之自發極化 (spontaneous polarization) 與壓電極化 (piezoelectric polarization) 效應，使其在未摻雜的狀況下，於 AlGa<sub>N</sub>/Ga<sub>N</sub> 界面處形成高濃度二維電子氣 (two-dimensional electron gas) [1]，這是砷化鎵材料沒有的優點。

另外，將閘極具備「field-plate」結構之元件納入測試範疇，field-plate 能有效的提升崩潰電壓 (break down voltage) 並降低閘極漏電流，但隨之而生的是閘極-汲極電容，降低了電流與功率增益。

目前對氮化鎵 HEMTs 所做的可靠度測試 [2]~[5] 仍十分缺乏，相關的標準仍待建置，直流偏壓的表現為其射頻輸出的基礎，本論文將就直流測試結果作一系統式的討論。

## 1.2 論文結構

我們將於第二章探討氮化鎵材料特性與 AlGa<sub>N</sub>/Ga<sub>N</sub> 高電子遷移率電晶體原理機制；第三章納入樣本結構分析；第四章著重於實驗方法、步驟與結果；最後將測試結果加以討論。

## 二、原理

### 2.1 AlGaIn/GaN 異質結構[6]

半導體的界面分為三種，一為單一半導體的同質界面 (homojunction)，二為金屬與半導體的界面 (蕭基接觸與歐姆接觸)，第三種重要的界面為異質界面 (heterojunction)，在本研究中所使用的 AlGaIn/GaN HEMTs 元件其結構即是應用異質界面，他是由兩個晶格相匹配，但能隙不同的半導體界面所形成。

當不同能隙的半導體形成界面時，費米能階對齊，界面處導帶  $\Delta E_c$  與價帶  $\Delta E_v$  的不連續調和了兩種半導體不同的能隙 (energy gap)，在能隙較大的 AlGaIn 處的電子比在 GaN 處的電子具有較高之能量，導電帶的不連續與界面應力所產生的極化效應讓電子從 AlGaIn 注入 GaN 中，能帶形成宛如三角形的位能井 (Quantum Well)，注入電子就侷限於其中，我們稱這種元件特性為「二維電子氣 (two-dimensional electron gas)」(如圖 2-1)。

此種異質界面將電子與貢獻電子的施體分開，使載子停留在近乎純質的 GaN 層中，有效降低雜質散射與晶格散射，因此同時具備高電流與高電子遷移率的電晶體便可達到。

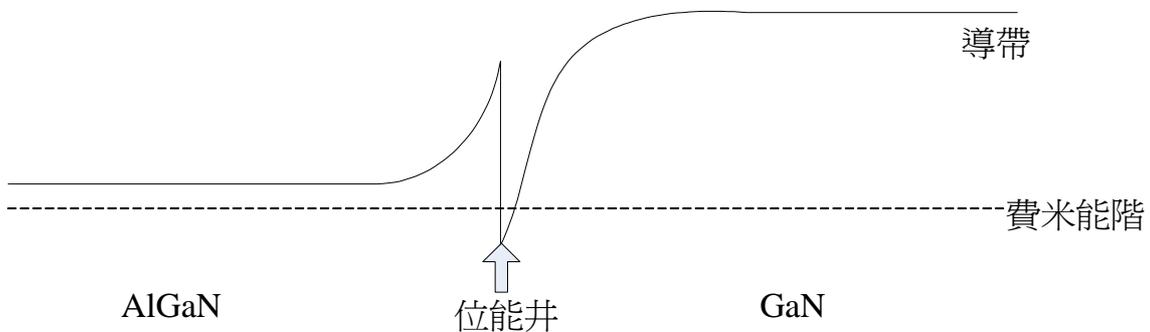


圖 2-1

## 2.2 材料特性比較[7]

本研究之樣本為應用於軍用雷達功率放大器上的高電子遷移率電晶體雛型，因應雷達的工作環境與規格需求，首應參考材料之電子遷移率 (electron mobility)，電子飽和速度 (electron saturation velocity) 與熱傳導速率 (thermal conductivity) 等參數。表 2-1 列出各種半導體材料的特性，現在比較其各項參數，藉以說明為何選氮化鎵材料作為軍用微波元件的主因。

|                                 | 矽    | 砷化鎵  | 碳化矽     | 氮化鎵  |
|---------------------------------|------|------|---------|------|
| 能隙(eV)                          | 1.1  | 1.42 | 3.26    | 3.39 |
| 電子遷移率<br>(cm <sup>2</sup> /V-s) | 1350 | 8500 | 700     | 2000 |
| 介電常數                            | 11.8 | 13.1 | 10      | 9    |
| 飽和速率<br>(10 <sup>7</sup> cm/s)  | 1    | 1    | 2.0     | 2.5  |
| 崩潰電場<br>(MV/cm)                 | 0.3  | 0.4  | 3.0     | 3.3  |
| 熱導係數<br>(W/cm-K)                | 1.5  | 0.43 | 3.3~4.5 | 1.3  |

表 2-1

GaN 能隙高達 3.39 電子伏特，連帶崩潰電壓亦達到 3.3MV/cm，就這二點來看能提高其防止電子脈衝襲擊的可能性，亦能使其在高溫環境中正常工作。

對高頻高功率的元件來說須具備高崩潰電壓與高電子速度的特性，從功率放大器的觀點來看，氮化鎵 HEMTs 比砷化鎵 HEMTs 具更佳之功率密度，使其以更小尺寸符合需求。

碳化矽材料僅適合做成金屬半導體場效電晶體 (metal semiconductor field effect transistors, MESFETs)，氮化鎵可以作成 HEMTs，HEMTs 因為具有更低的雜質散射與晶格散射，故比 MESFETs 具更佳的載子濃度與電

子遷移率，綜合上述我們可以認定氮化鎵材料極適合應用於 HEMTs 並應用於微波用途上。

### 2.3 AlGaIn/GaN 高電子遷移率電晶體

目前有非常多微波元件結構被研究過，像是異質接面雙極電晶體 (heterojunction bipolar transistors, HBTs)、金屬半導體場效電晶體 (metal semiconductor field effect transistors, MESFETs)、金屬絕緣體場效電晶體 (metal insulator field effect transistors, MISFETs) 與高電子遷移率電晶體 (High Electron Mobility Transistors, HEMTs)，近年來已將研究重心放在 HEMTs，這是因為 HEMTs 具有更佳的載子傳輸特性，一個典型的氮化鎵 HEMTs 如圖 2-2 所示。



圖 2-2

氮化鎵 HEMTs 中 AlGa<sub>N</sub>/Ga<sub>N</sub> 介面的極化效應再 1993 年時首由 Bykhovski 等人提出[8]；另外 1992 年時首度發表其二維電子氣特性，於室溫下載子濃度可以達到  $10^{11}/\text{cm}^2$ ，且其電子遷移率為  $400\text{-}800\text{ cm}^2/\text{Vs}$ [9]。

### 2.3.1 基板材料

藍寶石 (sapphire) 一直是最常用於基板的材料，其在高溫下穩定且絕緣性佳，價格便宜又有大尺寸基板供應，且有成熟的長晶技術，唯與氮化鎵晶格常數差異甚大。

碳化矽基板與氮化鎵晶格常數相仿且具有極佳之熱傳導係數，但價格過於昂貴是其缺點。

由表 2-2 我們可以看出各種材料之晶格常數與熱膨脹係數，其中氮化鋁與氮化鎵有著 -2.4% 的晶格常數不匹配，若是在 AlGa<sub>N</sub>/Ga<sub>N</sub> 異質結構上，AlGa<sub>N</sub> 將受到張應力 (tensile stress)，進而形成壓電極化 (piezoelectric polarization)。

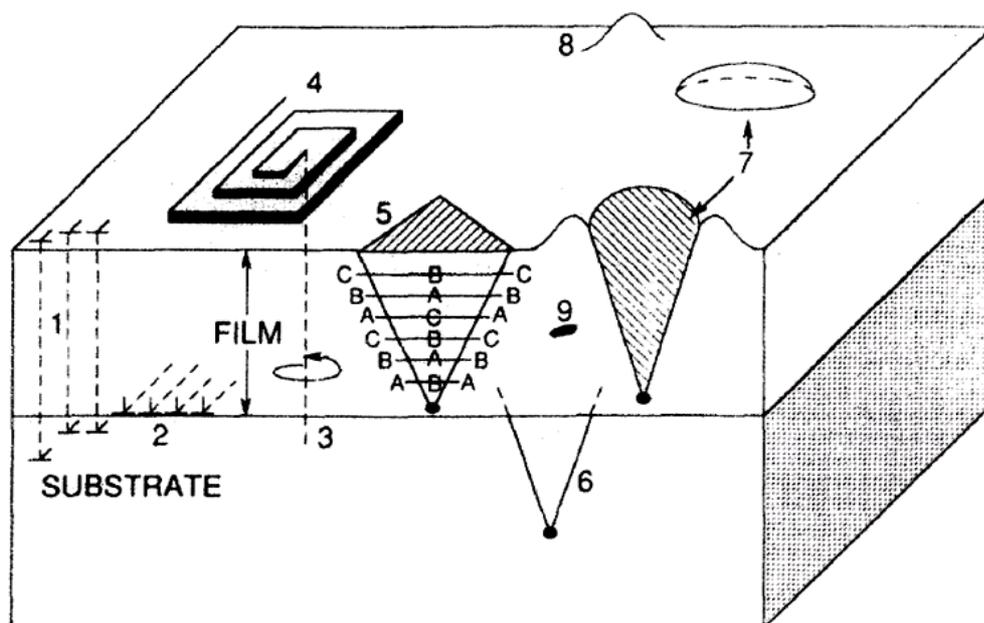
| crystalline properties  | GaN    | AlN    | InN    | Sapphire | 6H-SiC |
|---|--------|--------|--------|----------|--------|
| Lattice Parameter( $\text{\AA}$ )a                            | 3.186  | 3.114  | 3.5446 | 4.758    | 3.081  |
| Lattice Parameter( $\text{\AA}$ )c                            | 5.178  | 4.9792 | 5.7034 | 12.991   | 15.092 |
| Lattice Parameter( $\text{\AA}$ )c/a                          | 1.6252 | 1.6003 | 1.609  | 2.73     | 1.633  |
| Lattice mismatch with sapphire                                | 14.8%  | 12.5%  | 25.4%  | -        | 11.5%  |
| Lattice mismatch with SiC                                     | 3.3%   | 1.0%   | 14.0%  | -11.5%   | -      |
| Lattice mismatch with GaN                                     | -      | -2.40% | 10.60% | -14.80%  | -3.30% |
| Thermal expansion coefficient<br>( $\times 10^{-6} C^{-1}$ )a | 5.59   | 4.2    | 5.7    | 7.5      | 4.2    |
| Thermal expansion coefficient<br>( $\times 10^{-6} C^{-1}$ )c | 3.17   | 5.3    | 3.7    | 8.5      | 4.7    |

表 2-2

### 2.3.2 成核層與緩衝層缺陷

由表 2-2 得知，因為 sapphire 基板與氮化鎵之間的晶格常數不匹配達 -14.8% (如表 2-2)，為求得更好的氮化鎵磊晶品質，會先成長一層成核層 (nucleation layer)，再長成高達 3~4  $\mu\text{m}$  厚的無摻雜氮化鎵緩衝層 (barrier layer)，這麼做是為了減少磊晶層的缺陷 (defects)、粗糙度 (roughness)、阱 (trap) 與差排 (dislocation) 等，使 AlGaIn/GaN 介面有著最佳化之平整度及磊晶品質，相關缺陷如圖 2-3 所示。

## Crystal defects in epitaxial films



- |                                     |                                 |
|-------------------------------------|---------------------------------|
| 1, Threading edge dislocations;     | 6, stacking fault in substrate; |
| 2, interfacial misfit dislocations; | 7, oval defect;                 |
| 3, threading screw dislocation;     | 8, hillock;                     |
| 4, growth spiral;                   | 9, precipitate or void.         |
| 5, stacking fault in film;          |                                 |

圖 2-3[10]

成核層薄膜的表面結構受多種因素影響，其中影響較大的是基板溫度、基板表面粗糙度、真空室氣壓與薄膜的組織結構等。由於在沉積過程中入射原子的無規律性會使薄膜表面產生一定粗糙程度，隨後藉由緩衝層來降低表面的不平坦程度，

以電性元件而言，氮化鎵緩衝層的重點在於要具備低漏電，高阻值與低背景載子濃度，圖 2-3 所示之各種缺陷會成為導致電子電洞的再結合，是導致漏電的主要機制之一。而背景載子的濃度過高將使的緩衝層阻值下降，導致部分 source-drain 電流是由緩衝層通過而不是經由元件的通道，亦造成高介面電容（junction capacitance），影響元件高頻特性。上述兩種漏電機制無法由閘極控制。

### 2.3.3 AlGaIn layer

對氮化鎵鋁層而言，因其為提供二維電子氣濃度的主要來源，一般而言，鋁成份越高越能在氮化鎵緩衝層型成高濃度的二維電子氣，通道之載子濃度越高才能供大電流操作，這是高功率元件非常重要的指標。為此，設計 AlGaIn 層會考量將 Al 的成分定在 0.3~0.4 之間，鋁成份太高會有結晶塊產生，也會有應力釋放的問題。

#### 極化效應

AlGaIn/GaN 介面的極化效應分為兩種，一是由晶格不匹配的應力所產生之壓電極化效應，二是因為三族金屬（鋁、鎵、銦）與氮所產生之鍵結有著很強的離子性，導致自發極化。上述兩種極化效應是形成二維電子氣的主要原因。

#### 調制摻雜 (modulation doping)

在早期應用砷化鎵材料之 HEMTs，調制摻雜是為求得更佳之二維電子氣濃度。但對於氮化鎵材料而言，極化效應所產生載子濃度已足夠取代調制摻雜，也因少了調制摻雜使得雜質散射 (impurity scattering) 效應減低，有效的提升電子遷移率。另外，modulation doping 也將影響著與閘極之蕭斯基接觸與源極汲極之歐姆接觸。

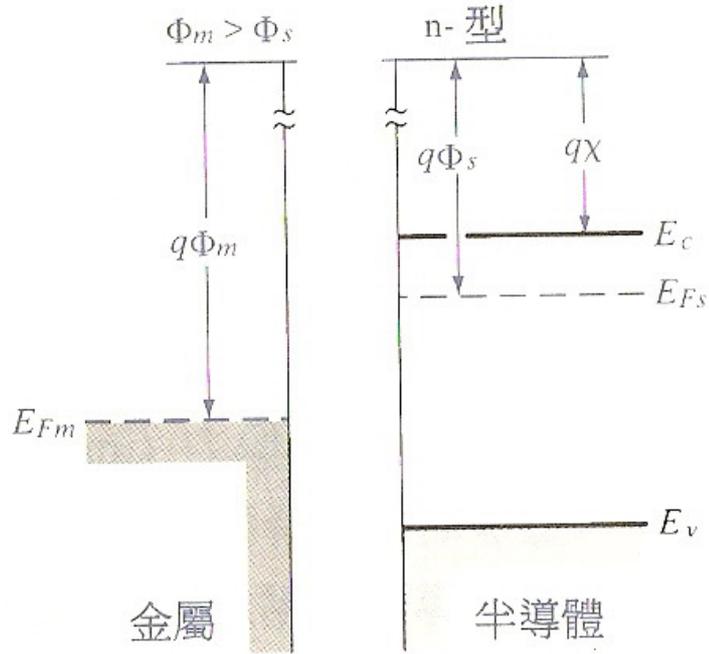
### 2.3.4 金屬-半導體界面[6]

當需要作高速整流時，金屬-半導體界面特別有用，也就是蕭斯基接觸 (Schottky contact)；另外也要能夠對半導體形成非整流接觸，即所謂歐姆接觸 (Ohmic contact) 以下分別對蕭斯基接觸與歐姆接觸的運作機制加以說明。

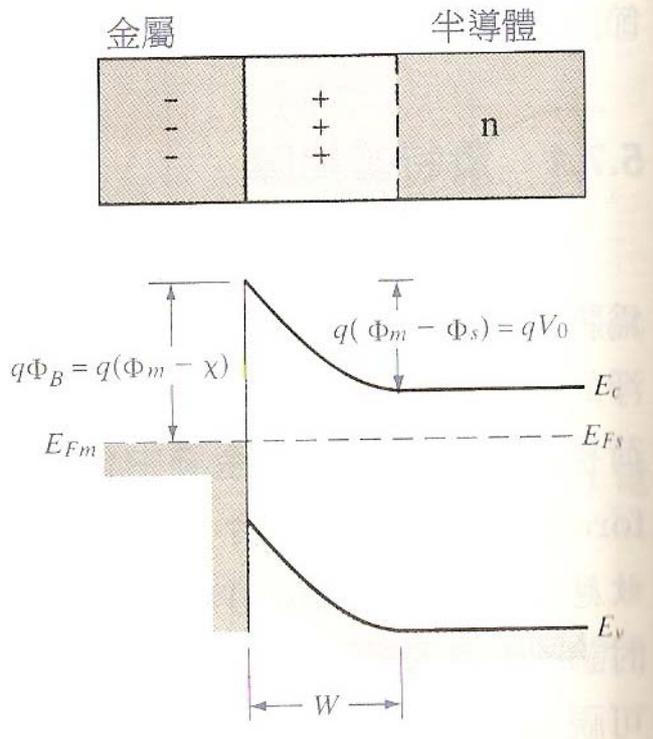
#### 蕭斯基接觸-閘極 (gate)

當一個功函數  $q\phi_m$  的金屬與功函數  $q\phi_s$  的半導體介面接觸將會發生電荷轉換

至費米能階對準，如圖 2-4。



(a)



(b)

圖 2-4

(a) 連結前能帶圖；(b) 連結後能帶圖

能量  $\phi$  為該材料的功函數，以  $q\phi$  來代表電子要脫離該材料所需之最小能量。根據圖 2-4(a)，在金屬與半導體尚未接觸之前，假定  $\phi_m$  大於  $\phi_s$ ，半導體的費米能階高於金屬費米能階。

金屬與半導體接面接觸時，費米能階漸趨一致，半導體費米能階的電子之能量須降低，亦即其靜電位提升，在寬度  $W$  的空乏區電場與能帶彎曲類似二極體 P-N 接面，如圖 2-4(b)，半導體導電帶電子進入金屬的淨電障  $V_0 = \phi_m - \phi_s$  (稱為平衡接觸電位)，電子從金屬進入半導體的能障  $\phi_b = \phi_m - \chi$  ( $\chi$  是半導體導電帶能階至真空能階的位能差)，平衡接觸電位  $V_0$  會隨著順向偏壓與逆向偏壓而降低或升高。

當我們施以一個順向偏壓  $V$ ，其金屬-半導體接面能障圖變化如圖 2-5。

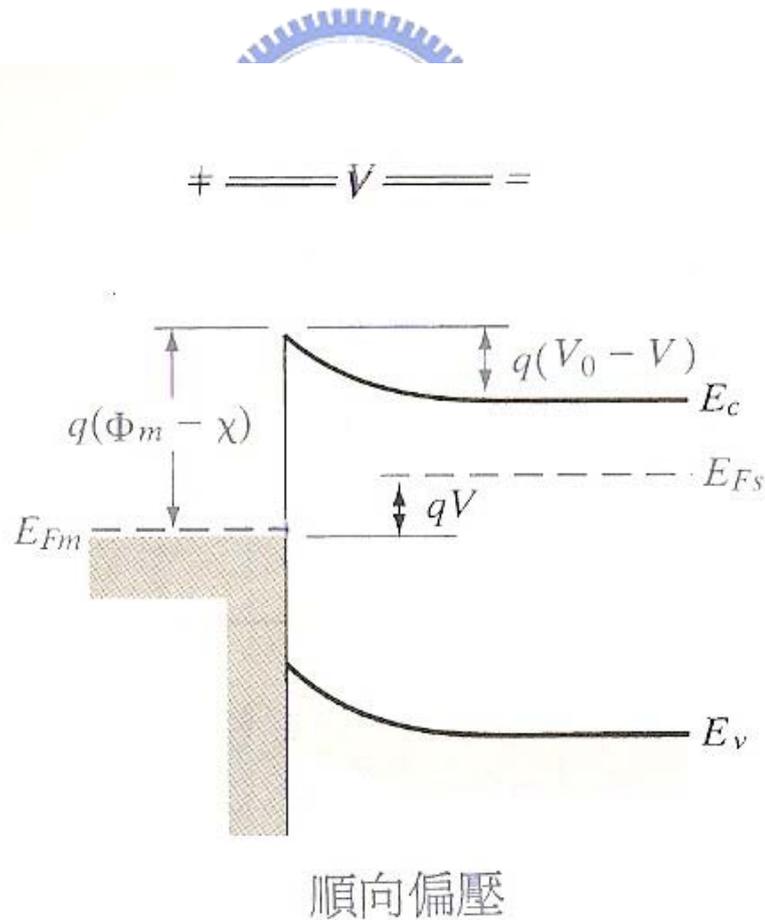


圖 2-5

我們可以看到半導體端的蕭特基能障接觸電位 $V_0$ 降低 $V$ ，致使半導體導電帶電子易於跨過該能障至金屬端產生導通。

而當加一逆向偏壓 $V_r$ ，能障增加至 $V_0 + V_r$ ，另從半導體流向金屬的電子可以忽略，如圖 2-6。

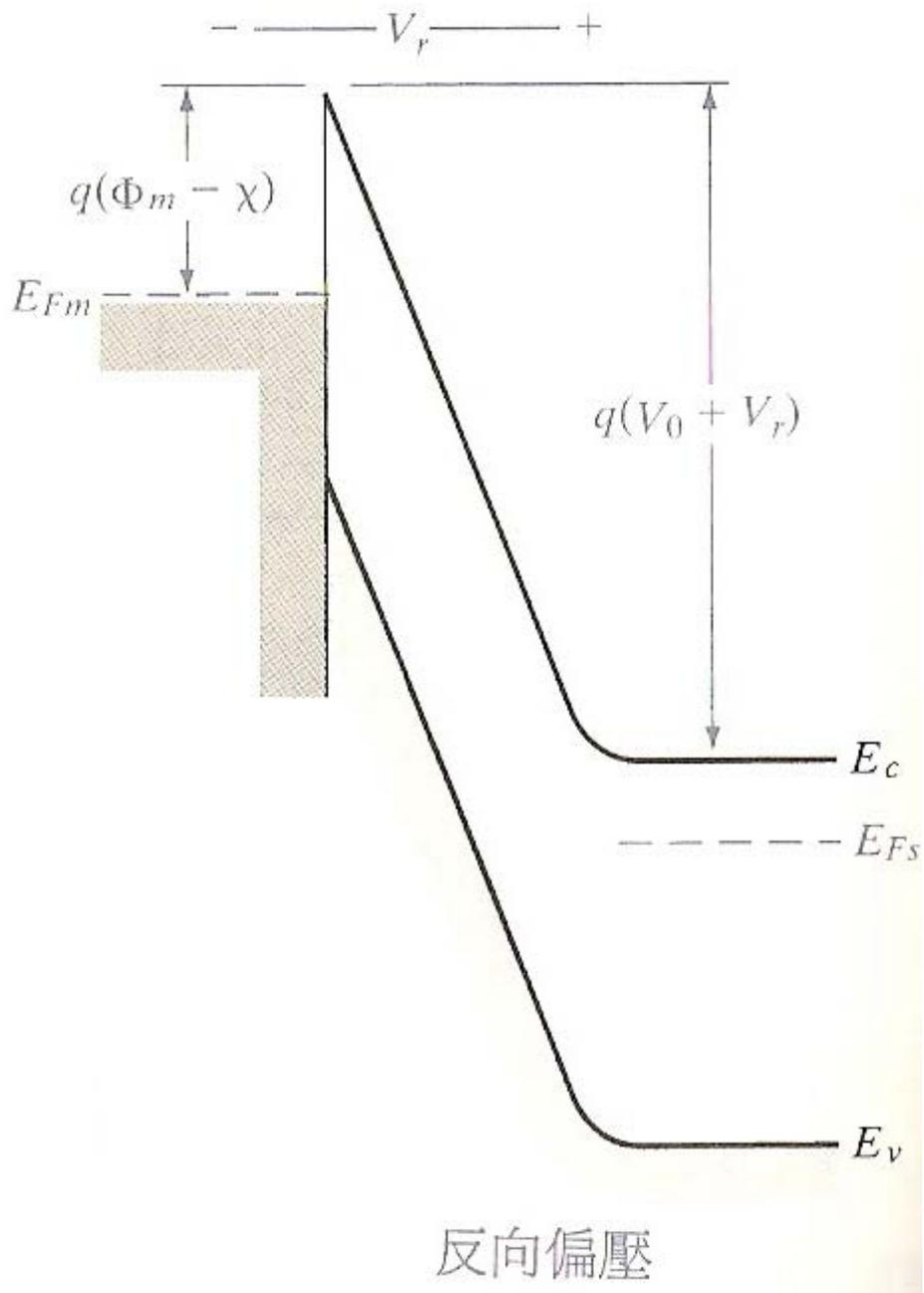
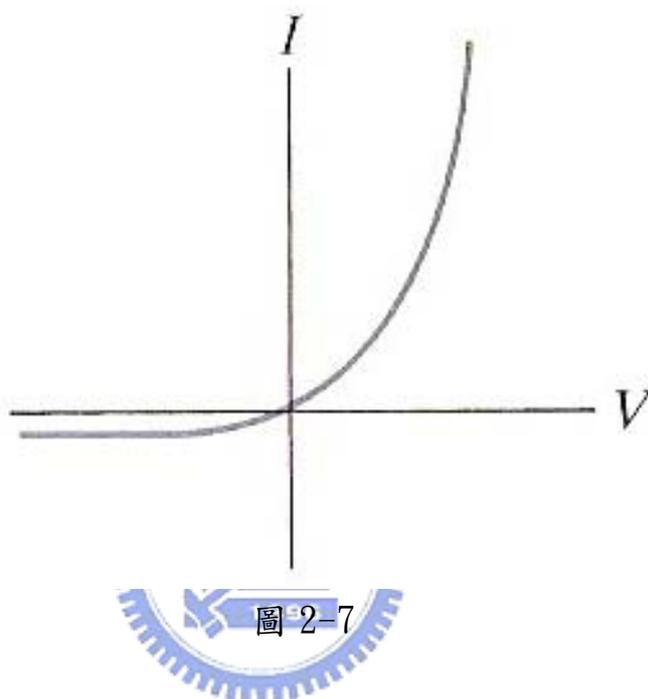


圖 2-6

綜上所述即為典型產生蕭特基能障的原理，並產生如同二極體 I-V 曲線（如圖 2-7）。



### 歐姆接觸-汲極與源極 (drain and source)

歐姆性質的金半接面在 HEMTs 元件中是必要的，它不管在順偏壓或是逆偏壓的狀況下，都能具有優良線性特性的 I-V 曲線，也就是形成小電阻的接面，才不會對信號進行整流動作。

形成歐姆性質的金半接面所須的必要條件為當金屬與半導體形成接面時，半導體端是藉由多數載子的移動來對齊費米能階，而實際的方法是在要形成歐姆接面的半導體區進行高度摻雜，介面處雖有能障但空乏區過小，導致載子直接穿越能障，圖 2-8(a)(b)分別說明了 n 型與 p 型半導體形成歐姆接觸之能障圖。

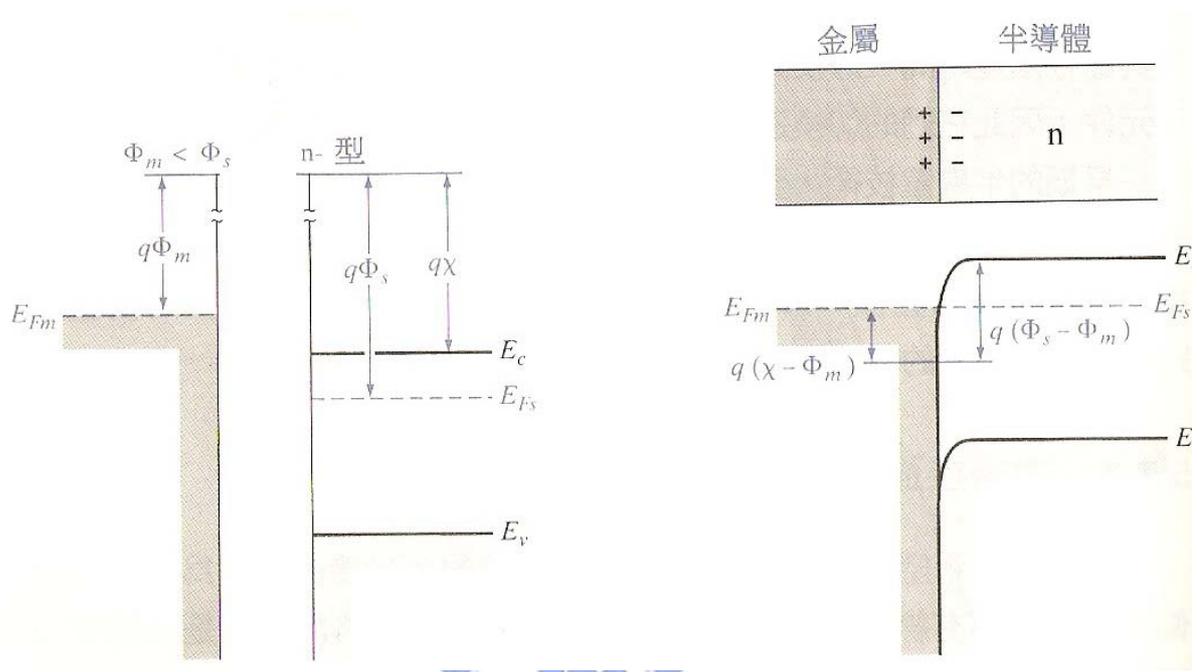


圖 2-8(a)

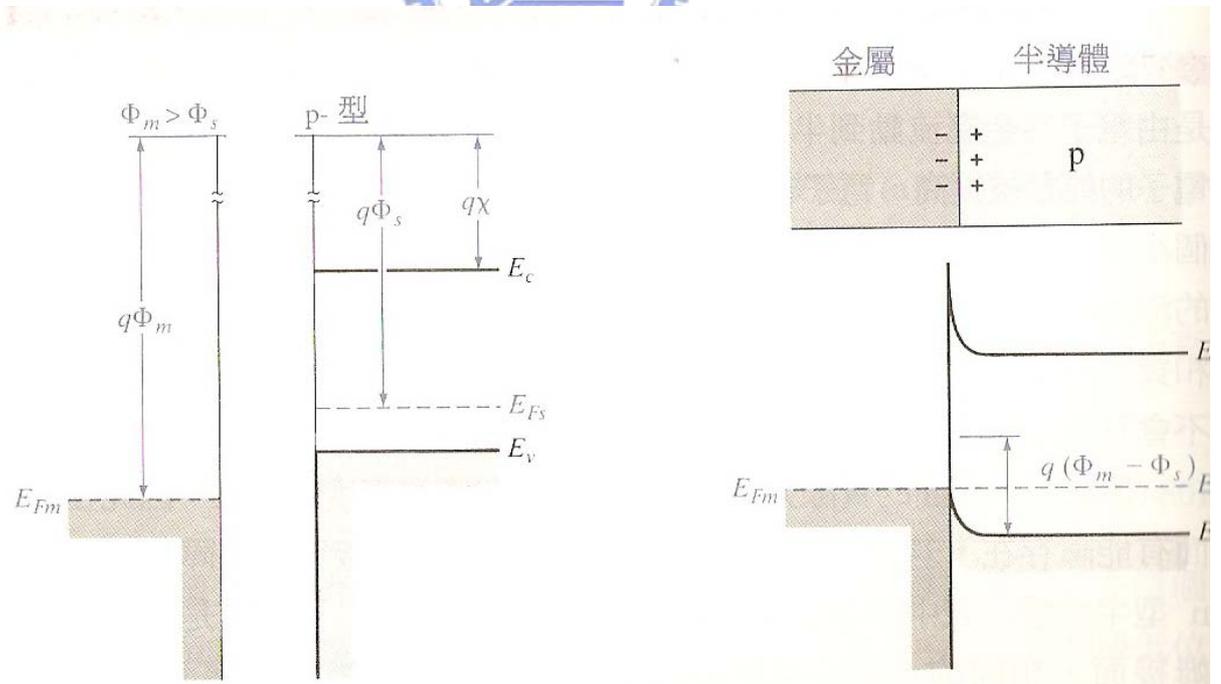


圖 2-8(b)

### 2.3.5 負載線(load line)原理

現在我們來討論電晶體兩種最基本的電路特性—切換與放大，以 HEMTs 元件來說是屬壓控元件，HEMTs 元件是一種三端的電晶體，drain 與 source 間的電流是由 gate 端很小的電壓變化來控制，另一種雙載子接面電晶體 (bipolar junction transistor, BJT) 則是由 gate 端很小的電流變化來控制控制其他兩端的電流輸出。就是這種切換及放大原理讓我們可以放大一個小訊號，亦或是在開或關之間切換，以我們這次實驗樣本來說，GaN HEMTs 主要是利用其放大小訊號的功能。

#### 2.3.5.1 負載線

首先我們先看圖 2-9，為一元件與 DC 電源及電阻串聯之簡單電路，隨即產生固定電流  $i_D$  與固定電壓  $v_D$ ，我們列出這這個迴路方程式如下：

$$E = i_D R + v_D \quad (2-1)$$

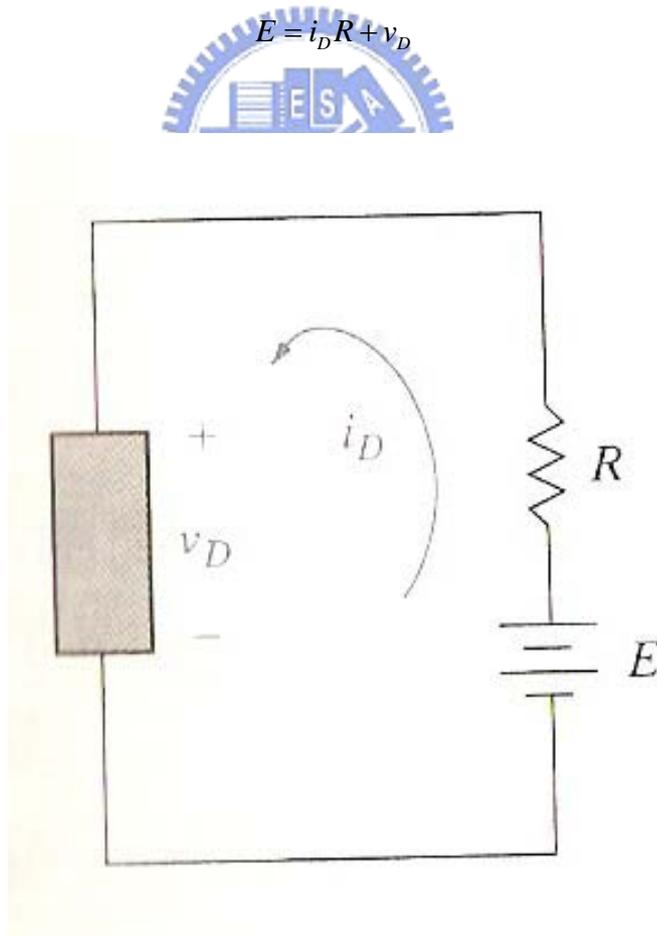


圖 2-9

另外我們假設該元件具有非線性的 I-V 特性曲線 (如圖 2-10)，一般而言，這種特性曲線都是藉由特性曲線掃描機量測所建立，如 HP 4145 或 Agilent 4156。

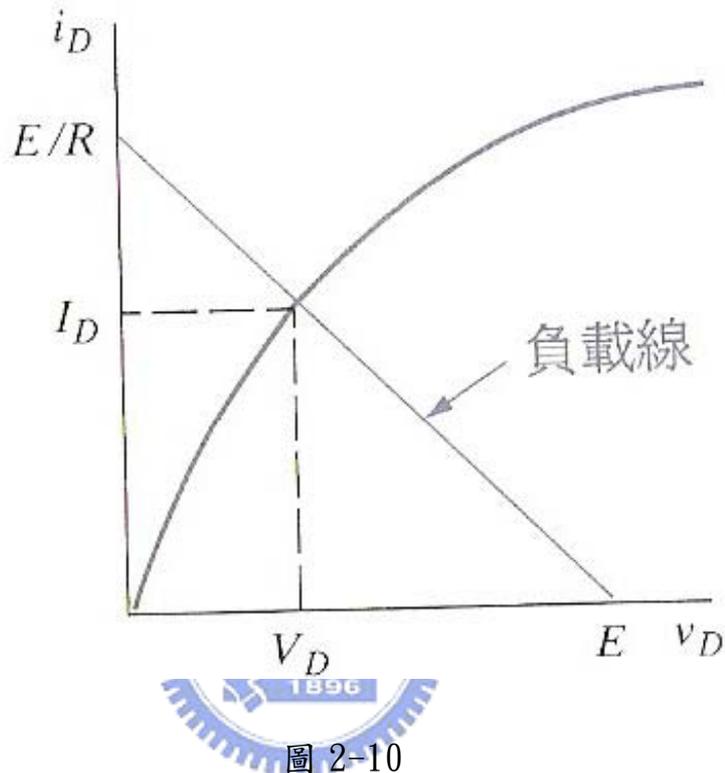


圖 2-10

我們由圖 2-10 得到該元件 I-V 特性曲線方程式如下：

$$i_D = f(v_D) \quad (2-2)$$

當然我們可以用 2-1 式與 2-2 式解聯立方程式而得其解，但因 2-2 式是一條不規則曲線圖形，我們宜將 2-1 式之圖形重疊於 I-V 特性曲線圖形上方便求其交點  $I_D$  與  $V_D$ ，也就是元件之偏壓及偏壓電流。

### 2.3.5.2 訊號放大原理

這裡我們僅就壓控元件來討論，現在我們將圖 2-9 中的元件增加一控制偏壓  $v_G$  (如圖 2-11)，偏壓  $v_G$  也就是我們說的閘極偏壓，我們將欲放大之訊號源由此閘極端輸入，並藉由  $v_D$  的放大動作形成輸出訊號。

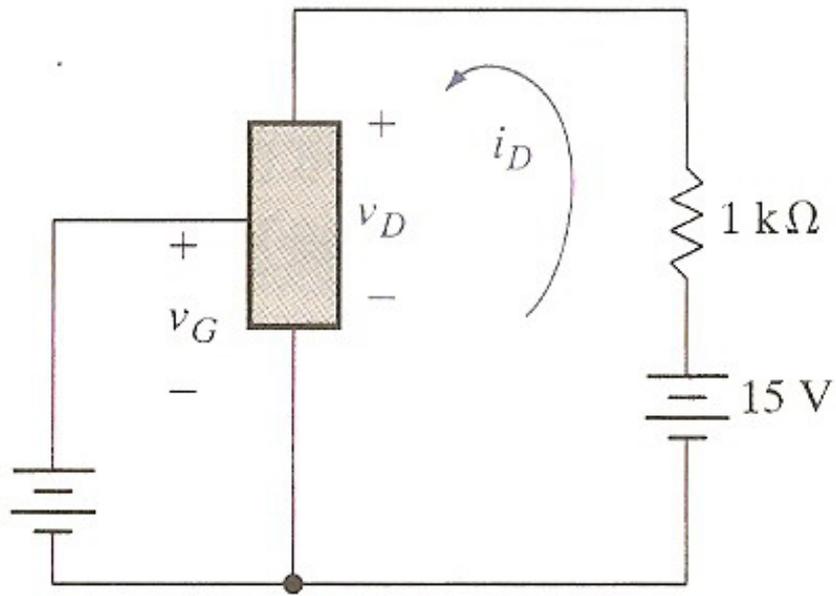
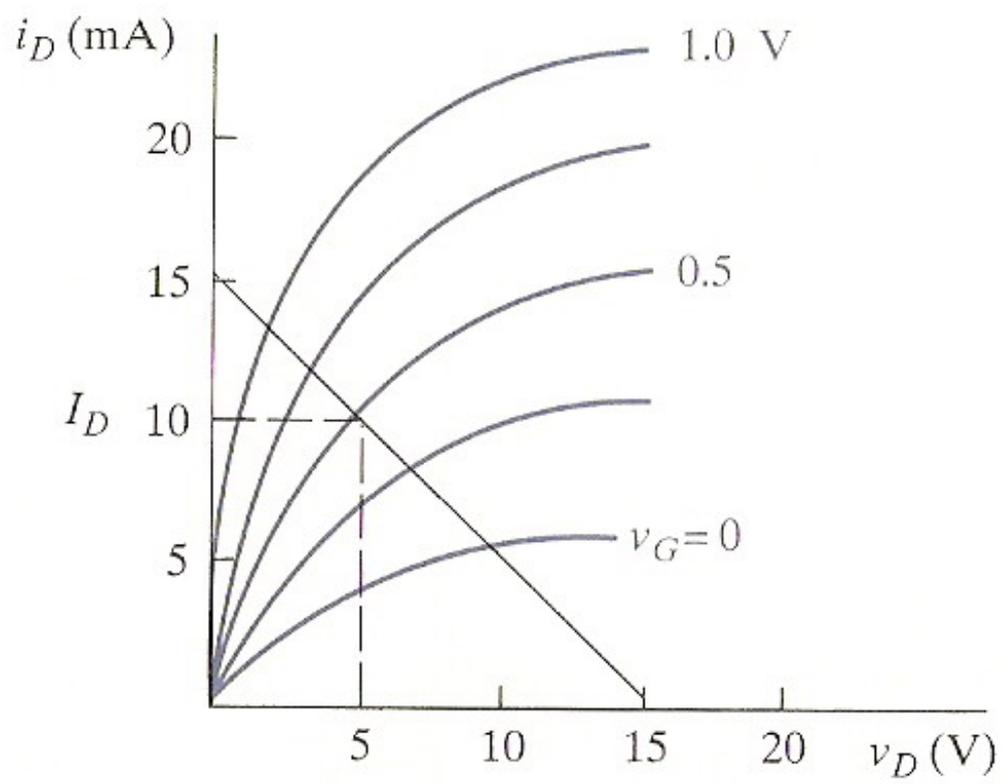


圖 2-11

元件藉著閘極偏壓的移動來變化其 I-V 特性曲線，我們將 2-1 式的負載線方程式與新建立的 I-V 特性曲線建立在同一座標軸上（如圖 2-12），我們可以看到當  $v_G$  值變動 0.5V 時， $v_D$  變動約 5V，增益 (gain) 為  $5/0.5=10$ ，I-V 特性曲線的間隔越固定，越能產生不失真之放大訊號，這也是 HEMTs 元件最主要的功能。

這裡有一點我們必須要注意，無論閘極電壓  $v_G$  如何變化，聯立解偏壓  $V_D$  與偏壓電流  $I_D$  永遠皆由 2-1 式迴路方程式來求其解。



### 2.3.6 field-plate

對於軍規的元件來說，性能與可靠度須兼備，「field-plate」是一個能有效提高可靠度之方式，元件在長時間的偏壓狀況下要先能保有良好的DC特性，方能在射頻狀況下也有正常表現，為了提高元件的穩定性，我們必須提高閘級與汲級間的崩潰電壓，一種方法為加長閘極與汲極間距，但此舉同時提升 $R_D$ 而降低了元件功率表現故不採用；另一種為使用「field plate」結構，這種簡單且直接的方法提升了有效閘級的長度，確實降低熱電子與漏電流效應，我們先來探討其工作原理，一般「field plate」結構如圖 2-13。

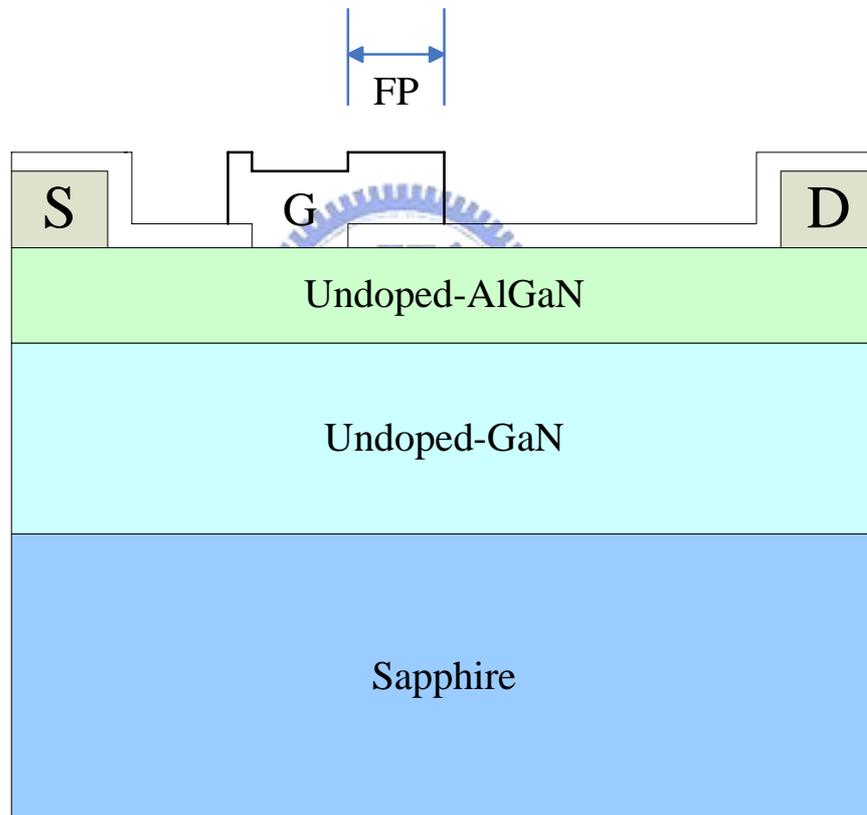


圖 2-13

元件衰退的原因有一部分來自於電流通過，會在覆蓋層 (passivation) 或 AlGaIn 層產生熱電子 (hot carrier)，它會對通道電子產生排斥，進而使其載子濃度下降產生空乏，電流與功率增益 (gain) 亦隨之下降，而「field plate」結構延伸了閘極長度，使閘極偏壓能夠有效的驅散覆蓋層或 AlGaIn 層的熱電子，這是優點之一。

### 2.3.6.1 “熱” 電子

當電子通過源極 (source) 到汲極 (drain) 間的通道，在閘極控制區因為電位能的損耗而獲取動能，這就是所謂的“熱”電子。少數的電子能量大到足以克服通道與覆蓋層 (passivation) 或 AlGa<sub>N</sub> 層的位能障，有一些熱電子可能穿過 AlGa<sub>N</sub> 層並注入閘極成為閘極漏電流，有些則陷住於覆蓋層或 AlGa<sub>N</sub> 層，導致閘極臨界電壓  $V_T$  的提升。

### 2.3.6.2 抑制閘極漏電流[11]

在 2004 年由 A. Chini 等人所提出的研究發現中表示，「field-plate」的確能夠有效的抑制閘極漏電流，我們首先來看他們的樣本結構(圖 2-14)。

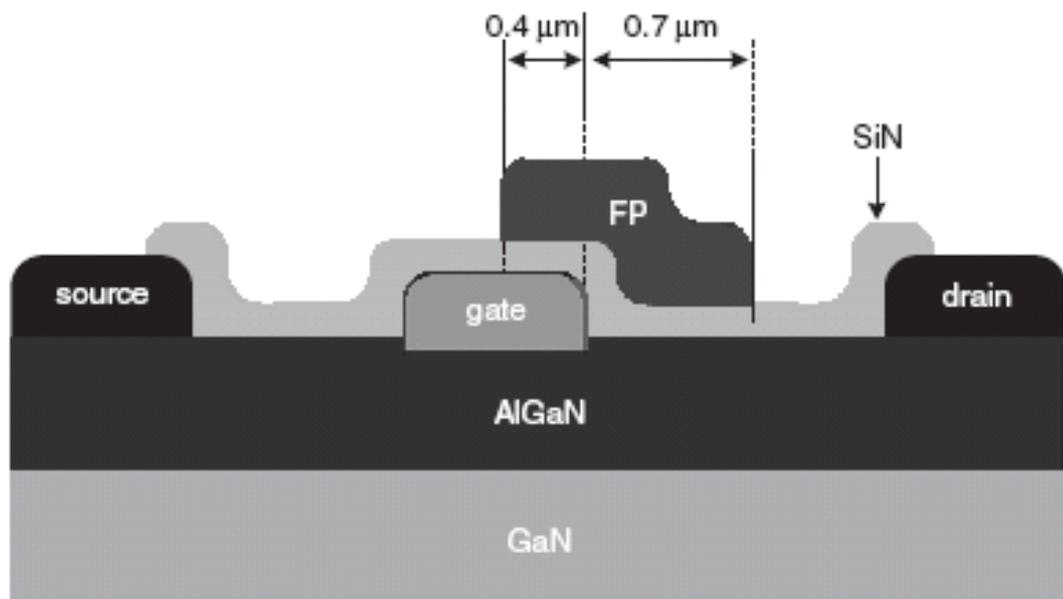


圖 2-14

從這個結構中我們可以看到，「field-plate」是一個被提升位於元件頂端的第二閘極，其中向汲極延伸  $0.7 \mu\text{m}$ ，向源極延伸  $0.4 \mu\text{m}$ ，再來看其量測結果 (如圖 2-15)。

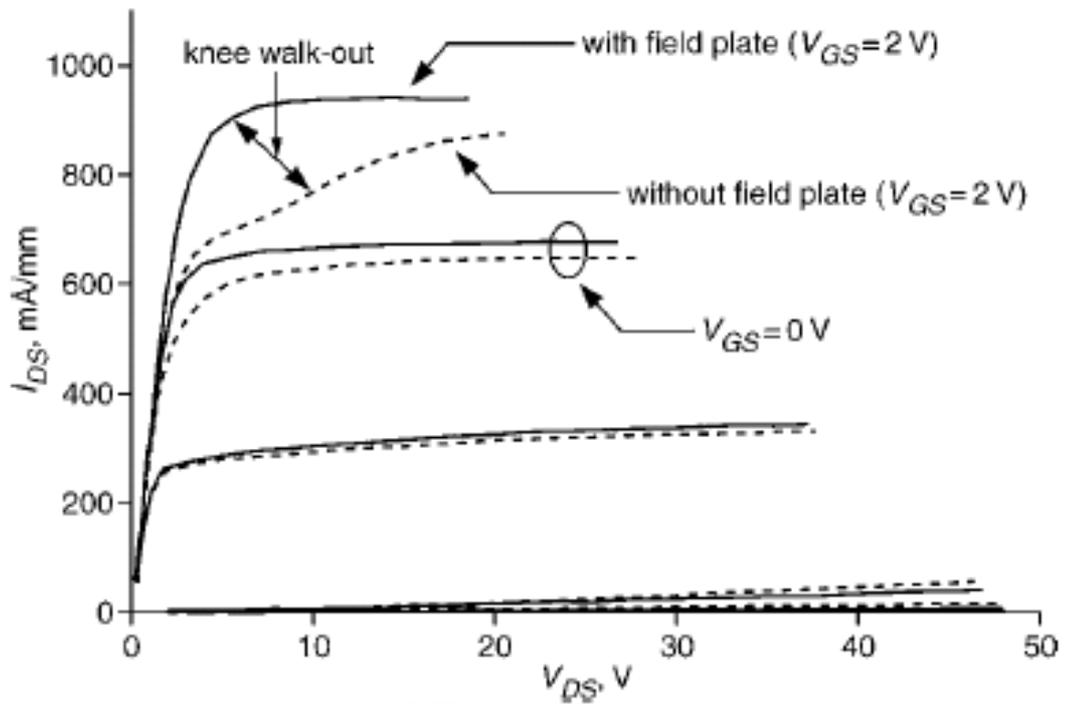


圖 2-15

未具備「field-plate」結構的元件在  $V_G=2V$  時產生了 knee walk-out 的現象；相對已具「field-plate」結構的元件，由於閘極漏電流的減少，使元件擁有更佳的  $I_d-V_{ds}$  特性曲線。

### 2.3.6.3 重建通道的電場強度分布狀況[12]

「field-plate」另一重要的功能為重建通道的電場強度分布狀況，它降低了閘極（靠汲極端）的電場峰值，這樣的好處是提高該元件之崩潰電壓（breakdown voltage）且降低因高電場所帶來的捕捉電子效應，功率密度也可藉以提升，在 2006 年由 Vassil Palankovski 等人所提出研究中指出具備不同長度之「field-plate」通道的電場強度分布情形，樣本結構如圖 2-16 所示。

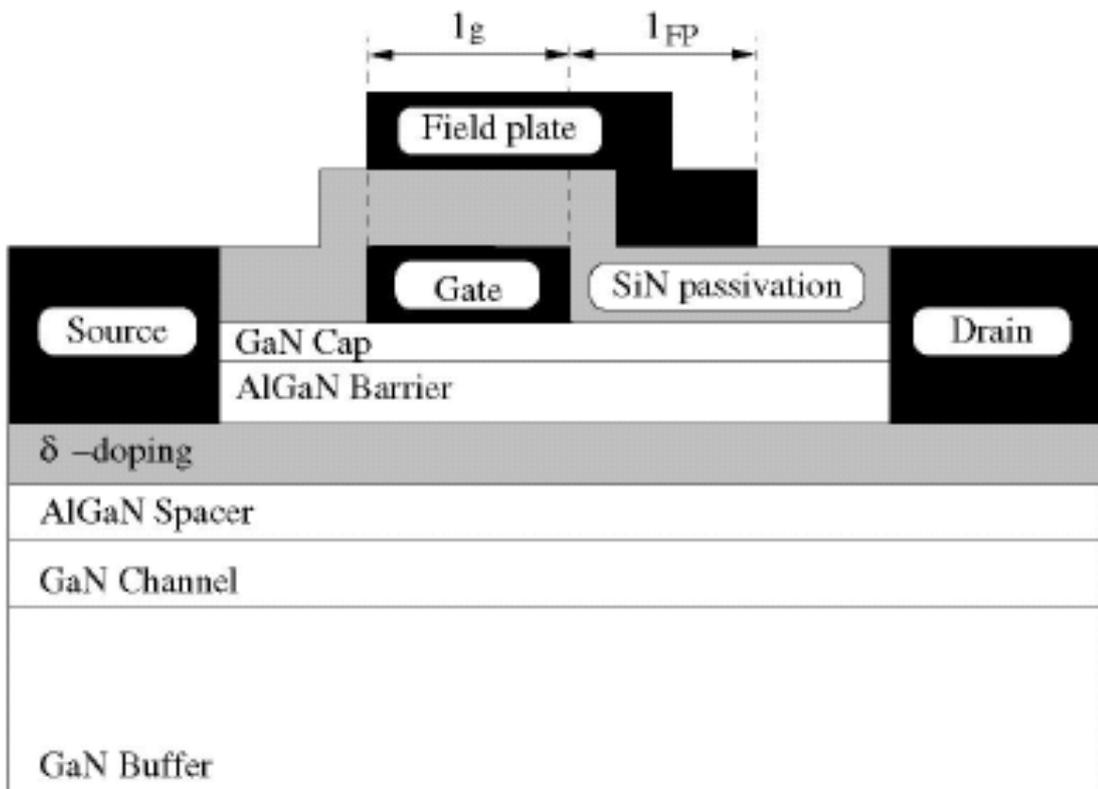


圖 2-16

該研究藉由程式模擬「field-plate」所呈現出電場分佈的情形，所模擬出來的結果如圖 2-17，該結果顯示，「field-plate」能有效降低閘極所承受的峰值電壓。

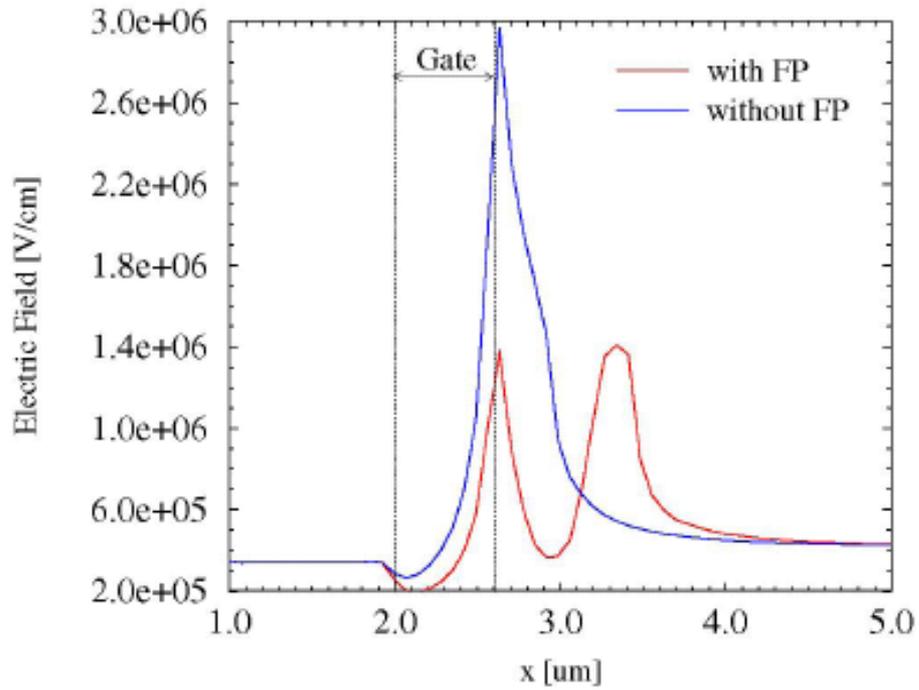


圖 2-17 ( $l_g = 600nm$ ,  $V_{DS} = 7V$ ,  $V_{GS} = 0V$ )

但是「field-plate」的長度並非越長越好，越長的「field-plate」會提升閘極到汲極間（gate to drain）的電容效應，導致負米勒回授（negative Miller feedback），這會使電流增益與功率增益的截止頻率降低；另外隨著「field-plate」越接近汲極將會提升「field-plate」靠汲極那一端的端點電場強度，進而使崩潰電壓降低。



### 三、樣本簡介

#### 3.1 樣本結構

圖 3-1(a), (b), (c) 分別為樣本-1 至樣本-3，是我們本次執行直流測試所使用之三種元件的樣本結構，靠汲極端並覆蓋於 SiN 覆蓋層上的閘極就是 field-plate，長度  $L_{FP}$ ，由圖 3-1(b, c) 得知  $L_{FP}$  之值為  $1\ \mu\text{m}$ ，閘極長度 ( $L_g$ ) 與閘極-汲極長度 ( $L_{gd}$ ) 分別為  $1\ \mu\text{m}$  及  $3.5\ \mu\text{m}$ 。基板材料採用藍寶石 (sapphire) 基板，利用金屬有機化學氣相沉積 (metal organic chemical vapor deposition) 形成未摻雜的 GaN-AlGaN 的異質結構

(heterostructure)，GaN 層厚度為  $2\ \mu\text{m}$ ，AlGaN 層厚度為 30nm 且其鋁成份含量 30%，然後以電子束蒸鍍 (electron beam evaporation) 與快速熱退火 (rapid thermal annealing) 方式沉積 Ti-Al-Ni-Au 合金形成源極汲極歐姆接觸，樣本-1 立即濺鍍 Ni-Au 合金完成閘極蕭基接觸，再用電漿加強式化學氣相沉積 (plasma-enhanced chemical vapor deposition) 完成 SiN 覆蓋層。

樣本-2 結構的元件在閘極製程上跟樣本-1 結構的元件最大之不同點在於樣本-2 在完成歐姆接觸製作後，立即以電漿加強式化學氣相沉積完成 SiN 覆蓋層，隨後利用  $\text{SF}_6/\text{O}_2$  進行反應式離子蝕刻形成閘極開口，最後濺鍍 Ni-Au 合金完成閘極蕭基接觸，是故，樣本-2 結構的元件之 AlGaN 層與閘極接觸的地方有經歷蝕刻製程，樣本-1 結構的元件則無。

樣本-3 是為了增進通道品質與閘極蕭基接觸特性所衍生出來的結構，它在完成樣本-1 後直接覆蓋一閘極金屬於原閘極上形成「field-plate」，免除樣本-2 之 AlGaN 層與閘極接觸的地方所經歷蝕刻製程，也是本實驗中可靠度最高之樣本。

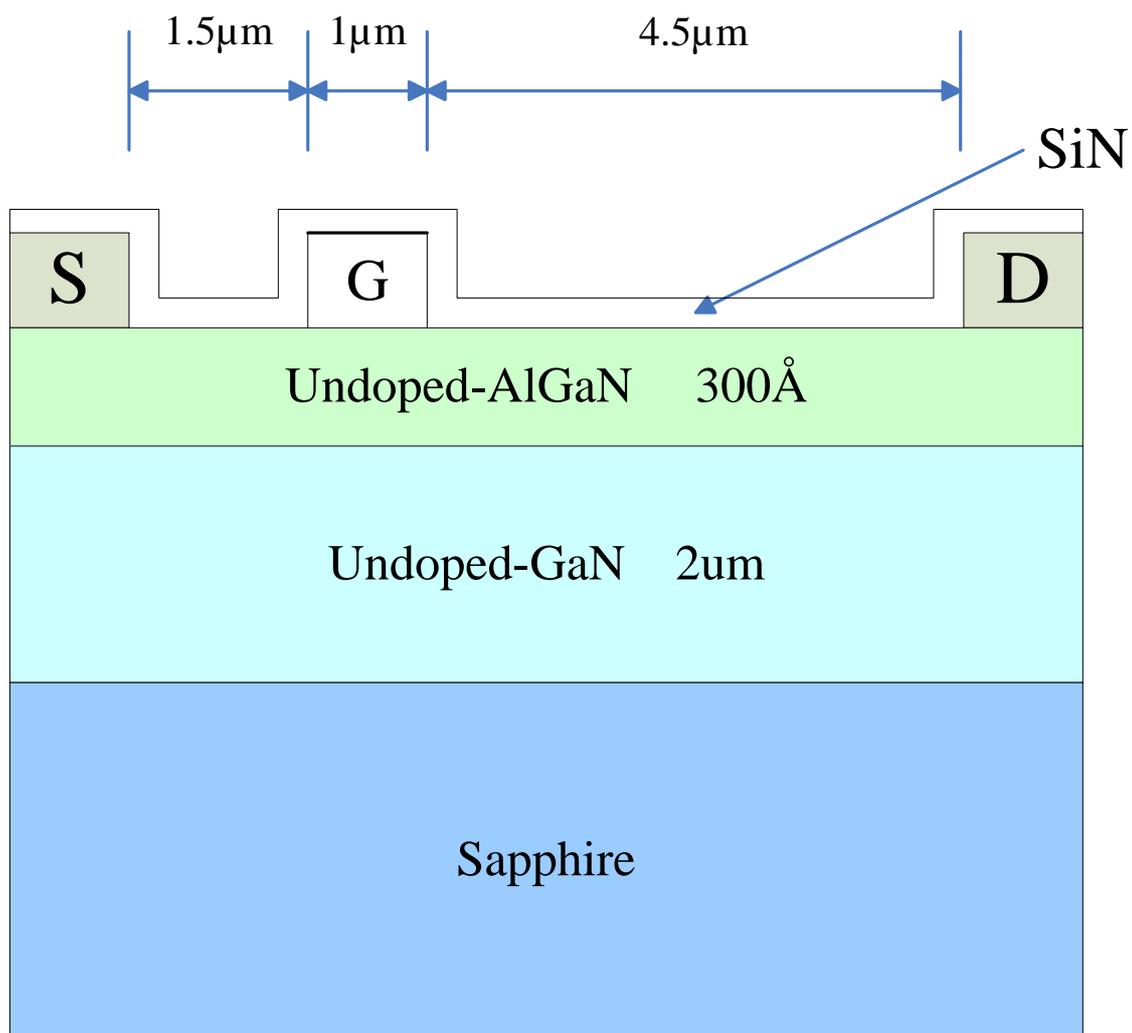


圖 3-1(a)  
 樣本-1(without FP)

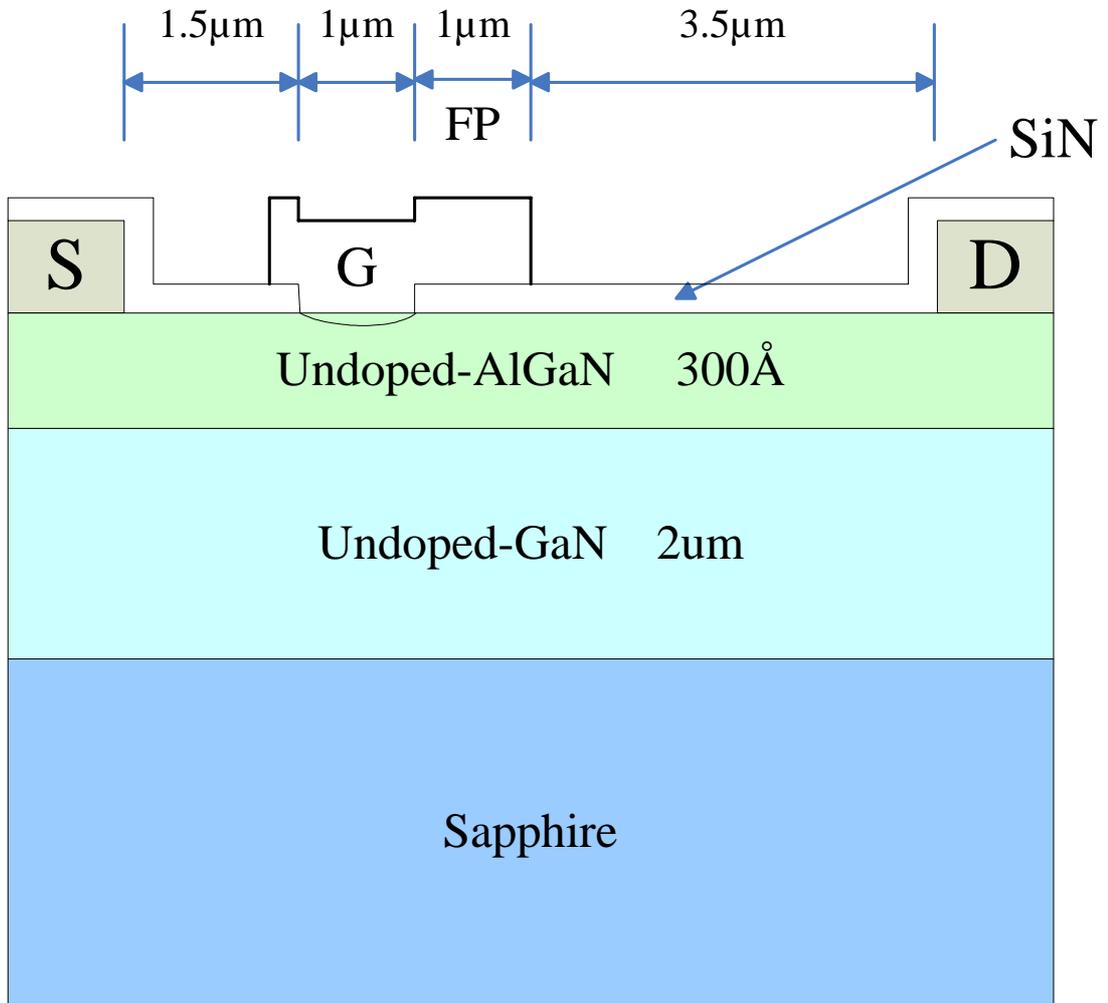


圖 3-1(b)  
 樣本-2(with FP)

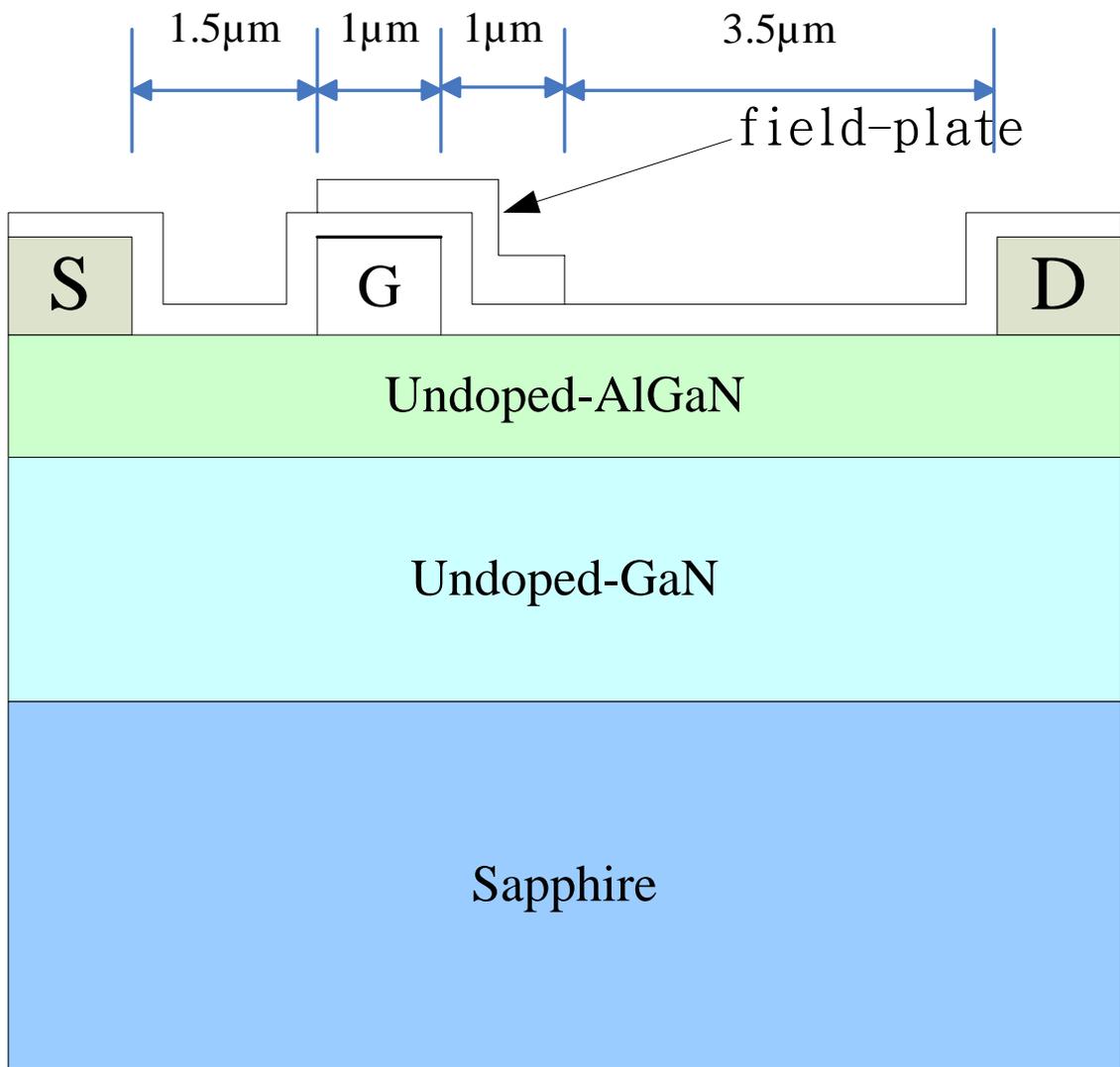


圖 3-1(c)

樣本-3(with FP)

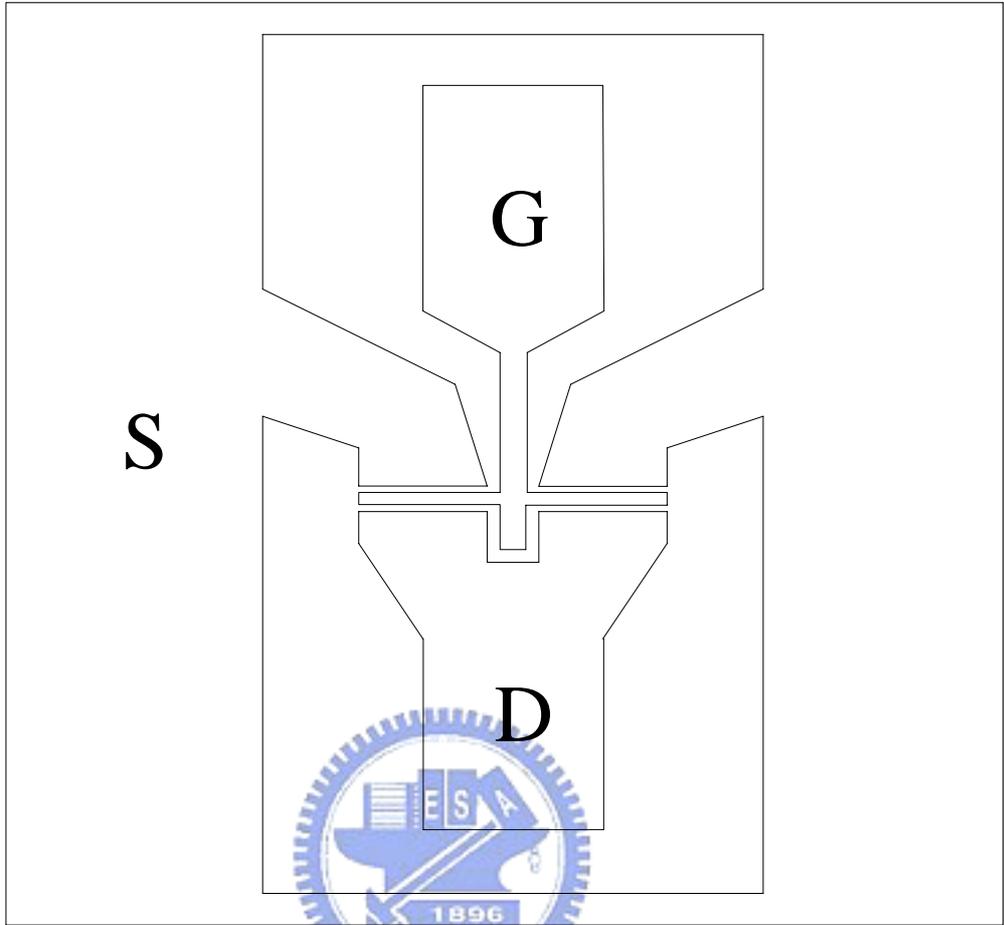


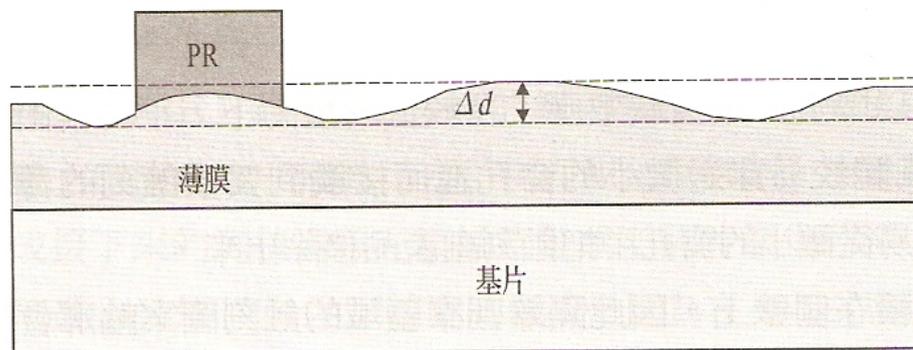
圖 3-2 樣本外觀

### 3.2 過蝕刻 (over etch) [13]

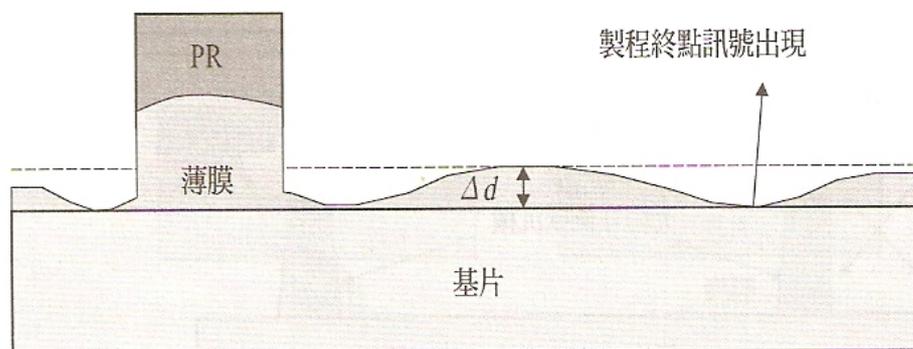
在蝕刻薄膜時，晶圓內的蝕刻速率與薄膜厚度並不完全均勻，故當大部分的 SiN 薄膜已經被蝕刻移除後，還會留下少部分剩餘的 SiN 層待蝕刻，蝕刻大部分的 SiN 薄膜的過程稱為主蝕刻 (main etch)，而蝕刻少部分剩餘的 SiN 層就稱為過蝕刻 (over etch)，因此，過蝕刻的過程將或多或少減少閘極處 AlGaIn 層的厚度並產生 damage，也是樣本-2 通道電流  $I_d$  衰減之主因。

圖 3-3 為過蝕刻示意圖， $\Delta d$  是因為非均勻所造成的薄膜厚度變化， $\Delta d'$  是基片厚度損失的最大值。

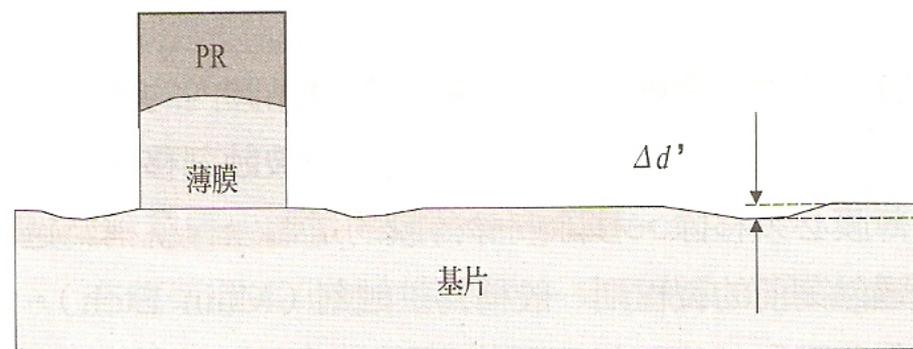




開始主蝕刻



過度蝕刻之前



過度蝕刻之後

圖 3-3

## 四、實驗

### 4.1 實驗目的

我們知道 HEMT 元件大多應用於射頻環境下，但射頻方面要有優良表現則其前提是具備良好的直流特性，故就三種尺寸相同、閘極結構不同的元件作直流測試（元件之結構與外觀已於第三章中簡介）。

樣本-1 與樣本-2 執行連續 12 小時測試，4.4 節中將樣本-1 與樣本-2 實驗數據做分析討論，比較元件具備「field-plate」與否之優缺點，最後對樣本-3 做長達 100 小時的 DC 測試（樣本-3 之「field-plate」結構為樣本-2 的改良型），並於 4.5 節分析其數據。

### 4.2 實驗設備

本實驗使用 HP 4145B Semiconductor Parameter Analyzers（如圖 4-1）即時量測元件之 I-V 特性曲線等性能狀態；使用 Agilent 3631A 80W 三輸出電源供應器（如圖 4-2）來提供長時間穩定的偏壓狀態；另須一整合探針與顯微鏡之元件載台（Cascade Microtech Microchamber Probestation，如圖 4-3）將上述兩項裝備所提供之偏壓正確穩固的施加於待測元件上。



圖 4-1



圖 4-2

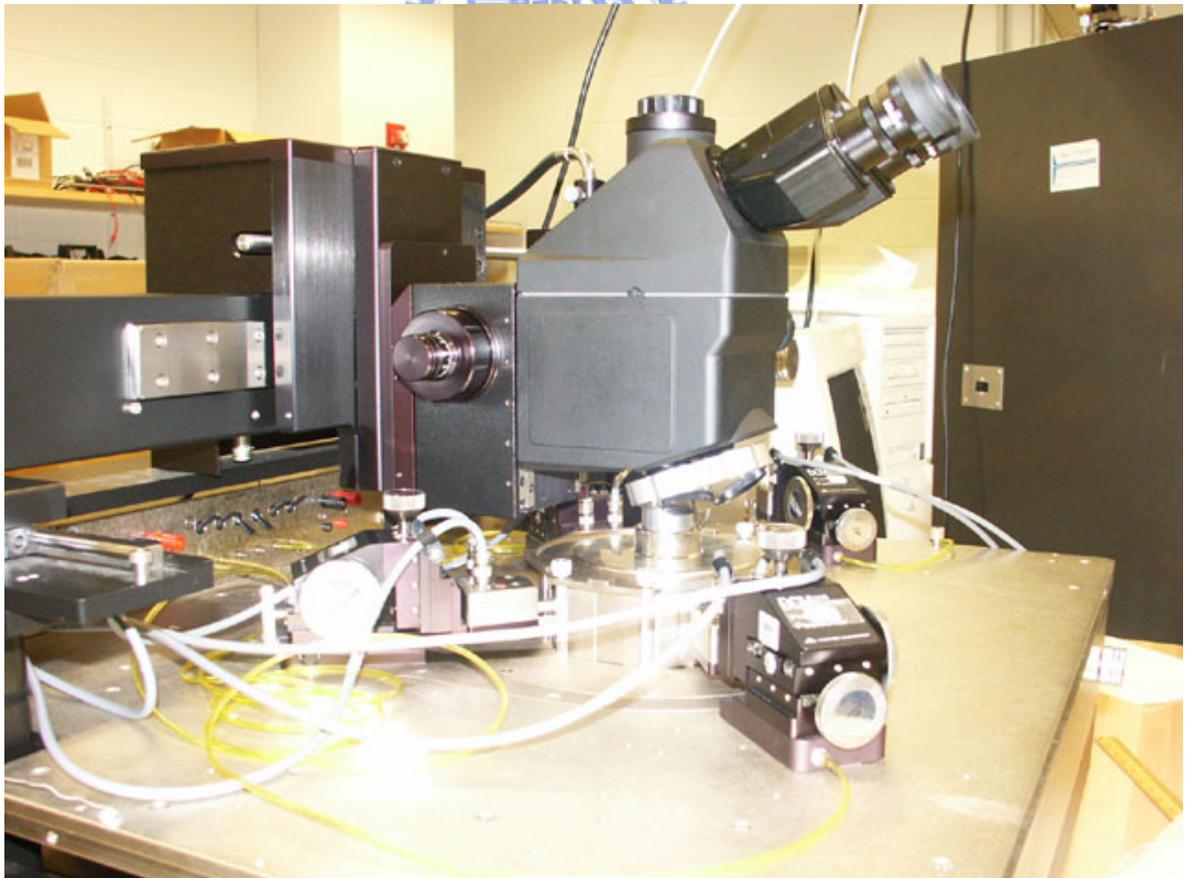


圖 4-3

### 4.3 實驗步驟

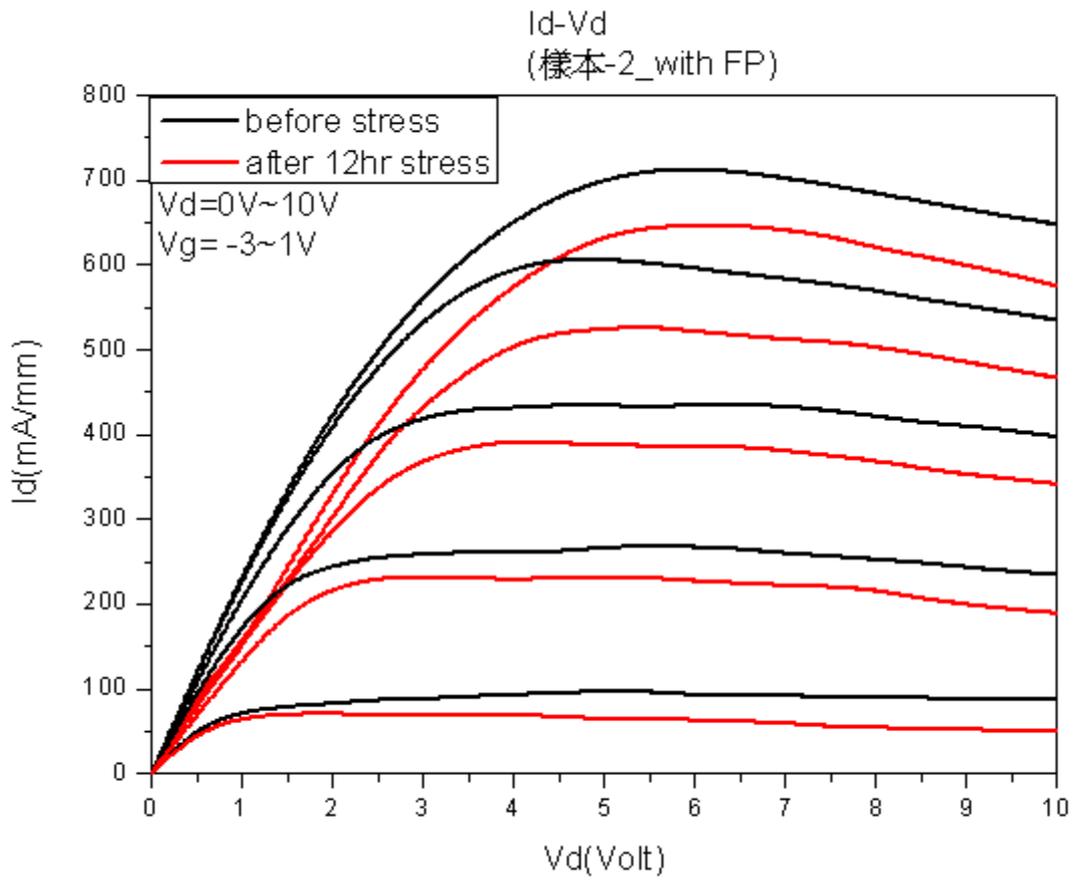
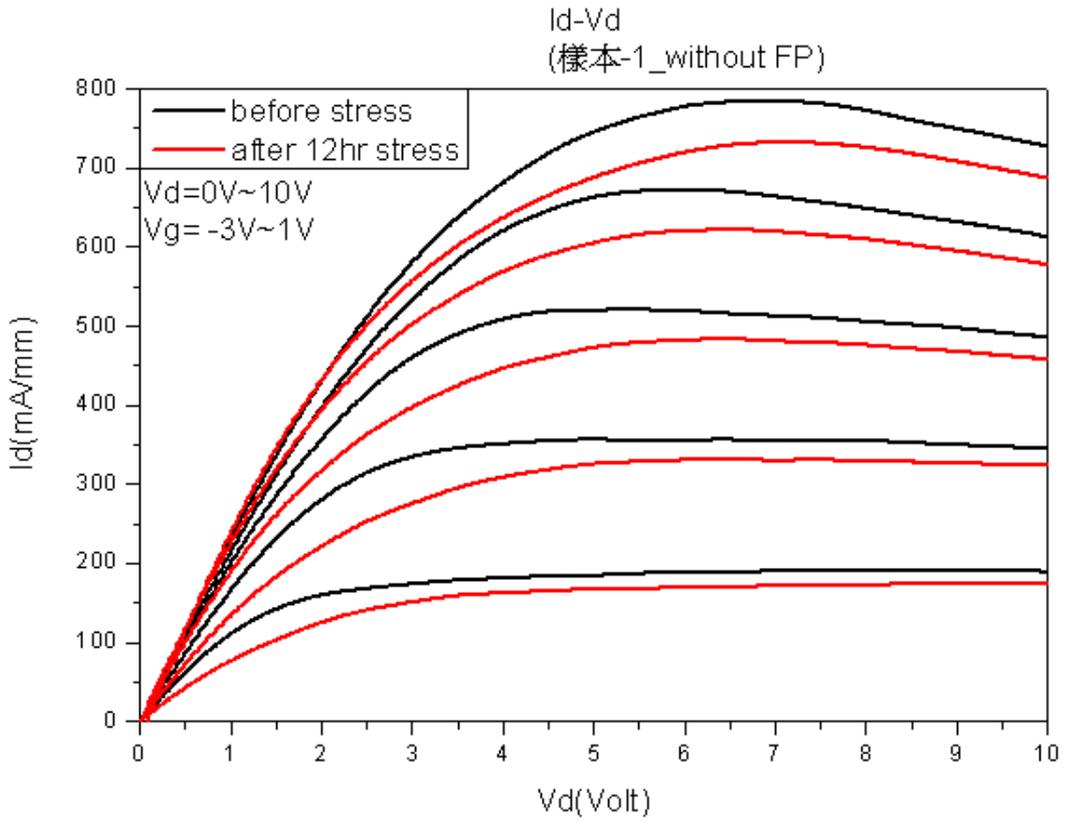
本實驗於室溫  $T=20^{\circ}\text{C}$  下執行，實驗步驟如下：

- (1) 將試片放置於 Cascade Microtech Microchamber Probestation 之載台上，並調整顯微鏡至可清楚分辨元件閘極、汲極與源極。
- (2) 開啟固定探針所需的真空幫浦，移動探針基座至顯微鏡可察覺探針大約位置，移動前須確認探針針尖高度夠高，不至於損及試片。
- (3) 調整探針基座上之微調旋鈕將探針穩固的接觸於元件三極上，下探針與元件表面接觸時，探針針尖會向前滑移，以此現象來確認探針是否已碰及元件。
- (4) 將探針接線連結至 HP 4145B Semiconductor Parameter Analyzers，先量測該元件  $I_d$ - $V_d$  特性曲線、 $I_d$ - $V_g$  圖、閘極蕭基接觸特性等圖。
- (5) 將探針接線移至 Agilent 3631A 80W 三輸出電源供應器開始供以長時間穩定偏壓， $V_d=10\text{V}$ ， $V_g=-3\text{V}$ ，偏壓定立原則乃是參考 2.3.5 章節所述負載線原理。
- (6) 每間隔 2 小時(樣本-3 為 4 小時)將探針接線移至 HP 4145B 量測  $I_d$ - $V_g$  圖，完成後再移回電源供應器，總測試時間為 12 小時(樣本-3 為 100 小時)。
- (7) 重複步驟(5)與步驟(6)，偏壓期間需隨時注意  $I_d$  電流大小，確認三極與探針穩固接觸。
- (8) 最後再執行步驟(4)。

### 4.4 樣本-1 與樣本-2 實驗結果

#### 4.4.1 $I_d$ - $V_d$ 特性比較

樣本-1 與樣本-2 之元件在經歷 4.3 節實驗步驟加壓後，我們先就最基本的  $I_d$ - $V_d$  特性曲線(圖 4-4 與圖 4-5)、如下(黑線為 DC 測試前，紅線為 12hr 測試後)：



偏壓條件皆相同，以  $V_d=10V, V_g=-3V$  連續加壓 12 小時，我們先看  $I_d-V_d$  特性曲線，針對  $I_d$  電流衰減來看，我們可以明顯看到樣本-1 的元件在線性區與飽和區衰減幅度並不比樣本-2 結構的元件來的多， $I_d$  電流衰減越多即表放大訊號能力趨弱，就此點我們的實驗樣本-2 with FP 結構的元件所得結果並無較佳表現，原因應為 3.2 節中所述，樣本-2 元件之閘極因遭受過蝕刻 (over etch) 製程，導致 AlGaIn 層厚度變薄並產生 damage，更由於加壓測試時溫度升高使閘極金屬易於擴散至 AlGaIn 層中，進而使的元件通道電子濃度降低。

#### 4.4.1.1 損傷 (damage) 機制

因離子轟擊而造成的薄膜損傷 (damage) 應從表面及表面下雙方面來分析，在表面作用如下圖所示：

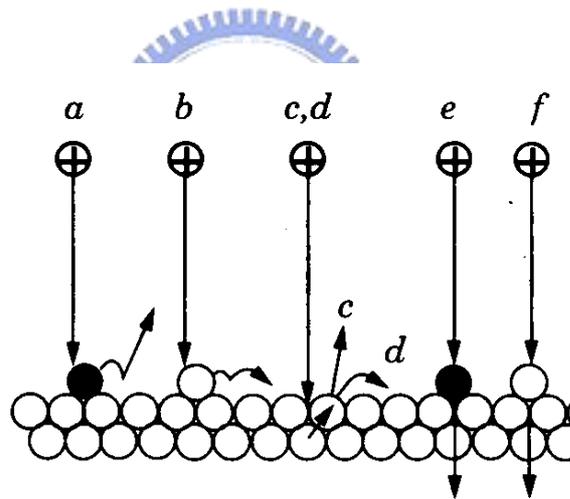


圖 4-6

- a. 移除雜質
- b. 表面原子橫向移動
- c, d. 因位移或濺射產生缺陷
- e, f. 將雜質或表面原子推入

表面下作用如圖 4-7 所示：

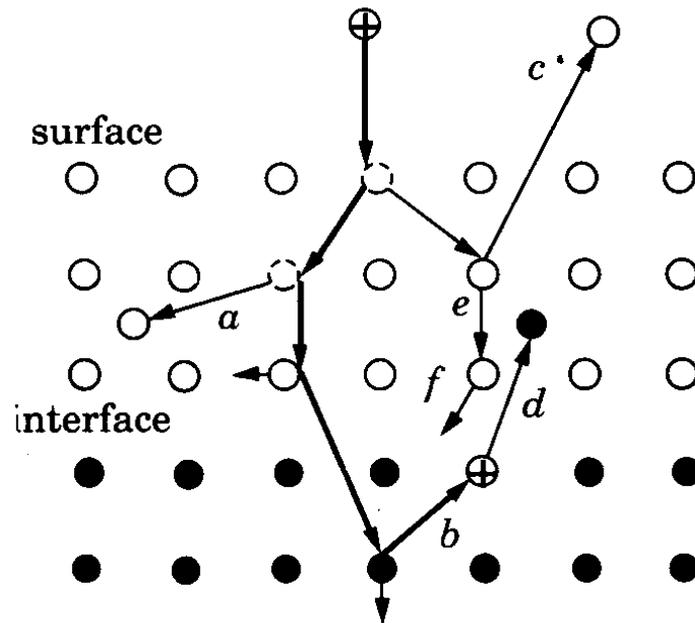


圖 4-7

a. 產生空位 (vacancy) 和自間隙原子

b. 替換

c. 濺射

d. 混合

e, f. 二次碰撞

由圖 4-6 與圖 4-7 顯示，AlGaN 層之閘極處在經歷蝕刻過程時，除了形成表面缺陷外，表面下也因損傷機制產生空位、雜質植入與非晶態等現象，這都將影響到 GaN 層的二維電子氣濃度，故我們可以由實驗結果得知樣本 -2 元件之起始  $I_d$  電流較低。

#### 4.4.1.2 擴散 (diffusion) 機制[14]

擴散的主要機制為空位擴散 (vacancy diffusion) 與格隙擴散 (interstitial diffusion)，在完成蝕刻過程後再 AlGaN 層留下許多表面缺陷與內部空位，覆上閘極金屬後即已開始產生擴散作用，加以長時間直流偏壓後溫度提升導致擴散加快，故樣本 -2 元件經直流測試後  $I_d$  電流衰減較多。

#### 4.4.2 Id-Vg 特性比較

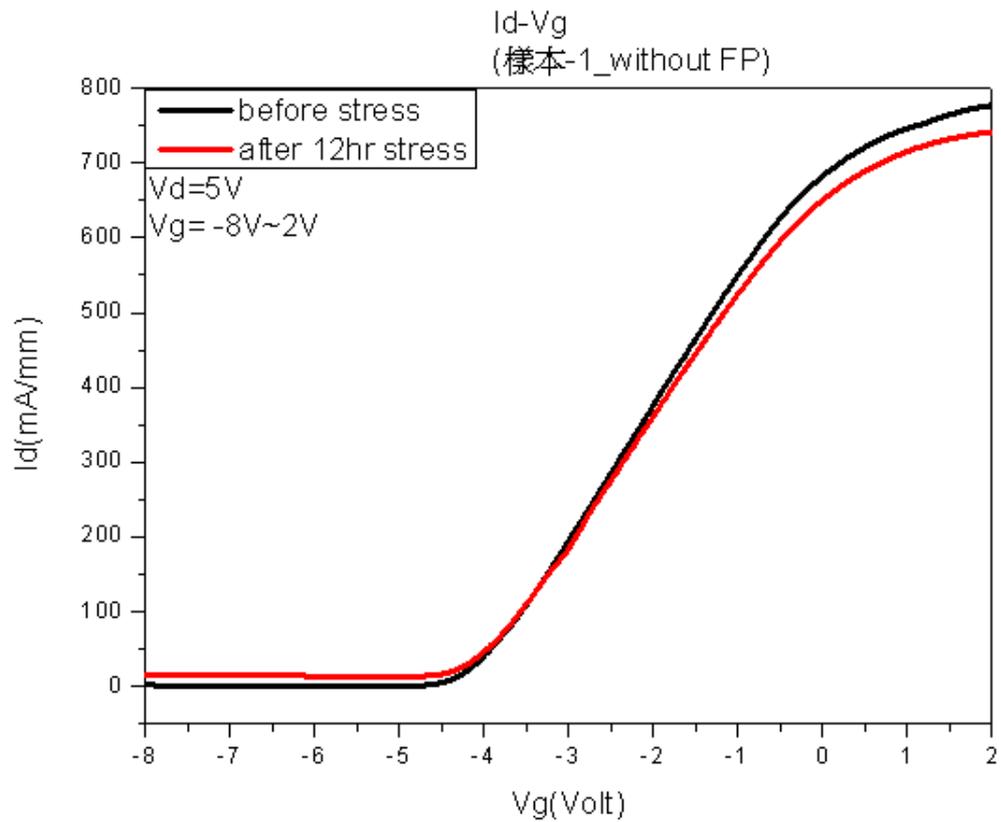


圖 4-8

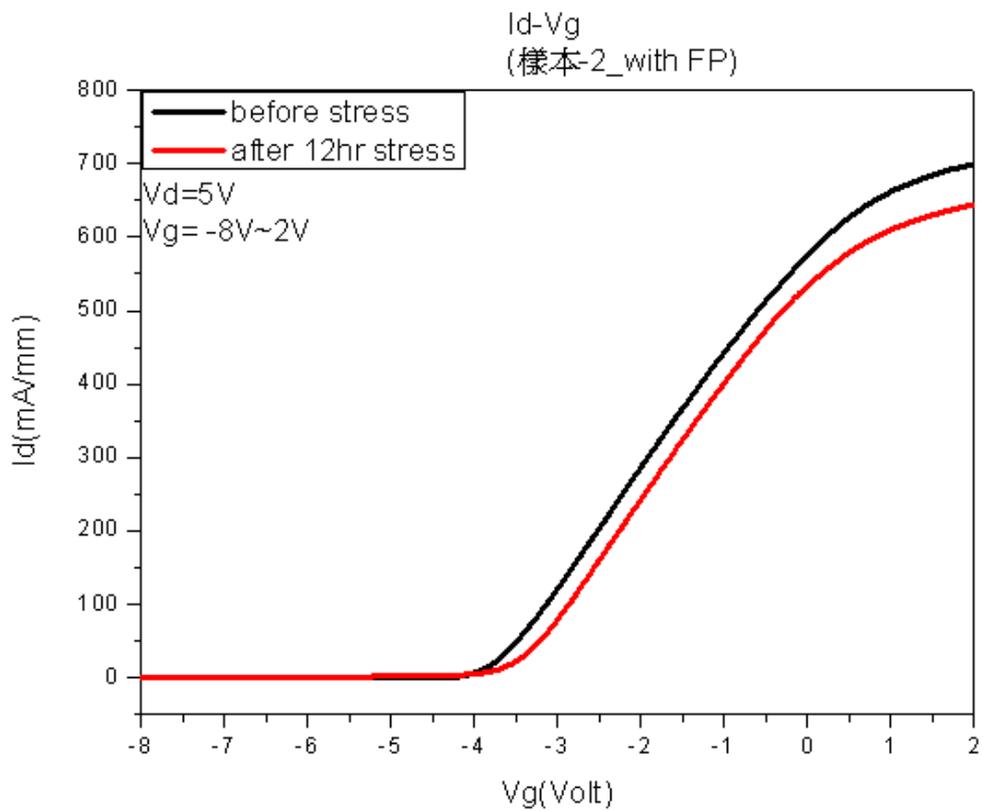


圖 4-9

我們繼續觀看  $I_d$ - $V_g$  圖，由圖 4-8 (樣本-1) 與圖 4-9 (樣本-2) 比較，我們先從  $V_g = -8V$  (pinch off) 的位置來看，樣本-1 的元件因其閘極有效長度較具備 FP 結構的元件短，故其在偏壓前  $I_d$  漏電流即比 with FP 的元件高出甚多， $I_d$  漏電流在第 10 個小時開始產生崩潰現象，完測後樣本-1 的元件之  $I_d$  漏電流高達  $14.98mA/mm$ ，究其原因應為閘級承受較高電場導致部分閘極失效(如圖 4-10)，而樣本-2 的元件  $I_d$  漏電流僅為  $0.1704mA/mm$ ，由此可看出 field-plate 的確能有效提高閘極可靠度並關閉通道，詳細對時間的比較如圖 4-11。

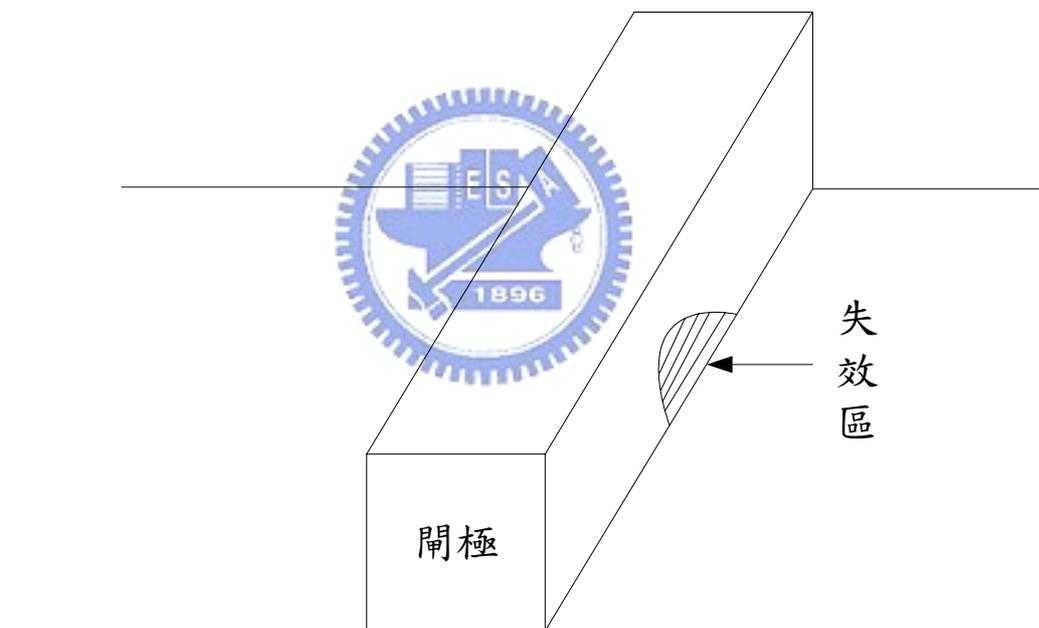
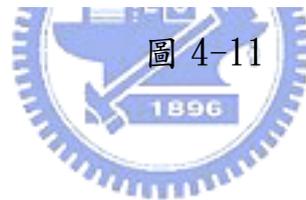
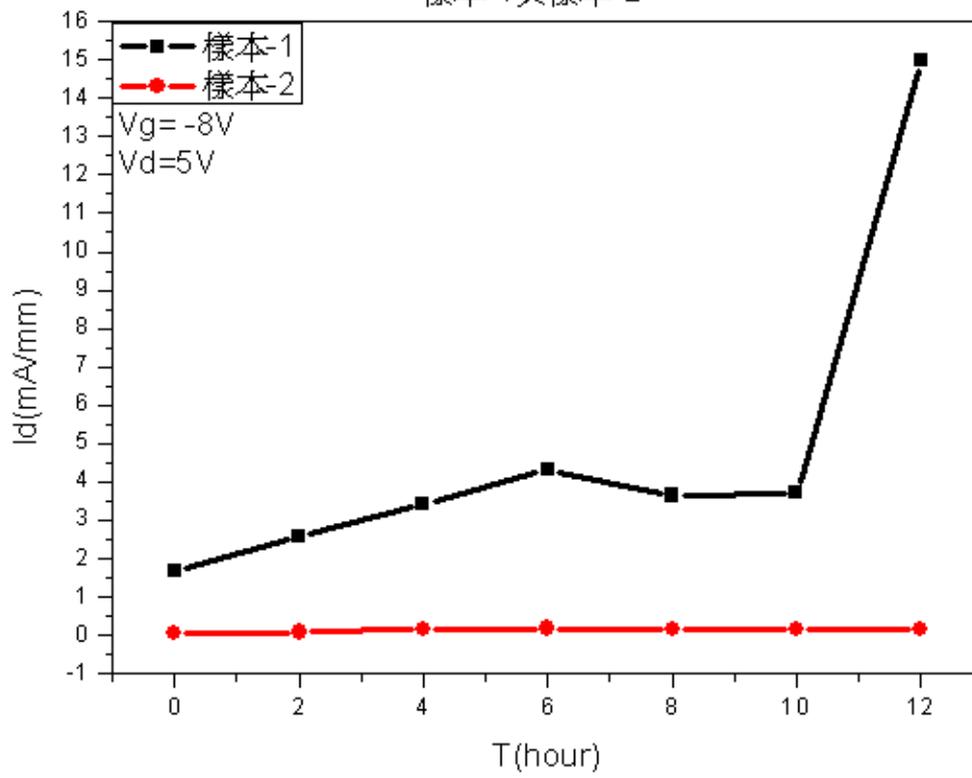


圖 4-10

Id(pinch off)對時間比較圖  
樣本-1與樣本-2



從  $V_g=2V$  (channel on) 的位置來看，在完成偏壓測試後，樣本-1 的元件  $I_d$  衰減 4.124%；樣本-2 的元件衰減 7.963%，這測試結果顯示通道的可靠度有再進步的空間，影響通道性能的因素已於 4.4.1 節中對 with FP 的元件通道電流  $I_d$  衰減主因作敘述，詳細對時間的衰減比較如圖 4-12。

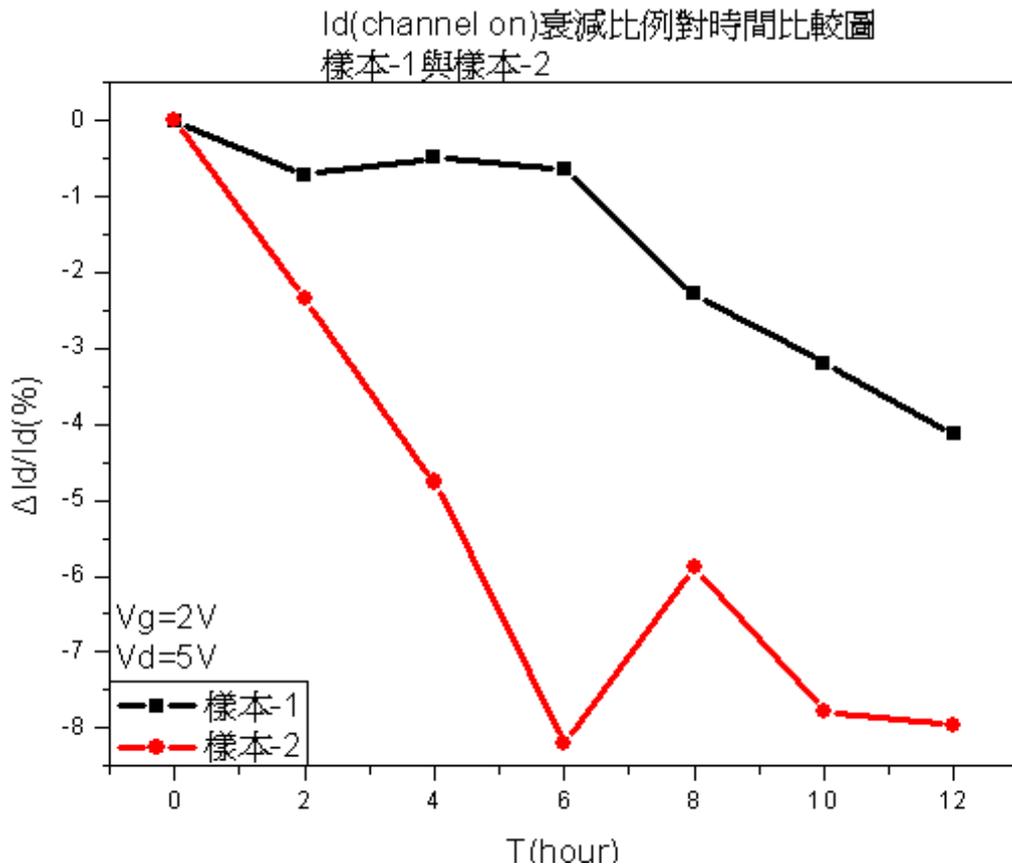


圖 4-12

### 4.4.3 Gm 特性比較

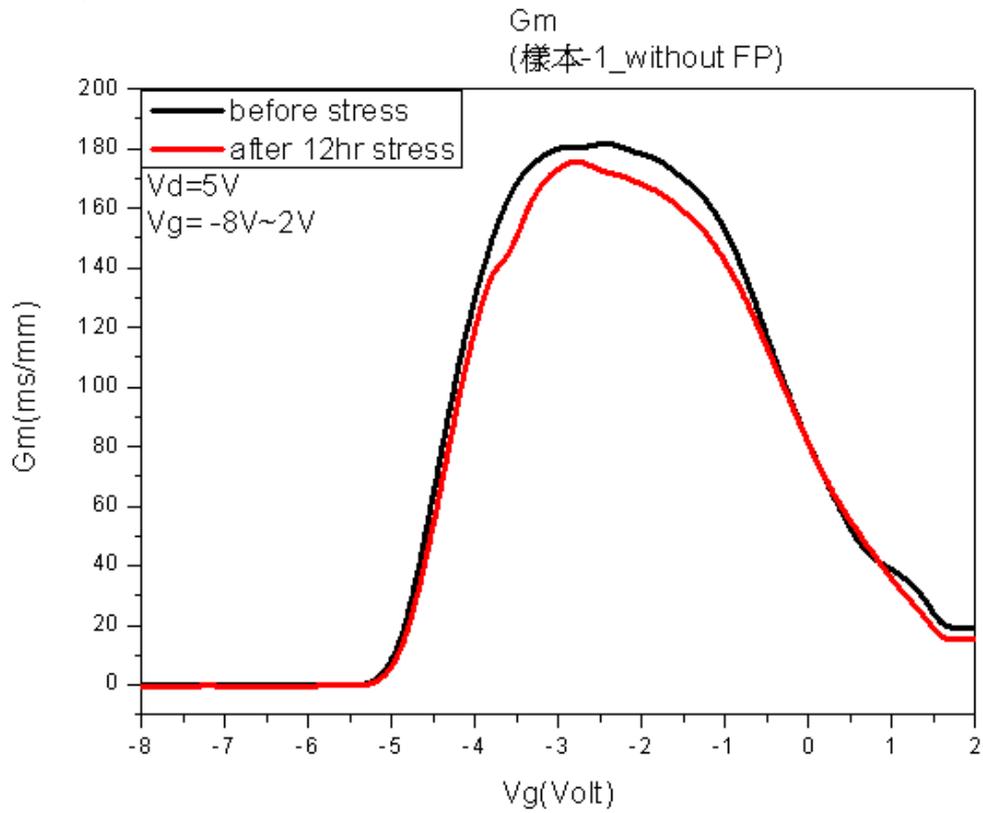


圖 4-13

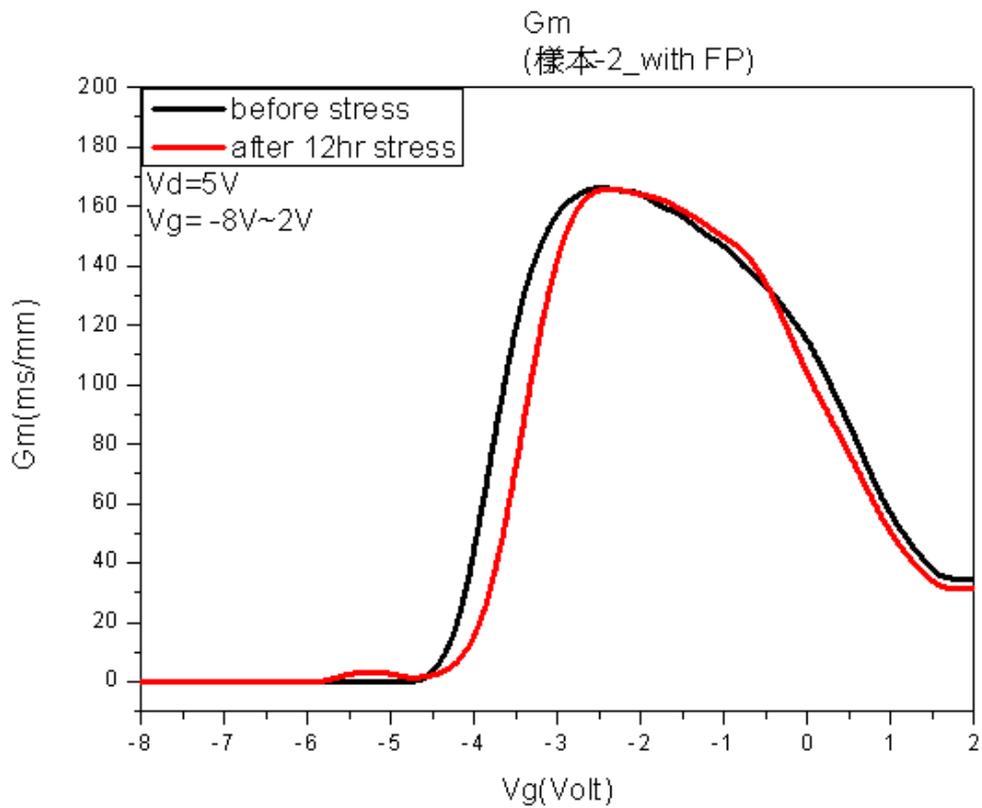


圖 4-14

Gm (轉導) 為  $\partial I_d / \partial V_g$ ，即通道電流變化率對閘極偏壓做圖，為判斷元件性能重要指標之一，我們可以發現 without FP 的元件 Gm 峰值約於  $V_g = -3V$  時出現，其 stress 後的 Gm 曲線向下偏移；而 with FP 的元件 Gm 峰值約於  $V_g = -2.5V$  時出現；而其 stress 後的 Gm 曲線向右偏移，峰值並無明顯降低，與前者變化不同，這亦是因為樣本-2 的元件之通道可靠度較差之緣故。



#### 4.4.4 閘極蕭基接觸特性比較

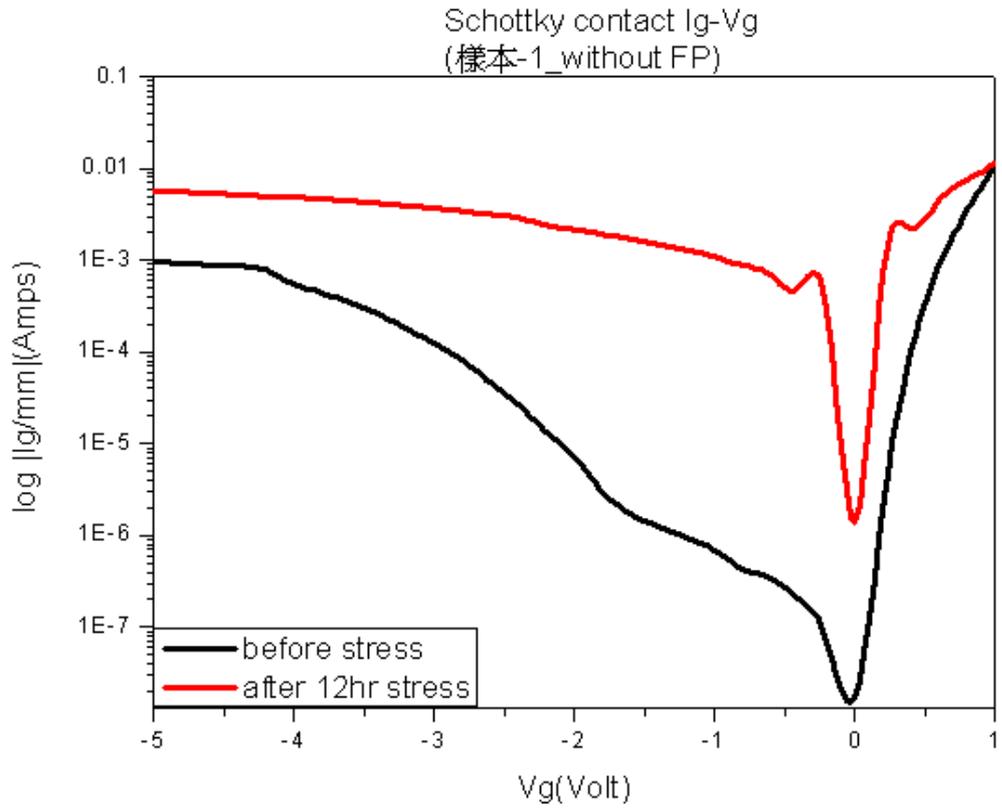


圖 4-15

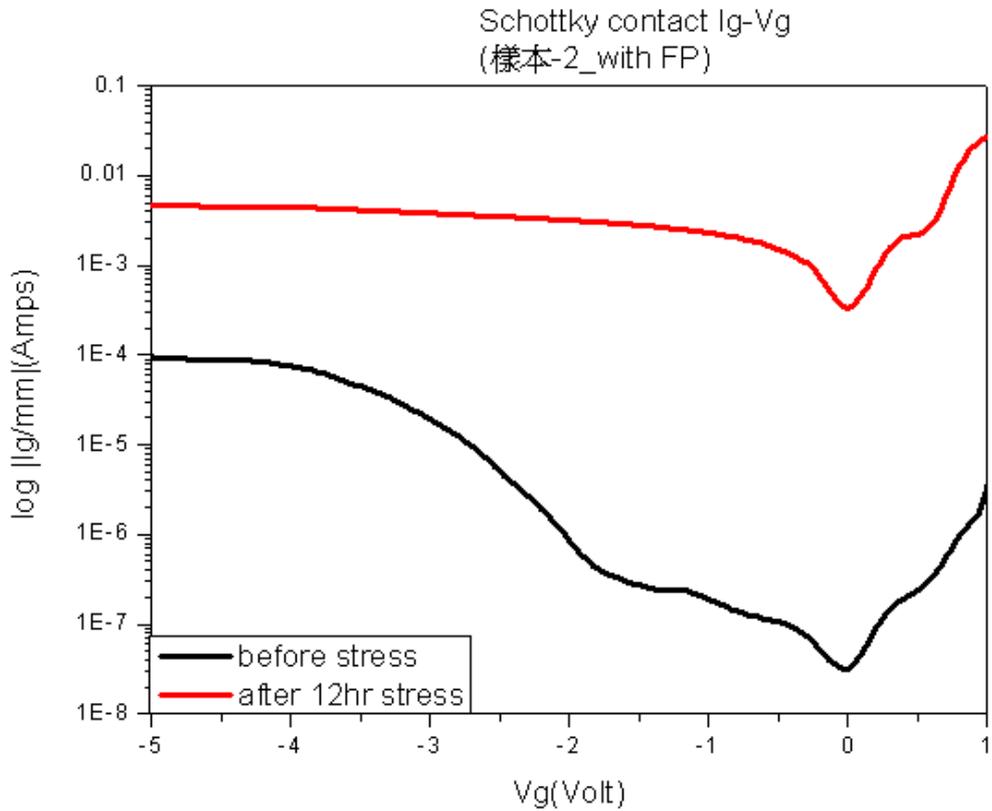


圖 4-16

最後我們來觀察閘極蕭基接觸 (Schottky contact) 衰減的情形，圖 4-13 與圖 4-14 所得之值為汲極接地，源極不接，閘極施以 -5V 至 1V 的偏壓，藉以觀察閘極蕭基接觸特性的變化，樣本-2 的元件於 stress 前具較佳之蕭基特性，於負偏壓時  $I_g$  漏電流僅達  $19.39 \mu A/mm$ ，遠低於 with FP 的元件，但於 stress 後， $I_g$  漏電流卻衰減到同樣的數量級達到  $3 \sim 5 mA/mm$ ，顯示閘極 Schottky contact 可靠度並未因 FP 而受惠。

#### 4.5 樣本-3 實驗結果

樣本-1 因為沒有「field-plate」，於 12 小時直流測試後造成閘級部份失效而無法有效關閉通道電流；樣本-2 因氮化鎵鋁層受到離子轟擊之損傷機制造成通道電流衰減太大（12 小時後通道電流衰減 8%）。

我們最後對樣本-3 進行測試，樣本-3 元件之優點為具有「field-plate」同時氮化鎵鋁通道層並無損傷，其結構詳如圖 3-1(c)。

樣本-3 的測試達 100 小時（測試 3 個，編號分別為 S1, S2, S3），每間隔 4 小時量測  $I_d-V_g$  特性曲線，取得數據如下：

#### 4.5.1 $I_d$ (pinch off) 對時間比較圖

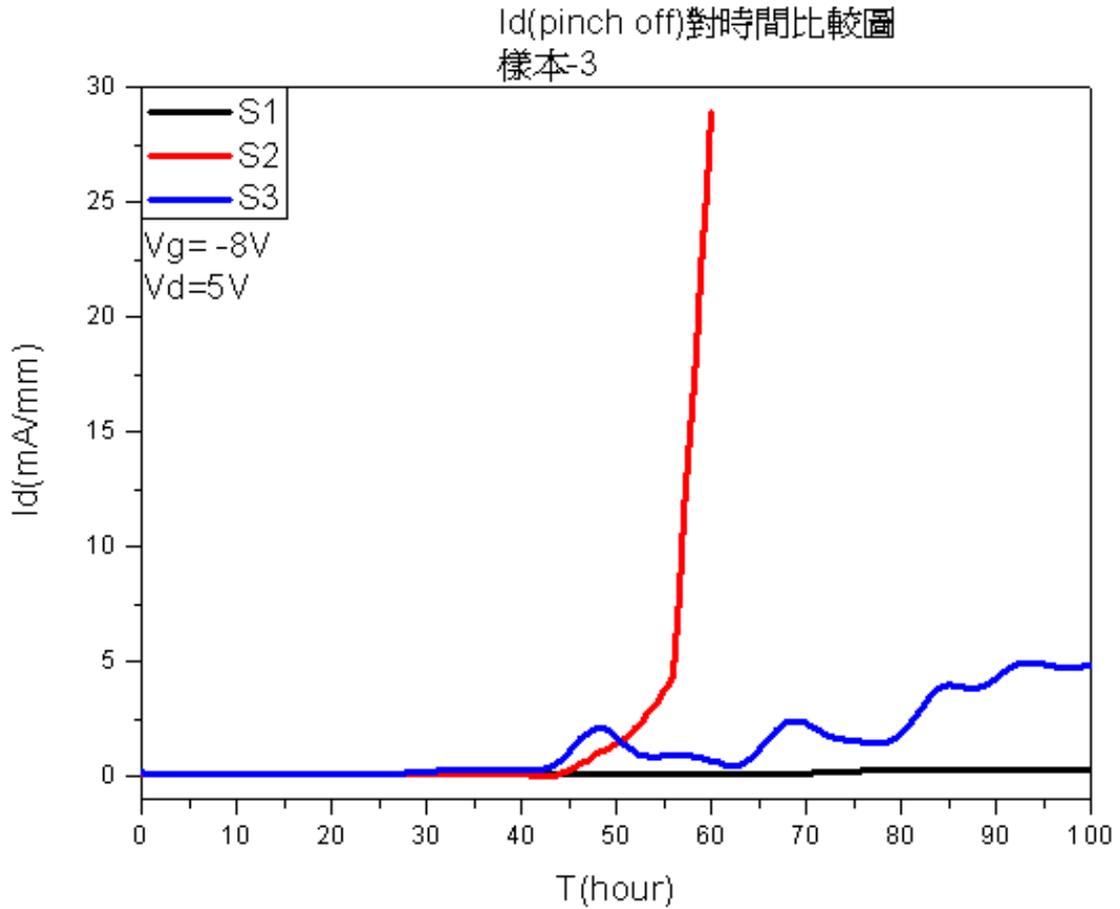


圖 4-17

從圖 4-17 發現除 S2 元件於第 56 小時產生了崩潰式的失效，於元件外觀上觀察到明顯的閘極失效（元件外觀如圖 4-18 所示），故不再繼續測試，S1 表現最好，100 小時偏壓後仍能夠確實關閉通道， $I_d$  漏電流僅 0.3196mA/mm，S3 表現居中， $I_d$  漏電流達 4.825mA/mm，S1、S2 與 S3 最少在 50 小時內皆能夠有效的保護閘極。

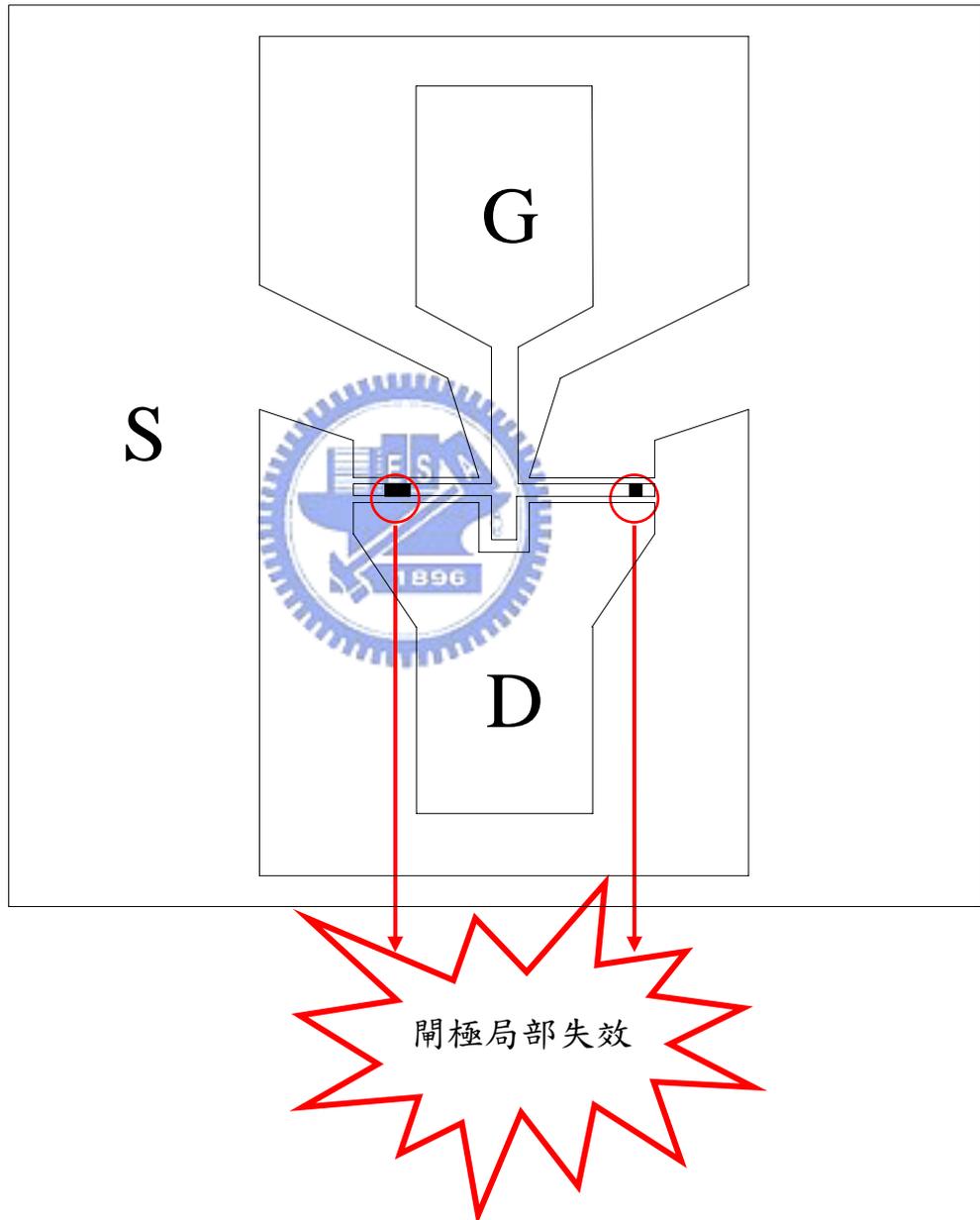


圖 4-18

#### 4.5.2 Id (channel on) 對時間比較圖

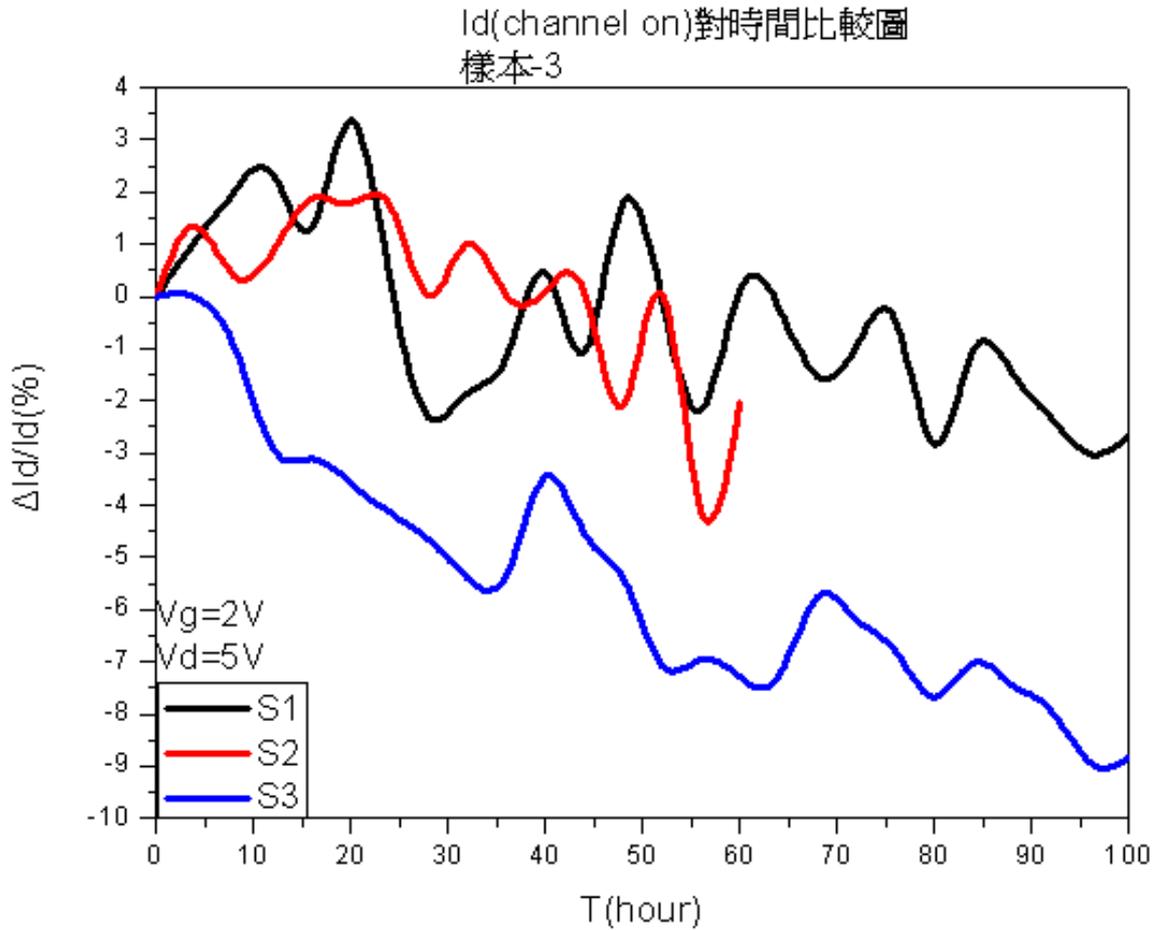


圖 4-19

圖 4-19 所示 Id (channel on) 的電流雖呈現不規則跳動，大致上仍是一向下趨勢，從 S1 與 S3 的數據觀察得知通道電流 ID 經歷 100 小時 DC 測試大約下降 3~9%。

從圖 4-17 與圖 4-19 的數據得知，無論通道在夾止或開啟的狀態下，樣本-3 的可靠度均遠遠超越樣本-1 及樣本-2，這都歸功於樣本-3 的覆蓋式「field-plate」結構，他不僅有 FP 的諸多優點，也同時避免 AlGaIn 層受到過蝕刻影響。

### 4.5.3 Id-Vg 圖前後比較

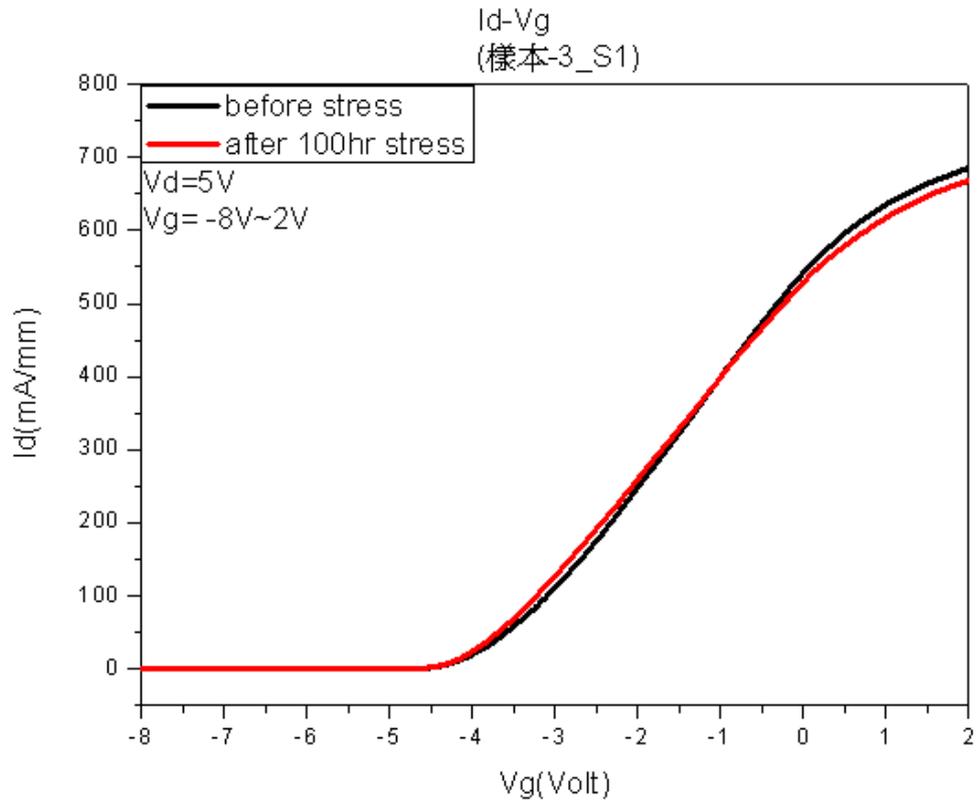


圖 4-20

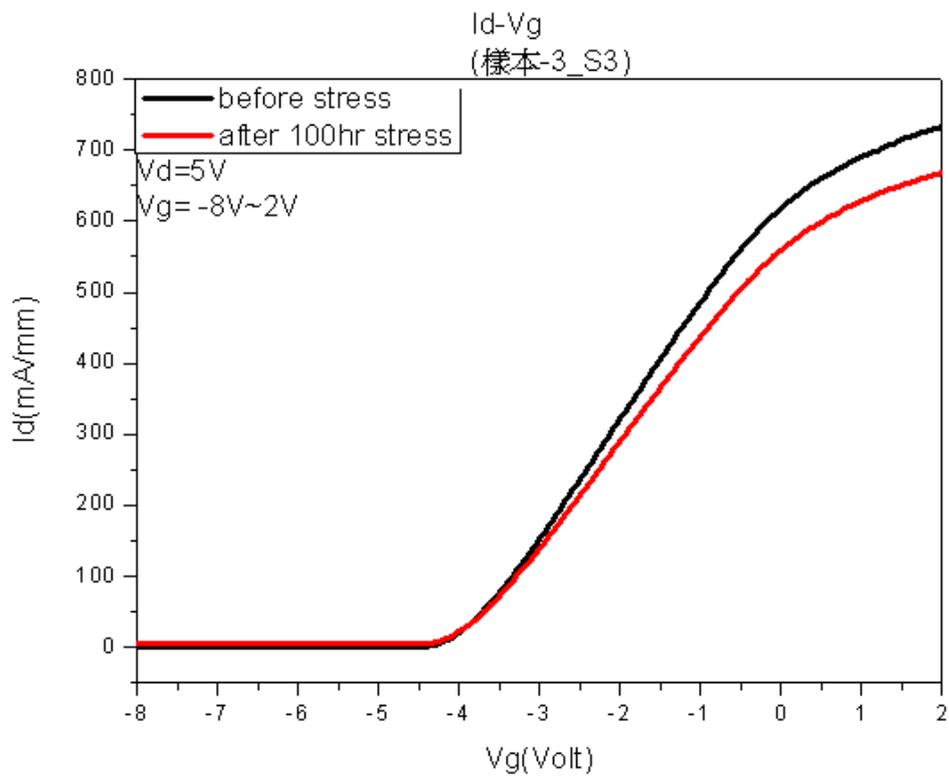


圖 4-21

圖 4-20 與圖 4-21 分別為 S1 與 S3 之  $I_d$ - $V_g$  前後比較圖，圖 4-20 顯示 S1 在偏壓後應分成兩個區塊，在  $V_g \leq -0.5V$  時  $I_d$  電流有大於偏壓前  $I_d$  電流的現象，在  $V_g \geq -0.5V$  則是隨著時間而衰減；圖 4-21 顯示 S3 則是一典型通道電流隨偏壓時間拉長而降低，夾止區之  $I_d$  也提升到  $4 \sim 5mA/mm$ 。



#### 4.5.4 Id-Vd 圖前後比較

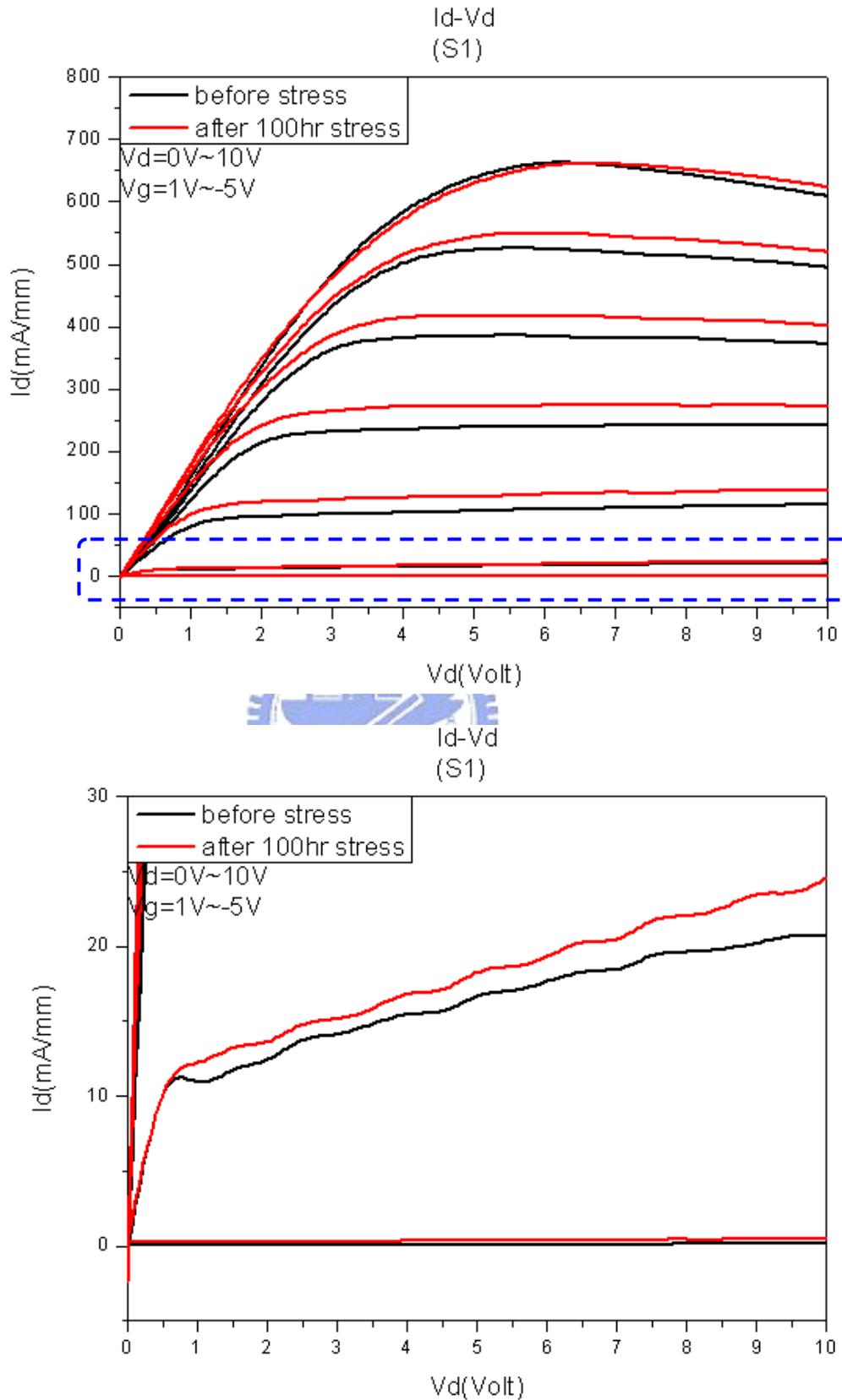


圖 4-22

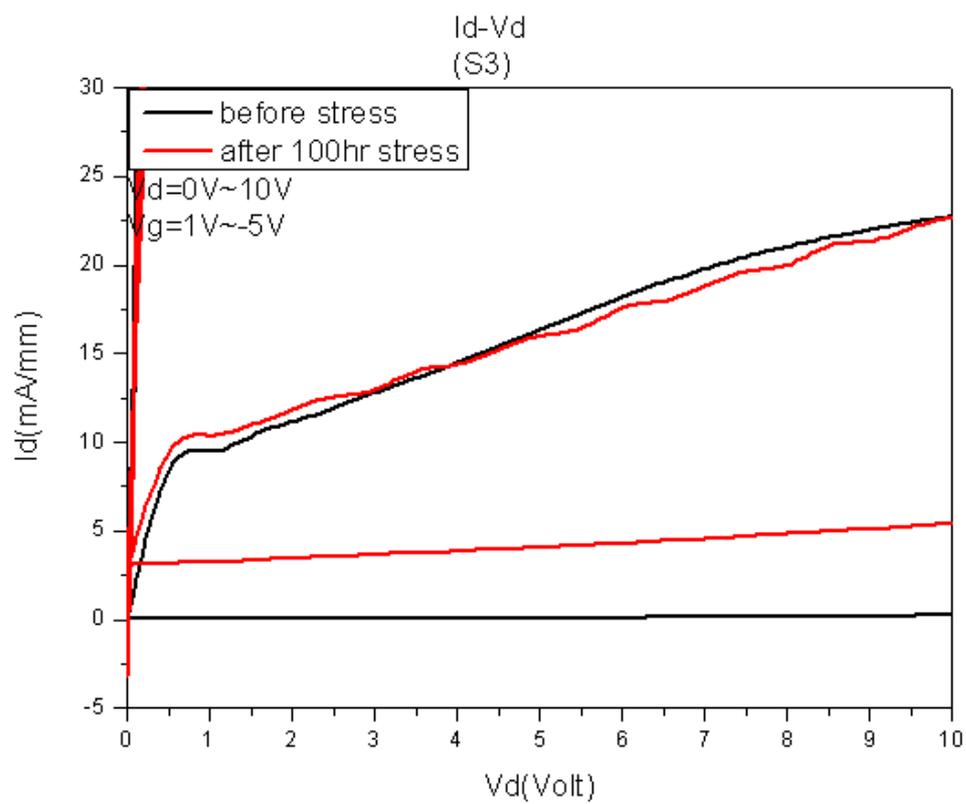
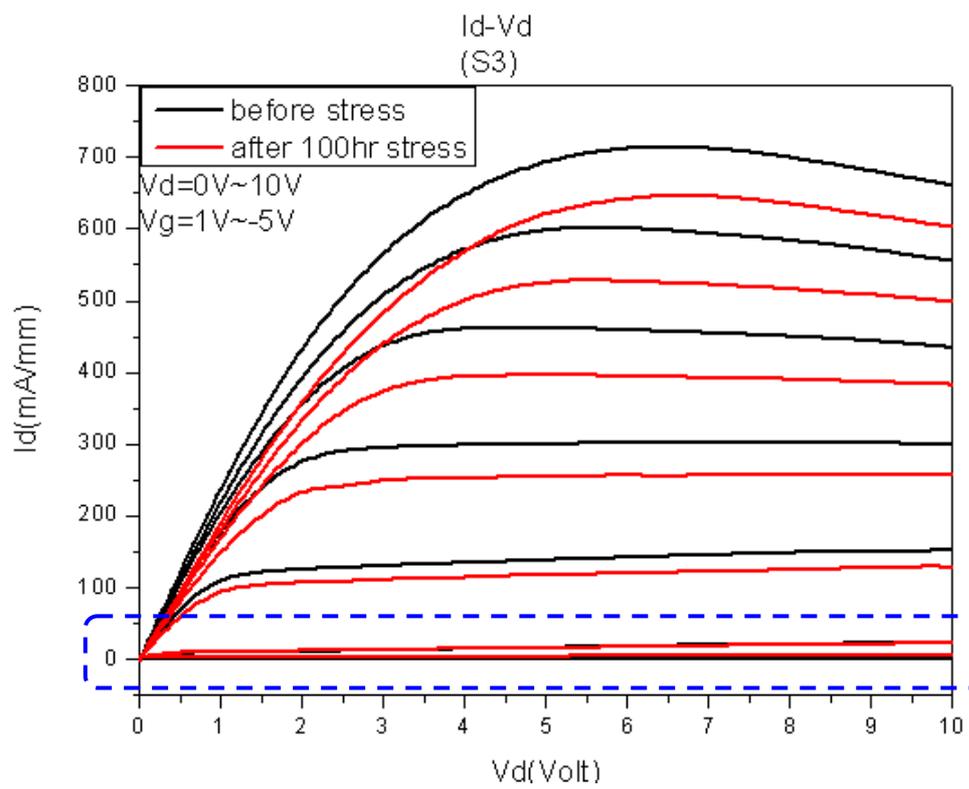


圖 4-23

如圖 4-22 所示，S1 在經歷 100 小時偏壓後， $I_d$  電流在  $0V \geq V_g \geq -4V$  的狀況下， $I_d$  電流不降反升，是一個特殊現象；S3 則呈現一合理之衰減幅度，整體而言，樣本-3 的兩個元件在經歷 100 小時直流測試後，通道電流的衰退幅度並不會比樣本-1 及樣本-2 多，由此印證了樣本-3 的 FP 結構的確能有效的提升元件可靠度。



#### 4.5.5 閘級蕭基接觸

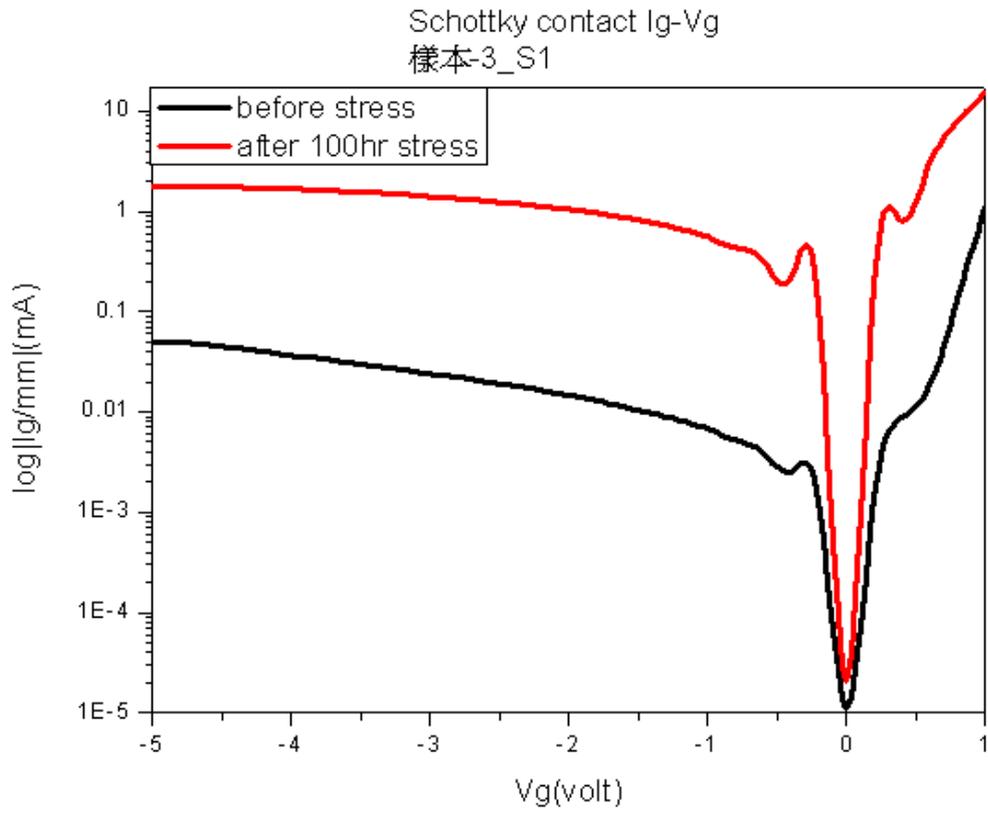


圖 4-24

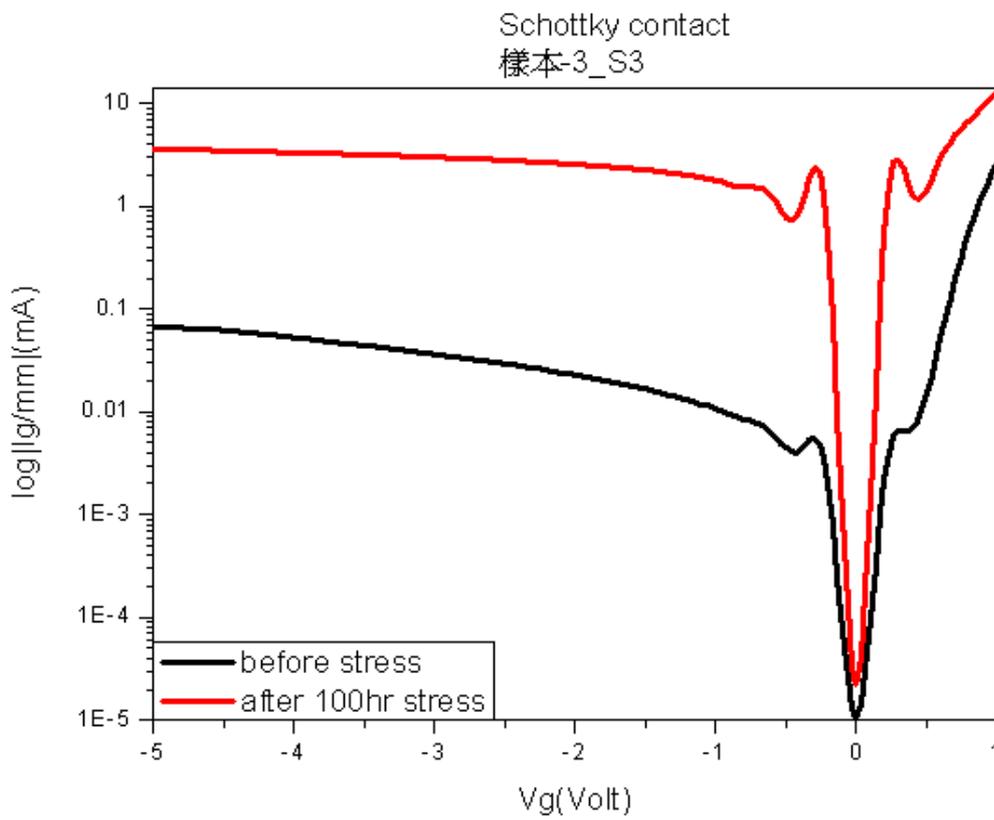


圖 4-25

由圖 4-24 與圖 4-25 得知 S1 與 S2 的蕭基接觸與 DC 測試後皆有大約相同數量級的衰減，逆偏壓的狀況約從 0.01mA/mm 等級衰減至 1mA/mm 等級。



## 五、結論

### 5.1 結論

本次實驗樣本將應用在功率放大器上，以 DC 直流測試為主，原因在於元件在射頻狀態下的性能是以直流特性為基礎，若直流特性不佳則遑論其在射頻工作環境下的表現。

樣本-1 與樣本-2 為我們的雛型結構，由 4.4 節所顯示的實驗數據我們發現到因為樣本-1 並沒有「field-plate」結構，所以它的閘極承受了較大電場，大幅縮短了閘極的壽命，直流測試約 10 小時即產生無法有效關閉通道電流的現象，其值在第 12 小時竄升到約 15mA/mm，由光學顯微鏡觀察即是部分閘極失效。

而樣本-2 雖然具備了「field-plate」結構，在第一階段 12 小時測試中，雖然有效的保護閘極不至損壞，但因為其製程的關係導致 AlGaIn 層受到過蝕刻影響而產生 damage，使的 GaN 通道層電子濃度降低，加上偏壓後更因為操作溫度的提升產生閘極金屬擴散進入 AlGaIn 層的現象，偏壓測試前，其飽和  $I_d$  電流約為 700mA/mm，比之樣本-1 略低，12 小時偏壓測試後更衰減達 8%（樣本-1 僅衰減 4%）。

有鑒於樣本-2 為了形成 FP 結構亦使的主要提供通道電子之 AlGaIn 層受到過蝕刻的破壞，降低了通道的可靠度，是故我們於結構上改採如樣本-3 的覆蓋式「field-plate」結構，如此可免除 AlGaIn 層遭受過蝕刻的影響並同時保有「field-plate」所具備的優點，有效的分散閘極處所承受的電場，進而提升整體可靠度。

依據 4.4 節所述之實驗數據，當通道在開啟的狀態下，without FP（樣本-1）的元件  $I_d$  衰減 4.124%，而 with FP（樣本-2）的元件衰減 7.963%，以這樣的數據並不算很理想，因為其所應用之功率放大器工作時數將遠大於 12 小時，4.5 節中所測試的樣本-3 則是可靠度最高，其在經歷 100 小時 DC 測試後僅衰減約 3~9%。

當樣本-1 與樣本-2 之通道在 pinch off 的狀態下，發現 FP 結構則能

確實的讓元件保有關閉通道的功能，without FP（樣本-1）結構的元件在歷經 12 小時直流 stress 後已不能有效關閉通道， $I_d$  漏電流在第 10 個小時開始產生崩潰現象，完測後 without FP 的元件之  $I_d$  漏電流高達 14.98mA/mm，遠大於 with FP（樣本-2）元件，其  $I_d$  漏電流僅 0.1704mA/mm；而樣本-3 之閘極則具有絕佳控制通道電流能力，在經歷 100 小時 DC 測試後仍可有效的關閉通道，最好的測試 sample 其  $I_d$  漏電流僅 0.3196mA/mm。

在台灣，以氮化鎵材料所製成之 AlGaIn/GaN 高電子遷移率電晶體 (High Electron Mobility Transistors) 尚於研發階段，從 4.4 節與 4.5 節實驗數據證實，「field-plate」結構對元件的可靠度確是有幫助，特別是在閘極控制通道電流部分，而樣本-3 更是具備最佳化的覆蓋式「field-plate」結構，使其整體可靠度達到 100 小時以上。



## 參考文獻

1. 石正楓，「GaN 異質結構場效電晶體之研究」，國立交通大學電子研究所-碩士論文，2003。
2. Y.C.Chou, “Degradation of AlGaIn/GaN HEMTs under elevated temperature lifetesting”, Northrop Grumman Space Technology, May 2004.
3. Hyungtak Kim, “Degradation characteristics of AlGaIn/GaN HEMTs”, Cornell University, 2001.
4. Dimitris Pavlidis, “AlGaIn/GaN HEMTs Reliability”, IEEE.
5. A. Sozza, “A 3000 hours DC life test on AlGaIn/GaN HEMTs for RF and microwave applications”, Alcatel/Thales 3-5 lab, 2005.
6. BEN G. STREETMAN, SANJAY BANERJEE, 半導體元件 solid state electronic devices，第五章、第六章，吳孟奇等譯，初版，台北市，台灣東華，民 90。
7. Umesh K. Mishra, et al. “GaIn-Based RF Power Devices and Amplifiers”, proceedings of the IEEE, Vol. 96, No. 2, February 2008.
8. A. Bykhovski, et al. “The influence of the strain-induced electric field on the charge distribution in GaIn-AlIn-GaIn structure”, J. Appl. Phys., vol. 74, no. 11, pp. 6734 - 6739, Dec. 1993.
9. M. Asif Khan, et al. “Observation of a two-dimensional electron gas in low pressure metalorganic chemical vapor deposited GaIn-AlGaIn heterojunctions”, Appl. Phys. Lett., vol. 60, no. 24, pp. 3027 - 3029, Jun. 1992.
10. Milton Ohring, Materials Science of Thin Films, P.435, second edition, Hoboken, New Jersey. 2002.
11. A.Chini, et al. “12W/mm power density AlGaIn/GaN HEMTs on sappihire substrate”, IEEE, January 2004.
12. Vassil Palankovski, et al. “Field-Plate of AlGaIn/GaN

HEMTs” , IEEE, 2006.

13. Hong Xiao, 半導體製程技術導論, 307 頁~308 頁, 羅正忠、張鼎張譯, 二版, 台北市, 台灣培生教育出版, 民 91。
14. William D. Callister, JR. , 材料科學與工程導論, 第四章、第五章, 陳文照等譯, 初版, 高立圖書有限公司, 民 94。



## 自 傳

作者為台灣省屏東縣人，民國 92 年畢業於國防理工學院電機系電子組，進入龍潭中山科學研究院從事幕僚工作至民國 95 年，隨後從事相列雷達系統研發組測工作迄今。

