

國立交通大學

電信工程學系碩士班

碩士論文

應用於 60GHz 覆晶封裝系統毫米波接收機
之分析與設計

Analysis and Design of 60 GHz Millimeter-Wave Receiver for
Flip-Chip Mounting System

研究生：陳揚鮮

指導教授：孟慶宗

中華民國 九十七年 十一月

應用於 60GHz 覆晶封裝系統毫米波接收機之分析與設計

Analysis and Design of 60GHz Millimeter-Wave Receiver for Flip-Chip Mounting System

研究生: 陳揚鮮

Student: Yan-Shen Chen

指導教授: 孟慶宗 博士

Advisor: Dr. Chin Chun Meng

國立交通大學

電信工程學系碩士班



Submitted to Department of Communication Engineering

College of Electrical and Computer Engineering

National Chiao Tung University

In Partial Fulfillment of the Requirements

For the Degree of

Master of Science

In

Communication Engineering

November 2008

Hsinchu, Taiwan, Republic of China

中華民國九十七年十一月

應用於 60GHz 覆晶封裝系統毫米波接收機之分析 與設計

學生：陳揚鮮

指導教授：孟慶宗 博士

國立交通大學

電信工程學系碩士班

摘 要

本論文主要研究 60 GHz 頻帶應用的接收機電路，並且它相容於覆晶封裝系統。我們依序設計了 60 GHz x4 次諧波混頻器、60 GHz x2 次諧波混頻器、60 GHz 放大器結合次諧波混頻器、60 GHz 放大器結合次諧波混頻器與本地振盪鏈、60 GHz 鏡像訊號消除混頻器結合本地振盪鏈、60 GHz 接收機，其中前面四個電路是以 WIN 0.15 μ m PHEMT 製程來實現，最後兩個電路是以 WIN 0.15 μ m MHEMT 製程來實現。

本論文的混頻器主要是以反對稱二極體對來作為混頻核心，放大器是基於小訊號 S 參數來做設計，在接收機中我們設計了一個本地振盪訊號鏈來降低系統需求，此振盪鏈的倍頻核心也是反對稱二極體對，並加上一個回授放大器來驅動次諧波混頻器。

Analysis and Design of 60 GHz Millimeter-Wave Receiver for Flip-Chip Mounting System

Student: Yan-Shen Chen

Advisor: Chin-Chun Meng

Department of Communication Engineering
National Chiao Tung University

Abstract

In this thesis we study a receiver which is for 60 GHz band applications, and it is compatible of flip-chip mounting system. We designed 60 GHz sub-harmonic x4 mixer, 60 GHz sub-harmonic x2 mixer, 60 GHz amplifier cascades sub-harmonic x2 mixer, 60 GHz amplifier cascades sub-harmonic mixer and LO chain, 60 GHz image-rejection mixer combines with LO chain, and 60 GHz receiver in sequence. We used WIN 0.15 μ m PHEMT process to implement the former four circuits, and WIN 0.15 μ m MHEMT process to implement the later two circuits.

The mixer core in our thesis is the Anti-Parallel Diode Pair (APDP) mixer, and the amplifier is designed based on small-signal S parameters. In the Receiver, we designed a LO chain to lower the system LO signal requirement, the multiple core of the LO chain is APDP too, and we cascaded a feedback amplifier to drive sub-harmonic mixer.

誌謝

不知不覺在交大已經過了六個寒暑了，兩年的碩士研究生活讓我學到的東西並不比四年的大學學習來的少，兩年的時間似乎只是一轉眼的瞬間。感謝孟慶宗教授的看重與提拔，引領我進這個實驗室對通訊晶片設計這個領域深入的了解。此外也感謝百忙之中抽中來參加我口試的呂學士教授、林坤佑教授以及張鴻堃教授，老師們在口試時提出了許多非常好的建議以及我沒有思考到的盲點。另外更要感謝國家奈米元件實驗室全體同仁的協助，汶德、書毓兩位學長每每總能滿足我晶片的高難度下針需求。

當然還要感謝實驗室一起陪我渡過兩年時光的好伙伴，宗翰學長引領了我對實驗室的研究有更深入的了解；聖哲學長則是實驗室的大小小事都勞煩他操心了，對於研究他也每每給出很重要的建言；珍儀學姐帶領了懵懂無知的我進入科專計畫，從量測到設計學姐總是不厭其煩的教導我；宏儒學長做研究認真嚴謹的態度，一直是我學習並且督促自己的好榜樣；此外也要感謝勝文、柏誼、約廷、冠璋學長們在研究課業上的經驗傳承與生活的點滴分享，讓我能夠順利的熟悉

實驗室的研究環境，感謝同屆的金詳、宜蓁、雅惠、宜珊、威宇同學，逕博的金詳對課業的認真與研究的獨我創見是我學習的對象；好說話的宜蓁是球場上的好對手，也是課業上討論的好對象，常常麻煩了她不少事情；有活力的雅惠是一起運動瘦身的好伙伴，行動力超強的她讓實驗室的生活多了很多的樂趣；認真打拚的宜珊是科專初期的好伙伴，也是最後等待晶片回來時同甘共苦的好戰友；好哥兒們威宇是課業上生活上，也是找工作上的好伙伴，更是魔獸的好隊友。另外也要感謝實驗室的學弟妹們，熙良學弟在修理實驗室的電腦上幫了很大的忙，也是球場上的得分高手；大維和泰麟學弟在正文計畫有了他們鼎力相助才得以成功，也是接續我的研究的不二人選；溫柔的欣怡學妹讓實驗室多了點溫情；也感謝智凱、宗佑、士峰、嘉苓小碩一學弟妹在我等待晶片回來時帶給我歡樂與活力

最後要感謝的還是我的家人，感謝他們在一直在背後支持我，也感謝我碩士生涯途中過世的外婆把我拉拔長大，感謝我的父親與三姑姑在經濟方面以及生涯規畫方面提供我協助，感謝攜手多年的女友給我支持，謝謝所有關心我的人，這本論文是因為有你們才得以完成。

目錄

| | |
|-----------------------------------|-----|
| 中文摘要 | i |
| 英文摘要 | ii |
| 誌謝 | iii |
| 目錄 | v |
| 圖目錄 | vii |
| 表目錄 | x |
| 第一章 導論 | 1 |
| 1.1 前言 | 2 |
| 1.2 論文組織 | 2 |
| 第二章 應用於 60 GHz 覆晶封裝系統毫米波接收機之分析與設計 | 3 |
| 2.1 前言 | 4 |
| 2.2 製程技術 | 5 |
| 2.3 系統考量 | 7 |
| 2.4 混頻器原理 | 9 |
| 2.4.1 開關取樣 | 9 |
| 2.4.2 非線性混頻 | 10 |
| 2.4.3 二極體混頻器原理 | 11 |
| 2.5 放大器原理 | 17 |
| 2.5.1 靈敏度考量 | 17 |
| 2.5.2 穩定性分析 | 20 |
| 2.5.3 增益匹配 | 23 |
| 2.6 鏡像訊號消除原理 | 25 |
| 2.7 去嵌化 | 29 |
| 2.8 實作一，60 GHz 四倍頻次諧波二極體混頻器 | 33 |
| 2.8.1 研究動機 | 33 |
| 2.8.2 電路設計 | 33 |
| 2.8.3 量測結果 | 36 |
| 2.8.4 結果與討論 | 43 |
| 2.9 實作二，60 GHz 二倍頻次諧波二極體混頻器 | 45 |
| 2.9.1 研究動機 | 45 |
| 2.9.2 電路設計 | 45 |
| 2.9.3 量測結果 | 46 |
| 2.9.4 結果與討論 | 53 |

| | |
|--|----|
| 2.10 實作三，60 GHz 放大器結合次諧波混頻器 | 55 |
| 2.10.1 研究動機 | 55 |
| 2.10.2 電路設計 | 55 |
| 2.10.3 量測結果 | 56 |
| 2.10.4 結果與討論 | 61 |
| 2.11 實作四，60 GHz pHEMT 接收機 | 63 |
| 2.11.1 研究動機 | 63 |
| 2.11.2 電路設計 | 63 |
| 2.11.3 量測結果 | 67 |
| 2.11.4 結果與討論 | 72 |
| 2.12 實作五，60GHz 次諧波鏡像消除混頻器結合本地振盪鏈 | 74 |
| 2.12.1 研究動機 | 74 |
| 2.12.2 電路設計 | 74 |
| 2.12.3 量測結果 | 76 |
| 2.12.4 結果與討論 | 79 |
| 2.13 實作六，60GHz 次諧波鏡像訊號消除接收機 | 81 |
| 2.13.1 研究動機 | 81 |
| 2.13.2 電路設計 | 81 |
| 2.13.3 量測結果 | 83 |
| 2.13.4 結果與討論 | 91 |
| 第三章 結論 | 94 |
| 參考文獻 | 97 |



圖目錄

| | |
|---|----|
| 圖 2.1 微波毫米波在大氣中衰減情形。..... | 4 |
| 圖 2.2 製程廠提供的 HEMT 基板剖面圖。..... | 6 |
| 圖 2.3 60GHz 接收機系統架構圖。..... | 8 |
| 圖 2.4 覆晶封裝系統結構圖。..... | 9 |
| 圖 2.5 (a)混頻器系統方塊圖。(b)使用取樣開關形成一簡單混頻器。..... | 9 |
| 圖 2.6 簡單的非線性混頻器實例。..... | 11 |
| 圖 2.7 單一二極體 I-V 圖。..... | 12 |
| 圖 2.8 反對稱二極體 I-V 圖。..... | 13 |
| 圖 2.9 反對稱二極體的電流分析。..... | 14 |
| 圖 2.10 LO 雜訊旁波轉換至中頻。..... | 17 |
| 圖 2.11 兩級放大器系統雜訊。..... | 19 |
| 圖 2.12 閉迴路系統。..... | 21 |
| 圖 2.13 主動二埠網路 S 參數。..... | 21 |
| 圖 2.14 含輸出入匹配的單級放大器。..... | 23 |
| 圖 2.15 以電阻性負載來增進穩定度。..... | 25 |
| 圖 2.16 鏡像訊號干擾。..... | 25 |
| 圖 2.17 以濾波器來消除鏡像訊號。..... | 26 |
| 圖 2.18 威福結構的頻譜分析(a)混頻前(b)第一次降頻(c)第二次降頻。..... | 27 |
| 圖 2.19 哈特利鏡像消除結構。..... | 28 |
| 圖 2.20 鏡像抑制比率(dB)對角度誤差與振幅誤差作圖。..... | 29 |
| 圖 2.21 HEMT 等效小訊號模型。..... | 30 |
| 圖 2.22 修正後小訊號模型。..... | 31 |
| 圖 2.23 測試元件量測與矩陣表示法(a)實際量測情形與電磁模擬部分(b)相對應的矩陣串接示意圖。..... | 31 |
| 圖 2.24 60GHz 四倍頻次諧波二極體混頻器。..... | 33 |
| 圖 2.25 RF 訊號路徑。..... | 34 |
| 圖 2.26 LO 訊號路徑。..... | 35 |
| 圖 2.27 IF 訊號路徑。..... | 35 |
| 圖 2.28 轉換增益對本地訊號功率。..... | 36 |
| 圖 2.29 轉換增益對射頻訊號功率。..... | 37 |
| 圖 2.30 轉換增益對射頻訊號頻率。..... | 37 |
| 圖 2.31 轉換增益對中頻訊號頻率。..... | 38 |
| 圖 2.32 隔離度。..... | 38 |

| | |
|----------------------------|----|
| 圖 2.33 IIP3 量測。 | 39 |
| 圖 2.34 轉換增益對本地訊號功率。 | 39 |
| 圖 2.35 轉換增益對中頻訊號功率。 | 40 |
| 圖 2.36 轉換增益對射頻頻率。 | 40 |
| 圖 2.37 轉換增益對中頻訊號頻率。 | 41 |
| 圖 2.38 隔離度。 | 41 |
| 圖 2.39 晶片照。 | 42 |
| 圖 2.40 覆晶封裝晶片照。 | 42 |
| 圖 2.41 60GHz 二倍頻次諧波二極體混頻器。 | 46 |
| 圖 2.42 轉換增益對本地訊號功率。 | 48 |
| 圖 2.43 轉換增益對射頻訊號功率。 | 48 |
| 圖 2.44 轉換增益對射頻訊號頻率。 | 49 |
| 圖 2.45 轉換增益對中頻訊號頻率。 | 49 |
| 圖 2.46 IIP3 量測。 | 50 |
| 圖 2.47 隔離度。 | 50 |
| 圖 2.48 轉換增益對本地訊號功率。 | 51 |
| 圖 2.49 轉換增益對中頻訊號功率。 | 51 |
| 圖 2.50 轉換增益對射頻訊號頻率。 | 52 |
| 圖 2.51 轉換增益對中頻訊號頻率。 | 52 |
| 圖 2.52 隔離度。 | 53 |
| 圖 2.53 晶片照。 | 53 |
| 圖 2.54 覆晶後晶片照。 | 54 |
| 圖 2.55 60GHz 放大器結合混頻器架構圖。 | 56 |
| 圖 2.56 轉換增益對本地訊號功率。 | 57 |
| 圖 2.57 轉換增益對射頻訊號功率。 | 58 |
| 圖 2.58 轉換增益對射頻訊號頻率。 | 58 |
| 圖 2.59 轉換增益對中頻訊號頻率。 | 59 |
| 圖 2.60 隔離度。 | 59 |
| 圖 2.61 覆晶雜訊指數量測。 | 60 |
| 圖 2.62 IIP3 量測。 | 60 |
| 圖 2.63 晶片照。 | 61 |
| 圖 2.64 覆晶封裝晶片照。 | 61 |
| 圖 2.65 pHEMT 接收機電路架構。 | 64 |
| 圖 2.66 三倍頻器架構圖。 | 65 |
| 圖 2.67 90 度 Hybrid 結構圖。 | 66 |
| 圖 2.68 90 度 Hybrid 奇偶模分析。 | 66 |
| 圖 2.69 轉換增益對本地訊號功率。 | 68 |
| 圖 2.70 轉換增益對射頻訊號功率。 | 69 |

| | |
|-------------------------------------|----|
| 圖 2.71 轉換增益對射頻訊號頻率。 | 69 |
| 圖 2.72 轉換增益對中頻訊號頻率。 | 70 |
| 圖 2.73 隔離度。 | 70 |
| 圖 2.74 SSB 雜訊指數量測。 | 71 |
| 圖 2.75 IIP3 量測。 | 71 |
| 圖 2.76 晶片照。 | 72 |
| 圖 2.77 覆晶封裝晶片照。 | 72 |
| 圖 2.78 鏡像消除混頻器結合本地振盪鏈架構圖。 | 76 |
| 圖 2.79 轉換增益對本地震盪源功率。 | 77 |
| 圖 2.80 轉換增益對射頻功率。 | 77 |
| 圖 2.81 轉換增益與鏡像消除比率對射頻輸入頻率。 | 78 |
| 圖 2.82 轉換增益與鏡像消除比例對中頻輸入頻率。 | 78 |
| 圖 2.83 隔離度。 | 79 |
| 圖 2.84 IIP3 量測。 | 79 |
| 圖 2.85 晶片照。 | 80 |
| 圖 2.86 轉換增益對本地訊號輸入功率。 | 84 |
| 圖 2.87 轉換增益對射頻訊號輸入功率。 | 84 |
| 圖 2.88 轉換增益對射頻訊號輸入頻寬。(固定中頻 5.2GHz)。 | 85 |
| 圖 2.89 轉換增益對射頻訊號輸入頻寬。(固定中頻 4.2GHz)。 | 85 |
| 圖 2.90 IIP3 量測。 | 86 |
| 圖 2.91 隔離度。 | 86 |
| 圖 2.92 WiHD 1.0 頻譜規畫。 | 87 |
| 圖 2.93 通道 I 的轉換增益、雜訊指數與鏡像消除率。 | 87 |
| 圖 2.94 通道 I 的轉換增益對射頻輸入功率。 | 88 |
| 圖 2.95 通道 I 的 IIP3 量測。 | 88 |
| 圖 2.96 通道 II 的轉換增益、雜訊指數與鏡像消除率。 | 89 |
| 圖 2.97 通道 II 的轉換增益對射頻輸入功率。 | 89 |
| 圖 2.98 通道 II 的 IIP3 量測。 | 90 |
| 圖 2.99 通道 III 的轉換增益、雜訊指數與鏡像消除率。 | 90 |
| 圖 2.100 通道 III 的轉換增益對射頻輸入功率。 | 91 |
| 圖 2.101 通道 III 的 IIP3 量測。 | 91 |

表目錄

| | | |
|-------|-----------------------------------|----|
| 表 2.1 | pHEMT 與 mHEMT 製程的比較。..... | 7 |
| 表 2.2 | 四倍頻次諧波混頻器量測規格表。..... | 44 |
| 表 2.3 | 二倍頻次諧波混頻器量測規格表。..... | 54 |
| 表 2.4 | 60GHz 放大器結合次諧波混頻器規格表。..... | 62 |
| 表 2.5 | 60GHz pHEMT 接收機實作規格表。..... | 73 |
| 表 2.6 | 60 GHz 次諧波鏡像消除混頻器結合本地振盪鏈規格表。..... | 80 |
| 表 2.7 | 60 GHz 接收機規格表。..... | 92 |
| 表 2.8 | 三個通道的規格比較。..... | 93 |



第一章

導論



1.1 前言

在近幾年來通訊的快速發展，有線傳輸應用的通訊已達到了每秒數十億個位元的驚人速率，然而無線傳輸的速率還被有限的頻譜所限制，在2.4GHz 與5GHz 所分配的狹窄頻帶已經不足以供使用，近年來一個熱門的議題：60GHz 個人無線區域網路的研究正在全世界如火如荼的展開，因為此頻段所包含的頻寬相對的巨大，並且一些被動元件的尺寸可以相對的小，但也因為如此的高頻操作，我們必須要審慎地考量封裝所帶來的影響，藉由改善封裝形式，如採用氧化鋁基板覆晶封裝，來順利的使訊號傳遞不受寄生效應的影響，從另一個角度來看，我們也可以從晶片的設計角度來出發，藉由適當的設計晶片 I/O 介面來使訊號的傳遞更有效率。

1.2 論文組織

本篇論文將利用 PHEMT、MHEMT 製程技術來設計晶片。本論文分為三個章節，第一章為導論，說明本論文的研究動機與目的；第二章為60GHz 電路的理論與實作，我們以混頻器為基礎逐一增加系統的複雜度與整合度；第三章則對所有電路設計與實作結果做個結論。

第二章

應用於 60 GHz 覆晶封裝系統毫米 波接收機之分析與設計



2.1 前言

人們對無線通信需求的渴望，近年來已經單純的語音通訊，增加到影像甚至是資料的傳遞，此即所謂三合一整合服務，這樣的服務技術需要非常大的資料傳輸率，也需要非常大頻寬才能滿足這樣的需求，毫米波頻段是一個最佳的選擇，此頻段有幾個優點：相對大的通道容量可供利用、相對小的天線尺寸可縮小整體接收機的成本，使得此系統可更輕更小更複雜。特別是在60 GHz 這個頻段，大氣中的氧氣吸收率達極大值(10~15dB/km)[1]，如圖2.1。

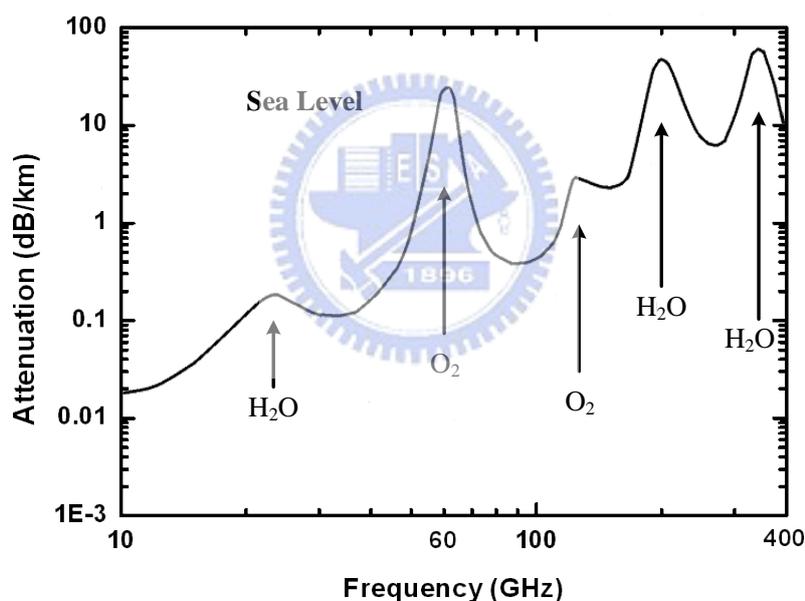


圖 2.1 微波毫米波在大氣中衰減情形。

這可以減少通道間的相互干擾，有利於短距離通信[2]，可以期待的是，60 GHz 無線網路會與其他現有的網路結合，像是固定式的無線網路接取點[3]，最終的目標是成為商業化的無線區域網路以及無線個人網路，所以與現有的2.4GHz 與5 GHz 的產品能互相連結，構裝成一個雙系統或是多系統的模組是必要的[4]，這需要能夠大量生產小

型、低成本、高整合度的接收機產品，而不是分別單獨生產接收機的各個功能區塊，因此，為了減少各個功能區塊之間的連結問題與成本，一個高整合度的單晶片毫米波接收機在最終客戶端解決方案是我們所努力的目標[5]。在2005年3月的 IEEE 802.15.3 TG3c 標準會議中，提出以毫米波電路為基礎的實體層來取代之之前既有的802.15.3-2003標準來規範無線個人網路，此以毫米波為基礎的無線個人網路使用由美國聯邦通信委員會所定義的一個乾淨、無執照的頻段：57-64 GHz，此規範所定義的資料傳輸率至少有1 Gbps，甚至超過2 Gbps，來同時滿足高速網路連結、高畫質影音傳輸、高品質即時影像串流等等，由此可見前瞻性的發展毫米波積體電路已經是刻不容緩的事情。另外，封裝對於毫米波積體晶片來說也是一個重要的議題，我們與張翼教授合作，利用覆晶封裝技術來取代傳統打線，此覆晶封裝技術能使整個模組有著較複合的尺寸，在大量生產時成本較低，以及非常優異的電氣特性[5]。

2.2 製程技術

目前已經有許多毫米波積體電路晶片發表成果，大部分是利用 GaAs 技術，近來也有研究是利用 SiGe[6]或是 CMOS[7]技術。以現在來說，主流的 HEMT 技術有三種：以 GaAs 為基礎的 pHEMT，以 GaAs 為基礎的 mHEMT，以及以 InP 為基礎的 HEMT，pHEMT 有高增益、高截止頻率，由於其 InGaAs 通道直接生長在 GaAs 基板上，其銦含量保持在15-30%之間才能維持與鄰近材料的晶格錯位。而 InP HEMT 雖然有比起 pHEMT 有較優異的雜訊效能，較高的功率增加效率，但 InP HEMT 天性其材料比較脆弱，以致於它的生產成本高，晶圓的尺寸無法做大。mHEMT 改進了 pHEMT 其銦含量無法再提高的缺點，在 InGaAs 通道與 GaAs 基板之間置入一變質層來作緩衝，來調整適

應通道與基板之間的晶格錯位，這將使得通道中的銦含量不再受到限制，高銦含量讓 mHEMT 有著比 pHEMT 更好的雜訊效能、更高的增益、更高的截止頻率與更低的功率消耗。2004年發表的一篇 Ka-band 低雜訊放大器論文[8]是第一篇以銻化物複合半導體，ABCS HEMT 的電子移動率幾乎是 InP HEMT 的兩倍，也有著較高的電子飽和速度與較濃的二維電子雲，綜合來說，這使得 ABCS HEMT 有較優異的速度與功率效能，可惜的是目前這種製程技術尚未商業化應用[9]。

本論文所製作的毫米波積體電路晶片主要是用穩懋公司所提供的通道長度 $0.15\mu\text{m}$ pHEMT 以及 mHEMT 技術，pHEMT 技術主要是透過國家晶片設計中心來下線，所以有其面積大小的限制，最大可下線面積為 $3\times 2\text{mm}^2$ ，pHEMT 的截止頻率為 $88\pm 2.2\text{GHz}$ ，最大振盪頻率為 $183\pm 11.2\text{GHz}$ ，mHEMT 技術其截止頻率達 120GHz ，最大振盪頻率則超過 200GHz ，這兩技術的薄膜電阻其片電阻皆為 $50\pm 1\Omega/\square$ ，金屬-絕緣層-金屬電容其單位電容皆為 $400\pm 40\text{pF}/\text{mm}^2$ 。基板的剖面圖如圖 2.2 所示：

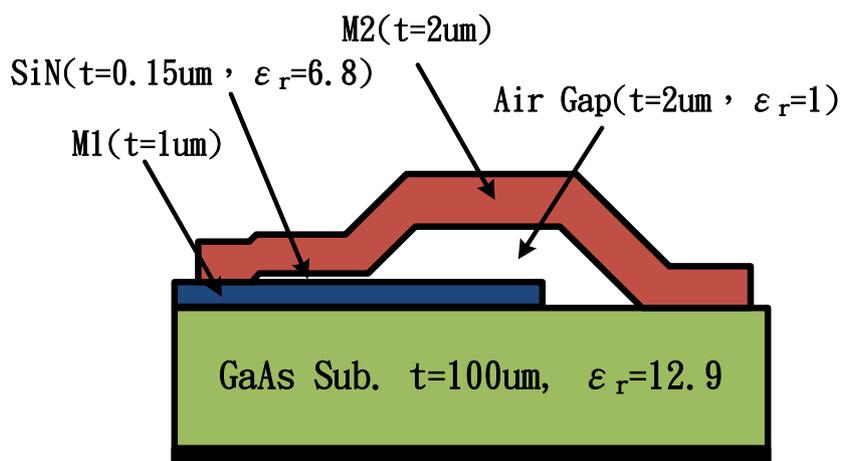


圖 2.2 製程廠提供的 HEMT 基板剖面圖。

穩懋公司提供的兩個製程的簡單比較如下表[9]：

| 項目 | pHEMT | mHEMT | 單位 |
|--|-------|-------|---------------|
| 通道長度 | 0.15 | 0.15 | μm |
| In 莫耳含量 | 15~30 | 40 | % |
| f_t | 88 | 110 | GHz |
| f_{max} | 183 | 200 | GHz |
| G_{mpeak} | 495 | 730 | mS/mm |
| $V_{\text{break down(gate-drain)}}$ | 10 | 12 | volt |
| $I_{\text{DSmax}}(V_{\text{gs}}=-0.5\text{V})$ | 650 | 530 | mA/mm |

表 2.1 pHEMT 與 mHEMT 製程的比較。

2.3 系統考量

在開始設計電路之前，我們必須考量整體系統的規格，進而來選擇各個子電路的架構，我們必須考量到整體的直流功率消耗，在降頻部分，一般常見的雙平衡式吉爾伯特混頻器已經在 mHEMT 上實作出 60 GHz 降頻至 2.5 GHz 中頻[10]，並有著 1.5dB 的轉換增益惟獨其直流功率消耗將近 300mW。在 [4][5] 中，其混頻器核心與本地振盪鏈中的二倍頻器與四倍頻器均會消耗直流功率，這對整個接收機的成本考量上相當不利，本篇論文提出改以二極體混頻器來取代電阻式混頻器和吉爾伯特混頻器以節省直流，二極體混頻器的好處之一就是可以不需要直流功率消耗，儘管二極體混頻器的轉換增益較吉爾伯特混頻器來得低，這中間的差距我們可以靠妥善的設計放大器電路來補足增益的不足。並且雜訊指數通常也較吉爾伯特混頻器低。另外我們可以用二極體做出次諧波降頻器以及倍頻器，這將使得我們的本地振盪器的設計需求、成本大大地降低，我將使用二倍次諧波二極體混頻器來將本地振盪頻率由 60 GHz 降至 30 GHz，並且

再利用倍頻器將本地振盪頻率由 30 GHz 降至 10 GHz，這樣子的設計架構使得整個 60 GHz 接收機只有低雜訊放大器以及本地振盪器要推動次諧波混頻器所需要的放大電路這兩部分需要接直接電源，大大地降低了直流消耗的成本。整個系統架構圖如圖 2.3，其中圈選部分是論文主題，我們將整合此四部分電路至單一晶片中，天線與鏡像消除濾波器由外接入。

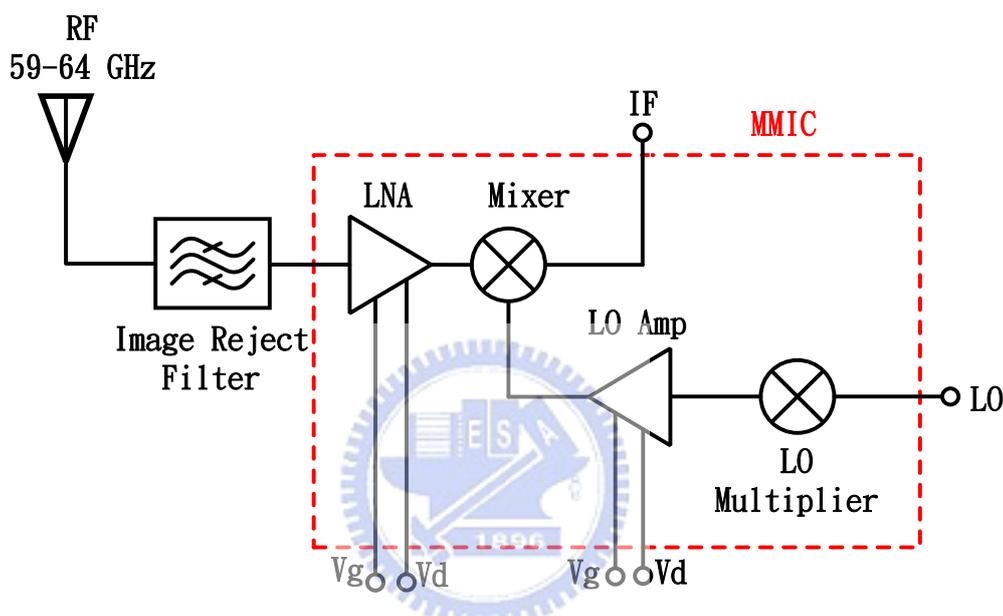


圖 2.3 60GHz 接收機系統架構圖。

我們與張翼教授合作發展覆晶封裝系統，此系統目的在於取代傳統打線，有著較少的寄生電感電容，這將有助於毫米波訊號傳輸而不致於衰減太多，覆晶封裝介面主要是採用共平面波導傳輸線，在毫米波晶片與氧化鋁基板以金球連接固定[11]，示意圖如圖 2.4 所示。

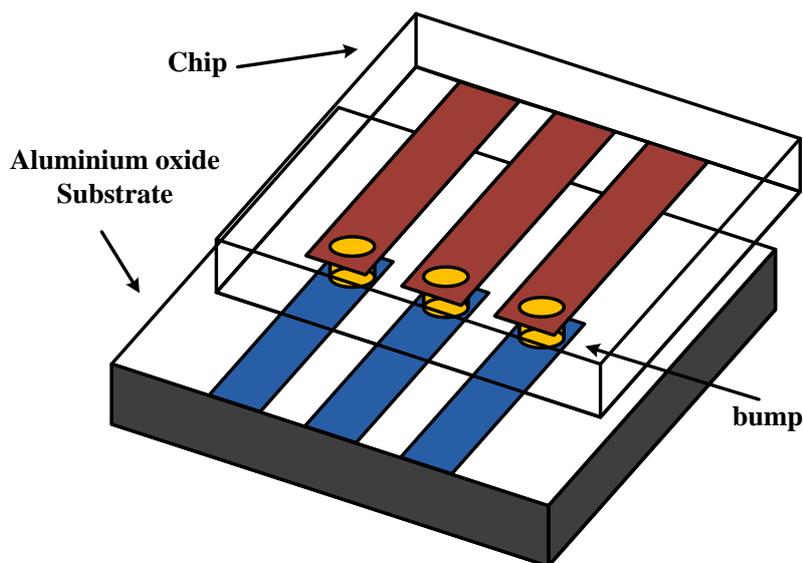


圖 2.4 覆晶封裝系統結構圖。

2.4 混頻器原理

2.4.1 開關取樣

在一個通訊系統中，混頻器是不可或缺的元件，它最主要的作用是把信號由較低的基頻升至較高的射頻，或是將信號由射頻降至基頻，這樣的頻率轉移的動作通常我們是利用開關取樣來達成，見：圖

2.5：

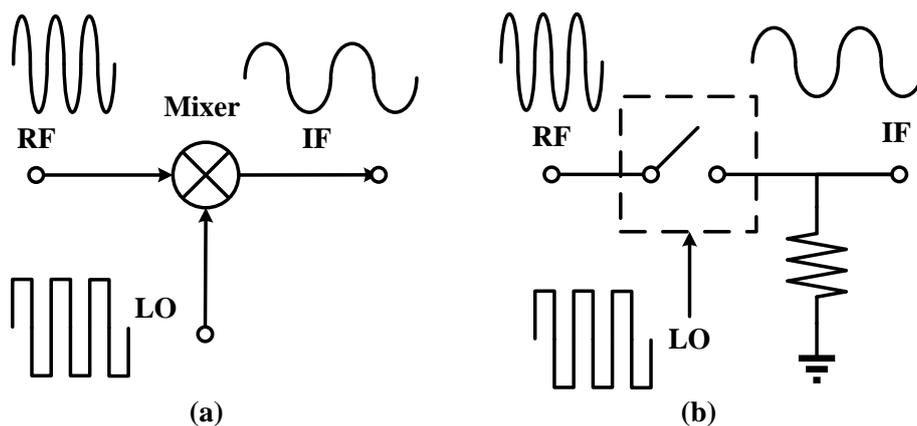


圖 2.5 (a)混頻器系統方塊圖。(b)使用取樣開關形成一簡單混頻器。

從時域上來看，當 LO 波形為正，開關為關，此時輸出波形為射頻輸入波形；當 LO 波形為負，開關為開，此輸出波形為 0，這即是兩個訊號相乘的動作。對一個理想的開關而言，LO 波形自然是方波

最為理想，但這在現實世界中是很難去近似這樣一個理想的波形的，取而代之的是 LO 的功率必須要相對的大。一個理想的方波我們可以用傅利葉級數來展開：

$$s(t) = \frac{4}{\pi} \sum_{k=1}^{\infty} \frac{\sin((2k-1)\omega_{LO}t)}{2k-1}$$

$$= \frac{4}{\pi} \left(\sin(\omega_{LO}t) + \frac{1}{3}\sin(3\omega_{LO}t) + \frac{1}{5}\sin(5\omega_{LO}t) + \dots \right) \quad (2.1)$$

這顯示一個 LO 方波的頻率成份，若 RF 訊號 V_{RF} ：

$$V_{RF}(t) = V_{RF} \cos \omega_{RF}t \quad (2.2)$$

則我們可以得出輸出 IF 訊號：

$$V_{IF} = \frac{2}{\pi} V_{RF} \{ [\sin(\omega_{LO} - \omega_{RF})t + \sin(\omega_{LO} + \omega_{RF})t] +$$

$$\frac{1}{3} [\sin(3\omega_{LO} - \omega_{RF})t + \sin(3\omega_{LO} + \omega_{RF})t] +$$

$$\frac{1}{5} [\sin(5\omega_{LO} - \omega_{RF})t + \sin(5\omega_{LO} + \omega_{RF})t] + \dots \} \quad (2.3)$$

從(2.3)式中我們可以看出除了我們想要的頻率成份之外，尚有許多諧波項(Harmonic terms)，這些諧波項隨著諧波次愈高其能量遞減。

2.4.2 非線性混頻

混頻的另一種常見的方法，是利用元件本身的線性效應，如果這個元件的行為可以被良好的用數學模型來模述，那通常我們可以寫成：

$$v_{out} = \sum_{n=0}^N c_n (v_{in})^n \quad (2.4)$$

由(2.4)我們就容易藉由元件來得到混頻的諧波項，一個最簡單的實例可以由圖 2.6 所示：

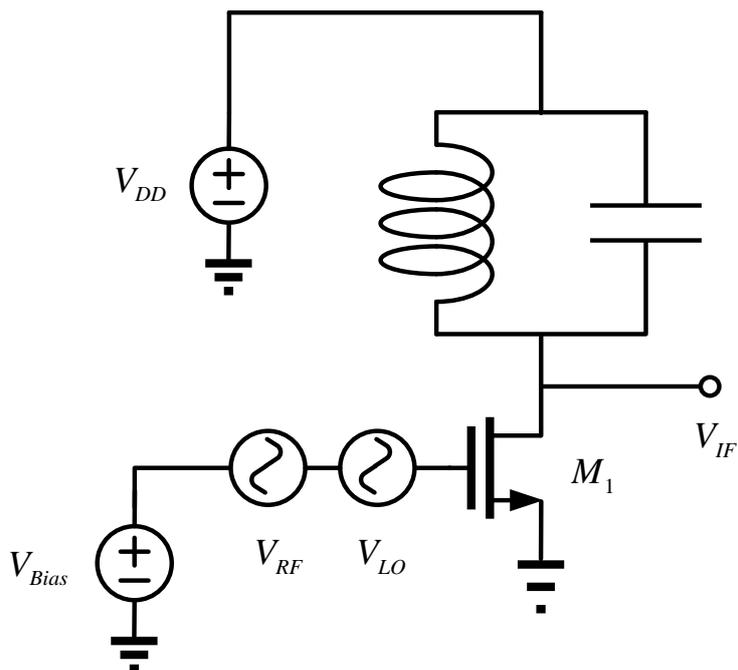


圖 2.6 簡單的非線性混頻器實例。

藉由 NMOS 本身的平方特性來得出 V_{RF} 與 V_{LO} 的交乘項，汲極的 LC 共振腔將不要的諧波項去除，最後中頻由汲極得出。

2.4.3 二極體混頻原理

再來我們考慮一簡單的二極體混頻器，如圖 2.7 所示：

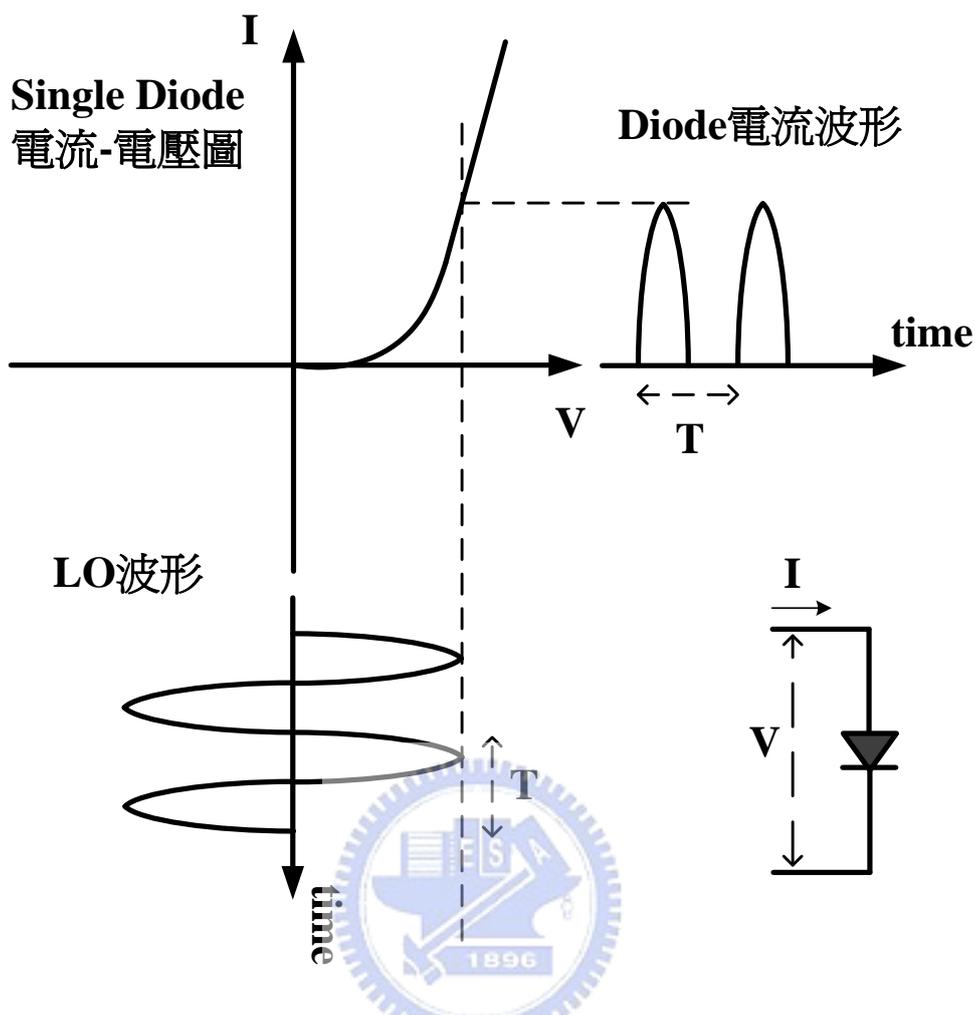


圖 2.7 單一二極體 I-V 圖。

就單一一個二極體而言，我們輸入一個 LO 訊號去推動二極體使其開啟，其二極體在 LO 訊號的正半週期才會打開，相對 LO 訊號較小的 RF 訊號無法直接推動開啟二極體，所以在 LO 訊號打開二極體時 RF 訊號才能通過，這也構成了一個簡單的取樣開關形態，又由於此 RF 通道隨 LO 訊號的週期作一次的開關動作，所以我們得到的是 RF 訊號與 LO 訊號的基頻混頻，此種混頻器我們可稱為本諧波混頻器，這是二極體混頻器最簡單的形態。再來我們考慮一個反對稱連接的二極體混頻器，如圖 2.8：

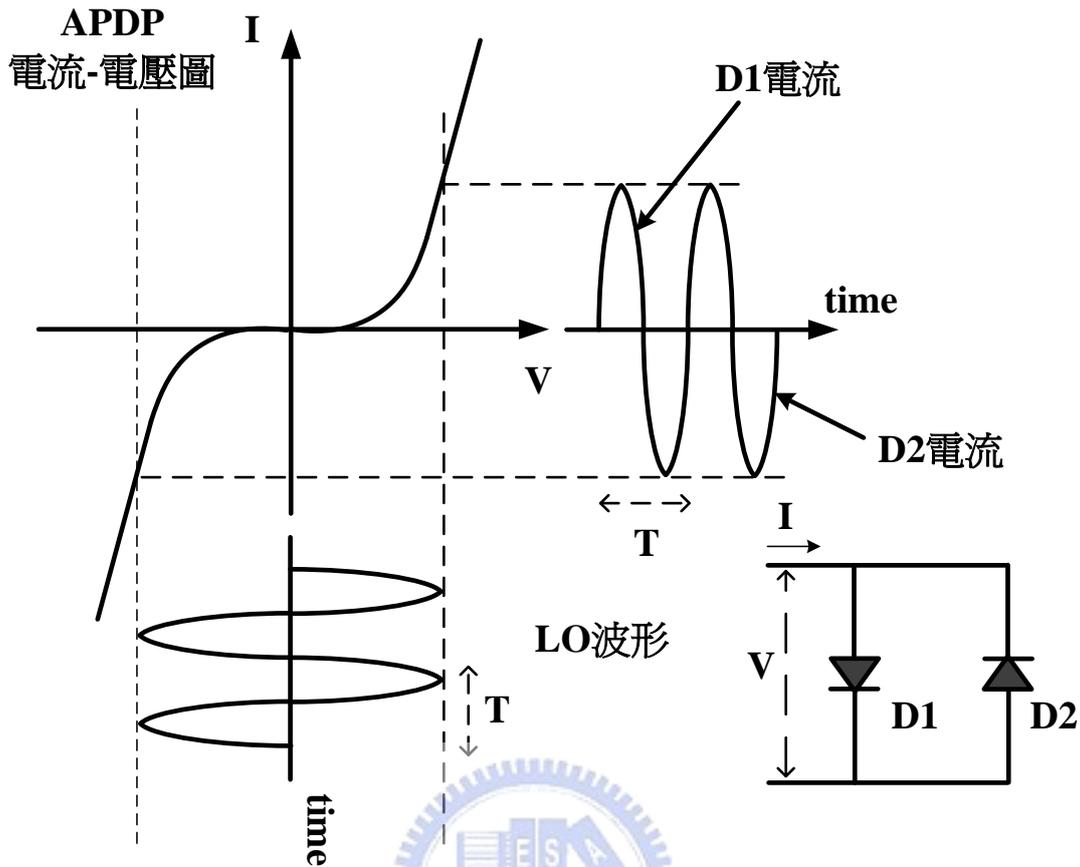


圖 2.8 反對稱二極體 I-V 圖。

反對稱連接的二極體對其 I-V 圖延伸至 LO 訊號的負半週，這使得 LO 訊號在正半週時導通 D1 二極體，在負半週時導通 D2 二極體，注意我們定義 D1 二極體的電流方向為正。從時域來看，在 LO 訊號的一個週期內 RF 訊號路徑被開啟兩次，相較於單一二極體混頻器的情形，所以我們可以簡單的得出，LO 訊號頻率只需要單一二極體混頻器的一半，此種混頻器我們可稱之為次諧波混頻器，接著我們來分析這種次諧波混頻器的特性，考慮圖 2.9：

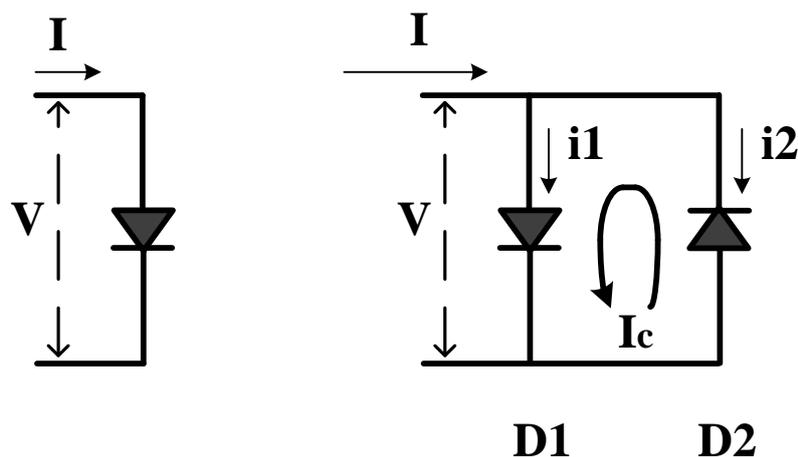


圖 2.9 反對稱二極體的電流分析。

我們定義 D1 二極體的電流為 i_1 ，D2 二極體的電流為 i_2 ，一迴路電流為 I_c ，輸出電流為 I ，則：

$$i_1 = i_s (e^{\alpha V} - 1) \quad (2.5)$$

$$i_2 = -i_s (e^{-\alpha V} - 1) \quad (2.6)$$

由電流式(2.5)與(2.6)對電壓微分可得轉導 g ：

$$g_1 = \alpha \cdot i_s e^{\alpha V} \quad (2.7)$$

$$g_2 = \alpha \cdot i_s e^{-\alpha V} \quad (2.8)$$

整個反對稱二極體混頻器轉導 G ：

$$G = g_1 + g_2 = \alpha i_s \cdot (e^{\alpha V} + e^{-\alpha V}) \quad (2.9)$$

由轉導的角度去分析其特性是由於反對稱次諧波二極體的通道是由 LO 訊號去推動，令驅動電壓 V ：

$$V = V_{LO} \cos w_{LO} t \quad (2.10)$$

將(2.10)代入(2.9)，我們可：

$$G = 2\alpha i_s \cdot [I_0(\alpha V_{LO}) + I_2(\alpha V_{LO}) \cos 2w_{LO} t + I_4(\alpha V_{LO}) \cos 4w_{LO} t + \dots] \quad (2.11)$$

其中 $I_n(\cdot)$ 為 modified Bessel function。

我們由(2.11)可以看出，轉導 G 內只含有 LO 的偶次項，將包含著 RF 的電壓 $V_{total} = V_{LO} \cos w_{LO}t + V_{RF} \cos w_{RF}t$ 代入，我們可以得全部輸出電流 I ：

$$\begin{aligned}
 I &= G \cdot V_{total} \\
 &= A \cos w_{LO}t + B \cos w_{RF}t + C \cos 3w_{LO}t \\
 &\quad + D \cos 5w_{LO}t + E \cos(2w_{LO} + w_{RF})t \\
 &\quad + F \cos(2w_{LO} - w_{RF})t + G \cos(4w_{LO} + w_{RF})t \\
 &\quad + H \cos(4w_{LO} - w_{RF})t + \dots
 \end{aligned} \tag{2.12}$$

在(2.12)式中，大寫英文字母要視二極體的製程與特性，輸出電流含的頻率成份除了 w_{LO} 與 w_{RF} 之外，尚有奇數次項，也就是說會輸出頻率成份：

$$m \cdot w_{RF} \pm n \cdot w_{LO} \quad m \pm n \text{ is odd integer.} \tag{2.13}$$

(2.13)揭示了反對稱二極體混頻器的重要特性，此式也成立在當只有一個輸入訊號的時候，也就是說 $m = n$ ，此時輸出頻率為輸入頻率的奇整數倍，亦即反對稱二極體混頻器即成為一奇整數倍頻器。至於偶數項次諧波則被侷限在反對稱二極體混頻器對內，考慮電流 I_c ：

$$\begin{aligned}
 I_c &= \frac{i1 - i2}{2} \\
 &= \frac{1}{2} i_s (e^{\alpha V} + e^{-\alpha V} - 2) \\
 &= i_s (\cosh \alpha V - 1)
 \end{aligned} \tag{2.14}$$

我們將 $V_{total} = V_{LO} \cos w_{LO}t + V_{RF} \cos w_{RF}t$ 代入(2.14)，我們可以得出

迴路電流 I_c 的泰勒展開式：

$$\begin{aligned}
 I_c &= i_s \left[1 + \frac{(V_{LO} \cos w_{LO}t + V_{RF} \cos w_{RF}t)^2}{2} + \dots - 1 \right] \\
 &= \frac{i_s}{2} [V_{LO}^2 \cos^2 w_{LO}t + V_{RF}^2 \cos^2 w_{RF}t + 2V_{LO}V_{RF} \cdot \cos w_{LO}t \cos w_{RF}t + \dots] \\
 &= \frac{i_s}{2} \left\{ \frac{V_{LO}^2 + V_{RF}^2}{2} + \frac{V_{LO}^2}{2} \cos 2w_{LO}t + \frac{V_{RF}^2}{2} \cos 2w_{RF}t \right. \\
 &\quad \left. + V_{LO}V_{RF} [\cos(w_{LO} - w_{RF})t + \cos(w_{LO} + w_{RF})t] + \dots \right\} \quad (2.15)
 \end{aligned}$$

在(2.15)式中我們可以看到，迴路電流 I_c 中含有直流項

$\frac{V_{LO}^2 + V_{RF}^2}{2}$ ，以及其他偶次項諧波，所以 I_c 含頻率成份：

$$m \cdot w_{RF} \pm n \cdot w_{LO} \quad m \pm n \text{ is even integer.} \quad (2.16)$$

注意到(2.14)到(2.16)的分析我們也可以同樣的套用在輸出電流

I ：

$$I = i_1 + i_2 \quad (2.17)$$

分析的方法相同。(2.13)與(2.16)道出了反對稱二極體混頻行為，這讓它有了一些有趣的性質[12]：

- 可以藉由將基頻混頻項以電抗性終止來降低轉換損耗。
- 因為壓抑了本地振盪器的雜訊旁帶所以會有比較好的雜訊指數。
- 本地振盪頻率只需要射頻的一半甚至四分之一，大大降低了本地振盪器的製作設計成本。

注意第一個特點可以讓反對稱二極體次諧波混頻器得到與用 LO

基頻混頻的混頻器有相近的轉換損耗，但這一個任務是相當難達成的，因為反對稱二極體次諧波混頻器的本地振盪器頻率只有射頻的一半左右，與基頻混頻項($f_{RF} - f_{LO}$)過於接近，要只壓抑基頻混頻項是很難實現的。第二點可以由圖 2.10 來看。

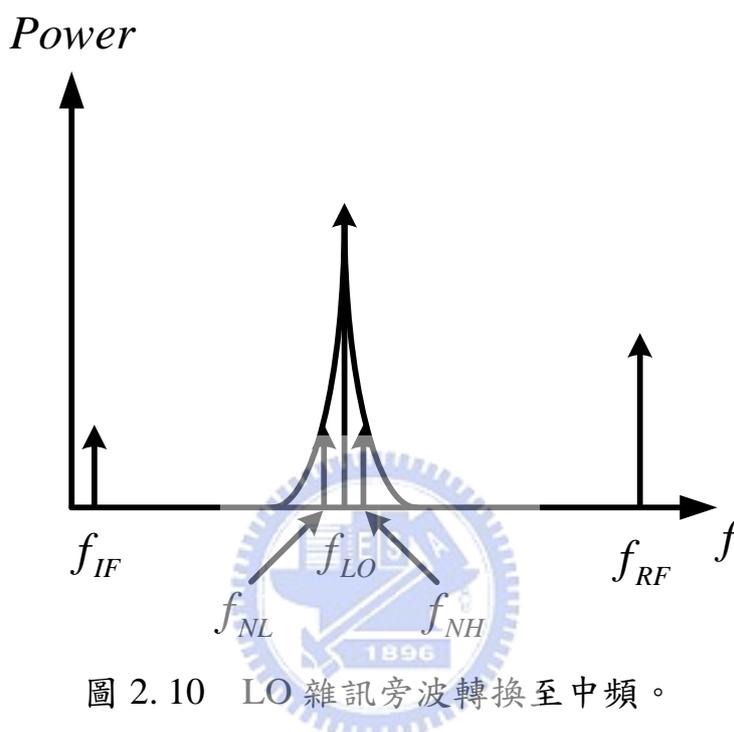


圖 2.10 LO 雜訊旁波轉換至中頻。

在 LO 的裙帶中距離 f_{IF} 的兩個訊號 f_{NL} 與 f_{NH} ，會和我們的 f_{LO} 做混頻動作，其混頻項 $f_{LO} - f_{NL}$ 和 $f_{NH} - f_{LO}$ 均會落在我們的中頻 f_{IF} ，但由(2.16)，這些不要的混頻項皆會被侷限在相對低阻抗的二極體迴路中，得到比較好的雜訊指數。

2.5 放大器原理

2.5.1 靈敏度考量

在一般的通訊系統中，放大器的主要作用是將訊號放大，但這其中還牽扯到雜訊指數、輸出功率、線性度、穩定度、頻寬、直流需求等等問題，一般我們要著手設計一個放大器時會先配合整個系統

的規畫，進而選擇放大器類型。在一個接收機的前級我們需要的放大器其雜訊指數與增益必須要滿足整個系統的雜訊指數要求，這是因為雜訊指數會影響到整個系統接收的靈敏度，一個接收機系統的靈敏度是定義成這個系統可以偵測到合理的訊噪比的最小接收訊號強度。由雜訊指數定義[13]：

$$NF = \frac{P_{N_o}}{P_{N_i} G_A} \quad (2.18)$$

其中 P_{N_o} 表示在輸出端可得到的全部雜訊功率，包含了被放大的輸入端輸入雜訊功率以及系統本身產生的輸出雜訊功率。所以一個系統的雜訊指數是被定義成它在輸出端可得到的全部雜訊功率比上在輸出端由於輸入雜訊被放大而造成的輸出雜訊功率。注意到 G_A 是可得功率增益，可表示成：

$$G_A = \frac{P_{sig_o}}{P_{sig_i}} \quad (2.19)$$

所以(2.18)可代入(2.19)改寫成：

$$NF = \frac{P_{sig_i} / P_{N_i}}{P_{sig_o} / P_{N_o}} = \frac{SNR_{in}}{SNR_{out}} = \frac{P_{sig} / P_{RS}}{SNR_{out}} \quad (2.20)$$

其中 P_{sig} 是表示接收訊號功率強度， P_{RS} 是表示訊源阻雜訊功率，因為這兩者都是單位頻寬的功率，所以計算時需要積分所涵蓋的頻寬，值得一提的是(2.18)與(2.20)的不同之處，(2.18)的雜訊指數原本定義就與輸入訊號無關，(2.20)式的改寫引入了輸入訊號改寫成訊噪比的比值可以方便計算與量測，(2.20)可以寫成：

$$P_{sig,total} = P_{RS} \cdot NF \cdot B \cdot SNR_{out} \quad (2.21)$$

B 代表的是頻寬，由式子(2.21)，我們可以得出最小的接收功率

以 log 表示：

$$P_{sig, \min} = P_{RS} \big|_{dBm/Hz} + NF \big|_{dB} + 10 \log B + SNR_{out, \min} \big|_{dB} \quad (2.22)$$

其中第一項在室溫時如果系統的輸入端有做到共軛匹配，其值就是我們熟悉的 $-174 \text{ dBm} / \text{Hz}$ 。(2.22)闡明了在有限的頻寬下，對於系統要求的輸出訊噪比時我們的系統雜訊影響著最小能偵測的訊號強度。

那麼為何接收機前端的放大器其雜訊指數如此重要？因為此放大器的雜訊指數幾乎決定了整個接收器的雜訊指數，進而影響整個系統的靈敏度，考慮一個簡單的兩級放大器系統，如圖 2.11：

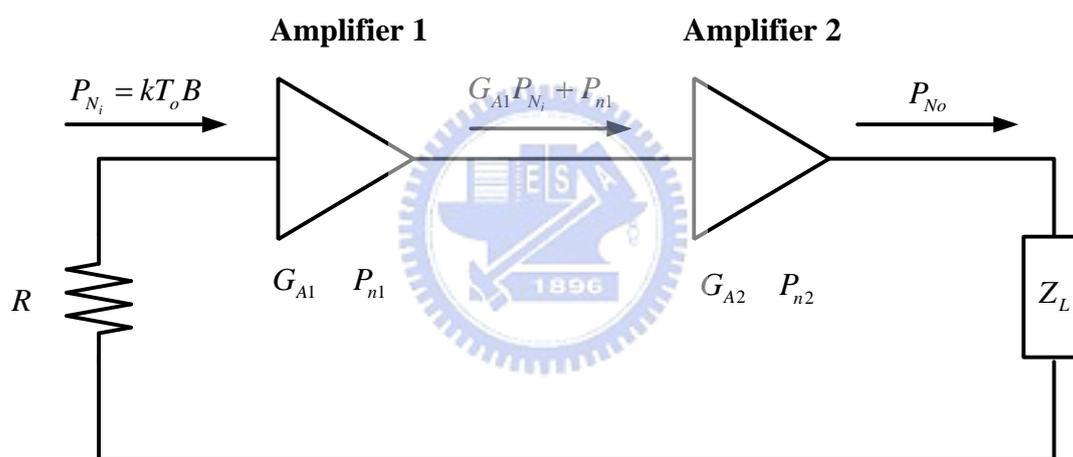


圖 2.11 兩級放大器系統雜訊。

在輸出端可得到的全部雜訊功率 P_{No} 可得出：

$$P_{No} = G_{A2} (G_{A1} P_{Ni} + P_{n1}) + P_{n2} \quad (2.23)$$

$$NF = \frac{P_{No}}{P_{Ni} G_{A1} G_{A2}} = 1 + \frac{P_{n1}}{P_{Ni} G_{A1}} + \frac{P_{n2}}{P_{Ni} G_{A1} G_{A2}} \quad (2.24)$$

或是

$$NF = NF_1 + \frac{NF_2 - 1}{G_{A1}} \quad (2.25)$$

在(2.25)式中第二級放大器的雜訊指數被除以 G_{A1} 倍，以致於整個系統的雜訊指數被第一級放大器所主宰，所以在設計一個接收機系統的前端放大器時，我們會以雜訊指數作為主要的考量。

2.5.2 穩定性分析

另外一個常困擾著設計者的是放大器的穩定度，如果放大電路本身不穩定可能會造成低頻震盪出現，此時有可能造成直流失準，而電晶體本身操作推進至大訊號模式，所以小訊號模型匹配已經不適用了，造成匹配不當，而當電晶體震盪時雜訊指數會變得非常高，會嚴重影響到系統的靈敏度，更甚者，振盪有可能毀壞電晶體，總之，一個放大器電路要優先考量的是確保它的穩定性，我們才能再來考慮我們的增益、雜訊指數、頻寬等等有沒有符合系統的規格。

通常一個射頻或微波的電晶體在某些頻率會是潛在性的不穩定的，確保震盪不會發生在任何我們要的頻率是很重要的，尤其是在低頻的情況，即使我們設計放大器的中心頻率不會在如此低頻，但對電晶體來說低頻是很容易發震盪的，注意：此時說的低頻是相對我們要設計的中心頻率。

在一些低頻操作的類比電路來說，我們通常用轉移函數來分析系統，我們會使用尼奎斯特穩定度準則來檢驗是否可能發生震盪，對於類比電路來說這樣的檢驗方法就已經很足夠了，但對於射頻和微波電路來說，這樣的方法在大部分的情況下是不夠的，因為在這樣的頻率下系統的轉移函數我們通常沒有辦法給出一個閉合公式解 [14]，考慮一個迴授系統：

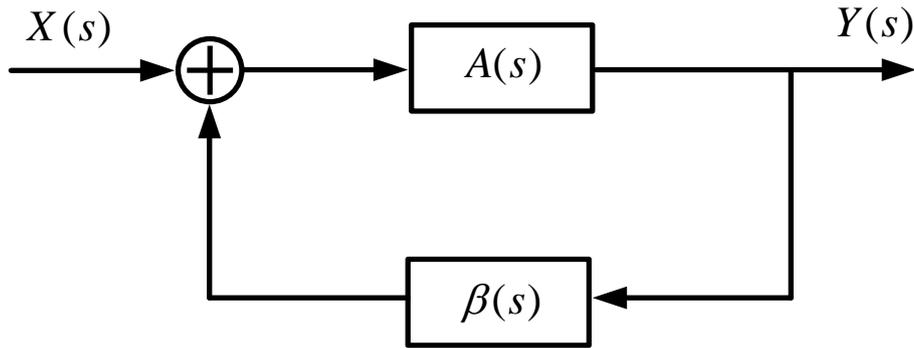


圖 2.12 閉迴路系統。

我們可以很快的得出轉移函數：

$$\frac{Y(s)}{X(s)} = \frac{A(s)}{1 - A(s)\beta(s)} \quad (2.26)$$

在許多的射頻與微波、毫米波放大器的設計中，我們很難看出 (2.26) 式中的 $\beta(s)$ ，甚至用電路模擬軟體也很難發現，這樣的迴授路徑通常是由於元件晶片的接地不良，或是電感性、電容性的耦合、或是直流偏壓網路的濾波效果不佳，這讓我們必須借用 S 參數來分析系統的穩定度，考慮一個主動二埠網路：

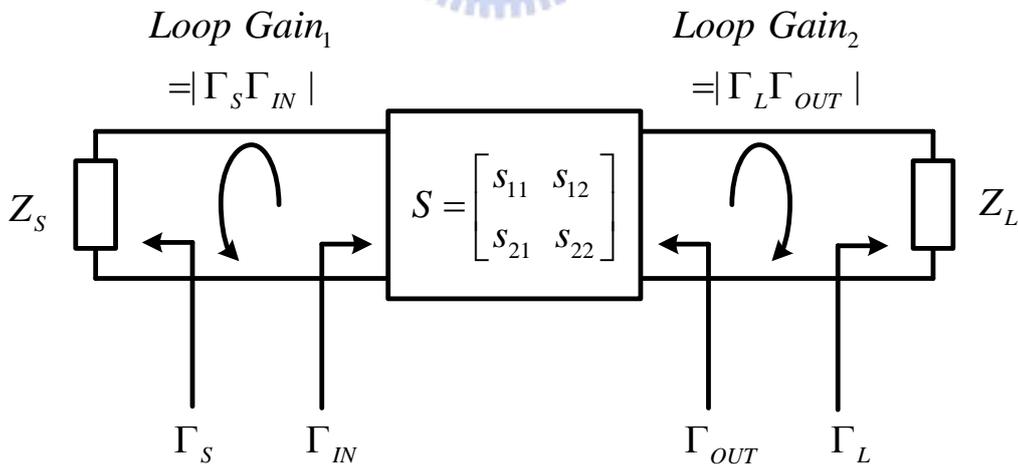


圖 2.13 主動二埠網路 S 參數。

要達到此系統的穩定，必須輸入端與輸出端皆穩定才行，也就是說輸入端的迴路增益與輸出端的迴路增益都必須要小於一，此時的迴路增益是以界面的反射係數相乘得出，反射係數是以 S 參數來表

示：

$$|\Gamma_S| = \frac{Z_S - Z_o}{Z_S + Z_o} \leq 1 \quad (2.27)$$

$$|\Gamma_L| = \frac{Z_L - Z_o}{Z_L + Z_o} \leq 1 \quad (2.28)$$

以及

$$|\Gamma_{IN}| = \left| s_{11} + \frac{s_{12}s_{21}\Gamma_L}{1 - s_{22}\Gamma_L} \right| < 1 \quad (2.29)$$

$$|\Gamma_{OUT}| = \left| s_{22} + \frac{s_{12}s_{21}\Gamma_S}{1 - s_{11}\Gamma_S} \right| < 1 \quad (2.30)$$

由(2.27)到(2.30)，我們可以得出一個穩定度參數 K ：

$$K = \frac{1 - |s_{11}|^2 - |s_{22}|^2 + |\Delta|^2}{2|s_{12}s_{21}|} > 1 \quad (2.31)$$

以及另兩個條件式：

$$|\Delta| = |s_{11}s_{22} - s_{12}s_{21}| < 1 \quad (2.32)$$

$$B_1 = 1 - |s_{11}|^2 - |s_{22}|^2 + |\Delta|^2 > 0 \quad (2.33)$$

如果說一個圖 2. 13 的二埠網路其散射參數滿足(2.31)以及(2.32)或(2.33)其中一式，那我們就得到一個無條件穩定的二埠網路，反之我們則得到一個潛在性不穩定的網路。但是 K 參數的檢查並沒有辦法顯示出兩個雙埠網路的相對穩定性，並且 K 參數會隨著在輸出入端串接有損耗元件或是經由迴授無損網路或有損網路而改變。在實際的模擬上，我們可以利用一個更好的方法來檢測穩定度— μ 參數：

$$\mu_1 = \frac{1 - |s_{22}|^2}{|s_{11} - \Delta(s_{22}^*)| + |s_{21}s_{12}|} > 1 \quad (2.34)$$

(2.34)式成立時表示此二埠網路無條件穩定， μ_1 愈大，則表示愈穩定，是一個可以相對比較的幾何量，因為 μ_1 的意義是史密斯圖的圓心到負載的穩定圓的距離， μ_1 愈大代表不穩定圓與史密斯圖離的愈遠；另一個參數 μ_2 只是將(2.34)中的 s_{11} 與 s_{22} 互換，而我們不需要再去計算 μ_2 ，因為只要(2.34)成立， μ_2 也必定大於一。

2.5.3 增益匹配

我們設計單級或多級的放大器時，除了穩定度之外，另一個重點就是增益，如果我們能夠在電晶體的輸出與輸入端達到共軛匹配，則我們可以達到最大的轉換功率增益， G_T ：

$$G_T = \frac{(1 - |\Gamma_S|^2) |s_{21}|^2 (1 - |\Gamma_L|^2)}{|(1 - s_{11}\Gamma_S)(1 - s_{22}\Gamma_L) - s_{12}s_{21}\Gamma_S\Gamma_L|^2} \quad (2.35)$$

考慮一個含輸入匹配與輸出匹配的單級放大器，如：

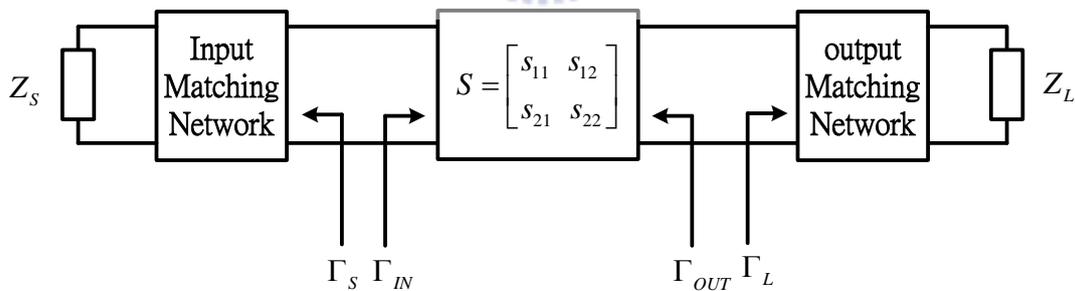


圖 2.14 含輸出入匹配的單級放大器。

我們必須同時達到輸入和輸出有共軛匹配才会有最大的轉換功率增益，也就是說：

$$\Gamma_S = \Gamma_{MS} = \frac{B_1 - \sqrt{B_1^2 - 4|C_1|^2}}{2C_1} \quad (2.36)$$

$$\Gamma_L = \Gamma_{ML} = \frac{B_2 - \sqrt{B_2^2 - 4|C_2|^2}}{2C_2} \quad (2.37)$$

其中

$$B_1 = 1 + |s_{11}|^2 - |s_{22}|^2 - |\Delta|^2 \quad (2.38)$$

$$B_2 = 1 + |s_{22}|^2 - |s_{11}|^2 - |\Delta|^2 \quad (2.39)$$

$$C_1 = s_{11} - s_{22}^* \Delta \quad (2.40)$$

$$C_2 = s_{22} - s_{11}^* \Delta \quad (2.41)$$

$$|\Delta| = |s_{11}s_{22} - s_{21}s_{12}| \quad (2.42)$$

注意到只有在無條件穩定時，(2.36)到(2.42)式才會成立，此時我們可以把轉換功率增益改寫成 G_{MAG} ：

$$G_{MAG} = \left| \frac{s_{21}}{s_{12}} \right| (K - \sqrt{K^2 - 1}) \quad (2.43)$$

即使在潛在性的不穩定，即 $K > 1$ ， $\Delta > 1$ 的情況，(2.43)式在數學上依然成立，不過此條件在實際電路上並不會發生。另外，即使我們所選擇的電晶體在要設計的頻率上是有潛在性的不穩定，也就是說， $K < 1$ ，另定義最大穩定增益 G_{MSG} ：

$$G_{MSG} = \left| \frac{s_{21}}{s_{12}} \right| \quad (2.44)$$

(2.44)表明了我們可以利用一些方法利用串接或並聯電阻來使電晶體更穩定，當 K 恰好等於一時，我們能得到的最大穩定增益。圖 2.15 提供了一些方法來穩定電晶體。

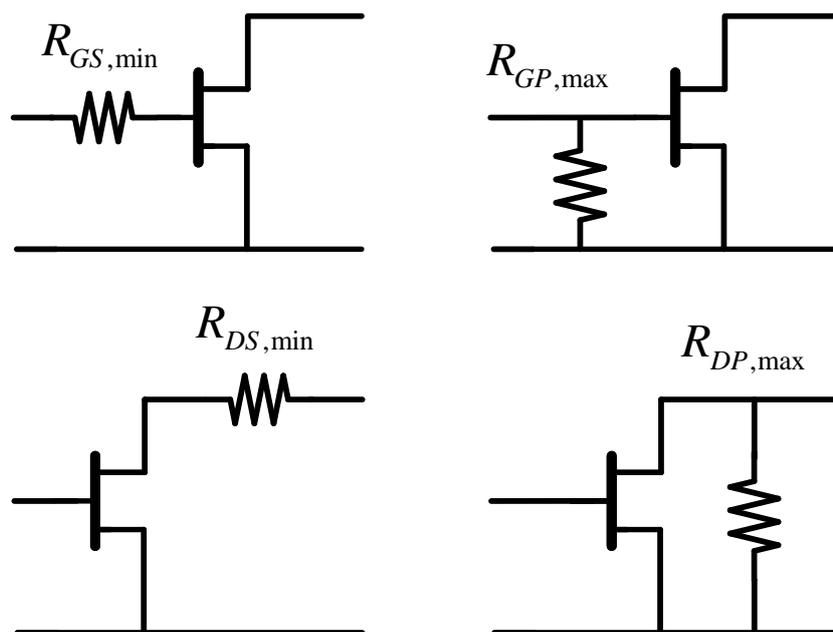


圖 2.15 以電阻性負載來增進穩定度。

2.6 鏡像訊號消除原理

在一般的外差接收機系統中，鏡像訊號干擾是一個很嚴重且必須要去面對的問題，這種問題導因於我們的混頻器在數學上的運算在頻譜上，因為實數的關係而呈現著對稱性，由圖 2.16 的示意圖：

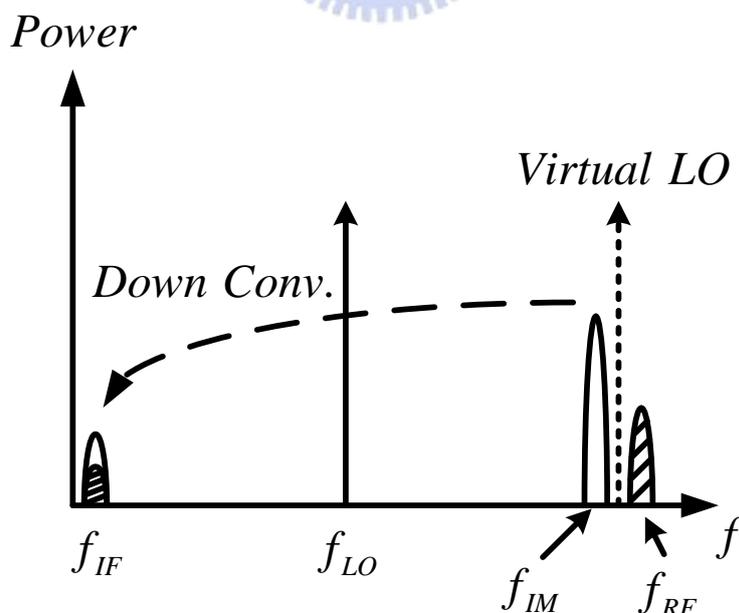


圖 2.16 鏡像訊號干擾。

在對一個低中頻的架構中，鏡像訊號的干擾是嚴重的，雖然我們

所採用的次諧波混頻器可以實現在零中頻架構中來避免鏡像訊號的問題，但在整個系統規畫中我們是初步建立一個模型，將中頻設定在 5.2 GHz 是為了要方便與現有商業化的通信模組來結合做整合後端調變解調的動作，所以鏡像訊號在此論文中就顯得重要許多了。

一般來說，我們有幾種方法來去除鏡像訊號，最簡單直覺的方法是在接收機前端加上一個鏡像訊號消除的濾波器，見圖 2.17：

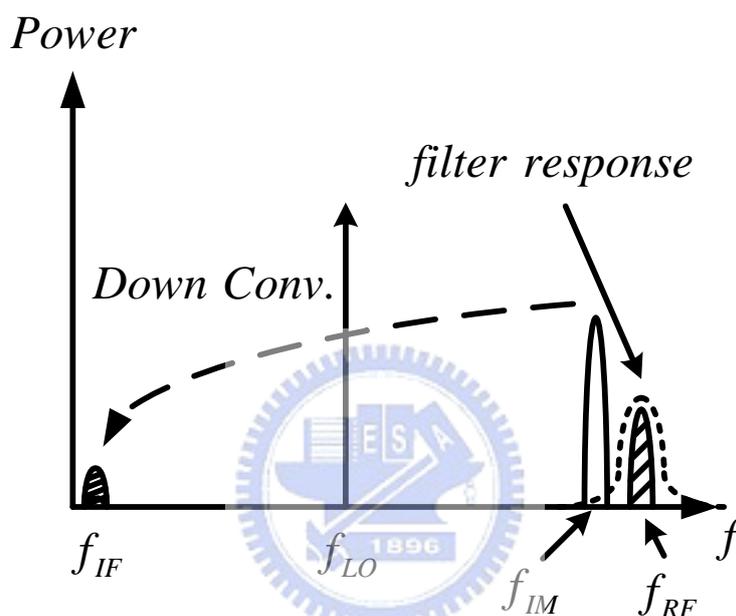


圖 2.17 以濾波器來消除鏡像訊號。

此法的困難之處再於，我們的射頻頻率很高，使得此濾波器的品質因數沒有辦法很高，必定使得濾除鏡像訊號的效果不好，其次是在系統接收的前端加上一濾波器，其濾波器的損耗會降低整個系統的雜訊指數。對一個實際溫度 T_{phy} 的濾波器來說，它的雜訊溫度 T_e 等同於 $(L-1)T_{phy}$ ，所以它的雜訊指數 NF_{filter} 等於：

$$NF_{filter} = 1 + \frac{(L-1)T_{phy}}{T_0} \quad (2.45)$$

其中 T_0 為 290K。

另外兩種常見的鏡像訊號濾波方法，分別是哈特利鏡像消除架構

與威福鏡像消除架構。威福架構是一種雙降頻的接收機，藉由降頻兩次的動作，將第一個鏡像訊號移至中頻外，但仍然有第二鏡像訊號無法濾除的問題，如圖 2.18。

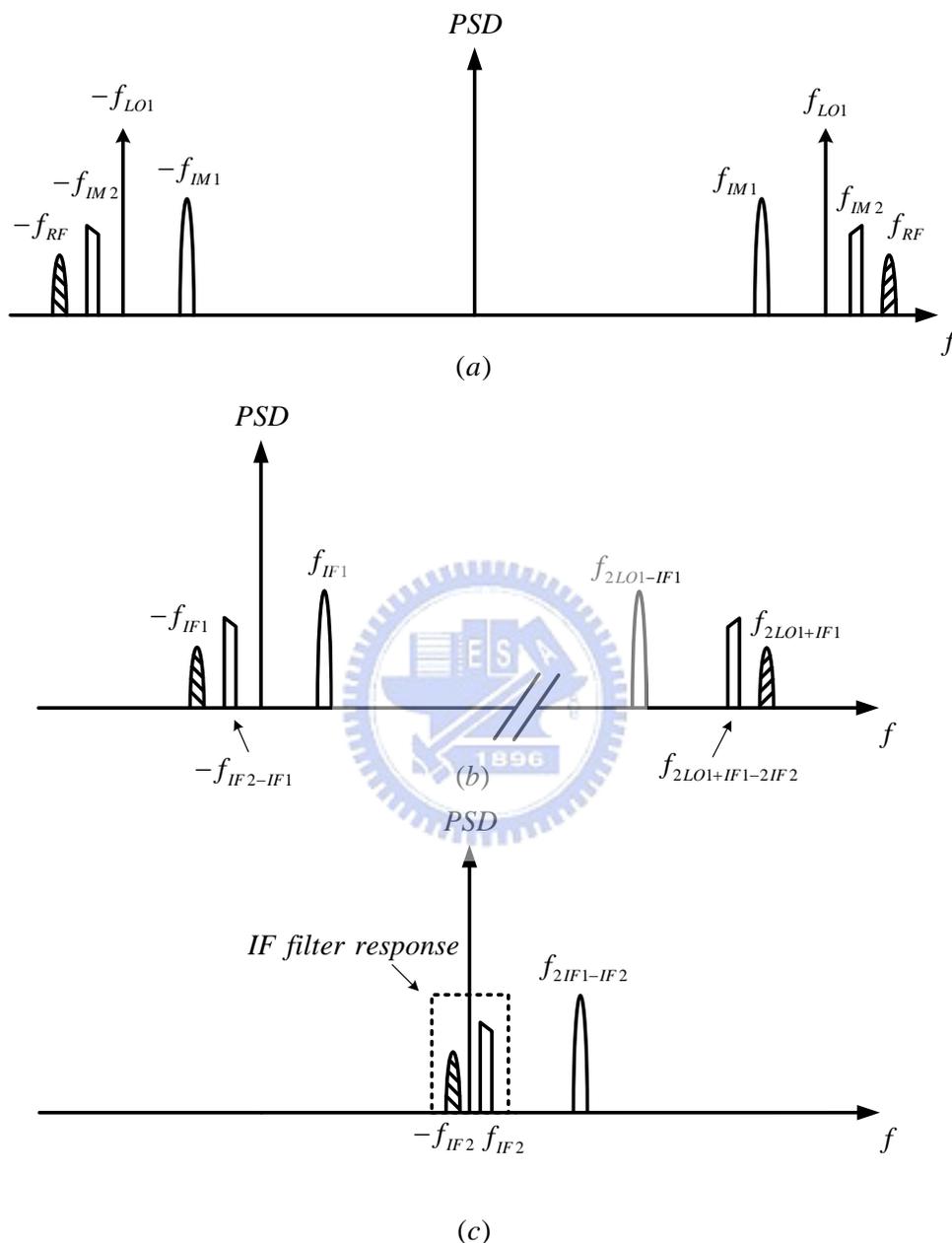


圖 2.18 威福結構的頻譜分析(a)混頻前(b)第一次降頻(c)第二次降頻。

在圖 2.18 中(c)，即使第一個鏡像訊號已被我們移至中頻濾波響應之外，仍有第二鏡像訊號會落入我們的中頻影響訊號的解調。

而哈特利鏡像消除結構，則是利用了九十度的相位轉換器，如圖 2.19：

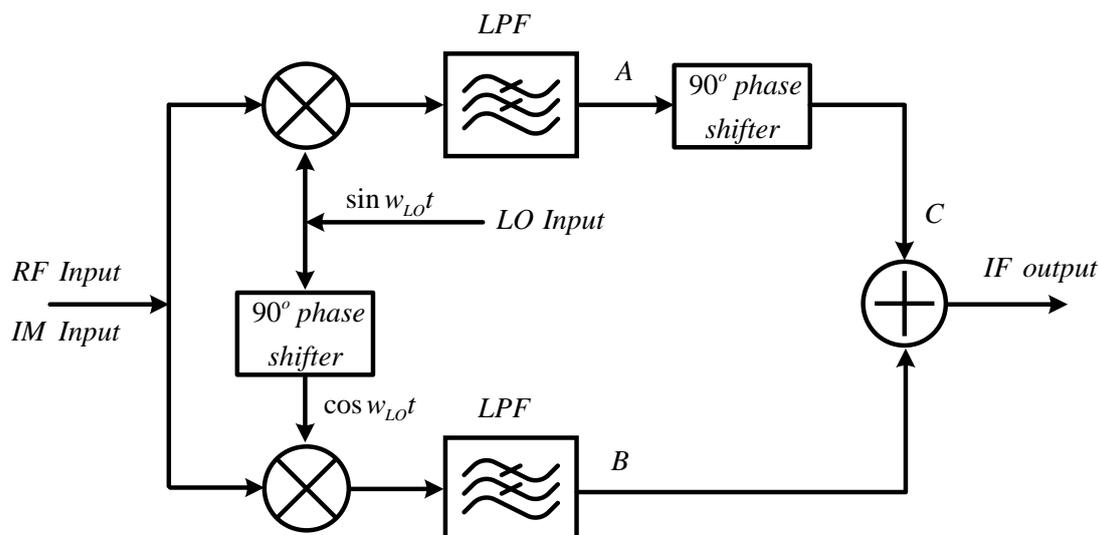


圖 2.19 哈特利鏡像消除結構。

我們假設我們的射頻輸入訊號為 $A_{RF} \cos w_{RF}t$ 、鏡像輸入訊號為 $A_{IM} \cos w_{IM}t$ ，本地振盪輸入訊號為 $\sin w_{LO}t$ ，經過一低通濾波器去除我們不要的諧波項後， A 點和 B 點的訊號可以寫成：

$$s_A(t) = \frac{A_{RF}}{2} \sin(w_{LO} - w_{RF})t + \frac{A_{IM}}{2} \sin(w_{LO} - w_{IM})t \quad (2.46)$$

$$s_B(t) = \frac{A_{RF}}{2} \cos(w_{LO} - w_{RF})t + \frac{A_{IM}}{2} \cos(w_{LO} - w_{IM})t \quad (2.47)$$

由於正負頻在相位方向上的定義不同，在經過一個九十度的移相器之後，正負頻在極座標上相位移動的方向是相反的，所以 A 點的訊號經過移相器之後到達 C 點的訊號為：

$$s_C(t) = \frac{A_{RF}}{2} \cos(w_{LO} - w_{RF})t - \frac{A_{IM}}{2} \cos(w_{LO} - w_{IM})t \quad (2.48)$$

如此一來， B 點和 C 點的訊號相加後可以消除鏡像訊號。在 I 通道與 Q 通道都完美的對稱匹配的情形下，我們可以完美的去除鏡像訊號，但在現實電路中我們的 I 通道與 Q 通道一定會有一定程度的振幅誤差 ε (in %) 和角度誤差 θ (in degree)，我們定義鏡像訊號消除比率 (image rejection ratio, IRR) [15]：

$$IRR = 10 \log \left[\frac{1 + 2(1 + \varepsilon) \cos \theta + (1 + \varepsilon)^2}{1 - 2(1 + \varepsilon) \cos \theta + (1 + \varepsilon)^2} \right] \quad (2.49)$$

並且繪於圖 2.20 [16]。

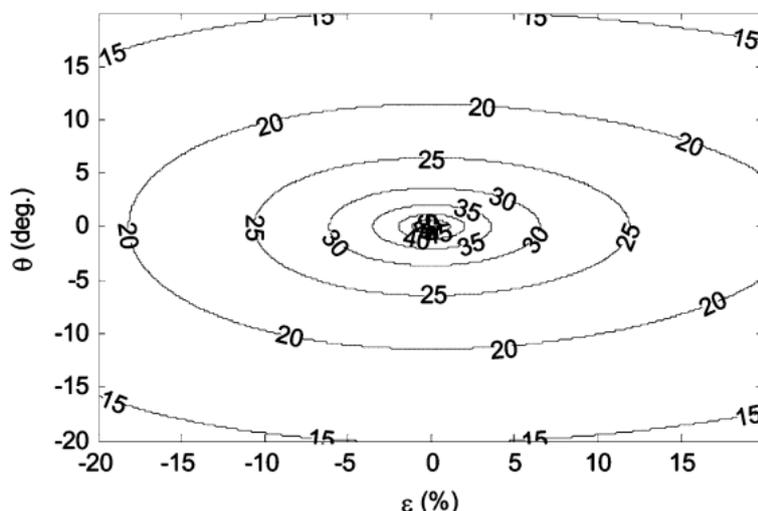


圖 2.20 鏡像抑制比率(dB)對角度誤差與振幅誤差作圖。

這是 IRR 最經典的閉合公式，不過(2.49)並沒有包含混頻器的非理想效應。

2.7 去嵌化

一般的微波放大器的設計，是非常依賴電晶體的散射參數(s parameter)的，不同的偏壓有不同的 S 參數，我們依照我們的設計需求來選擇偏壓點，進而使用 S 參數設計，在實際上我們的 IC 上的測試元件除了電晶體本身之外，還包含了下針的 PAD，這些 PAD 的外部效應必須要去。

一般來說我們會先求出電晶體的外部寄生電阻、電容、電感，再用矩陣運算來求出內部元件參數，求外部寄生元件的方法像是 Yang-Long 直流量測 [17]、cold FET 法 [18] 等等，算出外部的寄生元件參數，這些參數是有其物理意義的，而後再由矩陣反運算得出內部元件參數，然後才得到一個可信的小信號模型。然而，如果我們只是要設計一個驅動的放大器，我們只需要在某偏壓下的 S 參數資

料即可，不需要一個小信號模型，再者，上述這兩個求外部寄生參數的量測必須非常精確，我們必須針對不同的電晶體大小、不同的電晶體偏壓做一次小信號模型，這是非常花費時間的。

由於 HEMT 製程的設計參數只提供到 50GHz，而這個頻率之後大約是發生 kink effect 的位置[19]，以致於 S_{22} 實際在 60GHz 時的位置並不在由 50GHz 的 S 參數外差到 60GHz 的位置， S_{22} 的不準確不單單是影響匹配，甚至影響增益和穩定度。

常見的 HEMT 小訊號模型如圖 2.21。

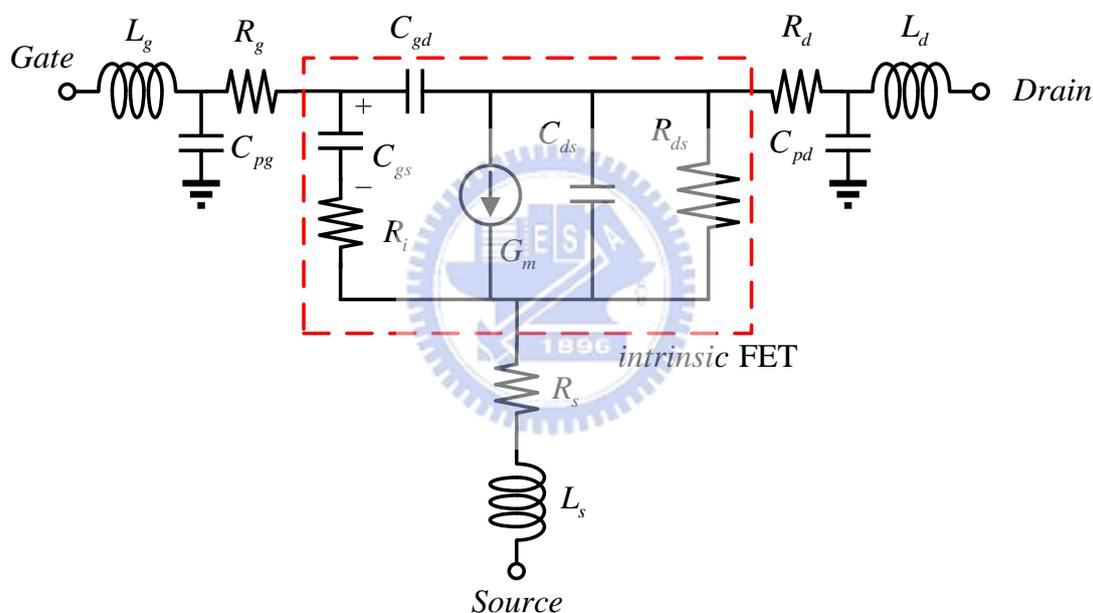


圖 2.21 HEMT 等效小訊號模型。

外部寄生主要來自於下針 pad、金屬連線、基板的耦合損耗等等，這些複雜的效應，尤其在高頻時，要用圖 2.21 的 R、L、C 來簡單表示是困難的，或是用更複雜的小訊號模型來擬合量測參數[20]，如：

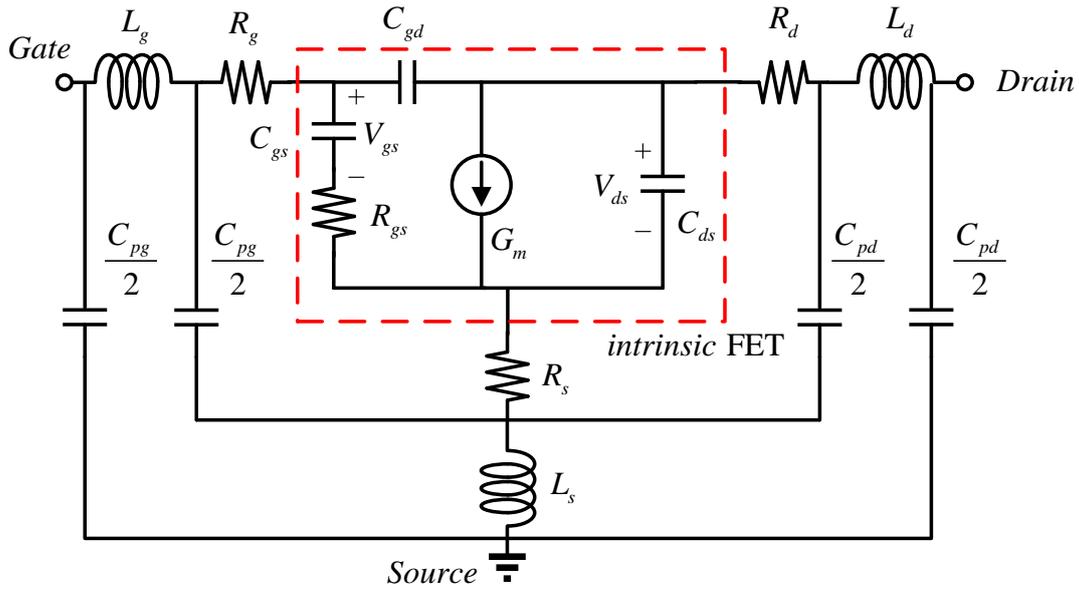


圖 2.22 修正後小訊號模型。

不論是圖 2.21 或圖 2.22，都需要精確的量測以求出外部寄生。本論文提出將外部寄生效應量測以 EM 模擬來取代，使得整個系統呈現矩陣串接的形式：

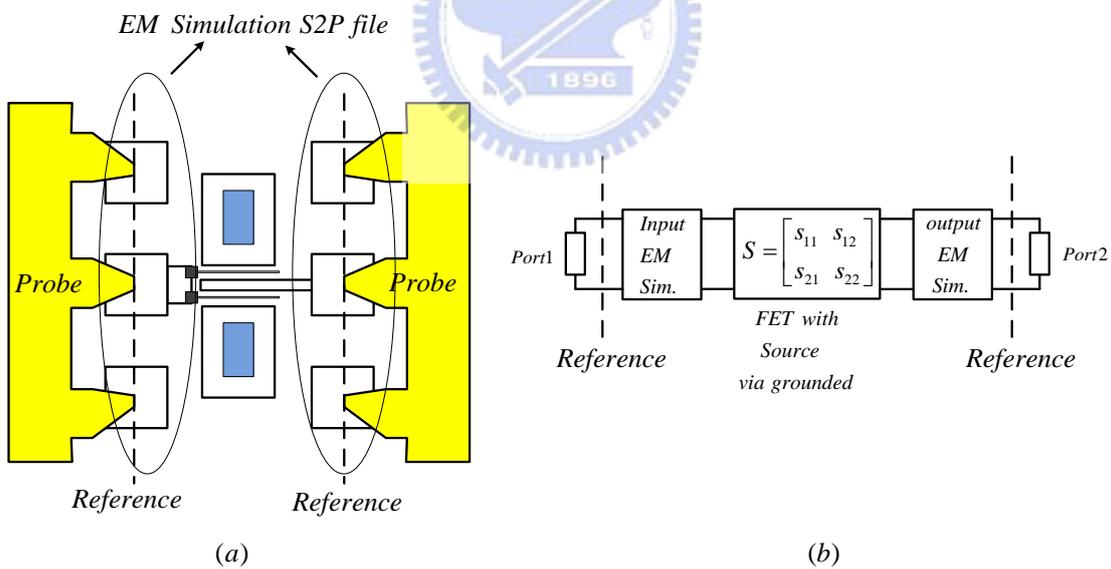


圖 2.23 測試元件量測與矩陣表示法(a)實際量測情形與電磁模擬部分(b)相對應的矩陣串接示意圖。

如此一來我們不用去考慮複雜的外部寄生結構，而將它們的複雜的交互作用利用電磁模擬軟體來考量進去，整個量測系統為 ABCD

矩陣的串接：

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix}_{measure} = \begin{bmatrix} A & B \\ C & D \end{bmatrix}_{input_sim} \cdot \begin{bmatrix} A & B \\ C & D \end{bmatrix}_{device} \cdot \begin{bmatrix} A & B \\ C & D \end{bmatrix}_{output_sim} \quad (2.50)$$

利用反矩陣運算可得：

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix}_{device} = \begin{bmatrix} A & B \\ C & D \end{bmatrix}_{input_sim}^{-1} \cdot \begin{bmatrix} A & B \\ C & D \end{bmatrix}_{measure} \cdot \begin{bmatrix} A & B \\ C & D \end{bmatrix}_{output_sim}^{-1} \quad (2.51)$$

由於我們的測試元件是將源極端接 via 到地，我們也可以藉由將 via 到地這部分納入電磁模擬，而得到一個完整的電晶體三端散射參數，首先將測試元件由 ABCD 矩陣轉換 Z 矩陣：

$$\begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix}_{device} = abcdtoz \left(\begin{bmatrix} A & B \\ C & D \end{bmatrix}_{device} \right) \quad (2.52)$$

再將 via 部分模擬的二埠 Z 參數矩陣扣去：

$$\begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix}_{3port-device} = \begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix}_{device} - \begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix}_{viahole_sim} \quad (2.53)$$

(2.52)式中的轉換可由電腦軟體如 ADS 的內建函式輔助。

此法在求出元件的散射參數上是很有效率的，其缺點在於非常依賴電磁模擬軟體的準確度，所幸現今的電磁模擬軟體如 Sonnet、HFSS、IE3d 等等已經非常進步了。

2.8 實作一，60GHz 四倍頻次諧波二極體混頻器

2.8.1 研究動機

近年來無線通訊對多媒體服務的需求日益增加，為了提供更大的頻寬，未來的無線通訊系統之操作頻率將不斷的提升，因此應用於毫米波頻段的射頻電路將具有一定程度的發展性。RF 前端電路主要包括低雜訊放大器、混波器、壓控振盪器與功率放大器等電路，其中關鍵元件混波器需要考量的規格相當多，包含 LO 饋入功率、轉換增益、線性度、隔離度、RF 頻寬、IF 頻寬等等，使得 60GHz 的混波器就設計上來說可以說是一個全新的挑戰，因應 IEEE 802.15.3c 小組制定另一個更高的傳輸速率規格(3Gbps)，此次專題的混波器將設計在以對應資料傳輸的需求。

2.8.2 電路設計

以下對實作一的電路架構作一個簡介：

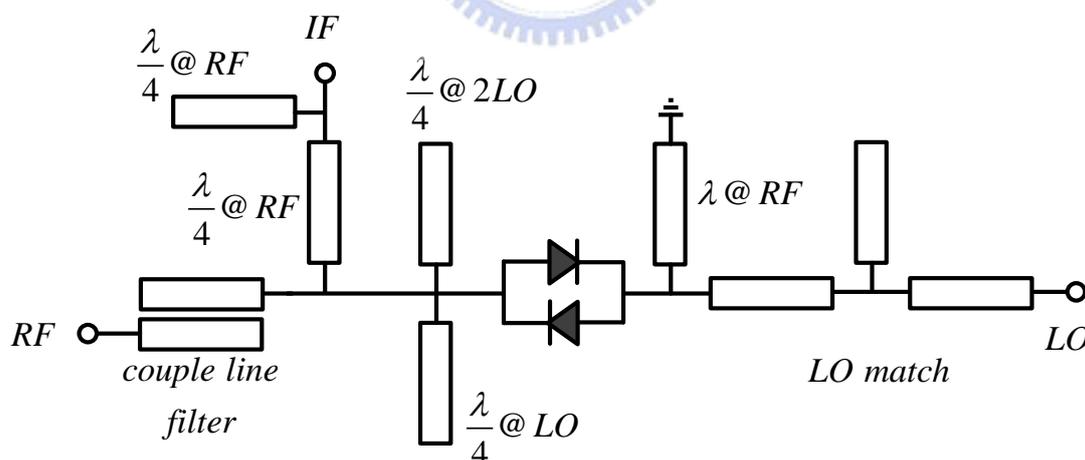


圖 2. 24 60GHz 四倍頻次諧波二極體混頻器。

此混頻器包含了一個 RF 頻段的四分之一波長耦合濾波器、兩段 RF 的四分之一波長傳輸線做 IF 輸出的的雙工器、三段四分之一波長傳輸線分別是一倍 RF、一倍 LO、兩倍 LO 做短路、另包含一段 LO 的匹配電路使轉換增益最好。此電路能做升頻轉換也能做降頻轉

換，我們以降頻轉換時的操作動作來解釋電路設計。

(a) RF 路徑

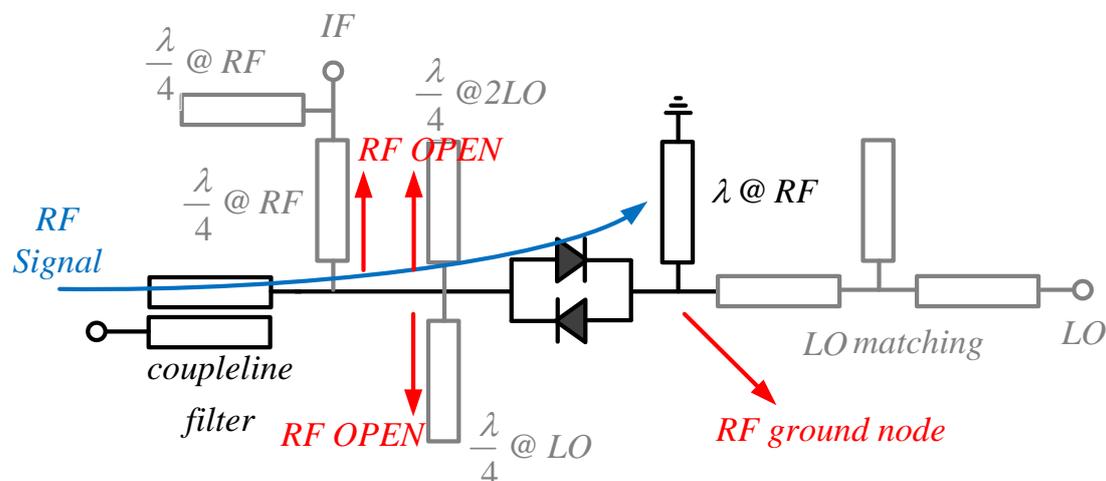


圖 2. 25 RF 訊號路徑。

RF 輸入端經過一個簡單的耦合濾波器，一方面濾除 RF 頻段之外的訊號，一方面增加了 LO 到 RF 的隔離度並降低了 LO 功率對轉換增益的需求，IF 端的兩段四分之一 RF 波長傳輸線使得 RF 訊號往 IF 端看到一個高阻抗而無法通過，也就是說 RF 到 IF 的隔離度主要由此二段線來完成。兩段開路的四分之一波長傳輸線對於 RF 訊號是一開路，並且在二極體的另一端將 RF 所看到的阻抗轉換至低阻抗，此舉主要目的是將 RF 能量儘可能的加於反對稱二極體對上，增加混頻器的轉換增益。

(b) LO 路徑

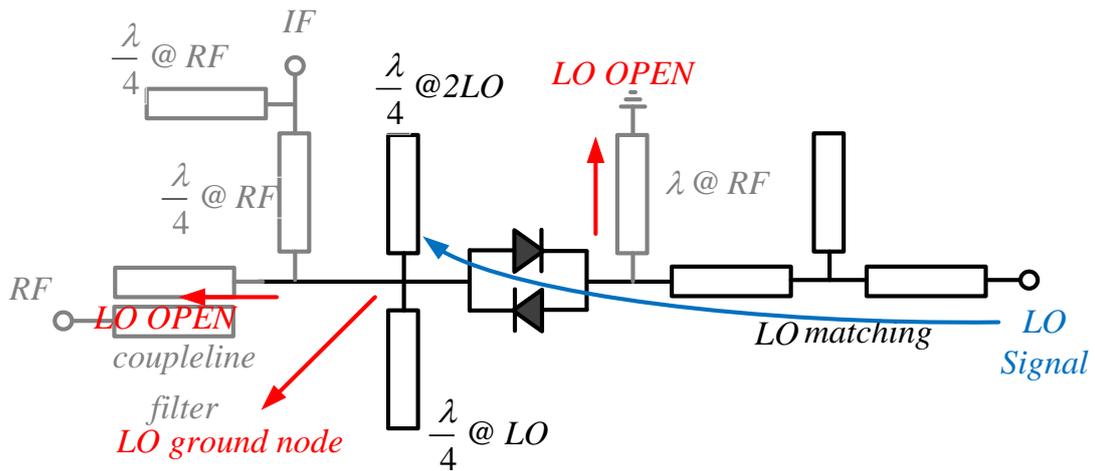


圖2.26 LO 訊號路徑。

LO 輸入端進入一匹配電路，由於二極體主要是由電壓驅動，我們使用一個簡單的匹配電路將 LO 饋入二極體端的阻抗拉高，此舉可降低我們的 LO 需求，RF 波長的短路傳輸線使得 LO 訊號看到一開路，並在二極體的另一端將 LO 頻率訊號與兩倍 LO 訊號以短路終結，至此同 RF 訊號一般，LO 的能量要儘可能的落在反對稱二極體對上。

(c) IF 路徑

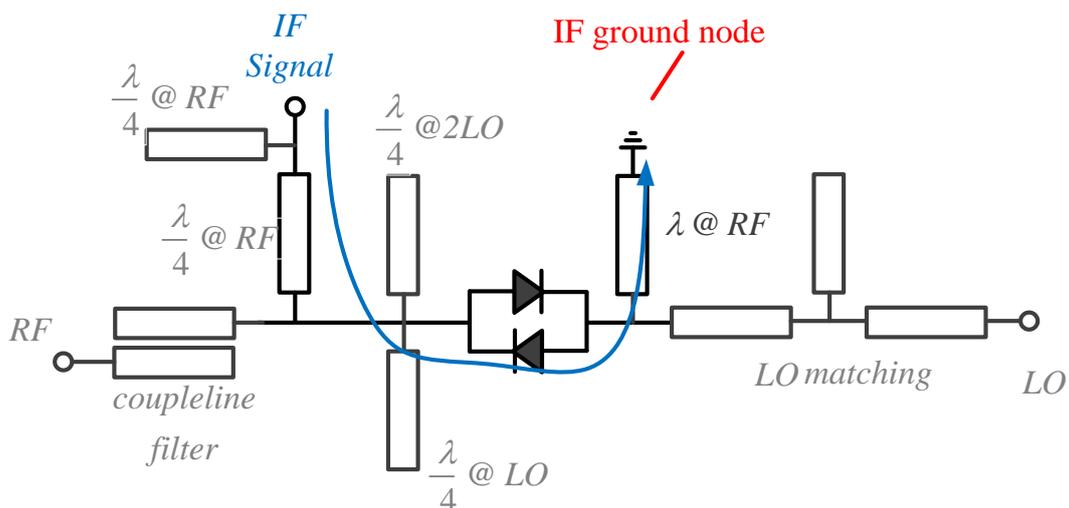


圖2.27 IF 訊號路徑。

IF 由靠近 RF 端方向取出，為的是減少 LO 到 IF 的隔離度，因為此全被動電路的 LO 訊號能量通常很大。兩段 RF 四分之一波長的傳

輸線形成一個對 RF 訊號而言是開路，但對於相對低頻的 IF 訊號而且沒有影響，此處不用一個簡單小型的低通濾波器是因為 IF 訊號頻率仍有 GHz 的數量級，使用 LC 的低通濾波器會使得轉換增益降低許多。

(d) 覆晶封裝考量

我們將此實作設定為一個對照組，我們在 RF 的輸出入端只以微帶線的形式來設計，稍後的實作會以共地共平面波導的形式來設計 RF 高頻的傳線線形式，為的是對照驗證傳輸線對覆晶封裝系統的影響，我們相信微帶線在場型的分布上不利於覆晶封裝。

2.8.3 量測結果

降頻轉換：

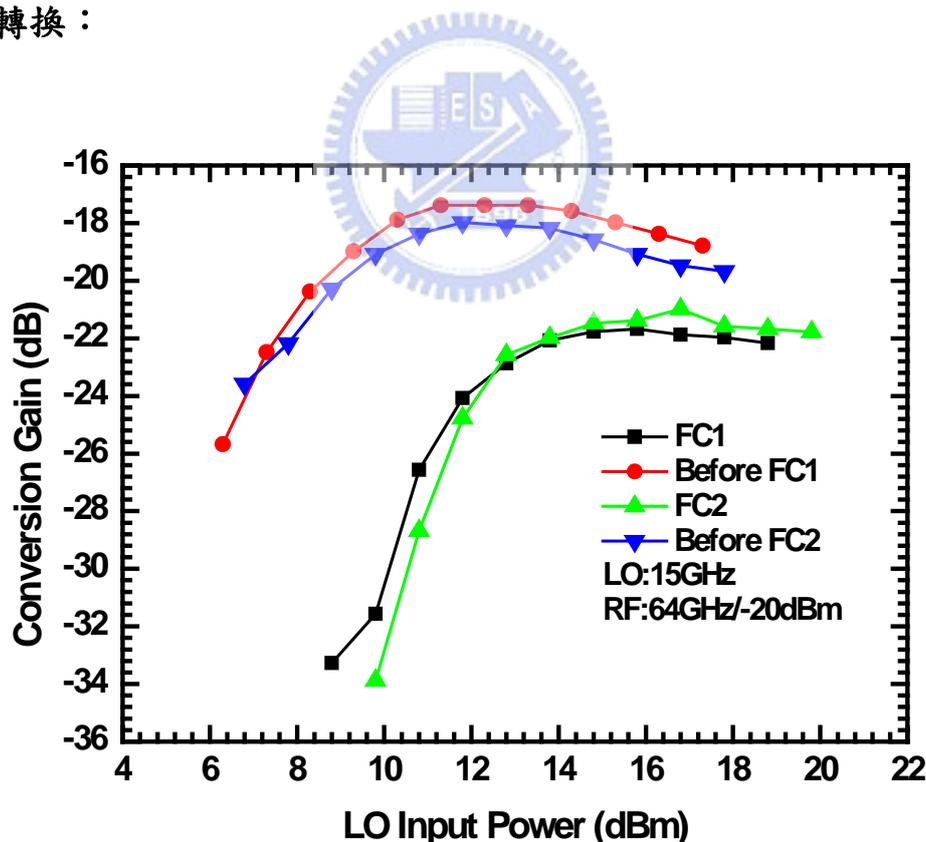


圖 2.28 轉換增益對本地訊號功率。

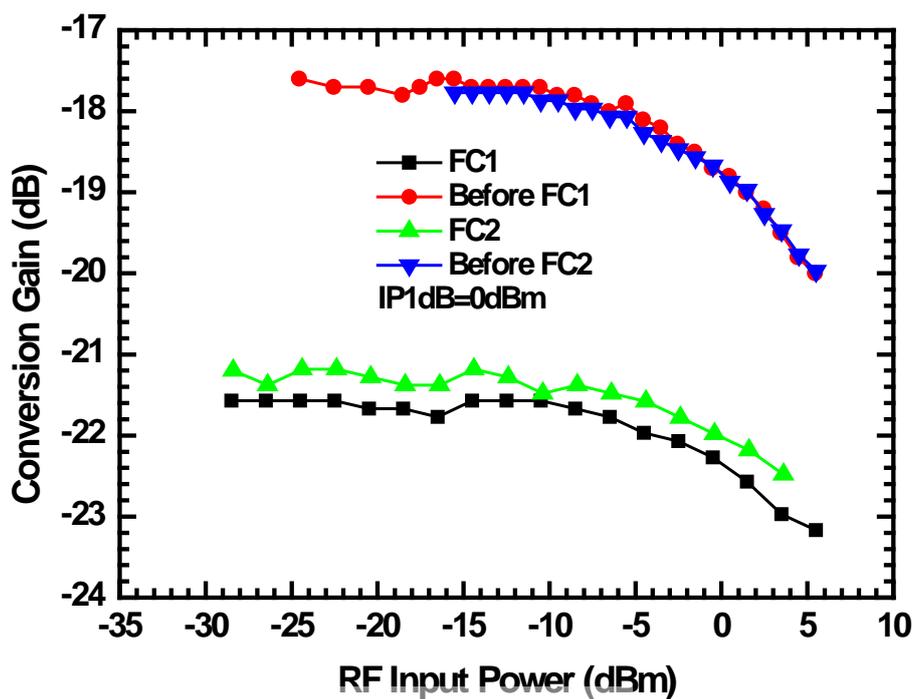


圖 2.29 轉換增益對射頻訊號功率。

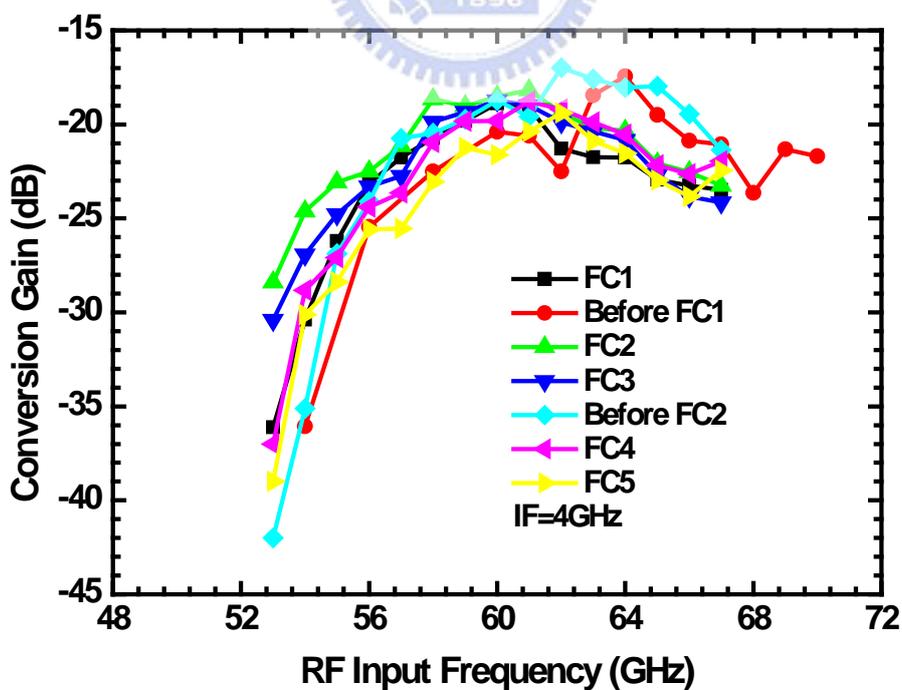


圖 2.30 轉換增益對射頻訊號頻率。

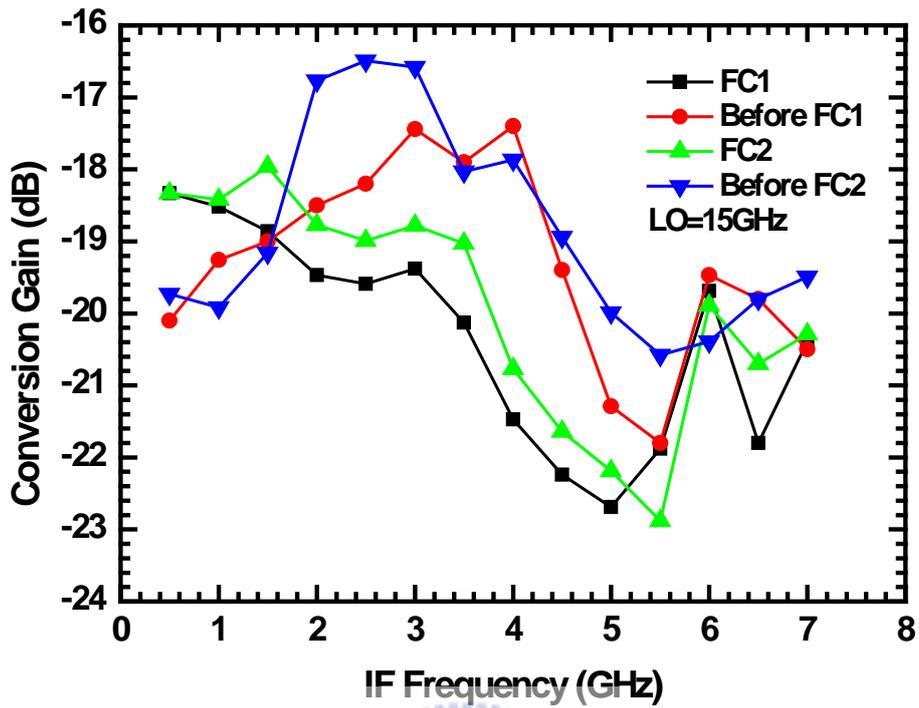


圖 2.31 轉換增益對中頻訊號頻率。

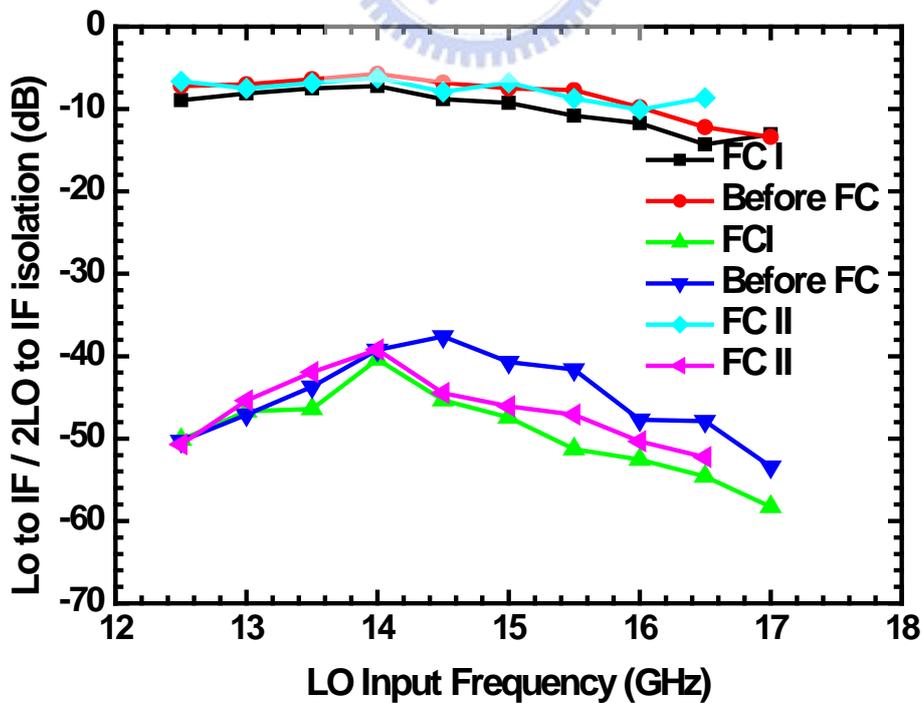


圖 2.32 隔離度。

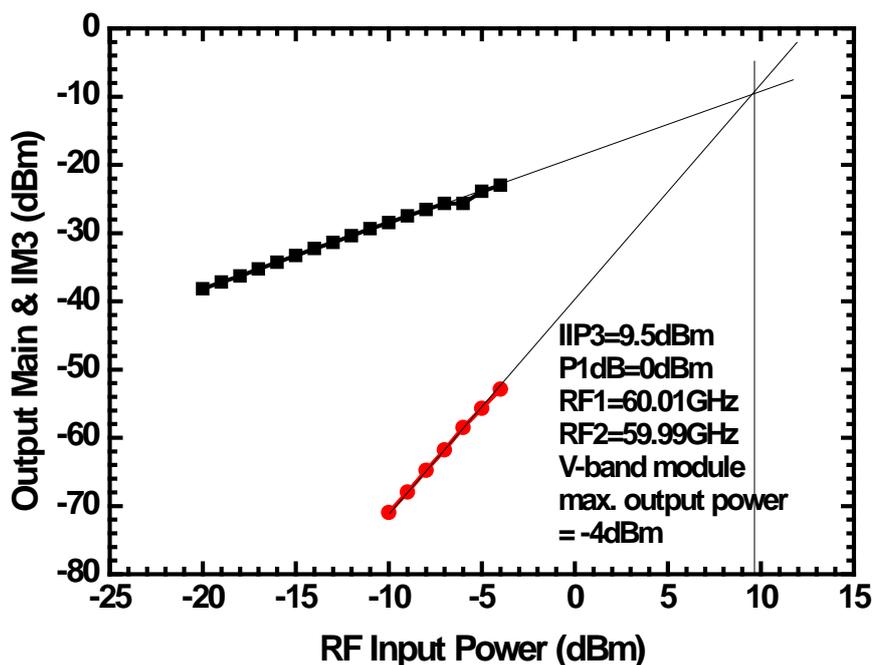


圖 2.33 IIP3 量測。

升頻轉換：

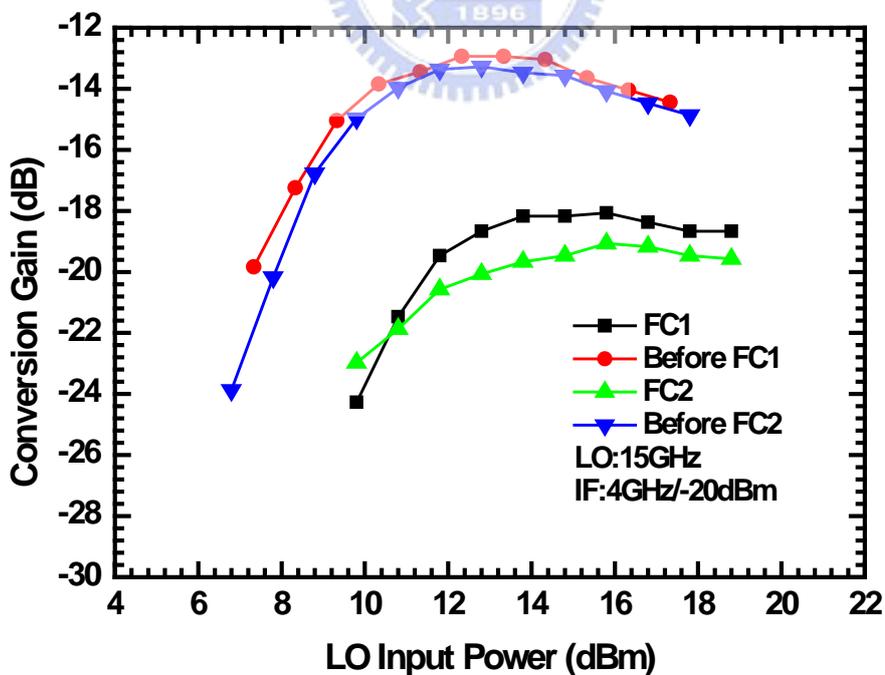


圖 2.34 轉換增益對本地訊號功率。

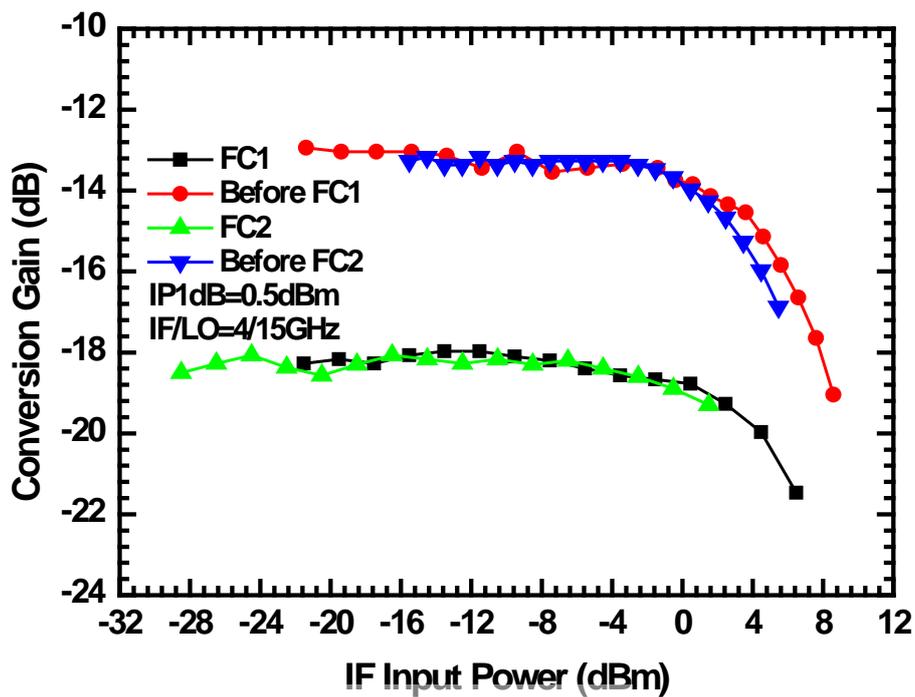


圖2.35 轉換增益對中頻訊號功率。

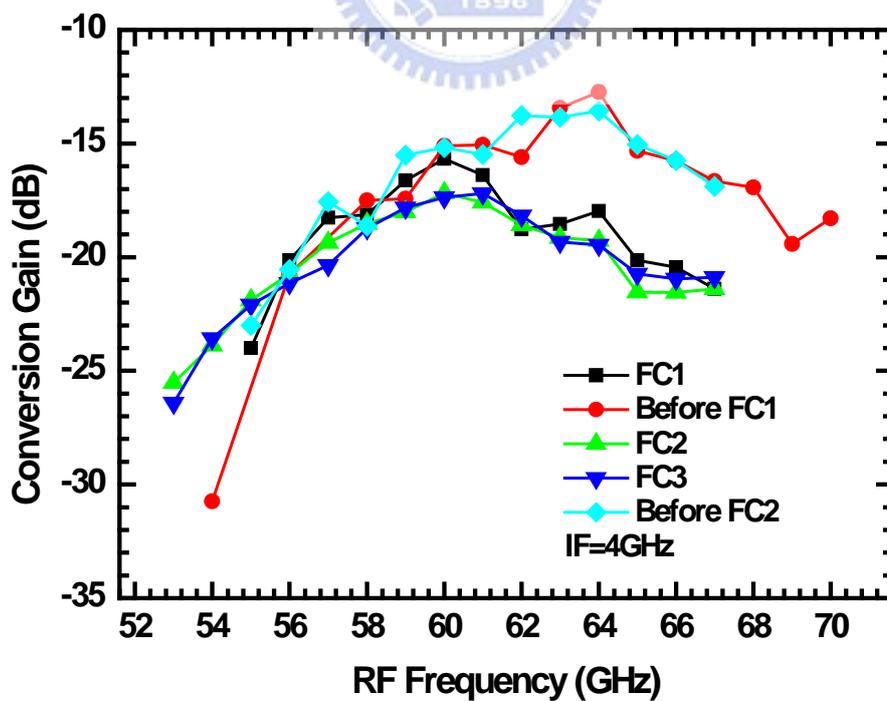


圖2.36 轉換增益對射頻頻率。

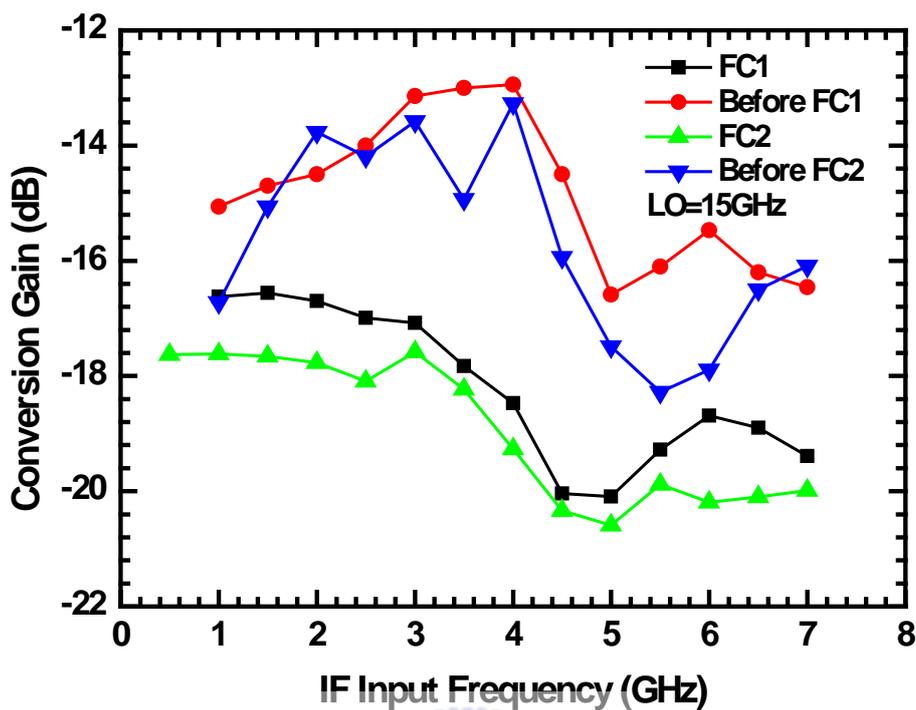


圖 2.37 轉換增益對中頻訊號頻率。

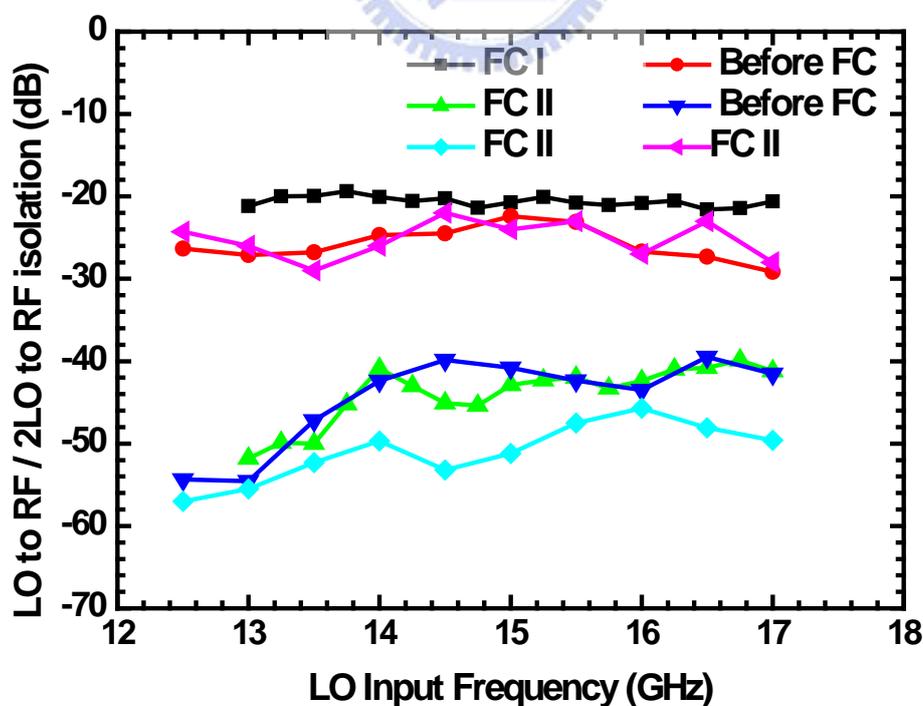


圖 2.38 隔離度。

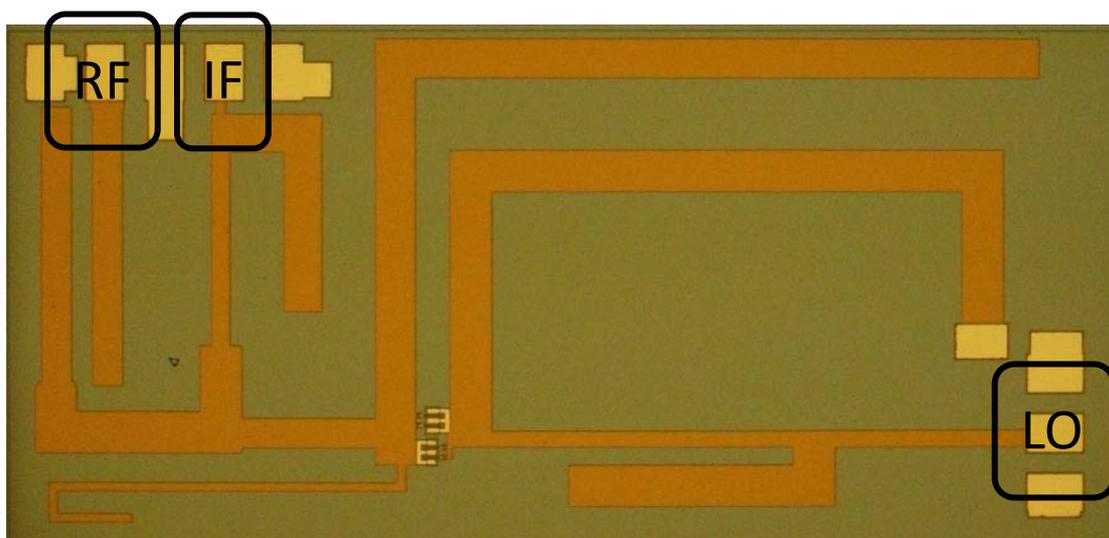


圖 2.39 晶片照。

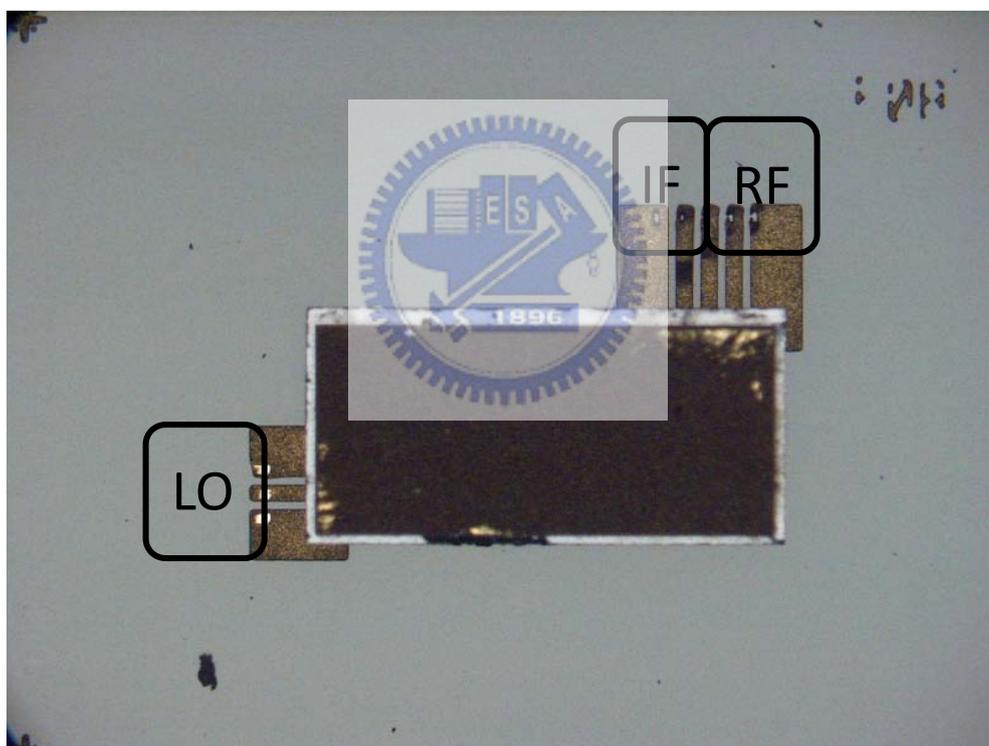


圖 2.40 覆晶封裝晶片照。

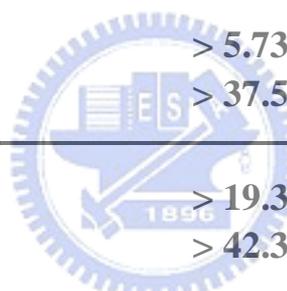
量測時採用 on-wafer 量測，RF 與 IF 端採用 GSGSG 的 100um pitch 針，此針規格上到 50GHz，不過經過校正後我們仍可使用在 V-Band 量測，LO 端採用 GSG 的 pitch 100um，晶片大小為 2um X 1um，如圖 2.39。覆晶封裝後我們將 RF 與 IF 分開，分別用 GSG 100um pitch 的針下針，並且下針要在 CPW 傳輸線的最底部以免影響其特性。

2.8.4 結果與討論

此電路如先前討論，可以做降頻轉換和升頻轉換，並且這兩種的轉換增益是可以不一樣的。在升頻轉換或是降頻轉換中，LO 的功率在覆晶封裝後的需求變大了，如圖 2. 28、圖 2. 34，這並不是因為覆晶封裝系統所造成的損耗，因為由圖 2. 32、圖 2. 38 的隔離度可以看出來，覆晶封裝的結果對 LO 的隔離度幾乎沒有影響，那是因為我們的 LO 頻率相對 RF 頻率只有四分之一低而已，造成 LO 需求改變的原因應該是我們的 LO 埠並沒有做匹配，這在設計時是為了獲得較好的轉換增益。RF 的頻寬掃圖是覆晶封裝計畫的一個重點，在於說覆晶封裝系統在傳輸線為微帶線形態時，訊號頻率高至某一程度，此訊號傳遞衰減會很大，由圖 2. 30、圖 2. 36 可以估看出，在升頻轉換中或是在降頻轉換中，覆晶封裝系統使得轉換損耗增加了約 5dB 左右，這就是我們要討論要慎選傳輸線形態的原因！另外 LO 到 IF 的隔離度並不好，因為我們 IF 端並不是用低通濾波器來抑制 LO 漏項的原因，並且 LO 的頻率到 RF 比到 IF 來得遠，所以 LO 到 RF 的隔離度較好，而兩倍 LO 主要是靠著反對稱二極體的特性來抑制的，所以這方面有著優異的表現。

此專題並沒有量測輸入返回損耗，之後的專題也不會有，這是因為 NDL 的量測規則所限制。

表 2.2 四倍頻次諧波混頻器量測規格表。

| 60 GHz Subharmonic By 4 Diode Mixer (WIN 0.15 μ m PHEMT) | | | | |
|---|--|----------------|-----------|--------------|
| Conversion | Down | Down(FlipChip) | Up | Up(FlipChip) |
| Input Frequency | 64 GHz | | 4GHz | |
| Conversion Loss | 17.6 dB | 21.5 dB | 13.1 dB | 18.5 dB |
| IP1dB | 0 dBm | | 0 dBm | |
| IIP3 | 9.5 dBm | | X | |
| Power Consumption | 0 mW | | | |
| RF bandwidth | 60-66 GHz | 57-63 GHz | 60-66 GHz | 57-63 GHz |
| LO-to-IF 2LO-to-IF isolation |  > 5.73 dB > 37.5 dB | | | |
| LO-to-RF 2LO-to-RF isolation | > 19.3 dB > 42.3 dB | | | |
| Chip Size | 2mm x 1mm | | | |

2.9 實作二，60GHz 二倍頻次諧波二極體混頻器

2.9.1 研究動機

近來的混頻器研究，不但中頻頻寬愈來愈寬，而且整個轉換損耗也在一個合理的範圍，但是它們所採取的傳輸線架構在高頻不利於覆晶封裝[5]，所以在本次的專題中，我們設計了一個反對稱二極體次諧波混頻器，它的射頻部分採用了共平面波導方式，以利我們整合在覆晶封裝系統中。

2.9.2 電路設計

以下對實作二的電路架構作一個簡介：

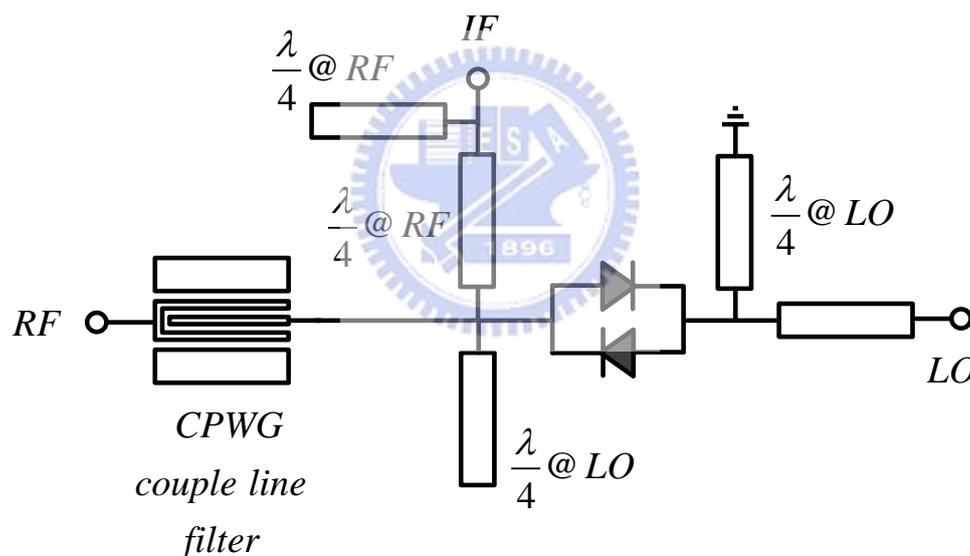


圖 2.41 60GHz 二倍頻次諧波二極體混頻器。

此混頻器包含了一個 RF 頻段的四分之一波長耦合濾波器，並且採用 CPWG 的傳輸線，這是因為 pHEMT 製程晶片的背部有金屬包覆。兩段 RF 的四分之一波長傳輸線做 IF 輸出的的雙工器、兩段四分之一波長傳輸線分別是一倍 RF、一倍 LO 做短路、另包含一段 LO 的匹配線段使轉換增益最好。此電路同實作一能做升頻轉換也能做降頻轉換，我們以降頻轉換時的動作動作來解釋電路設計。

(a) RF 路徑

RF 輸入端經過一個簡單的四分之一波長 CPWG 耦合濾波器，一方面濾除 RF 頻段之外的訊號，一方面增加了 LO 到 RF 的隔離度並降低了 LO 功率對轉換增益的需求，IF 端的兩段四分之一 RF 波長傳輸線使得 RF 訊號往 IF 端看到一個高阻抗而無法通過。一段開路四分之一 LO 波長傳輸線對於 RF 訊號是一開路，並且在二極體的另一端將 RF 所看到的阻抗轉換至低阻抗。

(b) LO 路徑

LO 輸入端進入一匹配線段，我們使用一個簡單的高阻抗傳輸線將 LO 饋入二極體端的阻抗拉高，此舉可降低我們的 LO 需求，RF 波長的短路傳輸線使得 LO 訊號看到一開路，並在二極體的另一端將 LO 頻率訊號以短路終結，至此同 RF 訊號一般，LO 的能量要儘可能的落在反對稱二極體對上。

(c) IF 路徑

IF 由靠近 RF 端方向取出，為的是減少 LO 到 IF 的隔離度。兩段 RF 四分之一波長的傳輸線形成一個對 RF 訊號而言是開路，但對於相對低頻的 IF 訊號而且沒有影響，此處不用一個簡單小型的低通濾波器是因為 IF 訊號頻率仍有 GHz 的數量級，使用 LC 的低通濾波器會使得轉換增益降低許多。

(d) 覆晶封裝考量

我們將此實作設定為對照實作一的操作組，我們在 RF 的輸出入端以共地共平面波導(CPWG)的形式來設計，為的是對照驗證傳輸線對覆晶封裝系統的影響，我們相信共地共平面波導在場型的分布的特性上利於覆晶封裝。

2.9.3 量測結果

降頻轉換：

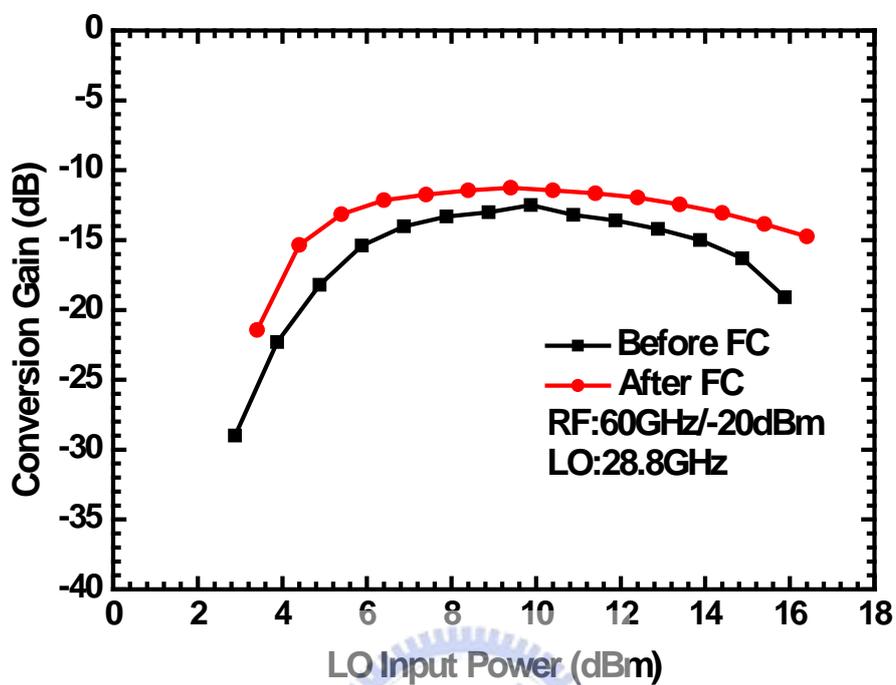


圖 2.42 轉換增益對本地訊號功率。

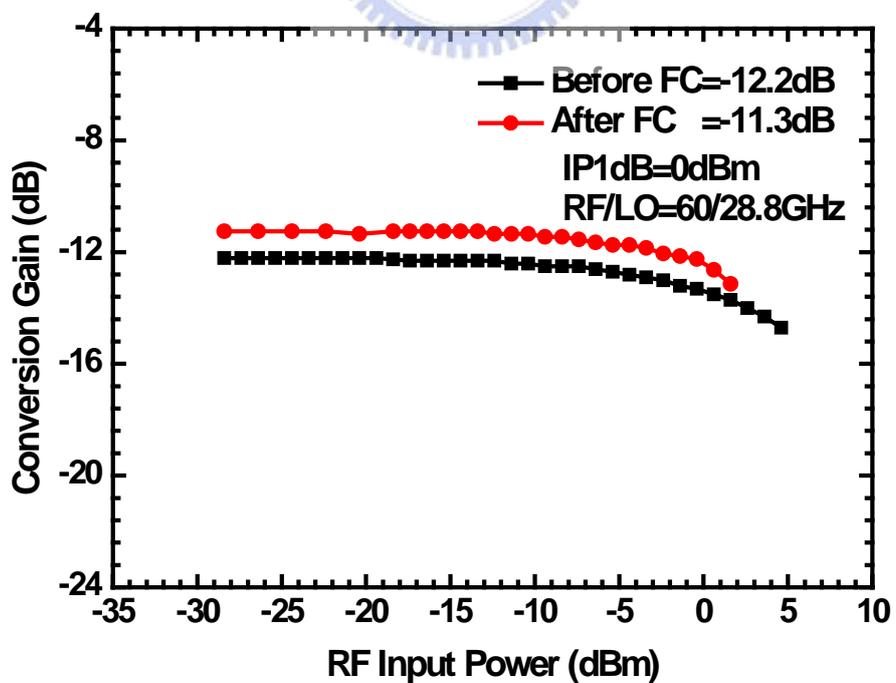


圖 2.43 轉換增益對射頻訊號功率。

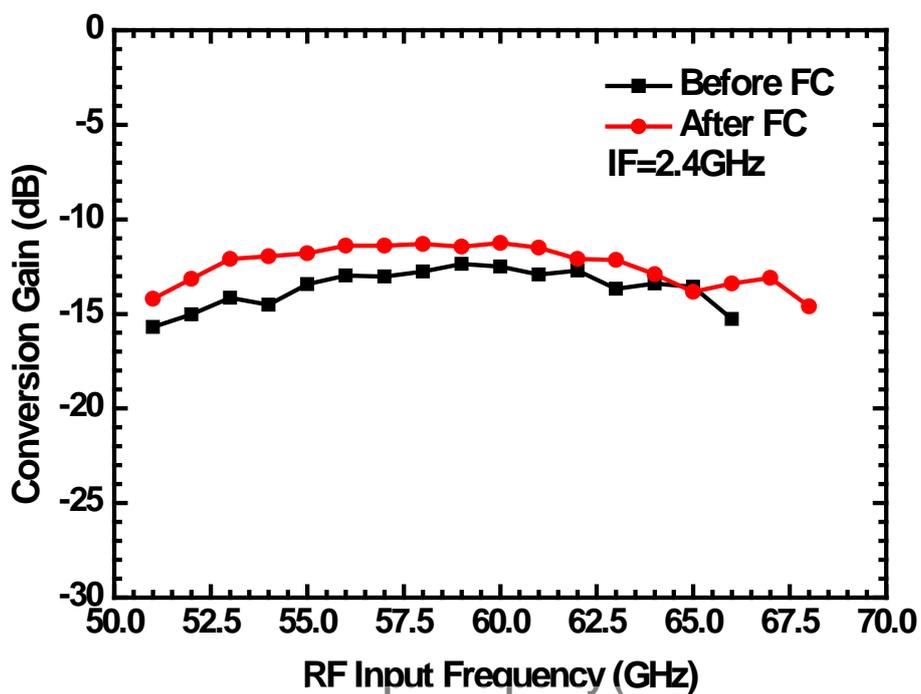


圖 2.44 轉換增益對射頻訊號頻率。

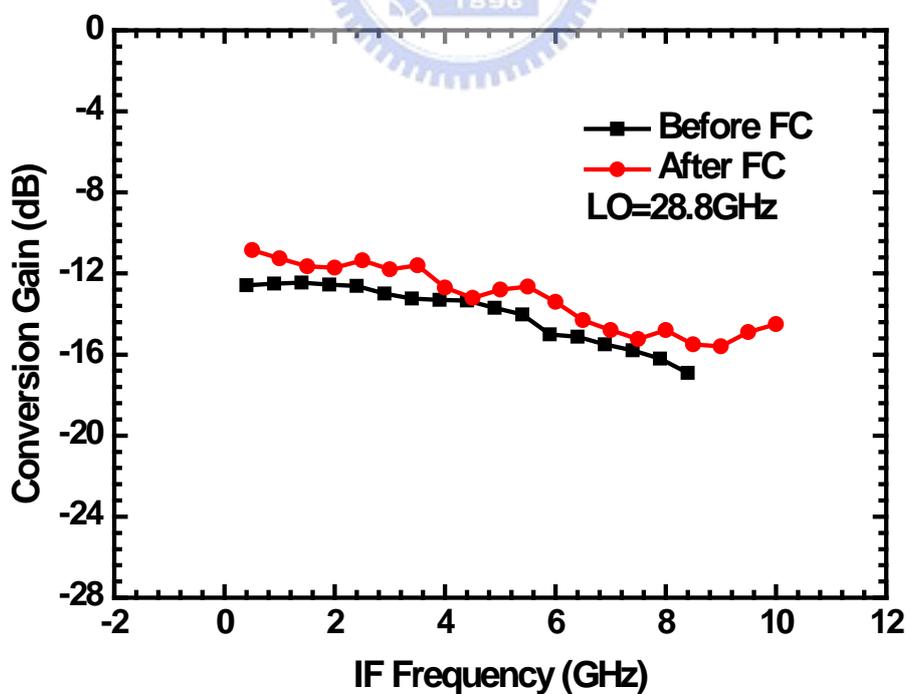


圖 2.45 轉換增益對中頻訊號頻率。

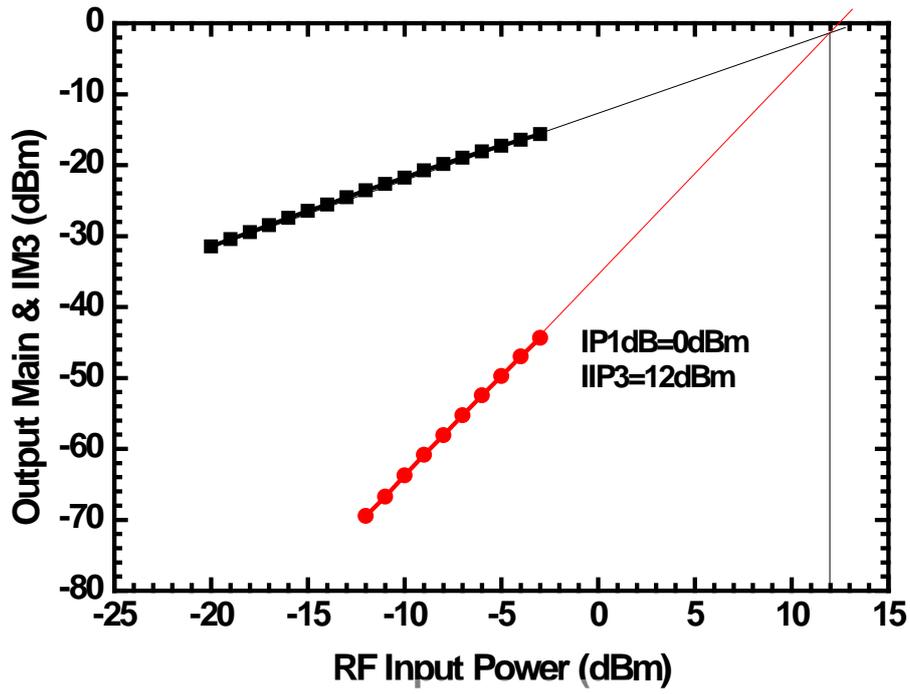


圖 2.46 IIP3 量測。

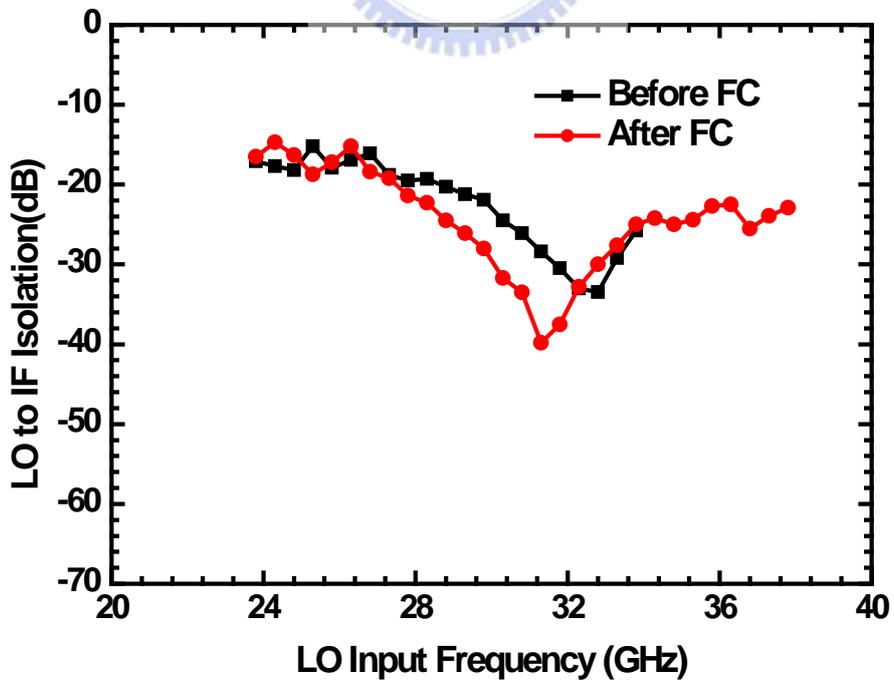


圖 2.47 隔離度。

升頻轉換：

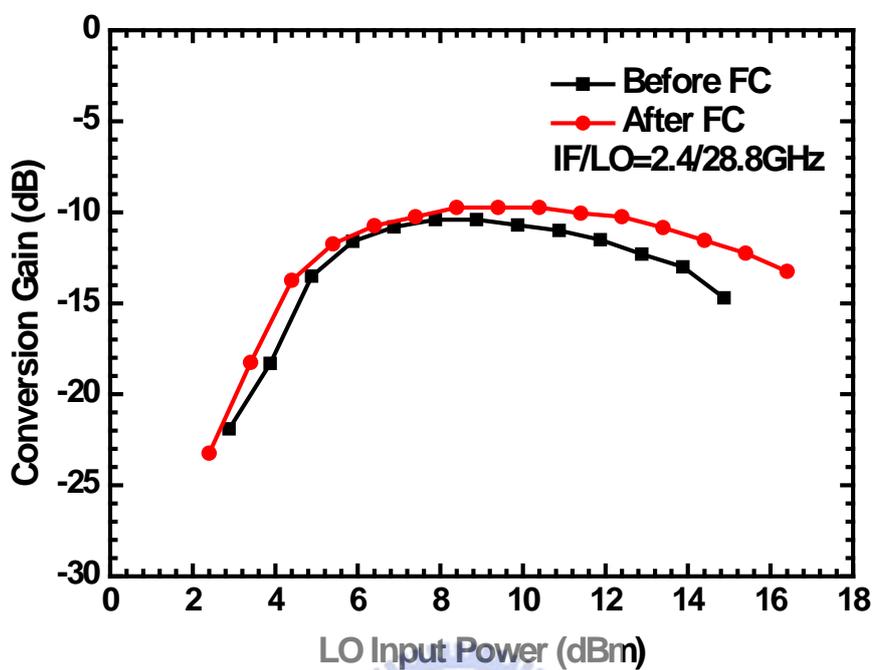


圖2.48 轉換增益對本地訊號功率。

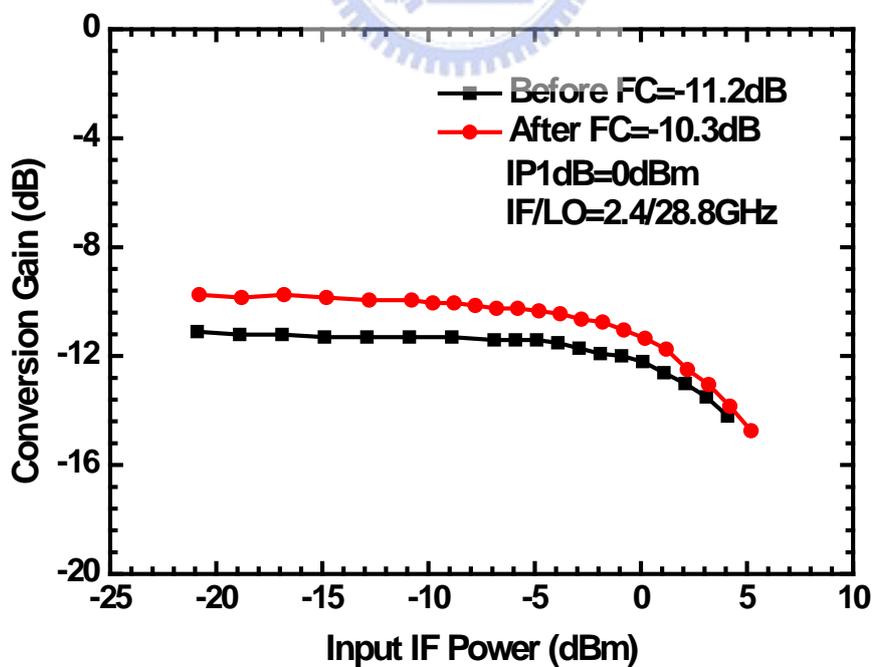


圖 2.49 轉換增益對中頻訊號功率。

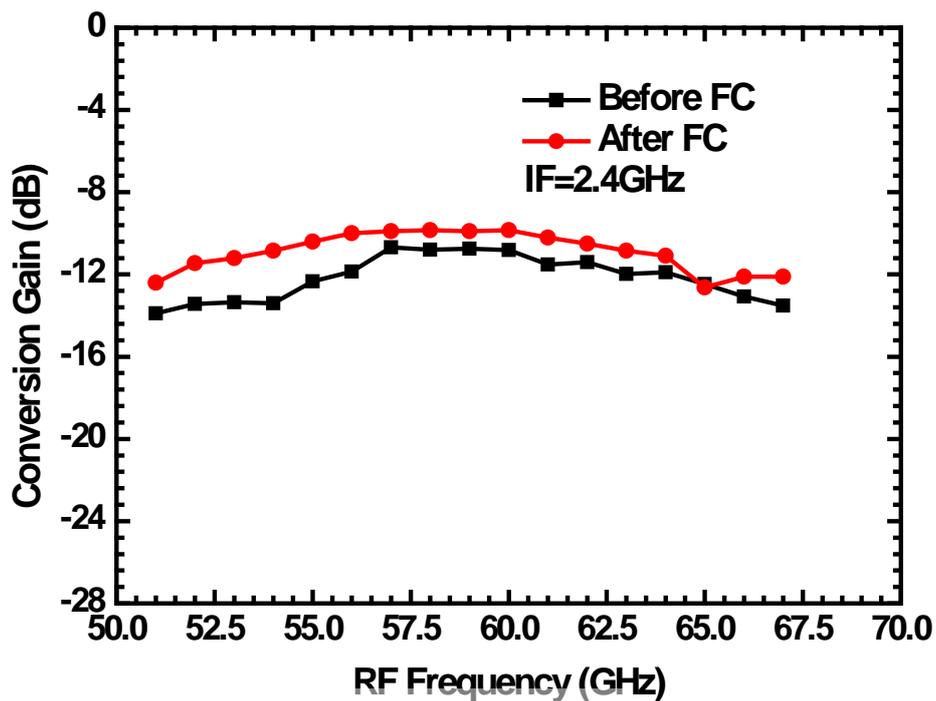


圖 2.50 轉換增益對射頻訊號頻率。

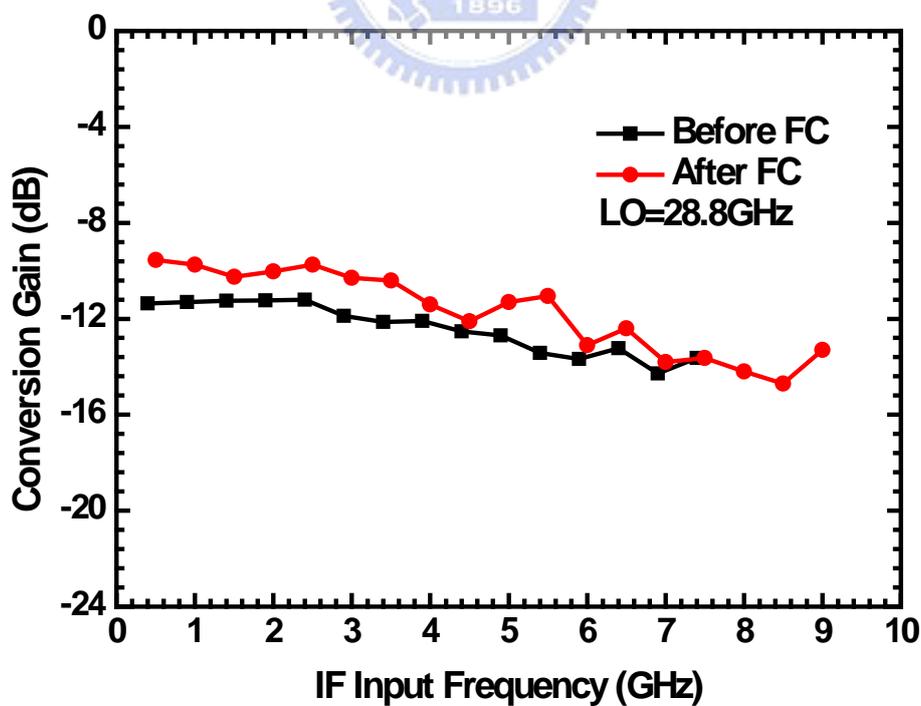


圖 2.51 轉換增益對中頻訊號頻率。

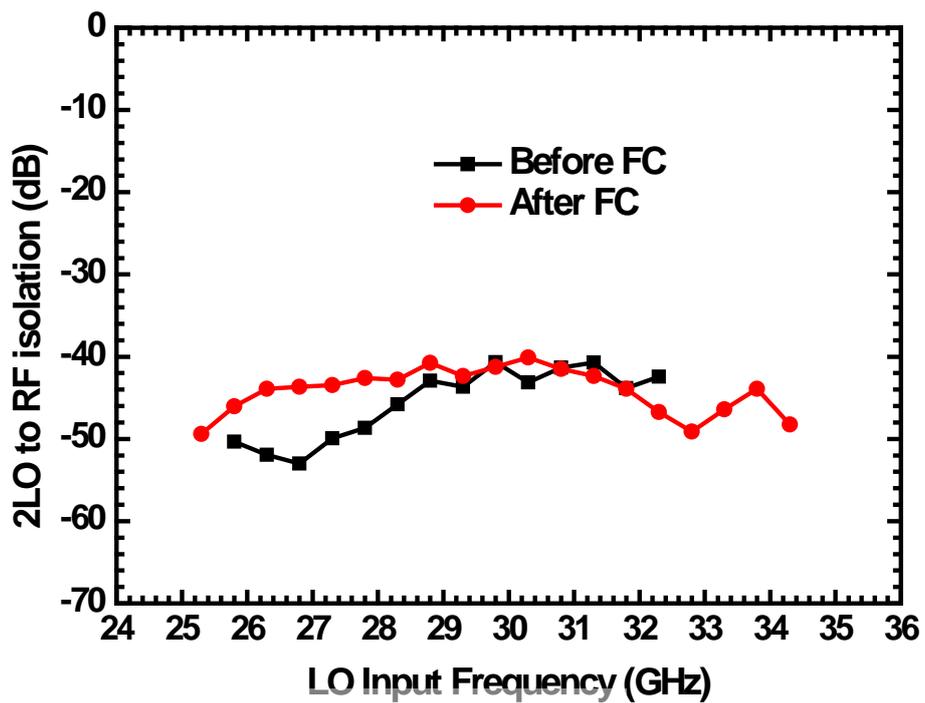


圖 2.52 隔離度。

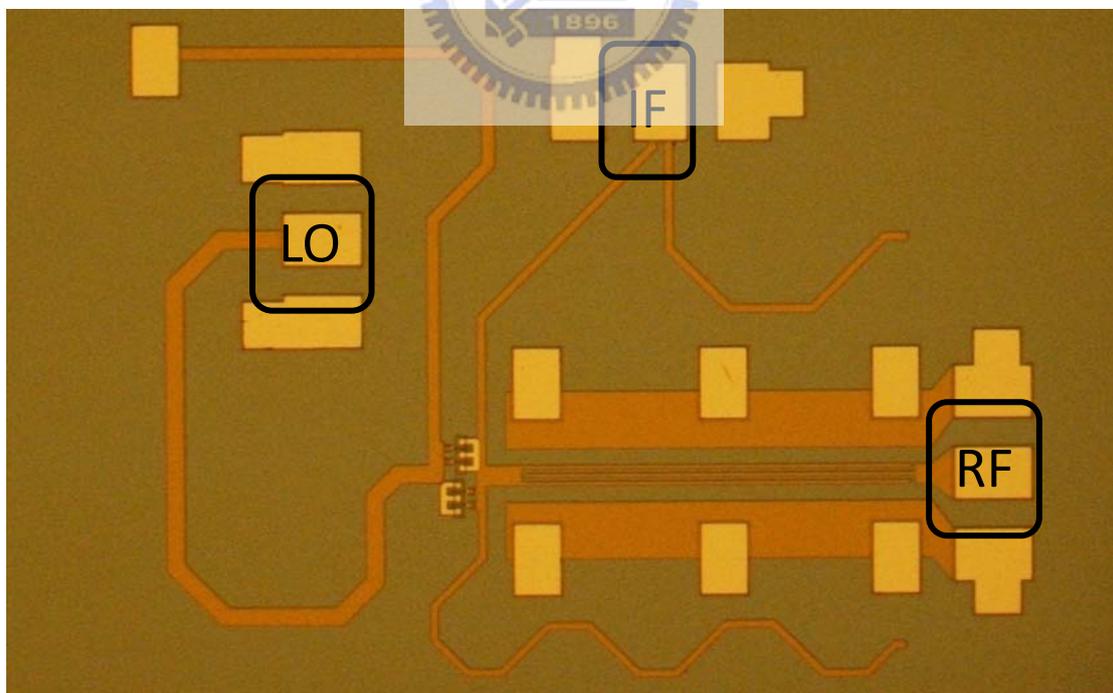


圖 2.53 晶片照。

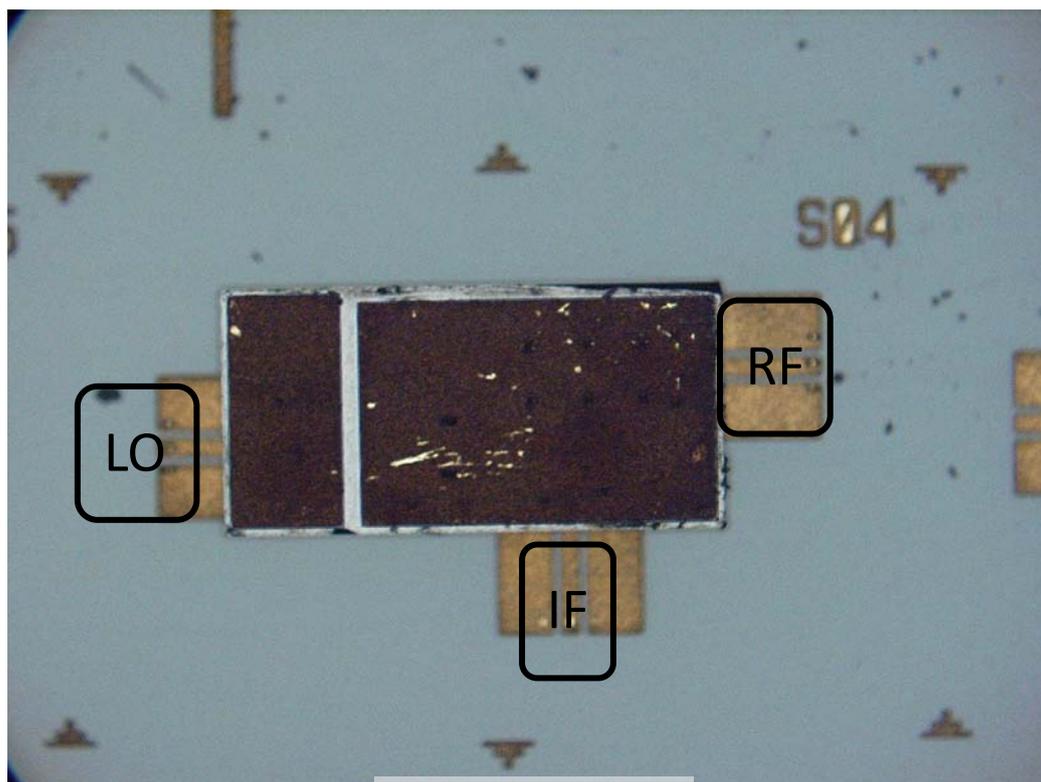


圖 2.54 覆晶後晶片照。

量測時採用 on-wafer 量測，RF 與 IF 端、LO 端皆採用 GSG 的 pitch 100um，晶片大小為 2um X 1um，如圖 2.53。覆晶封裝後我們分別用 GSG 100um pitch 的針下針，並且下針要在 CPW 傳輸線的最底部以免影響其特性。

2.9.4 結果與討論

此實作同實作一，電路可以做升頻轉換和降頻轉換，這兩種轉換在覆晶封裝前後的量測上差異不大，約在 1dB(由圖 2.43、圖 2.49)，這差異的來源可能是晶片之間的製程差異，另外，LO 的功率需求在覆晶封裝前後並沒有如實作一般差異很大，這是由於此實作如實作一並沒有作 LO 端的匹配，而且適當地設計減少 LO 功率的需求，最重要的是在 RF 的頻寬掃圖中可以看出和實作一的最大差異，共地共平面波導形態的傳輸線在覆晶封裝前後，其在高頻部分並不如微帶

線形態傳輸線的衰減來得大，至此我們已有實驗組和對照組來證明共地共平面波導傳輸線形態在此系統上的重要。

表 2.3 二倍頻次諧波混頻器量測規格表。

| 60 GHz Subharmonic X2 Diode Mixer (WIN 0.15μm PHEMT) | | | | |
|--|---------------------|----------------------------|------------------|--------------------------|
| Conversion | Down | Down (FlipChip) | Up | Up (FlipChip) |
| Input Frequency | 60 GHz | | 2.4 GHz | |
| Conversion Loss | 12.2 dB | 11.3 dB | 11.2 dB | 10.3 dB |
| IP1dB | 0 dBm | | 0 dBm | |
| IIP3 | 12 dBm | | X | |
| RF bandwidth | 51-66 GHz | | 51-66 GHz | |
| LO-to-IF isolation | > 12.5 dB | | | |
| 2LO-to-RF isolation | > 40.3 dB | | | |
| Chip Size | 2mm x 1mm | | | |

2.10 實作三，60GHz 放大器結合次諧波混頻器

2.10.1 研究動機

混頻器與放大器是接收端中相當重要的部分，可以說是缺一不可。又由於被動混頻器是不需要消耗直流功率的，此被動混頻器包含了二極體混頻器與電阻式混頻器，這兩種混頻的最大缺點就是相當大的轉換損耗，這對於系統來說必須另外提供一放大器來補償混頻器所造成的耗損，在覆晶封裝系統中，太多的晶片全都要覆晶封裝到同一塊的板子上，會大大地增加封裝失敗的機會，所以在現階段的計畫中，將傳送端與接收端的各部分元件逐一整合在同一晶片中是非常必要且利用除錯的。所以本次的專題我們計畫將混頻器與放大器簡單地結合在同一晶片中，由於一般的混頻器、放大器的傳輸線形態不利於覆晶封裝[2]，所以我們在這個晶片的高頻部份改採用 CPWG 的傳輸線以減少覆晶封裝所造成的不必要的損耗。

2.10.2 電路設計

以下對實作三的電路架構作一個簡介：

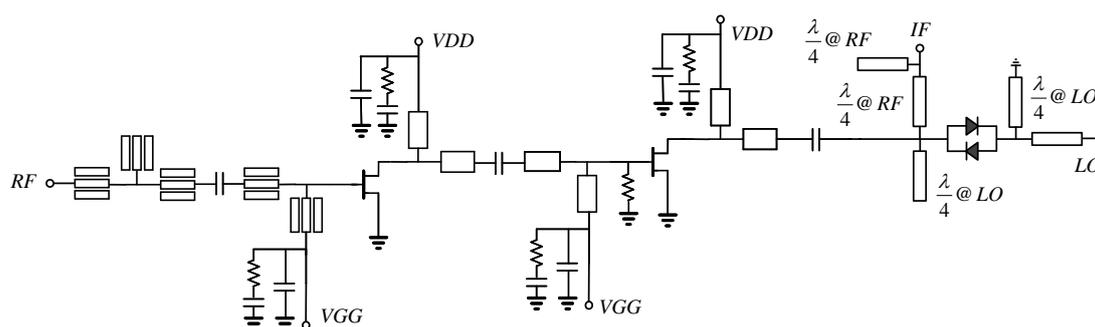


圖 2.55 60GHz 放大器結合混頻器架構圖。

圖 2.55 是實作三的架構圖，我們的放大器結合混頻器主要是做接收端，圖右邊的反對稱二極體混頻器即是實作二的混頻器，設計方法一樣但由於 CIC 下線晶片的大小限制，所以有重新繞線過，另外原實作二的混頻器可以用於升頻轉換或是降頻轉換，在實作三的時

候我們只用了降頻的功能，此專題為了是要實現一個低雜訊放大器結合一個次諧波降頻器，我們的放大器增益必須要補償後級混頻器的雜訊指數才能夠壓低接收系統的雜訊指數，由(2.45)可知後級混頻器的雜訊指數約等於它的損耗，我們設計了兩級的放大器來補償此雜訊指數，放大器的輸入級採用共地共平面波導的傳輸線結構，相較於實作二中我們設計了共地共平面波導的濾波器，實作三中我們利用了放大器的有限頻寬來取代實作二的濾波器，並且我們在放大器的第二級的閘極加上了一穩定電阻來幫助穩定，在第一級不能加的原因是因為考慮到了系統的雜訊指數不能被電阻拉高，在偏壓上的電容到地與電容串電阻到地是為了低頻穩定度考量。放大器與混頻器中由一 DC 隔絕電容來達到匹配。

2.10.3 量測結果

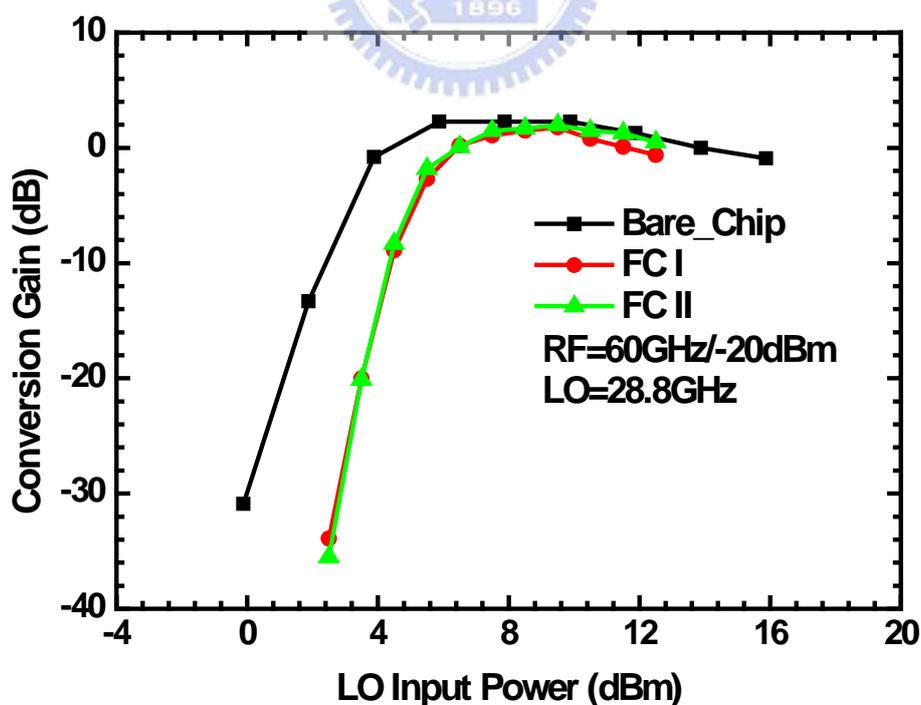


圖 2.56 轉換增益對本地訊號功率。

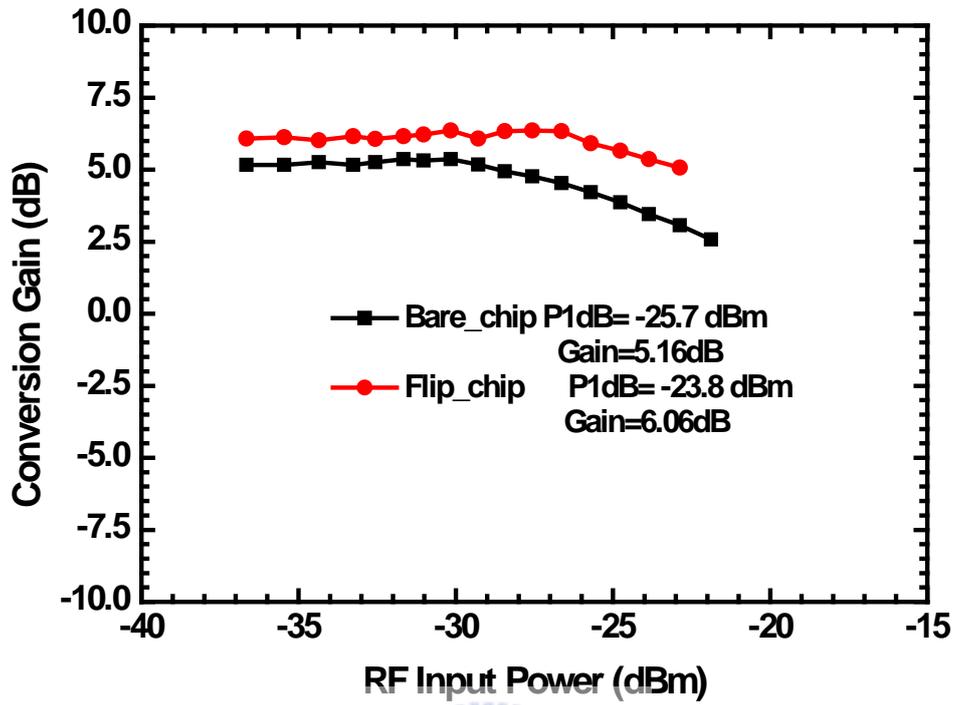


圖 2.57 轉換增益對射頻訊號功率。

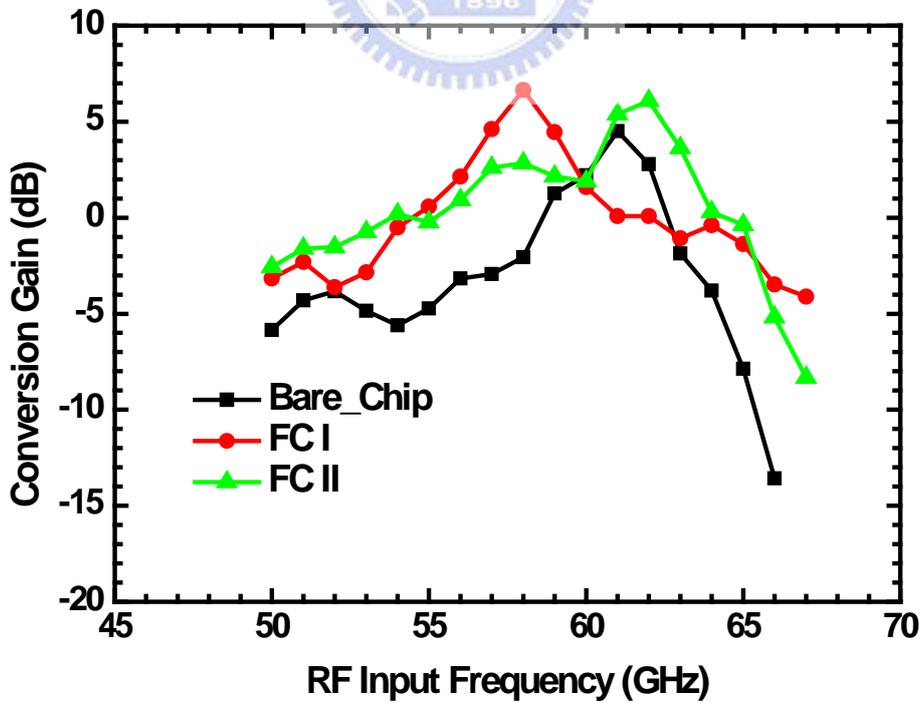


圖 2.58 轉換增益對射頻訊號頻率。

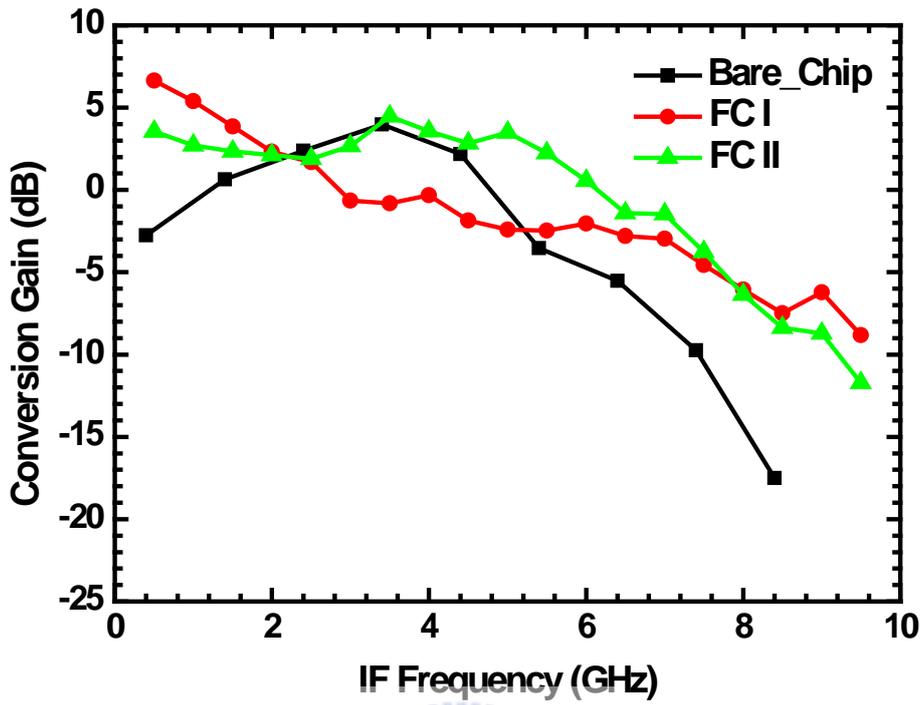


圖2. 59轉換增益對中頻訊號頻率。

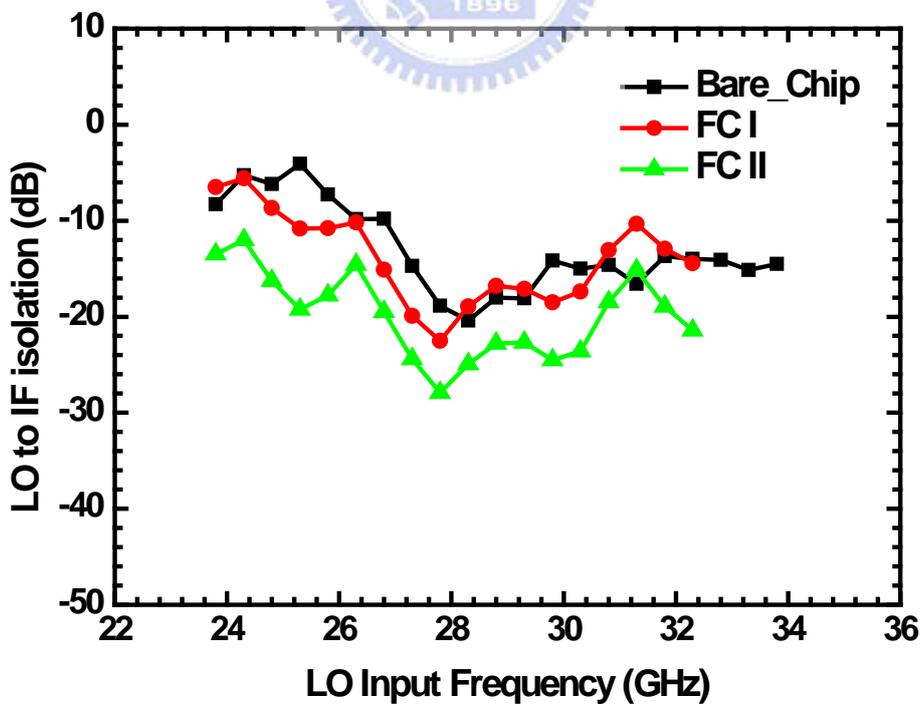


圖2. 60 隔離度。

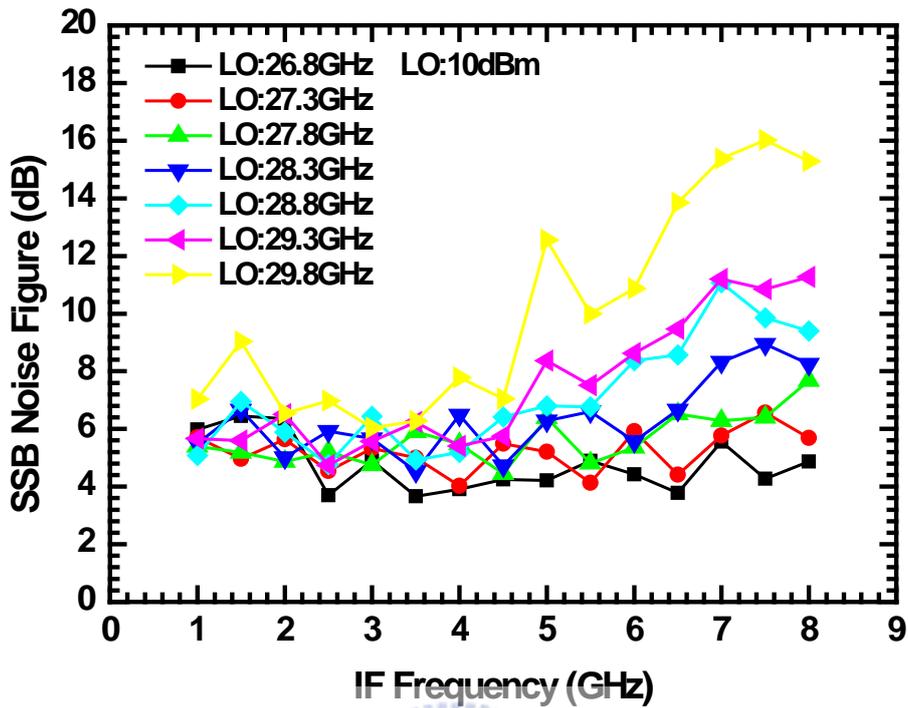


圖 2.61 覆晶雜訊指數量測。

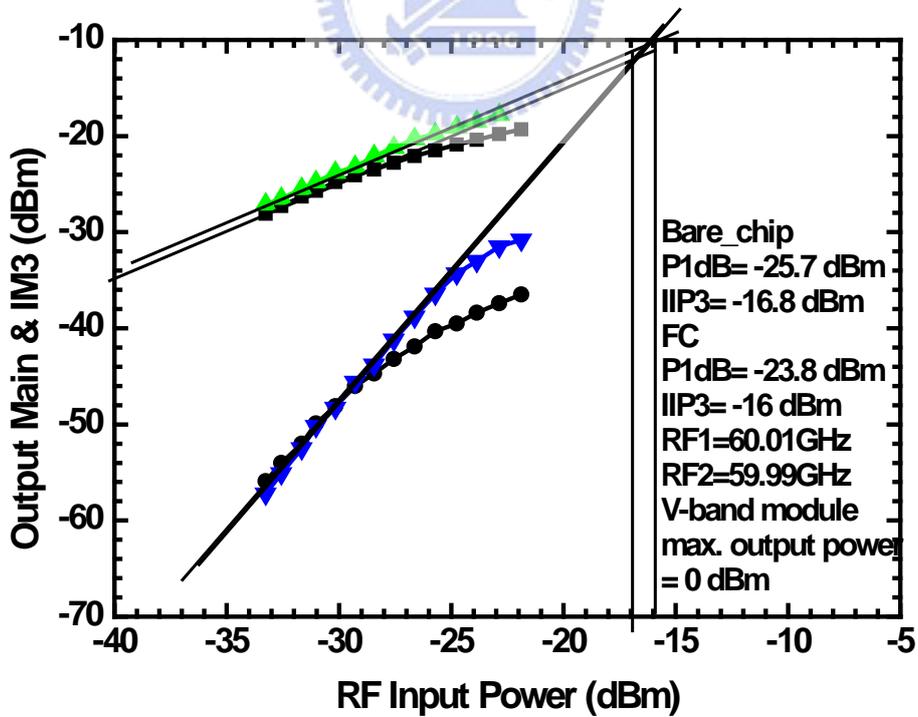


圖 2.62 IIP3 量測。

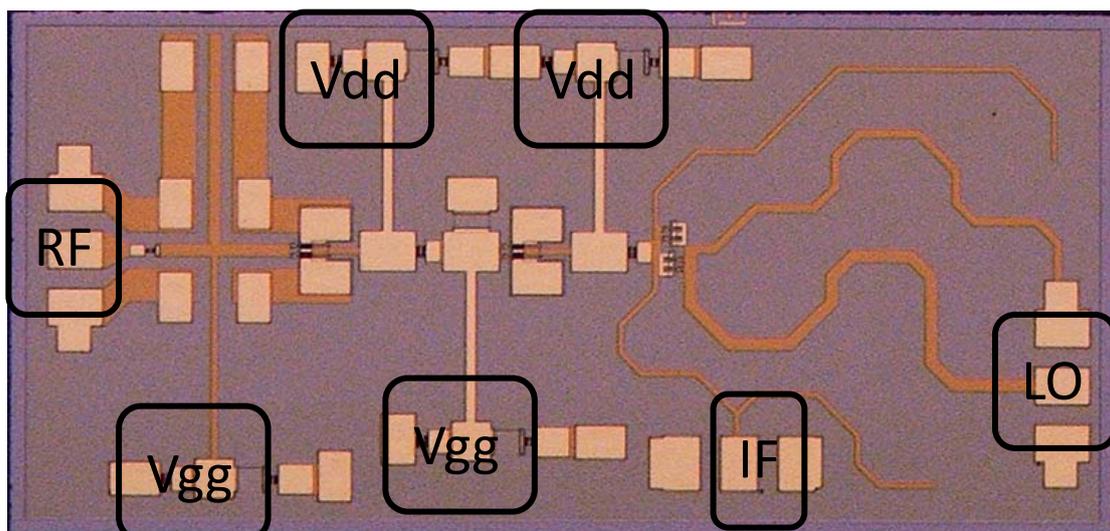


圖 2. 63 晶片照。

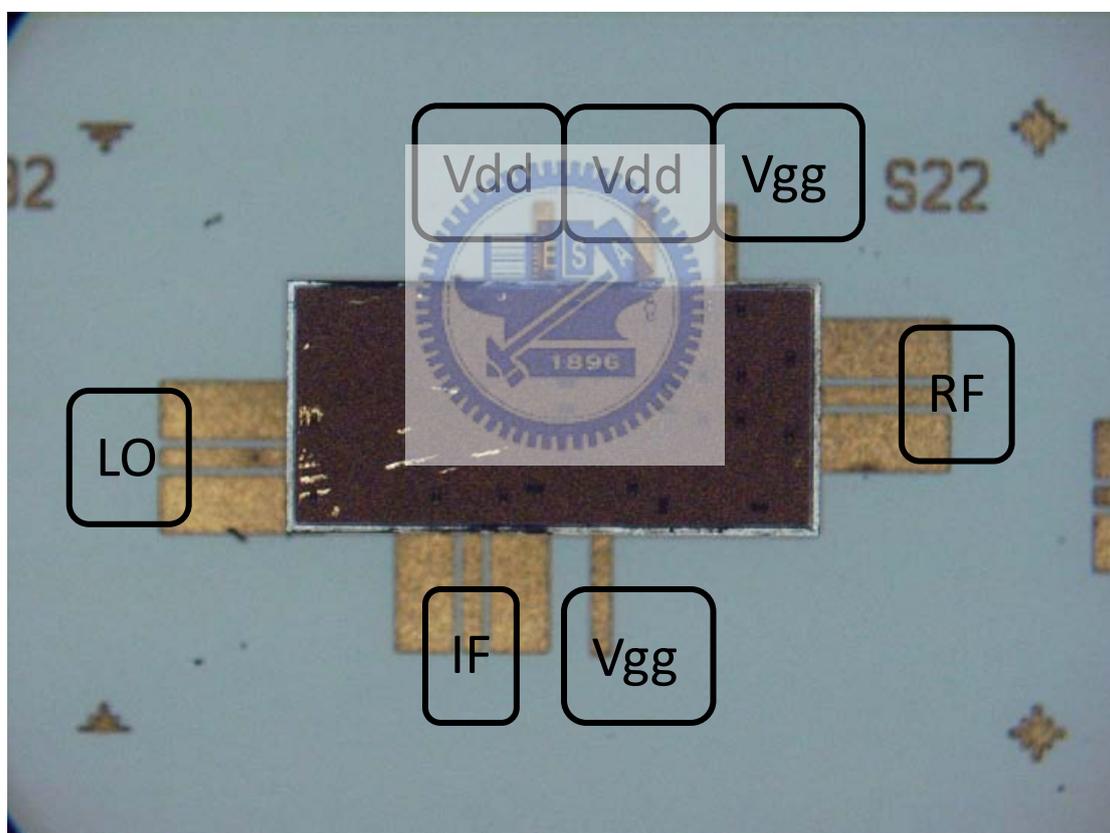


圖 2. 64 覆晶封裝晶片照。

量測時採用 on-wafer 量測，RF 與 IF 端、LO 端皆採用 GSG 的 pitch 100um，晶片大小為 2um X 1um，如圖 2. 63。覆晶封裝後我們分別用 GSG 100um pitch 的針下針，並且下針要在 CPW 傳輸線的最底部以免影響其特性。DC 針的位置由於這違反 NDL 的量測規則，所

以在覆晶封裝後我們將其中一根 DC pad 拉到 IF 端的另一端以方便下針。

2.10.4 結果與討論

實作出的結果其放大器增益的峰值約在 62~63GHz，這是因為 WIN foudry 所提供的電晶體 model 與 S 參數只到 50GHz，所以我們是外差到 60GHz 來做設計的，實際的結果有些微的偏差但仍可接受，此專題的 IP1dB 約在 -25dBm 左右，而前一個實作的二極體混頻器其 IP1dB 約在 0dBm，考慮了全體的增益之後我們可以了解到系統的線性度是受到放大器所限制。另外此實作在不同晶片的變化比較大，是因為放大器的特性取決於共源極電晶體，而混頻器的特性取決於二極體其變化較小，如圖 2.58，其峰值在不同的晶片之間變化很大，甚至其直流偏壓也不一樣，這是這個製程的最大問題。另外雜訊的量測在我們要的中頻 2.5GHz 頻段約 7.7dB，這並不是因為我們有針對雜訊去設計放大器的原因，事實上在設計此晶片時並沒有雜訊的參數，低雜訊的表現僅是因為 HEMT 元件本身的雜訊低。

表 2.4 60GHz 放大器結合次諧波混頻器規格表。

| 60 GHz Amplifier plus subharmonic diode mixer (WIN 0.15μm PHEMT) | | |
|--|-------------------|----------------------------|
| Conversion | Down | Down (FlipChip) |
| Input Frequency | 60 GHz | |
| Conversion Gain | 5.26 dB | 6.06 dB |
| IP1dB | -25.7dBm | -23.8dBm |
| IIP3 | -16.8dBm | -16dBm |
| RF bandwidth | 59-63 GHz | 58-63 GHz |
| LO-to-IF isolation | > 10 dB | |
| SSB Noise Figure | < 8 dB | |
| Vdd | 2V | |
| Vgg | -0.5V | |
| Power consumption | 140mW | |
| Chip Size | 2mm x 1mm | |

2.11 實作四，60GHz pHEMT 接收機

2.11.1 研究動機

一個最簡單的接收機，包含了一個低雜訊放大器與混頻器已在上一個實作中做出來了，但一個好的接收機其本地振盪訊號的規格需求必須要儘可能的小，我們使用了次諧波的架構來設計混頻器，這樣大幅減少了 LO 頻率的需求，但我們的 LO 頻率仍高達 30GHz 左右，我們在此專題加入了 LO 的倍頻鏈再將 LO 的頻率需求降至 10GHz 以下，並且加入了一放大器來減少 LO 的功率需求。

2.11.2 電路設計

圖 2.65 是實作四的電路架構。

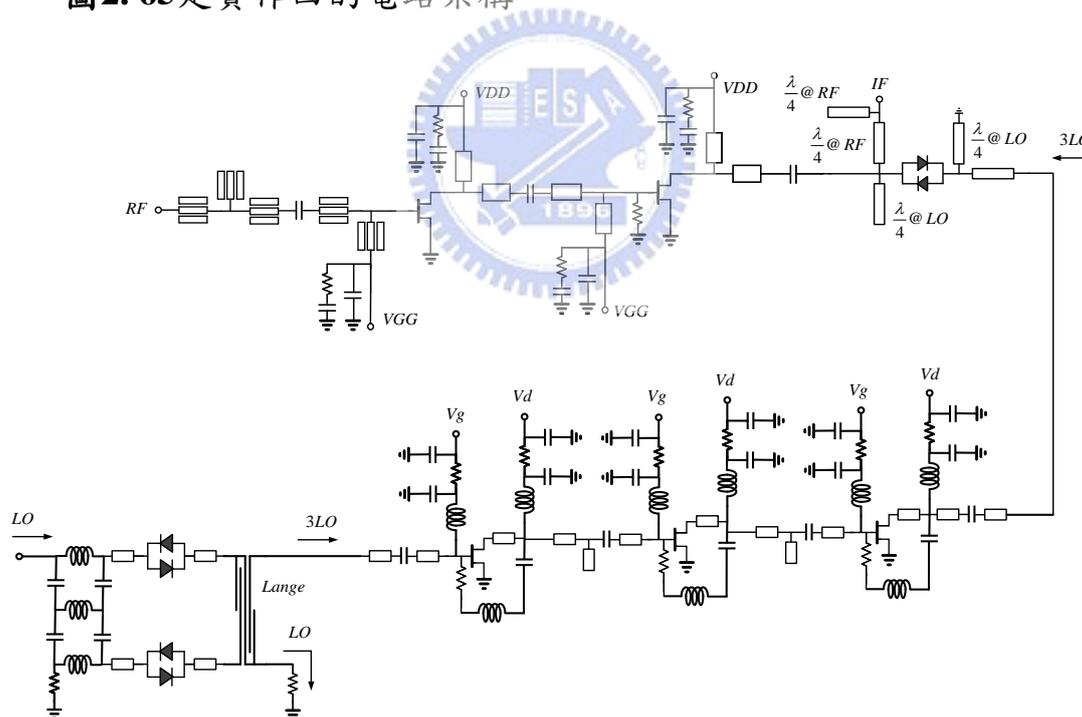


圖 2.65 pHEMT 接收機電路架構。

整個上半部，包含了一個兩級的低雜訊放大器以及一個二極體次諧波混頻器即是實作三的部分，此實作中加入了本地振盪鏈的部份，下方的本地訊號先經過一個三倍頻器，再經過三級的回授放大

器放大，在此我們只介紹本地振盪鏈的原理。三倍頻器採用一個平衡式的架構，訊號先經由一個九十度分波器分兩路，倍頻後再由一個寬頻九十度合波器結合訊號，訊號的相位變化如下圖表示：

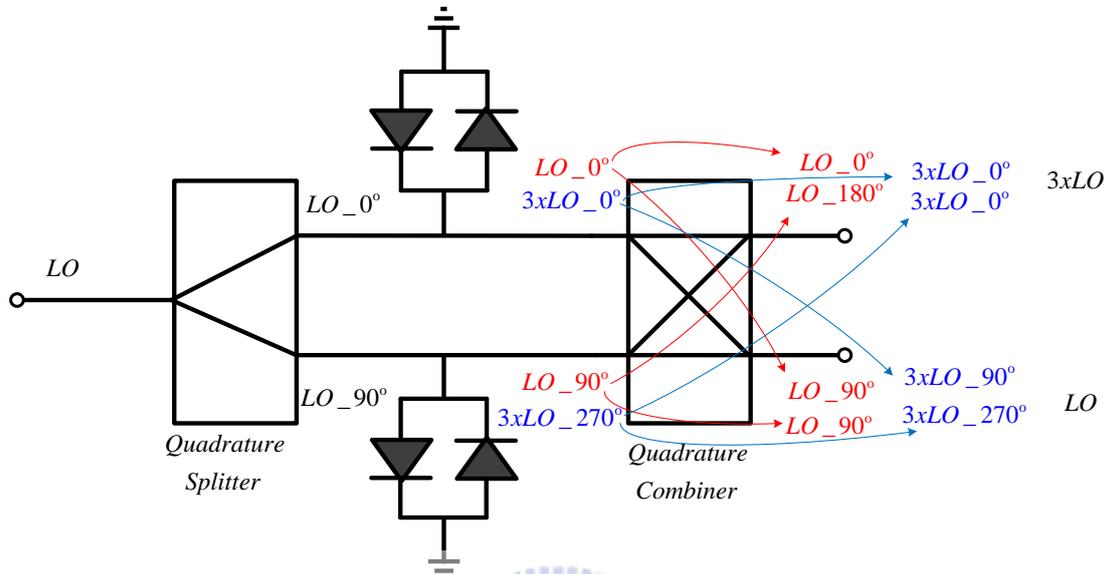


圖 2.66 三倍頻器架構圖。

我們用來倍頻的元件為反對稱二極體對，如之前的分析描述它可以抑制偶數諧波如二倍、四倍頻訊號而只輸出奇數諧波訊號如一倍、三倍、五倍...等，我們想要的是三倍頻的訊號，但無可避免的還有一倍頻的訊號，我們用圖 2.66 的平衡結構來分開一倍頻與三倍頻訊號，LO 訊號進入一個九十度分合波器分成兩路，此分合波器即前述的結構，其中心頻設計約在 9.6GHz，反對稱二極體對產生諧波項後，由一個九十度合波器來做訊號移相相加的動作，由於此後級的分合波器其頻寬需要包含一倍的 LO 訊號與三倍的 LO 訊號，我們採用 Lange Coupler 來滿足頻寬的需要，在三倍 LO 埠，一倍 LO 的訊號相差 180 度而相消，三倍 LO 的訊號同相而相加，在一倍 LO 埠則是相反的情形，我們在一倍 LO 埠加上一 50 歐姆終端來終結一倍 LO 訊號。

由於整個三倍頻器是被動損耗電路，我們要推動接收機的二極體

混頻器的話勢必要有一放大器來提供增益，在這裡我們採用三級的回授放大器來達到頻寬的需求，並且放大器的有限頻寬能夠幫助濾除未消除的 LO 訊號至混頻器中。

一倍 LO 輸入的九十度分波器，其架構如下[22]：

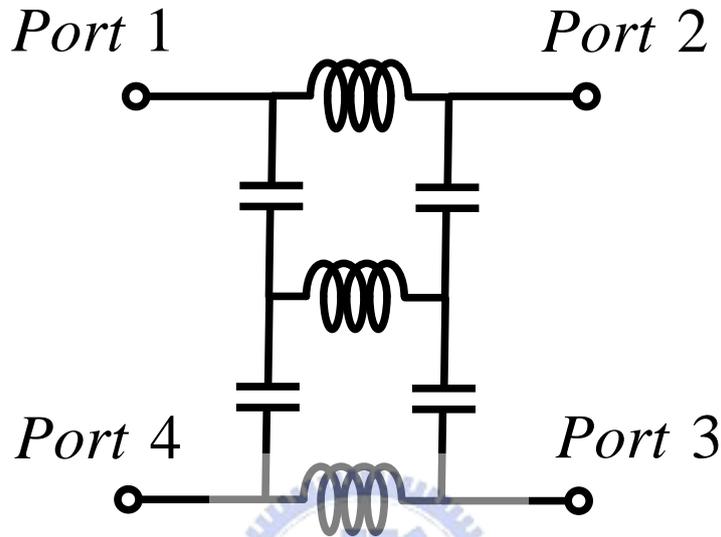


圖 2. 67 90 度 Hybrid 結構圖。

此架構主要有兩個優點：寬頻且不需要 bulky via holes。我們利用奇偶模來分析此 hybrid：

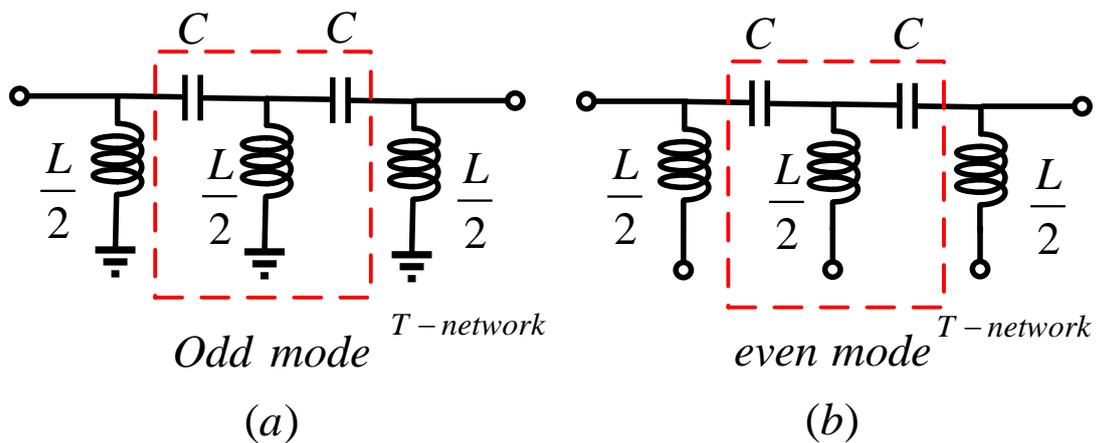


圖 2. 68 90 度 Hybrid 奇偶模分析。

$$\text{其中 } L = \frac{Z_0}{w}, \quad C = \frac{1}{wZ_0}。$$

我們先來分析 odd mode 的半電路，其中電感被虛擬接地分成兩半，於是我們可以用 ABCD 矩陣來分析：

$$\begin{aligned}
& \begin{bmatrix} A & B \\ C & D \end{bmatrix}_{odd} \\
&= \begin{bmatrix} 1 & 0 \\ -j2/Z_0 & 1 \end{bmatrix} \begin{bmatrix} -1 & 0 \\ -j2/Z_0 & -1 \end{bmatrix}_{T-net} \begin{bmatrix} 1 & 0 \\ -j2/Z_0 & 1 \end{bmatrix} \\
&= \begin{bmatrix} -1 & 0 \\ j2/Z_0 & -1 \end{bmatrix} \tag{2.54}
\end{aligned}$$

再來我們來分析它的 even mode 電路，其中電感被虛擬開路分成兩半，用 ABCD 矩陣來分析：

$$\begin{aligned}
& \begin{bmatrix} A & B \\ C & D \end{bmatrix}_{even} \\
&= \left(\begin{bmatrix} 1 & -jZ_0 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & -jZ_0 \\ 0 & 1 \end{bmatrix} \right)_{T-net} \\
&= \begin{bmatrix} 1 & -j2Z_0 \\ 0 & 1 \end{bmatrix} \tag{2.55}
\end{aligned}$$

我們可以由 even 和 odd 的 ABCD 矩陣來推得 even 和 odd 的 S 矩陣：

$$[S]_{odd} = \begin{bmatrix} S_{11}^o & S_{21}^o \\ S_{12}^o & S_{22}^o \end{bmatrix} = \begin{bmatrix} -\frac{1}{2} + j\frac{1}{2} & -\frac{1}{2} - j\frac{1}{2} \\ -\frac{1}{2} - j\frac{1}{2} & -\frac{1}{2} + j\frac{1}{2} \end{bmatrix} \tag{2.56}$$

$$[S]_{even} = \begin{bmatrix} S_{11}^e & S_{21}^e \\ S_{12}^e & S_{22}^e \end{bmatrix} = \begin{bmatrix} \frac{1}{2} - j\frac{1}{2} & \frac{1}{2} + j\frac{1}{2} \\ \frac{1}{2} + j\frac{1}{2} & \frac{1}{2} - j\frac{1}{2} \end{bmatrix} \tag{2.57}$$

於是，我們可以得到埠一的 S 參數：

$$S_{11} = \frac{1}{2}(S_{11}^e + S_{11}^o) = 0 \tag{2.58}$$

$$S_{41} = \frac{1}{2}(S_{21}^e + S_{21}^o) = 0 \tag{2.59}$$

$$S_{21} = \frac{1}{2}(S_{11}^e - S_{11}^o) = \frac{1}{2}(1 - j) \quad (2.60)$$

$$S_{31} = \frac{1}{2}(S_{21}^e - S_{21}^o) = \frac{1}{2}(1 + j) \quad (2.61)$$

由(2.58)到(2.61)，可得到完整的 S 參數：

$$[S]_{\text{hybrid}} = \frac{1}{2} \begin{bmatrix} 0 & 1-j & 1+j & 0 \\ 1-j & 0 & 0 & 1+j \\ 1+j & 0 & 0 & 1-j \\ 0 & 1+j & 1-j & 0 \end{bmatrix} \quad (2.62)$$

此 hybrid 在理想上確能達到各埠間的輸入匹配與隔離度，而也能等功率的分波且相角差九十度。

2.11.3 量測結果

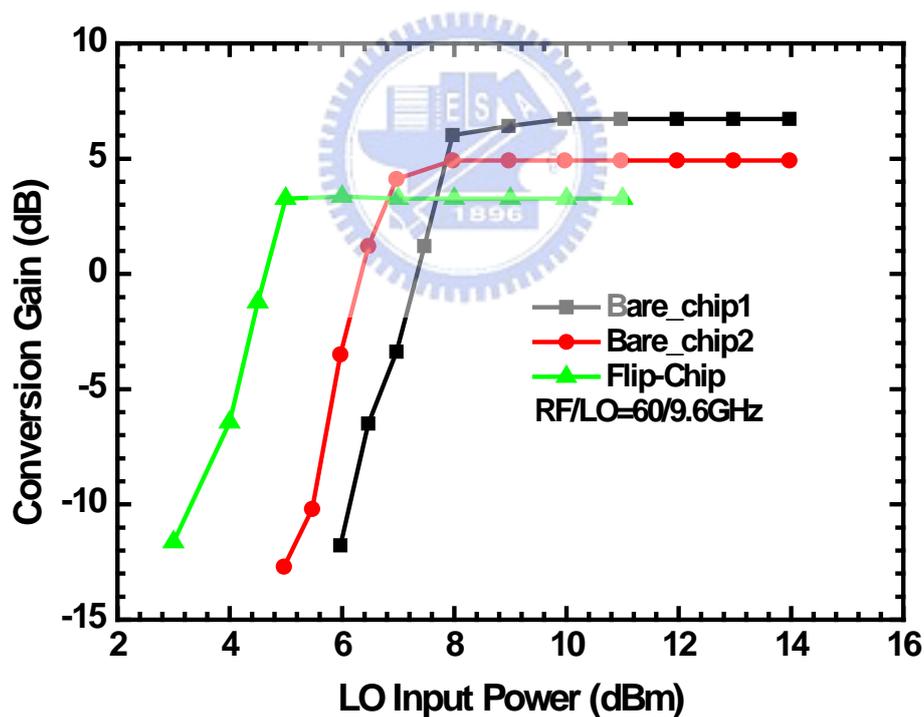


圖 2.69 轉換增益對本地訊號功率。

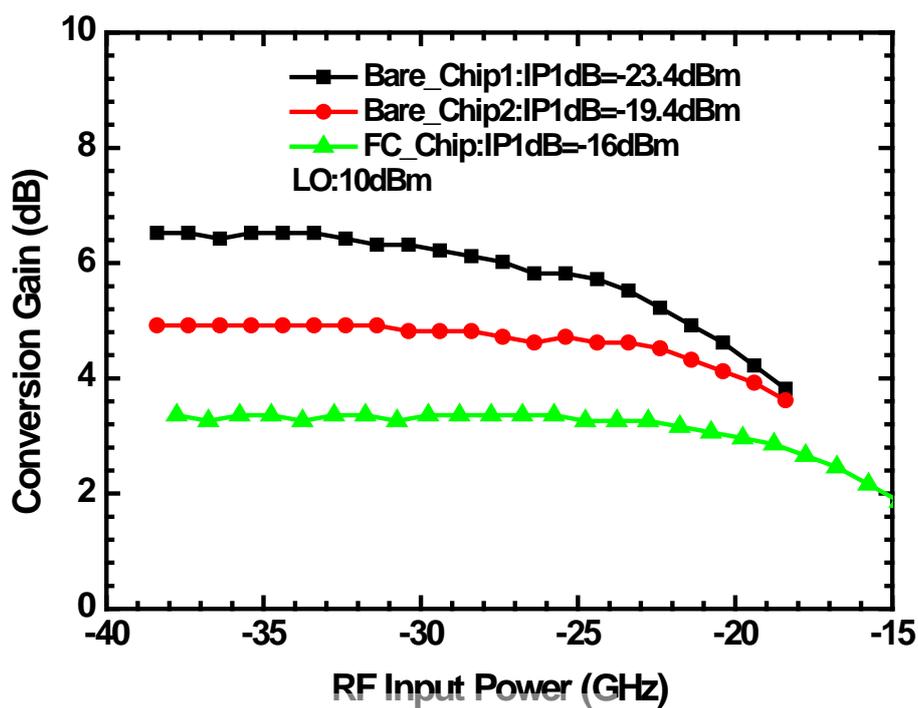


圖2.70 轉換增益對射頻訊號功率。

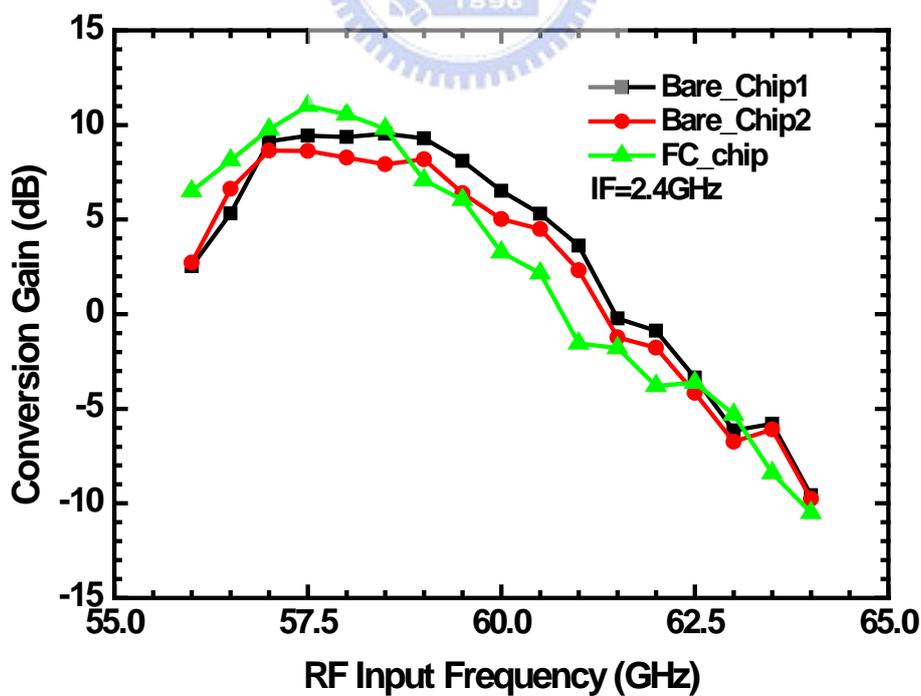


圖2.71 轉換增益對射頻訊號頻率。

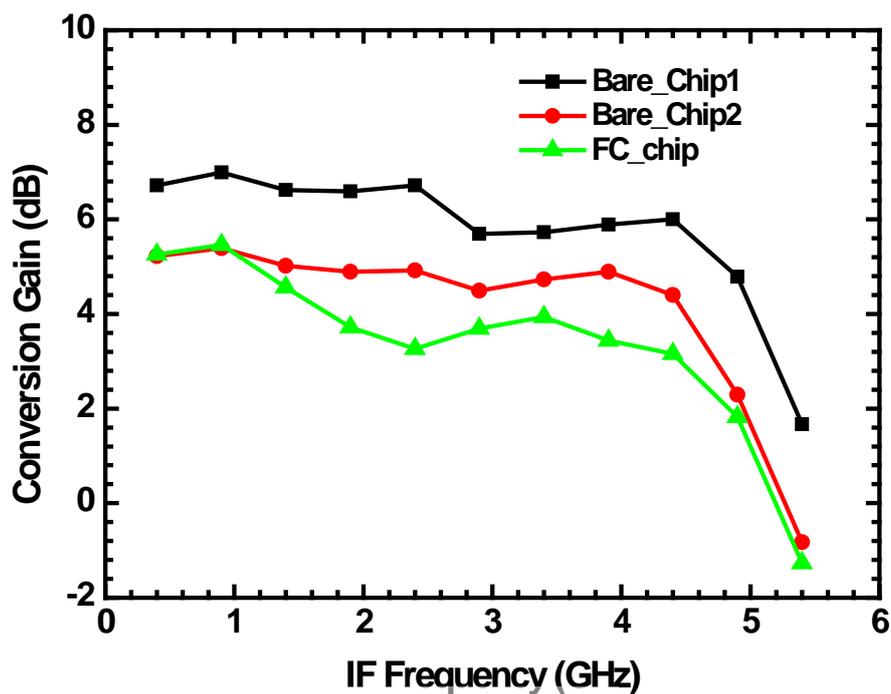


圖 2.72 轉換增益對中頻訊號頻率。

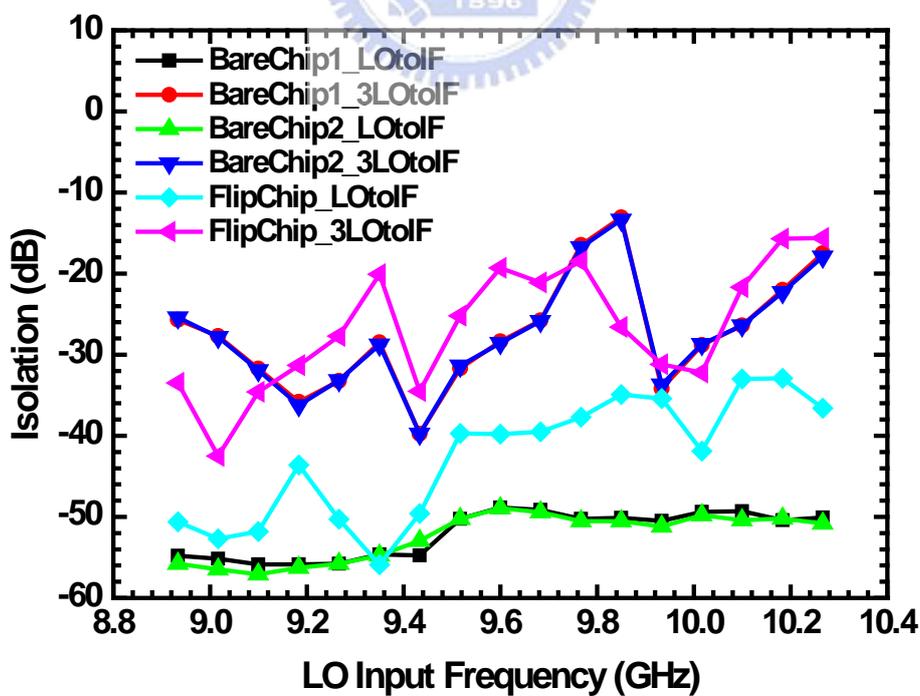


圖 2.73 隔離度。

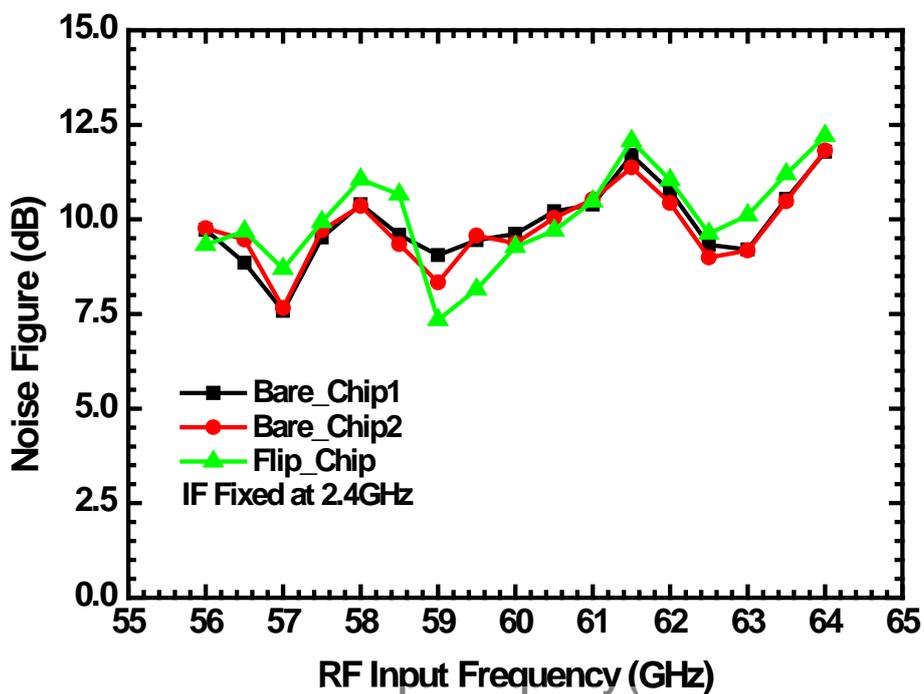


圖 2.74 SSB 雜訊指數量測。

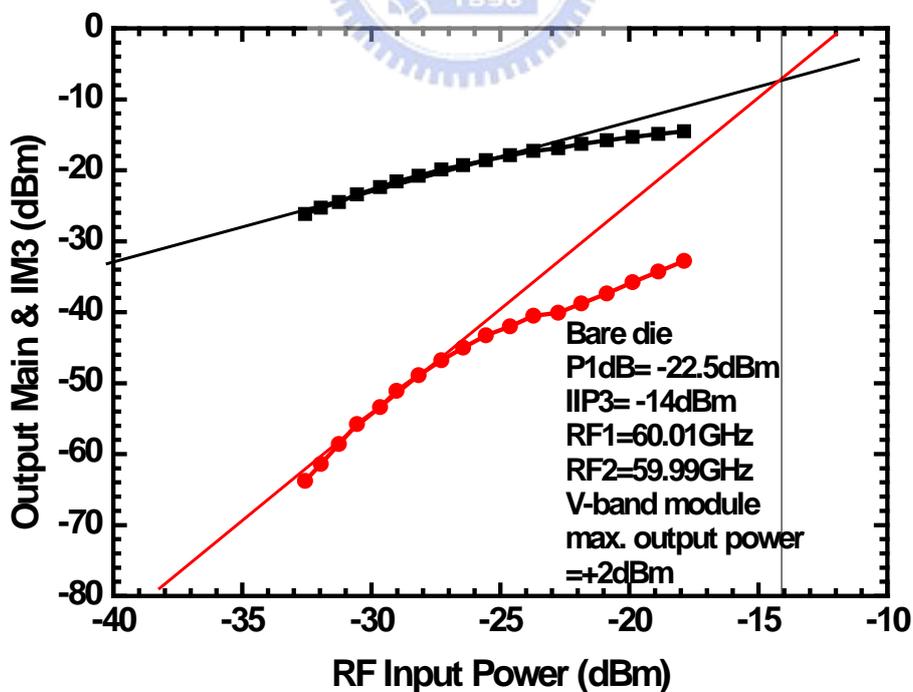


圖 2.75 IIP3 量測。

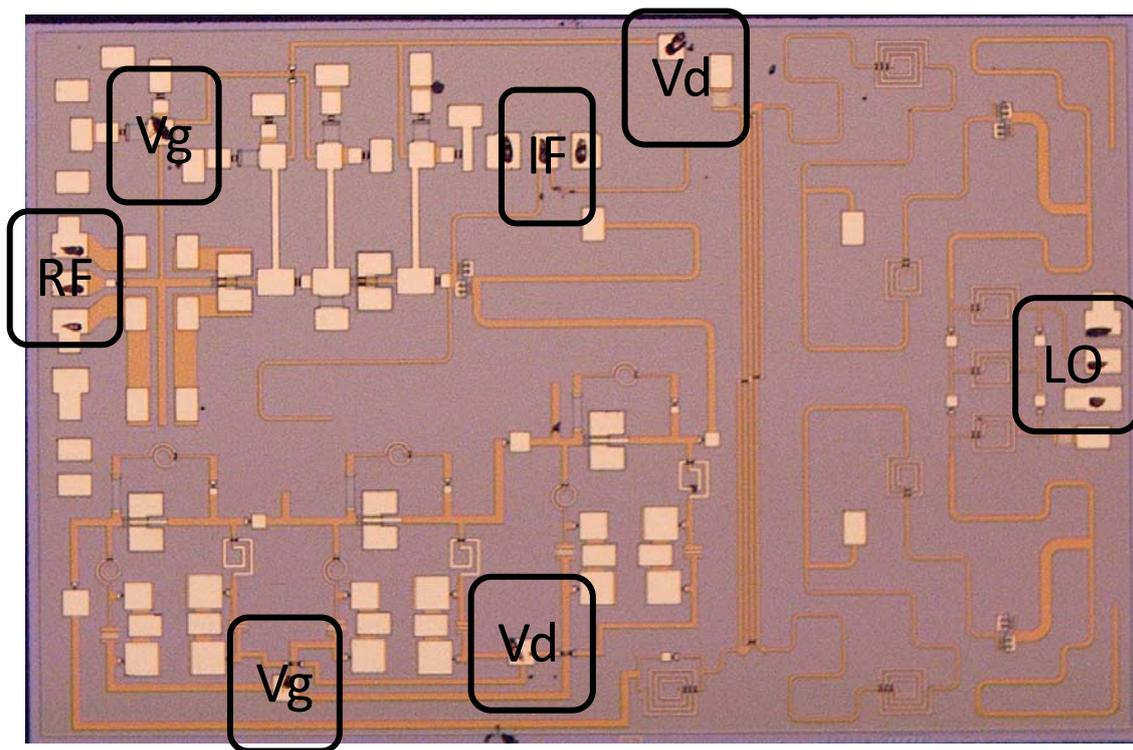


圖 2.76 晶片照。

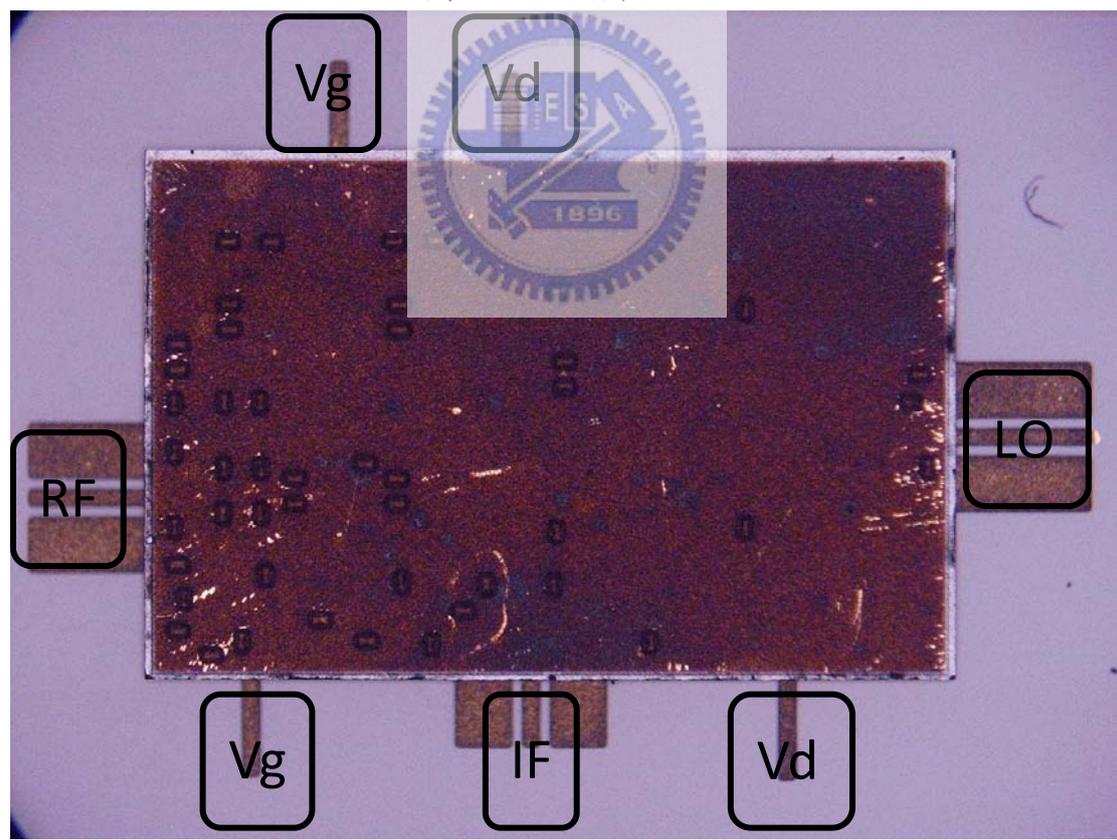


圖 2.77 覆晶封裝晶片照。

此晶片受限於 CIC 下線的晶片最大尺寸是 3mm x 2mm，所以 RF 的兩級放大器與 LO 的三級放大器的 DC 不能分開給，我們把負電壓和正電壓分別合併成四個 DC pad，RF、LO、IF 各是 GSG 100 pitch pad。

2.11.4 結果與討論

此晶片的低雜訊放大器與混頻器均與實作三相同，但是量測結果的轉換增益和射頻頻寬卻相差甚多，有可能是製程的變異結果。在圖 2.69 的圖中可以看到，當 LO 的輸入功率到一個程度之後轉換增益就會飽和，再繼續加大 LO 功率時轉換增益卻不會如前兩個實作一樣往下掉，這是因為我們的 LO 鏈上的三級放大器其輸出功率以達飽和的緣故。輸入 1dB 壓縮點兩個 chip 大約都在 -21~22dBm 左右，而前面實作的結果，二極體混頻器的輸入 1dB 壓縮點大約在 0dBm 上下，這意味著我們的 LO 鏈所輸出的功率並沒有到二極體混頻器本身最好的大小，這會降低二極體混頻器的線性度，也會降低二極體混頻器的轉換增益。圖 2.71 對 RF 頻率掃圖，由於並不是做寬頻匹配，所以 RF 頻寬較小，圖 2.72 的對 IF 頻率掃圖可以看出來 IF 的頻寬被 RF 頻寬所限制住。LO 至 IF 的隔離度好，是因為 LO 鏈的放大器是一個 30GHz 的帶通響應，2LO 至 IF 的隔離度主要是由三倍頻的反對稱二極體對所消除的，3LO 至 IF 的隔離度較差是因為 LO 鏈的放大器的關係。

表 2.5 60GHz pHEMT 接收機實作規格表。

| 60 GHz CPWG-Type Receiver (WIN 0.15μm PHEMT) | | |
|--|--------------------|-----------------------|
| Conversion | Down | Down(FlipChip) |
| Input Frequency | 60 GHz | |
| Conversion Gain | 4.92 dB | 3.36 dB |
| IP1dB | -22.5 dBm | -23 dBm |
| IIP3 | -14 dBm | |
| RF bandwidth | About 4 GHz | About 3 GHz |
| LO-to-IF isolation | > 55 dB | |
| 2LO-to-IF isolation | > 65 dB | |
| 3LO-to-IF isolation | > 20 dB | |
| SSB Noise Figure | < 10dB | |
| Vdd | RF:1.5V | LO:1.5V |
| Idd | RF:40mA | LO:60mA |
| Power consumption | 150 mW | |
| Chip Size | 3mm x 2mm | |

2.12 實作五，60GHz 次諧波鏡像消除混頻器結合本地振盪鏈

2.12.1 研究動機

對一個接收機來說，消除鏡像訊號是重要的，因為鏡像訊號干擾也會被降頻至中頻而無法與我們要的訊號分開，因此一個能夠消除鏡像訊號的混頻器是重要的。

近幾年來，陸陸續續有將九十度的分波器 lump 化以達到縮小晶片大小的目的[21][22]，也有人將它們整合在 pHEMT 晶片中[4]，他們更將整個系統移植到 mHEMT 製程上[5]，不過面積仍然是過大，這次的專題的目的就是要將中頻的 lump 化巴倫整合到混頻器之中，我們也實作模擬出的結果，整體的晶片大小比起目前所看到的別人的研究算是相當小的，另外，由於傳統的 MS 傳輸線在覆晶封裝上損耗較大[22]，為了整合在覆晶封裝系統中，晶片的高頻 pad 與傳輸線形式我們採用 CPWG，這比起傳統一般的 MS 傳輸線形式來得寄生效應小、損耗也比較小。

另外，整合度對毫米波晶片來說是很重要的，我們使用了次諧波的架構來設計鏡像消除混頻器，這樣大幅減少了 LO 頻率的需求但我們的 LO 頻率仍高達 30GHz 左右，我們在此專題加入了 LO 的倍頻鏈再將 LO 的頻率需求降至 10GHz 以下，並且加入了一放大器來減少 LO 的功率需求。

2.12.2 電路設計

以下對實作五的電路架構作一個簡介：

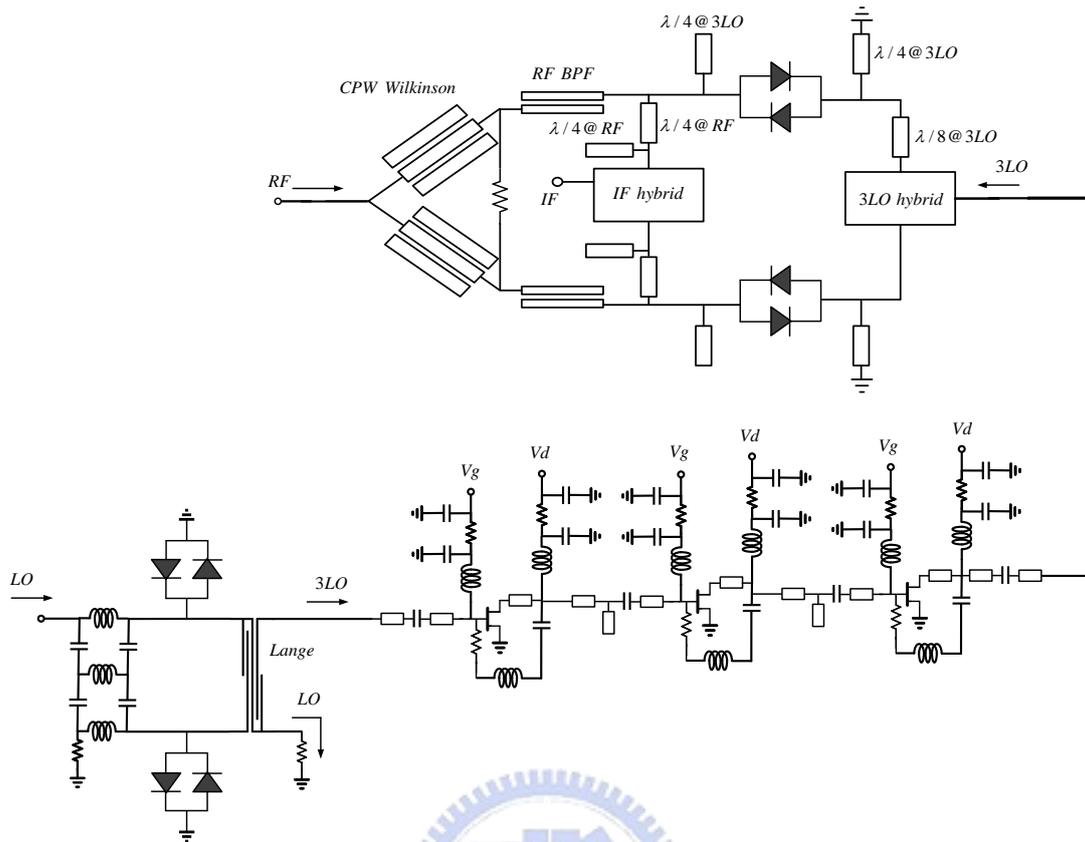


圖 2.78 鏡像消除混頻器結合本地振盪鏈架構圖。

- 鏡像消除混頻器

鏡像消除混頻器，我們採用 RF in-phase、LO 與 IF quadrature 的方式，這是因為 Wilkinson Power divider 的平衡較九十度分波器來得好。IF 的 hybrid 和 LO 輸入的 hybrid、混頻器輸入端的三倍 LO hybrid 是同一個，即實作四中所介紹的九十度分波器。

鏡像消除混頻器中兩個混頻器是一樣的，即實作二的反對稱二極體混頻器，此處稍有不同的是，實作二的射頻輸入端濾波器我們設計成共地共平面波導的形態，而此實作中我們由於鏡像消除架構的原因而將 Wilkinson 功率分波器設計成共地共平面波導，而後的濾波器仍是微帶線形態。

- 本地振盪訊號鏈

LO 產生鏈的部分，與實作四中相同，不同的是在實作四中我們

的混頻器只有一個，而實作五中的哈特利鏡像消除混頻器需要 LO 去推動兩組相同的混頻器，勢必輸出功率要實作四的 LO 功率大兩倍以上才行，我們在 LO 鏈的放大器最後一級放大電晶體尺寸兩倍。

2.12.3 量測結果

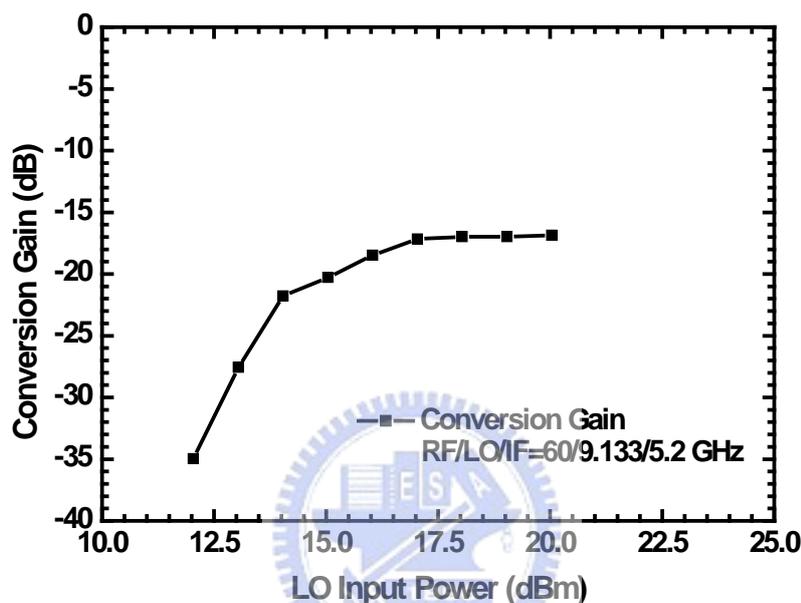


圖 2.79 轉換增益對本地震盪源功率。

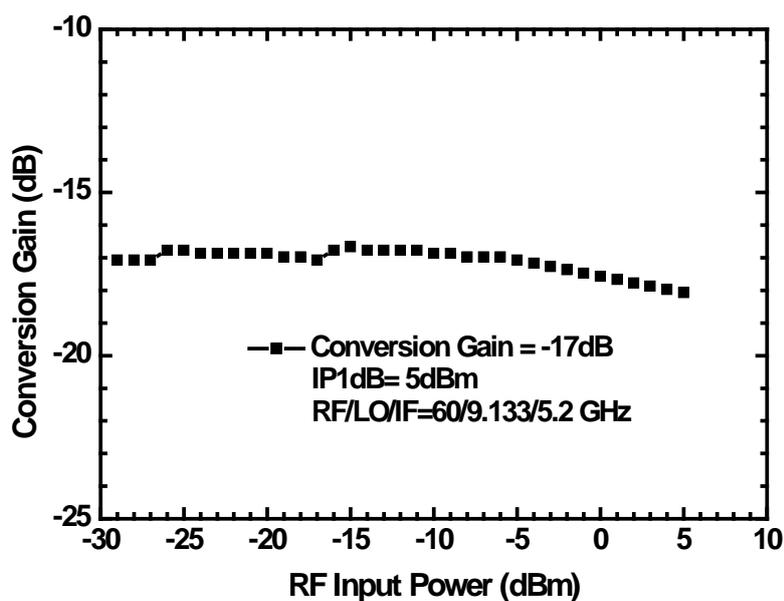


圖 2.80 轉換增益對射頻功率。

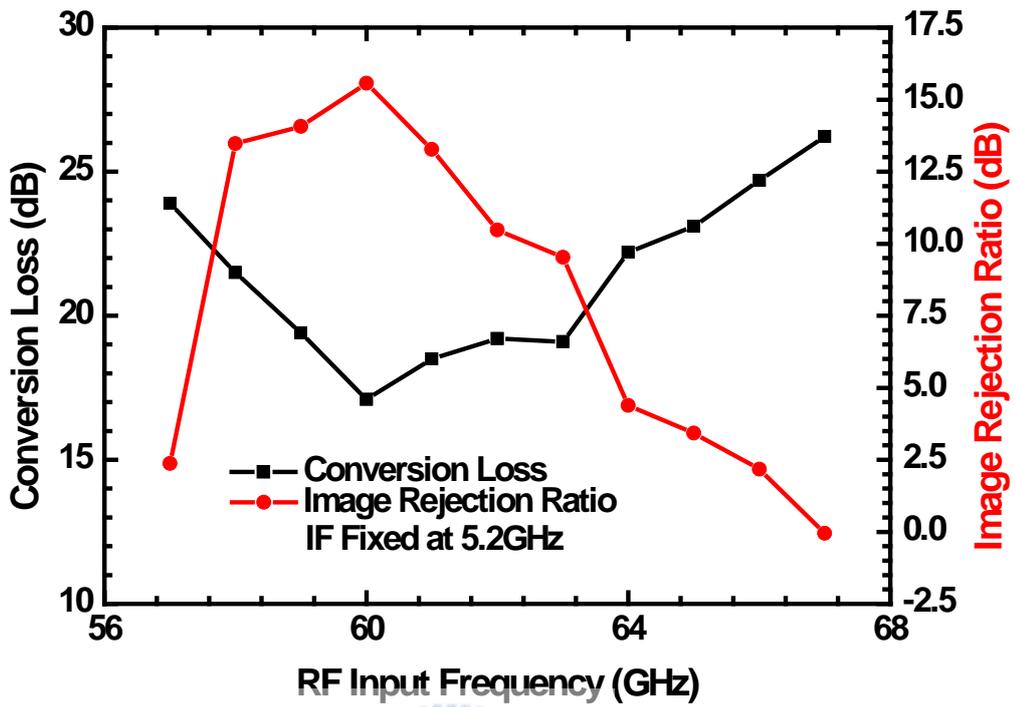


圖 2.81 轉換增益與鏡像消除比率對射頻輸入頻率。

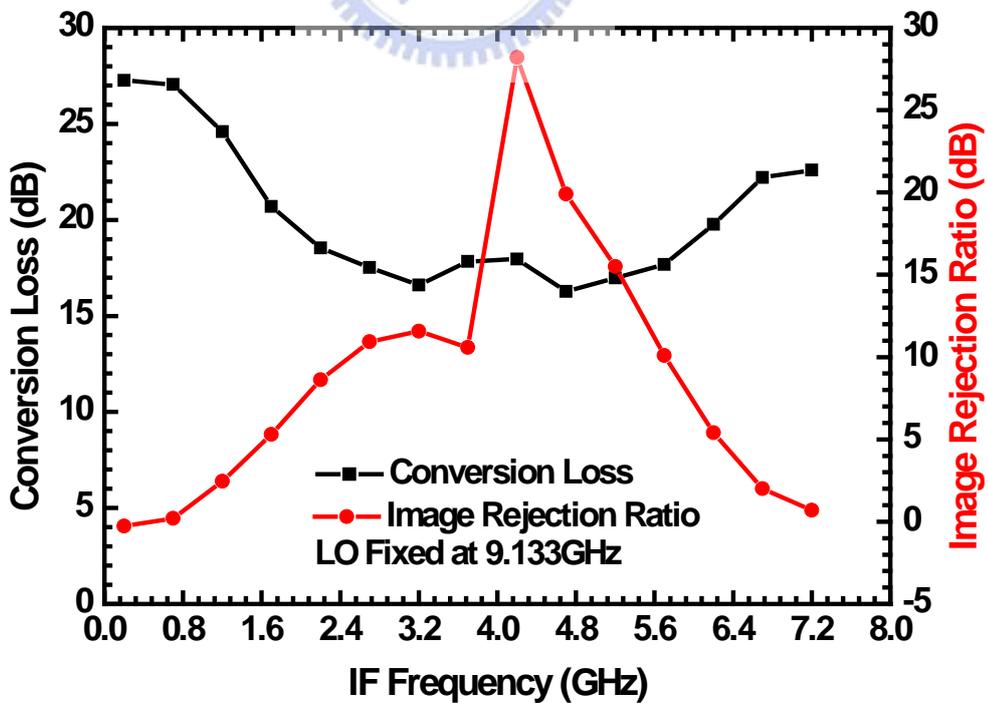


圖 2.82 轉換增益與鏡像消除比例對中頻輸入頻率。

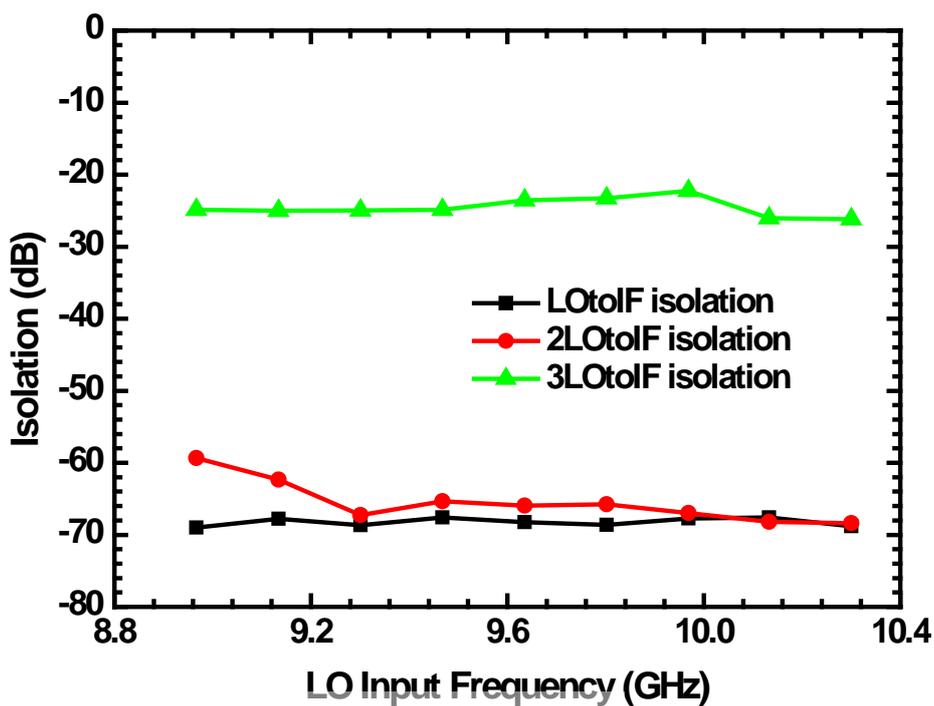


圖 2. 83 隔離度。

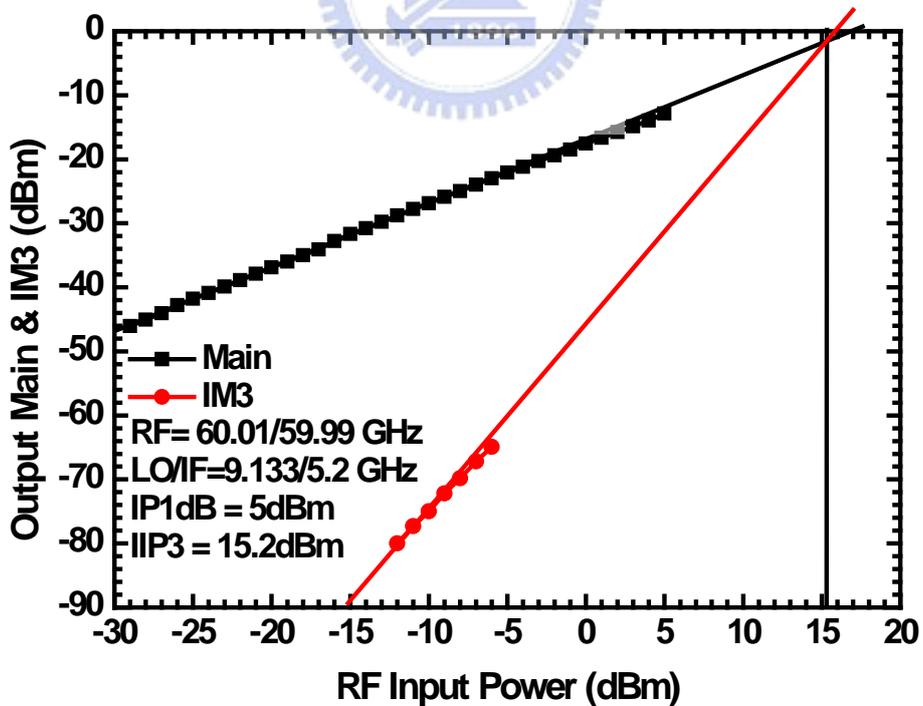


圖 2. 84 IIP3 量測。

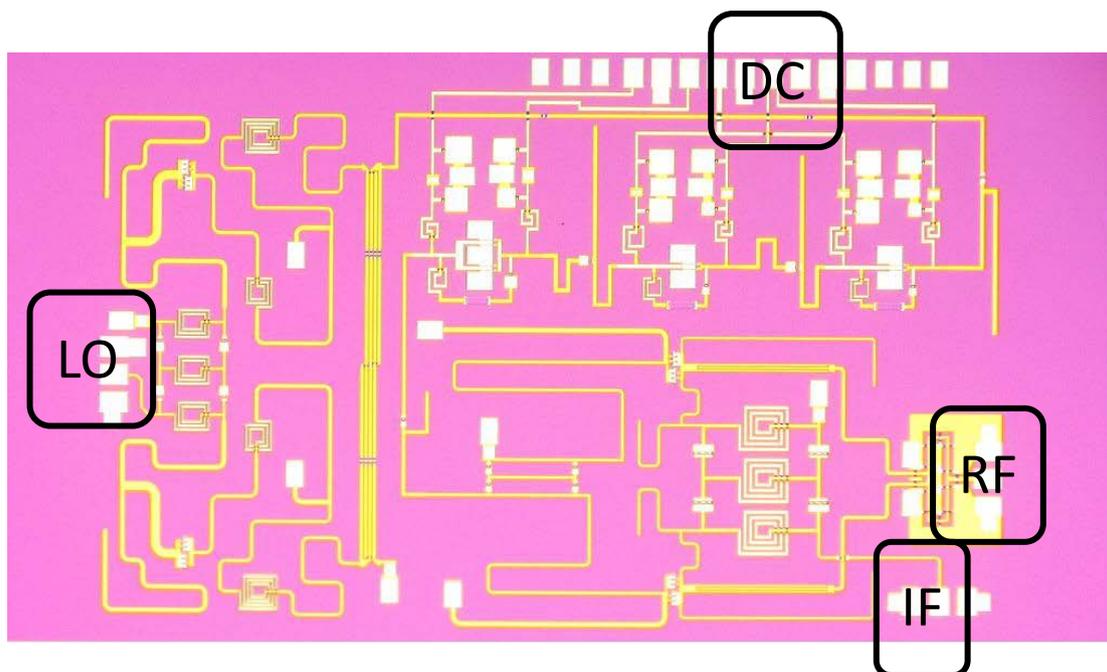


圖 2.85 晶片照。

2.12.4 結果與討論

在這次的實作中，由圖 2.79。可以看出來，本地振盪功率鏈並沒有很良好的推動次諧波鏡像消除混頻器，相較於實作四的接收機，本實作的本地振盪功率鏈要推動兩路的混頻器才能有鏡像消除的功能，所以此實作所需要的本地功率應該較實作四大兩倍，並且還要加上鏡像消除混頻器在本地訊號部分的九十度分合波器的損耗，儘管我們已經將本地振盪鏈在最後一級放大器的電晶體大小放大了兩倍，但所需功率也約為兩倍大，所以如實作四一樣出現了無法將混頻器推動至飽和的情形。射頻的 3dB 頻寬約在 58.5-63.5GHz，如圖 2.81，在此頻寬的鏡像消除比率約在 10dB 以上，由圖 2.82，我們可以看到中頻相當的寬頻，以鏡像消除比率大於 10dB 來計算頻寬的話，大約有 3GHz，大於 WirelessHD 組織所訂定的 1.76GHz 頻寬，隔離度方面，一倍 LO 至 IF 相當於兩倍 LO 至 IF，這是因為 LO 三倍頻器我們製作平衡型態，並且由後級的三級回授放大器幫助壓抑一倍頻的 LO，使其隔離度達到與兩倍 LO 隔離度相當的程度。

表 2. 6 60 GHz 次諧波鏡像消除混頻器結合本地振盪鏈規格表。

| 60 GHz Image Rejection Mixer Combines With LO Multiplier Chain (WIN 0.15um mHEMT) | | |
|--|-------------------------------|--------------------------|
| Input Frequency | 60 GHz | |
| Conversion Gain | -17.1 dB | |
| IP1dB | 5 dBm | |
| IIP3 | 15.2 dBm | |
| RF bandwidth | 58.5-63.5 GHz | |
| LO-to-IF isolation | > 60 dB | |
| 2LO-to-IF isolation | > 65 dB | |
| 3LO-to-IF isolation | > 20 dB | |
| Vdd | LO stage 1st, 2nd:3.8V | LO stage 3rd:3.7V |
| Idd | 58mA | 31mA |
| Power consumption | 335.1mW | |
| Chip Size | 3.5 mm x 2.2 mm | |

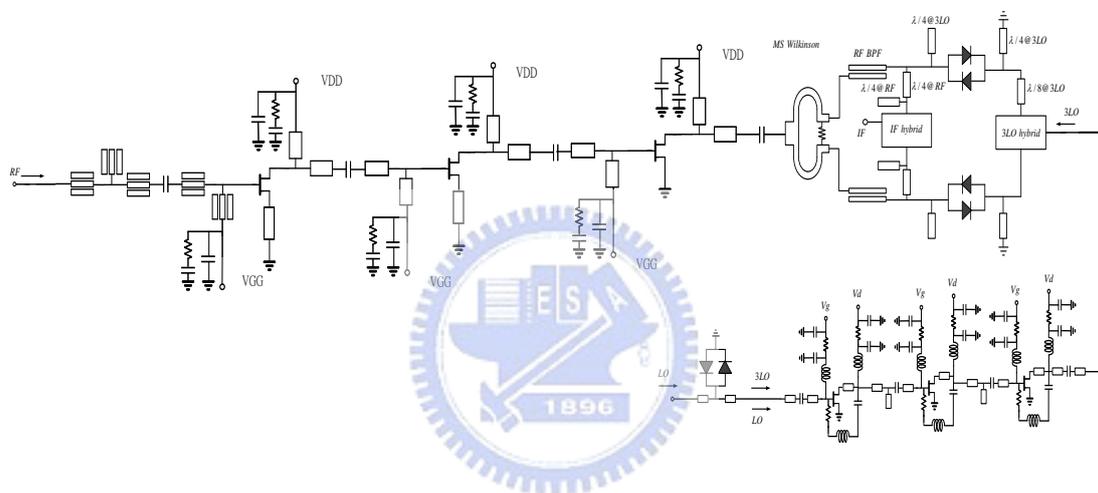
2.13 實作六，60GHz 次諧波鏡像訊號消除接收機

2.13.1 研究動機

為了整體接收機的靈敏度，我們會在接收機的前級加上一低雜訊放大器來彌補後端混頻器等等的雜訊指數，如此一來，低雜訊以至於鏡像消除、低本地振盪功率構成一個較完整的接收機。

2.13.2 電路設計

以下對實作六的電路架構作一個簡介：



- 本地振盪訊號鏈

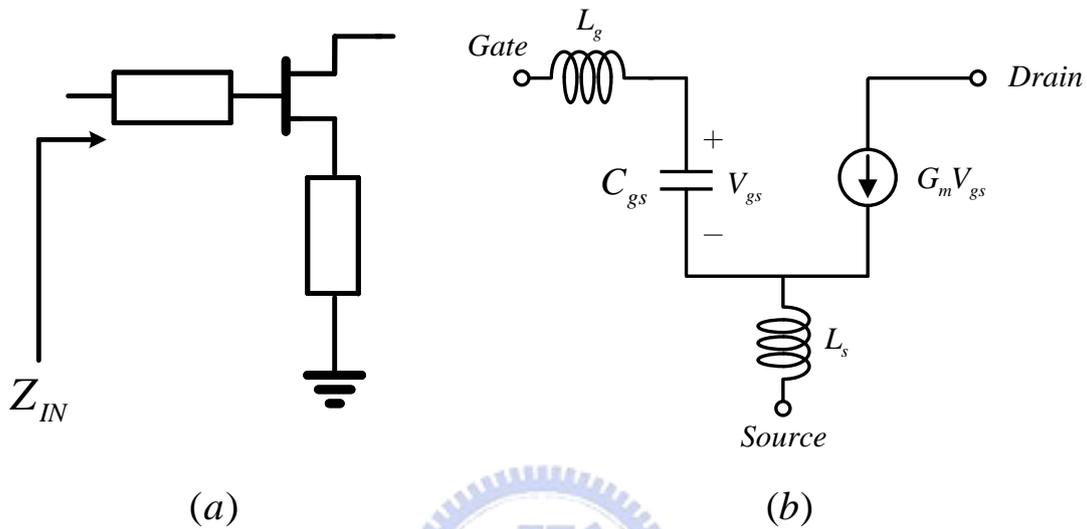
由於面積的受限，我們不採用平衡式架構來分開一倍 LO 訊號與三倍 LO 訊號，由反對稱二極體出來的一倍 LO 與三倍 LO 進入約 30GHz 的三級放大電路，我們可以妥善的設計放大器使其增益在 10GHz 以下時是一個衰減的情形。放大器第三級的電晶體我們選擇了較大尺寸的電晶體來推動鏡像訊號抑制混頻器。

- 鏡像訊號抑制混頻器

此鏡像訊號混頻器同實作五，不同的是我們的威爾金森功率分波器是採用微帶線形式而不是共地共平面波導，實作六的共地共平面波導傳輸線形式設計在低雜訊放大器的輸入端。

● 低雜訊放大器

三級串接的低雜訊放大器，其前兩級我們採用源極退化電感來降低雜訊並且增加輸入頻寬，而第三級採用共源極放大器架構，源極退化電感的選擇如下，考慮：



在高頻時，一段傳輸線就是一個電感，我們要令輸入可匹配到 50Ω ，輸入阻抗 Z_{in} 可表示成：

$$Z_{in} = \omega_T L_s + j\omega(L_g + L_s) - \frac{j}{\omega C_{gs}} \quad (2.63)$$

我們由之前所討論的去嵌化方法得到 S 矩陣後可換算得出 H 矩陣，進而得知 ω_T ，再利用電磁模擬軟體來得出實際 layout 的源極電感。

2.13.3 量測結果

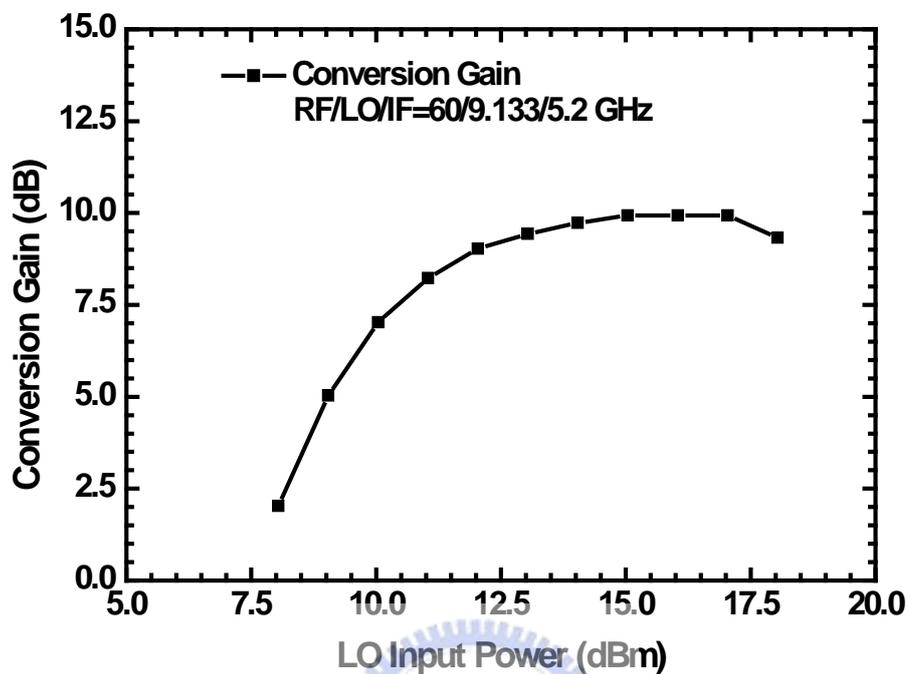


圖 2.86 轉換增益對本地訊號輸入功率。

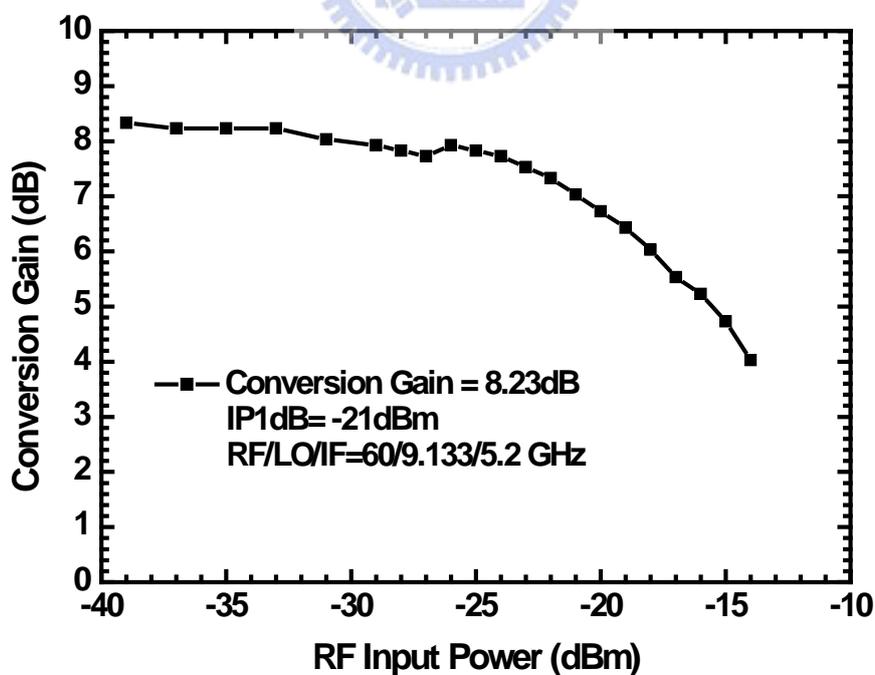


圖 2.87 轉換增益對射頻訊號輸入功率。

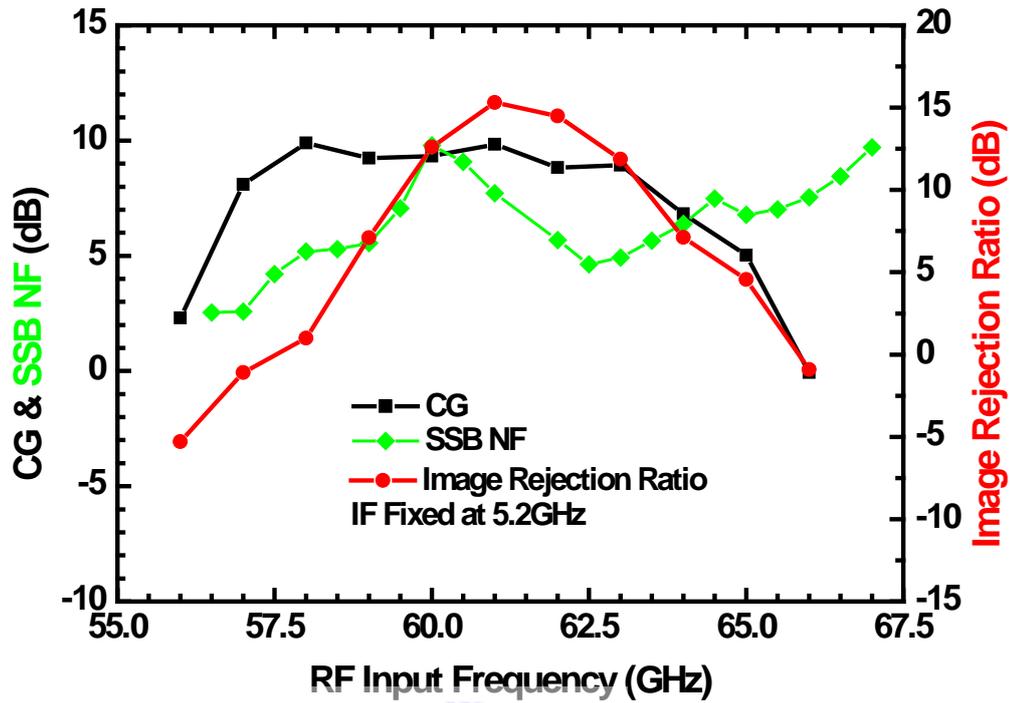


圖 2.88 轉換增益對射頻訊號輸入頻寬。(固定中頻 5.2GHz)

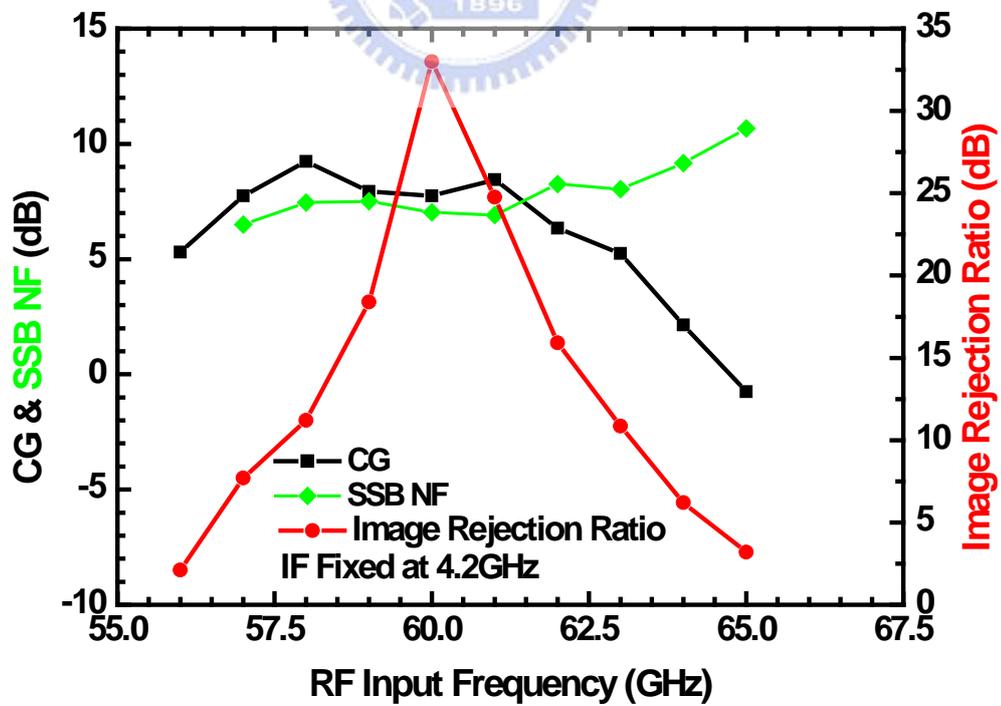


圖 2.89 轉換增益對射頻訊號輸入頻寬。(固定中頻 4.2GHz)

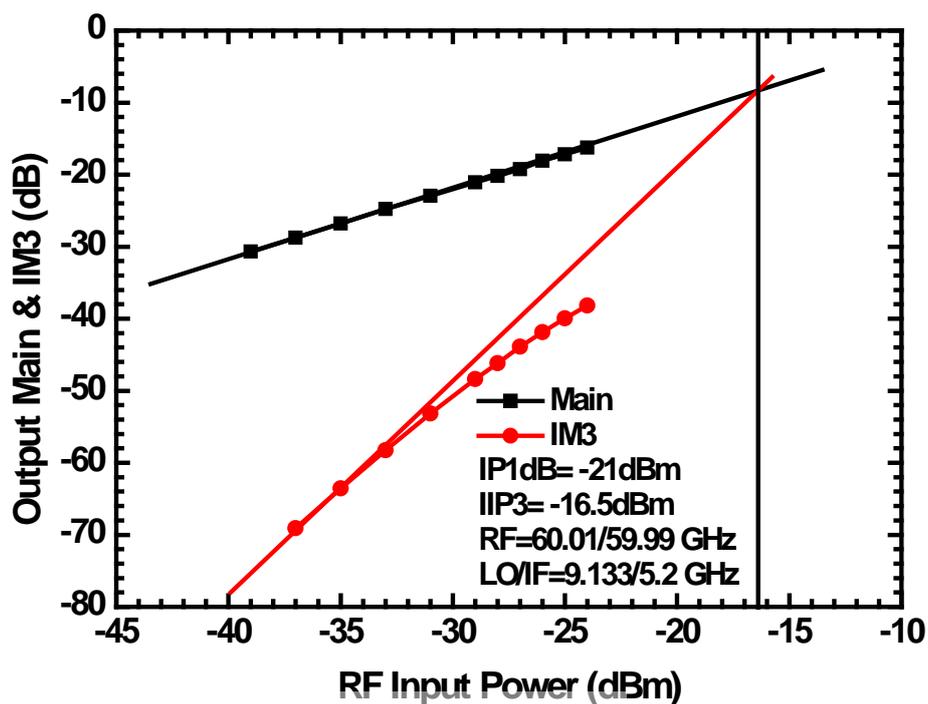


圖 2.90 IIP3 量測。

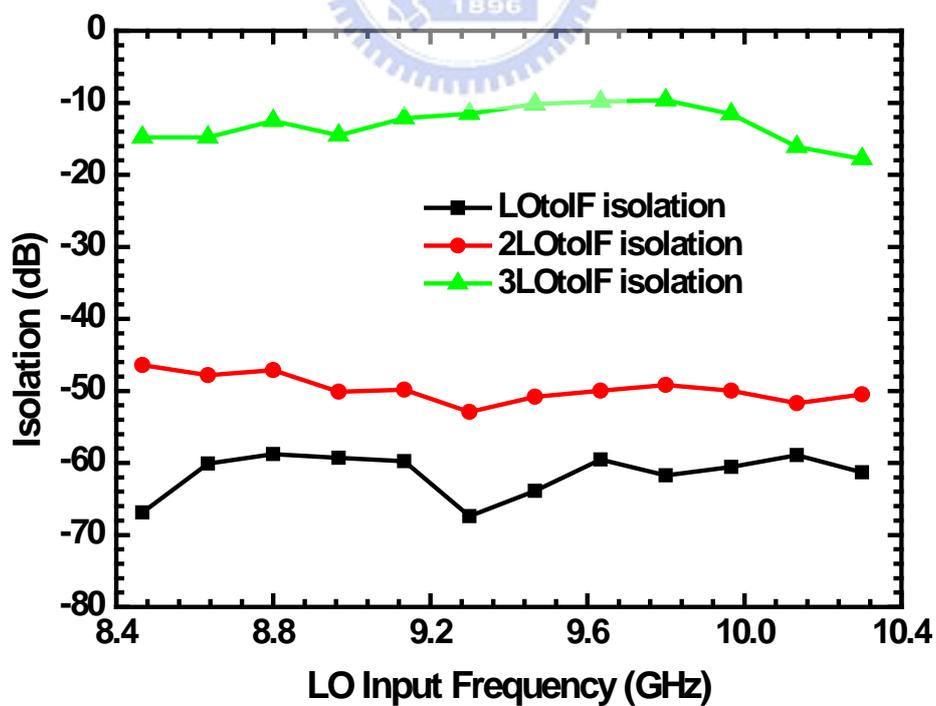


圖 2.91 隔離度。

另外根據商業組織 WirelessHD 所定出的 1.0 標準，我們也依據這標準而進行量測，其射頻頻譜的規畫如下：

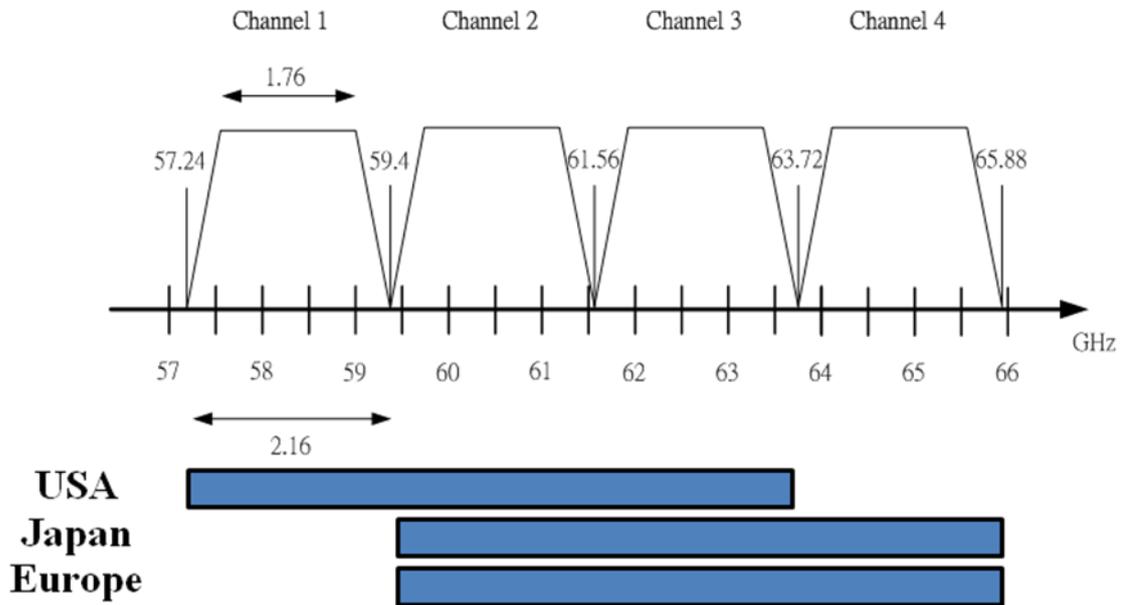


圖 2.92 WiHD 1.0 頻譜規畫。

我們將訊號降至 1.7GHz~3.7GHz，約 2GHz 的頻寬，藉由切換本地訊號的頻率來選擇不同的資料通道，測量如下：

Channel I :

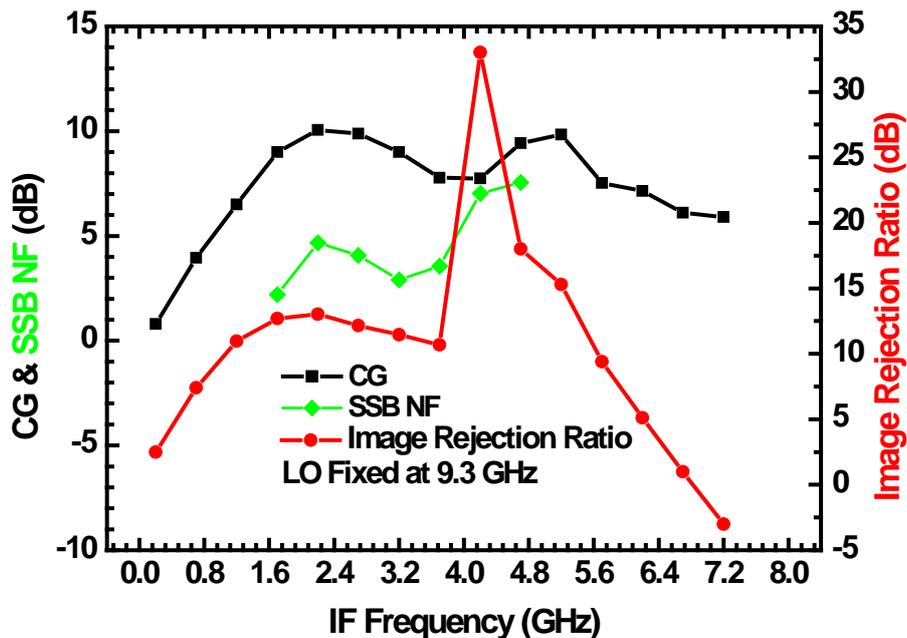


圖 2.93 通道 I 的轉換增益、雜訊指數與鏡像消除率。

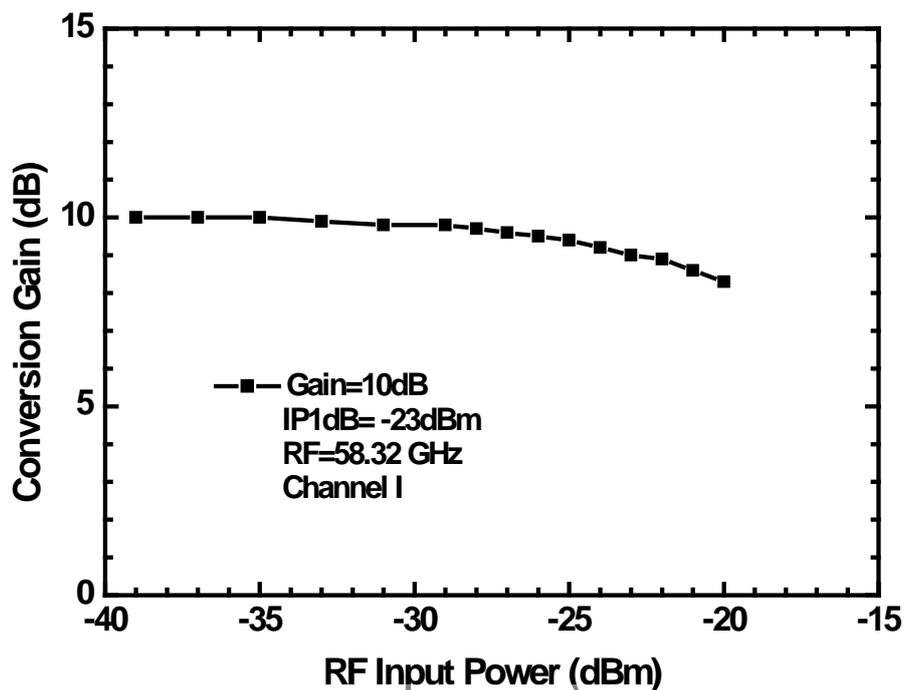


圖 2.94 通道 I 的轉換增益對射頻輸入功率。

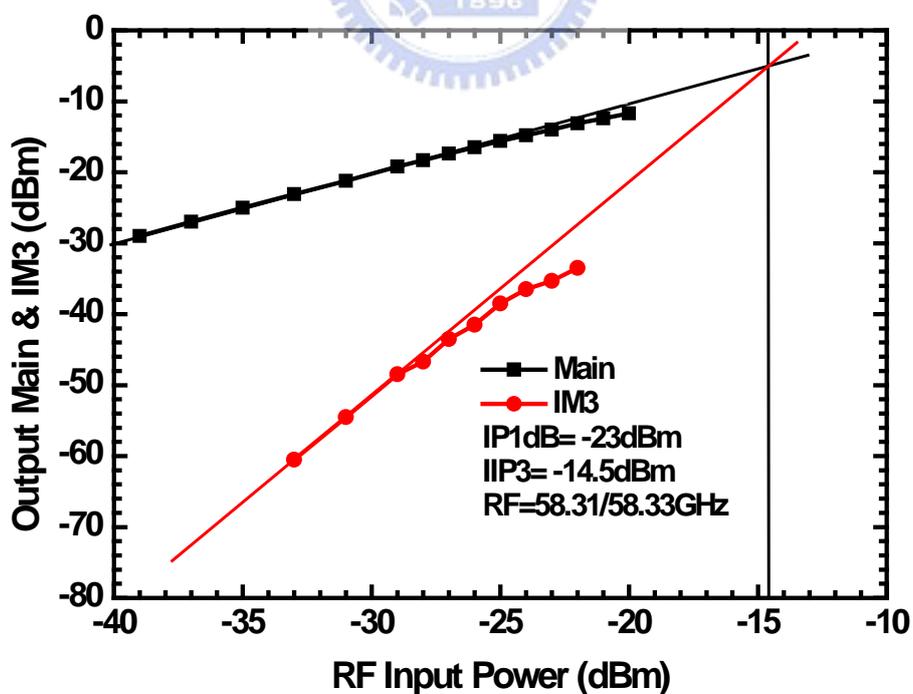


圖 2.95 通道 I 的 IIP3 量測。

Channel II :

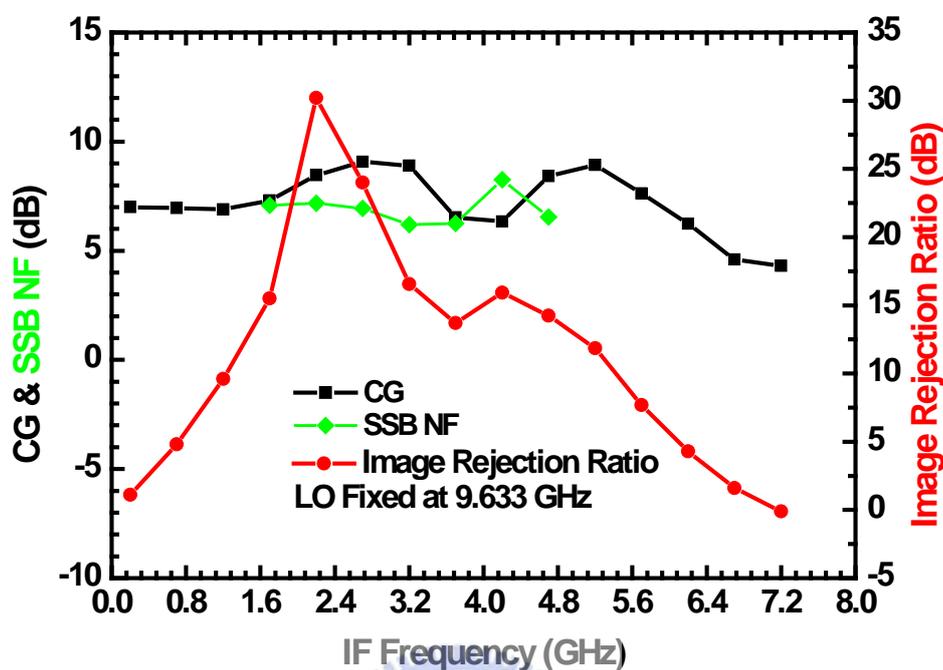


圖 2.96 通道 II 的轉換增益、雜訊指數與鏡像消除率。

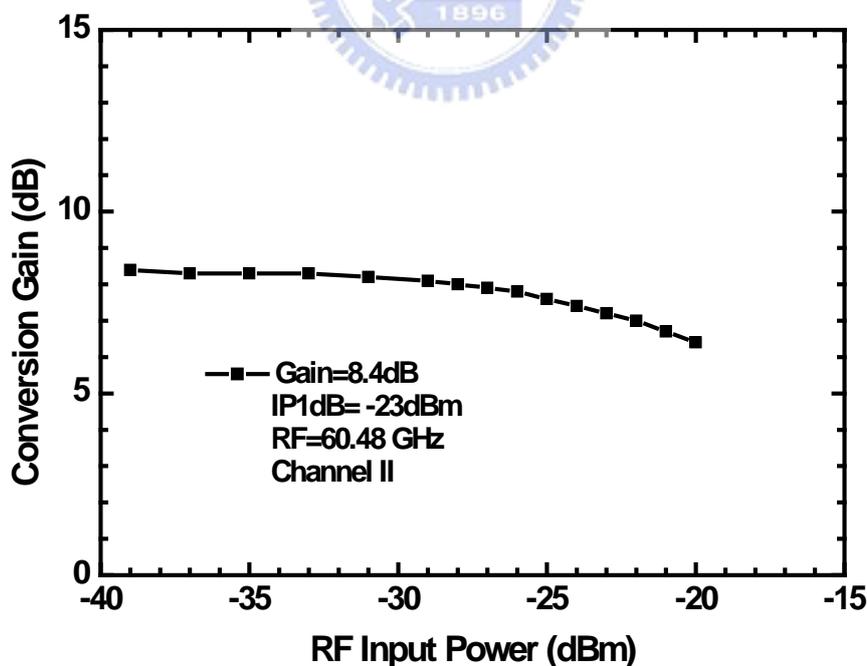


圖 2.97 通道 II 的轉換增益對射頻輸入功率。

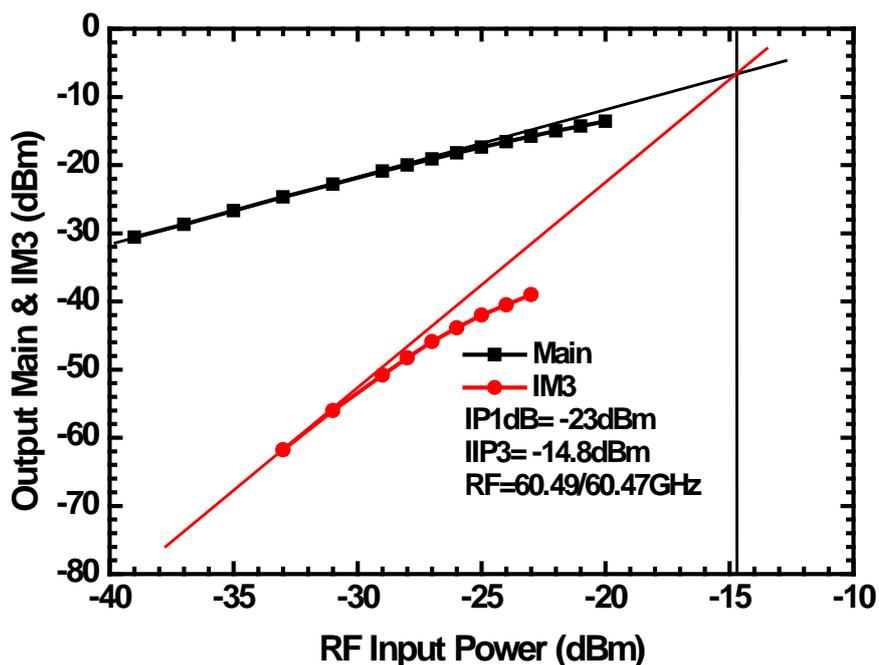


圖 2.98 通道 II 的 IIP3 量測。

Channel III :

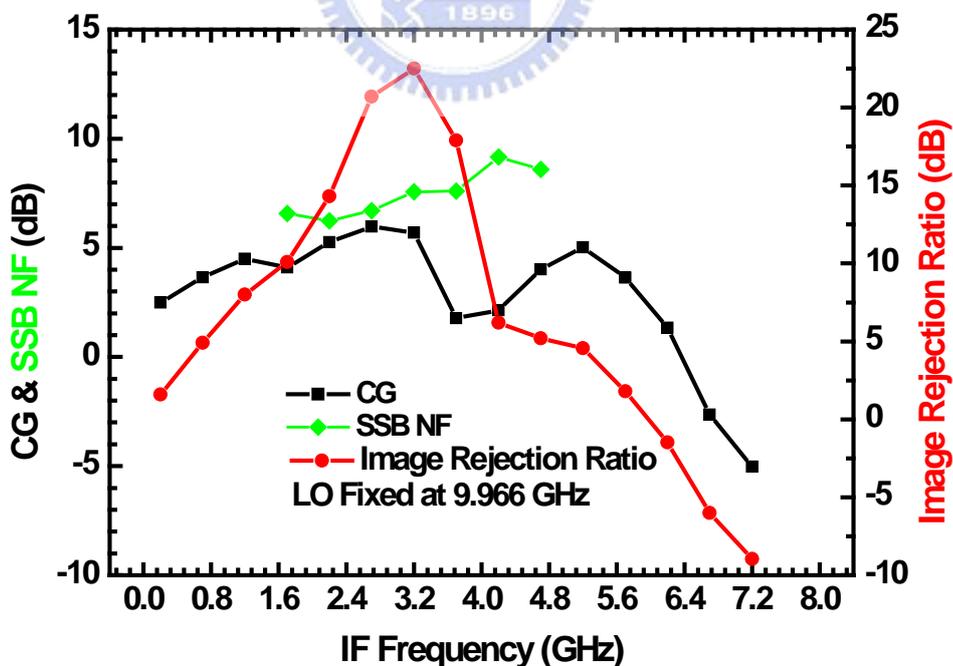


圖 2.99 通道 III 的轉換增益、雜訊指數與鏡像消除率。

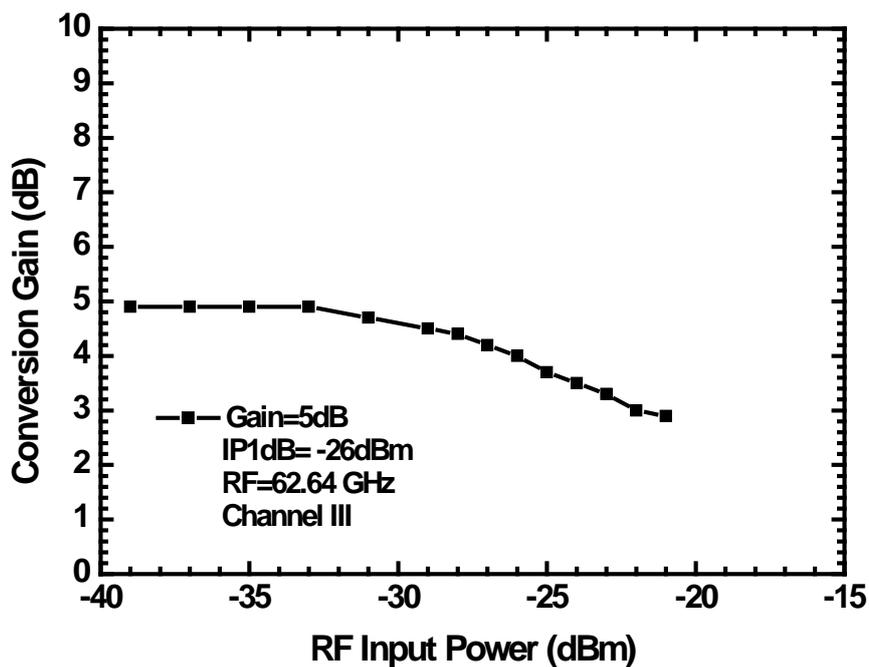


圖 2.100 通道 III 的轉換增益對射頻輸入功率。

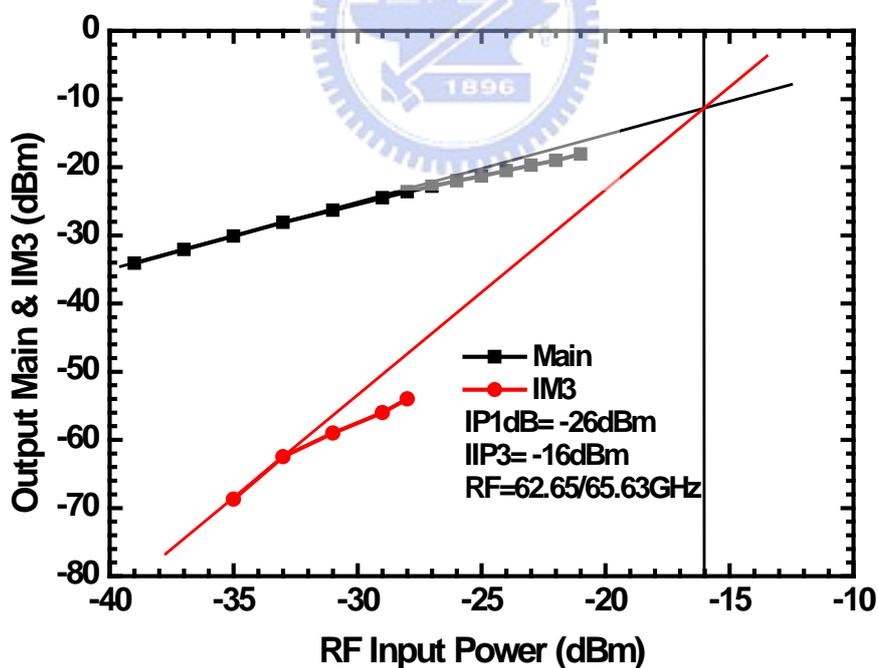


圖 2.101 通道 III 的 IIP3 量測。

2.13.4 結果與討論

在此實作中，我們將低雜訊放大器加入鏡像消除混頻器前端，由於面積考量我們的本地振盪鏈不採用平衡式架構，也就是只利用單一級三倍頻器後方的放大器來達到帶通的效果。由圖 2.86，本實作的本地訊號功率有將鏡像混頻器推至飽和，但輸入的本地訊號功率仍較設計時來的大是因為三級的回授放大器是採用小訊號參數設計而不是大訊號模型來設計。圖 2.87 和圖 2.80 顯示了此接收機的線性度考量被放大器而不是混頻器限制住。圖 2.88、圖 2.89 為固定不同的中頻來對射頻輸入頻寬作圖，當中頻為 5.2GHz 時射頻的頻寬最寬，這是我們設計時定的中頻頻率，但此時的雜訊指數不理想。當中頻是 4.2GHz 時鏡像消除率達到最高，可見被動部分包含傳輸線等等仍有相當大的誤差，鏡像消除的峰值由我們設計的 5.2GHz 偏移至 4.2GHz。圖 2.92 的標準將 57~66GHz 大略分為四個通道，以我們的實作來說降頻至 1.7~3.7GHz 來說是量測最好的結果，圖 2.93 到圖 2.101 我們分別針對三個通道來量測增益、雜訊指數、鏡像消除率、以及線性度，第二個通道的增益較第一個通道低約 1dB，第三個通道又較前兩個通道增益少約 3dB，整體而言三個通道的鏡像消除率都大於 10dB，通道二的鏡像消除率更大於 13.7dB，雜訊指數方面三個通道均小於 7.5dB，通道一的雜訊指數更小於 4.6dB，通道一二的輸入 1dB 壓縮點與線性度相仿，唯通道三的線性度較差這是來自於前級放大器的效能在高頻時變差。

表 2.7 60 GHz 接收機規格表。

| 60 GHz RX (WIN 0.15 m mHEMT) | | | | |
|--|----------------------------------|------------------------------|----------------------------------|------------------------------|
| Input Frequency | 60 GHz | | | |
| Conversion Gain | 8.23 dB | | | |
| IP1dB | -21 dBm | | | |
| IIP3 | -16.5dBm | | | |
| RF bandwidth | 57~64 GHz | | | |
| LO-to-IF isolation | > 58 dB | | | |
| 2LO-to-IF isolation | > 46 dB | | | |
| 3LO-to-IF isolation | > 10 dB | | | |
| Noise Figure | < 7.5dB | | | |
| Vdd | LO stage 1st,2nd:3.5V | LO stage 3rd:3.8V | RF stage 1st,2nd:3.3V | RF stage 3rd:2.3V |
| Idd | 38.75 mA | 34.14 mA | 65 mA | 28.9 mA |
| Power consumption | 550 mW | | | |
| Chip Size | 4.3mm x 2.4mm | | | |

表 2.8 三個通道的規格比較。

| 60 GHz Receiver (WIN 0.15μm mHEMT) | | | |
|--|------------------------|-----------------------|------------------------|
| Channel Index | Channel 1 | Channel 2 | Channel 3 |
| Channel Frequency | 57.24~59.4 GHz | 59.4~61.56 GHz | 62.56~63.72 GHz |
| LO Input Frequency | 9.3 GHz | 9.633 GHz | 9.966 GHz |
| Conversion Gain | 7.7~10dB | 6.53~9.08dB | 1.77~5.98dB |
| Image Rejection Ratio | > 10.6 dB | >13.7dB | >10.1dB |
| Noise Figure | < 4.6 dB | < 7.18 dB | < 7.5 dB |
| IP1dB | -23dBm | -23dBm | -26dBm |
| IIP3 | -14.5dBm | -14.8dBm | -16dBm |
| LO-to-IF isolation | > 58 dB | | |
| 2LO-to-IF isolation | > 46 dB | | |
| 3LO-to-IF isolation | > 10 dB | | |
| Power consumption | 550mW | | |
| Chip Size | 4.3 mm x 2.4 mm | | |

第三章

結論



本論文第二章即是論文主軸，我們用 PHEMT 與 MHEMT $0.15\ \mu\text{m}$ gate length 的技術實作 60GHz 的接收端電路，我們總共做了六個電路，實作一的次諧波 x4 的混頻器我們用 ms 的傳輸線來實作，並透過覆晶封裝後的比較我們發現如 [23] 的結果，ms 的傳輸線形式的確不利於覆晶封裝系統，此實作的混頻器覆晶封裝前後轉換增益相差了約 4~5dB 左右，實作二的次諧波 x2 混頻器我們在高頻的部份用 cpwg 的傳輸線形式來實作，覆晶封裝前後的混頻器特性可以說是影響非常小，實作一和實作二的相對照也驗證了 [24] 的論點，我們只需要把晶片內部高頻的部份設計成 CPWG 傳輸線形式，此舉可以相容於覆晶封裝系統；晶片其他較低頻的部分我們用 MS 的傳輸線形式來設計可以減少晶片面積，最簡單的理由是 MS 傳輸線較好曲折。我們一步步的確立系統各個區塊能工作良好，實作三我們將放大器結合了混頻器，此放大器是為了降低雜訊指數與提供增益，設計放大器最重要的是電晶體的小訊號參數，我們利用穩懋提供的 s 參數由 50GHz 外差至 60GHz 來設計，由於此頻率大約是 kink effect 發生的位置所以放大器的 peak 有些微的偏離，不過整體上來說增益和雜訊指數都算可以接受。實作四我們在實作三的基礎上加入了 LO 鏈，目的是為了降低混頻器的 LO 需求，LO 鏈的最後一級其輸出功率達到飽和以致於無法良好的推動次諧波混頻器以致於其轉換損耗較大，不過我們可以透過低雜訊放大器的增益來彌補增益的損耗。實作五、實作六中，我們採用了 WIN $0.15\ \mu\text{m}$ 的製程技術，我們從 S 參數出發做初步的接收機設計，我們使用了軟體幫助的去箱化方法來去除測試鍵 pad 的效應，以此得到的 S 參數來 60GHz 低雜訊放大器的設計與 30GHz 放大器來推動鏡像消除混頻器，在 RF 的輸入端也採用 CPWG 型態的傳輸

線來與覆晶封裝相容，我們設計出了在 60GHz 的接收機，其增益大約 8dB，鏡像消除比率大於 10dB，雜訊指數約 7.5dB 以下，並且我們也針對商業化的標準進行量測，我們成功的設計了一個面積較現有文獻小、雜訊低、整合度相當高的一個毫米波接收機。



第二章：

- [1] H R L Lamont, "Atmoospheric Absorption of Millimetre Waves," *Proc. Phys. Soc.* vol. 61, no.6, 1948.
- [2] Richardson, A.J, Watson, P.A," Use of the 55-65 GHz oxygen absorption band for short-range broadband radio networks with minimal regulatory control," *IEEE Communications, Speech and Vision*, vol. 137, issue 4, Aug, 1990, pp. 233-241.
- [3] C. Fager, S. Gunnarsson, A. Alping, and U. Engström, "Systems and applications for broadband wireless communication in the 60 GHz band," in *Proc. GigaHertz 2005 Conf.*, Uppsala, Sweden, Nov. 8-9, 2005, pp. 28-31.
- [4] Gunnarsson, S.E.; Karnfelt, C.; Zirath, H.; Kozhuharov, R.; Kuylenstierna, D.; Alping, A.; Fager, C, "Highly integrated 60 GHz transmitter and receiver MMICs in a GaAs pHEMT technology," *IEEE J. Solid-State Circuits*, vol. 40, no. 11, pp. 2174-2186, Nov, 2005.
- [5] Gunnarsson, S.E.; Karnfelt, C.; Zirath, H.; Kozhuharov, R.; Kuylenstierna, D.; Fager, C.; Ferndahl, M.; Hansson, B.; Alping, A.; Hallbjorner, P, "60 GHz Single-Chip Front-End MMICs and Systems for Multi-Gb/s Wireless Communication," *IEEE J. Solid-State Circuits*, vol. 42, no. 5, pp. 1143-1157, May, 2007.
- [6] K. Ohata, "1.25 Gbps wireless gigabit Ethernet link at 60 GHz-band," in *IEEE Radio Frequency Integrated Circuits Symp*, Philadelphia, PA, Jun. 2003.
- [7] C. H. Doan, S. Emami, D. A. Sobel, A. M. Niknejad, and R. W. brodersen, "Design considerations for 60 GHz CMOS radios," *IEEE Commun. Mag.*, vol. 42, no. 12, pp. 132-140, Dec. 2004.
- [8] J. B. Hacker, J. Bergman, G. Nagy, G. Sullivan, C. Kadow, H.-K. Lin, A. C. gossard, M. Rodwell, and b. Brar, "An ultra-low power InAs/AlSb HEMT Ka-band low-noise amplifier," *IEEE Microw. Wireless Compon. Lett.*, vol. 14, no. 4, pp. 156-158, Apr. 2004.
- [9] Karnfelt, C.; Kozhuharov, R.; Zirath, H.; Angelov, I, "High-Purity 60-GHz-Band Single-Chip x8 Multipliers in pHEMT and mHEMT Technology" *IEEE Microw. Theory and Techniques*, vol. 54, no. 6, pp. 2887-2898, June. 2006.

- [10] Gunnarsson, S.E.; Gavell, M.; Kuylenstierna, D.; Zirath, H, “60 GHz MMIC double balanced Gilbert mixer in mHEMT technology with integrated RF, LO and IF baluns,” *IEEE Electronics Letters*, vol. 42, no. 24, pp. 1402-1403, Nov. 2006.
- [11] Wei-Cheng Wu; Li-Han Hsu; Chang, E.Y.; Karnfelt, C.; Zirath, H.; Starski, J.P.; Yun-Chi Wu, “60 GHz Broadband MS-to-CPW Hot-Via Flip Chip Interconnects,” *IEEE Microwave and Wireless Comp. letters*, vol.17, no. 11, pp. 784-786, Nov. 2007.
- [12] Cohn, M.; Degenford, J.E.; Newman, B.A., “Harmonic Mixing with an Anti-Parallel Diode Pair,” *IEEE Microwave Symp. Dig.* vol. 74, no. 1, pp. 171-172, Jun. 1974.
- [13] Guillermo Gonzalez, *Microwave Transistor Amplifiers Analysis and Design, 2nd ed.* New Jersey: Prentice Hall, 1996.
- [14] Rowan Gilmore, Les Besser, *Practical RF Circuit Design for Modern Wireless Systems, vol 2.* Norwood, MA: Artech House, 2003.
- [15] Tasic, A.; Serdijn, W.A, “Concept of spectrum-signal transformation,” in *IEEE Int. circuits Syst. Symp.*, May 26-29, 2002, vol. 5, pp. V-449-V452.
- [16] Gunnarsson, S.E.; Kuylenstierna, D.; Zirath, H, “Analysis and Design of Millimeter-Wave FET-Based Image Reject Mixers,” *IEEE Microw. Theory and Techniques*, vol. 55, no. 10, pp. 2065-2074, Oct. 2007.
- [17] L. Yang and S. I. Long, “New method to measure the source and drain resistance of the GaAs MESFET,” *Electron Device Letters, IEEE*, vol. 7, no. 2, pp. 75-77, Feb, 1986.
- [18] G. Dambrine, A. Cappy, F. Heliodore and E. Playez, “A new method for determining the FET small-signal equivalent circuit,” *Microwave Theory and Techniques, IEEE Trans. on*, vol. 36, no. 7, pp. 1151-1159, Jul, 1988.
- [19] Lu, S.-S.; Chen, T.-W.; Chen, H.-C.; Meng, C, “The origin of the kink phenomenon of transistor scattering parameter S_{22} ,” *Microwave Theory and Techniques, IEEE Trans. on*, vol. 49, no. 2, pp. 333-340, Feb, 2001.
- [20] Crupi, G.; Schreurs, D.M.M.-P.; Raffo, A.; Caddemi, A.; Vannini, G, “A New Millimeter-Wave Small-Signal Modeling Approach for pHEMTs Accounting for the Output Conductance Time Delay,” *Microwave Theory and Techniques, IEEE Trans. on*, vol. 56, no. 4, pp. 741-746, Apr, 2008.
- [21] Rober C. Frye, Sharad Kapur, Rober C. Melville, “A 2-GHz Quadrature Hybrid Implemented in CMOS Technology,” *IEEE Journal of Solid-State Circuits*, vol.38, No.3, 2003, pp.550-555, 2003.
- [22] Jian-An Hou, Yeong-Her Wang, “A Compact Quadrature Hybrid Based on High-Pass and Low-Pass Lumped Elements,” *IEEE Microwave and Wireless*

Components Letters,vol.17,No.8,2007,pp.595-597,2007

- [23] 張家宏,“被動分合波器與主動混頻器之整合及覆晶封裝之毫米波驅動放大器設計與實作,”交通大學碩士論文,2006
- [24] 李約廷,“雙頻道可調式吉伯特混頻器、雙頻道差動低雜訊放大器與毫米波驅動放大器,”交通大學碩士論文,2007

