

國立交通大學

電信工程學系

碩士論文

雙頻帶鏡像抑制混頻器與
小型低功率低相位雜訊壓控振盪器設計

Dual-band Image Rejection Mixer and Compact Low Power Low
Phase-noise Voltage-Controlled Oscillator Design

研究生：黃天建 (Tain-Jain Huang)


指導教授：鍾世忠 教授 (Dr. Shyh-Jong Chung)

中華民國九十七年七月

雙頻帶鏡像抑制混頻器與
小型低功率低相位雜訊壓控振盪器設計

Dual-band Image Rejection Mixer and Compact Low Power Low
Phase-noise Voltage-Controlled Oscillator Design

研究生：黃天建 Student : Tain-Jain Huang
指導教授：鍾世忠 博士 Advisor : Dr. Shyh-Jong Chung

The logo of National Chiao Tung University is a circular emblem with a gear-like outer border. Inside the circle, there is a stylized building and a ship. The text '國立交通大學' (National Chiao Tung University) is at the top, '電信工程學系' (Department of Communication Engineering) is in the middle, and '碩士論文' (Master's Thesis) is at the bottom.

國立交通大學
電信工程學系
碩士論文

A Thesis

Submitted to Department of Communication Engineering
College of Electrical and Computer Engineering

National Chiao Tung University

in Partial Fulfillment of the Requirements

For the Degree of

Master of Science

In

Communication Engineering

July 2008

Hsinchu, Taiwan, Republic of China

中華民國九十七年七月

雙頻帶鏡像抑制混頻器與 小型低功率低相位雜訊壓控振盪器設計

研究生：黃天建

指導教授：鍾世忠 博士

國立交通大學電信學系

碩士論文

中文摘要

本論文分為混頻器與壓控振盪器兩個部份。利用 TSMC 0.18 μm RF CMOS 製程完成可應用於 WiFi 系統之雙頻帶鏡像抑制混頻器與小型低功率低相位雜訊壓控振盪器設計。

混頻器提出一個操作於 2.5GHz、5.2GHz 雙頻帶（中頻為 500MHz）並帶有高鏡像抑制的混頻器。將分別從射頻輸入端利用 LC 的雙頻帶匹配、介於其中的 LC 雙頻帶鏡像抑制方法、提高鏡像抑制的手段來討論。鏡像抑制效果，在 2.5GHz 頻帶的鏡像抑制率為 36.3dB，在 5.2GHz 頻帶的鏡像抑制率為 47.3dB。

壓控振盪器是以電流再利用為主要架構，結合共振腔的調整與逆向基板偏壓，來解決電流再利用架構先天的波形對稱性與輸出振幅大小的取捨的難題。同時也能降低功率消耗與相位雜訊。此外，在修改過的 LC 共振腔部份同時具備了消除共模態二階諧波項的功能。頻帶操作於 5.12GHz~5.36GHz，相位雜訊在 5.14GHz 時有 -118.9 dBc/Hz 在 1MHz 位移，此時輸出功率為 -3.1dBm，功率消耗為 1.9mW。在二倍頻有著約 11dB 的抑制效果。FOM 可達 -190.3dBc/Hz，核心面積僅有 0.33mm x 0.45mm。

Dual-band Image Rejection Mixer and Compact Low Power Low Phase-noise Voltage-Controlled Oscillator Design

Student : Tain-Jain Huang

Advisor : Dr. Shyh-Jong Chung

Department of Communication Engineering

National Chiao Tung University

ABSTRACT

This thesis is mainly divided in two parts: dual-band image rejection mixer and a compact low power low phase noise VCO, fabricated in TSMC 0.18 μm RF CMOS process. Both of two circuits can be applied in WiFi communication system.

The proposed mixer operates in 2.5GHz and 5.2GHz bands, with 500MHz IF. High image rejection ratio at 2.5GHz, 5.2GHz bands are 36.3dB, 47.3dB, respectively. We will discuss the dual-band input matching and improved dual-band inter-stage image rejection method.

The compact VCO is mainly constructed by current-reuse architecture. It combines with tuned LC tank and reverse-substrate-bias (RSB), to break current-reuse architecture inherent trade-off between waveform symmetric and output swing. In addition, RSB can lower the power consumption. The tuned LC tank is, moreover, added a 2nd harmonic suppression function. The phase noise at 5.14GHz is -118.9 dBc/Hz at 1MHz offset, with output power -3.1dBm, 1.9mW power consumption. The 2nd harmonic suppression is about 11dB. FOM can achieve -190.3dBc/Hz within compact core die size 0.33mm x 0.45mm.

誌謝

在這二年的研究所學習過程中，衷心感謝指導教授鍾世忠老師的指導，在這兩年內在非專業領域給予非常大的自由度，並從系統的高階觀點以及實務的電磁觀點不斷的指引正確的方向，使我在射頻晶片設計領域獲益良多。也衷心地感謝口試委員孟慶宗、邱煥凱、周詠晃老師在畢業口試時不吝指正與提供寶貴的意見。

感謝老爸老媽老妹的省吃儉用、精神永遠支持，兒子終於快有機會寄薪水回家了，哈。因為活動跟事情很多，而少了些陪家人的時間，僅以每年準備的卡片跟禮物陪伴你們真是對不起，今後我會常常跟你們更新近況的。

從我剛進實驗室開始的電資 RFIC team：小細節都不遺漏的佩宗、該要有女友的好人清標、相當壞的好人煥能、作息超正常的敦智、懂得捍衛自己權利的竣義、神秘又親切的源哥、蠟燭兩頭燒的顯鴻、順利畢業也結婚的郁娟、豪爽的旭哥、被壞人吃掉的好人碰碰、提拔甚多的孝聰、電管雙修的智偉、老是被大家虧的威聰～

工四的 912 實驗室：回來找佩宗泡茶的大阿信、嚴肅中帶有真理的何博、什麼都有興趣的萬能小阿信、思路卡的很可愛的菁小偉、非主流音樂電影一把罩的陳小圓、科法雙修的攻翎、玩樂超罩的小巴、電玩 KING 小花、也拿相機的小黃、大學社團研究所都在一起的阿雷、有 Impulse 熱血的凱哥、常關心我的肇堂跟思本、重訓 KING 明達、繼承攻翎的小馬、繼承小巴的警棍、能力強行動派的科科羊、雷達二人組浩宇小華、超宅的棒壘球男孩冷肥、很淑女的楊紫瓊、萬能人脈廣的新婚珮小華、心地善良耳根子軟的佳瑩、隔壁 LAB 的正 boy 小強、偶爾來亂入的又正又巧小龍柔蓁～

待六年的電信大家庭、交大電工、棒球、跆拳道、星聲社的學長姐同學學弟妹、已經工作的阿下咪咪、遠在台大以 QQ 為首的好友群、還有忘年之交，感謝你們！

目錄

中文摘要	I
英文摘要	II
致謝	III
目錄	IV
表目錄	VII
圖目錄	VIII
第一章 緒論	1
第一節 研究動機	1
第二節 研究成果	2
第三節 章節概述	2
第二章 接收機架構簡介	4
第一節 直接轉換式	4
一、 直流偏移	5
二、 偶次諧波失真	6
三、 I/Q 訊號不匹配	6
四、 閃爍雜訊	8
第二節 超外差式與提出之架構	8
一、 鏡像訊號的影響與考量	9
二、 中頻的選擇	10
三、 半中頻與二次諧波失真	12
四、 鏡像抑制接收機的架構	13

1· Hartley鏡像抑制接收機架構.....	13
2· Weaver鏡像抑制接收機架構.....	17
五、提出之架構.....	19
第三章 混頻器與壓控振盪器.....	20
第一節 混頻器.....	20
一、混頻基本原理.....	20
二、參數介紹.....	21
1· 轉換增益.....	21
2· 線性度.....	22
3· 隔絕度.....	25
第二節 壓控振盪器.....	25
一、振盪器基本原理.....	25
1· LC共振腔振盪器.....	26
2· 環形振盪器.....	28
二、振盪器的相位雜訊.....	29
1· 相位雜訊的定義.....	29
2· 非時變模型.....	30
3· 時變模型[3].....	33
三、參數介紹.....	39
1· 相位雜訊.....	39
2· 頻率可調範圍與雜訊敏感度.....	41
3· 輸出功率.....	42
4· 功率消耗.....	42
四、其他改善壓控振盪器效能作法.....	42
1· 電流再利用(降低電流)[1].....	43

2· 順向基板偏壓(降低供應電壓)[2]	44
3· 二階諧波項的抑制	45
第四章 雙頻帶鏡像抑制混頻器.....	46
第一節 設計方法	46
一、 雙頻帶輸入匹配.....	46
二、 雙頻帶鏡像抑制方法.....	48
三、 提高鏡像抑制效果.....	49
第二節 整體電路架構	53
第三節 模擬與量測結果	54
第四節 討論	59
第五章 小型低功率低相位雜訊 壓控振盪器.....	60
第一節 設計方法	60
一、 改善電流再利用架構的波形不對稱.....	60
二、 基板偏壓對波形對稱性、消耗、輸出功率的影響.....	63
三、 降低電晶體之閃爍雜訊對相位雜訊之影響.....	64
四、 二階諧波項的抑制.....	66
第二節 整體電路架構	67
第三節 模擬與量測結果	68
第四節 比較與討論	75
第六章 結論.....	77
參考文獻.....	78

表目錄

表 1 本論文之研究成果	2
表 2 提出架構之操作頻段、鏡像頻段與中頻位置	19
表 3 隔絕度的模擬與量測比較表	58
表 4 雙頻帶鏡像抑制混頻器模擬與量測結果總結	59
表 5 小型低功率低相位雜訊壓控振盪器之模擬量測結果總結	74
表 6 本振盪器與其他低相位雜訊或低功率消耗的壓控振盪器比較	76



圖目錄

圖 1 直接轉換接收機架構.....	4
圖 2 直流偏移的成因	5
圖 3 在低雜訊放大器和混頻器中偶次階失真的效應.....	6
圖 4 I/Q不匹配的分佈情形	7
圖 5 QPSK訊號的星狀圖 (a)增益誤差(b)相位誤差.....	7
圖 6 超外差式接收機架構.....	8
圖 7 鏡像頻率問題	9
圖 8 在混頻器前加上一個鏡像濾波器衰減鏡像頻率.....	10
圖 9 通道隔鄰干擾，會和所要的訊號一起經過混頻器降頻到中頻.....	10
圖 10 鏡像濾波器和頻道選擇濾波器的選擇.....	11
圖 11 高中頻可以抑止較多的鏡像頻率，但是抑止隔鄰干擾的效果比較差.....	11
圖 12 低中頻可以抑止較多的隔鄰干擾，但是抑止鏡像頻率的效果比較差.....	11
圖 13 相位雜訊影響接收機的靈敏度與選擇性.....	12
圖 14 半中頻對中頻的影響.....	13
圖 15 Hartley鏡像抑制示意方塊圖.....	14
圖 16 RC-CR Hartley鏡像抑制接收機.....	17
圖 17 Weaver鏡像抑制接收機	17
圖 18 Weaver架構之頻譜分析	18
圖 19 提出的接收機架構圖.....	19
圖 20 P_{1dB} 示意圖.....	23
圖 21 非線性系統中的交互調變示意圖.....	23
圖 22 交互調變失真 (a)輸出頻譜圖 (b)線性度示意圖.....	24
圖 23 使用負阻消除LC共振腔的寄生電阻示意圖.....	26

圖 24(a)串並聯轉換	(b) 等效簡易模型	26
圖 25(a)電晶體交連耦合對	(b)互補式交連耦合對	27
圖 26 基本環型振盪器示意圖		28
圖 27 四級差動環型振盪器		28
圖 28 振盪器輸出訊號頻譜圖		30
圖 29 Lesson's 相位雜訊模型		32
圖 30 電流脈衝注入 LC 振盪器		33
圖 31 脈衝注入造成振盪訊號的改變		34
圖 32 電流雜訊對相位雜訊的貢獻成分		38
圖 33 相位雜訊在接收端的影響		40
圖 34 振盪器輸出訊號頻譜圖		40
圖 35 簡化型壓控振盪器		43
圖 36 電流再利用VCO的兩個時間區[1]		43
圖 37 電流再利用VCO (a)輸出波形的不對稱	(b)限流改善方式[1]	44
圖 38 利用/不利用FBB的MOS I-V特性圖[2]		45
圖 39 2 nd harmonic tuning的壓控振盪器與其LC共振腔之S參數[6]		45
圖 40 輸入級整體匹配電路		46
圖 41 輸入級匹配電路於高低頻帶的等效輸入阻抗概念		47
圖 42 雙頻帶輸入級匹配電路概念模擬		47
圖 43 雙頻帶鏡像訊號抑制的基本原理-1		48
圖 44 雙頻帶鏡像訊號抑制的基本原理-2		49
圖 45 單端至差動轉換示意圖		49
圖 46 增加鏡像訊號抑制效果：新增一並聯共振		50
圖 47 增加鏡像訊號抑制效果的模擬概念圖		50
圖 48 轉換成差動的二階鏡像濾波LC共振腔		51

圖 49 利用電流再利用的負阻並聯提昇二階鏡像抑制濾波的效果.....	52
圖 50 雙頻帶鏡像抑制混頻器之整體電路架構.....	53
圖 51 On-wafer 量測的晶片照片(Die Photo).....	54
圖 52 鏢線至PCB板量測.....	55
圖 53 RF S_{11} 雙頻匹配效果模擬與量測結果.....	56
圖 54 2.5GHz頻帶之線性度(IP_{1dB} 、 $IIP3$)量測結果.....	56
圖 55 5.2GHz頻帶之線性度(IP_{1dB} 、 $IIP3$)量測結果.....	57
圖 56 2.5GHz操作頻帶的轉換增益模擬與量測結果.....	57
圖 57 1.5GHz鏡像頻帶的轉換增益模擬與量測結果.....	57
圖 58 5.2GHz操作頻帶轉換增益模擬與量測結果 (量測待補完掃頻部份，目前量測值為線性度擷取)	58
圖 59 4.2GHz鏡像頻帶轉換增益模擬與量測結果 (量測待補完掃頻部份，目前量測值為線性度擷取)	58
圖 60 一個電流再利用加上電晶體的基板偏壓的壓控振盪器電路.....	60
圖 61 (a)電流再利用振盪器振盪時的狀態 1 (b)電流再利用振盪器振盪時的狀態 2.....	61
圖 62 電流再利用振盪器單端的輸出電壓與電流的模擬波形.....	61
圖 63 (a) 維持相同L值改變不同C值的波形 (b)維持相同共振頻率改變不同L/C值的波形.....	63
圖 64 NMOS包含body-effect的小訊號模型圖[4].....	65
圖 65 有/無改善波形對稱以及有/無RSB情形下的相位雜訊模擬比較圖.....	66
圖 66 本電路使用的輸出端二階諧波濾除電路.....	67
圖 67 本論文提出之低功率低相位雜訊 5.2GHz 壓控振盪器核心電路圖.....	68
圖 68 本壓控振盪器之晶片照片.....	69
圖 69 SSA測得相位雜訊 -118.9dBc/Hz @ 1MHz offset，振盪於 5.14GHz，輸出功率為 -2.4dBm	70
圖 70 有/無逆向基板偏壓的相位雜訊量測結果.....	70
圖 71 頻率可調範圍與敏感度.....	71
圖 72 輸出功率的量測結果.....	71
圖 73 低相位相位雜訊設定的相位雜訊量測抓圖.....	72

圖 74 低功率設定的相位雜訊量測抓圖（此時電流為 1mA，電壓 1V，功耗為 1mW）.....	72
圖 75 濾除二階諧波的頻譜圖，二階與基頻差了-34.9dB.....	73
圖 76 以雷射切割方式將濾除二階諧波電容切除後的頻譜圖，二階與基頻僅差了-23.9dB	73
圖 77 Tektronix DPO 71254 (12.5GHz Oscilloscope)量測到的對稱波形.....	74



第一章 緒論

第一節 研究動機

無線通訊在強調隨時隨地與效率的現代社會扮演越來越重要的角色。隨著裝置可攜性的需求，省電、高效能、高整合度、小面積低成本也是大勢所趨。當然，對積體電路的設計者來說，想要同時達到以上要求確是一大挑戰。互補金氧半導體(Complementary Metal Oxide Semiconductor, CMOS)製程是目前最有希望達到上述要求的製造技術之一。雖然他有著如雜訊過多、電流驅動力低等缺點，但不可否認的是，他的快速縮小化使得操作頻率與效能得以向上攀升，而成本也可以因面積縮小而壓低；低靜態電流消耗與數位電路的高整合度也是一大優點。隨著使用 CMOS 的射頻積體電路(Radio Frequency Integrated Circuit, RFIC)技術日漸成熟，越來越多的傳收機能直接用 CMOS 製程與數位電路整合在一起。因此 CMOS 與未來無線通訊的進步將有密不可分的關係。

本論文的目標在於針對射頻(Radio Frequency, RF)CMOS 接收機中的兩個關鍵元件：混頻器與壓控振盪器去做設計。混頻器希望可以把鏡像抑制的功能整合進去而不用再外掛一個鏡像濾波的帶拒濾波器。壓控振盪器則是希望能夠在低相位雜訊、低功率消耗、大輸出功率做為設計重點。

在低功率消耗方面，[1]有提出電流再利用的壓控振盪器架構，特色是消耗功率為原來 LC 共振腔的一半，不過缺點是需在波形對稱性與輸出功率之間做取捨，本論文第五章提出之壓控振盪器將有助於解決此一難題。而[2]有提出以順向基板偏壓(Forward-body-biasing, FBB)來降低 V_t 達到低電壓操作的效果，同時也降低了功率消耗，本論文則是相反地採用了逆向基板偏壓來做操作，詳細的原理與優點請見第五章的介紹。[1]與[2]也會於 3.2.4 小節中予以詳細介紹。

而降低相位雜訊的方法，[3]中針對相位雜訊理論做了完整的分析，將於 3.2.2.3 節中詳細介紹之。其中重要的一點是證明輸出波形的對稱性有助於降低相位雜訊。

第二節 研究成果

表一是有實際下線及量測過後的 IC。由國家晶片中心與台灣積體電路公司合作提供給學術研究之用，使用的是 0.18 μm 1P6M 的 RF CMOS 製程。

表1 本論文之研究成果

下線晶片名稱	晶片面積 (mm^2)
小型低功率低相位雜訊壓控振盪器	0.33 x 0.45
雙頻帶鏡像抑制混頻器	1.07 x 1.07

第三節 章節概述

本論文的目標在於使用 CMOS 製程的 RFIC 電路，其中又著重於混頻器 (Mixer) 與壓控振盪器 (Voltage-controlled Oscillator, VCO)。第二章的部份先就基本的接收機理論與架構作一初步的介紹與探討。並提出本論文預計使用的接收機架構。在第三章則針對本論文所著重的元件—混頻器與振盪器的基本操作原理與參數作一介紹之外，還有部份現有學術論文的作法供參考。第四章先就提出的「雙頻帶鏡像抑制混頻器」原理與創新部份作說明，以及模擬量測的比較。隨著第五章「小型低功率低相位雜訊壓控振盪器」也將針對特別之處以理論佐以模擬說明

後，再與量測結果比對證明之。第六章為本論文的結論。



第二章 接收機架構簡介

無線通訊中，接收到的電波訊號(自然界傳播皆為類比訊號)必須轉成數位訊號，再經過特定的訊號處理，才能成為有用的資訊。而將類比訊號轉為數位訊號的功能方塊稱之為類比轉換器(Analog-to-Digital Converter, ADC)。現有實際的類比轉換器因為雜訊干擾、取樣速度與動態範圍的限制，無法直接處理由天線接收到的微弱高頻電波訊號，故必須先經過射頻接收機的處理。在設計接收機時，不同的接收機架構各有其特性及應用範圍，端視設計者的考量而定，一般考量的重點在於接收機的成本、消耗功率、外加元件數目以及複雜度。本章將對於常見的一、直接轉換式 二、超外差式接收機架構作一簡述及分析[4] [5]。

第一節 直接轉換式

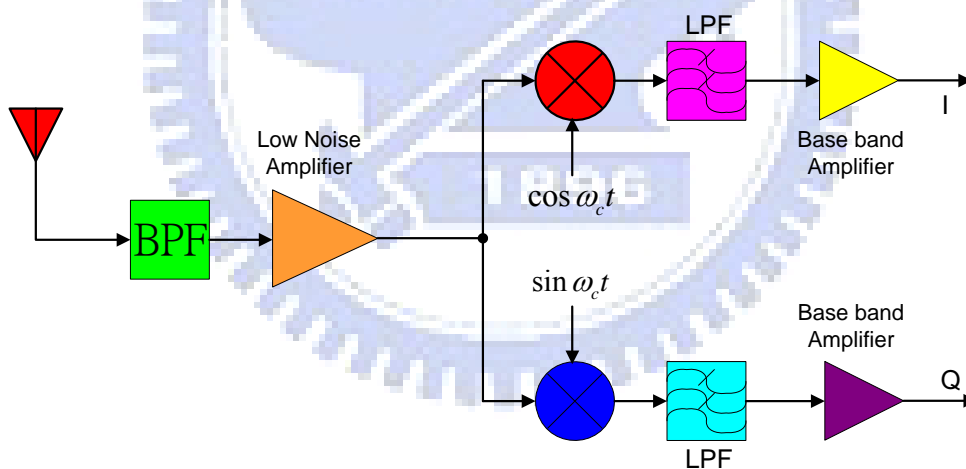


圖1 直接轉換接收機架構

由於直接轉換架構 (Direct-conversion, 又稱 Zero-IF、Homodyne) 的本地振盪(Local Oscillator, LO)頻率與射頻頻率相同，優點是沒有鏡像(Image)頻率的問題 (將於第二節中說明)，所以不需要在混頻器前加一個鏡像濾波器。因為中頻 (Intermediate Frequency, IF) 極低，故不需要在混頻器後加上一個不易整合進

CMOS 製程的頻道選擇濾波器和中頻放大器；取而代之的是一個較易實現的低通濾波器。因此直接轉換架構比超外差架構所需的元件要少，功率消耗也少，更易於將整個接收機整合為單一晶片。接收架構如圖 1 所示。雖然直接轉換接收機有以上優點且架構簡單，但過去未被普遍使用，原因主要有下列四點：

一、直流偏移

如圖 2 所示，因為混頻器本地振盪至射頻的隔離度是有限的，造成本地振盪訊號洩漏的現象是由於電容與基板耦合及鏑線(Bonding wire)效應，當本地振盪訊號洩漏到 A 點和 B 點時，洩漏的訊號反射回來與本地振盪再次混頻並在 C 點混出直流偏移(DC-offset)；還有另一種情形是當較大的干擾訊號從 B 點溢漏到本地振盪時(Interferer Leakage)，再與同頻率的干擾訊號混頻，也會在 C 點混出直流訊號。這些現象稱為自我混頻(Self-Mixing)。然而此情形可能會使後級的主動電路飽和，或是干擾到所要的訊號。故於此架構中，混頻器的隔絕度(Isolation)性能是一個影響很大的指標。

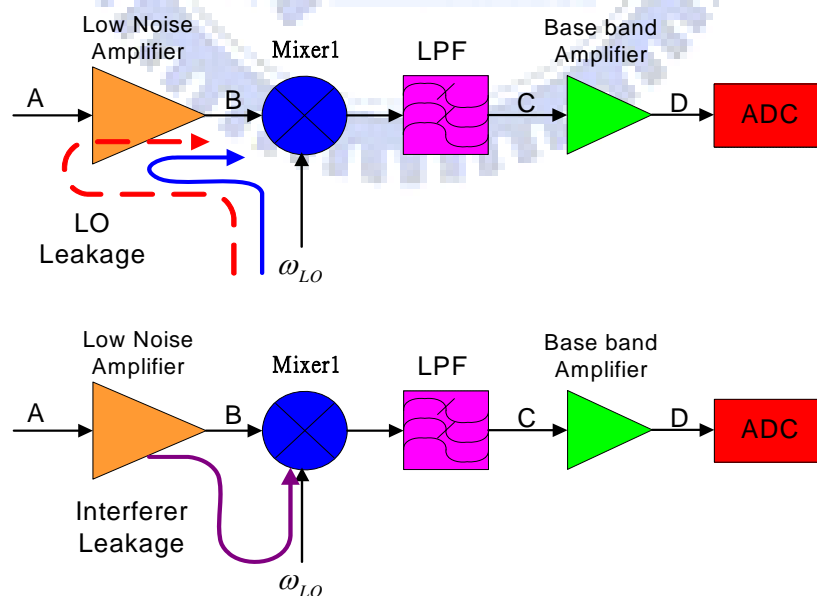


圖2 直流偏移的成因

二、偶次諧波失真

如圖 3 所示，當有兩個干擾訊號 $A_1 \cos \omega_1 t$ 及 $A_2 \cos \omega_2 t$ ，很接近所要的訊號時，經過低雜訊放大器的非線性效應後，產生的二階調變衍生訊號，如果很接近直流訊號，若混頻器的射頻至中頻的隔離度不夠大，又經過混頻器溢漏到混頻器的輸出端，而對降頻後所要的基頻接收訊號造成干擾，此視為偶次階失真 (Even-order distortion)。實際上，超外差式接收機的混頻器也同樣有這問題存在，所以需要高線性度的低雜訊放大器和混頻器，以防止偶次階失真。

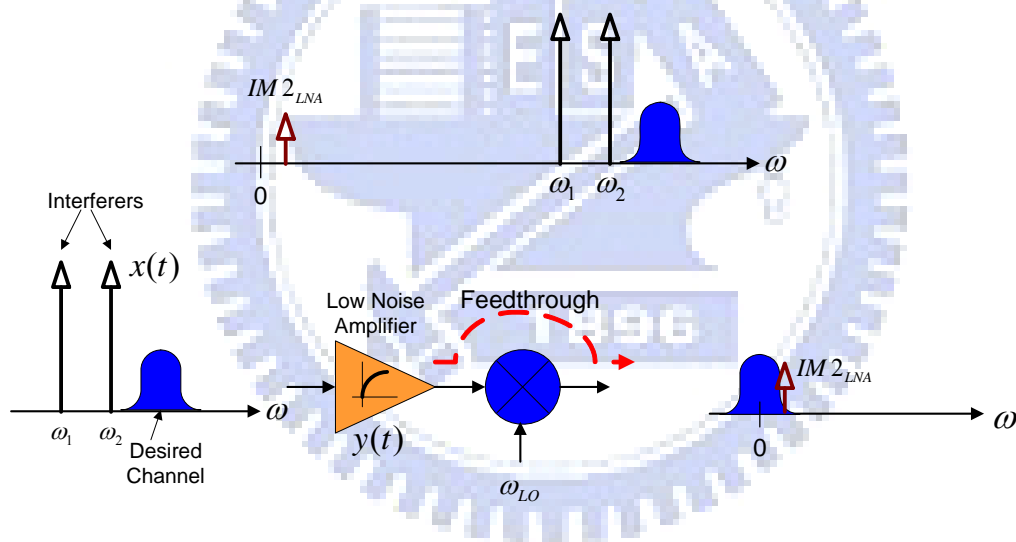


圖3 在低雜訊放大器和混頻器中偶次階失真的效應

三、I/Q 訊號不匹配

如圖 4 所示，理想的情況下是不會有 I/Q 不匹配 (I/Q mismatch) 的現象，然而實際上電路卻無法如此；當 I/Q 訊號經過相位或是增益不匹配電路時，I/Q 訊號的星狀圖 (Constellation) 會失真，位元錯誤率因此上升。圖 5 是 QPSK 訊號經過相位

和增益不匹配電路時，所產生星狀圖的失真。在超外差接收架構中，因I/Q訊號是經由中頻的中介，頻率較低，在I/Q本地振盪訊號的振幅、相位準度要求上較直接轉換寬鬆些，且在分離I/Q訊號後所用的電路比在直接轉換架構中還要少，所以I/Q的影響較輕。

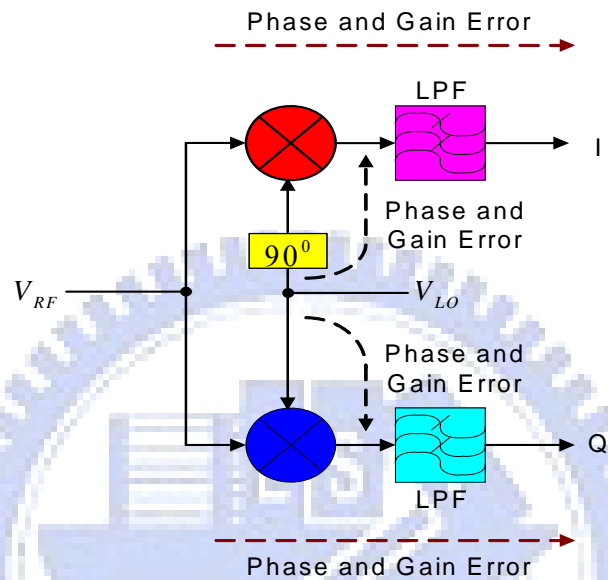


圖4 I/Q 不匹配的分佈情形

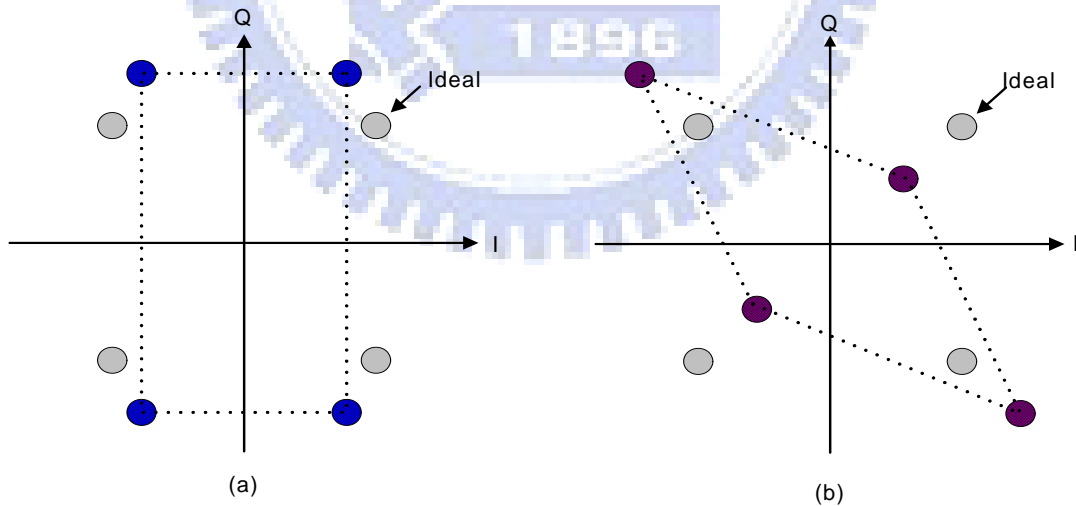


圖5 QPSK 訊號的星狀圖 (a)增益誤差(b)相位誤差

四、閃爍雜訊

電晶體的閃爍雜訊(Flicker Noise)屬於低頻雜訊(約數百 KHz 以內)，功率頻譜密度和頻率成反比($1/f$)，所以閃爍雜訊會使直接降頻至基頻訊號的訊號雜訊比降低，故一般即使是使用直接轉換降頻的架構，也不會設計降到這麼低頻，會被閃爍雜訊影響的頻段。

第二節 超外差式與提出之架構

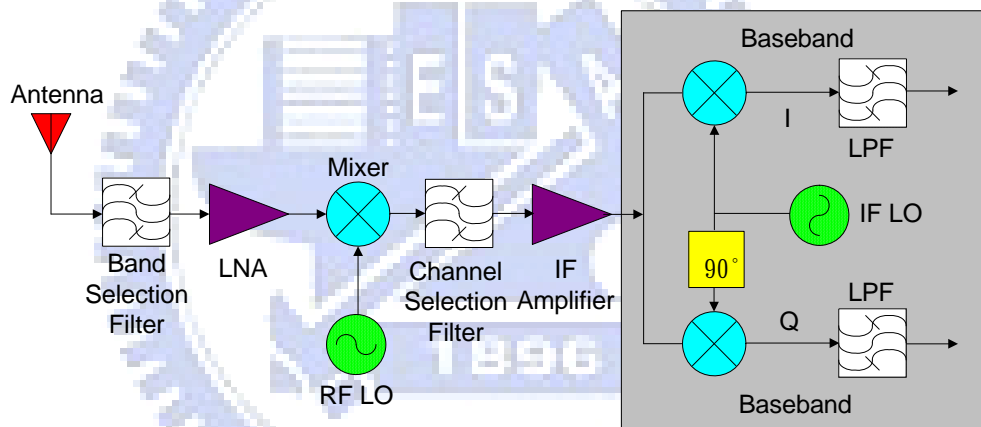


圖6 超外差式接收機架構

西元 1918 年，超外差接收機架構由 Armstrong 提出之後，此一接收機架構對於系統設計者而言，影響深遠，時至今日此一架構仍有多種改良及應用，無論是在工業界抑或是學術界。適用於多種通訊協定之接收機的實現，具有良好的訊號選擇性(selectivity)以及靈敏度(sensitivity)為主要優點，其基本架構如圖 6 所示。

此種接收機架構的工作原理，是將外界接收到的射頻訊號，經過混頻器與本地振盪訊號產生混頻，將原本高頻訊號轉換為較低頻的訊號，通常稱之為中頻訊

號。中頻訊號的中心頻率對接收機來說是一個關鍵性參數，通常要跟接收機的其他各方面參數，做適當的取舍始能有預期的性能。缺點是需要較多額外晶片的元件、功率消耗，因此成本也相對提高許多。

一、鏡像訊號的影響與考量

鏡像訊號干擾的產生，主要是由於所使用之降頻混波器會將對稱於本地振盪 (Local Oscillator, LO) 輸出頻率的兩側、距離皆為一個中頻的頻帶處之訊號，以相同的轉換響應降頻至中頻頻帶，如圖 7 所示，假設所要通道頻率為 $\omega_{RF} = \omega_{LO} + \omega_{IF}$ ，和本地振盪頻率 ω_{LO} 進入混頻器後，會產生中頻 ω_{IF} ，然而假設有一個頻率 $\omega_{LO} - \omega_{IF}$ 也同時進入混頻器，也會和本地振盪混出中頻頻率，但這不是所要通道頻率降頻出的中頻，所以 $\omega_{LO} - \omega_{IF}$ 稱為鏡像頻率。

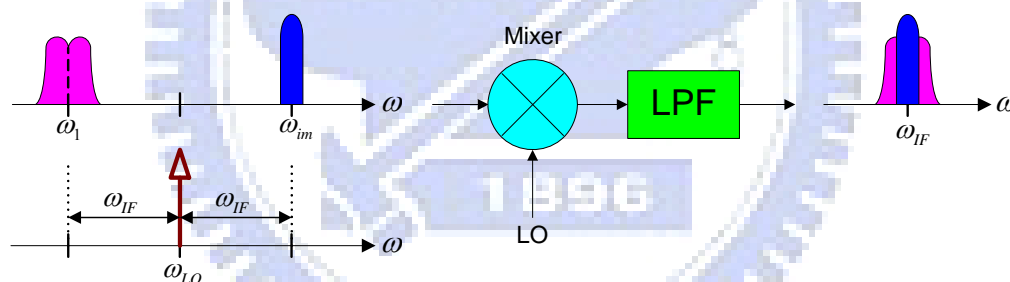


圖7 鏡像頻率問題

如圖 8 所示，可在混頻器前面加一個濾波器，此濾波器稱為鏡像濾波器 (Image Rejection Filter)，用來抑制在鏡像頻率處的干擾；且當選擇的中頻越高時，鏡像頻率離所要的通道越遠，濾除鏡像頻率的效果也越好。

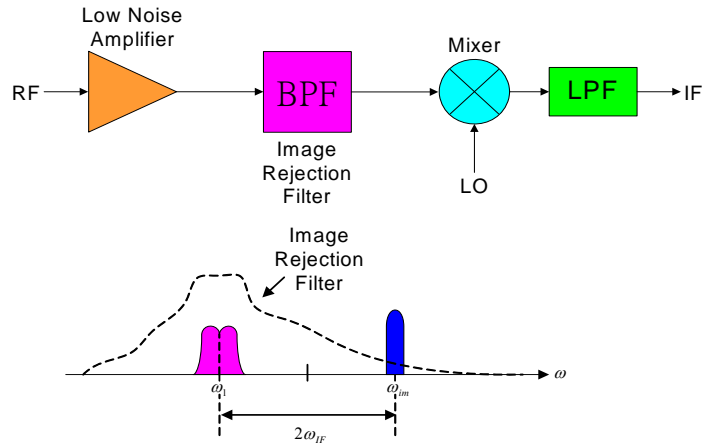


圖8 在混頻器前加上一個鏡像濾波器衰減鏡像頻率

二、中頻的選擇

通道相鄰干擾會將所要的訊號一起經過混頻器降頻到中頻，而在中頻附近形成干擾，如圖9 所示。因此在混頻器後加上一個頻道選擇濾波器(Channel Selection Filter)以濾除中頻附近的干擾。因為要把中頻附近的干擾濾掉，所以需要非常高Q值的濾波器，即有較高的裙帶因子(Skirt factor)，一般是選用表面聲波濾波器(SAW filter)做為頻道選擇濾波器。

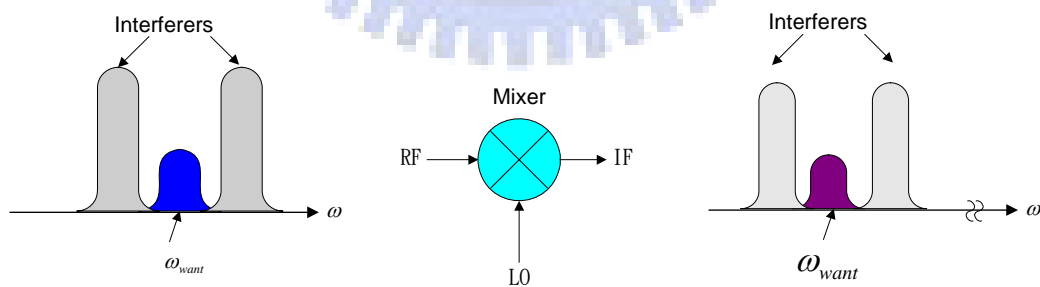


圖9 通道隔鄰干擾，會和所要的訊號一起經過混頻器降頻到中頻

但是同樣架構的濾波器，其 Q 值隨著頻率的升高而降低，所以為了有較好的選擇性，最好選擇較低的中頻，但這和在考慮消除鏡像頻率上，選擇較高的中

頻是互相矛盾的。如圖 11、圖 12 所示，為不同的中頻對鏡像濾波器和頻道選擇濾波器的影響。從圖 11，可看出選擇高中頻可以抑制較多的鏡像頻率，如此鏡像頻率降到中頻處的量較小，但抑制隔鄰干擾的效果比較差；相反的，圖 12 是選擇低中頻，則有較好的抑制隔鄰干擾效果，但抑制鏡像頻率的效果較差。故中頻頻率需謹慎的選擇才行。

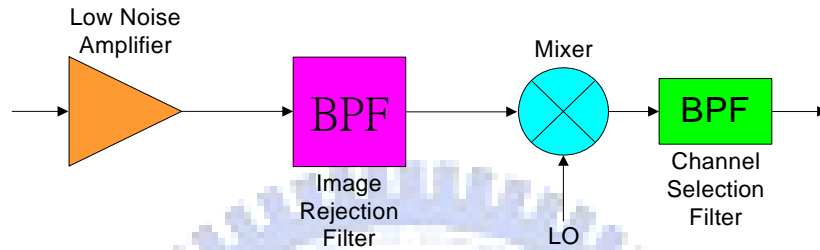


圖10 鏡像濾波器常加於低雜訊放大器及混頻器之間

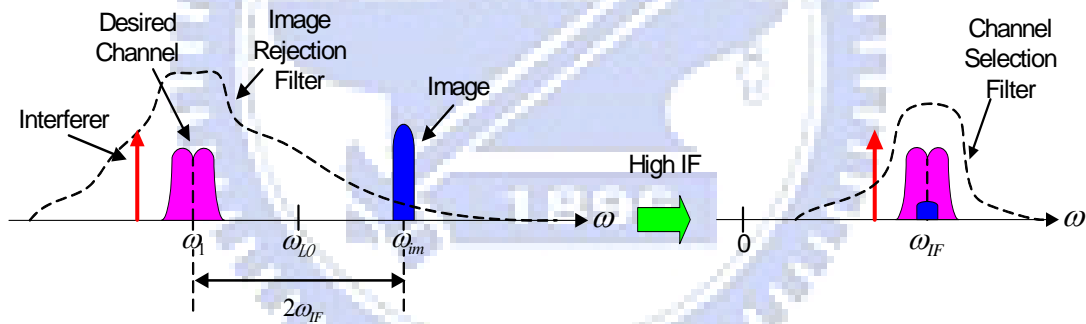


圖 11 高中頻可以抑止較多的鏡像頻率，但是抑止隔鄰干擾的效果比較差

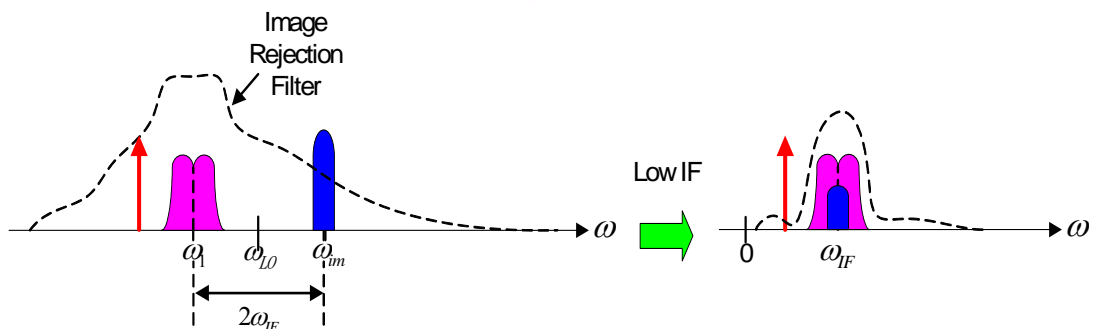


圖 12 低中頻可以抑止較多的隔鄰干擾，但是抑止鏡像頻率的效果比較差

另外，本地振盪訊號的相位雜訊(Phase Noise)對系統的影響也是相當的重要，在混頻的過程中，相位雜訊會轉移到中頻，故相位雜訊要求越低越好。如圖 13 所示，當一個很強的鄰近頻道干擾和一個很弱的接收訊號同時出現時，多餘的相位雜訊會和很強的干擾交互調變到中頻，使得原本很弱的中頻訊號可能被覆蓋。至於本地振盪頻率的選擇有兩種方式，一種是頻率低於通訊通道中心頻率，另一種是高於通訊通道中心頻率，一般建議使用第一種，因為壓控振盪器(Voltage Control Oscillator, VCO)比較容易設計且本地振盪頻率較低，相位雜訊會比較好。

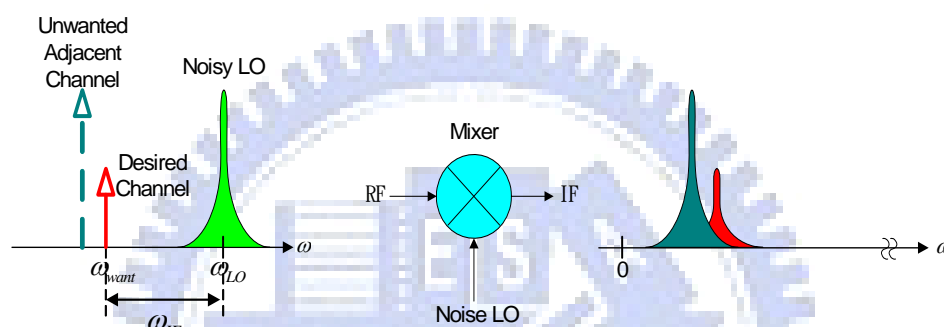


圖 13 相位雜訊影響接收機的靈敏度與選擇性

三、半中頻與二次諧波失真

如圖 14 所示為假設干擾頻率為 $(\omega_n + \omega_{LO}) / 2$ ，經過低雜訊放大器後產生的二次諧波失真，再與本地振盪的二次諧波項混波後成為 $|(\omega_n + \omega_{LO}) - 2\omega_{LO}| = \omega_{IF}$ ，這會對中頻造成干擾。此外，干擾頻率 $(\omega_n + \omega_{LO}) / 2$ 與本地振盪 ω_{LO} 混頻後成為二分之一的中頻訊號 $(\omega_n - \omega_{LO}) / 2 = \omega_{IF} / 2$ ，此訊號再經過放大器及混頻器後所產生的二次諧波失真也會在中頻的地方產生干擾。為了降低半中頻對系統的影響，射頻和中頻主動元件電路應該儘可能的降低二次諧波失真。

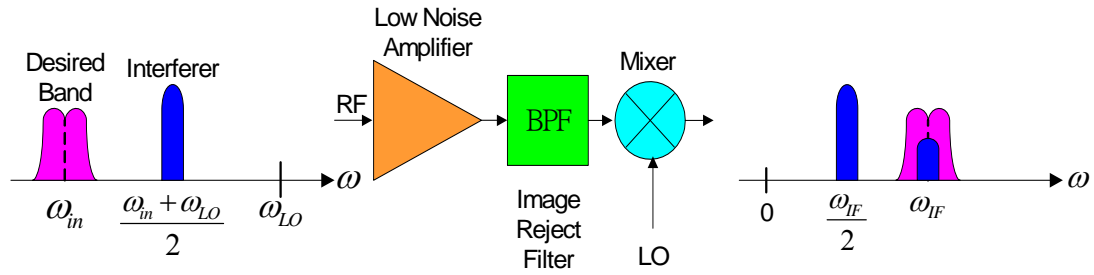


圖14 半中頻對中頻的影響

四、鏡像抑制接收機的架構

另一種消除鏡像訊號的方式乃利用鏡像抑制接收機。此類型的接收機可省去在超外差接收機中所需之鏡像抑制濾波器，因為當接收機系統是以晶片方式來製作時，此種鏡像抑制架構就能免除在晶片外掛一高 Q 值鏡像抑制濾波器的整合難度。一般而言，常見之鏡像抑制架構有兩種：Hartley 架構、Weaver 架構。

1. Hartley 鏡像抑制接收機架構

如圖 15 所示，主要是由兩個具備有九十度相位相差的混頻器所組成，此因混頻器的本地振盪器源是由兩個相差九十度的訊號作為輸入所產生。至於鏡像抑制的現象，則是使用混頻器與九十度相位轉移器對於 I 與 Q 兩路徑之鏡像訊號所造成 180 度之相位轉移，最後用合成器做訊號合成，使得鏡像訊號被消除。

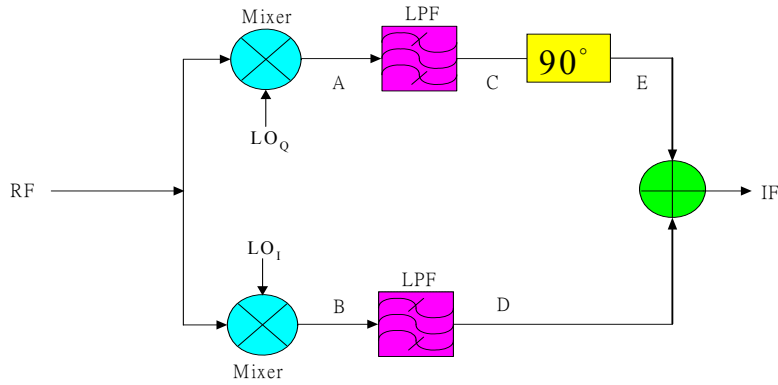


圖15 Hartley 鏡像抑制示意方塊圖

其數學分析如下：

令輸入訊號為 $f(t) = A_{RF} \cos w_{RF}t + A_{IM} \cos w_{IM}t$ ，其中 w_{RF} 、 w_{IM} 分別為射頻訊號頻率及鏡像訊號頻率，而本地振盪訊號具有九十度相差。故在 A 與 B 兩點產生的訊號分別如 2-1 式與 2-2 式所示：

$$f_A(t) = \frac{A_{RF}}{2} [\sin(w_{RF} + w_{LO})t + \sin(w_{RF} - w_{LO})t] + \frac{A_{IM}}{2} [\sin(w_{LO} + w_{IM})t + \sin(w_{LO} - w_{IM})t] \quad (式 2-1)$$

$$f_B(t) = \frac{A_{RF}}{2} [\cos(w_{RF} + w_{LO})t + \cos(w_{RF} - w_{LO})t] + \frac{A_{IM}}{2} [\cos(w_{LO} + w_{IM})t + \cos(w_{LO} - w_{IM})t] \quad (式 2-2)$$

當 $f_A(t)$ 、 $f_B(t)$ 兩點訊號經由低通濾波器之後，高頻成分將被濾波器濾除，可得 C 與 D 兩點的訊號為：

$$f_C(t) = \frac{A_{RF}}{2} \sin(w_{RF} - w_{LO})t + \frac{A_{IM}}{2} \sin(w_{LO} - w_{IM})t \quad (式 2-3)$$

$$f_D(t) = \frac{A_{RF}}{2} \cos(w_{RF} - w_{LO})t + \frac{A_{IM}}{2} \cos(w_{LO} - w_{IM})t \quad (式 2-4)$$

而 C 處的訊號又經由一個九十度相位轉移器可得 E 處的訊號為：

$$f_E(t) = \frac{A_{RF}}{2} \cos(w_{RF} - w_{LO})t - \frac{A_{IM}}{2} \cos(w_{LO} - w_{IM})t \quad (\text{式 2-5})$$

由 2-4 式與 2-5 式我們可以觀察到：對於 D 與 E 兩處的訊號而言，射頻訊號為同相位，而鏡像訊號則為相差 180 度，此時只需將兩處訊號作合成即完成消除鏡像訊號的作用。

接著將針對本地振盪訊號的不匹配所造成的影響進行探討。假設有兩個振幅與相位不匹配的本地振盪訊號 $A_{LO} \sin w_{LO}t$ 與 $(A_{LO} + \delta) \cos(w_{LO}t + \theta)$ ，其中 δ 代表振幅量的偏差、 θ 代表相位量的偏差，運用相同的分析方式可得在 D 與 E 兩處的訊號變成：

$$f_D(t) = \frac{(A_{LO} + \delta)A_{RF}}{2} \cos[(w_{RF} - w_{LO})t + \theta] + \frac{(A_{LO} + \delta)A_{IM}}{2} \cos[(w_{LO} - w_{IM})t + \theta] \quad (\text{式 2-6})$$

$$f_E(t) = \frac{A_{LO}A_{RF}}{2} \cos(w_{RF} - w_{LO})t - \frac{A_{LO}A_{IM}}{2} \cos(w_{LO} - w_{IM})t \quad (\text{式 2-7})$$

最後經過一個合成器將把兩個訊號合成，即為 $f_{IF}(t) = f_D(t) + f_E(t)$ ，若將此訊號分為射頻訊號和鏡像訊號，則變成 $f_{IF}(t) = f_{RF}(t) + f_{IM}(t)$ ，其中 $f_{RF}(t)$ 與 $f_{IM}(t)$ 分別為：

$$f_{RF}(t) = \frac{(A_{LO} + \delta)A_{RF}}{2} \cos[(w_{RF} - w_{LO})t + \theta] + \frac{A_{LO}A_{RF}}{2} \cos(w_{RF} - w_{LO})t \quad (\text{式 2-8})$$

$$f_{IM}(t) = \frac{(A_{LO} + \delta)A_{RF}}{2} \cos[(w_{LO} - w_{IM})t + \theta] - \frac{A_{LO}A_{IM}}{2} \cos(w_{LO} - w_{IM})t \quad (\text{式 2-9})$$

在輸出端來看兩端訊號的平均功率比值為：

$$\frac{P_{IM}}{P_{RF}} \Big|_{OUT} = \frac{\frac{1}{T} \int [f_{IM}(t)]^2 dt}{\frac{1}{T} \int [f_{RF}(t)]^2 dt} = \frac{A_{IM}^2}{A_{RF}^2} \times \frac{(A_{LO} + \delta)^2 - 2(A_{LO} + \delta)A_{LO} \cos\theta + A_{LO}^2}{(A_{LO} + \delta)^2 + 2(A_{LO} + \delta)A_{LO} \cos\theta + A_{LO}^2} \quad (\text{式 2-10})$$

在2-10式中，左邊第一項中 $\frac{A_{IM}^2}{A_{RF}^2}$ 是鏡像訊號與射頻訊號振幅的比值，而我

們定義 $\frac{(A_{LO} + \delta)^2 - 2(A_{LO} + \delta)A_{LO} \cos\theta + A_{LO}^2}{(A_{LO} + \delta)^2 + 2(A_{LO} + \delta)A_{LO} \cos\theta + A_{LO}^2}$ 為鏡像抑制比(Image Rejection

Ratio)

$$IRR = \frac{P_{IM}}{P_{RF}} = \frac{A_{IM}^2}{A_{RF}^2} = \frac{A^2 - 2AB \cos\theta + B^2}{A^2 + 2AB \cos\theta + B^2}, \quad \text{其中 } A = A_{LO}, \quad B = A_{LO} + \delta。 \text{ 因為}$$

$\delta \ll A_{LO}$ 且 $\theta \ll 1$ ，故將 $\cos\theta$ 以泰勒級數展開(即 $\cos\theta = 1 - \frac{1}{2}\theta^2 + \dots$)可得：

$$IRR = \frac{\left(\frac{\delta}{A}\right)^2 + \theta^2}{4}, \quad \text{其中 } \frac{\delta}{A} = \frac{\delta}{A_{LO}} = \frac{\Delta A}{A} \quad (\text{式 2-11})$$

因此可知當 $\delta = 0$ 與 $\theta = 0$ 時， $IRR = 0$ 表示鏡像訊號完全可被消除。

在 Hartley 架構中，常使用 RC-CR 網路來實現九十度相移器，使得整體架構如圖 16 所示。

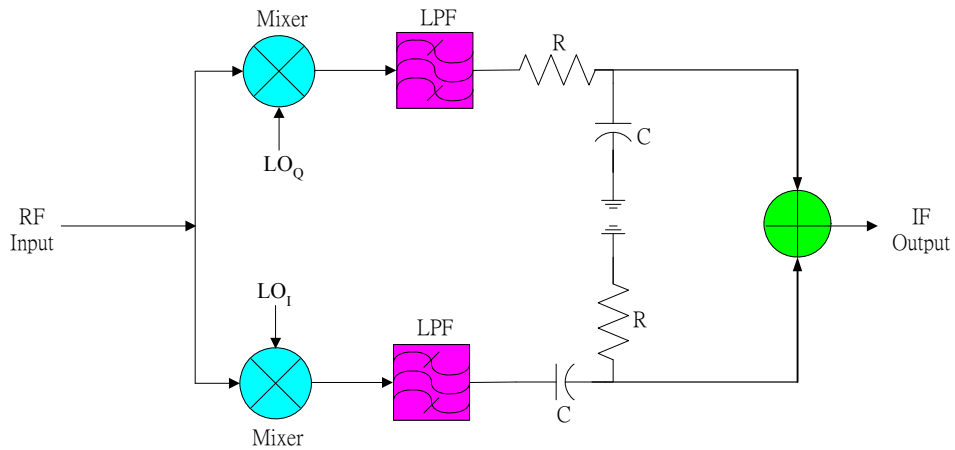


圖16 RC-CR Hartley 鏡像抑制接收機

2 · Weaver鏡像抑制接收機架構

在 Hartley 架構中，於一對具九十度相差混頻器之後放置九十度相移器，進而達到鏡像抑制效果。但九十度的相移器是由被動元件所構成，傳遞訊號時會有功率的耗損，且易因製程電容與電阻的變異量使得鏡像抑制效果大打折扣，因此演化出 Weaver 鏡像抑制架構。其架構如圖 17 所示，乃是使用九十度相差混頻器取代九十度相移器，利用二次混頻將鏡像訊號消除，參考圖 18 即可知其於頻譜上所表示的操作原理。

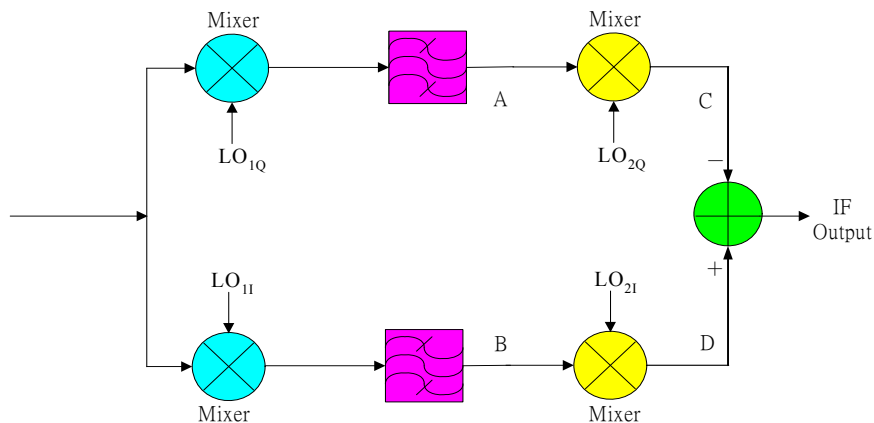


圖17 Weaver 鏡像抑制接收機

Weaver 鏡像抑制混頻器主要的優點是使用主動混頻電路取代被動的相移器。如此，訊號在路徑中傳遞，將不會因被動電路而有衰減的現象；相對的，也因此產生了二次鏡像干擾的問題。但是與 Hartley 架構相同，在 I、Q 兩路徑中，因增益與相位的不匹配而降低鏡像抑制效果的因素依然存在。

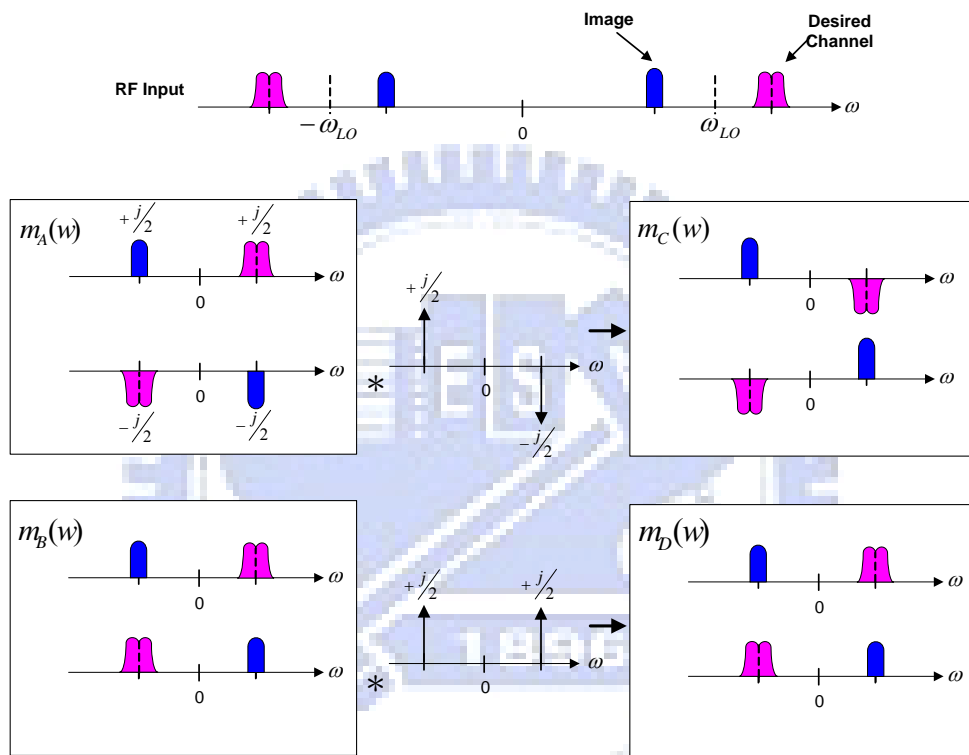


圖18 Weaver 架構之頻譜分析

五、提出之架構

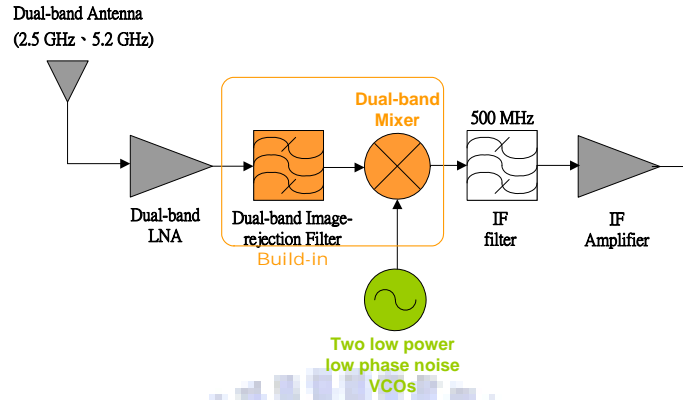


圖19 提出的接收機架構圖

綜合以上考量，本論文選擇超外差式接收機之架構。操作頻率分別訂在 2.5GHz、5.2GHz 主要設計給 WiFi 的應用，中頻設定在 500MHz 則是除了提出的鏡像抑制混頻器外，靠著架構本身的機制能達到抑制更多的鏡像雜訊。雙頻帶本來需要一個擁有廣泛頻率調整的壓控振盪器或是作成切換的形式，但是因為本論文提出了一個節省面積、低功率消耗、低相位雜訊的壓控振盪器，可以直接以兩個不同頻帶的壓控振盪器來實現。由於理論相近，且高頻較有挑戰性，故本論文僅實做頻率較高，操作於 5.2GHz 的壓控振盪器。

表2 提出架構之操作頻段、鏡像頻段與中頻位置

Operation Band	Image Band	IF
2.5GHz	1.5GHz	500MHz
5.2GHz	4.2GHz	

第三章將針對本論文所著重的元件：混頻器與振盪器的基本操作原理與參數作一介紹之外，還有部份現有學術論文的作法供參考。

第三章 混頻器與壓控振盪器

第一節 混頻器

混頻器在接收機中扮演著將頻率降低的重要角色。同時也對整體接收機線性度有重大影響。混頻器需要高線性度乃源於前一級的低雜訊放大器(Low-noise Amplifier, LNA)已將訊號放大，為了維持低交互調變(intermodulation)而需要高輸入線性度。當電路不夠線性時會產生如交叉調變(cross modulation)、去敏感化(desensitization)、諧波產生(harmonic generation)以及增益壓縮(gain compression)等問題。其中，偶階(even-order)非線性可以經由差動架構來改善，但是奇階(odd-order)非線性改善的難度較高，尤以三階交互調變失真(third-order intermodulation distortion, IMD3)為甚。三階交互調變失真是奇階非線性的主要來源。

一、混頻基本原理

混頻器是一個有射頻埠、本地振盪埠、中頻埠三個埠的三埠元件，射頻埠是經前一級的低雜訊放大器放大而來的射頻訊號，本地振盪埠是從鎖相迴路(Phase Locked Loop, PLL)或是壓控振盪器來的訊號，中頻埠輸出的是射頻埠、本地振盪埠的相乘，從而達到頻率轉換的目的(3-1式)。

$$(A \cos \omega_1 t)(B \cos \omega_2 t) = \frac{AB}{2} [\cos(\omega_1 + \omega_2)t + \cos(\omega_1 - \omega_2)t] \quad (\text{式 3-1})$$

由 3-1 式可知，兩個頻率 ω_1 與 ω_2 的訊號相乘可得兩個頻率和 $(\omega_1 + \omega_2)$ 與頻率差 $(\omega_1 - \omega_2)$ 的訊號；而振幅正比於射頻與本地振盪的振幅。在時間軸上的相乘，在頻率軸上則是迴旋積分(convolution)的效果，即頻率轉換的效果。3-1 式中的 $\omega_1 + \omega_2$

高頻項距離我們想要的中頻太遠，可以輕易的經由低頻濾波器(Low-pass Filter, LPF)濾除； $\omega_1 - \omega_2$ 的低頻項則是我們想要的中頻訊號。在電路實作中，將訊號相乘的功能可以從把射頻訊號通過一個由本地振盪訊號驅動的開關來達成，在本地振盪訊號振幅固定下，射頻訊號若含有振幅調變的信息也可以一併被轉換至中頻。

要衡量一個混頻器的特性好壞，重要的參數有：轉換增益(conversion gain)、線性度(Linearity)、隔絕度(Isolation)。將於第二節的「參數介紹」中詳細介紹之。

二、參數介紹

1. 轉換增益

轉換增益是混頻器的最重要參數之一，其定義是：期望的中頻輸出訊號大小除以射頻輸入訊號大小的比值，見 3-2 式。一般來說，轉換增亦可分為電壓轉換增益與功率轉換增益。

$$\text{轉換增益} = \frac{\text{期望的中頻輸出功率}}{\text{輸入射頻功率}} \quad (\text{式 3-2})$$

假設輸入的訊號是弦波則輸出的訊號會包含整數倍輸入訊號的頻率如 3-3 式。3-3 式中，含有輸入訊號頻率項的稱為基礎訊號(fundamental signal)，高階項稱為諧波(harmonics)，諧波會造成性能降低。

$$\begin{aligned} V_{OUT}(t) &= \alpha_1 (A \cos \omega t) + \alpha_2 (A \cos \omega t)^2 + \alpha_3 (A \cos \omega t)^3 + \dots \\ &= \alpha_1 (A \cos \omega t) + \frac{\alpha_2 A^2}{2} (1 + \cos 2\omega t) + \frac{\alpha_3 A^3}{4} (3 \cos \omega t + \cos 3\omega t) + \dots \end{aligned} \quad (\text{式 3-3})$$

3-3 式中，輸出的電壓是輸入振幅的「壓縮」，當輸入訊號增加到一定程度，輸出訊號最後會飽和，換言之轉換增益會降低（ α_3 一般為負值），乃因訊號太大已到達影響電晶體的偏壓的程度。而輸入維持在小訊號的情形下，第二項可忽略、增益也保持定值，由 3-3 式可推得，隨著輸入振幅慢慢增加，轉換增益在當輸入振幅等於 3-4 式時，會開始降低。

$$Gain = \alpha_1 + \frac{\alpha_3 A^2}{4} \quad (式 3-4)$$

2 · 線性度

一般理想討論時均認為混頻器應具備線性且時變的特性，故線性度是混頻器設計時的一個重要參數。以下將介紹兩種線性度的指標：輸入 1dB 壓縮點 (Input 1dB compression point, IP_{1dB}) 與輸入三階截止點 (Input third-order Intercept Point, $IIP3$)

中頻的輸出大小理論上是與射頻的輸入訊號振幅成正比。但是實際上當輸入訊號變大時，中頻輸出的增加卻不一定能滿足完全線性正比的條件。我們以距離理想線性線 1dB 的地方當作是否「線性」的標準，稱之為 1dB 壓縮點(1dB compression point)。在圖 20 中，虛線代表我們理想輸出入特性線，實線代表實際的輸出入特性。1dB 壓縮點代表了當輸入的功率在此點時，輸出的功率會比理想線性輸出功率少了 1dB，當輸入訊號超過這個點之後，輸出將漸呈飽和的趨勢。 P_{1dB} 點越高就代表了線性度越好。

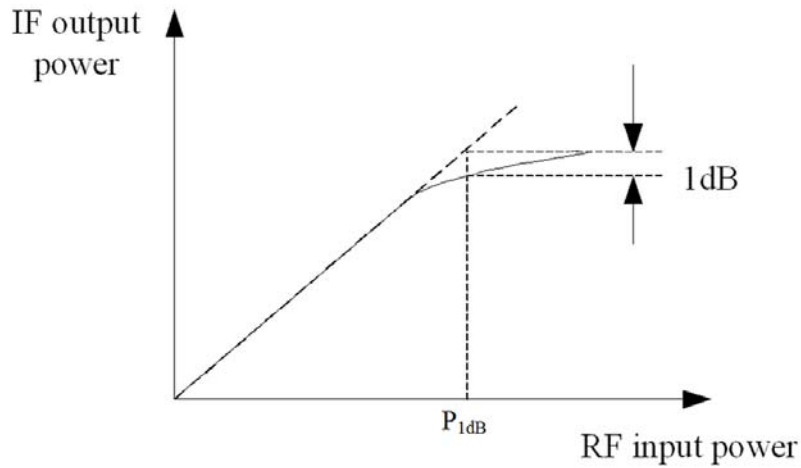


圖20 P_{1dB} 示意圖

在混頻器的應用中，線性度也可以由另外一項雙頻交互調變的指標來參考：IIP3。理想情況下，兩個不同頻率的射頻訊號在頻率轉換的過程中不應互相影響彼此，而且我們可以在中頻得到兩個獨立的輸出訊號才是。實際上由於複數頻率的輸入訊號會減少系統的線性寬容度，混頻器經常伴隨著交互調變的現象發生，如圖 21。IIP3 是用來衡量當「兩個」頻率的訊號進入系統時，系統的線性度指標。

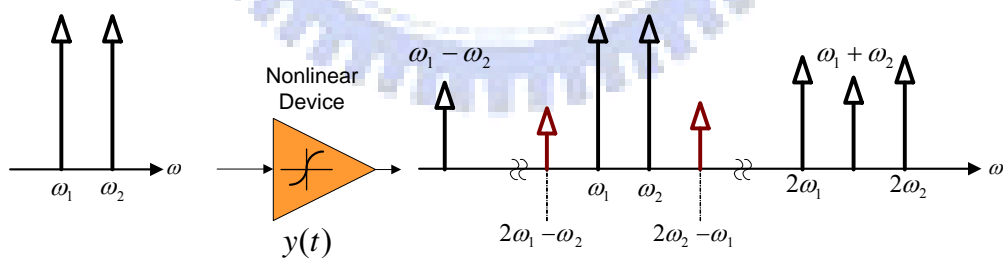


圖21 非線性系統中的交互調變示意圖

因此，當輸入訊號功率大到使輸出功率和第三階交互調變衍生的訊號輸出功率相同時，則此衍生訊號將嚴重干擾中頻之輸出訊號，此時輸入訊號功率的大小

稱為輸入三階截止點(IIP3)。IIP3 的計算方式可參考 3-5 式與圖 22(a)(b) 。一般而言， IP_{1dB} 與 IIP3 的關係大約會相差 10dB 左右。

$$IIP3|_{dBm} = \frac{\Delta P|_{dB}}{2} + P_{in}|_{dBm} \quad (式 3-5)$$

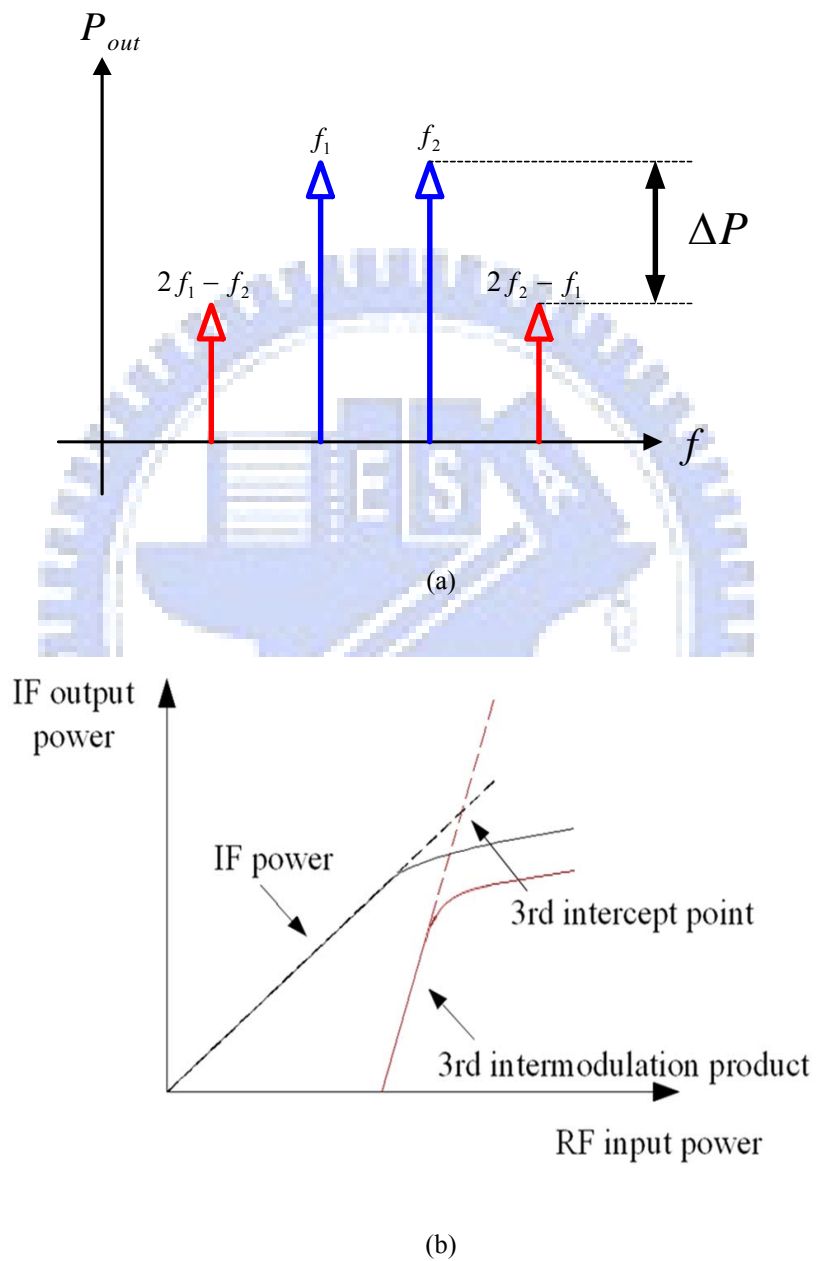


圖22 交互調變失真 (a)輸出頻譜圖 (b)線性度示意圖

當實際量測時，因為一階項與三階項都會有增益飽和的現象發生，形成兩條

無法相交的曲線，或是在相交之前可能電流大到將元件燒毀，因而無法直接求得 IIP3。此時可以由 3-5 式的方法觀察輸出頻譜求得 IIP3 或是由圖 24(b) 的漸近線相交點求得以作為比較。

3 · 隔絕度

另一個混頻器重要的參數是隔絕度，代表本地振盪端至射頻或中頻洩漏的程度。若本地振盪到射頻的隔絕度好，代表本地振盪不會漏到低雜訊放大器或天線去；若射頻到本地振盪的隔絕度好，則保證強力的射頻干擾源不會影響本地振盪過多，此二者對於第二章提到的直接轉換式接收機架構的直流偏移缺點有相當大的改善；而本地振盪到中頻的隔絕度，則可避免下一級電路敏感度下降的問題，如果採用雙平衡(Double-balance)的混頻器的話，本項隔絕度可以獲得改善；射頻到中頻的隔絕度，於直接轉換的架構中，也會經由二階失真(IMD2)影響到中頻輸出。

第二節 壓控振盪器

一、振盪器基本原理

一般分析振盪器的方式約略可分為一、應用負電阻與頻率選擇的觀點。二、符合巴克豪森準則(Barkhausen criterion)的正回授觀點。

其中巴克豪森準則指出，當：(a)一個放大器與其回授電路的迴路增益等於 1；(b)迴路整體的相位偏移是振盪頻率的 2π 整數倍。當兩個條件同時滿足時，

該迴路會產生振盪。以下分析依直觀原則分別採用之。

現今 CMOS RFIC 電路中常採用的兩種振盪器型式為：LC 共振腔 (LC tank) 振盪器及環形振盪器 (Ring oscillator)。前者有較低的相位雜訊，但其可調頻率範圍較小；後者有較寬的可調頻率範圍且使用面積小，不過有較高的相位雜訊。

1 · LC 共振腔振盪器

一般設計壓控振盪器，常使用負阻的概念來消除 LC 共振腔的寄生電阻 (R1)，如圖 23 所示，穩定震盪時，圖 23 中 $-R1 = R2$ ，而 LC 共振腔中，電感串聯寄生電阻的部份，可藉由圖 24(a) 的串並聯轉換成並聯的形式後，再與電容並聯，整體等效成圖 24(b) 之簡易型式。

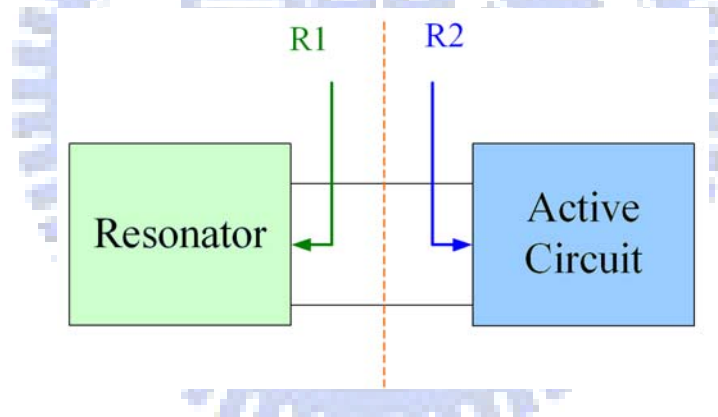


圖23 使用負阻消除 LC 共振腔的寄生電阻示意圖

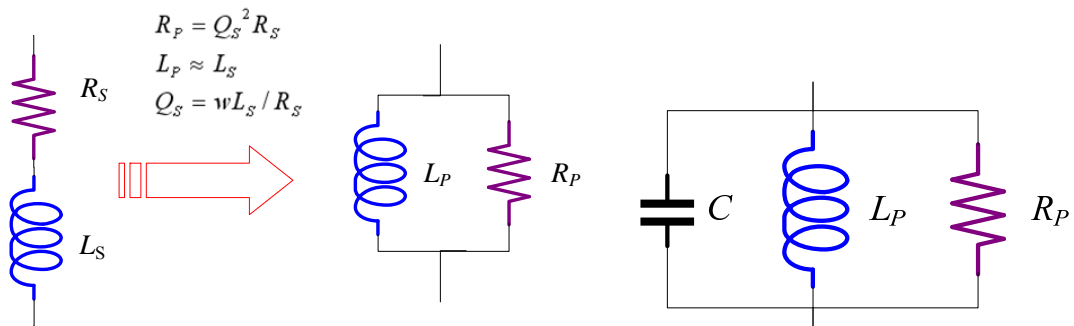


圖24 (a) 串並聯轉換

(b) 等效簡易共振腔模型

負阻的產生是利用電晶體交連耦合對(cross-coupled pair)產生正回授，其輸入阻抗為 $R_{in} = -2 / g_m$ ，圖 25(a) 即為常見的 NMOS 交連耦合對。一般而言，使用 PMOS 交連耦合對所製作的 VCO，其相位雜訊的結果優於 NMOS 交連耦合對。其緣由為閃爍雜訊的成因是通道載子於通道表面的瑕疵發生隨機捕捉(random trapping)，而電子的運動性優於電洞，更易發生載子捕捉(trapping)與釋放(releasing)的現象。這種隨機運動並非穩定大量的進行，所以產生出的雜訊是以低頻為主。而這個低頻的雜訊被轉換到震盪頻率的過程，可以見[3]中，從時間及針對零交點(zero-crossing)對相位影響分析出的脈衝敏感方程(Impulse Sensitivity Function, ISF)去了解。

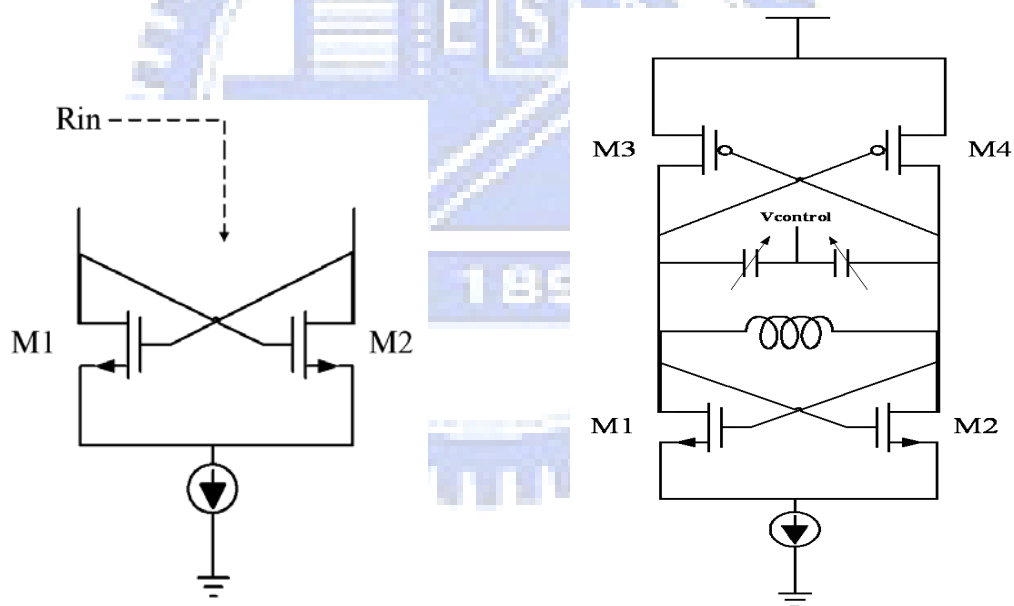


圖25 (a)電晶體交連耦合對

(b)互補式交連耦合對

圖 25(b) 為互補式交連耦合對(complementary cross-coupled pair)，相對於 NMOS 交連耦合對或 PMOS 交連耦合對而言，在相同電流消耗之下，互補式交連耦合對具有較大的轉導(其觀念接近 current-reuse)，使得電晶體較快速的切

換，輸出電壓波形的上升時間(rise-time)及下降時間(fall-time)也更對稱，由於較奇對稱的波形有更低的雜訊轉角頻率(noise corner frequency) [3]，因此有較低的相位雜訊。

2. 環形振盪器

此類型振盪器工作原理是利用奇數組反相器串接回授(如圖 26)，或是偶數級差動放大器最後一級反接回授(如圖 27)造成振盪，振盪週期由總時間延遲來決定。如圖 26 所示，有奇數個反相器串接，振盪頻率為： $f_0 = \frac{1}{2NT_d}$ ，因此改變單級延遲時間 T_d 即可改變振盪頻率，進而達成電壓控制振盪頻率的功能。環型振盪器的好處在於電路需要的晶片面積較小，且易與鎖相迴路(PLL)電路整合，因為直流準位相同，故輸出訊號振幅較大(full swing)。其缺點在於主動元件使用量較多，因此相位雜訊較大。不過在多相位的輸出上，環形振盪器顯得較有彈性，一個迴圈是 360° ，中間每一級的輸出即為振盪頻率的 $360^\circ/N$ 相位。

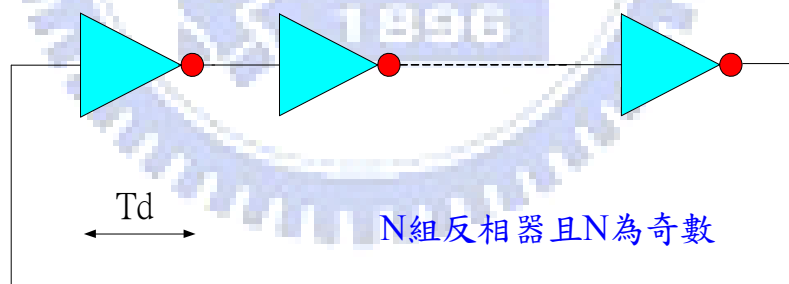


圖26 基本環型振盪器示意圖

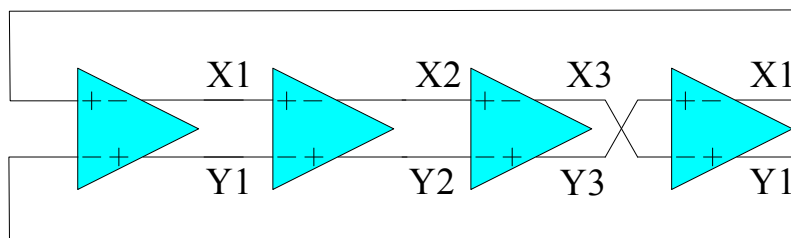


圖27 四級差動環型振盪器

二、振盪器的相位雜訊

相位雜訊在近代通信系統是一個非常重要的參數，它關係接收機的靈敏度，特別是在多頻道接取的個人行動通訊系統中頻道的間隔非常緊密；又在高階的調變系統中如 QAM 調變等，相位雜訊會劣化星狀分佈圖導致錯誤率升高，接收品質不良，因此設計一具有低相位雜訊的頻率合成器是一重要課題。

1. 相位雜訊的定義

振盪器中常見的雜訊來源為電阻、電容、電感、電晶體等內部元件的雜訊，即熱雜訊(thermal noise)、散射雜訊(shot noise)、閃爍雜訊(flicker noise)等。由於振盪器對於溫度及雜訊相當敏感，當溫度變化或雜訊存在將使振盪器的輸出訊號在振幅、相位及頻率上產生改變，也就是所謂的振幅調變(Amplitude Modulation, AM)、相位調變(Phase Modulation, PM)及頻率調變(Frequency Modulation, FM)雜訊。通常由於振盪器輸出振幅被溫度及雜訊影響產生的改變量不大且會在極短瞬間趨於穩度，因此振幅調變雜訊可忽略，至於輸出相位的變動(相位調變及頻率調變雜訊)，即定義為相位雜訊。若將振盪器輸出訊號以頻譜觀察，可看到訊號頻譜的形狀在中心頻率周圍形成「裙帶」狀，並將相位雜訊定義為 $L(\Delta f)$ ，如圖 28 所示。而其相位雜訊定義如 3-6 式。

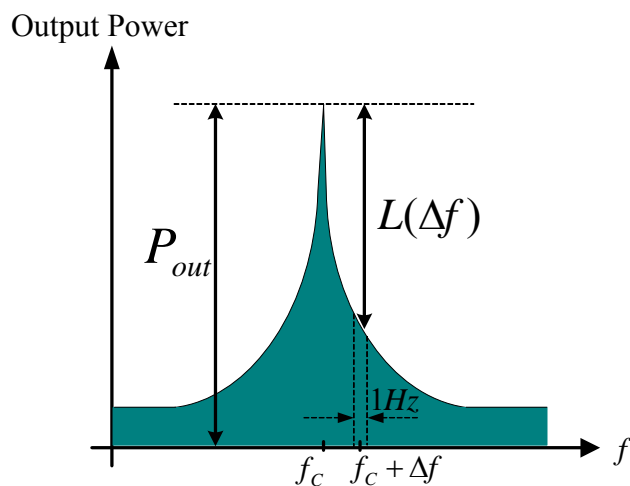


圖28 振盪器輸出訊號頻譜圖

$$L\{\Delta f\} = \frac{f_c + \Delta f \text{ 處在 } 1\text{Hz} \text{ 頻寬內之雜訊功率}}{\text{總載波功率}} \quad (\text{式 } 3-6)$$

2 · 非時變模型

以下以非時變概念來分析相位雜訊的形成原因，非時變指的是雜訊源不論任何時候注入壓控振盪器所得到的相位雜訊都是相同的；或是說不論在任何壓控振盪器輸出波形的時間點上，雜訊造成相位偏移的效果都是一樣的。因此不需要考慮雜訊是在壓控振盪器輸出波形的那個時間點進入壓控振盪器電路。假設振盪器是由放大器與共振腔(Resonator)組成，在振盪時放大器補償共振腔能量損失。因此可假設放大器與共振腔在共振頻率的增益為一。輸入的白色雜訊(white noise)經過放大器後，放大器輸出雜訊在頻寬等於 1Hz 時為

$$N = FKT \quad (\text{式 } 3-7)$$

其中 F 為放大器雜訊指數。

共振腔的頻率響應為帶通響應，其轉移函數為

$$H(j\omega) = \frac{j\omega(1/RC)}{(1/LC) + j\omega(1/RC) - \omega^2} \quad (\text{式 3-8})$$

與帶通響應的通式

$$H(j\omega) = \frac{j\omega(\omega_o/Q)}{\omega_o^2 + j\omega(\omega_o/Q) - \omega^2} \quad (\text{式 3-9})$$

比較後知

$$\omega_o = 1/LC \quad , \quad Q = \omega_o RC \quad (\text{式 3-10})$$

在振盪器輸出頻率的附近 $\omega = \omega_o + \Delta\omega$ ，若 $\omega_o \gg \Delta\omega$ 則可用泰勒展開式

(Taylor expansion) 的首二項近似 3-8 式

$$H(j\omega) \approx 1 + \frac{2}{j(\omega_o/Q)} \cdot \Delta\omega \quad (\text{式 3-11})$$

因此振盪器的閉迴路響應為

$$G(j\omega) = \frac{1}{1-H(j\omega)} \approx \frac{-j(\omega_o/Q)}{2 \cdot \Delta\omega} \quad (\text{式 3-12})$$

當輸入端的雜訊密度為 $S_i(\omega)$ 時，則經過此系統 $G(j\omega)$ 後，在輸出端的雜訊密度為 $S_o(\omega)$ ，

$$S_o(\omega) = S_i(\omega) |G(\omega)|^2 = FkT \left(\frac{\omega_o}{2Q\Delta\omega} \right)^2 \quad (\text{式 3-13})$$

上式為雙邊帶雜訊頻譜密度，因此距離振盪頻率 $\Delta\omega$ 處的單邊帶(single sideband)雜訊對訊號比，以 dB 值表示，也就是相位雜訊為

$$L(\Delta\omega) = 10 \log \left[\frac{2FKT}{P_s} \cdot \left(\frac{\omega_o}{2Q\Delta\omega} \right)^2 \right] \quad (\text{式 3-14})$$

其中 P_s 為振盪器輸出訊號功率，所以從以上的公式可看出若要得到較好的相位雜訊表現則必需要增加訊號功率與共振腔的 Q 值。增加訊號功率也可意謂著增加振盪器等效模型中放大器的功率，使放大器的雜訊指數(F)下降，如此可達到增加抑制相位雜訊的能力。

由 3-14 式可對相位雜訊得到一概略性的了解，但是 3-14 式所描述的頻譜與一般量測到的有很大的差異。壓控振盪器頻譜如圖 29 所示，在相當大的頻率偏移(frequency offset) 壓控振盪器頻譜會趨於水平而非如 3-14 式預測持續以二次方倒數下降，在極小的偏移頻率時，壓控振盪器頻譜是以三次方倒數下降而不是如 3-14 式所預測。

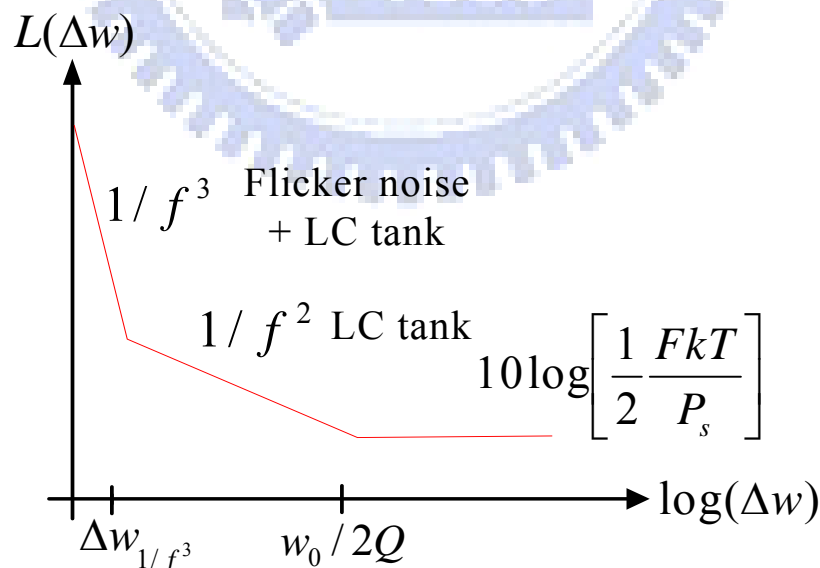


圖29 Lesson's 相位雜訊模型

因此在相位雜訊的描述上必需要修正為

$$L(\Delta\omega) = 10 \log \left[\frac{2FKT}{P_s} \cdot \left\{ 1 + \left(\frac{\omega_o}{2Q\Delta\omega} \right)^2 \right\} \left(1 + \frac{\omega_{1/f^3}}{|\Delta\omega|} \right) \right] \quad (\text{式 3-15})$$

上式即所謂的 Leeson 模型，它是一個由量測壓控振盪器頻譜後去作曲線趨近(curve fitting)的模型，用來描述其輸出頻譜。在此模型中有些參數如 F 必須經過量測才能得到，且在壓控振盪器頻譜成水平的雜訊轉角頻率根據量測結果也並不一定是 $\frac{\omega_o}{2Q}$ 。再者，在非時變分析中無法對壓控振盪器頻譜有 $1/(\Delta\omega)^3$ 區提出合理的解釋，雖然我們都推測是 $1/f$ noise 造成的，但 $1/f$ noise 是如何升頻至中心頻率的附近？緊接著 3.2.2.3 節將介紹另一種分析方式[3](時變分析)，此分析可以解釋 $1/(\Delta\omega)^3$ 的成因，並應用其結論，提供除了增加共振腔的 Q 值及訊號大小以外能降低壓控振盪器相位雜訊的其它方式。

3 · 時變模型[3]

非時變模型假設雜訊在任何時候被產生並影響 VCO 輸出得到的結果都是一樣的，但事實並不是如此。如圖 30 所示，

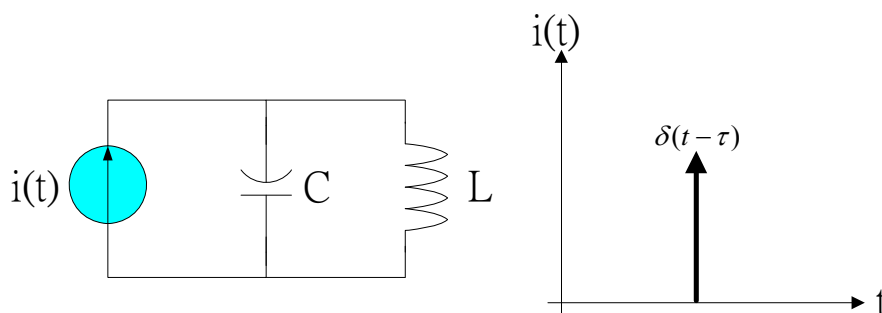


圖30 電流脈衝注入 LC 振盪器

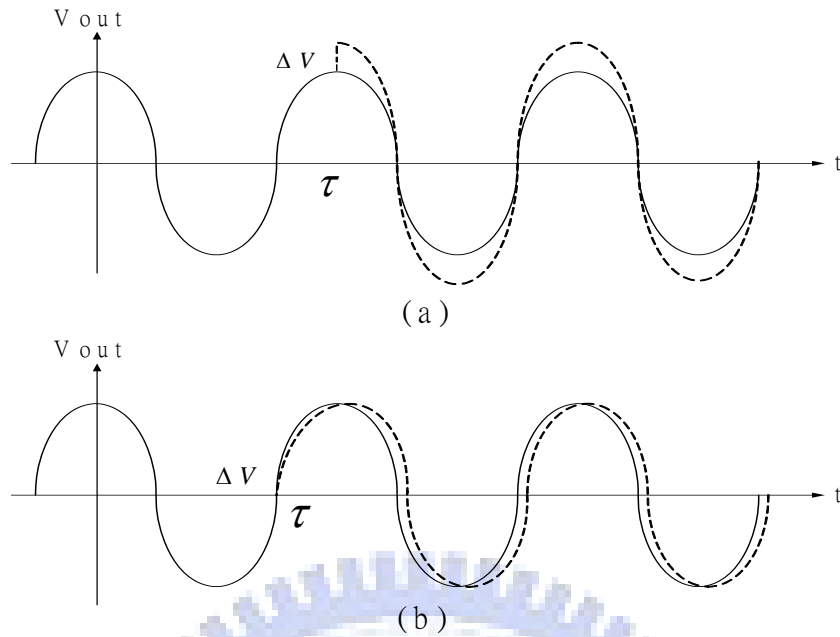


圖31 脈衝注入造成振盪訊號的改變

一個脈衝(Impulse)電流注入一個無損(Lossless)的 LC 共振電路，假設此系統正振盪於某一頻率及固定的振幅。若脈衝注入時正好是訊號振幅最大的時候，此時電壓振幅將瞬間被提升 $\Delta V = \Delta Q / C$ ，但因為注入的脈衝正好疊加在最大振幅處，如圖 31(a) 所示此脈衝不會造成訊號相位及頻率有任何的改變。反之，若脈衝注入時正好是訊號振幅為零交越(zero-crossing)的時候，如圖 31(b) 所示則訊號的相位造成了改變，且相位改變量與注入脈衝大小有關。因此對於一個振盪器而言雜訊造成的相位改變是與雜訊注入的時間及大小有關，對於相位雜訊的分析，顯然非時變模型是不足以完全地描述，需採用時變的觀念。如圖 30 所示，當一個脈衝在時間 τ 時注入，訊號將產生相位改變，其相位改變的脈衝響應(Impulse response)可表示成

$$h\phi(t, \tau) = \frac{\Gamma(\omega_o \tau)}{q_{\max}} u(t - \tau) \quad (\text{式 3-16})$$

其中 $u(t)$ 為單位步階函數(unit step function)， q_{\max} 為 LC 共振腔最大儲存的電

荷量。 $\Gamma(x)$ 為脈衝敏感方程(Impulse Sensitivity Function, ISF)為一週期為 2π 的函數，與訊號頻率及最大振幅無關，而與訊號波形有極大的關係。此函數表示一個振盪器對於一個脈衝在 $\omega_o\tau$ 時注入的相位偏移量。

若 ISF 已知則可算出相位經由脈衝注入的改變量為：

$$\phi(t) = \int_{-\infty}^{\infty} h_{\phi}(t, \tau) i(\tau) d\tau = \frac{1}{q_{\max}} \int_{-\infty}^t \Gamma(\omega_o\tau) i(\tau) d\tau \quad (\text{式 3-17})$$

因為 ISF 為一週期性函數所以可由傅立葉級數(Fourier series)展開

$$\Gamma(\omega_o\tau) = \frac{c_0}{2} + \sum_{n=1}^{\infty} c_n \cos(n\omega_o\tau + \theta_n) \quad (\text{式 3-18})$$

因為雜訊源的不相關(uncorrelated)特性，所以 3-18 式中 θ_n 可忽略以簡化之後的討論，將 3-18 式代入 3-17 式得到：

$$\phi(t) = \frac{1}{q_{\max}} \left[\frac{c_0}{2} \int_{-\infty}^t i(\tau) d\tau + \sum_{n=1}^{\infty} c_n \int_{-\infty}^t i(\tau) \cos(n\omega_o\tau) d\tau \right] \quad (\text{式 3-19})$$

其中 C_n 為 ISF 的傅立葉係數(Fourier coefficient)。

假設有一雜訊為弦波電流源形式其頻率在 $m\omega_o + \Delta\omega$ ，其中 m 為一常數，則此電流可表示成

$$i(t) = I_m \cos[(m\omega_o + \Delta\omega)t] \quad (\text{式 3-20})$$

若 $\omega_o \gg \Delta\omega$ ，將 3-20 式代入 3-19 式則可得到

$$\phi(t) \approx \frac{I_m c_m \sin(\Delta\omega t)}{2q_{\max} \Delta\omega} \quad (\text{式 3-21})$$

令輸出的電壓波形為 3-22 式

$$V_{out}(t) = \cos[\omega_0 t + \phi(t)] \quad (式 3-22)$$

將 3-21 式代入 3-22 式，假設 $\frac{I_m c_m}{2q_{max} \Delta\omega} < 1$ ，則 3-21 式表示頻率在 $m \omega_0 + \Delta\omega$ 的雜訊將造成輸出訊號頻譜在 $\omega_0 \pm \Delta\omega$ 附近有「二」個等功率的訊號大小皆為

$$P_{SBC}(\Delta\omega) \approx 10 \log \left(\frac{I_m c_m}{4q_{max} \Delta\omega} \right)^2 \quad (式 3-23)$$

若電流雜訊源為白色高斯雜訊，功率頻譜密度為 $\frac{\overline{i_n^2}}{\Delta f}$ ，則其在振盪頻率附近造成壓控振盪器輸出頻譜展開的單頻帶雜訊功率除以訊號功率比為

$$L\{\Delta\omega\} \approx 10 \log \left(\frac{\frac{\overline{i_n^2}}{\Delta f} \sum_{m=0}^{\infty} c_m^2}{4q_{max}^2 \Delta\omega^2} \right) \quad (式 3-24)$$

由 Parseval 原理 (頻域與時域的能量守恆轉換式)

$$\sum_{m=0}^{\infty} c_m^2 = \frac{1}{\pi} \int_0^{2\pi} |\Gamma(x)|^2 dx = 2\Gamma_{rms}^2 \quad (式 3-25)$$

因此白色高斯雜訊造成的相位雜訊為

$$L(\Delta\omega) \approx 10 \log \left(\frac{\frac{\overline{i_n^2}}{\Delta f} \Gamma_{rms}^2}{2q_{max}^2 \Delta\omega^2} \right) \quad (式 3-26)$$

又 $q_{\max} = CV_{\max}$ ， V_{\max} 為 VCO 最大振幅； $\frac{\overline{i_n^2}}{\Delta f} = \frac{4kT}{R}$ 。代入 3-26 式可得到

$$L(\Delta\omega) \approx 10 \log \left(\frac{4kT}{P_s} \Gamma_{rms}^2 \left(\frac{\omega_o}{Q\Delta\omega} \right)^2 \right) \quad (\text{式 3-27})$$

上式與 3-14 式只差一個常數項，但在非時變分析時 3-14 式中的 F 通常為一個在 VCO 頻譜量測以後去趨近的參數，而在 3-27 式中卻可藉由尋找輸出波形的 ISF 後計算而得，且由 3-27 式也可知道除了增加訊號大小及增加共振腔的 Q 值外，也可以經由改變波形，即降低 ISF 的 RMS 值 (Γ_{rms}) 來抑制白色雜訊造成的相位雜訊。

若輸入壓控振盪器的雜訊為 $1/f$ 雜訊，其功率頻譜密度為

$$\overline{i_{n,1/f}^2} = \overline{i_n^2} \frac{\omega_{1/f}}{\Delta\omega} \quad (\text{式 3-28})$$

其中 $\omega_{1/f}$ 為 $1/f$ 雜訊的 $1/f$ 轉角頻率 (corner frequency)。將 3-28 式代入 3-26 式可以得到 $1/(\Delta\omega)^3$ 區的相位雜訊。

$$L(\Delta\omega) \approx 10 \log \left(\frac{\overline{i_n^2} c_0^2}{8q_{\max}^2 \Delta\omega^2} \cdot \frac{\omega_{1/f}}{\Delta\omega} \right) \quad (\text{式 3-29})$$

綜合上述，白色雜訊及 $1/f$ 雜訊以電流源的形式分別注入壓控振盪器，造成壓控振盪器的相位產生變化，而相位變化的大小與雜訊大小及訊號波形有關。雜訊造成的相位變化經由相位調變在壓控振盪器輸出訊號頻譜的週圍展開成裙帶狀相位雜訊，相位雜訊形成的示意圖如圖 39 所示。

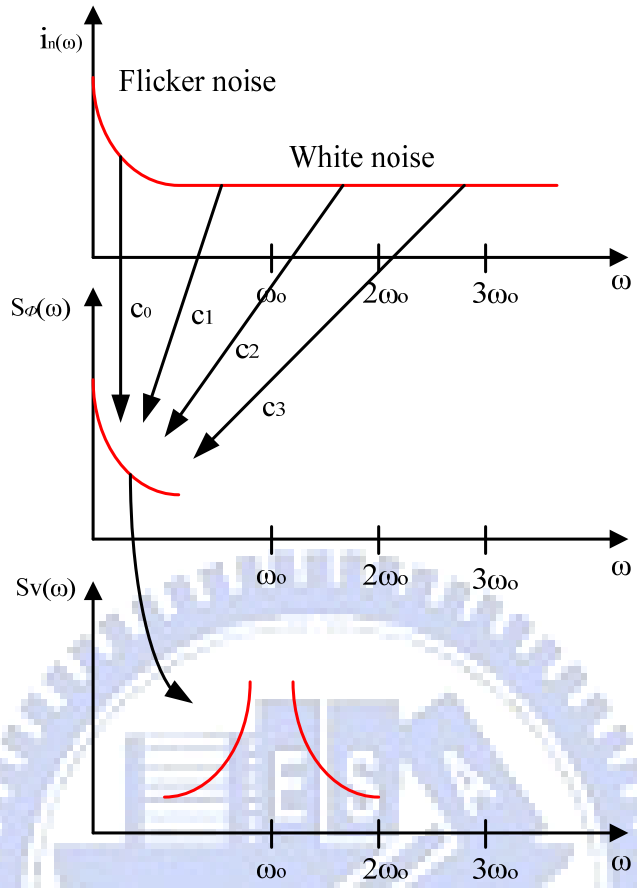


圖32 電流雜訊對相位雜訊的貢獻成分

相位雜訊 $1/(\Delta\omega)^3$ 、 $1/(\Delta\omega)^2$ 區之間的轉角頻率可經由比較 3-27 式及 3-29 式(即 $1/(\Delta\omega)^3$ 區的雜訊密度值等於 $1/(\Delta\omega)^2$ 區的解)可得到 3-30 式：

$$\Delta\omega_{1/f^3} = \omega_{1/f} \cdot \frac{c_0^2}{4\Gamma_{rms}^2} \approx \omega_{1/f} \cdot \left(\frac{c_0}{c_1}\right)^2 \quad (式 3-30)$$

因此，若要將 $1/(\Delta\omega)^3$ 區的相位雜訊降低，則必須降低 C_0 ，也就是 ISF 的直流成份。要降低 C_0 必須使得壓控振盪器輸出波形愈奇對稱(odd-symmetry)愈好。在 CMOS 製程中，對高 $1/f$ 雜訊的元件，此規則相對地寶貴，因為可經由設計壓控振盪器的輸出波形即可抑制元件的 $1/f$ 雜訊造成的相位雜訊惡化。

在以上的時變模型分析中，解釋了相位雜訊 $1/(\Delta\omega)^3$ 、 $1/(\Delta\omega)^2$ 區形成的原

因並可對相位雜訊做一精確的預測。對於壓控振盪器中任何一個雜訊源都可以依它的雜訊等效模型及訊號波形對應此雜訊源的 ISF 來求出相位雜訊。

值得一提的是，要找出 ISF 可以將雜訊源以一個脈衝訊號代替，並找出壓控振盪器對此脈衝訊號的脈衝響應即是壓控振盪器對應此雜訊源的 ISF。此外，若只是求直觀的速解，一般將輸出的波形微分可得到接近 ISF 的計算結果。時變模型除了比非時變模型更準確的來預測相位雜訊外，更指引設計者除了增加壓控振盪器的共振腔 Q 值及訊號大小(非時變模型的結論)外，輸出波形以及該波形的上升下降時間也是相當重要的考量，尤其是針對 CMOS 元件高 $1/f$ 雜訊的抑制，壓控振盪器輸出波形愈奇對稱愈好、波形上昇下降時間越短越好。

三、參數介紹

在振盪器電路設計上，一般考量的重要特性為：相位雜訊、可調範圍與雜訊敏感度、輸出功率、功率消耗。以下將一一介紹：

1. 相位雜訊

在通訊系統中常使用頻率合成器作為本地振盪器來達到頻率轉換的目的，本地振盪訊號源之相位雜訊的好壞會影響到接收訊號或是發射訊號的品質。

考慮本地振盪器為真實振盪器，假如無線收發機除了欲接收的訊號(wanted signal)外，也可能接收到鄰近頻帶的干擾訊號(unwanted signal)。假設其功率大於欲接收的訊號，兩個訊號經過本地振盪器轉換後的重疊訊號頻譜如圖 33 所示，此時鄰近頻帶干擾訊號將可能「淹沒」欲接收的訊號，直接造成接收機靈敏度下

降。故降低相位雜訊為設計振盪器者的重要考量之一。

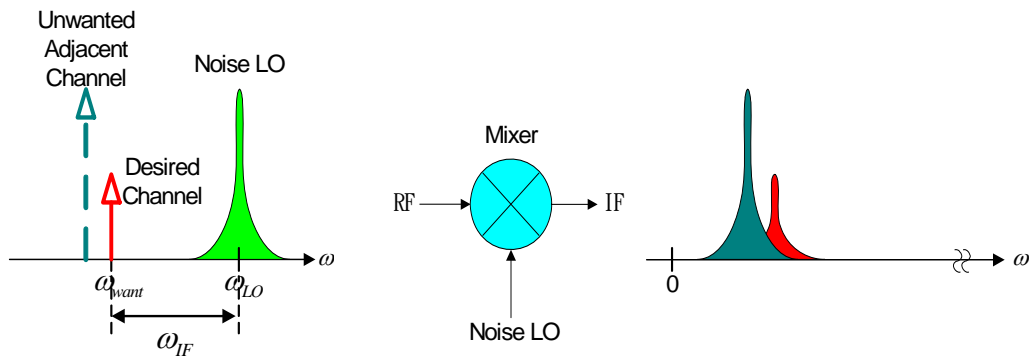


圖33 相位雜訊在接收端的影響

由於雜訊在量測時與量測儀器所選取的解析頻寬(Resolution Bandwidth, RBW)也有關係；而每個壓控振盪器所設計的振盪頻率也不同。為了統一標準，我們以距離載波一定頻率位移時的雜訊功率頻譜密度為定義，如 3-31 式。

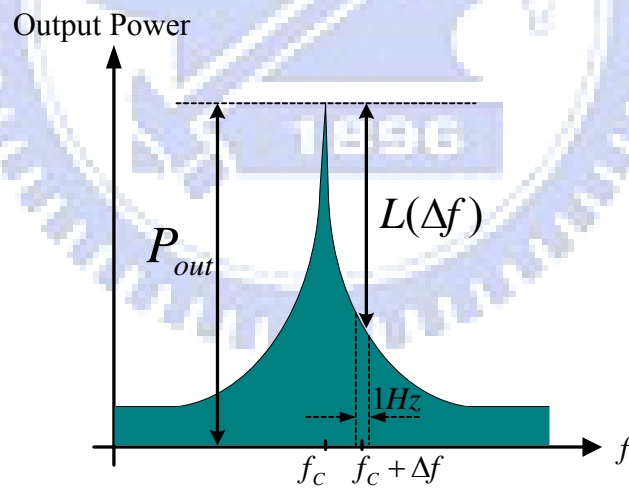


圖34 振盪器輸出訊號頻譜圖

$$L\{f\} = \frac{f_c + \Delta f \text{ 處在 } 1\text{Hz} \text{ 頻寬內之雜訊功率}}{\text{總載波功率}} \quad (\text{式 } 3-31)$$

不過，在實際用頻譜儀量測時，會用 3-32 式的算法：

$$L\{f\} = (\text{載波功率})_{dB} - (\text{頻率位移功率})_{dB} - (\text{頻譜儀解析頻寬})_{dB} \quad (\text{式 3-32})$$

2 · 頻率可調範圍與雜訊敏感度

頻率可調範圍(Frequency tuning range)為振盪器設計所需考量的規格之一，而其往往都是利用一些可調元件來實現，如：二極體變容器(Diode Varactor)、電晶體變容器(MOS Varactor)...等。除了設計具有頻率可調功能外，其餘設計則應避免額外因素影響振盪器的輸出頻率。造成頻率非預期變動的主要原因可分為控制訊號部分與輸出負載部分。

就控制訊號部分而言，當主動元件所使用的控制訊號發生變動時，電晶體的偏壓也會改變，因為電晶體的 S 參數與 Γ_{in} 會隨直流偏壓變動，而造成振盪器輸出頻率產生變化，此情況又稱推頻效應(Pushing Effect)。避免推頻效應的發生，可使用高 Q 值的共振腔以減低推頻效應對振盪頻率的影響，因為較高的 Q 值可以使共振電路與主動元件接面電容的變化有較好的隔離。另外，亦可利用穩定性較高的偏壓電路，如：能隙型(Band Gap)偏壓電路，使主動元件所需的偏壓訊號，不因電源供應器本身的不穩定，造成推頻效應的發生。

另一可能變動的因素為輸出的負載。當輸出電壓變動時，其輸出端負載等效的阻抗也發生變化，此時從電晶體輸出端看入的阻抗已不再符合當初設計的阻值，進而造成整個輸出頻率變動，此情況又稱負載拉頻效應(Load Pulling Effect)。若欲避免負載拉頻效應，可在電晶體與輸出負載間，插入緩衝器(Buffer)，以改善負載與電晶體之間的隔離度，且增加此緩衝器亦可提升振盪器輸出功率。

敏感度一般單位是以 MHz/Volt 表示，代表由 DC 偏壓的改變造成壓控振盪器頻率改變量的多寡。若可調範圍過大(敏感度過高)、控制電壓混有些微雜訊時，則會被放大到振盪頻率的漂移、影響相位雜訊等；若可調範圍過小(敏感度

過低)，則可能在應用於鎖相迴路時讓鎖定範圍縮小，或是因製程飄移太過，頻率無法調整回來操作頻帶。

3 · 輸出功率

一般而言預測振盪器實際的輸出功率較不容易，但可確定的是，此輸出功率最大不會超過其電晶體在大訊號分析時，所得的輸出功率。例如在一個共源極組態電路(Common-source Configuration)中，假設輸出至負載最大的功率為 $P_{out} - P_{in}$ ，根據經驗可得其值約為： $P_{out} - P_{in} = P_{sat} [1 - 1/G - (\ln G)/G]$ 。其中 P_{sat} 為電晶體飽和時的輸出功率， G 為轉移增益(Transducer Gain)。因此設計者可在選擇振盪器主動元件的同時，利用此主動元件的已知參數，來預測振盪器可能的輸出功率之值。此外，由 3-27 式也可見輸出功率對於相位雜訊之助益。

4 · 功率消耗

在講究低功率消耗、能源短缺的時代，降低靜態的功率消耗也是追求的目標。由於若要計算時間軸上動態的功率消耗，牽涉到電流、阻抗的時變性及實際量測上的困難，且通常平均後會接近於靜態功率消耗，故一般皆以靜態功率消耗示之。

四、其他改善壓控振盪器效能作法

1. 電流再利用(降低電流)[1]

圖 35 為簡化交連耦合對之壓控振盪器，此想法即將圖 25(b) 互補式交連耦合對架構作改良，此簡化型之電流再利用 VCO 經[1]證實亦可達到應有的效果。

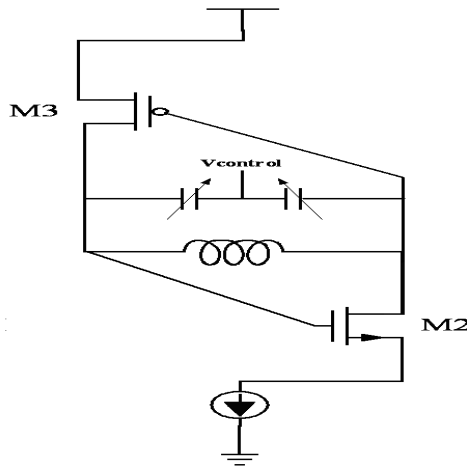


圖35 簡化型壓控振盪器

圖 37[1] 是圖 36[1] 的振盪器的前半時間(first-half period)與後半時間(second-half period)操作效果說明。在前半時，動態電壓介於 VDD 到地之間，受到嵌制，而後半由於是從被動元件釋放能量，所以輸出的動態電壓有可能會超過 VDD 到地，因此該電路之差動輸出的波形並不平衡，見圖 37(a)[1]。

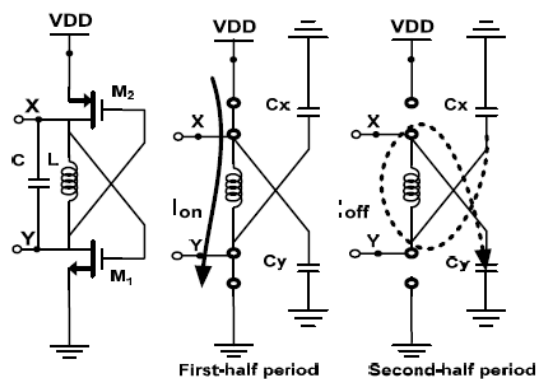


圖36 電流再利用 VCO 的兩個時間區[1]

作者提到如果在電晶體的源極端加上一小電阻，則可於前半時間做到限流的動作，使後半時間的波形不會因過度放電到電容因而達到對稱，但是取而代之的是犧牲了電壓振幅，見圖 37(b)。

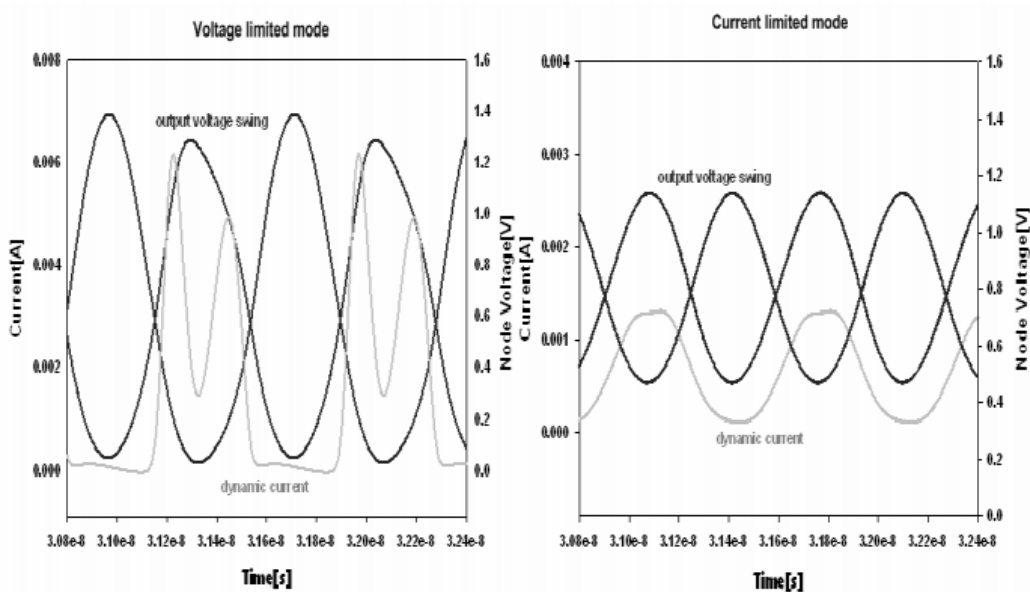


圖37 電流再利用 VCO (a)輸出波形的不對稱 (b)限流改善方式[1]

2 · 順向基板偏壓(降低供應電壓)[2]

於[2]中利用順向基板偏壓(Forward-body-bias, FBB) 來降低 MOS 的門檻電壓(threshold voltage), V_t :

$$V_t = V_{t0} + \sqrt{|2\phi_F + V_{SB}|} - \sqrt{|2\phi_F|} \quad (\text{式 3-33})$$

在 $L=0.18 \mu\text{m}$ 、 $W=35 \mu\text{m}$ 的 MOS 中，[2]的作者利用了 FBB 的方式讓 MOS 的 V_t 降低了約 100mV，因為降低了 V_t 的緣故因而使整個交連耦合對壓控振盪器操作電壓降低到了 0.4V。其目的主要是為了能做到低電壓操作，同時也對降低

功耗有部份效果。其 $I-V$ 特性如圖 38：

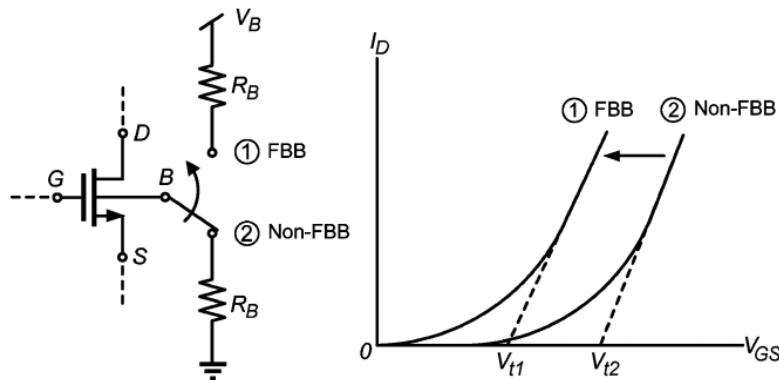


圖38 利用/不利用 FBB 的 MOS I-V 特性圖[2]

3 · 二階諧波項的抑制

[6]中，作者使用了在一般的 LC tank 旁邊多並聯一個在兩倍振盪頻率為短路的 LC 串連電路(見圖 39)，用以砍除在共模態的二次諧波項、並降低輸出電壓波形的上升時間及下降時間，也有助於降低相位雜訊[3]。不過此法需多加一電感，在 IC 講究面積使用的考量來說稍微不夠經濟。本論文將於 5.1.4 小節中提出更經濟的抑制二階諧波之方法。

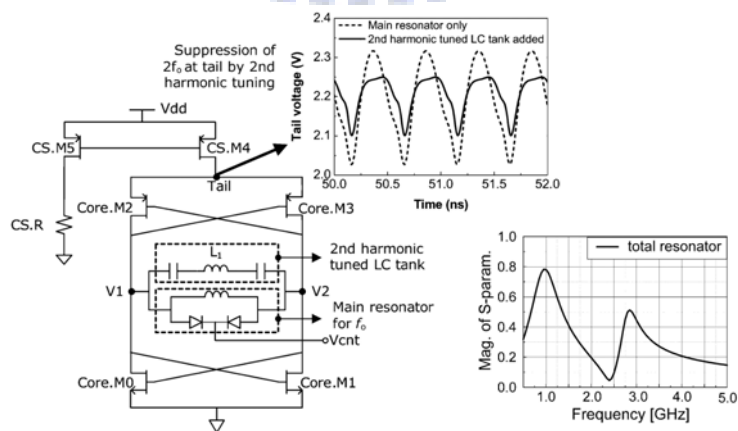


圖39 2nd harmonic tuning 的壓控振盪器與其 LC 共振腔之 S 參數[6]

第四章 雙頻帶鏡像抑制混頻器

本章將提出一個操作於 2.5GHz、5.2GHz 雙頻帶並帶具有高鏡像抑制的混頻器。將分別從射頻輸入端利用 LC 的雙頻帶匹配、介於其中的 LC 雙頻帶鏡像抑制方法、提高鏡像抑制的手段來討論。最後是模擬與量測的比較與討論。

第一節 設計方法

一、雙頻帶輸入匹配

圖 40 是輸入端整體的匹配電路，一端是 RF 的輸入端，由於通常混頻器前一級的低雜訊放大器(Low Noise Amplifier, LNA)是單端輸出，所以這邊的設計是在另一邊原本應接 RF 端的輸入級電晶體接上一個約 10pF 的 C_{bypass} 電容，對原本有作匹配的 RF 輸入端而言，當作交流訊號的地。如此一來既可讓混頻器達到單端轉差動對的效果，也節省在輸入端重複耗面積的電感電容。

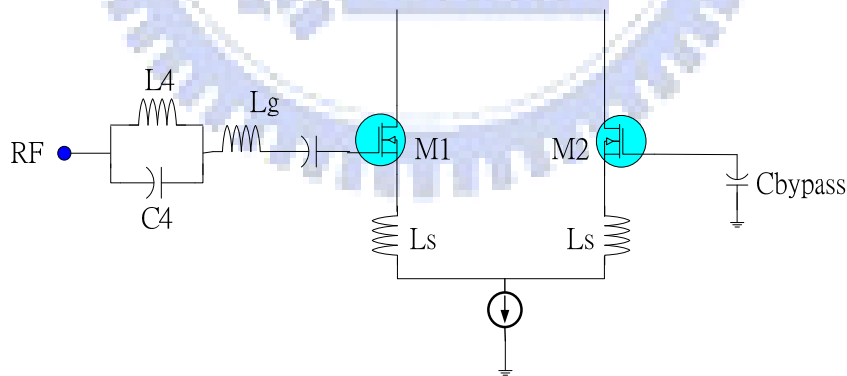


圖40 輸入級整體匹配電路

而在 LC 複合共振腔的部份，請見圖 41。我們先將這個輸入匹配切成一組並聯 LC 共振腔與一組串連共振腔。後面的串連共振腔作用是讓共振頻率能夠直

接進入輸入轉導電晶體 M1，前面的並聯共振腔，在低頻帶時，以電感性為主，與串連的 LC 共振腔中的電感實行串連，降低了串連共振的頻率，設計使之操作到 2.5GHz；另一分面，在高頻帶時，以電容性為主，與串連的 LC 共振腔中的電容實行串連，降低串連共振中電容的等效容值，同時即為提高共振的頻率到 5.2GHz。因而同時達成雙頻帶輸入匹配的要求。設計時無論串並聯共振腔，都應將共振頻率設計於高、低頻帶之間。模擬的效果請見圖 42。

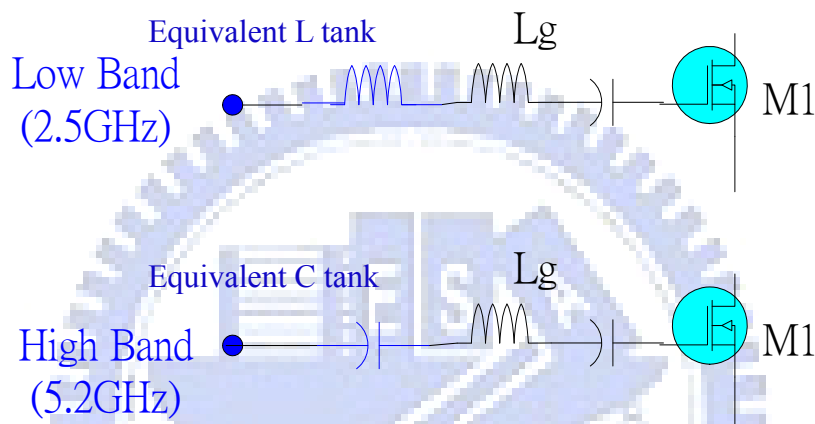


圖41 輸入級匹配電路於高低頻帶的等效輸入阻抗概念

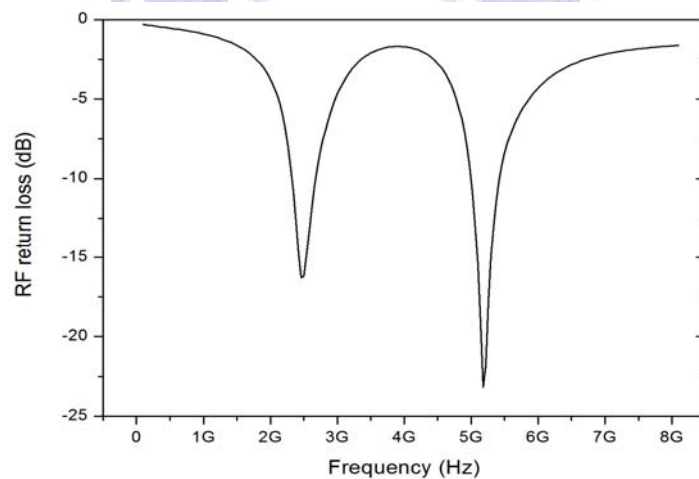


圖42 雙頻帶輸入級匹配電路概念模擬

二、雙頻帶鏡像抑制方法

雙頻帶鏡像抑制基本原理乃利用串聯 LC 共振腔在共振頻率($\frac{1}{2\pi\sqrt{LC}}$)時才短路，對於共振頻率相距甚遠的頻率可視為開路的特質，增加兩個串聯 LC 共振腔在混頻器的輸入轉導級與 LO 切換級之間，使得 2.5GHz 與 5.2GHz 的鏡像頻率能分別由不同路徑加以濾除且同時產生雙頻帶鏡像抑制的功能，如圖 43、圖 44 所示。

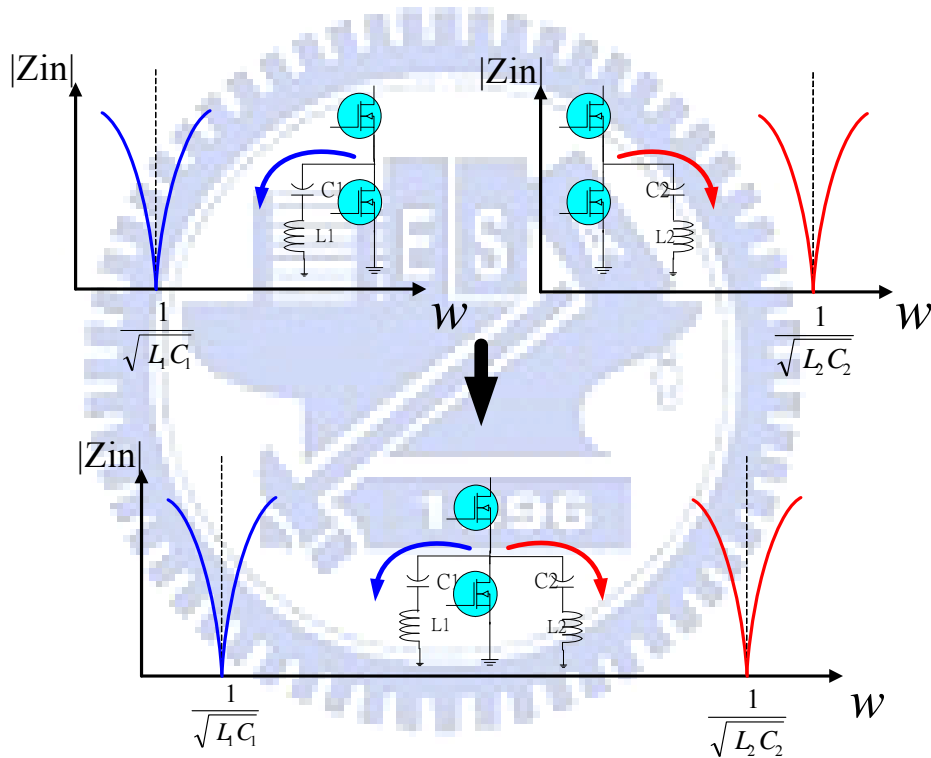


圖 43 雙頻帶鏡像訊號抑制的基本原理-1

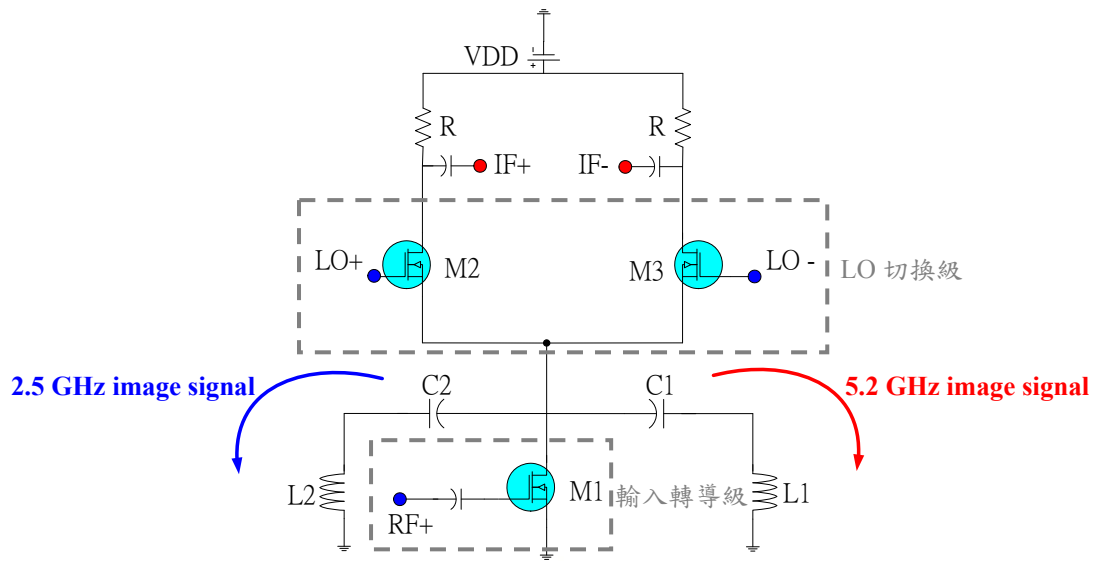


圖44 雙頻帶鏡像訊號抑制的基本原理-2

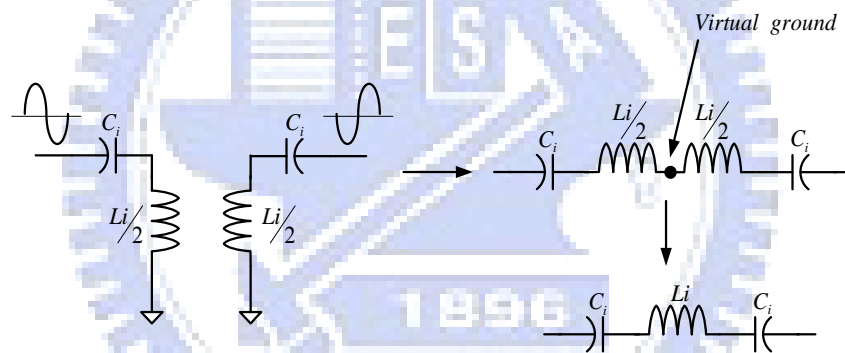


圖45 單端至差動轉換示意圖

此外，由於實際上是差動操作，因此需將單端 LC 共振腔的概念與之整合，如圖 45 所示，可節省電感使用面積。

三、提高鏡像抑制效果

如圖 46，若純粹想抑制鏡像訊號，僅需搭配適當的電容電感值即可將鏡像

訊號濾除，然而此方式雖可濾除鏡像頻率但也些微抑制掉操作頻帶內的訊號，因此要避免上述的情形勢必要在操作頻段處多製造一個並聯共振。

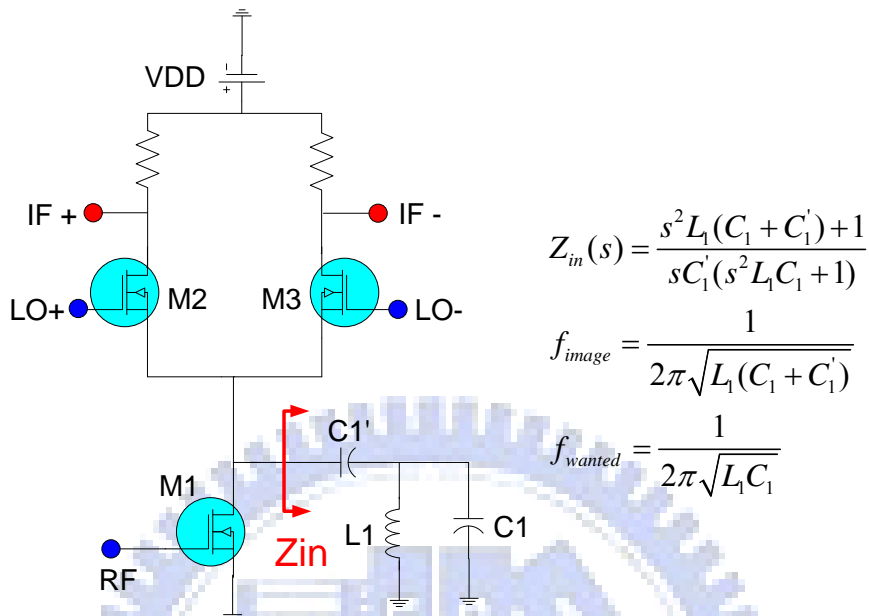


圖46 增加鏡像訊號抑制效果：新增一並聯共振

製造的方法如圖 46，在原本 LC 串連共振的電感旁，多並聯一顆 C1，且 $C1 < C1'$ ，使並聯共振之頻率大於鏡像頻帶且位於操作頻帶。如圖 47 的模擬概念。

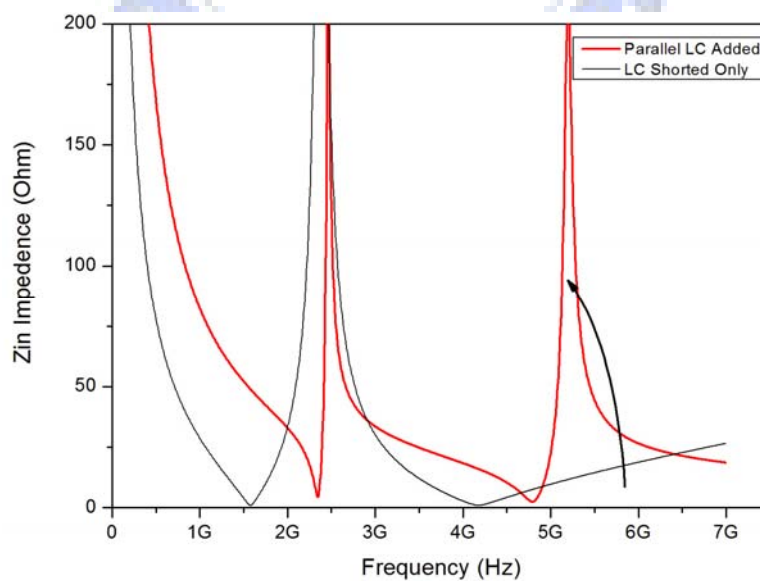


圖47 增加鏡像訊號抑制效果的模擬概念圖

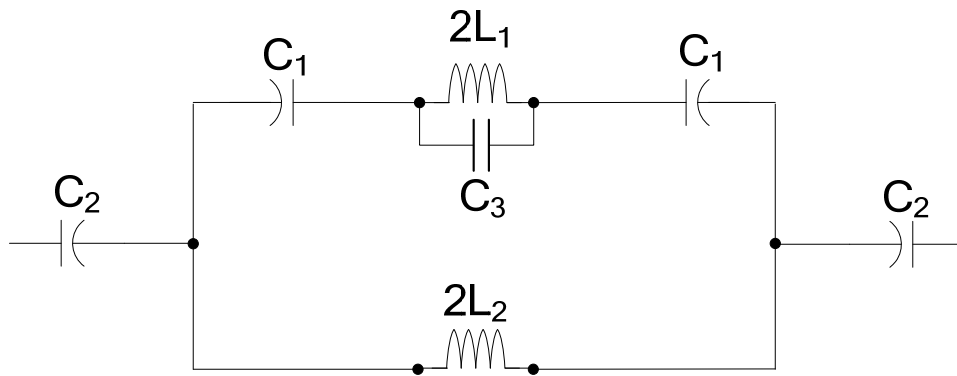


圖48 轉換成差動的二階鏡像濾波 LC 共振腔

圖 48 是整體差動的二階 LC 共振腔，低頻帶時 L_1C_1 的 LC 串聯可視為電容為主，等效上近似圖 46 的概念，低頻鏡像藉由 L_2C_2 短路到地， L_1C_1 的 LC 串連與 L_2 的並聯共振可讓低頻操作頻段頂上來。高頻帶時 L_2C_2 串聯視為電感為主，在高頻時阻抗大，高頻鏡像可由 C_2 先串聯 C_1 再跟 L_1 串聯到地去，達到鏡像抑制的效果，而高頻帶的操作頻段則可由 L_1C_3 的並聯共振頂上來。

除此之外，鏡像頻率抑制的能力即 LC 共振腔的效果，主要決定於電感的 Q 值(IC 中電容的 Q 值常大於電感許多)，Q 值愈高代表鏡像頻率抑制的效果愈好，因此引入負阻的概念來提昇電感的 Q 值，藉由負阻消除電感本身存在的正阻，以提昇電感的 Q 值。負阻本身使用了電流再利用技術，實現負阻的交叉耦合對 (Cross-coupled pair)。將之並聯於電感旁 (圖 49)。

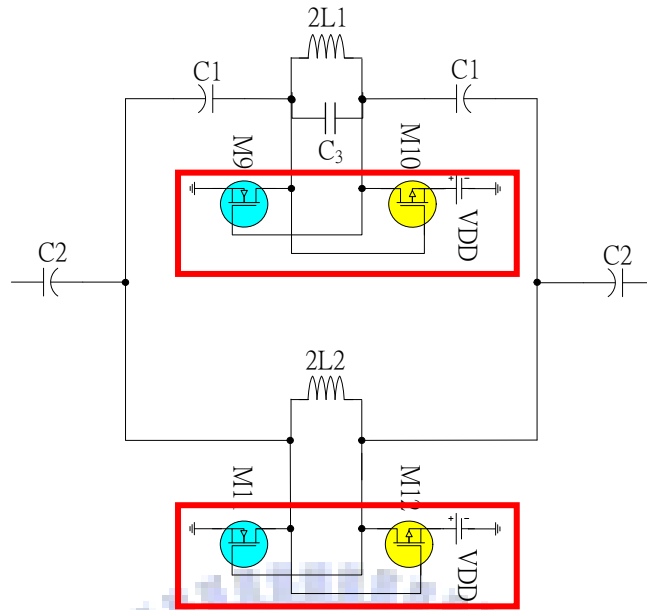


圖49 利用電流再利用的負阻並聯提昇二階鏡像抑制濾波的效果

關於使用負阻的穩定度的考量方面，我們將負阻的電壓供應獨立出一個接點 (Pad)，以因應萬一發生製程漂移，負阻過高引發電路振盪時，可藉由調整該負阻之電壓來防止該振盪的發生。

第二節 整體電路架構

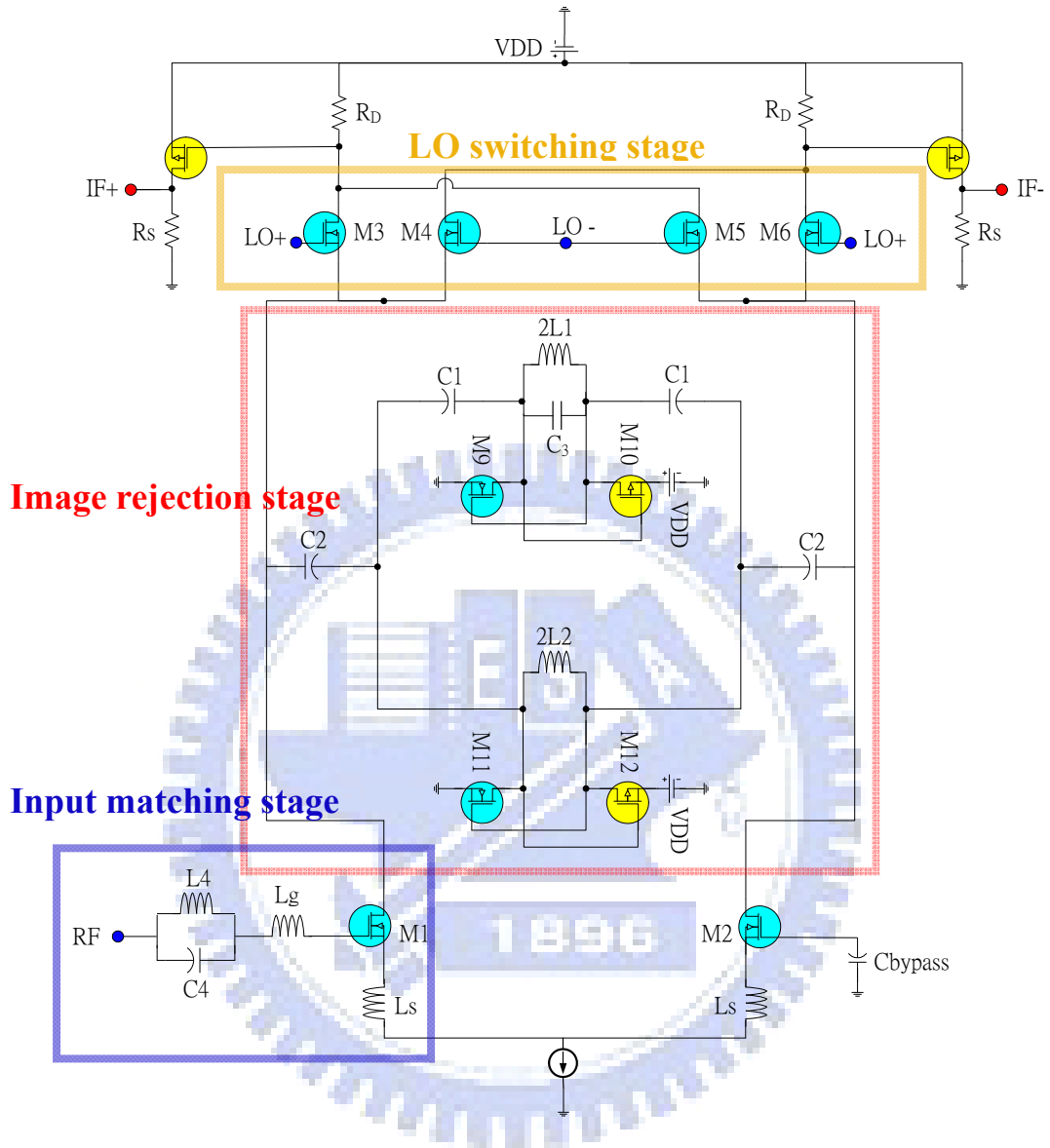


圖50 雙頻帶鏡像抑制混頻器之整體電路架構

整體電路有輸入端的雙頻匹配、從 LNA 轉差動輸出的射頻輸入轉導級、二階的鏡像抑制、加上可調整之負阻使濾波效果不遜於外加之濾波器。濾波器之後的 LO 切換級可以將射頻訊號轉換到中頻去，最後是通過共汲極組態的緩衝 (Buffer) 接到下一級電路。本電路模擬與量測的比較於第三節會有詳細的說明。

第三節 模擬與量測結果

本類晶片的照片如圖 51，晶片的面積為 $1.07 \times 1.07 \text{ mm}^2$ (包含 Pad)。當初下線時，量測方式原本考慮是採用 On-wafer 量測。後實際至國家晶片中心(CIC)量測時，不巧遇到 9 pin 的直流探針有問題，接觸不良，還在等新的探針運來。為求時效便先將之鏢線至 PCB 進行量測，見圖 52。也因為鏢線至 PCB 非原本模擬考量，故隨後的模擬量測數據比較時將分成原始模擬、原始模擬加鏢線 PCB 效應、PCB 量測三者來比較。PCB 板使用板厚 0.8mm、介電係數為 4.2 的 FR4 板，接頭使用 SMA 規格。量測時在 LO、IF 端所需外接之 Balun 由 CIC 提供。以下量測感謝 CIC 提供設備上的支援。

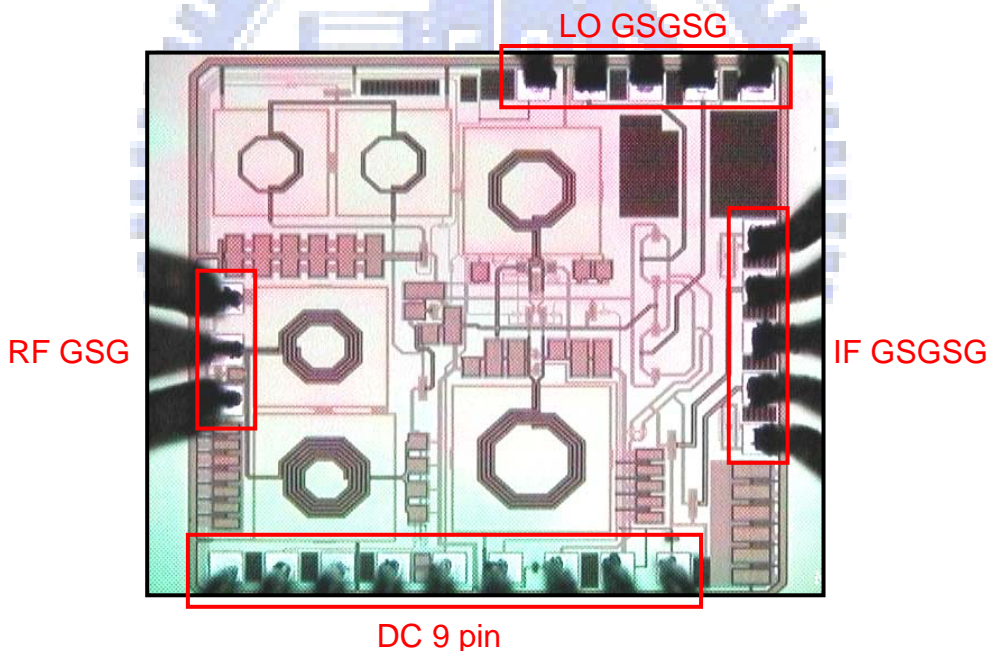


圖51 On-wafer 量測的晶片照片(Die Photo)

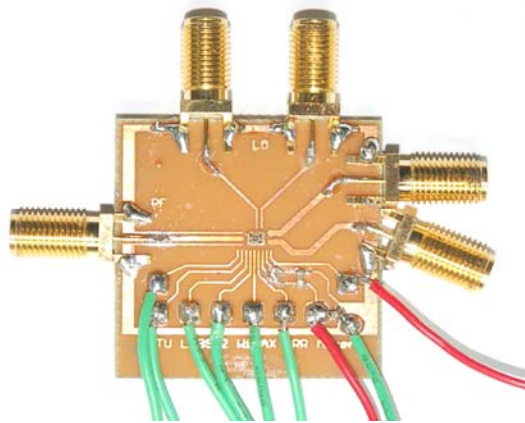


圖52 鎊線至PCB板量測

RF 頻率分別是 2.5GHz、5.2GHz；LO 是 2.0GHz、4.7GHz；鏡像頻率是 1.5GHz、4.2GHz；IF 為 500MHz，適用於超外差接收機架構。圖 53 是 S_{11} 的部份，2.5GHz 為 -9.6dB，5.2GHz 有 -22.6dB。線性度的表現，2.5GHz 的 IP_{1dB} 為 -15dBm， $IIP3$ 是 -2.4dBm（圖 54），此時的 LO 是 2.0GHz、-5dBm。而 5.2GHz 的 IP_{1dB} 為 -14dBm， $IIP3$ 也是 -2.4dBm（圖 55），此時的 LO 是 4.7GHz、-1dBm。轉換增益在 2.5GHz 有 5.2dB 不過最高點是在 2.35GHz 的 6dB（圖 56）。而 5.2GHz 也有 6.1dB 的結果（圖 58）。鏡像抑制效果，是比較在操作頻帶的轉換增益除以鏡像頻帶的轉換增益，換算成 dB 值為相減。在 2.5GHz 頻帶的鏡像抑制率為 36.3dB，在 5.2GHz 頻帶的鏡像抑制率為 47.3dB。LO 到 RF 的隔絕度在 2.5GHz 有 17.3dB，在 5.2GHz 的隔絕度有 27.2dB（表 3）。混頻器含負阻的核心功率消耗為 7.4mW，操作在 1.8V 的電壓下。最後表 4 是模擬與量測結果的總結。

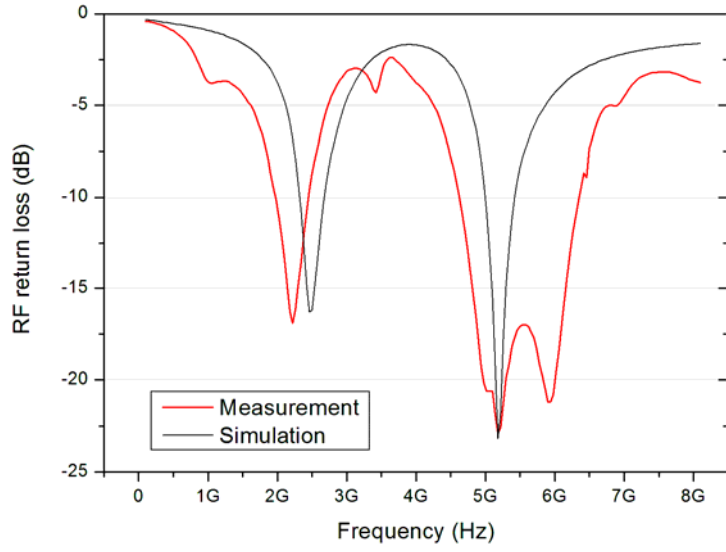


圖53 RF S₁₁ 雙頻匹配效果模擬與量測結果

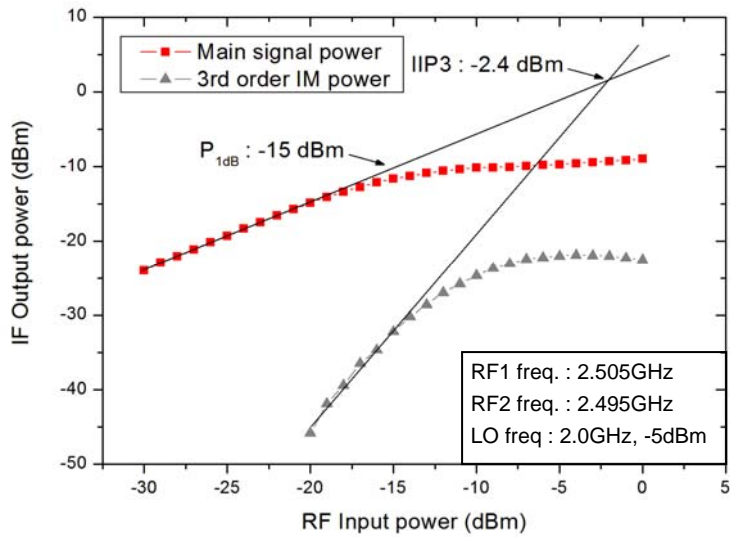


圖54 2.5GHz 頻帶之線性度(IP_{1dB}、IIP3)量測結果

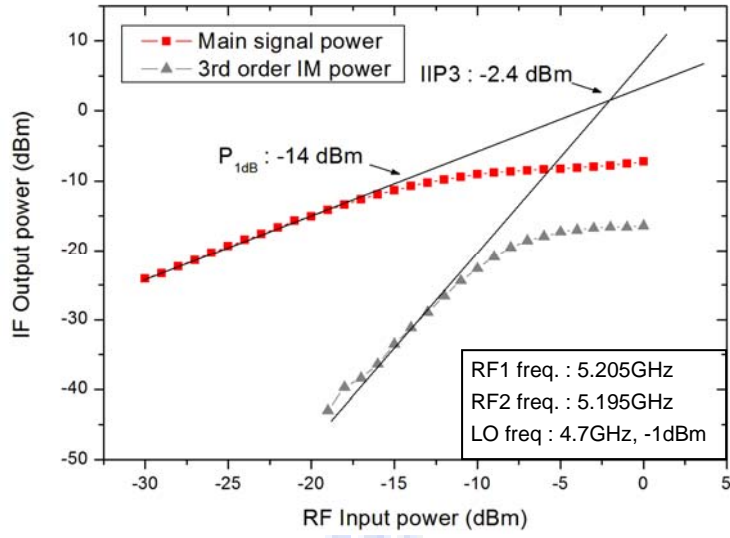


圖55 5.2GHz 頻帶之線性度(IP_{1dB} 、 $IIP3$)量測結果

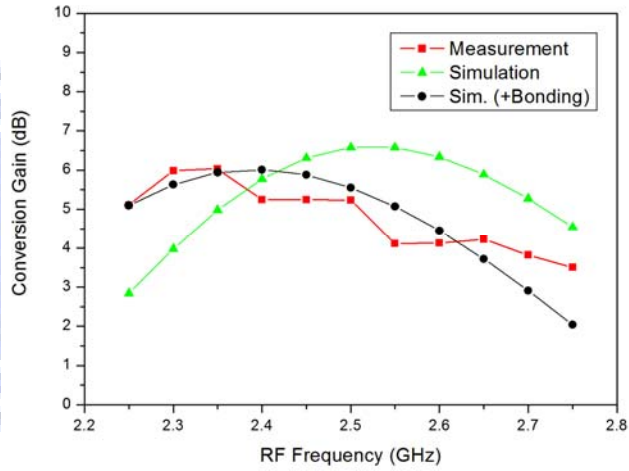


圖56 2.5GHz 操作頻帶的轉換增益模擬與量測結果

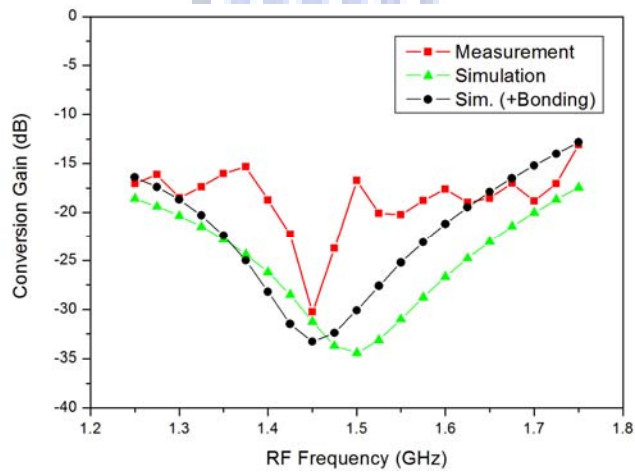


圖57 1.5GHz 鏡像頻帶的轉換增益模擬與量測結果

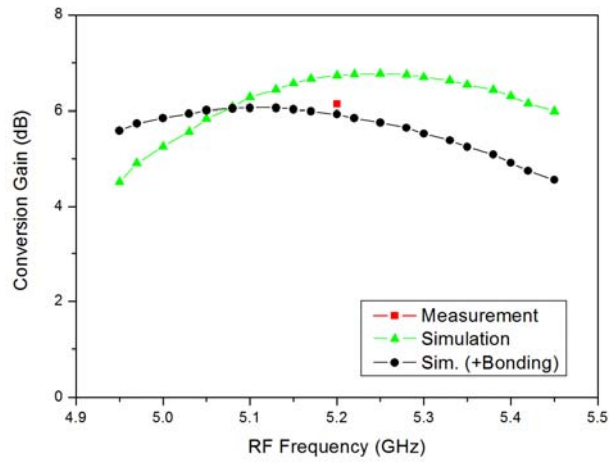


圖58 5.2GHz 操作頻帶轉換增益模擬與量測結果
(量測待補完掃頻部份，目前量測值為線性度擷取)

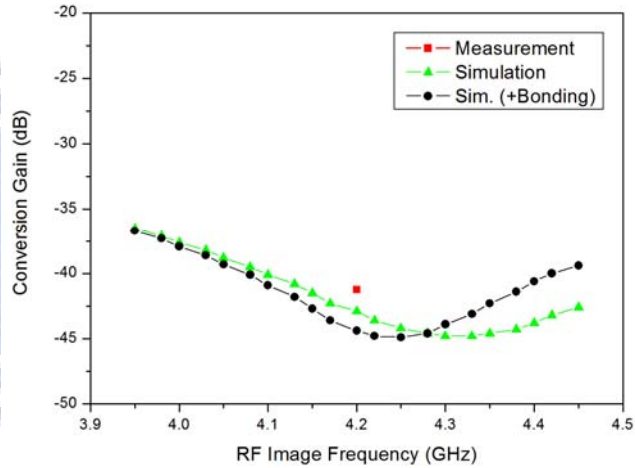


圖59 4.2GHz 鏡像頻帶轉換增益模擬與量測結果
(量測待補完掃頻部份，目前量測值為線性度擷取)

表3 隔絕度的模擬與量測比較表

Isolation (dB)	Measurement	Simulation
LO to RF (LO = 4.7GHz)	27.2	30.2
LO to RF (LO = 2.0GHz)	17.3	23.6

表4 雙頻帶鏡像抑制混頻器模擬與量測結果總結

Dual-band Image Rejection Mixer				
Result	Measurement		Simulation	
Process	TSMC 0.18 μ m 1P6M CMOS			
Supply Voltage (V)	1.8			
IF Frequency (MHz)	500			
Frequency	2.5GHz	5.2GHz	2.5GHz	5.2GHz
Input return loss (dB)	-9.6	-22.6	-16.2	-23.2
Conversion Gain (dB)	5.2	6.1	5.9	5.9
Conversion Gain at Image Frequency (dB)	-30.3	-41.2	-33.3	-44.4
Image Rejection Ratio (dB)	36.3	47.3	39.2	50.3
Input P _{1dB} (dBm)	-15.0	-14.0	-16.0	-12.0
IIP3 (dBm)	-2.4	-2.4	-4.0	-2.0
Isolation LO to RF (dB)	17.3	27.2	23.6	30.2
LO Power (dBm)	-5.0	-1.0	-3.0	-3.0
Die Size (mm ²)	1.15 (1.07*1.07)			
Power consumption (mW)	Mixer core : 7.4		Mixer core : 6.7	

第四節 討論

由於非預期的鏑線因素加入，量測結果有些微往低頻頻飄，在比較時仍以當初設計的頻帶為準。轉換增益比模擬稍低應該與 PCB 板的損耗有關。隔絕度僅考慮 LO 到 RF 的隔絕度，是因為 LO 即使漏到 IF，通常在下一級的中頻還會有一個低通濾波器將高頻的 LO 濾除。而量測結果也證實了雙頻的混頻功效，以及內建二階濾波器及負阻提昇等效 Q 值後的鏡像抑制效果。

第五章 小型低功率低相位雜訊

壓控振盪器

本章將提出一個以電流再利用為主要架構的壓控振盪器，結合共振腔的調整與逆向基板偏壓，來解決電流再利用架構先天的波形對稱性與振幅大小的取捨的難題。同時也能降低功率消耗與相位雜訊。在這邊用理論說明佐以模擬上的比較與證明。此外，在修改過的 LC 共振腔部份同時具備了消除二階諧波項的功能。模擬與量測的結果將於第三節列出。最後是與其他論文的比較與討論

第一節 設計方法

一、改善電流再利用架構的波形不對稱

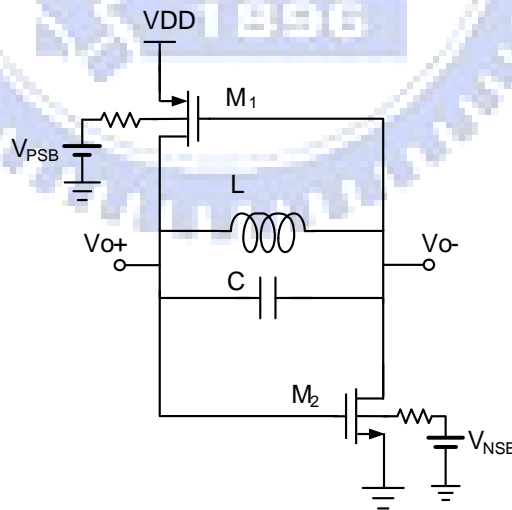


圖60 一個電流再利用加上電晶體的基板偏壓的壓控振盪器電路

圖 60 是一個電流再利用加上電晶體的基板偏壓的壓控振盪器電路，在[1]

中有提到，該振盪器在振盪時，會在如圖 61(a)、(b) 的兩種狀態 1、2 下不停切換，在狀態 1 圖 61(a) 是由導通的電晶體操作在三極管區提供電流給電感充能，當跨過電感因電流改變產生的電壓到達一定程度後，電晶體關閉的大阻抗會如同斷路一樣，進入狀態 2，圖 61(b)；此時電感會把累積的能量回充給電容，在能維持這兩個狀態穩定充放電的速度即為振盪頻率。

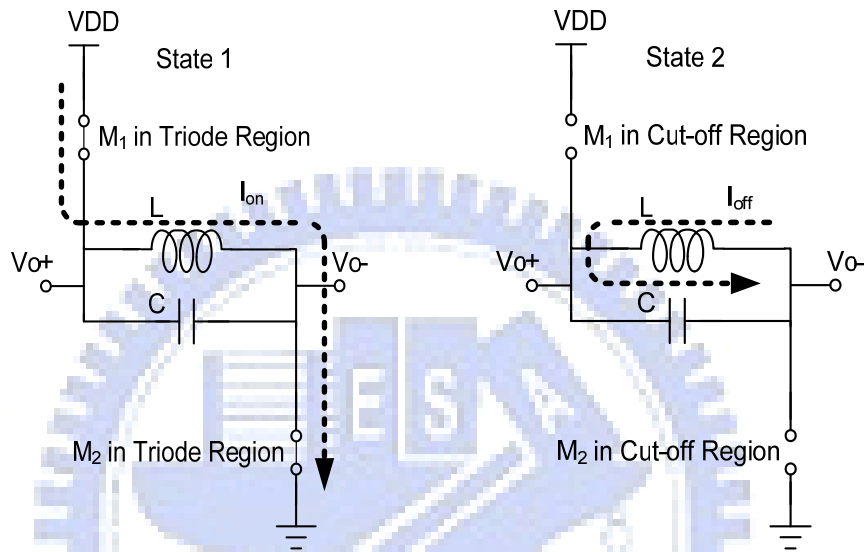


圖61 (a)電流再利用振盪器振盪時的狀態 1 (b)電流再利用振盪器振盪時的狀態 2

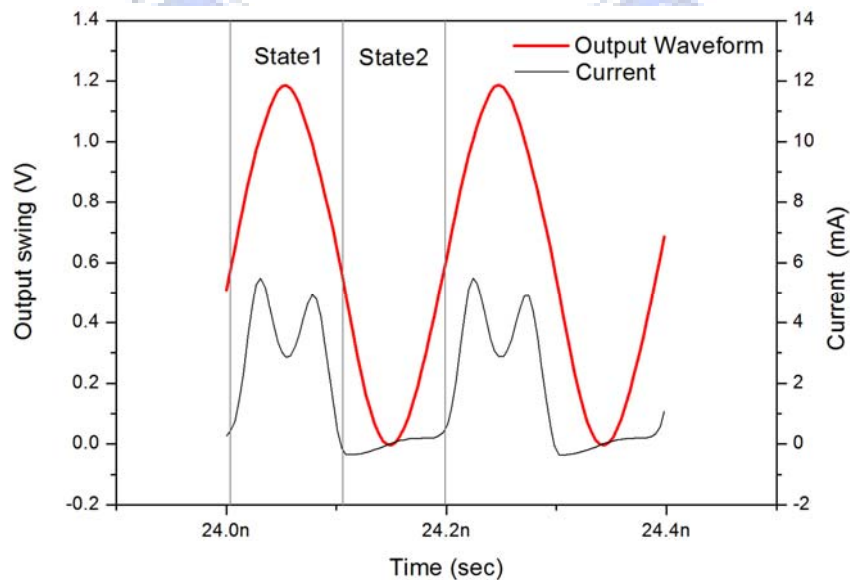


圖62 電流再利用振盪器單端的輸出電壓與電流的模擬波形

圖 62 是電流再利用振盪器單端的輸出電壓與通過電晶體的電流的模擬波形。(此處提供的是已經經過改善對稱性的的波形圖) [1]中提到，會因電流再利用振盪器在兩個狀態間切換而造成輸出波形之不對稱。由 3.2.2 節：相位雜訊的時變模型中的推導[3]，輸出波形的奇對稱性對相位雜訊的影響是相當重要的。因此，該作者對波形不對稱的解決方法是加一電阻在電晶體的源極端做為狀態 1 時限流之用，避免在狀態 2 時因為沒有了 VDD 到地的箝制對電容過度放電造成電壓超過 VDD 到地，進而造成波形不對稱的現象。在此，我們分別針對兩個改善的方向來作探討，一是共振腔的電容匹配調整，一是利用基板偏壓限流。

讓我們先從電感的角度來看振盪時，狀態 1 狀態 2 的阻抗差異。從電感出發來看，在狀態 1 時(圖 61(a))，看到的阻抗是位於三極管區電晶體的輸出阻抗與電容 C 並聯，此時因三極管區電晶體的輸出阻抗不大，以此輸出阻抗為主；在狀態 2 時(圖 61(b))，看到的阻抗是位於截斷區電晶體的輸出阻抗與電容 C 並聯，此時從電感看出去的阻抗是以電容 C 的阻抗為主。因此，若我們將電容之 C 值加大，則狀態 1、2 切換時對電感來說是皆為相近的小阻抗，也能因而獲得較對稱的波形輸出。圖 63(a) 是維持相同的 L 值，改變不同 C 值下的輸出波形模擬，我們可以看到，當 C 值越大(阻抗與三極管區電晶體的輸出阻抗越接近)時，波形的對稱性越好。又，因為僅改變 C 值不改變 L 值，會影響振盪頻率，為了易於辨識，在時間軸上做了動態縮放至同樣時間長度，以利比較。

除此之外，若我們調整 L/C 值，維持共振腔相同的共振頻率，仍然可以得出近似的結果如圖 63(b)，當 C 值越高可以得到越對稱的波形。又，圖上的 L 與 C 值是根據設計套件(Design kit)提供的元件參考值，該值並沒有包含如大電感寄生的等效電容等資訊，故這裡僅作元件參考值的相加，因此會有雖共振頻率相同，LC 乘積卻不固定的情形發生。

另一方面，關於利用限流改善對稱性的部份，請見下一小節（5.1.2 節）。

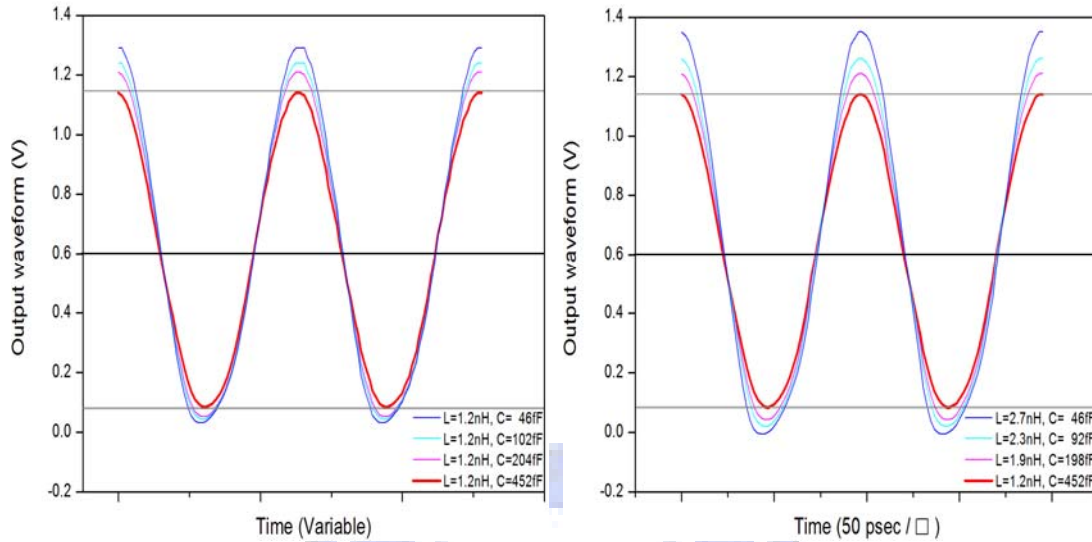


圖63 (a) 維持相同 L 值改變不同 C 值的波形 (b)維持相同共振頻率改變不同 L/C 值的波形

除此之外，從電晶體來看共振腔的部份。我們從電晶體看出去，接了相同共振頻率的共振腔，但是基於 L/C 的比值不同。由並聯共振腔的基本 Q 值算法可以知道，在 IC 上的共振腔，一般來說 Q 值高於電感的電容佔多數時，整體共振腔的 Q 值會越好。而[3]中也提到 Q 值的增加是可以改善相位雜訊表現的。本電路為了 Q 值考量，電感選用了 Q 值較高的對稱型佈局，在圖 63 模擬的 LC 值之中，L 值為 1.2nH 已是對稱型佈局下僅可能的縮小了。

二、基板偏壓對波形對稱性、消耗、輸出功率的影響

$$V_t = V_{t0} + \sqrt{|2\phi_F + V_{SB}|} - \sqrt{|2\phi_F|} \quad (\text{式 5-1})$$

在本論文提出的壓控振盪器在兩顆電晶體的基板多接了偏壓出來，使用了

「逆向基板偏壓」(Reverse Substrate Biasing, RSB)。由 5-1 式 [2] (同 3-42 式) 可知逆向偏壓時會增加 V_t ，使的同樣偏壓下的 I_d 變小，達到降低壓控振盪器核心電路功率消耗的目標，經量測驗證，最低可降至 1mW。

在 5.1.1 節中提到，[1]的作者使用了一個電阻當做振盪時狀態 1 的限流之用，加電阻在電晶體源極不但降低電晶體的增益，使之較不易起振，同時也限制了振盪器輸出時的電壓擺幅(Voltage-swing)。我們在這邊提出以逆向基板偏壓來限制電晶體電流的方式，藉由等效上 V_t 的提昇，來降低導通時的電流，同時也不影響輸出電壓擺幅。在振盪狀態 1 時達到限流，以避免在狀態 2 時電感過度轉移能量給電容，造成兩種狀態波形不對稱的問題。因此能於低電流低功率操作下，仍能有相當的電壓輸出。實際量測時可以有 -2.4 ~ -5.6dBm 的表現。

除此之外，逆向基板偏壓配合電晶體的 W/L 還有降低 MOS 閃爍雜訊的效果。其分析請見下一小節 (5.1.3 節)。

可調整的基板偏壓更能藉由分別控制 P、N 電晶體的 V_t 去修正當製程漂移時可能造成無法起振的現象。

三、降低電晶體之閃爍雜訊對相位雜訊之影響

[3]中提及閃爍雜訊對整體壓控振盪器相位雜訊的影響。從[7]中的(1)式可知電晶體閃爍雜訊轉換到相位雜訊之後，與電晶體各項參數之關係如下：

$$\omega_{1/f^3} \approx \omega_{1/f} \cdot \frac{c_0^2}{4\Gamma_{rms}^2} \approx \omega_{1/f} \cdot \left(\frac{c_0}{c_1}\right)^2 = \frac{K_f}{C_{ox}WL} \cdot \frac{g_m^2}{\gamma \cdot g_{d0}} \cdot \frac{1}{4kT} \cdot \left(\frac{c_0}{c_1}\right)^2 \quad (\text{式 5-2})$$

其中， K_f 是製程相關參數 (在 3.2.1.1 小節中，提到 P 與 NMOS 在閃爍雜訊

上的差異，即包含進不同的 K_f 值裡面。) 從 g_m 的角度上來說，圖 64 是[4]中包含基板電壓效應(body-effect)的 NMOS 小訊號模型，當 $V_{BS} > 0$ ，即[2]提到的 FBB 技術，會使得 V_t 降低，等效上來說是使整個 MOS 的 g_m 加大。而本振盪器操作在 $V_{BS} < 0$ (RSB)，等效上使得整個 MOS 的 g_m 變小，由 5-2 式中可知可以降低相位雜訊；而且，把電晶體的 W 調大本來會增加電流、降低一部分閃爍雜訊，由於 RSB 的使用也可以在不增加功耗的情形下增加 W 。綜合以上所述，RSB 對整個壓控振盪器的相位雜訊表現是有所助益的。本壓控振盪器之相位雜訊可降至 $-118.9 \text{ dBc/Hz @ } 1\text{MHz offset}$ ，振盪頻率在 5120MHz 時。

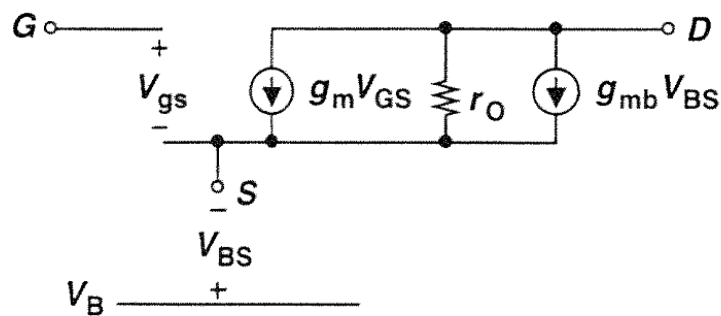


圖64 NMOS 包含 body-effect 的小訊號模型圖[4]

由 3.2.2.3 節：相位雜訊的時變模型中的介紹，相位雜訊除了與閃爍雜訊有關外，與 Q 值以及波形對稱度都有關，因此綜合前這三小節的介紹，分別針對有/無改善波形對稱、以及有/無 RSB 模擬出如圖 65 的相位雜訊比較圖。由圖中可見對稱性影響相位雜訊要比 RSB 還來的大，且波形既對稱又有 RSB 限流者能獲得最好的相位雜訊表現。

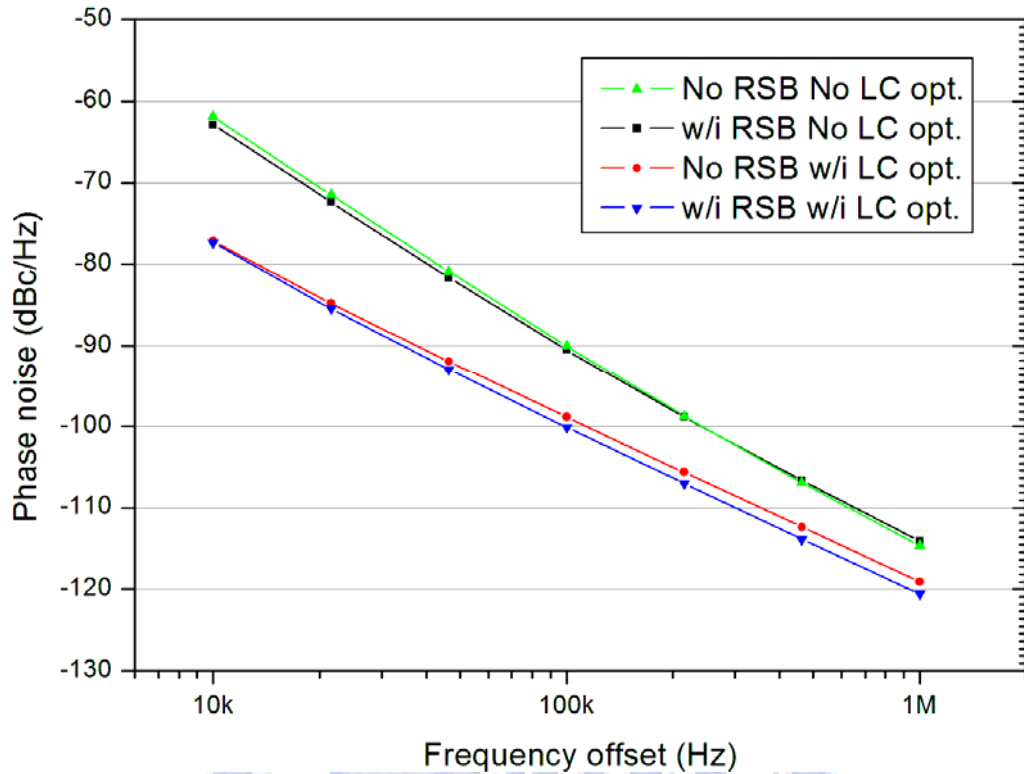


圖65 有/無改善波形對稱以及有/無 RSB 情形下的相位雜訊模擬比較圖

四、二階諧波項的抑制

由於電晶體的非線性影響，振盪會產生二階以上的諧波是我們所不想要的，其中尤以最接近基頻、共模態(Common mode)的二階諧波為甚。

本電路架構中，振盪頻率既是差動輸出，於振盪頻率為虛接地的電感中點(center tap)，多接了一顆 C_{pass} (見圖 67)，在圖 66 中，針對兩倍頻諧波的共模態我們可將電路簡化為單端，串連的 L 值變成一半；並連到地的 C_{pass} 值維持不變。因而設計使 $L/2$ 與 C_{pass} 在兩倍振盪頻的時候做一 LC 短路到地的串聯共振，使兩倍頻接到地去。此法僅需多加一顆不大的電容即可達成抑制兩倍頻諧波的效果，也只增加些微使用面積。(與 3.2.4.3 節，[6]多加一電感二電容比較)

二階諧波是共模態，對已固定一端電壓為控制電壓的可變電容來說，共模態的雜訊會對容值(振盪頻率)造成些微的頻飄，降低相位雜訊的表現。而在串連 LC 共振中，由於 L 值我們已在前面 5.1.1 小節中提過，儘量將 L 值縮小，此處的單端串連共振，L 值更是只有原來一半，串連共振在二倍頻以電容為主要成份，則頻寬會比較寬，所以除了濾除二階諧波，新增一到地的 C_{pass} 電容也同時具備了濾除高頻共模態雜訊以及讓差動模式的振盪頻率虛擬短路到地功能更加確實。

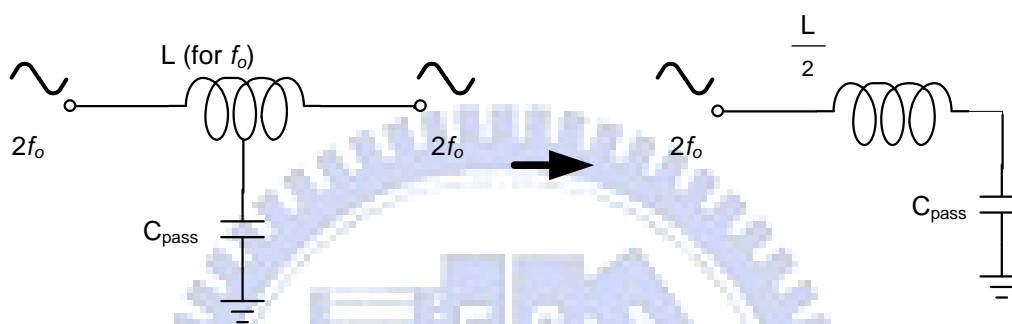


圖66 本電路使用的輸出端二階諧波濾除電路

第二節 整體電路架構

圖 67 是本壓控振盪器核心電路，主要藉由電流再利用架構與逆向基板偏壓的技術來實現低功率的壓控振盪器。在增加波形對稱性的考量上，藉由調整 L/C 的比值與利用逆向基板偏壓限流來達成低相位雜訊的要求。除此之外，還能藉由 C_{pass} 來降低兩倍頻共模諧波及高頻共模雜訊對相位雜訊的影響。為了避免負載拉頻效應，兩端輸出還有接上一組共源極組態的緩衝。將於第三節秀出模擬與量測結果。

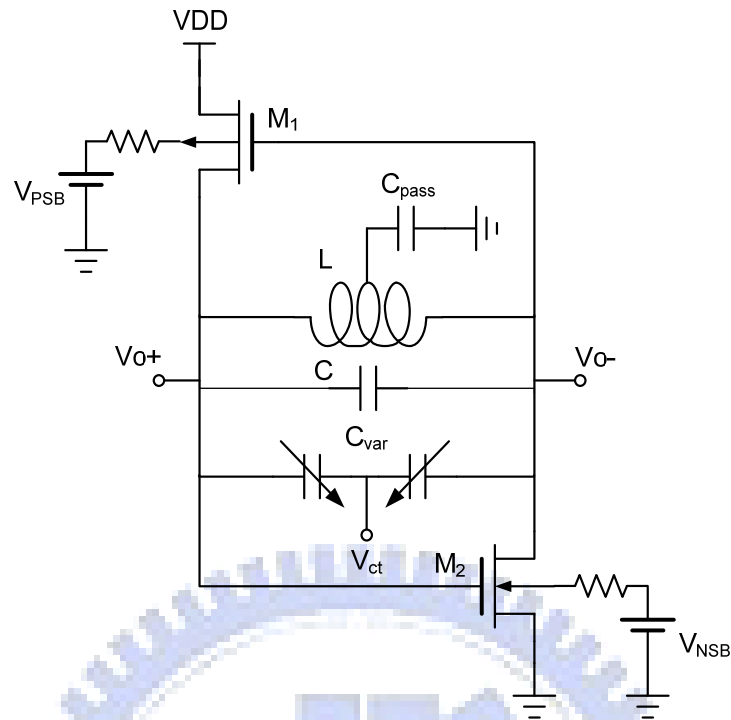


圖67 本論文提出之低功率低相位雜訊 5.2GHz 壓控振盪器核心電路圖

第三節 模擬與量測結果

圖 68 是本電路的晶片照片。在佈局考量方面，電路本身面積不大，核心面積只有 $0.33 \times 0.45\text{mm}^2$ ，但是由於 CIC 基於下探針考量，有規定相鄰邊兩排 Pad 的最小間距，因而不得已將佈局擴大，造成部份面積的浪費。量測是採用 On-wafer 的方式，振盪器輸出端接上 CIC 提供的 Agilent E5052A (Signal Spectrum Analyzer, SSA)，以及實驗室提供的高速示波器 Tektronix DPO 71254 (12.5GHz Oscilloscope) 量測實際時間軸上的波形。以下量測感謝 CIC 及實驗室提供量測設備上的支援。此外，量測時考慮到本電路的特性，最後分成低相位雜訊與低功率消耗兩種偏壓設定來做效能上的比較。

電壓供應由於想儘量降低功耗，所以值是現場調整到的值，低相位雜訊設定是 $1.25\text{V}@1.52\text{mA}$ (1.9mW)、低功率設定是 $1\text{V}@1\text{mA}$ (1mW)。頻率可調範圍(圖

71)是 5.12~5.36GHz，涵蓋了規格的 5.15~5.35GHz，調整電壓是從 0V~1.3V。而相位雜訊見圖 69、圖 73，是低相位雜訊設定時的量測值：-118.9 dBc/Hz @ 1MHz offset，振盪於 5.14GHz，此時輸出功率為 -3.1dBm；圖 74 是低功率消耗的設定：-115.6 dBc/Hz @ 1MHz offset，振盪於 5.12GHz，此時輸出功率為 -7.4dBm。圖 72 是低相位雜訊設定時的輸出功率對控制電壓的變化，從-2.4dBm ~ -5.6dBm。圖 75 是濾除二階諧波的頻譜圖，二階諧波與基頻差了-34.9dB；圖 76 以雷射切割方式將濾除二階諧波電容切除後的頻譜圖，二階諧波與基頻僅差了-23.9dB，由此可見增加該 C_{pass} 電容在二倍頻(10.XGHz 附近)有著約 11dB 的抑制效果。圖 77 是由高速示波器量測到的對稱波形。此波形振盪於 5.13GHz，擁有 384mV_{p-p} 的電壓擺幅。最後是表五的模擬與量測結果比較總結。

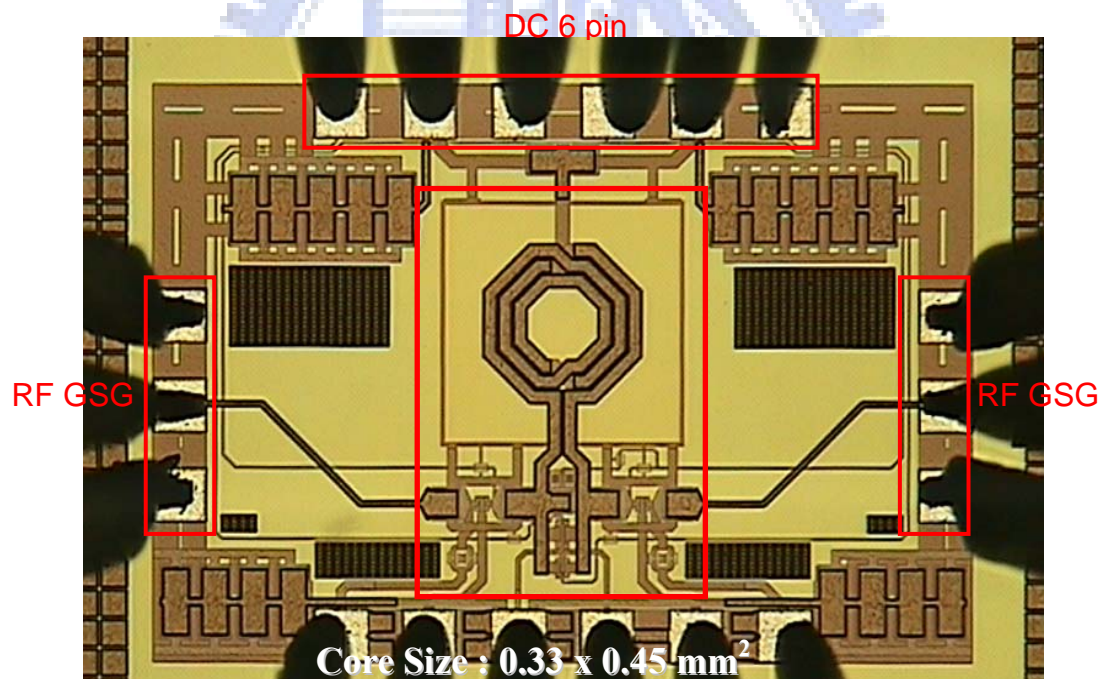


圖68 本壓控振盪器之晶片照片

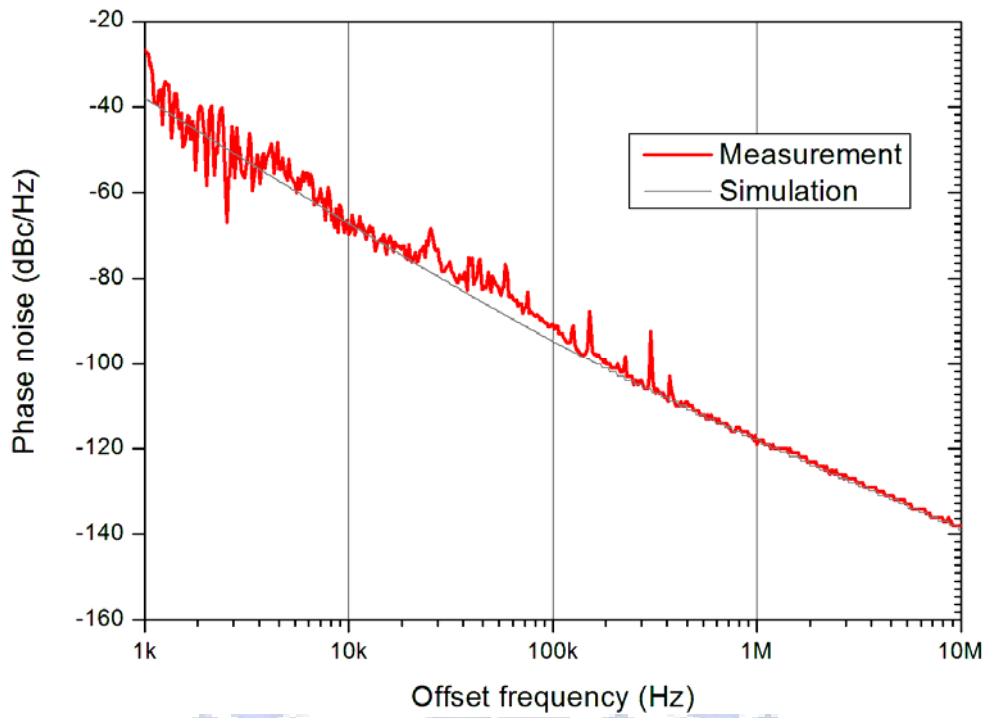


圖69 SSA 測得相位雜訊 -118.9dBc/Hz @ 1MHz offset，振盪於 5.14GHz ，輸出功率為 -2.4dBm

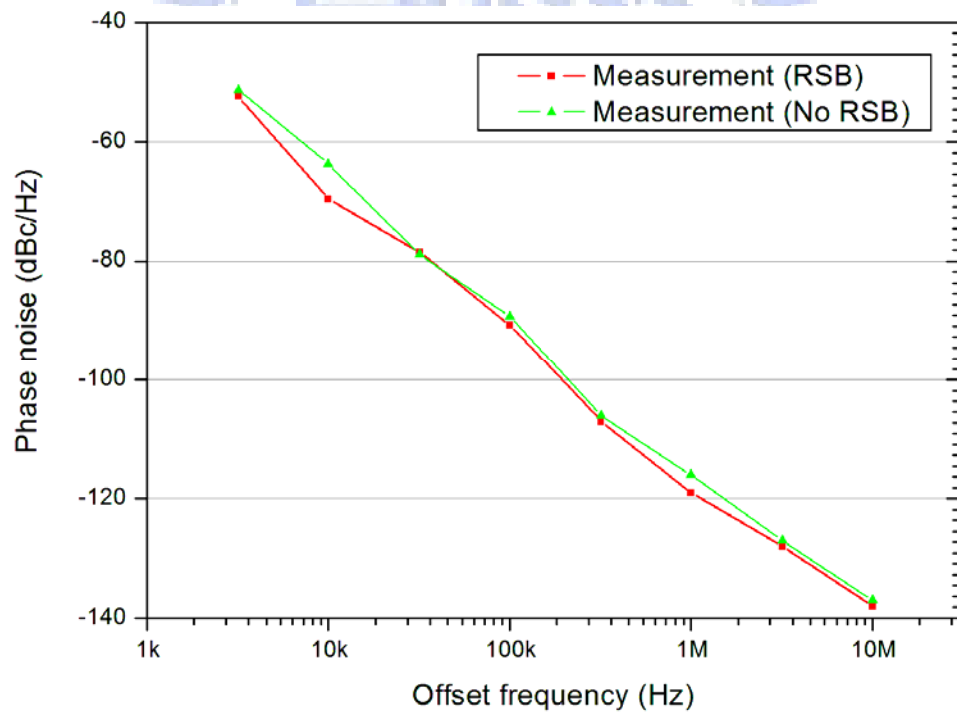


圖70 有/無逆向基板偏壓的相位雜訊量測結果

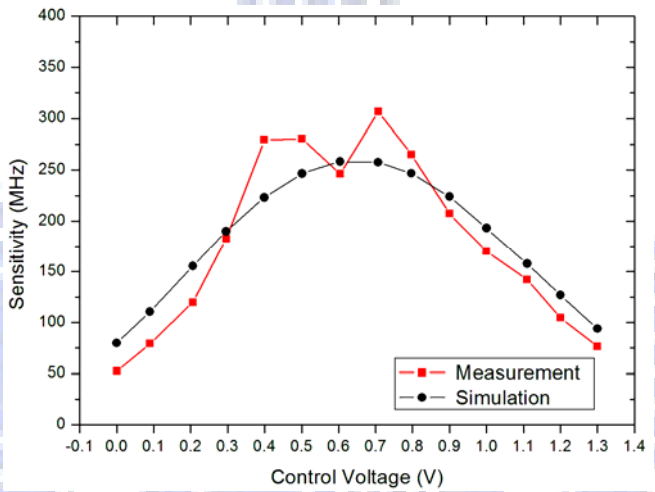
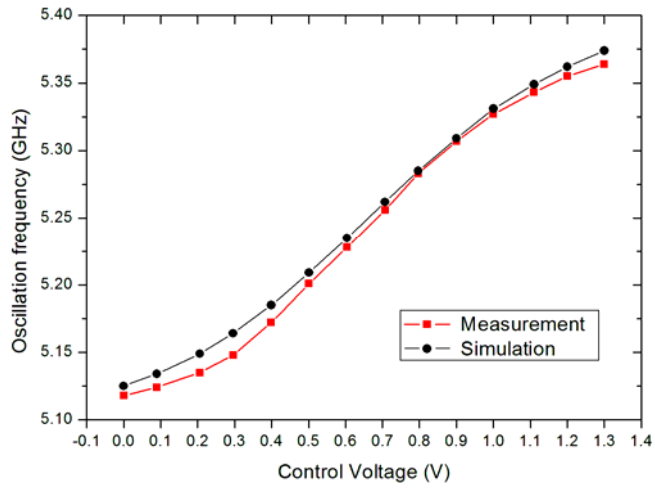


圖71 頻率可調範圍與敏感度

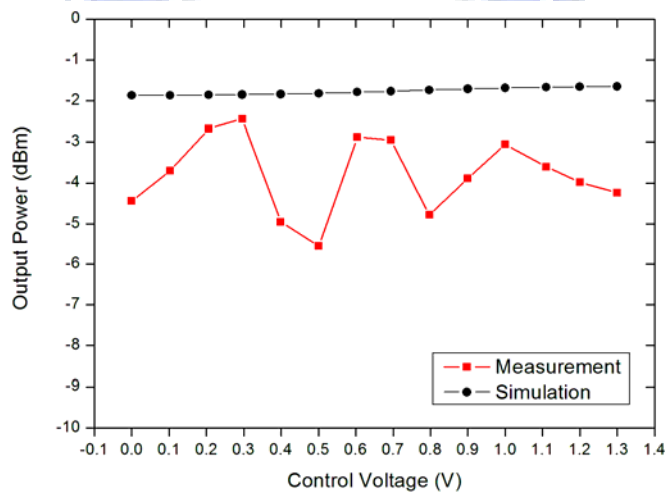


圖72 輸出功率的量測結果

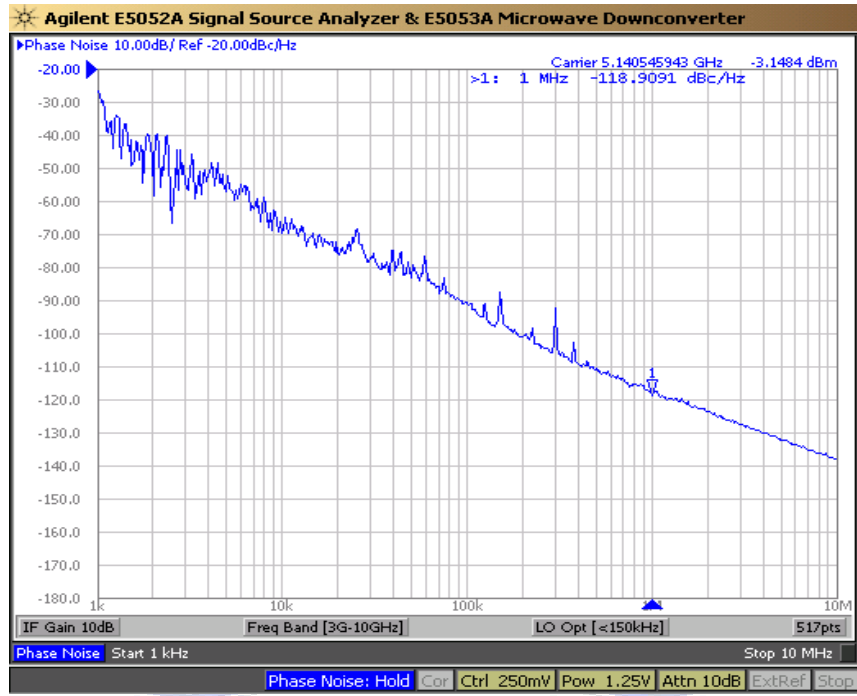


圖73 低相位相位雜訊設定的相位雜訊量測抓圖

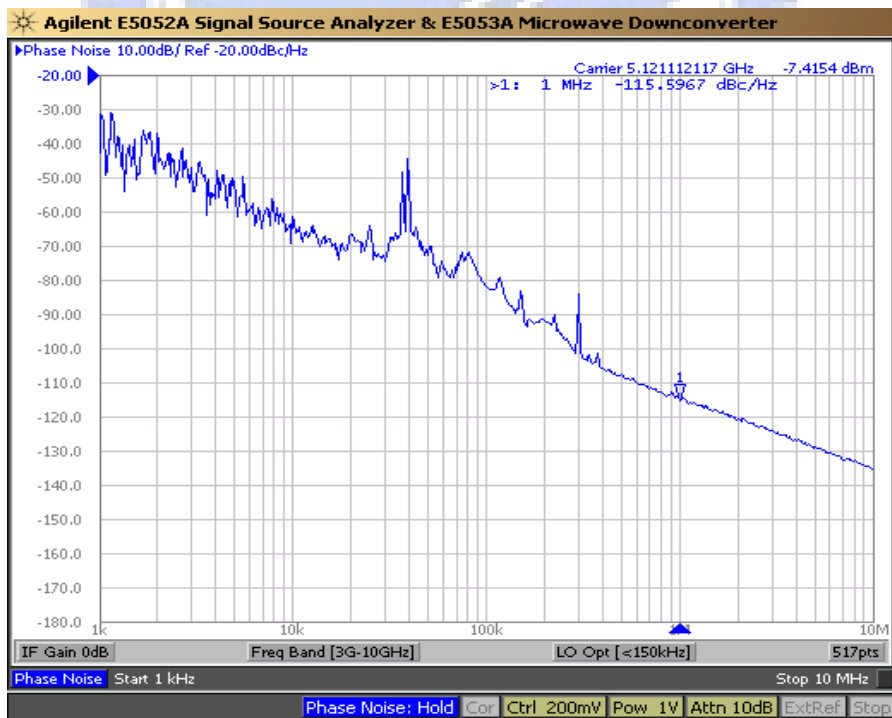


圖74 低功率設定的相位雜訊量測抓圖（此時電流為 1mA，電壓 1V，功耗為 1mW）

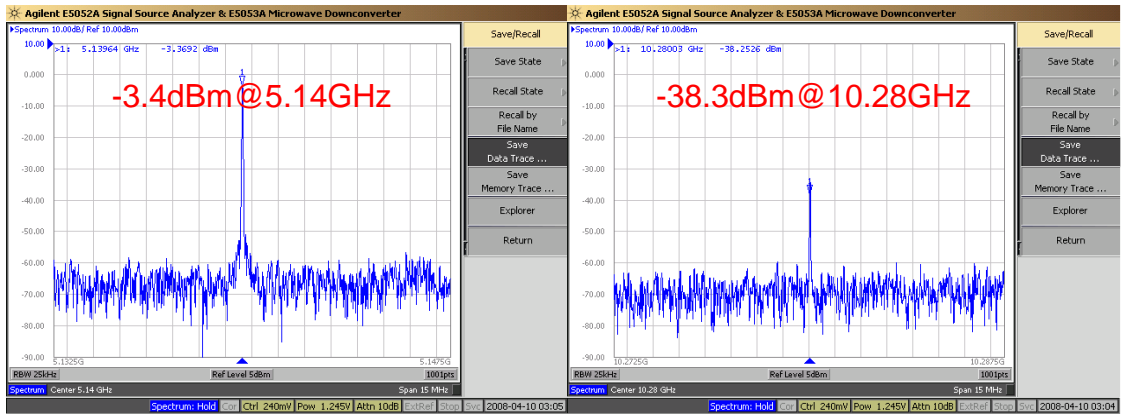


圖75 濾除二階諧波的頻譜圖，二階與基頻差了-34.9dB

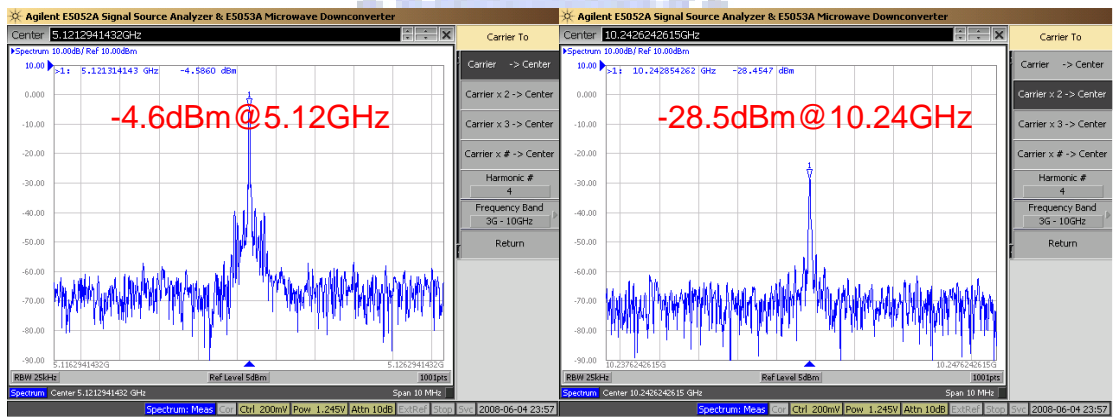


圖76 以雷射切割方式將濾除二階諧波電容切除後的頻譜圖，二階與基頻僅差了-23.9dB

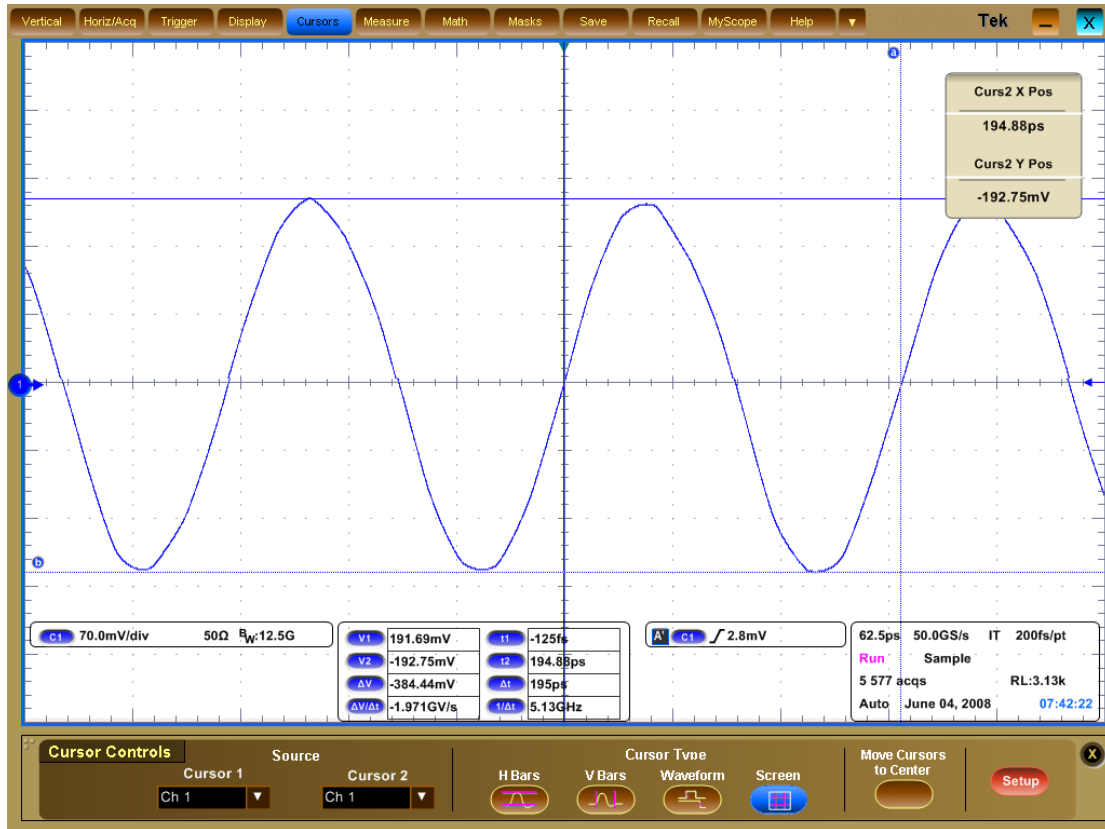


圖77 Tektronix DPO 71254 (12.5GHz Oscilloscope)量測到的對稱波形

表5 小型低功率低相位雜訊壓控振盪器之模擬量測結果總結

A Compact Low Power Low Phase Noise VCO			
Result	Simulation	Low phase noise	Low power config.
Process	TSMC 0.18 μ m 1P6M CMOS		
Supply Voltage (V)	1.3	1.25	1
Frequency Range (GHz)	5.13~5.37	5.12~5.36	
Phase Noise	-119.4	-118.9	-115.6
Power consumption (mW)	1.2	1.9	1
Output Power (dBm)	-1.6	-3.1	-7.4
2 nd Harmonic Rejection (dB)	12	11	
V _{ct} (V)	0~1.3V	0~1.3V	0~1.3V
Core Die Size (mm ²)	0.149 (0.33*0.45)		

第四節 比較與討論

由於使用電晶體的數量少，佈局的走線也短，經過 Post-sim 之後實做出來的結果與模擬相近。功率消耗模擬量測差異較大可能是由於而輸出功率的部份在掃頻的過程中抖動較大，因為是 SSA 自動掃控制電壓的結果，可能需要再手動拿高速示波器量測看是否能找出原因。

在綜合以電容改善對稱性、逆向基板偏壓及二階諧波濾除之後(圖 77 示波器的量測圖形)，較原始提出電流再利用架構的[1]比較，已在波形的對稱性與輸出功率上做出很大的改進，而相位雜訊在 5.14GHz 時有 -118.9dBc/Hz @ 1MHz offset 的表現。雖然有/無逆向基板偏壓影響相位雜訊的效果只有 1~2dB(圖 70)，但是逆向基板偏壓卻能使輸出功率在 1.9mW 的低功耗下最大仍能有 -2.4dBm 之譜；另有 1mW 低功耗的偏壓設定，此時的相位雜訊在 5.12GHz 時有 -115.6dBc/Hz @ 1MHz offset 的表現，此時的輸出功率稍遜為 -7.4dBm。控制電壓從 0V~1.3V、可調頻率範圍是 5.12GHz~5.36GHz。而晶片面積在本架構之下只有 0.33 x 0.45 mm²(不含為了符合量測限制的 Pad 面積，圖 68)。

表 6 是本振盪器與現有的期刊論文比較，本振盪器在相位雜訊、功率消耗、輸出功率、甚至是面積使用上都是可以相提並論的。

若以常見的壓控振盪器 FOM 參數來比較，如 5-3 式，式中 f_0 是振盪頻率、 Δf 是頻率位移， $L(\Delta f)$ 是相位雜訊(單位：dBc/Hz)， P 是功率消耗(單位：mW)。本振盪器在低相位雜訊時的偏壓設定可達 -190.3，在低功耗消耗的偏壓設定可達 -189.8。

$$FOM = -L(\Delta f) + 20 \log \left(\frac{f_0}{\Delta f} \right) - 10 \log(P) \quad (\text{式 5-3})$$

表6 本振盪器與其他低相位雜訊或低功率消耗的壓控振盪器比較

Ref.	Process Technology	Frequencies (Ghz)	Phase noise@1MHz(dBc/Hz)	Output (dBm)	Power Consumption	2 nd Rej.	Area (mm ²)	Year	FOM (dBc/Hz)
[1]	0.18μm CMOS	2.0	-103(100kHz)	-7.4	1.0mW		--	2005	-189.3
[8]	0.18 BiCMOS	5.3	-124.0	--	13.5mW		--	2005	-190.0
[9]	0.18μm CMOS	4.7~4.9	-120.0	1.0	3.0mW		0.41	2005	-189.0
[16]	0.18μm CMOS	3.65~3.76	-119.0	Ext.Amp.	0.57mW		0.23	2005	-193.0
[10]	0.13μm CMOS	2.17	-132.0	--	5.9mW		0.43	2006	-189.5
[6]	0.35μm CMOS	1.0	-132.4	--	14.6mW	√	0.39	2006	-180.0
[11]	0.13μm CMOS	5.5	-117.0	-8.0	5.3mW		--	2006	-184.6
[17]	GaInP/GaAs HBT	4.87	-131.0	-4.0	4.8mW		2.00	2006	-198.0
[2]	0.18μm CMOS	5.38~5.82	-118.0	-1.0	3.0mW		0.50	2007	-189.0
	0.18μm CMOS	5.42~5.78	-114.0	-9.0	1.1mW				-189.0
[12]	0.18μm CMOS	2.5~2.7	-106 (400kHz)	-29.0	0.6mW		2.00	2007	-184.0
[13]	0.18μm CMOS	5.13	-110.0	--	2.6mW		0.50	2007	-180.0
[14]	0.13μm CMOS	5.98	-115.0	-16.0	12.5mW		--	2007	-180.0
[15]	0.18μm CMOS	4.12~4.89	-115.1	--	8.6mW		1.38	2008	-180.0
[18]	0.18μm CMOS	2.34~2.72	-130.5	-7.0	13.5mW		0.32	2008	-187.2
[19]	0.18μm CMOS	15.4~16.2	-111.0	-4.5	8.1mW		0.37	2008	-186.8
This Work	0.18μm CMOS	5.12~5.39	-118.9	-2.3	1.9mW	√	0.15		-190.3
			-115.6	-7.4	1.0mW				-189.8

第六章 結論

本論文所提出的雙頻帶鏡像抑制混頻器與小型低功率低相位雜訊壓控振盪器皆由國家晶片中心及台灣積體電路公司提供 TSMC 0.18 μm 1P6M CMOS 製程製作。

在第四章中，提出了一個操作於 2.5GHz、5.2GHz 雙頻帶並帶具有高鏡像頻帶抑制的混頻器。從 RF 輸入端利用 LC 的雙頻帶匹配，2.5GHz 為 -9.6dB，5.2GHz 有 -22.6dB、介於其中的 LC 雙頻帶鏡像抑制方法、以及提高鏡像抑制的手段，在 2.5GHz 頻帶的鏡像抑制率為 36.3dB，在 5.2GHz 頻帶的鏡像抑制率有 47.3dB。線性度的表現，2.5GHz 的 $\text{IP}_{1\text{dB}}$ 為 -15dBm， IIP3 是 -2.4dBm。而 5.2GHz 的 $\text{IP}_{1\text{dB}}$ 為 -14dBm， IIP3 也是 -2.4dBm。轉換增益在 2.5GHz 有 5.2dB 而 5.2GHz 也有 6.1dB 的表現。混頻器含負阻的核心功率消耗為 7.4mW，操作在 1.8V 的電壓下。

第五章則提出一個以電流再利用為主要架構的低功耗低相位雜訊的壓控振盪器，結合共振腔的調整與逆向基板偏壓，來解決電流再利用架構先天波形的對稱性與振幅大小的取捨。圖 77 可見其對稱性，而圖 65 的模擬結果可看到對稱性對於相位雜訊的影響程度，同時逆向基板偏壓也能降低功率消耗與顫動頻率，進而改善相位雜訊。整體相位雜訊在 5.14GHz 時有 -118.9dBc/Hz @ 1MHz offset 的表現，且此時輸出功率有 -2.4dBm、功耗只有 1.9mW。FoM 有 -190.3。此外，在修改過的 LC 共振腔部份同時具備了抑制二階諧波 11dB 的功能。另有 1mW 低功耗的偏壓設定，此時的相位雜訊在 5.12GHz 時有 -115.6dBc/Hz @ 1MHz offset 的表現，此時的輸出功率稍遜為 -7.4dBm，FoM 為 -189.8。控制電壓從 0V~1.3V、可調頻率範圍是 5.12GHz~5.36GHz。而晶片面積在本架構之下只有 0.33 x 0.45 mm^2 。與電流再利用的原始論文[1]相較之下，主要在波形對稱性與輸出功率上做出了貢獻。且本論文提出之方法幾乎不需付出多餘面積成本，適用性廣。

參考文獻

- [1] S. J. Yun, S. B. Shin, H. C. Choi, and S. G. Lee, "A 1mW current-reuse CMOS differential LC-VCO with low phase noise," in *IEEE Int. Solid-State Circuits Conf., 2005. Digest of Technical Papers, 2005*, vol. 1, pp. 540-616, 6-10 Feb. 2005.
- [2] H. H. Hsieh and L. H. Lu, "A high-performance CMOS Voltage-Controlled Oscillator for ultra-low-voltage operations," *IEEE Trans. Microwave Theory and Techniques*, vol. 55, no. 3, pp. 467-473, Mar. 2007.
- [3] A. Hajimiri and T. H. Lee, "A general theory of phase noise in electrical oscillators," *IEEE J. Solid-State Circuits*, vol. 33, no. 2, pp. 179-194, Feb. 1998.
- [4] B. Razavi, *Design of Analog CMOS Integrated Circuits*, New York: McGraw-Hill International, 2000.
- [5] B. Leung, *VLSI for Wireless Communication*, Prentice Hall, 2002.
- [6] H. Kim, S. Ryu, Y. Chung, J. Choi, and B. Kim, "A low phase-noise CMOS VCO with harmonic tuned LC tank," *IEEE Trans. Microwave Theory and Techniques*, vol. 54, no. 7, pp. 2917-2924, Jul. 2006.
- [7] S.-J. Yun, C.-Y. Cha, H.-C. Choi, S.-G. Lee, "RF CMOS LC-oscillator with source damping resistors," *IEEE Microwave and Wireless Components Letters*, vol. 16, no. 9, pp.511-513, Sep. 2006.
- [8] A. Jerng and C. G. Sodini, "The impact of device type and sizing on phase noise mechanisms," *IEEE J. Solid-State Circuits*, vol. 40, no. 2, pp. 360-369, Feb. 2005.

- [9] M.-D. Tsai, Y.-H. Cho, H. Wang, "A 5-GHz low phase noise differential colpitts CMOS VCO," *IEEE Microwave and Wireless Components Letters*, vol. 15, no. 5, pp. 327-329, May 2005.
- [10] J. Choi, S. Ryu, H. Kim, and B. Kim, "A low phase noise 2 GHz VCO using 0.13 μ m CMOS process," in *Asia-Pacific Microw. Conf. Suzhou, China*, pp. 2270-2272, Dec. 2005.
- [11] C. Y. Jeong, and C. Yoo, "5-GHz low-phase noise CMOS quadrature VCO," *IEEE Microwave and Wireless Components Letters*, vol. 16, no. 11, pp. 609-611, Nov. 2006.
- [12] H. Lee, S. Mohammadi, "A subthreshold low phase noise CMOS LC VCO for ultra low power applications," *IEEE Microwave and Wireless Components Letters*, vol. 17, no. 11, pp. 796-798, Nov. 2007.
- [13] Y.-H. Chuang, S.-L. Jang, S.-H. Lee, R.-H. Yen, and J.-J. Jhao, "5-GHz Low power current-reused balanced CMOS differential armstrong VCOs," *IEEE Microwave and Wireless Components Letters*, vol. 17, no. 2, pp. 139-141, Feb. 2007.
- [14] L. Jia, Y. B. Choi, W. G. Yeoh, "A 5.8-GHz VCO with precision gain control," *IEEE Radio Frequency Integrated Circuits Symposium 2007*, pp. 701-704, 3-5 Jun. 2007
- [15] C.-H. Kim, S.-H. Shin, H.-J. Yoo, "A low phase noise and low power series coupled quadrature VCO using reconfigurable LC tank" *IEEE Radio and Wireless Symposium 2008*, pp. 395-398, 22-24, Jan. 2008.
- [16] K. Kwok, H. C. Luong, "Ultra-low-voltage high-performance CMOS VCOs

using transformer feedback,” *IEEE Journal of Solid-State Circuits*, vol. 40, no. 3, pp. 652-660, Mar 2005.

[17] C. C. Meng, Y. W. Chang, S. C. Tseng, “4.9-GHz low-phase-noise transformer-based superharmonic-coupled GaInP / GaAs HBT QVCO,” *IEEE Microwave and Wireless Components Letters*, vol. 16, no. 6, pp. 339-341, Jun. 2006.

[18] S. Shekhar, J. S. Walling, S. Aniruddhan, D. J. Allstot, “CMOS VCO and LNA using tuned-input tuned-output circuits,” *IEEE Journal of Solid-State Circuits*, vol. 43, no. 5, pp.1177-1186, May 2008.

[19] C.-L. Yang, Y.-C. Chiang, “Low phase-noise and low-power CMOS VCO constructed in current-reused configuration,” *IEEE Microwave and Wireless Components Letters*, vol. 18, no. 2, pp.136–138, Feb. 2008.

